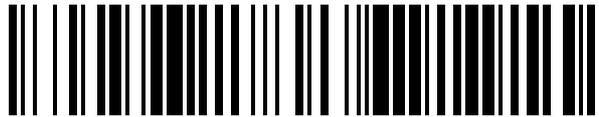


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **1 173 758**

21 Número de solicitud: 201631503

51 Int. Cl.:

G06G 7/26 (2006.01)

12

SOLICITUD DE MODELO DE UTILIDAD

U

22 Fecha de presentación:

21.12.2016

43 Fecha de publicación de la solicitud:

12.01.2017

71 Solicitantes:

**MORALES CAYUELA, Victor Miguel (100.0%)
LIEBRE, 8
28043 MADRID ES**

72 Inventor/es:

MORALES CAYUELA, Victor Miguel

74 Agente/Representante:

MOLERO SÁNCHEZ, Roberto

54 Título: **GENERADOR DE FUNCIONES DE GAMA BAJA .**

ES 1 173 758 U

GENERADOR DE FUNCIONES DE GAMA BAJA

DESCRIPCIÓN

5 OBJETO DE LA INVENCIÓN

La invención, tal como expresa el enunciado de la presente memoria descriptiva, se refiere a un generador de funciones de gama baja que aporta, a la función a que se destina, ventajas y características que se describirán en detalle más adelante y que suponen una destacable
10 mejora en el estado actual de la técnica.

Más concretamente, el objeto de la invención se centra en un aparato generador de funciones (ondas eléctricas de distintas formas, frecuencia, amplitud, fase, etc) que tiene por objeto mejorar los equipos ya existentes en el segmento de gama baja, siendo los
15 principales aspectos innovadores que aporta los siguientes:

- Empleo de electrónica digital tanto en la generación de la onda como en el control global del circuito con el fin de obtener un control preciso de los parámetros de la onda.
- 20 - Eliminación de los interfaces de ajuste manual, pudiendo introducir todos los parámetros digitalmente con menús gráficos y botones.
- Interfaz externa para comunicación con un sistema externo de representación gráfica (como un LCD).
- Incorporación de modulaciones analógicas y digitales.
- 25 - Incorporación de funcionalidades adicionales (arranque sincronizado, ráfagas, dos canales independientes, etc).
- Incorporación de un módulo frecuencímetro para medición de frecuencia de ondas externas.
- Incorporación de un módulo de calibrado para autocorrección que permita cerciorar
30 que las características de la señal generada sean las esperadas.
- Simplicidad en el diseño y selección cuidadosa de cada componente de forma que su comercialización pueda ser competitiva en el mercado.

CAMPO DE APLICACIÓN DE LA INVENCIÓN

35 El campo de aplicación de la presente invención se enmarca dentro del sector de la industria

dedicada a la fabricación de aparatos y dispositivos electrónicos, centrándose particularmente en el ámbito de los generadores de funciones, y más concretamente, los de gama baja.

5 ANTECEDENTES DE LA INVENCION

Actualmente existen multitud de fabricantes en el mercado dedicados a los generadores de funciones. No obstante, existe un sesgo claramente acusado hacia la fabricación y el desarrollo de generadores de funciones de gama media y alta, mientras que los generadores de gama baja han quedado relegados a un nicho de mercado. Este hecho ha provocado que éstos últimos sean pobres en características, entre las más destacables:

- Empleo de componentes discretos analógicos –condensadores, resistencias, potenciómetros, etc– en osciladores RC de relajación, más imprecisos, inestables y limitados que los generadores digitales.
- Empleo de interfaces de ajuste manual para regular los distintos parámetros de la onda. Son comunes los botones de selección de década y los potenciómetros, que exigen una regulación y un ajuste delicado por parte del usuario.
- Dificultad para ofrecer interfaces visuales avanzadas (como LCD frente a los dígitos alfanuméricos comúnmente utilizados) debido principalmente al elevado carácter analógico del circuito.
- Carencia de funcionalidades de modulaciones analógicas o digitales.
- Carencia de funcionalidades adicionales (arranque sincronizado, ráfagas, etc).
- Carencia de frecuencímetro para medición de frecuencia de ondas externas.

El objetivo de la presente invención es, pues, desarrollar un generador de funciones de gama baja mejorado que solvete las carencias de los actualmente existentes en el mercado.

Por otra parte, y como referencia al estado actual de la técnica, cabe señalar que, si bien se conocen otros aparatos y dispositivos del tipo que aquí concierne, al menos por parte del solicitante, se desconoce la existencia de ninguno que presente unas características técnicas, estructurales y constitutivas iguales o semejantes a las que concretamente presenta el que aquí se preconiza, según se reivindica.

EXPLICACIÓN DE LA INVENCION

Así, el generador de funciones de gama baja que la invención propone se configura como una novedad dentro de su campo de aplicación, ya que, a tenor de su implementación y de forma taxativa, se alcanzan satisfactoriamente los objetivos anteriormente señalados, estando los detalles caracterizadores que lo hacen posible y que lo distinguen convenientemente recogidos en las reivindicaciones finales que acompañan a la presente descripción.

- 10 El generador de la invención comprende, esencialmente, los siguientes elementos:
- dos generadores DDS (digitales de síntesis directa)
 - un microprocesador,
 - un módulo de autocalibrado,
 - un módulo de control de fase inicial,
 - 15 - un módulo de disparo externo,
 - un módulo de ráfaga de símbolos,

Los dos generadores DDS (digitales de síntesis directa) están implementados de modo que su salida sinusoidal o triangular se aplica a un filtro paso bajo que no posee rizado en la banda de paso. Posteriormente un sumador-inversor añade la componente DC (corriente directa). En paralelo se genera la onda cuadrada mediante un comparador de alta velocidad aprovechando la señal de sincronía del generador DDS como referencia de tiempos. La multiplexación de la última etapa selecciona la señal final de salida.

25 Los generadores DDS se encuentran controlados por sendos biestables J-K que permiten arrancar y detener la oscilación cuando se realizan disparos por sincronización y ráfagas, funcionalidades detalladas más adelante.

La amplitud de la onda de salida está controlada mediante un conversor analógico-digital (DAC) de 10 bits de precisión, mientras que la frecuencia emplea un registro de 28 bits.

Cada uno de los generadores DDS posee dos registros pareados de frecuencia y fase, pudiendo realizar modulaciones individuales de dos símbolos de tipo 2-FSK y 2-PSK. Adicionalmente, el circuito implementa un sistema que permite aprovechar los dos canales de generación de señal para realizar una modulación cruzada con un mayor número de

símbolos. El sistema en su conjunto puede realizar modulaciones digitales de tipo 4-FSK, 4-PSK, 4-QAM y 2-ASK. El sistema implementa asimismo un multiplicador de señales que permite generar una multiplicación pura, una modulación AM con índice de modulación 100% y al mismo tiempo introducir una señal interna o externa como banda base.

5

- Microprocesador

El microcontrolador central posee dos interfaces de tipo SPI (interfaz de programación serie), una de las cuales está dedicada a la recepción periódica de eventos externos (tales como pulsaciones de teclado) mientras que la otra se encuentra interconectada con distintos periféricos del circuito, entre los cuales se puede incluir un sistema gráfico compatible (pantalla LCD por ejemplo).

10

- Módulo de autocalibrado

15

Aunque la amplitud de salida de las señales se encuentra definida por una expresión matemática conocida, existe un margen de error debido a las tolerancias y a la imprecisión de los componentes. Por ello, resulta necesario calibrar el sistema de forma que corrija las desviaciones de cada implementación real.

20

El circuito encargado de realizar el autocalibrado, o módulo de autocalibrado que incorpora el generador de la invención, basa su funcionamiento en generar la onda que se pretende calibrar con una determinada amplitud teórica, al mismo tiempo que se compara analógicamente dicha señal con un voltaje de referencia conocido. Dependiendo del estado de salida del comparador, se conoce si la onda generada se encuentra por encima o por debajo del voltaje de referencia, de forma que es posible averiguar, mediante sucesivas iteraciones, el punto concreto de amplitud de la onda. Para mayor facilidad de interacción con el microcontrolador, la salida del comparador se conecta (previa adaptación de niveles de voltaje) con un puerto del microcontrolador de tipo ICN (notificación de cambio de entrada) con el fin de detectar los cambios de estado mediante interrupciones.

25

30

Para detectar el punto superior de la onda, el voltaje de referencia preferentemente debe comenzar en un valor ligeramente superior al teórico e ir descendiendo paulatinamente hasta el primer momento en el cual el comparador invierta su salida generando interrupción el módulo ICN (Input Change Notification), indicando que en ese punto la referencia se

35

encuentra por debajo de la onda. El periodo de tiempo que se debe sensar (periodo de calibrado) debe ser mucho mayor que el periodo de la onda, asegurando así que pueda existir la colisión entre ambas señales. De este modo se conoce entre qué dos puntos se encuentra la amplitud, esto es, entre el último valor que mantenía el comparador en un estado y aquel que lo invierte. Sucesivas medidas con un algoritmo en burbuja permiten 5 afinar la medida indefinidamente hasta donde se desee (sin superar el umbral de incertidumbre de la propia medición).

El algoritmo recomendado para el incremento y decremento del voltaje de referencia es, como ya se ha citado, el algoritmo de burbuja, consistente en reducir a la mitad la referencia si no se ha detectado un cambio de estado en el comparador (es decir, no ha habido corte 10 con la señal que está siendo calibrada) y aumentar la referencia en su mitad en caso de que sí haya habido cambio de estado.

Este diseño y procedimiento permiten calibrar la amplitud de la señal independientemente de la forma de la señal. 15

En principio no es necesario detectar el punto inferior de la onda dado que se supone que la onda medida es simétrica respecto del valor cero, pero es posible repetir el mismo proceso comenzando preferentemente desde voltajes inferiores hacia superiores. 20

Dependiendo de la precisión requerida, este proceso de autocalibrado puede repetirse para todas las formas de onda (sinusoidal, triangular y cuadrada) a lo largo de tantas amplitudes y frecuencias como se estime necesario. 25

- Módulo de Control de fase inicial y módulo de disparo externo

El reloj MCLK del generador DDS está controlado por un circuito que permite de una forma sencilla ganar dos funcionalidades que no permite de por sí el generador DDS: 30

- Controlar de forma precisa la fase absoluta de la señal
- Arrancar el generador mediante un disparo externo sincronizado por flanco.

Este circuito se encuentra replicado en sendos generadores DDS, cada uno de ellos con un multiplexor y un biestable dedicados, aunque compartiendo el oscilador X1 y la señal de 35

entrada de disparo. La señal de disparo se digitaliza y adapta al voltaje de alimentación del circuito de +3,3VDC mediante el comparador de colector abierto LM7221 (o de cualquier otro de similar propósito).

5 Control de fase inicial

El generador DDS posee un registro interno de 28 bits denominado acumulador de fase encargado de aumentar un sumador síncrono con el reloj MCLK. Este contador no es accesible para lectura y tampoco se puede inicializar a ningún valor, ni siquiera con la señal
 10 RESET. Por lo tanto cuando el generador comienza a oscilar siempre se desconoce la fase inicial –absoluta– de la señal. Los registros internos de fase PHASE0 y PHASE1 son accesibles y configurables pero solamente permiten definir una fase relativa entre sí, no permiten cerciorar un valor de fase inicial dado que suman siempre su valor del acumulador de fase, independientemente del valor que éste posea.

15

El control de fase inicial basa su funcionamiento en estimular el generador DDS para averiguar el estado del acumulador de fase. Una vez conocido dicho estado, se vuelve a estimular hasta alcanzar el punto de fase objetivo. El procedimiento se detalla a continuación.

20

Aplicando CONCLR=0 y CONPRE=1 para forzar asincrónicamente Q=0, se transfiere el control de la entrada MCLK a la señal CONFASE controlada directamente desde un pin de salida del microcontrolador. Durante este procedimiento no hay riesgo de intervención externa dado que las entradas CLR y PRE del circuito integrado 74HC109 fuerzan el estado
 25 Q independientemente de la señal de entrada CLK.

La señal CONFASE introducirá uno a uno pulsos cuadrados hasta que el microcontrolador detecte un cambio de fase en la señal SIGN BIT OUT del generador DDS (cambio de nivel alto a nivel bajo o viceversa), directamente conectada a un pin de entrada del
 30 microcontrolador configurado como ICN (Input Change Notification, funcionalidad del microcontrolador por la cual se interrumpe al detectar un cambio de estado digital en un pin). Este cambio de fase indica el punto exacto en el que se encuentra el acumulador de fase, bien 0 o bien π .

35 Una vez se conoce el estado interno del acumulador de fase se procede a establecer el

punto de fase inicial. Un ciclo de onda se compone de un determinado número de impulsos de reloj MCLK, por lo que se puede inducir el avance de fase deseado controlando el número de impulsos. Partiendo de la ecuación de control de frecuencia:

$$f_0 = \frac{f_{MCLK}}{2^{28}} FREQREG$$

- 5 El número de impulsos N necesarios para generar un ciclo completo de una señal de frecuencia f_0 es:

$$N = \frac{f_{MCLK}}{f_0} = \frac{2^{28}}{FREQREG}$$

Cada uno los N impulsos representa un arco de fase. Específicamente, dado que N recorre una fase completa de ángulo 2π , la resolución de fase M mínima posible es:

10
$$M = \frac{2\pi}{N}$$

Finalmente, el número de impulsos requeridos para avanzar la fase en un ángulo φ , es:

$$I = \frac{\varphi}{M}$$

- 15 Sustituyendo M y N por sus respectivos valores, se obtiene una ecuación lineal en función de los parámetros del circuito que permite calcular el número de impulsos necesarios para fijar una fase φ a partir del punto de fase detectado:

$$I(\varphi, f_0) = \frac{\varphi}{M} = \frac{N}{2\pi} \varphi = \frac{f_{MCLK}}{2\pi f_0} \varphi$$

Disparo externo

- 20 El disparo externo permite que la señal de disparo arranque la oscilación del generador DDS.

- 25 Previo al disparo, debe fijarse el flanco de disparo y el estado $Q=0$ del biestable aplicando $CONCLR=0$ y $CONPRE=1$ para detener la oscilación, dado que la señal $CONFASE$ se encontrará en reposo (nivel lógico bajo o alto indistintamente). Una vez fijado el estado del biestable, se liberan las señales asíncronas fijando $CONCLR=1$ y $CONPRE=1$. A partir de este momento un flanco entrante cambiará el estado de $Q=0$ a $Q=1$ traspasando el reloj en actitud pasiva al oscilador X_1 , dando arranque inmediato a la oscilación (obviando los tiempos de propagación y los ocho ciclos de reloj MCLK que se requieren).

Este procedimiento es compatible con el control inicial de fase. Una vez traspasado el control a la señal CONFASE, se puede ajustar la fase inicial para después dejarla en reposo, a la espera del disparo externo.

5

- Módulo Ráfaga de símbolos

10 Cuando se haya activado la funcionalidad de disparo externo se puede generar una ráfaga con un número concreto (entero) de señales, en vez de permitir que el generador oscile indefinidamente.

El módulo diseñado permite generar una ráfaga de hasta 256 señales, aunque es fácilmente ampliable expandiendo el montaje en cascada.

15 El circuito consta de un contador 74HC4040 de doce bits, de los cuales en este montaje sólo se han usado los ocho primeros. Se han dispuesto en cascada dos comparadores de cuatro bits 74HC85 para detectar cuándo la cuenta ascendente alcanza el valor fijado en el registro de desplazamiento 74HC595 (registro compatible con el protocolo de envío serie SPI).

20 Una vez se ha reiniciado el contador mediante un reinicio del contador y se ha cargado el número de símbolos en el registro de desplazamiento, se puede proceder a generar la ráfaga.

25 La funcionalidad de ráfaga exige que los dos canales del generador estén dedicados a esta función, por lo que deben comenzar siempre con los dos canales detenidos (estado Q=0 de los biestables J-K), a la espera de un disparo sincronizado proveniente de la señal común de disparo. El canal uno genera la señal solicitada mientras que el canal dos se emplea internamente para controlar el número de ciclos alcanzados; este arranque sincronizado en ambos canales permite que el canal uno pueda comenzar con cualquier fase mientras el canal dos se encarga de producir una señal con una fase concreta, aquella que produzca un flanco descendente al final de cada ciclo de señal –el contador 74HC4040 se incrementa con este flanco–. Una vez se completan todos los ciclos el contador alcanzará el valor establecido en el registro de desplazamiento, momento en el que el comparador lanzará una señal de corte del reloj de oscilación del generador DDS, deteniendo inmediatamente la

35 ráfaga.

- Módulo frecuencímetro

El frecuencímetro es el módulo encargado de medir la frecuencia de una onda entrante, independientemente de su forma, amplitud y frecuencia, y se trata de un módulo complementario al generador de funciones. En los siguientes apartados se describe su funcionamiento.

Circuito

El circuito encargado de medir la frecuencia se compone de un conversor a onda cuadrada y de tres módulos del microcontrolador: un contador, un temporizador y un detector de flanco. El conversor a onda cuadrada se encarga de transformar la onda de entrada en una onda cuadrada de un voltaje adaptado al microcontrolador. Como conversor se emplea un comparador de alta velocidad modelo AD790 cuyo referencia variable en el puerta no inversora permite elegir el punto de corte con la onda entrante. La salida de este comparador se introduce en el detector de flanco y en el contador interno del microcontrolador, que periódicamente y según indique el temporizador dedicado, calculará el incremento en el contador para finalmente calcular la frecuencia. El detector de flanco es necesario para introducir una sincronía con las señales de baja frecuencia, como se detalla más adelante.

Funcionamiento básico

El frecuencímetro basa su funcionamiento en un contador ascendente ubicado internamente en el microcontrolador cuya lectura a baja frecuencia permite calcular la frecuencia de la onda entrante. Dados dos estados discretos del contador c_1 y c_2 separados por un periodo τ , la frecuencia f_e de la onda entrante por definición es:

$$f_e [c_2 - c_1] = \frac{c_2 - c_1}{\tau}$$

En una cuenta ascendente en general se cumple $c_2 > c_1$ salvo cuando el contador desborda y continúa desde cero, donde $c_2 < c_1$. En este caso se debe compensar la expresión anterior sustituyendo término c_1 por $c_1 - 2^b - 1$ para un contador de b bits. Por lo tanto:

$$f_e[c_2 - c_1] = \left\{ \begin{array}{ll} \frac{c_2 - c_1}{\tau} & c_2 \geq c_1 \\ \frac{c_2 - c_1 + 2^b + 1}{\tau} & c_2 < c_1 \end{array} \right\}$$

Resolución y precisión

- 5 Dentro de un periodo τ existe una incertidumbre a la hora de calcular f_e . Para un avance constante $N = c_2 - c_1$ en el contador, la frecuencia entrante calculada puede ser ligeramente distinta de la real puesto que el ancho de los pulsos permite abarcar el intervalo $[N, N+1)$ sin que por ello la frecuencia estimada f_e varíe.

- 10 La resolución mínima en frecuencia estimada es por tanto:

$$f = f_e[N+1] - f_e[N] = \frac{1}{\tau}$$

De la expresión anterior se deduce que la precisión de la medida tiene un valor absoluto Δf , igualmente probable respecto de su punto medio:

15
$$\eta = \pm \frac{f}{2} = \pm \frac{1}{2\tau}$$

A lo largo de todo el rango de funcionamiento es deseable que la precisión se mantenga controlada bajo un umbral simétrico $\pm\gamma$. Por ello, la relación entre la precisión y la frecuencia estimada debe mantenerse acotada superiormente:

20
$$\frac{\eta}{f_e} < \pm\gamma$$

Sustituyendo η en la ecuación anterior, se deduce que existe un número mínimo de muestras necesario para mantener dicha relación:

$$N > \frac{1}{2\gamma}$$

- 25 Por ejemplo, una precisión constante $\gamma = \pm 1\%$ obliga a mantener un número de flancos registrados $N > 50$.

Aplicación a frecuencias bajas

No basta con medir de forma periódica el avance del contador para extrapolar la frecuencia ya que la medida oscilará continuamente entre un valor y una unidad más o menos, un hecho especialmente importante cuando se pretenden medir frecuencias bajas. El fenómeno es debido a que el periodo τ no está alineado en fase con la señal de entrada, por lo que el número de flancos de medición varían en función de las posiciones relativas de las dos señales.

Con el fin de asegurar una medición de frecuencia estable es preceptivo que el periodo τ abarque siempre el mismo número de flancos de medición. Para ello, se sincroniza el inicio del periodo τ con el comienzo del periodo contrario al de medición, asegurando así un número constante de flancos. La razón de que se emplee el flanco contrario radica en no entrar en condición de carrera a la hora de obtener el valor del contador, pues además es indiferente el flanco con el que se realice la sincronización.

El lapso de tiempo aparecido entre periodos τ no afecta en absoluto a la medida ni a las prestaciones del frecuencímetro.

Aplicación a frecuencias altas

Cuando se pretende medir frecuencias altas se corre el riesgo de desbordar el contador más de una vez por cada periodo τ , falseando la medida. Aunque es posible contabilizar el número de desbordamientos para tenerlos en cuenta en las fórmulas anteriores, no es una práctica adecuada debido a que introduce una precisión y una carga computacional y de recursos innecesarios.

Haciendo uso del preescalado de entrada se puede disminuir el ritmo de avance del contador en un factor 2^α , pudiendo tomar α los valores $\alpha = \{0,2,4\}$ para este modelo concreto de microcontrolador, no quedando por ello limitado a estos valores de α .

Generalizando la expresión anterior de f_e para tener en cuenta el preescalado, resulta:

$$f_e[c_2 - c_1, \alpha] = \begin{cases} 2^\alpha \frac{c_2 - c_1}{\tau} & c_2 \geq c_1 \\ 2^\alpha \frac{c_2 - c_1 + 2^b + 1}{\tau} & c_2 < c_1 \end{cases}$$

En la medición de frecuencias altas no es necesario llevar a cabo la sincronía en fase descrita para frecuencias bajas. El efecto de avance y retroceso en la cuenta se enmascara rápidamente con la precisión, donde por añadido la temporización del circuito no permite realizar esa sincronización con periodos tan cortos de señal.

5

Curva de progreso

El frecuencímetro se mantendrá estable siempre y cuando el número de flancos medidos $c_2 - c_1$ no sea ni demasiado bajo ni demasiado alto; en el primero caso se podría incurrir en un error de precisión al no disponer de un número de muestras suficientes, mientras que en el segundo caso el contador se podría desbordar más de una vez por periodo. Por lo tanto se debe procurar en todo momento que el avance se encuentre en todo momento entre un límite inferior y otro superior, véase:

10

$$\xi_1 < c_2 - c_1 < \xi_2$$

Donde, para un contador de b bits, cumplen:

15

$$0 < \xi_1, \xi_2 < 2^b - 1$$

Una vez fijados los límites ξ_1 y ξ_2 aplicados a la ecuación f_e se obtiene la curva de progreso que debe evaluar y cumplir la aplicación del frecuencímetro en el microcontrolador. Dicha curva de progreso permite avanzar y retroceder a lo largo de la expresión de f_e para los distintos valores de α manteniéndose dentro de los límites comentados. Esta curva de progreso se detalla en la sección de descripción de dibujos.

20

De las expresiones anteriores, se pueden deducir la frecuencia mínima y máxima medible:

$$f_{e,min} = f_e[\xi_1, \alpha = 0] = \frac{\xi_1}{\tau}$$

25

$$f_{e,max} = f_e[\xi_2, \alpha = 4] = \frac{16\xi_2}{\tau}$$

Los puntos de salto del prescalado α evaluados en frecuencia son:

$$f_B = f_e[\xi_2, \alpha = 0] = \frac{\xi_2}{\tau}$$

$$f_I = f_e[\xi_1, \alpha = 2] = \frac{4\xi_1}{\tau}$$

$$f_D = f_e[\xi_2, \alpha = 2] = \frac{4\xi_2}{\tau}$$

$$f_G = f_e[\xi_1, \alpha = 4] = \frac{16\xi_1}{\tau}$$

Con el fin de garantizar que el salto entre segmentos por cambio de valor α se produce de forma continua en frecuencia al recorrer la función en sentido ascendente y descendente, deben solaparse los segmentos dos a dos, o equivalentemente, los puntos de corte deben cumplir:

$$f_B \geq f_I$$

$$f_D \geq f_G$$

De donde resultan dos ecuaciones equivalentes:

$$\xi_2 \geq 4\xi_1$$

$$4\xi_2 \geq 16\xi_1$$

Por lo que debe cumplirse una relación $\xi_2 \geq 4\xi_1$.

Por último, de expresiones anteriores se deduce el valor mínimo (y además recomendado) que debe tomar ξ_1 en función de la precisión:

$$\xi_1 \geq N > \frac{1}{2\gamma}$$

Aplicación con τ variable

De las ecuaciones $f_{e,min}$ y $f_{e,max}$ se pueden inferir que en realidad el periodo τ posee dos valores mínimo y máximo:

$$\tau_{max} = \frac{\xi_1}{f_{e,min}}$$

$$\tau_{min} = \frac{16\xi_2}{f_{e,max}}$$

De lo cual se deriva la necesidad de contar con distintos periodos de medición en base al rango de frecuencias que se desee medir. En general, será necesario crear tantos periodos de medición como se estime oportuno, procurando alcanzar lo antes posible periodos de medición cortos para no demorar el resultado de la medición.

Generalización del modelo

Cuando se requiera medir frecuencias extremadamente altas o bajas, es posible alterar el modelo descrito para flexibilizar algún parámetro o fórmula limitante, entre otros:

- 5 - Establecer un umbral de precisión $\pm\gamma$ no constante y dependiente del tramo de frecuencias
- Establecer un límite ξ_1 especialmente bajo para el segmento inferior de la curva de progreso
- Establecer un límite ξ_2 especialmente alto para el segmento superior de la curva de progreso

Funcionamiento y procedimiento aplicado

A continuación se detalla el algoritmo de aplicación en base a los desarrollos de los apartados anteriores.

15

En primer lugar, deben establecerse los parámetros generales de funcionamiento:

- Establecer una precisión $\pm\gamma$ de operación
- Deducir el límite inferior ξ_1
- 20 - Establecer el límite superior ξ_2 respetando la premisa que relacionan ξ_1 y ξ_2
- Deducir el periodo de medición mínimo y máximo τ_{min} y τ_{max} según y en base a ello establecer la escalera de periodos

Una vez se haya preconfigurado el módulo temporizador con un periodo τ inicial, se deben seguir de forma periódica los siguientes pasos:

25

- Desinhibir el módulo detector de flanco (aplicación a baja frecuencia)
- Esperar la interrupción del módulo detector de flanco (aplicación a baja frecuencia)
- Arrancar el módulo temporizador
- 30 - Inhibir el módulo detector de flanco para evitar nuevas interrupciones (aplicación a baja frecuencia)
- Obtener el valor del contador ascendente (c_1)
- Esperar la interrupción del temporizador tras un periodo de tiempo τ
- Obtener el valor del contador ascendente (c_2)

- Calcular la frecuencia entrante f_e según las expresiones desarrolladas
- Aplicar en el siguiente ciclo:
 - Habilitar o deshabilitar la sincronización por flanco si se entra o se sale del rango de baja frecuencia
 - Aplicar el salto de curva de progreso y/o de preescalado si se superan los límites, esto es, cuando $c_2 - c_1 < \xi_1$ o $c_2 - c_1 > \xi_2$
 - Saltar al periodo de medición τ en base a la escalera de periodos diseñada

5

10

El descrito generador de onda de gama baja representa, pues, una innovación de características estructurales y constitutivas desconocidas hasta ahora, razones que unidas a su utilidad práctica, la dotan de fundamento suficiente para obtener el privilegio de exclusividad que se solicita.

DESCRIPCIÓN DE LOS DIBUJOS

15

Para complementar la descripción que se está realizando y con objeto de ayudar a una mejor comprensión de las características de la invención, se acompaña a la presente memoria descriptiva, como parte integrante de la misma, de un juego de planos, en los que con carácter ilustrativo y no limitativo se ha representado lo siguiente:

20

La figura 1.- Muestra, un diagrama esquemático de los principales componentes del generador (1) objeto de la invención.

25

Las figuras número 1-A y 1-B.- Muestran un diagrama (A) de la evolución temporal de la señal sinusoidal que pretende calibrarse, superpuesta al voltaje de referencia introducido, como ejemplo ilustrativo del funcionamiento del módulo de autocalibrado (11) del generador (1) objeto de la invención.

30

La figura número 2.- Muestra un diagrama (B) de la evolución del calibrado de la amplitud mostrado en la figura 1 en función de los pasos temporales P1 a P6.

35

La figura número 3.- Muestra un diagrama (C) de la amplitud de oscilación del generador (1) y su fase durante en el control de fase inicial.

Las figuras número 4, 5, 6, 7, 8 y 9.- Muestran respectivos diagramas del funcionamiento del

frecuencímetro. En concreto, la figura 4 es un diagrama (D) del cálculo de la frecuencia de una onda entrante que efectúa el frecuencímetro (13) del generador (1) de la invención. Las figuras 5 y 6 son ampliaciones (D') y (D'') del diagrama mostrado en la figura 4, que ilustran el efecto a bajas frecuencias en el cual pueden contarse un número de flancos distintos para un mismo periodo de medición, y la corrección de dicho efecto con el cual se asegura la cuenta del mismo número de flancos para un mismo periodo de medición. La figura 7 muestra una gráfica (E) de los valores del frecuencímetro (13) y los parámetros de incertidumbre y precisión, la figura 8 la representación de la curva de progreso (F) de la función del frecuencímetro (13) y la figura 9 ilustra la imprecisión (G) de la función mostrada en la figura 8.

La figura número 10.- Muestra un diagrama (H) representativo del funcionamiento de la ráfaga de símbolos (16), en donde se pone de manifiesto la fase arbitraria del canal uno (ráfaga generada) frente a la fase del canal dos (control interno de la ráfaga). La fase del canal dos siempre comienza en 0° con el fin de controlar posteriormente con un contador el número de ciclos de onda generados.

La figura número 11.- Muestra un diagrama (I) del módulo de adaptación de la señal de disparo externo (22).

La figura número 12.- Muestra un diagrama (J) de la etapa adaptadora de nivel (6).

La figura número 13.- Muestra un diagrama (K) del filtro paso bajo implementado (7).

La figura número 14.- Muestra un diagrama (L) del frecuencímetro (13).

La figura número 15.- Muestra un diagrama (M) del control de fase y disparo (12).

La figura número 16.- Muestra un diagrama (N) del modulador (9).

La figura número 17.- Muestra un diagrama (Ñ) del multiplexor del canal uno (9).

La figura número 18.- Muestra un diagrama (O) del multiplexor del canal dos (9).

La figura número 19.- Muestra un diagrama (P) del multiplicador de canales para la modulación AM (20).

La figura número 20.- Muestra un diagrama (Q) del módulo generador de la onda cuadrada de amplitud variable (4).

La figura número 21.- Muestra un diagrama (R) de la amplificación y control de la alimentación del módulo generador de onda cuadrada (4).

La figura número 22.- Muestra un diagrama (S) del módulo generador de ráfagas de símbolos (16).

La figura número 23.- Muestra un diagrama (T) de la referencia de voltaje (15).

La figura número 24.- Muestra un diagrama (U) del módulo sumador-inversor de la onda generada y de su desplazamiento vertical (8).

La figura número 25.- Muestra un diagrama (V) del generador DDS (síntesis directa digital) (5).

5 La figura número 26.- Muestra un diagrama (W) del módulo de autocalibrado (11).

La figura número 27.- Muestra un diagrama (X) de la amplificación y control de la componente DC (corriente directa) de desplazamiento vertical (2).

Y la figura número 28.- Muestra un diagrama (Y) del conversor analógico-digital (2).

10 REALIZACIÓN PREFERENTE DE LA INVENCION

Atendiendo a la figura 1, se observa cómo el generador de funciones (1) en cuestión, comprende, al menos, dos generadores DDS (5) cuyas respectivas etapas de salida (6) sinusoidal o triangular se aplican a un filtro (7) paso bajo que no posee rizado en la banda
15 de paso. Posteriormente un sumador-inversor (8) añade la componente DC (corriente directa) procedente del conversor analógico-digital (2). En paralelo un módulo generador de señal de onda cuadrada formado por un comparador analógico de alta velocidad (4) que genera dicha onda cuadrada aprovechando la señal de sincronía del generador DDS (5) como referencia de tiempos y, en la última etapa, un módulo de multiplexación (9)
20 selecciona la señal final de salida.

La amplitud de la onda y del desplazamiento DC (corriente directa) de salida están controladas mediante un conversor analógico-digital (2) de 10 bits de precisión, mientras que la frecuencia emplea un registro de 28 bits de precisión.

25 El generador cuenta, además, con un microprocesador (14) central con dos interfaces de programación, una de las cuales está dedicada a la recepción periódica de eventos externos (tales como pulsaciones de teclado) y otra que se encuentra interconectada con distintos periféricos del circuito, entre los cuales se incluye un sistema gráfico compatible (19), tal
30 como una pantalla LCD.

La multiplicación de las señales de los dos canales (20) se realimenta hacia el multiplexador (9) de salida del canal uno.

35 Por último, se encuentra un generador de reloj común a ambos generadores (21) y un

módulo de adaptación de señal para el control del disparo externo (22).

Con ello, dichos generadores DDS (5) actúan como dos canales independientes de generación de señal de distintas características (amplitud, frecuencia, fase, ciclo de trabajo y desplazamiento DC), incorporando un módulo de autocalibrado (11) de amplitud, 5 funcionalidades de disparo por flanco externo, control de fase inicial, ráfagas de símbolos y diversos tipos de modulaciones.

El generador (1) se distingue por el hecho de que, además, incorpora, al menos, un módulo 10 de autocalibrado (11), un módulo de disparo externo (12 y 22), un módulo de control de fase inicial y disparo (18) y un módulo de ráfaga de símbolos (16).

Además, preferentemente, también incorpora un módulo frecuencímetro (13) y un módulo de referencia de tensión (15).

15

El módulo de autocalibrado (11) permite calibrar la amplitud de la señal generada detectando los cortes de la señal generada con una referencia (fig. 1). A medida que se evalúan los puntos de corte, se va reduciendo la incertidumbre (fig. 2). El módulo de autocalibrado (11) se configura a partir de un circuito con un comparador analógico de una 20 señal respecto de una referencia, y conectado al microprocesador (14) con un puerto detector de cambio de estado de tipo ICN (notificación de cambio de entrada) con un algoritmo de aplicación de tipo burbuja.

El módulo de disparo externo (12) se configura a partir de un circuito con biestables J-K (fig 25 16) y componentes lógicos que inicia y detiene la oscilación de los generadores DDS en base a señales externas. Asimismo permite arrancar y detener la oscilación mediante órdenes desde el microcontrolador.

El módulo de control de fase (18) se configura a partir de un circuito de inducción y de un 30 algoritmo con el cual se puede fijar la fase de la onda de forma precisa.

El módulo frecuencímetro (13) se configura a partir de un circuito comparador de adaptación de señal, de un circuito detector de flanco, de un temporizador con un algoritmo de medición, que mide la frecuencia de una onda entrante con un umbral de error acotado, 35 independientemente de cuál sea su forma y amplitud.

Y el módulo de ráfagas (16) de símbolos se configura a partir de de un circuito con un comparador digital y un contador binario, permitiendo progresar un número entero de oscilaciones del generador DDS (digital de síntesis directa), accionado mediante un disparo sincronizado y deteniendo la oscilación una vez se han completado el número de símbolos configurado.

Entrando más en los detalles, atendiendo a la figura 1, se observa cómo el funcionamiento de módulo de autocalibrado (11) es el siguiente:

Se comienza introduciendo un voltaje de referencia A_1 hasta alcanzar el punto P1 (un periodo de calibrado) sin que haya existido un cambio en el comparador. Esto indica que la amplitud se encuentra por debajo de A_1 , por lo que el voltaje de referencia debe reducirse. Si se emplea el algoritmo de burbuja, se introduce una nueva referencia con valor $A_2=A_1/2$. Alcanzado el punto P2 no se logra tampoco un cambio de estado en el inversor, por lo que se reduce de nuevo la referencia a $A_3=A_2/2$ que sí dispara un cambio de estado indicando que la amplitud se encuentra en el intervalo (A_3,A_2) . A continuación en el punto P3 se introduce una nueva referencia en el punto medio del intervalo, $A_4=(A_2+A_3)/2$, provocando un nuevo cambio de estado del comparador indicando que la amplitud es superior a A_4 , acotando aún más el intervalo de incertidumbre a (A_4,A_2) . En el punto P4 se introduce una referencia $A_5=(A_2+A_4)/2$, provocando una vez más un cambio de estado y de nuevo introduciendo en P5 una referencia superior, $A_6=(A_2+A_5)/2$. En este último caso no se produce ningún cambio de estado (punto P6, indicando que la amplitud se encuentra acotada en el intervalo (A_6,A_5)). Este procedimiento puede continuarse tantas veces como sea necesario hasta alcanzar la incertidumbre escogida.

En la figura 2 se observa la evolución del calibrado de la amplitud la figura 1 en función de los pasos temporales P1 a P6. El algoritmo en burbuja determina en cada paso si la amplitud real se encuentra por encima o por debajo del valor estimado (cada decisión se representa con una flecha indicando en qué sentido se avanza) hasta concluir con el intervalo (A_6, A_5) .

El módulo de control de fase (18) se configura a partir de un circuito de inducción de señal digital y de un algoritmo con el cual se puede fijar la fase de la onda de forma precisa.

En la figura 3 se observa un diagrama de la amplitud de oscilación del generador y su fase durante en el control de fase inicial. La línea temporal (c) indica la fase detectada a medida que se introducen los impulsos. En concreto, la señal (a) representa la oscilación del generador DDS con una fase inicial no específica. La señal (b) muestra la fase creciendo de forma lineal. Por su parte, la señal (c) representa la salida SIGN BIT OUT del generador DDS, que permite detectar el cambio de fase y además saber si se trata del punto 0 o de π . Por último la señal (d) representa la entrada de reloj MCLK, controlada pulso a pulso por el microcontrolador hasta detectar una transición en (c).

Por su parte, el módulo frecuencímetro (13) permite medir la frecuencia de una onda entrante cual sea su forma, amplitud y frecuencia. Su funcionamiento se basa en la medición del número de flancos detectados en su rectificación (fig. 4) donde se muestra el cálculo de la frecuencia de una onda entrante contando el número de impulsos c_1 y c_2 acaecidos durante un periodo concreto, y de su aplicación sincronizada en fase para frecuencias bajas (fig. 5 y 6).

La figura 5 muestra el efecto a bajas frecuencias en el cual pueden contarse un número de flancos distintos para un mismo periodo de medición. En el primer ciclo el número de flancos ascendentes medidos es $c_2 - c_1 = 5$, mientras que para un mismo periodo fijo τ en el segundo se miden $c_2 - c_1 = 4$.

Y la figura 6 muestra la corrección del efecto a bajas frecuencias con el cual se asegura la cuenta del mismo número de flancos para un mismo periodo de medición. Cada uno de los periodos comienza con la detección de un tipo de flanco de forma que el procedimiento se sincronice en fase con la señal externa.

Una vez se configuran los parámetros para cumplir con un umbral de error, tal como muestra la figura 7, donde se aprecia una representación gráfica de los valores Δf y η , y se evalúa la curva de progreso para decidir cuándo cambiar de preescalado (fig. 8).

En concreto, dicha figura 8 muestra una representación de la curva de progreso de la función $f_e[c_2 - c_1, \alpha]$ con los límites inferiores y superiores ξ_1 y ξ_2 . En dicha figura se ilustra la función evaluada para los tres valores posibles de α (obviando la condición excepcional de desbordamiento). Los puntos donde cortan los límites ξ_1 y ξ_2 indican las zonas válidas

de funcionamiento, señalados con los segmentos \overline{AB} , \overline{ID} y \overline{GF} . Existen además otros puntos de interés, denominados C, E, H y J.

5 Partiendo del punto A con preescalado $\alpha=0$ se avanza hasta alcanzar el punto B agotando la parte superior del segmento en donde se debe cambiar el preescalado a $\alpha=2$, retomando el avance en el punto C. Del mismo modo, partiendo del punto C se continúa hasta el punto D donde de nuevo debe aumentar el preescalado a $\alpha=4$, continuando desde el punto E a lo largo de la recta que finaliza en el punto F.

10 Todo este ascenso en forma de escalera debe realizarse igualmente en orden inverso a medida que las condiciones así lo obliguen, agotando esta vez la parte inferior de cada segmento. Partiendo del punto F, se desciende hasta el punto G en donde se debe cambiar el preescalado a $\alpha=2$, continuando desde el punto H. Descendiendo nuevamente hasta el punto I, se cambia de nuevo de preescalado a $\alpha=0$, retomando el curso desde el punto J,
15 finalmente volviendo hasta el punto A de origen.

La figura 9 ilustra la imprecisión Δf en la cual, para el mismo número de flancos detectados $N_1=N_2$, la frecuencia $f_{e,1}$ es distinta a $f_{e,2}$.

20 Por último el módulo de ráfagas (16) permite generar una ráfaga de símbolos en el canal uno gracias a un contador acoplado a la salida de fase del canal dos, detectando el punto de corte de la oscilación (fig. 10).

Tal como se observa en dicha figura 10, una vez se alcanza el instante $C=4$, momento en el
25 cual el contador alcanza este valor en su cuenta interna, la señal FINRAF conmuta de nivel alto a nivel bajo, activando simultáneamente la señal CLR de cada biestable J-K, provocando el estado $Q=0$ y deteniendo de nuevo la oscilación (la señal CONFASE estará en reposo).

30 Descrita suficientemente la naturaleza de la presente invención, así como la manera de ponerla en práctica, no se considera necesario hacer más extensa su explicación para que cualquier experto en la materia comprenda su alcance y las ventajas que de ella se derivan, haciéndose constar que, dentro de su esencialidad, podrá ser llevada a la práctica en otras formas de realización que difieran en detalle de la indicada a título de ejemplo, y a las cuales
35 alcanzará igualmente la protección que se recaba siempre que no se altere, cambie o

modifique su principio fundamental.

REIVINDICACIONES

- 1.- GENERADOR DE ONDA DE GAMA BAJA que, contando con, al menos, dos generadores DDS (5) para la generación de la forma de señal, conversores digitales–
5 analógicos para el control de la amplitud de onda, filtros (7) analógicos para la eliminación de componentes espurias y multiplexores (9) finales de selección del tipo de onda, está **caracterizado** por el hecho de que, además, comprende, conectados a un microprocesador (14):
- 10 - al menos, un módulo de autocalibrado (11), que se configura a partir de un circuito con un comparador analógico de una señal respecto de una referencia, con un puerto detector de cambio de estado de tipo ICN (notificación de cambio de entrada) con un algoritmo de aplicación de tipo burbuja;
- un módulo de disparo externo (12), que se configura a partir de un circuito con biestables
15 J-K y componentes lógicos que inicia y detiene la oscilación de los generadores DDS en base a señales externas;
- un módulo de control de fase (18), que se configura a partir de un circuito de inducción de señal digital y de un algoritmo con el cual se puede fijar la fase de la onda de forma precisa.;
- un módulo de ráfagas (16) de símbolos, que se configura a partir de un circuito con un
20 comparador digital y un contador binario, permitiendo progresar un número entero de oscilaciones del generador DDS (5) (digital de síntesis directa), accionado mediante un disparo sincronizado y deteniendo la oscilación una vez se han completado el número de símbolos configurado.
- 25 2.- GENERADOR DE ONDA DE GAMA BAJA según la reivindicación 1, **caracterizado** porque, además, incorpora un módulo frecuencímetro (13) que se configura a partir de un circuito comparador de adaptación de señal, de un circuito detector de flanco, de un temporizador con un algoritmo de medición, que mide la frecuencia de una onda entrante con un umbral de error acotado, independientemente de cuál sea su forma y amplitud.
- 30 3.- GENERADOR DE ONDA DE GAMA BAJA según la reivindicación 1 ó 2, **caracterizado** porque, además, comprende un módulo generador de señal de onda cuadrada formado por un comparador analógico de alta velocidad (4) conectado a los generadores DDS(5).
- 35 4.- GENERADOR DE ONDA DE GAMA BAJA según las reivindicaciones 1 a 3,

caracterizado porque comprende dos generadores DDS (5) cuyas respectivas etapas de salida (6) sinusoidal o triangular se aplican a un filtro (7) paso bajo que no posee rizado en la banda de paso, un sumador-inversor (8) que añade la componente DC procedente del conversor analógico-digital (2) y, en paralelo, el comparador de alta velocidad (4) que genera la onda cuadrada aprovechando la señal de sincronía del generador DDS como referencia de tiempos y, en la última etapa, un módulo de multiplexación (9) que selecciona la señal final de salida; en que la amplitud de la onda y del desplazamiento DC de salida están controladas mediante un conversor analógico-digital (2) de 10 bits de precisión, mientras que la frecuencia emplea un registro de 28 bits de precisión.

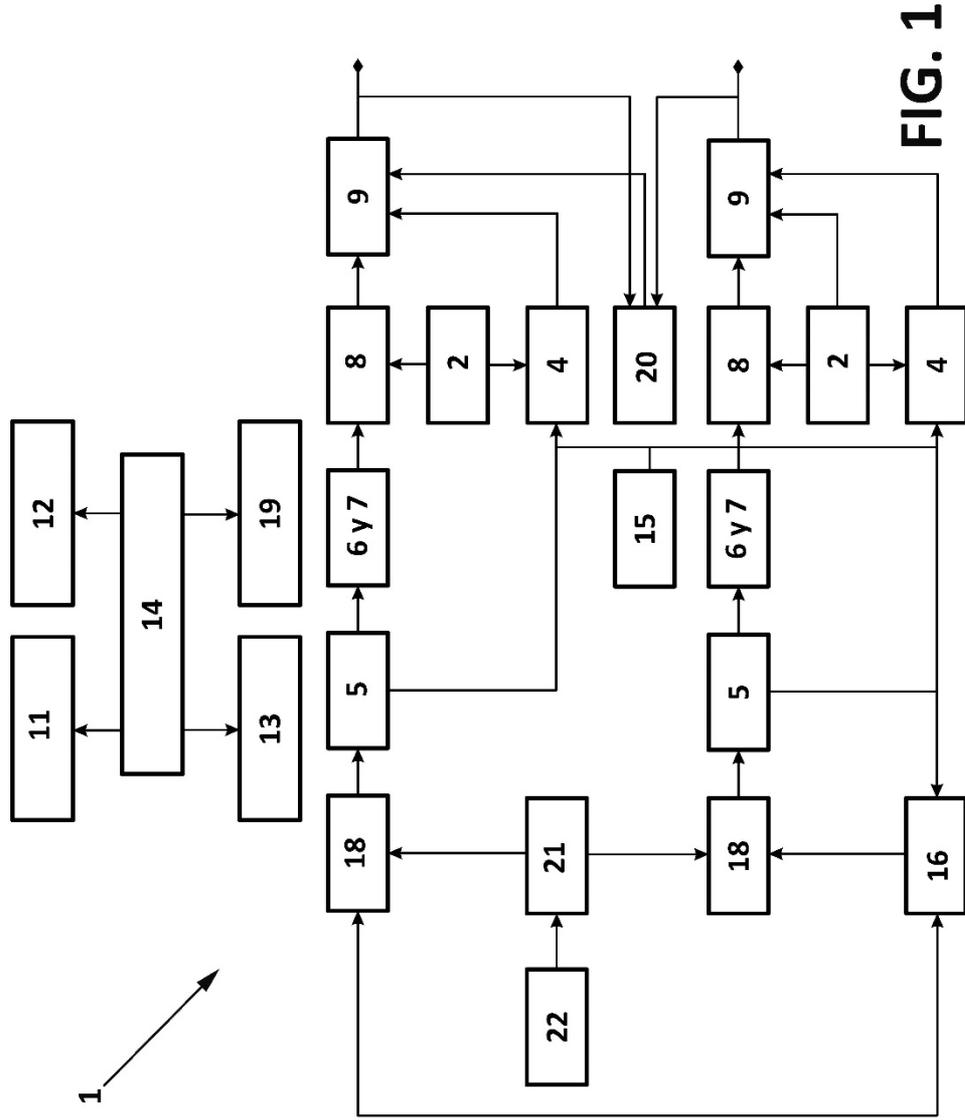
10

5.- GENERADOR DE ONDA DE GAMA BAJA según la reivindicación 4, **caracterizado** porque cuenta con un microprocesador (14) central con dos interfaces de programación, una de las cuales está dedicada a la recepción periódica de eventos externos, como pulsaciones de teclado, y otra que se encuentra interconectada con distintos periféricos del circuito, entre los cuales se encuentra un sistema gráfico compatible (19).

15

6.- GENERADOR DE ONDA DE GAMA BAJA según la reivindicación 5, **caracterizado** porque incorpora un módulo de adaptación de señal para el control del disparo externo (22).

20



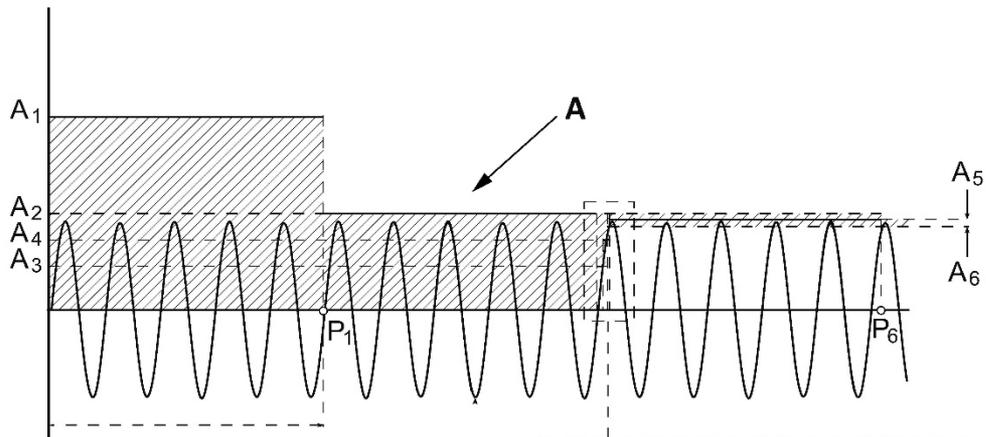


FIG. 1A

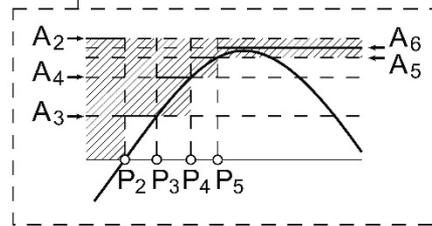


FIG. 1B

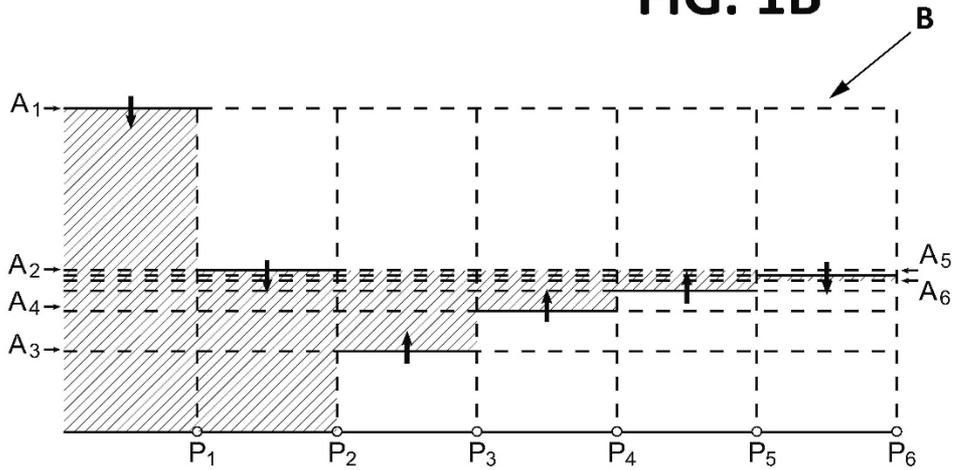


FIG. 2

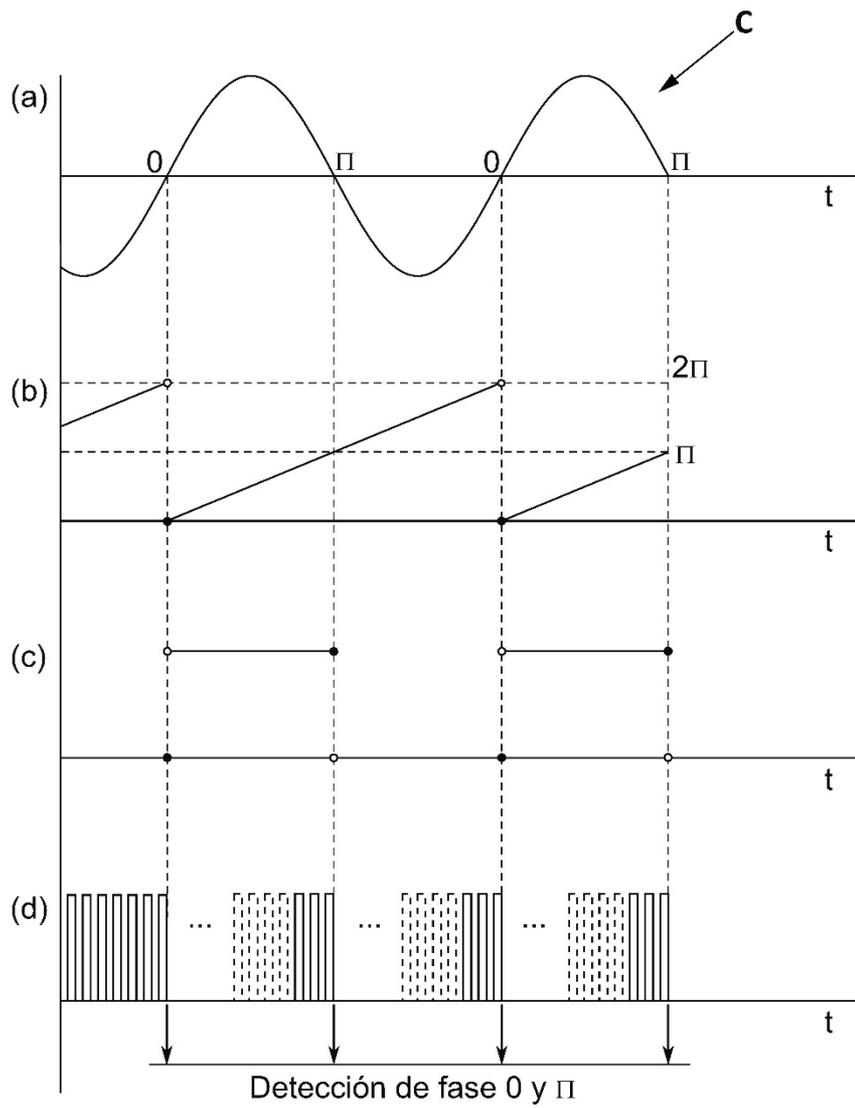


FIG. 3

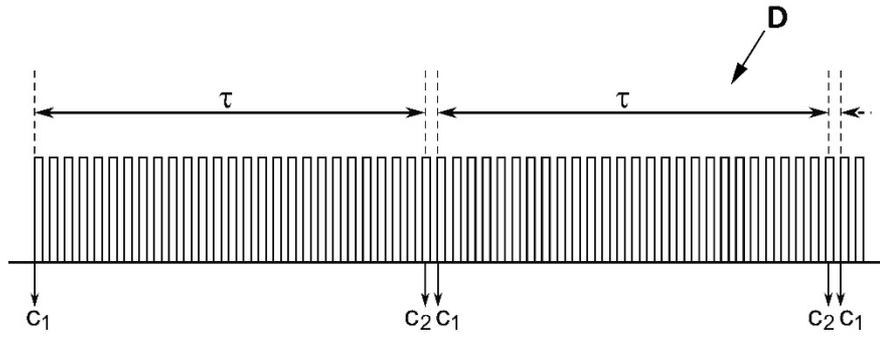


FIG. 4

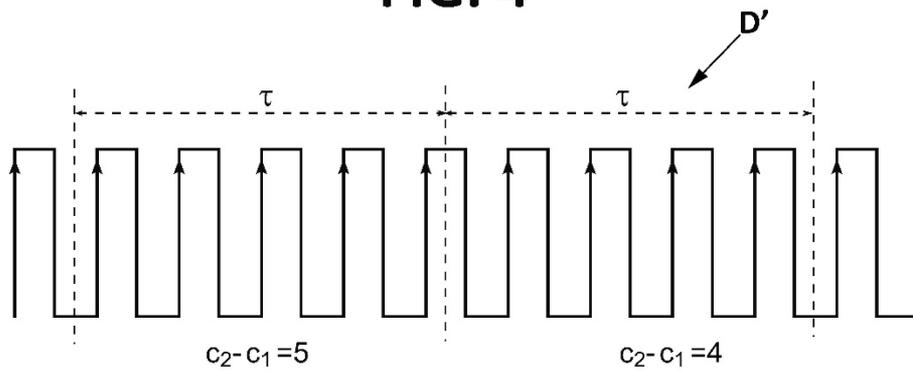


FIG. 5

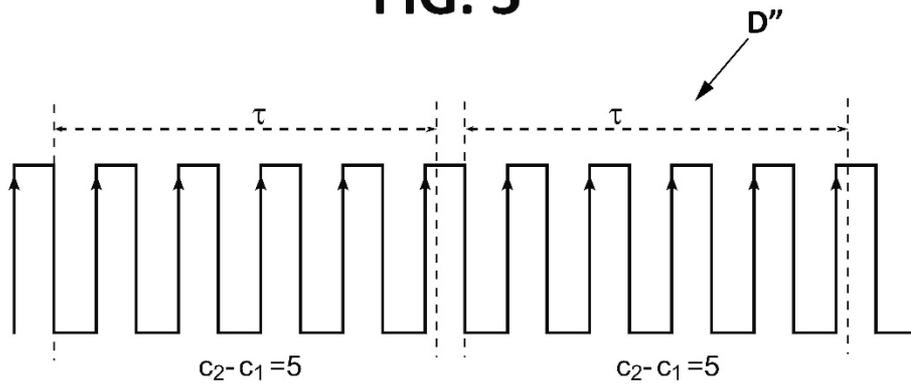


FIG. 6

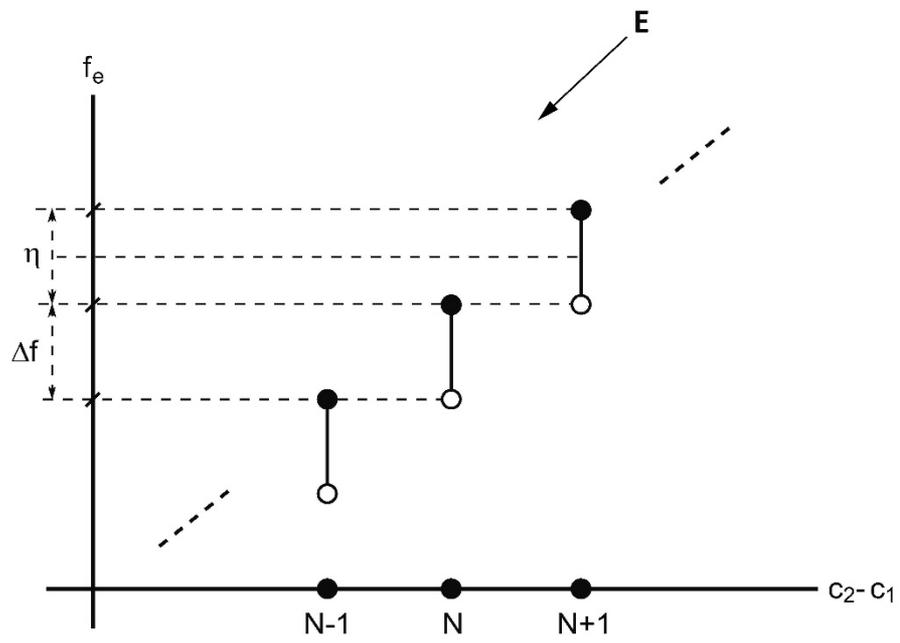


FIG. 7

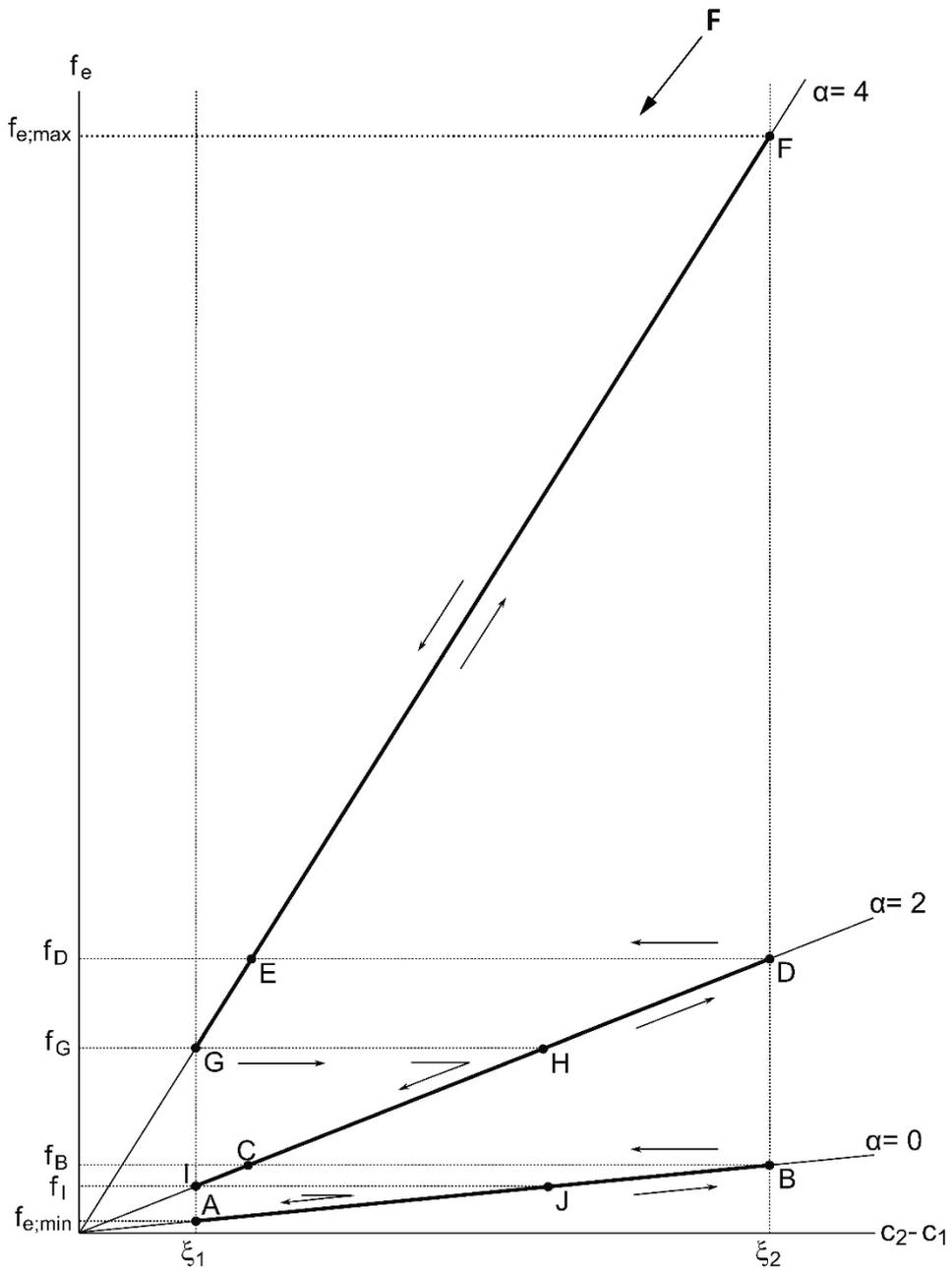


FIG. 8

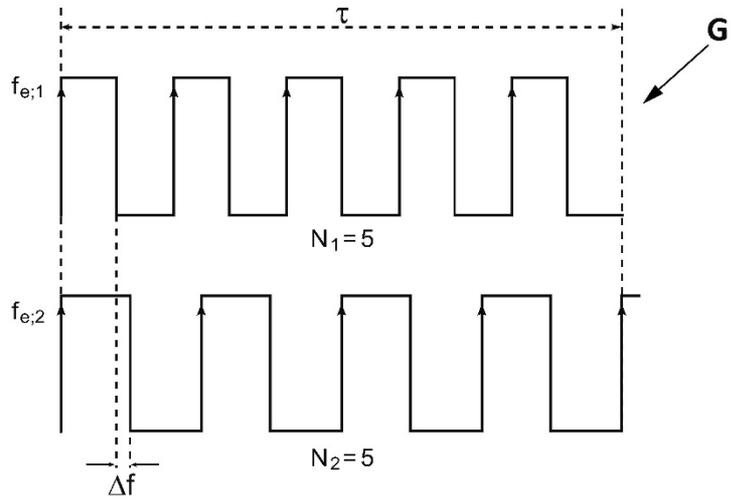


FIG. 9

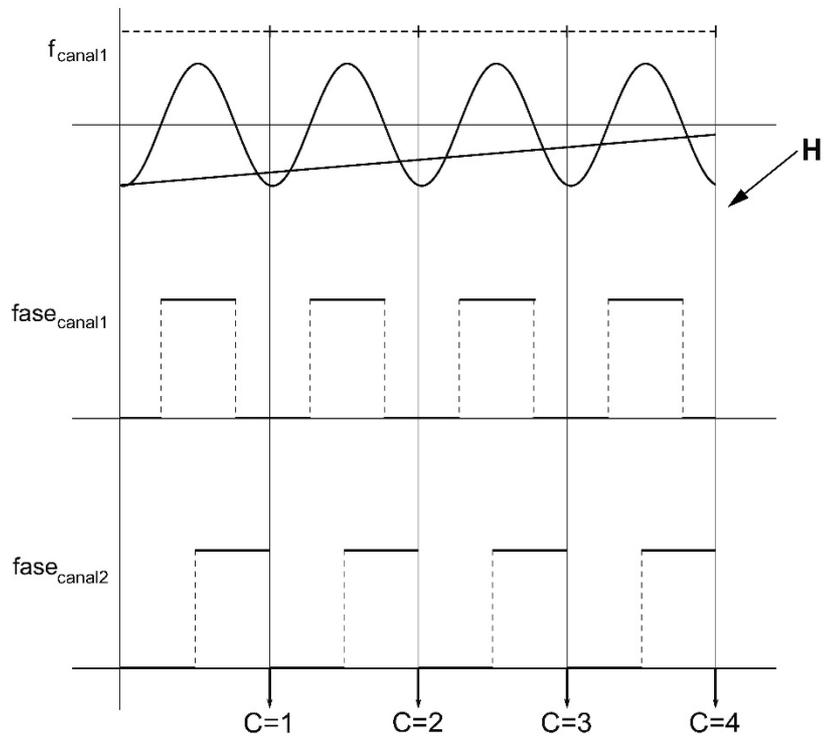


FIG. 10

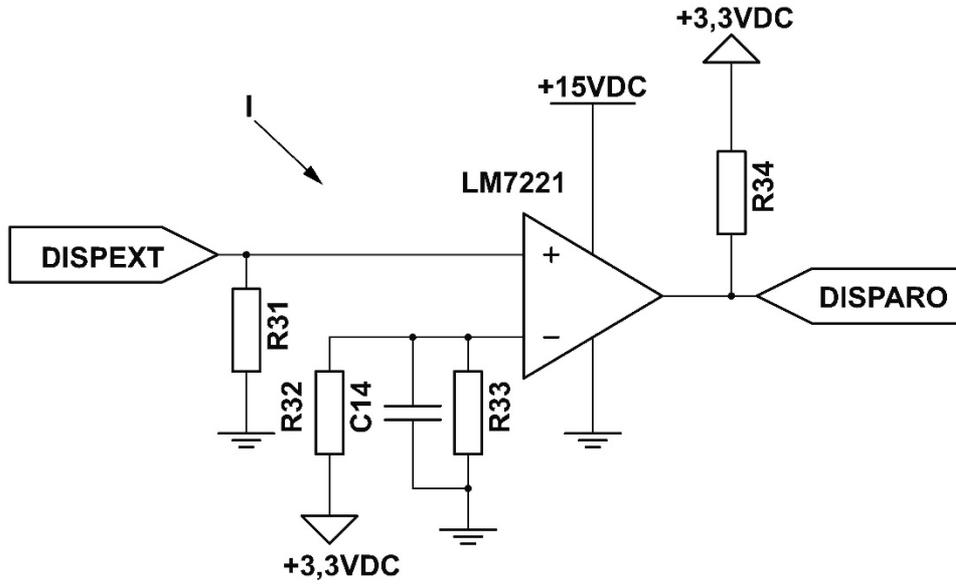


FIG. 11

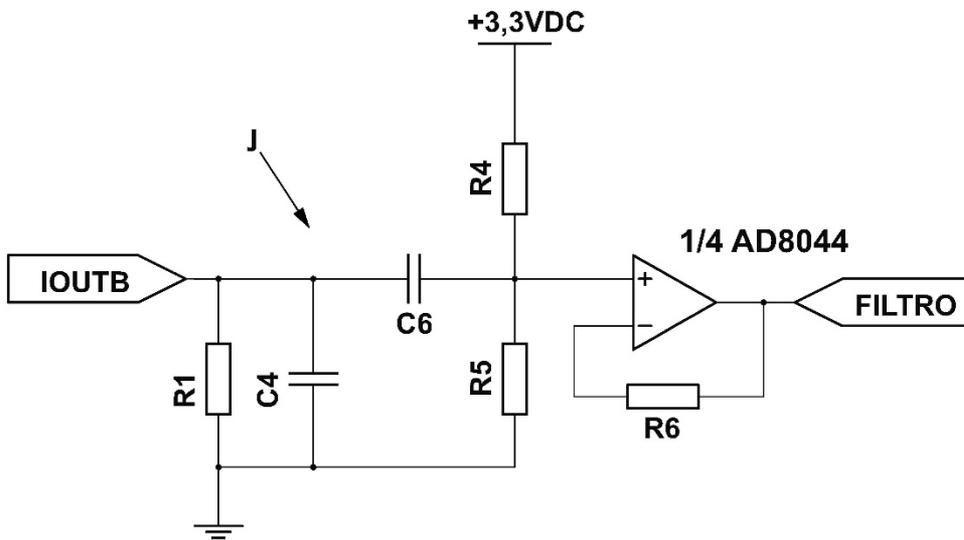


FIG. 12

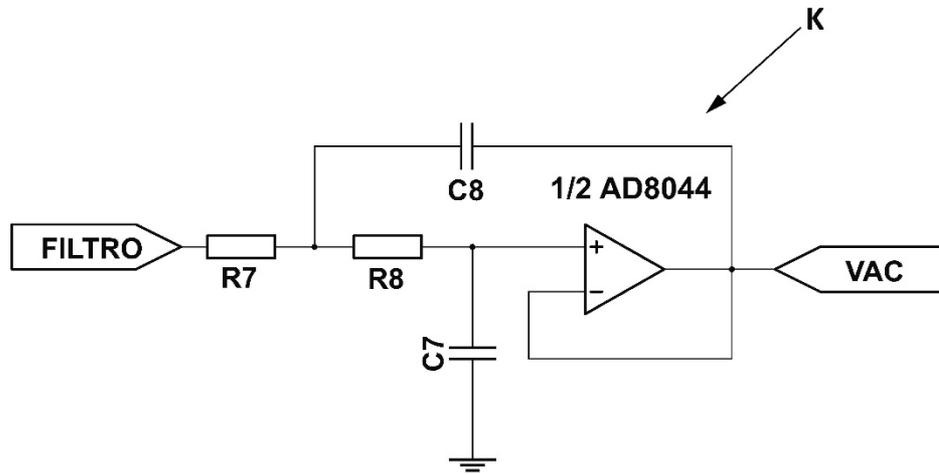


FIG. 13

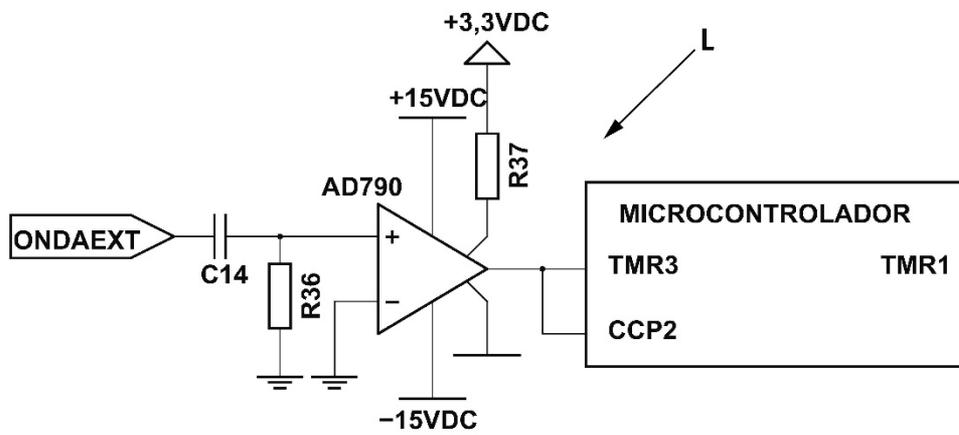


FIG. 14

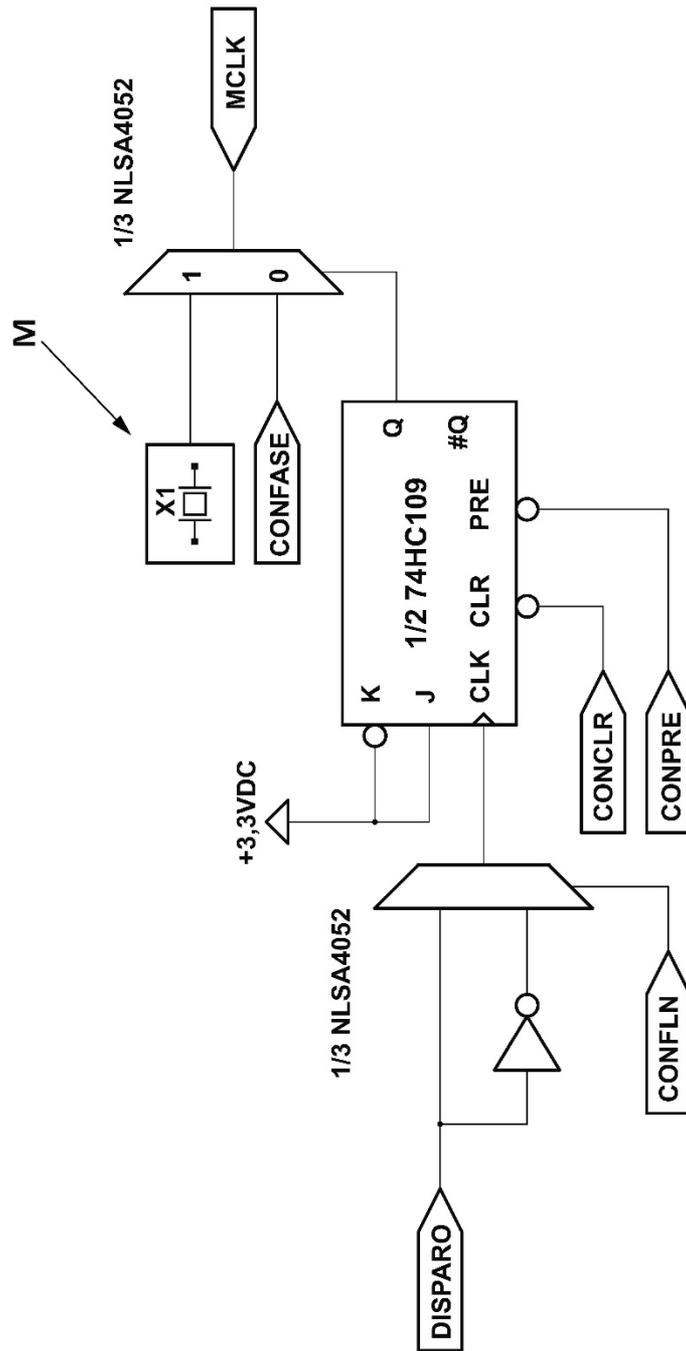


FIG. 15

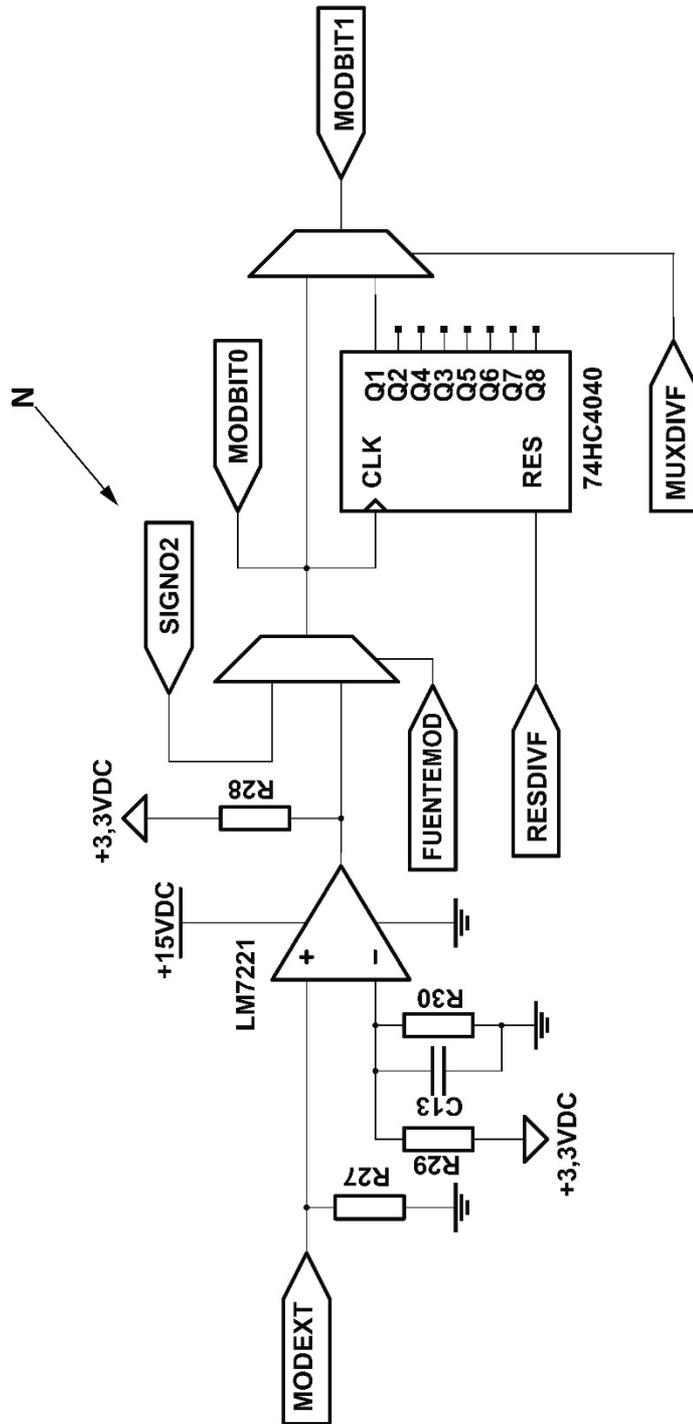


FIG. 16

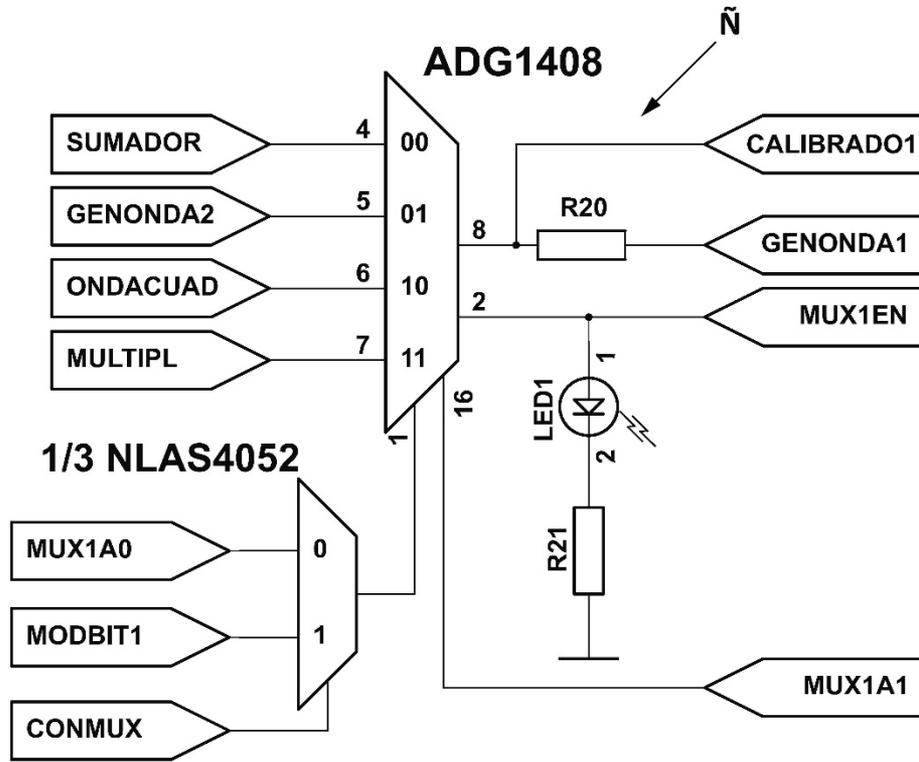


FIG. 17

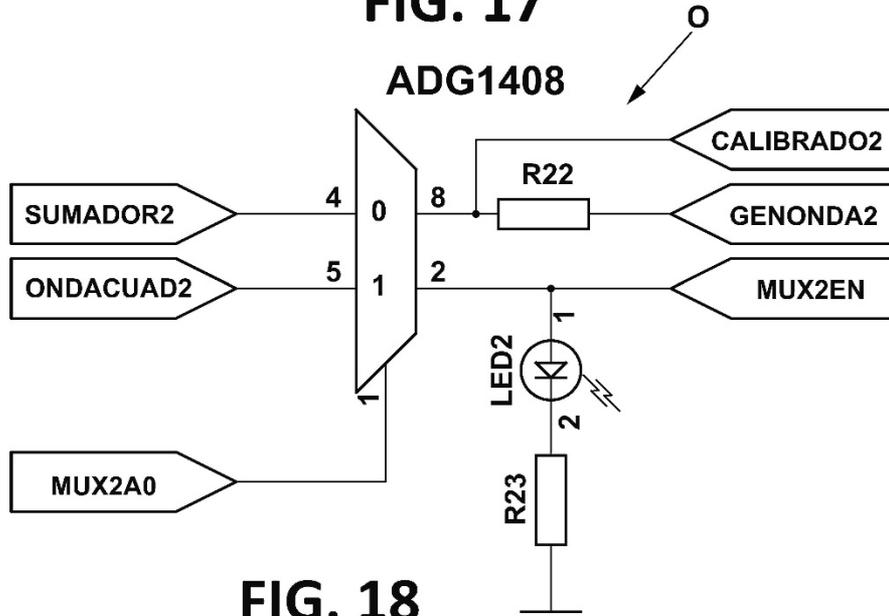


FIG. 18

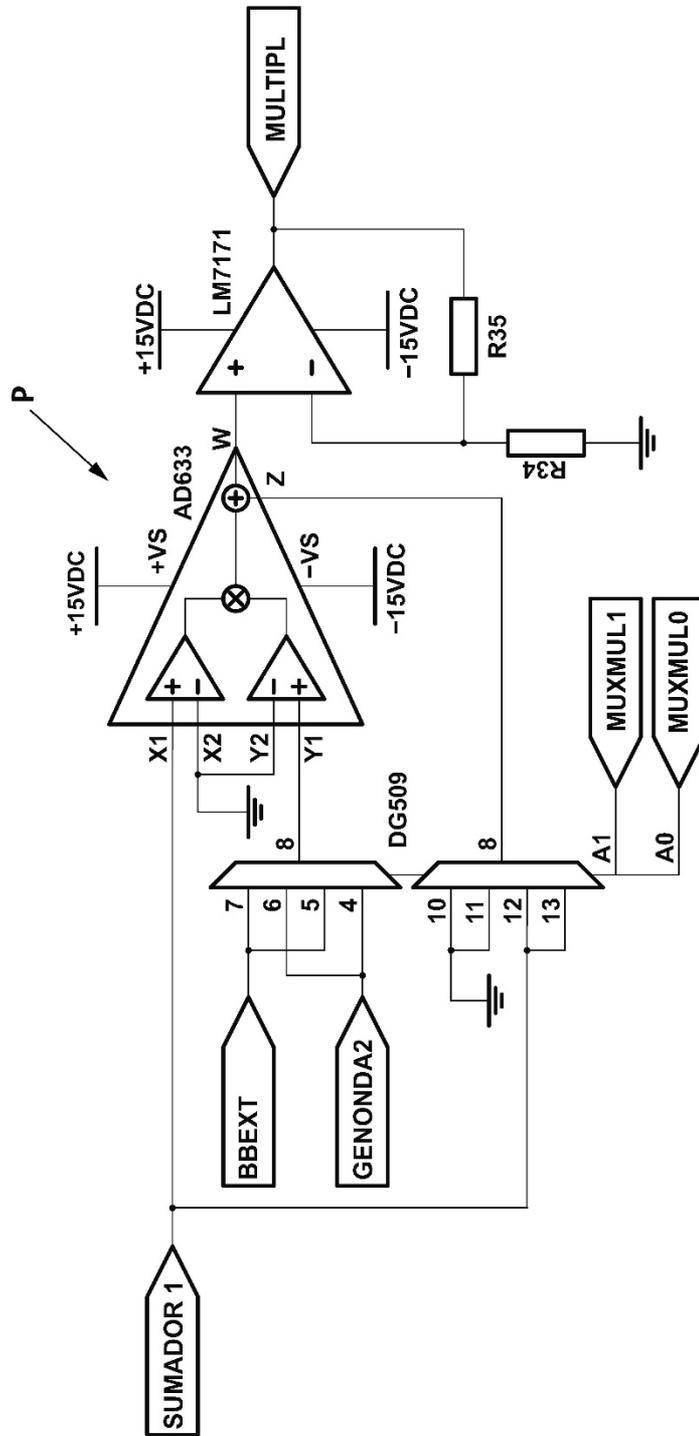


FIG. 19

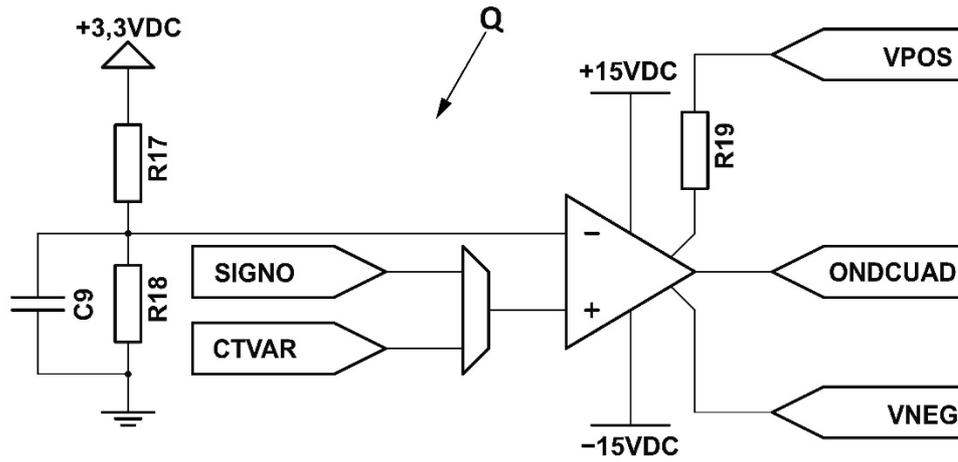


FIG. 20

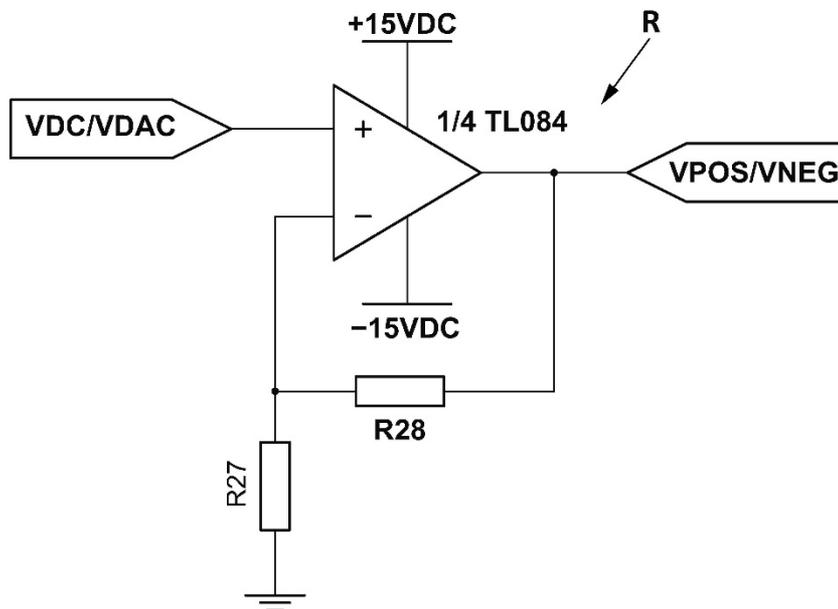


FIG. 21

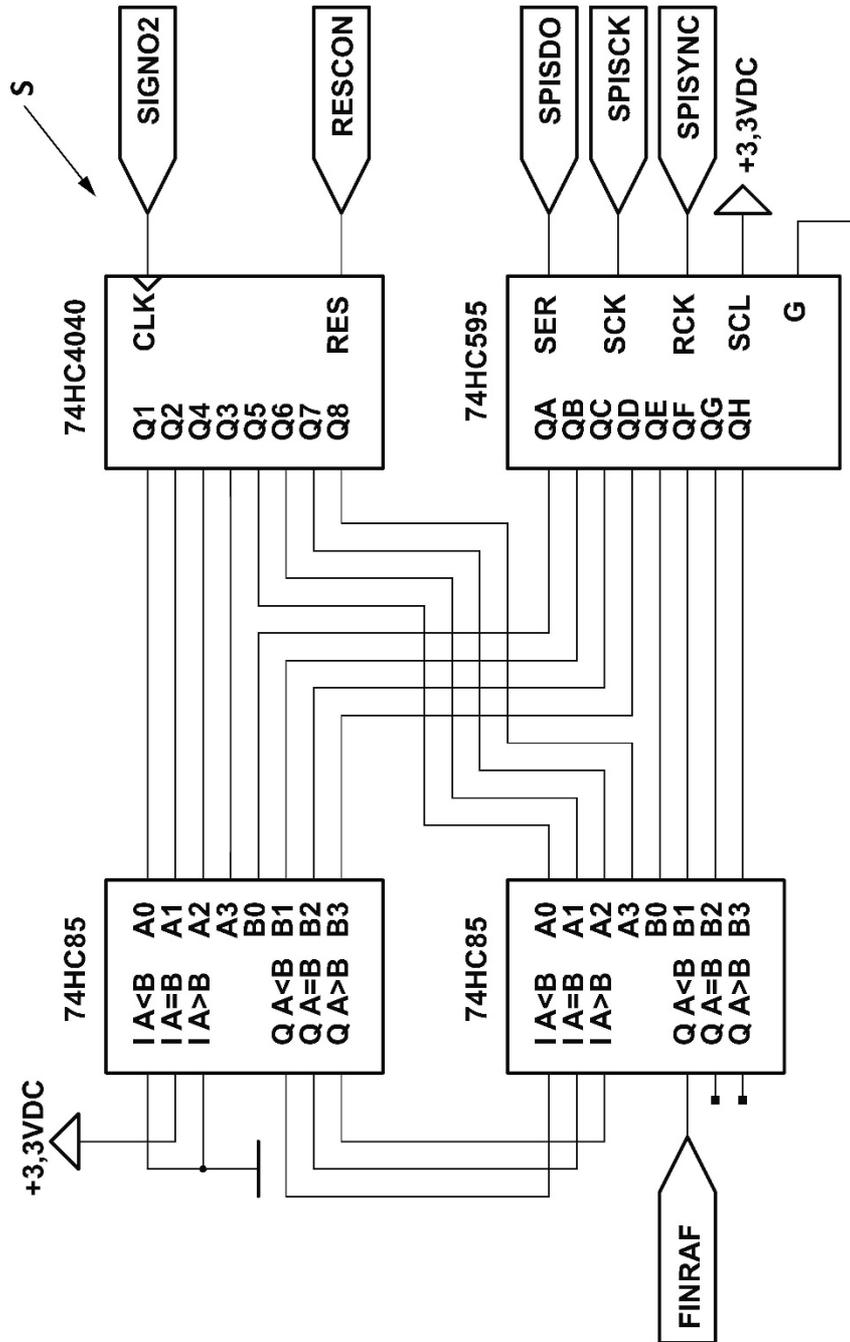


FIG. 22

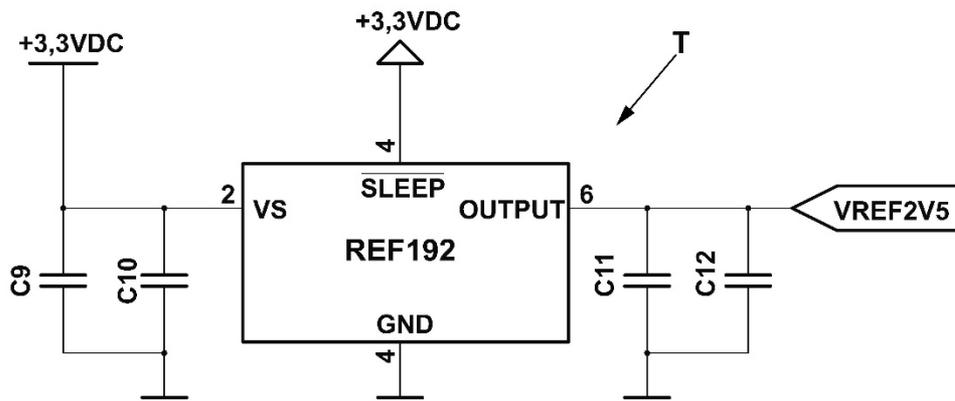


FIG. 23

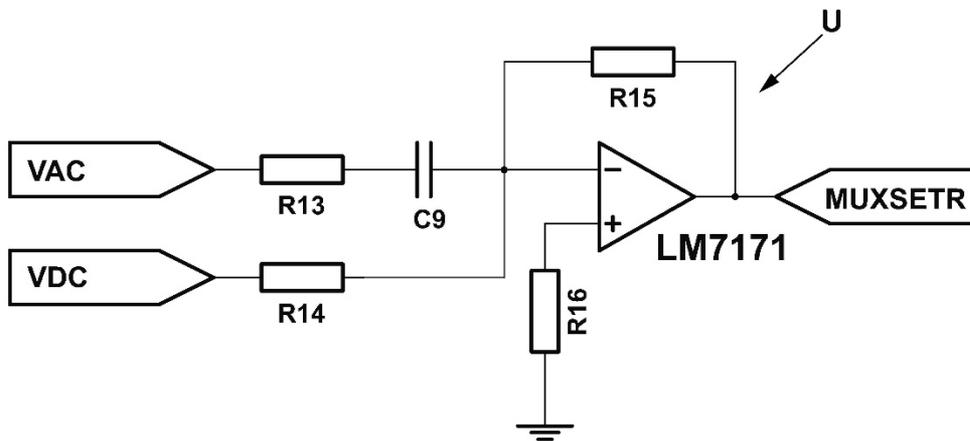


FIG. 24

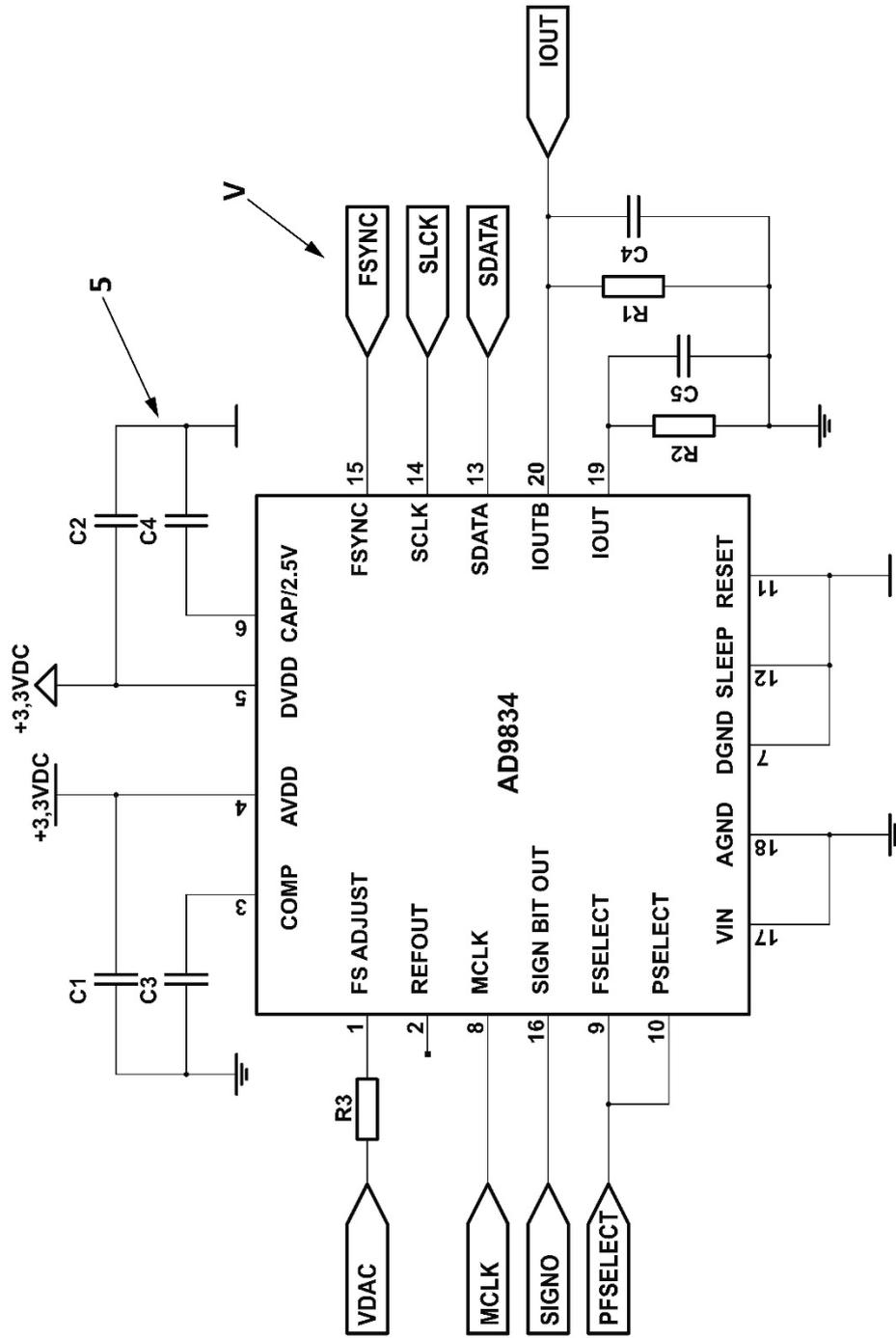
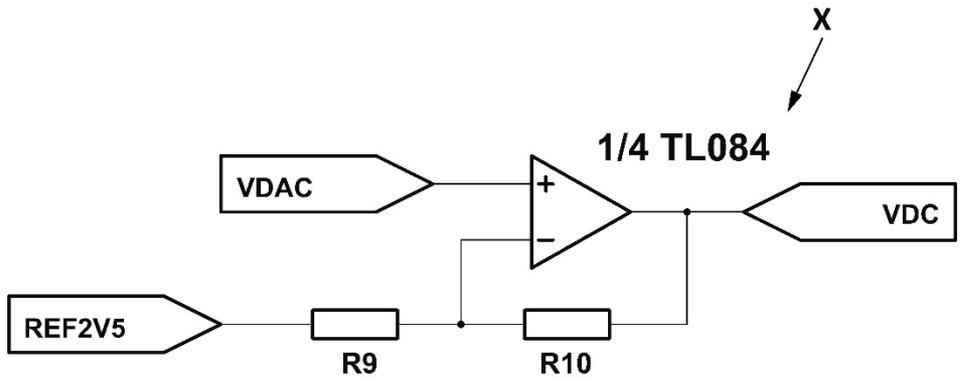
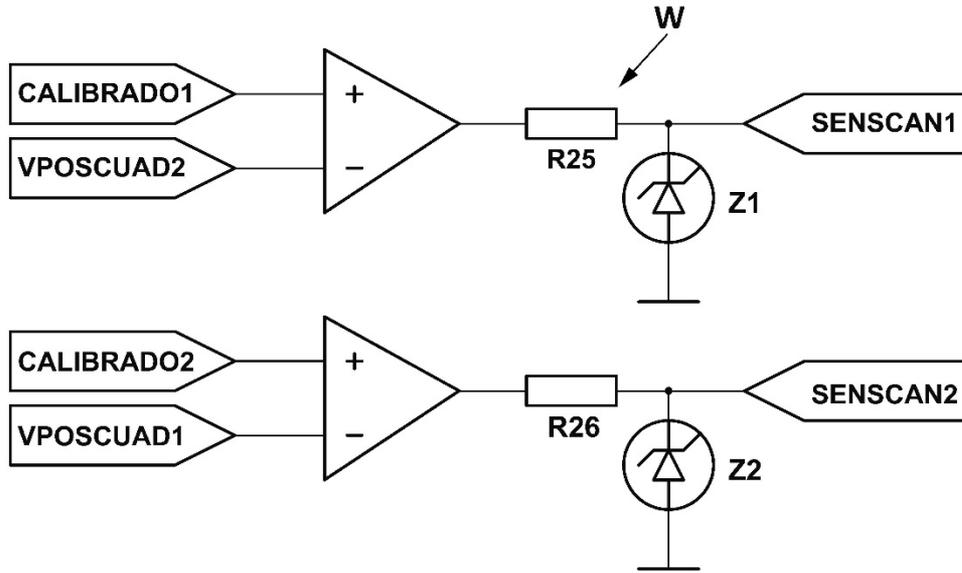


FIG. 25



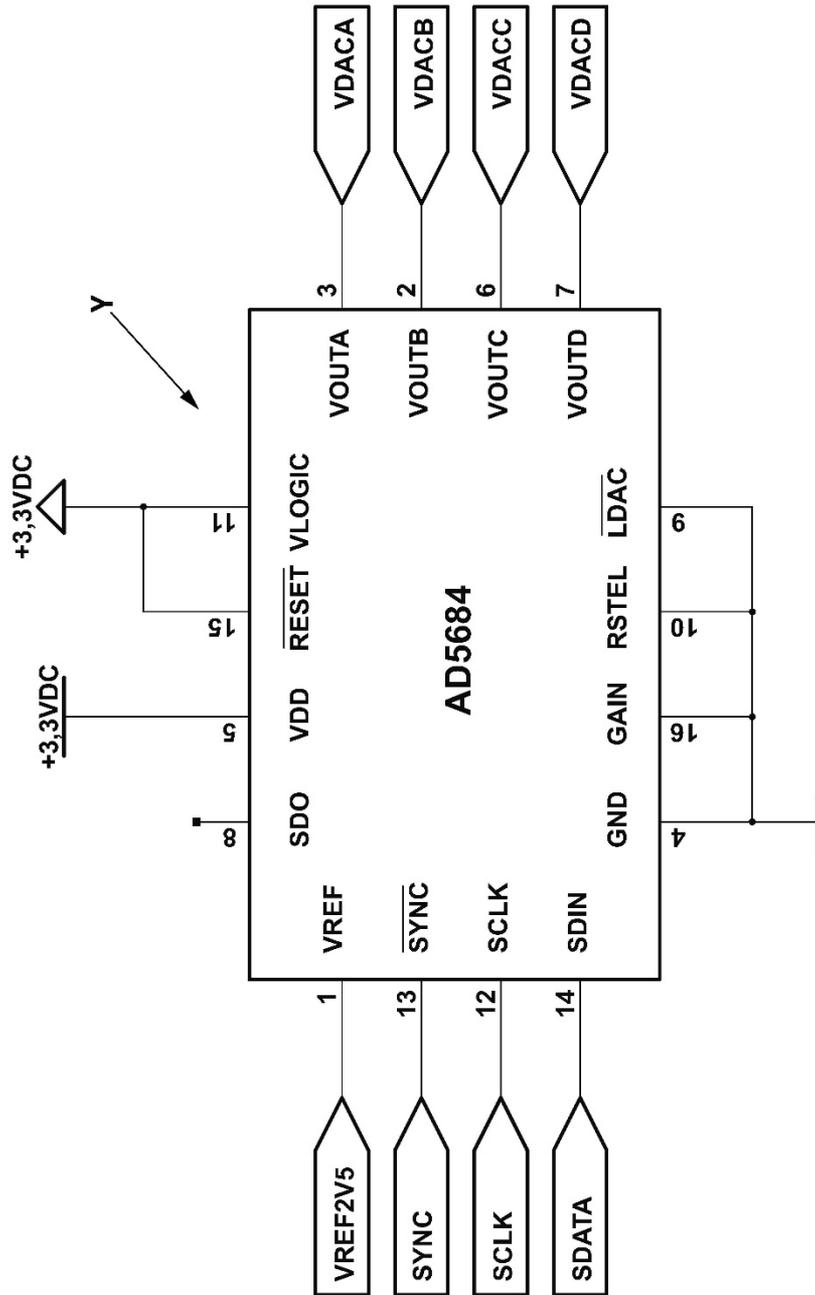


FIG. 28