

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 332 348**

21 Número de solicitud: 200801784

51 Int. Cl.:
H04L 27/26 (2006.01)
H04L 5/00 (2006.01)

12

PATENTE DE INVENCION CON EXAMEN PREVIO

B2

22 Fecha de presentación: **13.06.2008**

43 Fecha de publicación de la solicitud: **02.02.2010**

Fecha de la concesión: **15.06.2010**

45 Fecha de anuncio de la concesión: **01.07.2010**

45 Fecha de publicación del folleto de la patente:
01.07.2010

73 Titular/es: **Universidad de Alcalá
Plaza de San Diego, s/n
28801 Alcalá de Henares, Madrid, ES**

72 Inventor/es: **Cruz Roldán, Fernando;
Blanco Velasco, Manuel;
Sáez Landete, José y
Amo López, Pedro**

74 Agente: **No consta**

54 Título: **Procedimiento de transmisión (modulación) y recepción (demodulación) de señales de sistemas de comunicación con modulación multiportadora DFT y transmultiplexadores basados en bancos de filtros modulados exponencialmente, dispositivos para transmitir y recibir.**

57 Resumen:

Procedimiento de transmisión (modulación) y recepción (demodulación) de señales de sistemas de comunicación con modulación multiportadora DFT y transmultiplexadores basados en bancos de filtros modulados exponencialmente, dispositivos para transmitir y recibir.

Procedimiento de transmisión (modulación) y recepción (demodulación) de señales en sistemas de comunicación con modulación multiportadora DFT y transmultiplexadores basados en bancos de filtros modulados exponencialmente, y los correspondientes dispositivos para transmitir y recibir las señales, para uno o múltiples usuarios, con una o múltiples etapas de transmisión y de recepción. La modulación multiportadora implementada a través de algoritmos rápidos de la DFT (directa e inversa), está embebida en un transmultiplexador basado en bancos de filtros. Cuando los bancos de filtros de análisis y de síntesis se obtienen mediante determinadas modulaciones exponenciales, se deducen implementaciones eficientes que engloban bloques de operaciones matriciales y de transformación discreta de Fourier, que puede ser implementada también mediante algoritmos eficientes, y bloques de filtrado polifase.

ES 2 332 348 B2

Aviso: Se puede realizar consulta prevista por el art. 40.2.8 LP.

DESCRIPCIÓN

Procedimiento de transmisión (modulación) y recepción (demodulación) de señales de sistemas de comunicación con modulación multiportadora DFT y transmultiplexadores basados en bancos de filtros modulados exponencialmente, dispositivos para transmitir y recibir.

Sector de la técnica

La invención se encuentra enmarcada en el sector de las telecomunicaciones. Ejemplos ilustrativos no limitativos de utilidad de la invención pueden ser: comunicaciones de banda ancha (xDSL (Digital Subscriber Line), Wi-Fi (Wireless Fidelity), WiMax (Wireless Interoperability for Microwave Access)) y ultra-ancha (Ultra-Wide Band), redes mesh, radiodifusión digital de audio (DAB) y de Video (DVB) -radiodifusión de televisión digital terrestre-, comunicaciones móviles (FLASH-OFDM, multicarrier-CDMA (Code Division Multiple Access)), comunicaciones a través de la red eléctrica convencional (Power Line Communications), Sistemas Software-Defined Radio, sistemas Cognitive Radio, sistemas que empleen OFCDM (orthogonal-frequency and code-division multiplexing), etc. En definitiva, todas aquellas técnicas que empleen modulación multiportadora en alguna de sus etapas.

Estado de la técnica

Las técnicas de acceso al medio basadas en la modulación multiportadora (MCM), entre las que se encuentran OFDM (Orthogonal Frequency Division Multiplexing - múltiplex por división en frecuencia ortogonal) para sistemas inalámbricos, y DMT (Discrete Multitone Modulation - modulación multitono discreta) para tecnologías xDSL (Digital Subscriber Line - línea de abonado digital), van a aumentar su implantación en las futuras generaciones de sistemas de comunicación de banda ancha. Entre sus principales ventajas, se pueden citar su efectividad para combatir el efecto multitrayecto o los desvanecimientos selectivos en frecuencia. Además, cuando se trata de canales que varían lentamente con el tiempo, se puede mejorar el rendimiento del sistema con un incremento significativo de la tasa de transmisión por subportadora. Bien es cierto que MCM no está exenta de inconvenientes, los cuales deben ser solventados en los próximos años: sincronización en tiempo, y especialmente en frecuencia, elevada relación entre la potencia de pico y la potencia promedio (PAPR) y el comportamiento frente a interferencias de banda estrecha [Gol06]. Uno de las principales características de este invento consiste en la mejora de algunas de estas deficiencias, aportando varias soluciones novedosas que denominamos modulación multiportadora embebida (Embedded Multicarrier Modulation) acrónimo E-MCM.

MCM ha sido recomendada en numerosos estándares para transmisión de datos en sistemas de comunicación de banda ancha. A modo de ejemplo, es la modulación que se recomienda en el estándar IEEE802.11 a/g para transmisión de datos en redes de área local inalámbricas. Dicho estándar, presenta diferentes tasas de transmisión, que van desde los 6 a los 54 Mbps, las cuales se consiguen modificando el codificador convolucional y el tipo de modulación. Sin embargo, cuando el medio presenta una baja relación señal/ruido (SNR), el comportamiento se deteriora considerablemente. A este deterioro también contribuye el hecho de que las bandas de frecuencia de transmisión se sitúan sobre los 2,4 y 5 GHz, las cuales son bandas que no necesitan licencia y que se comparten con otros dispositivos, apareciendo en ocasiones interferencias indeseadas.

Esta modulación también ha sido adoptada para DAB -Digital Audio Broadcasting, DVB -Digital Video Broadcasting, redes inalámbricas de área local (WLAN), -basadas en los estándares IEEE 802.11a y g e IEEE802.16, ETSI BRAN HIPERLAN/2-, y para transmisión de datos sobre bucle de abonado digital asimétrico (ADSL, ADSL2 y ADSL2+) y de muy alta velocidad (VDSL). La figura 1 muestra la estructura del transmisor y del receptor que habitualmente se utiliza en modulación multiportadora. En su etapa transmisora, consta de un bloque que efectúa una transformada discreta de Fourier inversa (IDFT) de M puntos -donde M es el número de subcanales o subportadoras-, habitualmente implementada a través de algoritmos rápidos (Inverse Fast Fourier Transform - IFFT). Así mismo, también hay un convertidor paralelo serie para conformar una señal y , que puede ser transmitida o procesada a través de otros sistemas. La etapa de recepción, por su parte, está conformada por un convertidor serie/paralelo, y posteriormente un bloque que efectúa la transformada discreta de Fourier (DFT), también implementada habitualmente a través de algoritmos rápidos (Fast Fourier Transform - FFT) que conllevan un ahorro en el número de operaciones que hay que realizar para obtener la señal de salida resultante. Algunas implementaciones de cómo realizar los convertidores Paralelo/Serie y Serie/Paralelo se pueden encontrar en [Aka96, cap. 2]. La notación, y representación de los elementos que se emplean en estas figuras es idéntica a la que se utiliza en [Vai93], tanto para los elementos de retardo como para los bloques de diezmado y de interpolación.

Es bien conocido que la DFT se puede interpretar desde la teoría de bancos de filtros: es un banco de filtros modulado exponencialmente, en el que el filtro prototipo es una ventana rectangular de longitud M [Vai93, Mit01]. Concretamente, cada uno de los filtros del banco presenta una discriminación muy limitada (13.5 dB por subcanal). Este efecto trae consigo numerosas desventajas, por ejemplo: las interferencias de radio frecuencia (RFI), que ocasionan las emisoras de radio o los radioaficionados, suelen ser más nocivas; existe una elevada paradiafonía o diafonía de entorno cercano (NEXT) en DSL; además también se producen degradaciones en el funcionamiento de los sistemas de comunicación [Gov99, Mar98, San95]. En definitiva, el comportamiento en entornos ruidosos de los sistemas OFDM/DMT basados en la DFT, especialmente con ruido impulsivo, no es en absoluto robusto ni fiable. Para solventar estos últimos problemas, se han propuesto diversas técnicas alternativas, principalmente basadas en el uso de

ES 2 332 348 B2

bancos de filtros distintos del DFT con una configuración de transmultiplexor [Gov99, Mar98, San95, Che02, Sio02, Cru03, Far03, Mir03, Vio04, Wil04, Lin06, Lin07].

Unos de estos tipos de sistemas se ilustran en la figura 2, donde se muestra la arquitectura de los sistemas transmultiplexadores MDFT (Modified Discrete Fourier Transform - transformada discreta de Fourier modificada), denominados tipo 1 y tipo 2. La diferencia entre ambas estructuras difiere en la forma de obtener las señales de salida, que en el sistema tipo 2 siempre es igual (la parte real de los datos se introduce/obtiene en la rama superior de cada subportadora de entrada/salida, y la parte imaginaria en la rama inferior), mientras que en los sistemas tipo 2 se va alternando, tal y como se muestra en [Hel99]. La estructura y la forma de obtener los filtros de transmisión (síntesis) $F_k(z)$, $0 \leq k \leq (M - 1)$ o de recepción (análisis) $H_k(z)$, $0 \leq k \leq (M - 1)$, dan lugar a tipos diferentes de transmultiplexadores MDFT.

En la figura 2, el orden de las operaciones sería el siguiente. En transmisión a) interpolar la parte real (superíndice Re) y la parte imaginaria (superíndice Im) de cada señal subportadora, b) retardar una de las ramas, c) sumar el resultado de "a" y "b" para conformar una señal, d) interpolar de nuevo la señal resultante, e) filtrar a través de los filtros de transmisión o de síntesis $F_i(z)$, $0 \leq i \leq (M - 1)$, y f) conformar la señal y como la suma de las salidas obtenidas de cada filtro: $y = y_0 + y_1 + \dots + y_{M-1}$. En recepción: a) filtrar la señal de entrada con los filtros de recepción o de análisis $H_i(z)$, $0 \leq i \leq (M - 1)$, b) diezmar a continuación cada una de las señales filtradas, c) diezmar la señal resultante de "b" y una versión retardada, y d) tomar la parte real (Re{ }) y la parte imaginaria (Im{ }) para obtener las señales de salida.

Algunos de estos bancos de filtros se pueden realizar de forma más eficiente, de manera que se vea reducida considerablemente la carga computacional. En la figura 3 se muestran dos ejemplos ilustrativos no limitativos de la primera parte (etapas "a" y "b") de los bancos de recepción o análisis, implementado mediante algoritmos rápidos. Así mismo, el diagrama de bloques general del transmisor basado en el banco MDFT, implementado también mediante algoritmos rápidos, se puede obtener de diversas formas. A modo de ejemplo ilustrativo, no limitativo: deduciéndolo de las ecuaciones que rigen la modulación. En la figura 4 se muestran dos diagramas de bloques eficientes de transmisor.

Otra realización diferente de banco de filtros (configuración análisis/síntesis) MDFT tipo 1, y por tanto, de transmultiplexador (configuración síntesis/análisis) se muestra en [Fli93] empleando dos DFTs en los bancos de filtros de análisis y de síntesis. Estas dos DFTs se pueden reducir a una sola, en función de la longitud del filtro prototipo. Además, en uno de estos casos especiales, se obtiene también un modulador Tipo 2a. Asimismo, las estructuras propuestas en [Kar96], que tiene en cuenta ambos esquemas de modulación y las relaciones entre los filtros polifase, también se consideran en esta invención para obtener estructuras eficientes del transmisor y del receptor.

Existe otro tipo de modulación que ha sido ampliamente utilizada por diversos autores y que es conocida como EMFB (Exponentially Modulated Filter Banks -bancos de filtros modulados exponencialmente). El transmultiplexador correspondiente se representa en la figura 5. Separando la DFT de la definición de los subfiltros y para unas longitudes de los filtros prototipo concretas, se puede obtener otros algoritmos rápidos y eficientes [Vio06b]. En las figuras 6 y 7 se representan los bancos de análisis o de recepción obtenidos.

Las anteriores estructuras MDFT y EMFB están relacionadas y se pueden deducir del GDFT-FB (Generalized DFT Filter Bank - banco de filtros DFT generalizado) [Vio04]. A su vez, y considerando un desplazamiento de fase en las subbandas, se obtiene el banco de filtros de la figura 8 del cual también se podrían obtener algoritmos rápidos similares a los anteriores.

Otro caso particular de banco de filtros GDFT es la transformada solapada compleja modulada (Modulated Complex Lapped Transform -MCLT). Existen algoritmos rápidos de implementación basados en bancos de filtros coseno y seno modulados, cuya implementación eficiente se basa en las transformadas discretas del coseno y del seno, y otros algoritmos que se basan en algoritmos eficientes con la FFT similares a los indicados con anterioridad. Cuando el filtro prototipo es una función seno de una longitud concreta [Mal03], también se pueden obtener algoritmos rápidos. El correspondiente al banco de análisis (receptor) se representa en la figura 9.

En [Mal92, Vai93, Fli93, Fli94, Lin95, Str96, Kar99, Mit01, Din02, Sio02, Mal03, Vio04, Wil04, Lin06, Vio06a, Vio06b] se pueden encontrar un número considerable de bancos de filtros modulados exponencialmente e implementados mediante algoritmos rápidos. En la figura 10 se muestra un diagrama de bloques general de las últimas etapas del transmisor implementado mediante algoritmos rápidos, obtenido a partir de un banco de filtros de síntesis, y en la figura 11 las primeras etapas correspondientes al receptor, obtenido a partir de un banco de filtros de análisis. Ambos diagramas de bloques son genéricos, y sirven tanto para describir los sistemas descritos con anterioridad, así como un gran número de receptores y transmisores basados en transmultiplexores con bancos de filtros modulados exponencialmente. En ambos se ha excluido la selección de la parte real e imaginaria en las distintas subbandas. En transmisión, el orden suele ser a) operaciones matriciales y de transformación; b) filtros polifase, cuyos coeficientes se obtienen a partir de un filtro prototipo; c) convertidor paralelo/serie, que puede presentar solapamiento. Las etapas "a" y "b" pueden intercambiarse, e incluso la etapa "b" puede estar embebida en la "a", es decir, a modo de ejemplo ilustrativo no limitativo, los filtros polifase entre operaciones matriciales y de transformación. En recepción, el orden suele ser: a) Convertidor serie/paralelo, que puede presentar redundancia; b) filtrado polifase; c) operaciones matriciales y de transformación. Al igual que ocurre en transmisión, las etapas "b" y "c" presentes en recepción pueden alterar el orden, y la "b" también puede encontrarse embebida en la "c".

ES 2 332 348 B2

En todo este documento se emplea indistintamente la denominación transmisor, modulador o etapa de modulación. Del mismo modo, se emplean los términos receptor, demodulador o etapa de demodulación.

La naturaleza dispersiva del canal de transmisión destruye la ortogonalidad que existe entre subcanales, de manera que en el receptor se produce interferencia entre subportadoras (ICI) y entre símbolos (ISI) transmitidos. Para combatir estos efectos existen diversas estrategias. Por ejemplo, la adición de un prefijo cíclico [Muq02, Wan00] con el objetivo de facilitar la igualación en la etapa de recepción. Otra estrategia utilizada para combatir los anteriores efectos, consiste en un rellenado de ceros (Zero-padded, Trailing zeros, etc) [Muq02, Wan00].

Transmisión con Prefijo Cíclico (CP)

En la figura 12 se muestra el diagrama de bloques típico de un sistema de comunicaciones que incluye un transmisor y un receptor que emplea modulación multiportadora y prefijo cíclico (para detalles de funcionamiento del CP, ver [Muq02, Wan00]). En dicha figura, la misión de los diferentes bloques que aparecen se explica a continuación: a) el bloque CP inserta el prefijo cíclico; b) \mathbf{c} representa al canal de transmisión; c) el bloque TEQ (Time-domain equalizer) indica un igualador en el dominio del tiempo, cuya misión es concentrar la energía del canal equivalente \mathbf{h} en un conjunto finito de muestras, de forma que el uso del prefijo cíclico sea efectivo (este bloque es opcional, se detalla brevemente a continuación, y si no se utiliza, $\mathbf{h} = \mathbf{c}$ en ausencia de ruido); d) el bloque R-CP elimina las muestras recibidas no válidas; e) el bloque FEQ (Frequency-Domain Equalizer -igualador en el dominio de la frecuencia) representa un igualador en el dominio de la frecuencia, que puede consistir simplemente en multiplicar cada subportadora por una constante $1/\lambda_i$, que como veremos a continuación está relacionada con la respuesta al impulso del canal equivalente \mathbf{h} a través de su DFT de M puntos.

En ausencia de ruido, la igualación en los MCM basados en la DFT es sencilla, siempre y cuando la longitud ν de las muestras que conforman el prefijo cíclico sea al menos el orden L_{canal} de la respuesta al impulso del canal de transmisión equivalente. Sin embargo, el requisito de $\nu \geq L_{\text{canal}}$ es bastante restrictivo, especialmente cuando se transmite a frecuencias elevadas, ya que la respuesta del canal presenta un gran número de muestras significativas -pueden ser cientos o miles de muestras. Una solución adoptada para solventar este problema consiste en diseñar un en el receptor para acortar la longitud de la respuesta al impulso \mathbf{h} del canal efectivo hasta un valor conveniente. Este prefiltro se denomina igualador en el dominio del tiempo (Time-Domain Equalizer (TEQ)), y su objetivo es “concentrar” la energía de la respuesta al impulso del canal en un conjunto finito de $L_{\text{canal,eq}}$ muestras [Mar06].

Como es bien conocido, el objetivo del prefijo cíclico consiste en hacer que la matriz \mathbf{H} que caracteriza al medio de transmisión, en ausencia de ruido, sea una matriz circulante a derechas, que admita una diagonalización del siguiente modo:

$$\mathbf{H} = \mathbf{W}^{-1} \cdot \Gamma \cdot \mathbf{W}$$

donde Γ es una matriz diagonal, donde sus elementos λ_i , $0 \leq i \leq (M - 1)$, se calculan como la DFT de M puntos de la función que describe al canal equivalente \mathbf{h} , es decir, $\Gamma = \text{diag}\{\lambda_0, \lambda_1, \dots, \lambda_{M-1}\}$ con $\lambda_i = \sum_{n=0}^{M-1} h[n] \cdot e^{-j \frac{2\pi}{M} i \cdot n}$, $0 \leq i \leq (M - 1)$.

Rellenado de Ceros (ZP)

Otra estrategia utilizada para convertir la matriz del canal en circulante a derechas consiste en la inserción de ceros (Zero Padded, Zero Padding, Trailing Zeros) en el convertidor paralelo serie [Muq02, Wan00]. En la figura 13 se representa una de las posibles estrategias (para más detalle del funcionamiento de ZP, ver [Muq02, Wan00]). La matriz \mathbf{H} también se puede diagonalizar tal y como se indica con anterioridad.

Descripción de la invención

Esta invención solventa algunos de los problemas que afectan a otras técnicas propuestas con antelación. Los procedimientos de modulación y demodulación propuestos en la invención y para una relación señal a ruido fija, comparando con otros esquemas de modulación previamente propuestos por otros autores/inventores: a) permiten separar con mayor eficiencia espectral la información en cada una de las subportadoras; b) aumentan la robustez del sistema, disminuyendo la probabilidad de error; c) permiten mejorar el régimen binario, lo cual se traduce en la transmisión/recepción de más información en el mismo intervalo temporal; d) son más inmunes a las interferencias de banda estrecha; e) facilitan las comunicaciones secretas seguras.

ES 2 332 348 B2

Para conseguir los objetivos anteriores, la invención proporciona dispositivos de modulación y desmodulación, y más generalmente de transmisión y/o recepción de señales empleando diversos procedimientos que pueden ser agrupados en dos bloques que se detallan a continuación.

5 La invención concierne igualmente a los procedimientos de modulación y demodulación de señales según los procedimientos para la transmisión y recepción que se describen a continuación. Por supuesto, la invención también concierne a los dispositivos de emisión y/o de recepción de señales llevando a cabo dichos procedimientos.

10 Procedimiento 1

En primer lugar, el procedimiento 1 de la invención se caracteriza por el diagrama de bloques del receptor que se muestra en la figura 14. De forma preferencial, el transmisor comprende bloques duales de operaciones matriciales y de transformación y los filtros polifase que permitan obtener una característica de reconstrucción perfecta (Perfect Reconstruction - PR) o aproximarse a la misma (Near-Perfect Reconstruction NPR). Es decir, los bloques de filtrado polifase y de operaciones matriciales y de transformación del emisor y receptor, junto con etapas adicionales si fuesen necesarias (como bloques para operar con la parte real e imaginaria), conforman un banco de filtros (en configuración análisis/síntesis) o un transmultiplexador (en configuración síntesis/análisis) con características PR ó NPR. El bloque FEQ (Frequency-domain Equalizer) es opcional, y permite la corrección de los efectos de un canal o medio de transmisión ubicado entre el transmisor y el receptor.

Este procedimiento de la invención comprende:

- 25 - una etapa de modulación con la ayuda banco de filtros de síntesis (o transmisión), que puede ser implementado a través de algoritmos rápidos, con operaciones matriciales y de transformación del tipo FFT ó IFFT, con M entradas y R_1 salidas, filtrado polifase con R_1 entradas y S salidas, y un convertidor paralelo serie que puede presentar solapamiento. En esta etapa se puede añadir el prefijo cíclico o insertar ceros, para convertir la matriz que caracteriza al canal en una matriz circulante a derechas, diagonalizable empleando DFTs.
- 30 - una etapa de demodulación con la ayuda de un convertidor serie/paralelo que puede presentar redundancia, un bloque de transformación FFT ó IFFT con S entradas y S salidas, un bloque de igualación de canal con S entradas y S salidas, un bloque de transformación inverso al utilizado en primer lugar en esta etapa (IFFT ó FFT) con S entradas y R_1 salidas, y el correspondiente banco de análisis que puede ser implementado a través de algoritmos rápidos, que comprende filtrado polifase de R_1 entradas y R_2 salidas, y un bloque de transformación del tipo FFT ó IFFT y operaciones matriciales, con R_2 entradas y M salidas.

La relación entre las señales de salida de las primeras etapas del receptor, y la señal de entrada se puede expresar como

$$\hat{\mathbf{X}} = \bar{\mathbf{C}}_{rx} \cdot \mathbf{P}_{rx} \cdot \mathbf{W}^{-1} \cdot \Gamma^{-1} \cdot \mathbf{W} \cdot \hat{\mathbf{y}}$$

donde

- 45 $\hat{\mathbf{y}}$: datos de entrada al receptor.
- 50 \mathbf{W} : matriz DFT implementada mediante algoritmos rápidos y eficientes FFT (también se puede utilizar una IFFT - \mathbf{W}^{-1}).
- Γ^{-1} : matriz de valores constantes.
- 55 \mathbf{W}^{-1} : matriz DFT inversa implementada mediante algoritmos rápidos y eficientes IFFT (si previamente se utiliza en el transmisor una IFFT - \mathbf{W}^{-1} , en este caso sería una FFT - \mathbf{W}).
- \mathbf{P}_{rx} : matriz que caracteriza el filtrado polifase del receptor.
- 60 $\bar{\mathbf{C}}_{rx}$: matriz que caracteriza el bloque de operaciones matriciales y de transformación del receptor.
- $\hat{\mathbf{X}}$: datos de salida de las primeras etapas del receptor.

65

ES 2 332 348 B2

Procedimiento 2

El procedimiento 2 de la invención se caracteriza por los diagramas de bloques del transmisor y receptor que se muestran en las figuras 15 y 16. De forma preferencial, el transmisor comprende bloques duales de operaciones matriciales y de transformación y los filtros polifase que permitan obtener una característica de reconstrucción perfecta (Perfect Reconstruction - PR) o aproximarse a la misma (Near-Perfect Reconstruction N-PR). Es decir, los bloques de filtrado polifase y de operaciones matriciales y de transformación del emisor y receptor, junto con etapas adicionales si fuesen necesarias (como bloques para operar con la parte real e imaginaria), conforman un banco de filtros (en configuración análisis/síntesis) o un transmultiplexador (en configuración síntesis/análisis) con características PR ó NPR. El bloque FEQ (Frequency domain Equalizer) es opcional, y permite la corrección de los efectos de un canal o medio de transmisión ubicado entre el transmisor y el receptor.

Este procedimiento de la invención comprende:

- una etapa de modulación con la ayuda banco de filtros de síntesis (o transmisión) que puede ser implementado a través de algoritmos rápidos, con operaciones matriciales y de transformación del tipo FFT ó IFFT, con M entradas y R_1 salidas, filtrado polifase con R_1 entradas y S salidas, transformación FFT ó IFFT de S entradas y S salidas, y un convertidor paralelo serie que puede presentar solapamiento. En esta etapa se puede añadir el prefijo cíclico o insertar ceros, para convertir la matriz que caracteriza al canal en una matriz circulante a derechas, diagonalizable empleando DFTs.
- una etapa de demodulación con la ayuda de un convertidor serie/paralelo que puede presentar redundancia, un bloque de solapamiento y suma o similar para corregir los efectos de la inserción de ceros (opcional, para el caso de utilizar dicho procedimiento), un bloque de transformación IFFT ó FFT de S entradas y S salidas, un bloque de igualación de canal de S entradas y S salidas, y el correspondiente banco de análisis que puede ser implementado a través de algoritmos rápidos, que comprende filtrado polifase de S entradas y R_1 salidas, y un bloque de transformación del tipo FFT ó IFFT y operaciones matriciales, con R_1 entradas y M salidas.

El diagrama de bloques del transmisor 2 se representa en la figura 15. La relación entre las señales de salida y las de entrada a las últimas etapas del transmisor, se puede caracterizar del siguiente modo.

$$y = W^{-1} \cdot P_{ix} \cdot \bar{C}_{ix} \cdot X$$

donde

- X : datos de entrada a las últimas etapas del transmisor.
- \bar{C}_{ix} : matriz que caracteriza el bloque de operaciones matriciales y de transformación del transmisor.
- P_{ix} : matriz que caracteriza el filtrado polifase del transmisor.
- W^{-1} : matriz DFT inversa implementada mediante algoritmos rápidos y eficientes IFFT (también se puede utilizar FFT).
- y : datos de salida del transmisor.

En la figura 16 se muestra el diagrama de bloques del receptor 2 que hay que utilizar de forma conjunta con el transmisor 2 de la figura 15. La relación entre las señales de salida de las primeras etapas y de entrada del receptor 2 se puede caracterizar del siguiente modo:

$$\hat{X} = \bar{C}_{rx} \cdot P_{rx} \cdot \Gamma^{-1} \cdot W \cdot \hat{y},$$

donde

- \hat{y} : datos de entrada al receptor.
- W : matriz DFT implementada mediante algoritmos rápidos y eficientes FFT (se podría usar una IFFT).
- Γ^{-1} : matriz de valores constantes.

ES 2 332 348 B2

P_{rx} : matriz que caracteriza el filtrado polifase del receptor.

\bar{C}_{rx} : matriz que caracteriza el bloque de operaciones matriciales y de transformación del receptor.

5 \hat{X} : datos de salida de las primeras etapas del receptor.

Transmisión con Prefijo Cíclico

10 La figura 17 muestra el diagrama de bloques de un sistema de comunicaciones que incluye el receptor-1 y la estrategia del prefijo cíclico. Como ejemplo ilustrativo no limitativo, los bloques de filtrado polifase y de operaciones matriciales y de transformación del receptor se podrían implementar tal y como se muestra en las figuras 3, 6, 7 y 9.

15 La figura 18 muestra el diagrama de bloques de un sistema de comunicaciones que incluye el transmisor-2 y el receptor-2, junto con prefijo cíclico. Como ejemplo ilustrativo no limitativo, los bloques de filtrado polifase y de operaciones matriciales y de transformación del receptor se podrían implementar tal y como se muestra en las figuras 3, 6, 7 y 9. Como ejemplo ilustrativo no limitativo, los bloques de filtrado polifase y de operaciones matriciales y de transformación del transmisor se podrían implementar tal y como se muestra en la figura 4.

20 En ambos casos, se elige cada elemento del igualador FEQ de forma que se corrijan los efectos introducidos por el canal equivalente h [Muq02, Wan00].

Transmisión con Rellenado de Ceros

25 La figura 19 muestra el diagrama de bloques de un sistema de comunicaciones que incluye el receptor-1 y la estrategia de relleno de ceros. Como ejemplo ilustrativo no limitativo, los bloques de filtrado polifase y de operaciones matriciales y de transformación del receptor se podrían implementar tal y como se muestra en las figuras 3, 6, 7 y 9.

30 La figura 20 muestra el diagrama de bloques de un sistema de comunicaciones que incluye el transmisor-2 y el receptor-2, junto con relleno de ceros. Como ejemplo ilustrativo no limitativo, los bloques de filtrado polifase y de operaciones matriciales y de transformación del receptor se podrían implementar tal y como se muestra en las figuras 3, 6, 7 y 9. Como ejemplo ilustrativo no limitativo, los bloques de filtrado polifase y de operaciones matriciales y de transformación del transmisor se podrían implementar tal y como se muestra en la figura 4.

35 En ambos casos, se elige cada elemento del igualador FEQ de forma que se corrijan los efectos introducidos por el canal equivalente h [Muq02, Wan00].

40 *Características de las matrices \bar{C}_{tx} , P_{tx} , \bar{C}_{rx} y P_{rx}*

45 Los procedimientos de la invención se basan en aprovechar las características que proporcionan los transmultiplexadores basados en bancos de filtros modulados exponencialmente, como pueden ser del tipo EMFB, MDFT, GDFT-FB, y los moduladores multiportadora con DFT (implementada a través de algoritmos rápidos del tipo FFT), actuando conjuntamente con estrategias de prefijo cíclico y relleno de ceros. Los transmultiplexadores basados en bancos de filtros, entre otras características, van a proporcionar una mayor separación espectral entre las subportadoras, lo que conlleva más inmunidad frente al ruido, incluidas las interferencias de banda estrecha de carácter impulsivo. Los moduladores multiportadora con DFT, junto con el prefijo o el relleno de ceros, facilitan el proceso de igualación por subportadora en el dominio de la frecuencia.

50 Las expresiones de las matrices \bar{C}_{tx} , P_{tx} , \bar{C}_{rx} y P_{rx} vienen determinadas por los algoritmos rápidos de ejecución propios del banco de filtros en configuración de transmultiplexador que se esté utilizando. A su vez, los algoritmos rápidos provienen del modo de construir el banco de filtros de análisis (recepción) y del banco de filtros síntesis (transmisión) y de la longitud de los filtros.

60 Una técnica conocida para el diseño de bancos de filtros o transmultiplexadores consiste en aplicar una modulación de tipo exponencial a una función prototipo (filtro prototipo), que puede ser la misma función para análisis y para síntesis, o diferente (dos filtros prototipo). Los esquemas de modulación son muy numerosos, y son los que finalmente condicionan las características del denominada "Bloque de Operaciones Matriciales y de Transformación". Algunos ejemplos ilustrativos y no limitativos de tipos de modulación se indican a continuación.

65

ES 2 332 348 B2

En primer lugar, se pueden obtener los filtros de transmisión o de síntesis ($f_k[n]$) y los de recepción o de análisis ($h_k[n]$) a partir de las siguientes expresiones:

$$f_k[n] = c_1 \cdot p_1[n] \cdot W_{2M}^{-(k+k_1)(n+n_1)},$$

$$h_k[n] = c_2 \cdot p_2[n] \cdot W_{2M}^{-(k+k_2)(n+n_2)},$$

donde c_i , k_i y n_i , $1 \leq i \leq 2$, son constantes, $W_M = e^{-j2\pi/M}$, y $p_1[n]$ y $p_2[n]$ son los filtros prototipo a los que se aplica la modulación. En función de los valores de las constantes, estos bancos de filtros se les denomina bancos de filtros DFT generalizado (Generalized DFT Filter Banks GDFT-FB).

En la figura 2 se muestra la arquitectura de los sistemas transmultiplexadores MDFT denominados tipo 1 y tipo 2. La estructura y la forma de obtener los filtros de transmisión (síntesis) $F_k(z)$, $0 \leq k \leq (M-1)$ o de recepción (análisis) $H_k(z)$, $0 \leq k \leq (M-1)$, dan lugar a tipos diferentes de transmultiplexadores MDFT. Si se parte de dos filtros prototipo, $P_i(z) = \sum_{n=0}^{L_p-1} p_i[n] \cdot z^{-n}$, $1 \leq i \leq 2$, donde L_p es la longitud de los filtros prototipo, los filtros $F_k(z)$ y $H_k(z)$ se pueden obtener como

$$F_k(z) = M \cdot P_2(zW_M^k) \cdot W_M^{k(\alpha-D-\beta M/2)/2},$$

$$H_k(z) = P_1(zW_M^k) \cdot W_M^{k(\alpha-D+\beta M/2)/2},$$

donde M es el número de subbandas o canales, D es una constante que indica un retardo y puede estar relacionada con L_p , y $W_M = e^{-j2\pi/M}$. Como se muestra en la Tabla 1, los parámetros α y β dependen del tipo de sistema MDFT. En numerosas ocasiones, $P_1(z) = P_2(z) = P(z)$.

TABLA 1

Valores de los parámetros α y β para tres tipos de transmultiplexadores MDFT

Parámetro \ MDFT TMUX	Tipo 1 (estructura fig. 2a)	Tipo 2a (estructura fig. 2b)	Tipo 2b (estructura fig. 2b)
α	1	1	0
β	0	1	1

En las figuras 3 y 4 se muestran algoritmos eficientes de implementación de las primeras y últimas etapas del receptor y el transmisor respectivamente. En dichas figuras, A es una matriz diagonal, $G_\ell(z^N)$ y $G''_\ell(z^N)$, $0 \leq \ell \leq (M-1)$, son los filtros polifase cuyos coeficientes se obtienen a partir de un filtro prototipo, $R \cdot N = M$, e IFFT ó FFT representan bloques que llevan a cabo la transformada discreta de Fourier mediante algoritmos eficientes. Si se relacionan las figuras 3 y 4 con la figura 2, $R = M/2$ y $N = 2$.

El bloque de filtrado polifase consiste en una serie de filtros en paralelo. Los coeficientes que caracterizan a dichos filtros se obtienen a partir de un filtro prototipo de distintas formas [Cro83, Vai93, Fli94, Mit01, Din021]. A su vez, se pueden implementar en forma directa, transversal, recursiva, en celosía, o agrupadas por parejas, y no son excluidas en los procedimientos propuestos. A modo de ejemplo ilustrativo no limitativo, si $p(z)$ es la función del sistema del filtro prototipo, la descomposición en M filtros polifase tipo 1 $G_\ell(z^M)$ sería

$$P(z) = \sum_{\ell=0}^{M-1} z^{-\ell} \cdot G_\ell(z^M),$$

$$G_\ell(z) = \sum_{n=-\infty}^{\infty} g_\ell[n] \cdot z^{-n} \quad \text{y} \quad g_\ell[n] = p[n \cdot M + \ell] \quad \text{para} \quad 0 \leq \ell \leq M-1.$$

ES 2 332 348 B2

TABLA 2

Valores de la matriz diagonal Λ para casos especiales

Tipo de MDFT TMUX	Valor de $D (r \in Z)$	$r \in Z$	$[\Lambda]_{k,k}$
Tipo 1 con $\alpha=1$ y $\beta=0$	$D = r \cdot M$	Número par	1
		Número impar	$(-1)^k$
Tipo 2a con $\alpha=1$ y $\beta=1$	$D = \left(r - \frac{1}{2}\right) \cdot M$	Número par	1
		Número impar	$(-1)^k$

Dependiendo del valor de D de la modulación, relacionado con la longitud de los filtros prototipo que se empleen en la modulación, se puede simplificar la expresión general, obteniendo incluso implementaciones más eficientes de los transmultiplexadores. Algunos de los casos particulares se resumen en la Tabla 2, e indican qué valores toma la matriz diagonal Λ .

Ya se ha indicado también con anterioridad que otro tipo de modulación que ha sido ampliamente utilizada por diversos autores es la que da lugar al EMFB. En esta modulación [Vio04, Vio06a, Vio06b], los bancos de transmisión y de recepción se definen como

$$f_k[n] = \sqrt{\frac{4}{M}} \cdot p_1[n] \cdot W_M^{-(k+1/2)(n+(M/2+1)/2)},$$

$$h_k[n] = \sqrt{\frac{2}{M}} \cdot p_2[n] \cdot W_M^{(k+1/2)(N-n+(M/2+1)/2)}.$$

El banco de filtros correspondiente se representa en la figura 5. Separando la DFT de la definición de los subfiltros y para unas longitudes de los filtros prototipo concretas, se puede obtener otros algoritmos rápidos y eficientes [Vio06b]. En las figuras 6 y 7 se representan los bancos de análisis o de recepción obtenidos, en donde $G_i(z)$ son las componentes polifase tipo 1 definidas como

$$G_i(z) = \sum_{t=0}^{K-1} (-1)^{t+1} \cdot p_1[i+tM] z^{-2t},$$

donde K está relacionado con la longitud del filtro prototipo $p_1[n]$. Las funciones $Q_i(z)$ también son unos filtros polifase obtenidos como

$$Q_i(z) = \sum_{t=0}^{K-1} p_1[i+tM] z^{-2t}$$

En estos casos, las componentes polifase también se pueden implementar en forma directa, transversal, recursiva, en celosía, o agrupadas por parejas, y no son excluidas en los procedimientos propuestos.

En la figura 6, Π y Λ son matrices que para determinadas longitudes del filtro prototipo son diagonales, y cada uno de sus elementos se calculan respectivamente como $[\Pi]_{k,k} = W_{2M}^{-(k-1)}$ y $[\Lambda]_{k,k} = e^{j\left(\left(\frac{M/2+1}{2}\right)\left(k+\frac{1}{2}\right)\frac{2\pi}{M}\right)}$, $0 \leq k \leq (M-1)$. En

la figura 7, $\beta[n] = e^{-j(n\pi/M + N\pi/M)}$ y Ψ es una matriz que para determinadas longitudes del filtro prototipo cada una de

sus columnas se calcula como $\gamma_k[m] = e^{-j\left((m\pi/2) - \left(\frac{M/2+1}{2}\right)\left(k+\frac{1}{2}\right)\frac{2\pi}{M}\right)}$.

Se ha comentado con anterioridad que otro caso particular de banco de filtros GDFT es la transformada MCLT. Un algoritmo rápido de implementación para el receptor se representa en la figura 9. En dicha figura, los filtros polifase serían todos constantes de valor 1, y las operaciones matriciales y de transformación conllevan una FFT y la multiplicación por una matriz diagonal Φ , de elementos constantes $c(i) + c(i + 1)$, $0 \leq i \leq M$ [Mal03].

5 Por consiguiente, en esta invención se lleva a cabo un planteamiento general que ya de por sí es un cuadro de descripción que aporta ventajas, y que a su vez ofrece numerosas posibilidades de explotación en función de los bancos de filtros o transmultiplexadores sobre los que se sustentan. Partiendo de la descripción general y empleando otras modulaciones de tipo exponencial presentadas en [Mal92, Vai93, Fli93, Fli94, Lin95, Str96, Kar99, Mit01, Din02, Sio02, Mal03, Vio04, Wil04, Lin06, Vio06a, Vio06b], o cualquier otra de las que se deduzcan algoritmos rápidos con un bloque de filtrado polifase y otro bloque de operaciones matriciales y de transformación, pueden formar parte de los procedimientos de la invención propuestos.

15 Las especificaciones del filtro prototipo dependen de la aplicación particular para la que se utilice el procedimiento de la invención, y la longitud del filtro prototipo también condiciona el bloque de operaciones matriciales y de transformación.

Descripción de las figuras

20 Figura 1. Diagrama de bloques de las etapas de (a) transmisión y de (b) recepción para MCM.

Figura 2. Diagrama de bloques de un transmultiplexador basado en un banco de filtros MDFT a) tipo 1 y b) tipo 2 ($0 \leq k \leq (M - 1)$).

25 Figura 3. Diagrama de bloques de las primeras etapas de dos receptores o bancos de síntesis MDFT empleando algoritmos rápidos.

Figura 4. Diagrama de bloques de las últimas etapas de dos transmisores o bancos de análisis MDFT empleando algoritmos rápidos.

30 Figura 5. Banco de filtros modulado exponencialmente (EMFB).

Figura 6. Implementación eficiente del banco de recepción de un sistema EMFB.

35 Figura 7. Implementación eficiente simplificada del banco de recepción de un sistema EMFB.

Figura 8. Banco de filtros GDFT que selecciona la parte real en las subbandas pares, y la parte imaginaria en las impares (en esta figura se supone un número de canales par).

40 Figura 9. Algoritmo eficiente para una MCLT.

Figura 10. Diagrama de bloques general de un transmisor con bancos de filtros empleando algoritmos rápidos.

Figura 11. Diagrama de bloques general de un receptor con bancos de filtros empleando algoritmos rápidos.

45 Figura 12. Diagrama de bloques de un sistemas de comunicaciones que emplea modulación multiportadora y prefijo cíclico.

50 Figura 13. Diagrama de bloques de un sistemas de comunicaciones que emplea modulación multiportadora y rellenado de ceros.

Figura 14. Diagrama de bloques (a) directo y (b) con algoritmos rápidos del receptor-1.

Figura 15. Diagrama de bloques (a) directo y (b) con algoritmos rápidos del transmisor-2.

55 Figura 16. Diagrama de bloques (a) directo y (b) con algoritmos rápidos del receptor-2.

Figura 17. Diagrama de bloques de un sistemas de comunicaciones que emplea el receptor- 1 y prefijo cíclico.

60 Figura 18. Diagrama de bloques de un sistemas de comunicaciones que emplea el transmisor-2 y el receptor-2, junto con prefijo cíclico.

Figura 19. Diagrama de bloques de un sistemas de comunicaciones que emplea el receptor-1 y rellenado de ceros.

65 Figura 20. Diagrama de bloques de un sistemas de comunicaciones que emplea el transmisor-2 y el receptor-2, junto con rellenado de ceros.

Figura 21. Ejemplo de un diagrama de bloques de las primeras etapas de receptor-1.

Figura 22. Módulo de la respuesta en frecuencia en determinados subcanales del banco DFT.

Figura 23. Módulo de la respuesta en frecuencia en determinados subcanales del sistema propuesto en el ejemplo del procedimiento 1.

Figura 24. Ejemplo de un diagrama de bloques de las últimas etapas de transmisor-2.

Figura 25. Ejemplo de un diagrama de bloques de las primeras etapas de receptor-2.

Descripción de ejemplos de realización de la invención

Los procedimientos descritos en esta invención incrementan la robustez de los sistemas implementados, lo que trae consigo el aumento de fiabilidad en canales ruidosos, o la disminución de la potencia de emisión de la señal a transmitir, lo que implica menor consumo de energía, mayor duración de las baterías, y/o la disminución del tamaño del dispositivo receptor, entre otras ventajas. Por supuesto que estos ejemplos son ilustrativos no limitativos.

Ejemplo de Procedimiento 1 y prefijo cíclico

En las figuras 4a ($R = M/2$ y $N = 2$) y 21 se muestran respectivamente los diagramas de bloques correspondientes a las etapas de filtrado polifase y operaciones matriciales y de transformación, correspondientes a un transmisor y un receptor concreto empleando el procedimiento 1 de la invención.

El transmultiplexador que sirve como base del diseño se obtiene a partir de un banco de filtros MDFT de 64 canales, donde los filtros de recepción ($h_k[n]$, $0 \leq k \leq (M-1)$) y de transmisión ($f_k[n]$, $0 \leq k \leq (M-1)$) se obtienen a partir de un filtro prototipo $p[n]$, empleando las expresiones indicadas en los antecedentes.

El filtro prototipo utilizado tiene longitud $L_p = 769$. Para esta longitud, el bloque de operaciones matriciales y de transformación del receptor viene dado por

$$\bar{\mathbf{C}}_{rx} = M \cdot \Lambda \cdot \mathbf{W}_M^{-1},$$

donde

\mathbf{W}_M^{-1} : transformada discreta de Fourier inversa, realizada mediante algoritmos eficientes.

Λ : matriz diagonal $M \times M$ que implica multiplicar cada rama por un valor constante.

Así mismo, la matriz de filtrado polifase es una matriz diagonal que viene caracterizada por

$$\mathbf{P}_{rx} = \begin{bmatrix} G_0(z^2) & 0 & \cdot & 0 \\ 0 & G_1(z^2) & \cdot & 0 \\ \cdot & \cdot & \cdot & \cdot \\ 0 & 0 & \cdot & G_{M-1}(z^2) \end{bmatrix}.$$

Con anterioridad se comentaba que los procedimientos 1 y 2 propuestos presentan unas muy buenas características de separación espectral entre subportadoras. Para mostrarlo, en la figura 22 se representa el módulo de la respuesta en frecuencia de algunas subbandas del banco de filtros que se obtiene de la DFT (el estandarizado), con una atenuación con máximos de unos 13.5 dBs en cada subcanal. En la figura 23, el módulo de la respuesta en frecuencia del banco del procedimiento propuesto, para el ejemplo aquí considerado, donde se aprecian atenuaciones de más de 90 dBs por subcanal.

Ejemplo de Procedimiento 2 y prefijo cíclico

En las figuras 24 y 25 se muestran respectivamente los diagramas de bloques de un transmisor y un receptor concreto empleando el procedimiento 2 de la invención.

El transmultiplexador que sirve como base del diseño se obtiene también a partir de un banco de filtros de diezmo máximo, con estructura en paralelo, de 64 canales, donde los filtros de recepción ($h_k[n]$, $0 \leq k \leq (M-1)$) y de transmisión ($f_k[n]$, $0 \leq k \leq (M-1)$) se obtienen como se han indicado con anterioridad. El filtro prototipo $p[n]$ utilizado tiene también longitud $L_p = 769$. Para esta longitud, el algoritmo puede ser similar al del ejemplo anterior.

Bibliografía Completa

- [Aka96] A. N. **Akansu**, M. J. T. **Smith** (editors), *Subband and Wavelet Transforms. Design and Applications*. Norwell, Massachusetts, Kluwer Academic Publishers, 1996.
- 5 [Che02] G. **Cherubini**, E. **Eleftheriou**, and S. **Olcer**, “Filtered multitone modulation for very high-speed digital subscriber lines”, *IEEE J Select. Areas Commun.*, vol. 20, no. 5, pp. 1016-1028, June 2002.
- 10 [Cro83] R. E. **Crochiere**, L. R. **Rabiner**, *Multirate Digital Signal Processing*. New Jersey, Prentice-Hall, 1983.
- [Cru03] F. **Cruz-Roldán**, A. M. **Bravo**, P. **Martín**, R. **Jiménez**, “Design of multi-channel near-perfect-reconstruction transmultiplexers using cosine-modulated filler banks”, *Signal Processing*, vol. 83, No. 5, pp.1079-1091, May 2003.
- 15 [Din02] P.S.R. **Diniz**, E. A. B. da **Silva**, S. L. **Netto**, *Digital Signal Processing. System Analysis and Design*, Cambridge University Press, 2002.
- [Far03] B. **Farhang-Boroujeny** and L. **Lin**, “Analysis of post-combiner equalizers in cosine-modulated filterbank-based transmultiplexer system”, *IEEE Transactions on Signal Processing*, Vol. 51, No. 12, pp. 3249-3262, December 2003.
- 20 [Fli93] N. J. **Fliege**, “Computational efficiency of modified DFT polyphase filter banks”, in *Proc. of the Twenty-Seventh Asilomar Conference on Signals, Systems and Computers*, pp. 1296-1300, November (1-3) 1993.
- 25 [Fli94] N. J. **Fliege**, *Multirate Digital Signal Processing: Multirate Systems, Filter Banks, Wavelets*. John Wiley & Sons, 1994.
- [Gol06] A. **Goldsmith**, *Wireless Communications*. Cambridge University Press, 2006.
- [Gov99] S. **Govardhanagiri**, T. **Karp**, P. **Heller**, and T. **Nguyen**, “Performance analysis of multicarrier modulation systems using cosine modulated filter banks”, in *Proc. of IEEE Int. Conf. on Acoustics, Speech, and Signal Processing*, Vol. 3, pp. 1405-1408, March 1999.
- 35 [Hel99] P. N. **Heller**, T. **Karp**, and T. Q. **Nguyen**, “A General Formulation of Modulated Filter Banks”, *IEEE Transactions on Signal Processing*, Vol. 47, No. 4, pp. 986-1002, April 1999.
- [Kar96] T. **Karp** and N. J. **Fliege**, “Computational efficient realization of MDFT Filter Banks”, in *Proc of European Signal Processing Conference (EUSIPCO-1996)*, Trieste (Italy), pp. 1183-1186, September 1996.
- 40 [Kar99] T. **Karp** and N. J. **Fliege**, “Modified DFT filter banks with perfect reconstruction”, *IEEE Transactions on Circuits and Systems -II. Analog and Digital Signal Processing*, vol. 46, no. 11, pp. 1404-1414, November 1999.
- 45 [Lin95] Y.-P. **Lin** and P. P. **Vaidyanathan**, “Linear phase cosine modulated maximally decimated filter banks with perfect reconstruction”, *IEEE Transactions on Signal Processing*, Vol. 42, No. 11, pp. 2525-2539, November 1995.
- 50 [Lin06] L. **Lin** and B. **Farhang-Boroujeny**, *Cosine-Modulated Multitone for Very-High- Speed Digital Subscriber Lines*, *EURASIP Journal on Applied Signal Processing* 2006 (2006), Article ID 19329, 16 pages.
- 55 [Lin07] Y.-P. **Lin**, L. **Chien-Chang**, and S.-M. **Phoong**, “A filterbank approach to window designs for multi-carrier systems”, *IEEE Circuits and Systems Magazine*, Vol. 7, no. 1, pp. 19-30, First Quarter 2007.
- [Mal92] H. **Malvar**, *Signal Processing with Lapped Transforms*. Artech House, 1992.
- 60 [Mal03] H. **Malvar**, “Fast algorithm for the Modulated Complex Lapped Transform”, *IEEE Signal Processing Letters*, Vol. 10, No. 1, pp. 8-10, January 2003.
- [Mar98] K. W. **Martin**, “Small side-lobe filter design for multitone data-communication applications”, *IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing*, Vol. 45, NO. 8, pp. 1155-1161, August 1998.
- 65

- [Mar06] R. K. **Martin**, K. **Vanbleu**, M. **Ding**, G. **Ysebaert**, M. **Milosevic**, B. L. **Evans**, M. **Moonen**, C. R. **Johnson Jr.**, “Implementation Complexity and Communication Performance Tradeoffs in Discrete Multitone Modulation Equalizers”, *IEEE Transactions on Signal Processing*, Vol. 54, no. 8, pp. 3216-3230, Aug. 2006.
- 5 [Mir03] S. **Mirabbasi** and K. **Martin**, “Overlapped complex-modulated transmultiplexer filter with simplified design and superior stopband”, *IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing*, Vol. 50, No. 8, pp. 456-465, August 2003.
- 10 [Mit01] S. K. **Mitra**, *Digital Signal Processing. A Computer Based Approach*. McGraw-Hill, 2001.
- [Muq02] B. **Muquet**, Z. **Wang**, G. B. **Giannakis**, M. de **Courville**, and P. **Duhamel**, “Cyclic prefixing or Zero padding for wireless multicarrier transmissions?”, *IEEE Transactions on Communications*, Vol. 50, No. 12, pp. 2136-2148, December 2002.
- 15 [San95] S. D. **Sandberg**, M. A. **Tzannes**, “Overlapped discrete multitone modulation for high speed copper wire communications”. *IEEE Journal on Selected Areas in Communications*, Vol. 13, NO. 9, pp. 1571-1585, December 1995.
- 20 [Sio02] P. **Siohan**, C. **Siclet**, and N. **Lacaille**, “Analysis and design of OFDM/OQAM systems based on filterbank theory”, *IEEE Transactions on Signal Processing*, Vol. 50, No. 5, pp. 1170-1183, May 2002.
- [Str96] G. **Strang**, T. Q. **Nguyen**, *Wavelets and Filter Banks*. Wellesley-Cambridge Press, 1996.
- 25 [Vai93] P. P. **Vaidyanathan**, *Multirate Systems and Filter Banks*. Prentice-Hall, Englewood Cliffs, NJ, 1993.
- [Vio04] Ari **Viholainen**, *Modulated filter bank design for communications signal/processing*. Ph. D. Dissertation, Tampere University of Technology, Tampere (Finland), September 2004.
- 30 [Vio06a] Ari **Viholainen**, Juuso **Alhava**, and Markku **Renfors**, “Efficient Implementation of Complex Modulated Filter Banks Using Cosine and Sine Modulated Filter Banks”, *EURASIP Journal on Applied Signal Processing*, vol. 2006, Article ID 58564, 10 pages, 2006. doi:10.1155/ASP/2006/58564.
- 35 [Vio06b] Ari **Viholainen**, J. **Alhava**, M. **Renfors**, “Efficient Implementation of 2 \times Oversampled Exponentially Modulated Filter Banks”, *IEEE Transactions on Circuits and Systems II. Express Briefs*, vol. 53, no.10, pp. 1138-1142, Oct. 2006.
- 40 [Wan00] Z. **Wang** and G. B. **Giannakis**, “Wireless multicarrier communications. Where Fourier meets Shannon”, *IEEE Signal Processing Magazine*, Vol. 17, No. 3, pp. 29-48, May 2000.
- [Wil04] M. R. **Wilbur**, T. N. **Davidson**, and J. P. **Reilly**, “Efficient design of oversampled NPR GDFT filterbanks”, *IEEE Transactions on Signal Processing*, Vol. 52, No. 7, pp. 1947-1963, July 2004.
- 45
- 50
- 55
- 60
- 65

ES 2 332 348 B2

REIVINDICACIONES

5 1. Procedimiento de transmisión y recepción de una señal multiportadora, que comprende la generación de las secuencias que se transmiten a través de una serie de subsistemas y/o un canal o medio de transmisión, estando este canal determinado por el enlace desde un equipo transmisor hasta el receptor; se **caracteriza** porque comprende:

En el Transmisor

- 10 - etapa de procesamiento de las señales de entrada subportadoras a través de un algoritmo rápido obtenido a partir de un banco de filtros de síntesis donde cada uno de los filtros se ha obtenido mediante una modulación exponencial aplicada a un filtro prototipo. Este procesamiento comprende operaciones matriciales y de transformación del tipo transformada discreta de Fourier directa o inversa y filtrado.
- 15 - Opcionalmente, realización de una transformada de Fourier discreta inversa, IFFT, a los datos obtenidos tras el banco de síntesis.
- Conversión Paralelo/Serie.

20 En el Receptor

- Conversión Serie/Paralelo.
- 25 - Realización de una transformada de Fourier discreta (FFT), a los datos obtenidos tras la conversión serie paralelo.
- Igualador FEQ, cuyos coeficientes se pueden obtener para corregir los efectos de distorsión del canal equivalente que caracteriza el enlace entre el transmisor y el receptor.
- 30 - Si no se ha realizado en el Transmisor, realización de una transformada de Fourier discreta inversa (IFFT), a los datos obtenidos tras el igualador.
- 35 - Procesar las señales a través de un algoritmo rápido obtenido a partir de un banco de filtros de análisis donde cada uno de los filtros se ha obtenido mediante una modulación exponencial aplicada a un filtro prototipo. El banco de filtros de análisis está relacionado con el del transmisor-1 porque ambos bancos de filtros, de forma conjunta y aislada, presentan la característica de reconstrucción perfecta o de proximidad a la reconstrucción perfecta, al igual que si forman una estructura de transmultiplexador. Este procesamiento comprende operaciones matriciales y de transformación del tipo transformada discreta de Fourier directa o inversa, implementadas mediante algoritmos rápidos y eficientes de ejecución, y filtrado.

40 2. Procedimiento de transmisión y recepción de una señal multiportadora, que comprende la generación de las secuencias que se transmiten a través de una serie de subsistemas y/o un canal o medio de transmisión, estando este canal determinado por el enlace desde un equipo transmisor hasta el receptor; se **caracteriza** porque comprende:

45 En el Transmisor

- etapa de procesamiento de las señales de entrada subportadoras a través de un algoritmo rápido obtenido a partir de un banco de filtros de síntesis donde cada uno de los filtros se ha obtenido mediante una modulación exponencial aplicada a un filtro prototipo. Este procesamiento comprende operaciones matriciales y de transformación del tipo transformada discreta de Fourier directa o inversa y filtrado.
- 50 - Opcionalmente, realización de una transformada de Fourier discreta directa, FFT, a los datos obtenidos tras el banco de síntesis.
- 55 - Conversión Paralelo/Serie.

En el Receptor

- 60 - Conversión Serie/Paralelo.
- Realización de una transformada de Fourier discreta inversa (IFFT), a los datos obtenidos tras la conversión serie paralelo.
- 65 - Igualador FEQ, cuyos coeficientes se pueden obtener para corregir los efectos de distorsión del canal equivalente que caracteriza el enlace entre el transmisor y el receptor.
- Si no se ha realizado en el Transmisor, realización de una transformada de Fourier discreta directa (FFT), a los datos obtenidos tras el igualador.

ES 2 332 348 B2

- Procesar las señales a través de un algoritmo rápido obtenido a partir de un banco de filtros de análisis donde cada uno de los filtros se ha obtenido mediante una modulación exponencial aplicada a un filtro prototipo. El banco de filtros de análisis está relacionado con el del transmisor-1 porque ambos bancos de filtros, de forma conjunta y aislada, presentan la característica de reconstrucción perfecta o de proximidad a la reconstrucción perfecta, al igual que si forman una estructura de transmultiplexador. Este procesamiento comprende operaciones matriciales y de transformación del tipo transformada discreta de Fourier directa o inversa, implementadas mediante algoritmos rápidos y eficientes de ejecución, y filtrado.

3. Procedimiento de transmisión y recepción de una señal multiportadora según cualquiera de las reivindicaciones anteriores, en el que los filtros de transmisión o de síntesis ($f_k[n]$) y los de recepción o de análisis ($h_k[n]$) se obtienen a partir de las siguientes expresiones, siendo M el número de portadoras:

$$f_k[n] = c_1 \cdot p_1[n] \cdot W_{2M}^{-(k+k_1)(n+n_1)},$$

$$h_k[n] = c_2 \cdot p_2[n] \cdot W_{2M}^{-(k+k_2)(n+n_2)},$$

donde c_i , k_i y n_i , $1 \leq i \leq 2$, son constantes, $W_M = e^{-j2\pi/M}$, y $p_1[n]$ y $p_2[n]$ son los filtros prototipo a los que se aplica la modulación.

O bien a partir de las siguientes expresiones

$$f_k[n] = \sqrt{\frac{4}{M}} \cdot p_1[n] \cdot W_M^{-(k+1/2)(n+(M/2+1)/2)},$$

$$h_k[n] = \sqrt{\frac{2}{M}} \cdot p_2[n] \cdot W_M^{(k+1/2)(N-n+(M/2+1)/2)},$$

donde N es una constante, y $W_M = e^{j2\pi/M}$.

O bien a partir de las siguientes expresiones

$$F_k(z) = M \cdot P_2(zW_M^k) \cdot W_M^{k(\alpha-D-\beta M/2)/2},$$

$$H_k(z) = P_1(zW_M^k) \cdot W_M^{k(\alpha-D+\beta M/2)/2},$$

donde $F_k(z)$ y $H_k(z)$ son los filtros de transmisión y de recepción, respectivamente; α , β , y D son constantes, y $W_M = e^{-j2\pi/M}$.

4. Procedimiento de transmisión y recepción según cualquiera de las reivindicaciones anteriores donde el filtrado en transmisión y recepción es un filtrado polifase, donde el bloque de filtrado polifase consiste en una serie de filtros en paralelo, independientes o agrupados por parejas, cuyos coeficientes se obtienen a partir de un filtro prototipo.

5. Procedimiento de transmisión y recepción según cualquiera de las reivindicaciones anteriores **caracterizado** porque el transmisor comprende, previa a la etapa de procesamiento de las señales de entrada, y en cada una de las ramas, dos etapas de diezmado de factor M/R , a las que se le introducen datos. En una de estas etapas, tras el diezmado se aplica un retardo de una unidad. La salida de ambas etapas (diezmado más retardo, y diezmado), se suman, y se introducen como entradas en la etapa de procesamiento de las señales (subportadoras) a través de un algoritmo rápido. A su vez, el receptor comprende, tras el bloque de procesamiento de las señales a través de un algoritmo rápido, que a cada una de las salidas se aplique una etapa de diezmado de factor M/R , y otra etapa de retardo y de diezmado de factor M/R , seleccionando tras los diezmados la parte real o imaginaria del resultado obtenido.

6. Procedimiento de transmisión y recepción según cualquiera de las reivindicaciones anteriores, **caracterizado** porque el receptor comprende, tras el bloque de procesamiento de las señales a través de un algoritmo rápido, que en cada una de las salidas se proceda a la selección de la parte real del resultado obtenido.

ES 2 332 348 B2

7. Procedimiento de transmisión y recepción según las reivindicaciones 1-5, **caracterizado** porque el receptor comprende, tras el bloque de procesamiento de las señales a través de un algoritmo rápido, que en cada una de las salidas se seleccione de forma alterna la parte real e imaginaria del resultado obtenido.

5 8. Procedimiento de transmisión y recepción según una cualquiera de las reivindicaciones 1-7, donde se, emplea junto al convertidor paralelo serie del transmisor un bloque de adición de un prefijo (o sufijo), y junto al convertidor serie/paralelo de recepción, un bloque de selección de las muestras correspondientes y válidas de la transmisión, descartando las no válidas.

10 9. Procedimiento de transmisión y recepción según una cualquiera de las reivindicaciones 1-7 **caracterizado** porque además de los bloques incluidos en dichas reivindicaciones, emplea junto al convertidor paralelo/serie del transmisor un bloque de adición de ceros, y tras el convertidor serie/paralelo de recepción, un bloque de solapamiento y suma, o procedimiento equivalente, que permite diagonalizar el canal matricial discreto equivalente utilizando matrices DFTs.

15 10. Procedimiento de transmisión y recepción de una señal multiportadora según una cualquiera de las reivindicaciones anteriores, donde se una etapa de aplicación de un retardo de duración determinada

20
$$z^{-(TM+n_0)}$$

donde T es un número entero, y $0 \leq n_0 < M$ siendo M el número de portadoras, a los símbolos modulados entregados por el transmisor.

25 11. Procedimiento de transmisión y recepción según una cualquiera de las reivindicaciones 1-9 donde porque la matriz de filtrado del receptor se encuentra multiplicada por un retardo, de la forma

30
$$z^{-(TM+n_0)},$$

donde T es un número entero y $0 \leq n_0 < M$ siendo M el número de portadoras, en la que la implementación de dicho retardo se lleva a cabo antes del receptor o incluido en una de sus etapas.

35 12. Procedimiento de transmisión, modulación, desmodulación o recepción según una cualquiera de las reivindicaciones anteriores, **caracterizado** porque la señal multiportadora es una señal multiportadora multiplexada por división en frecuencia asociada a portadoras moduladas de forma síncrona y/o asíncrona.

40 13. Sistema de transmisión y recepción de una señal multiportadora **caracterizado** por incluir los medios necesarios para realizar las etapas del procedimiento descrito en cualquiera de las reivindicaciones 1-12.

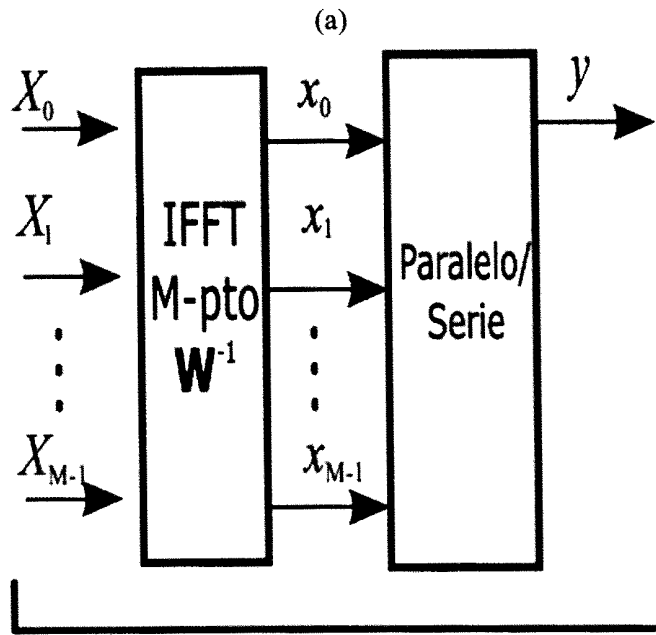
45

50

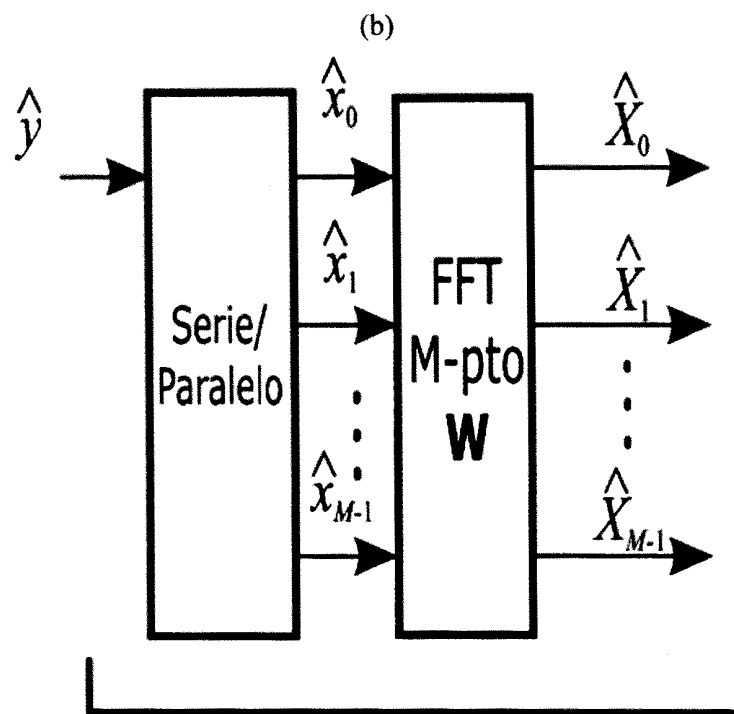
55

60

65



Transmisor



Receptor

Figura 1 (Prior art)

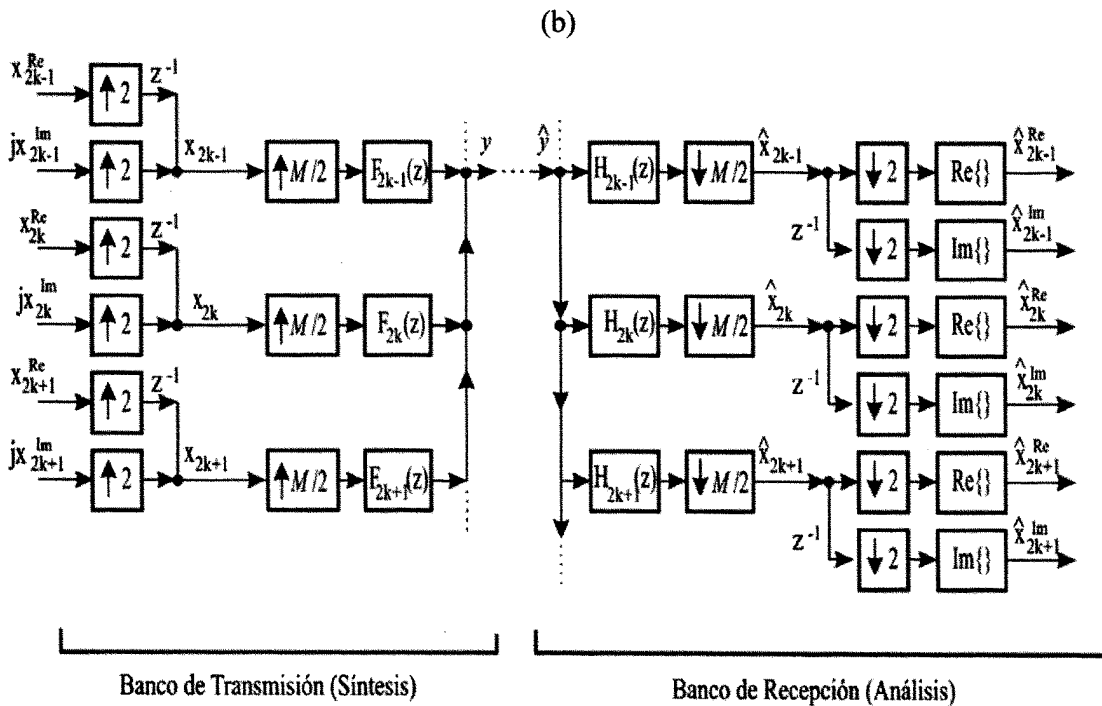
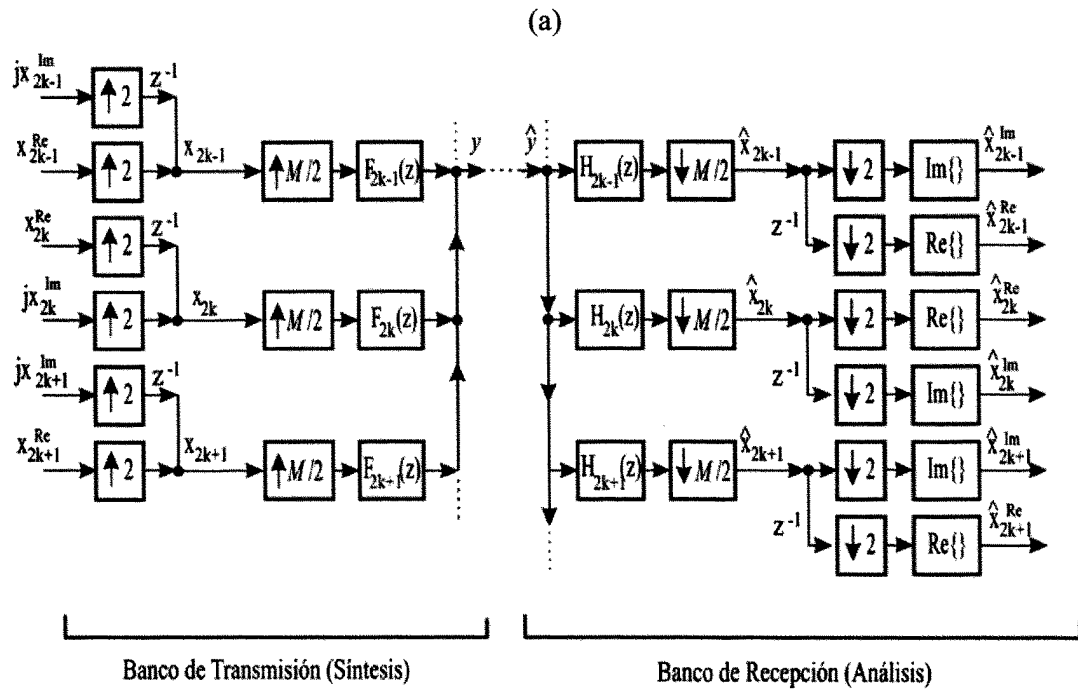


Figura 2 (Prior art)

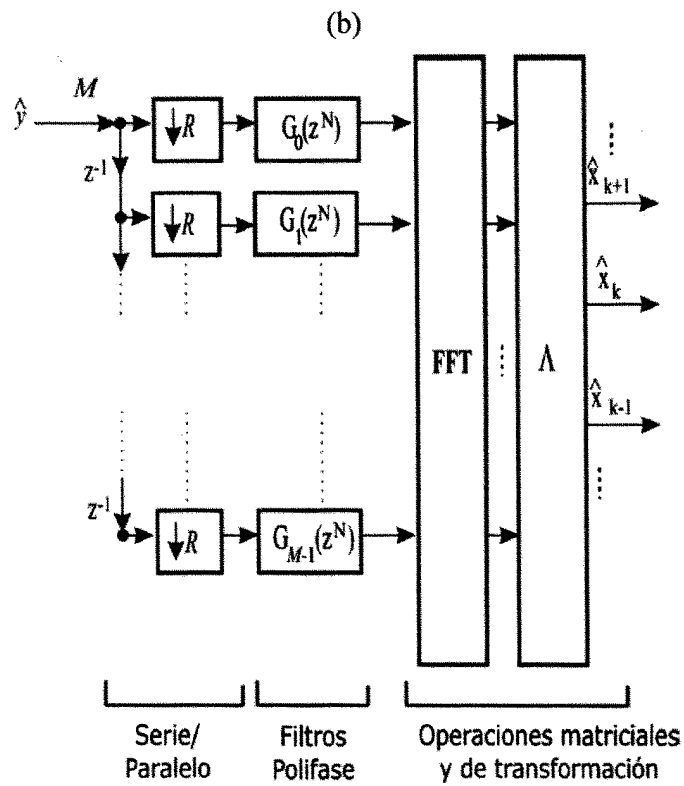
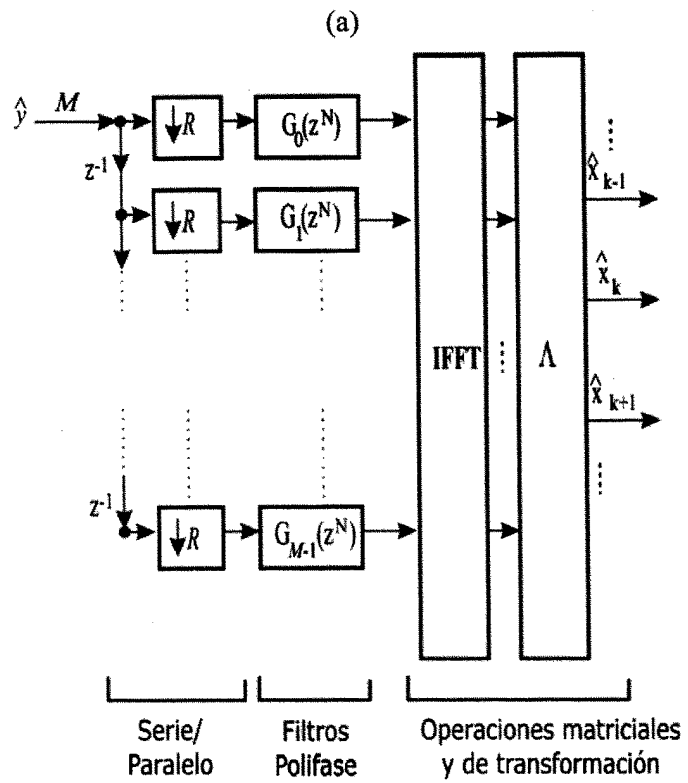


Figura 3 (Prior art)

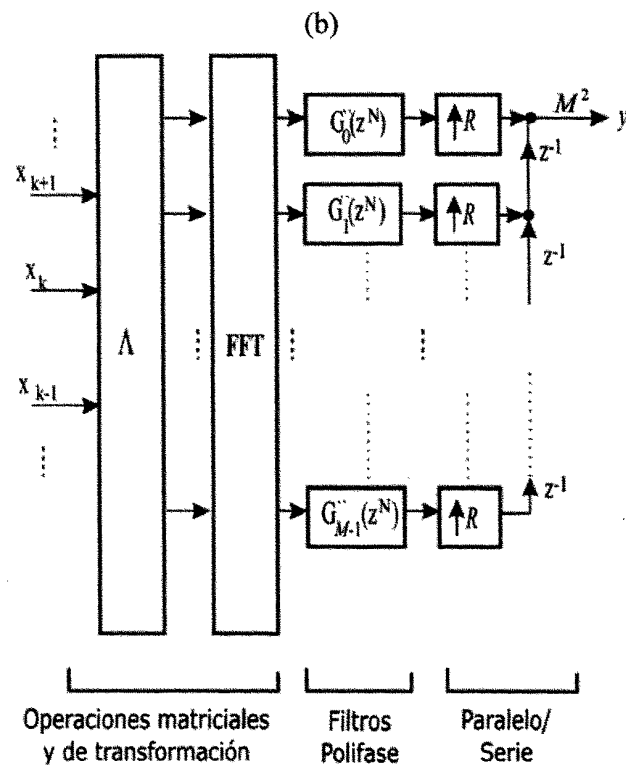
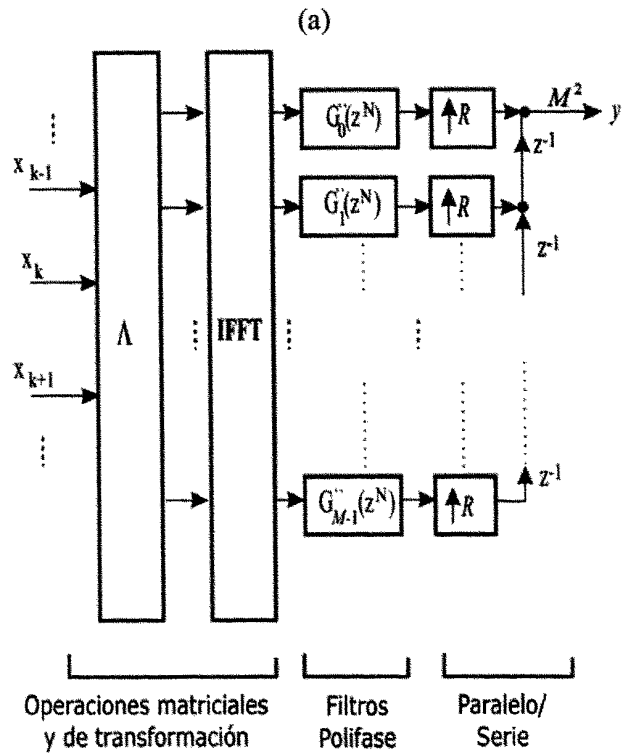


Figura 4 (Prior art)

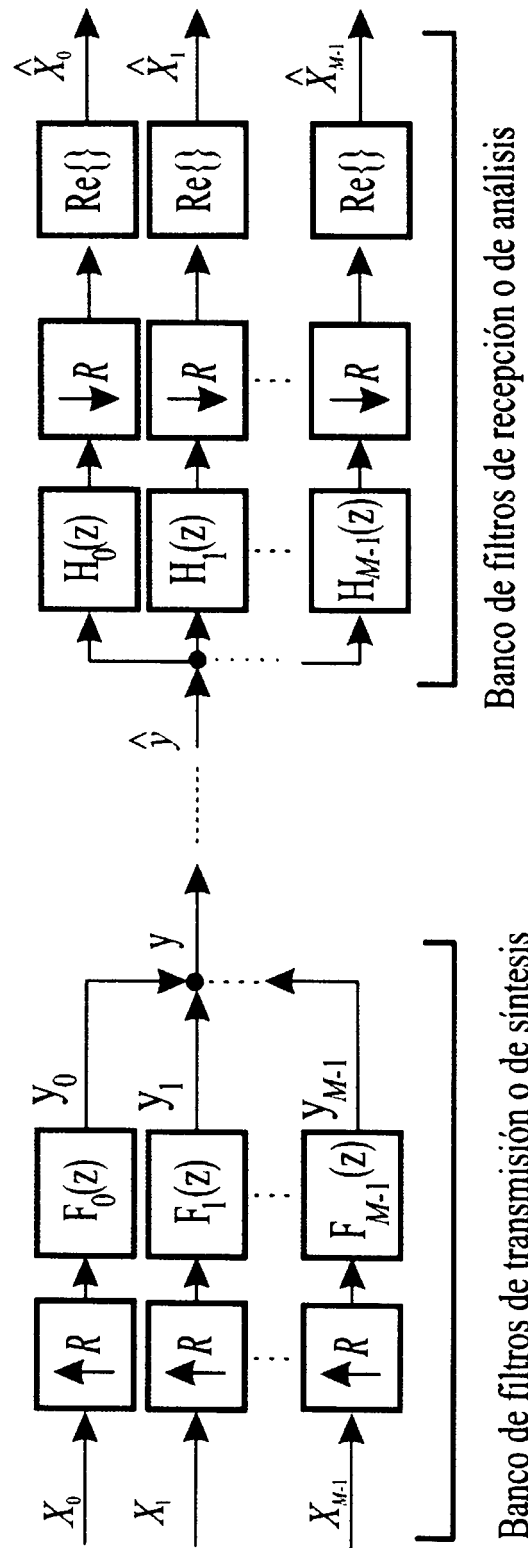


Figura 5 (Prior art)

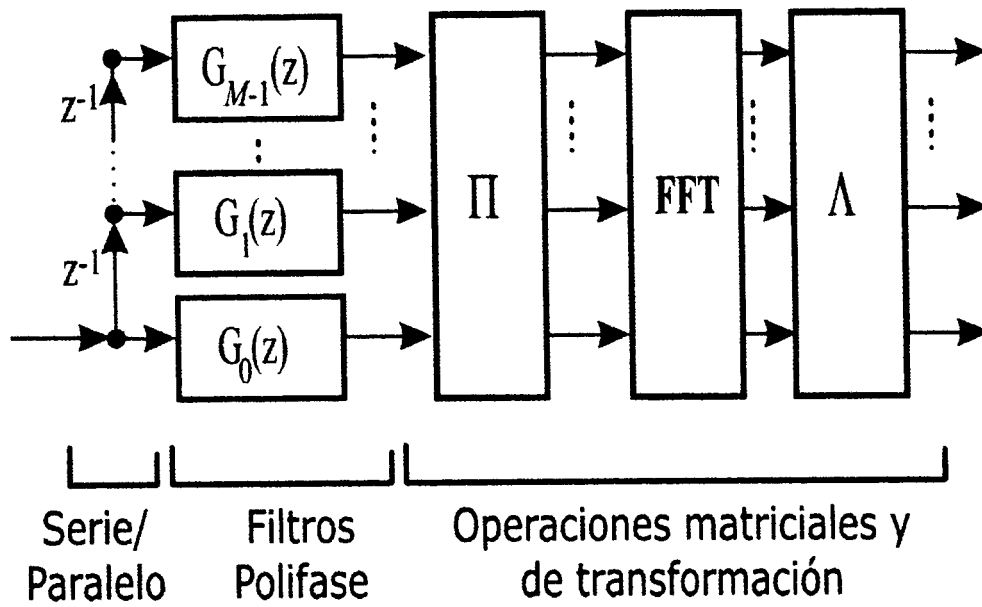


Figura 6 (Prior art)

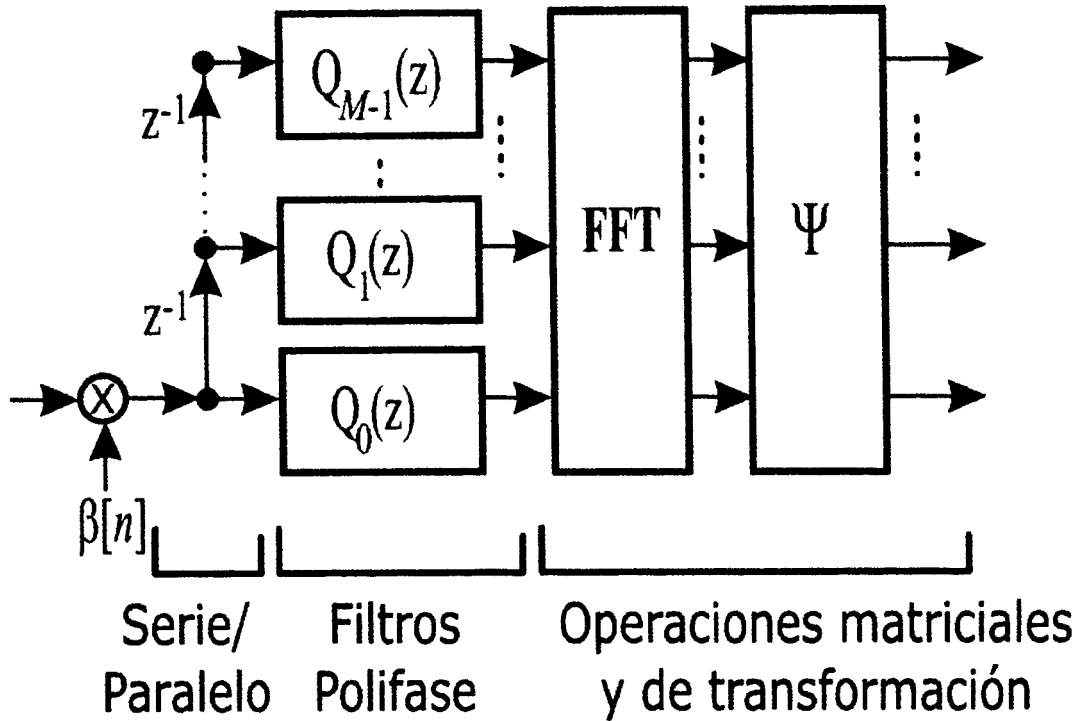


Figura 7 (Prior art)

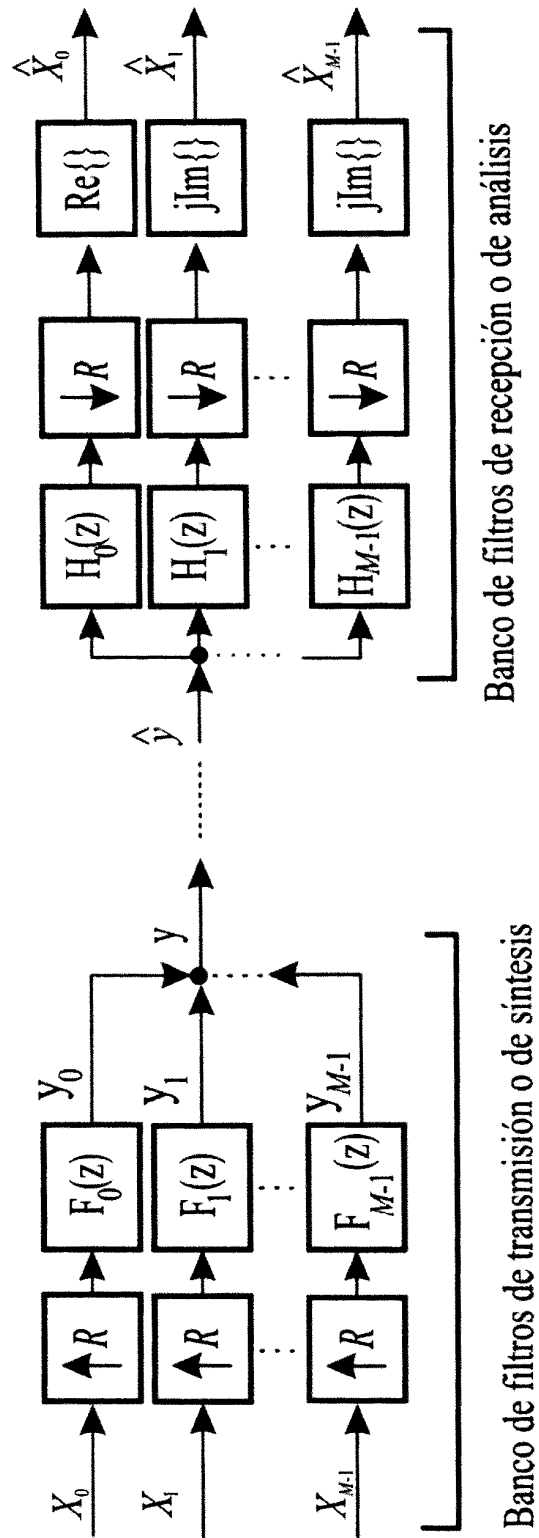
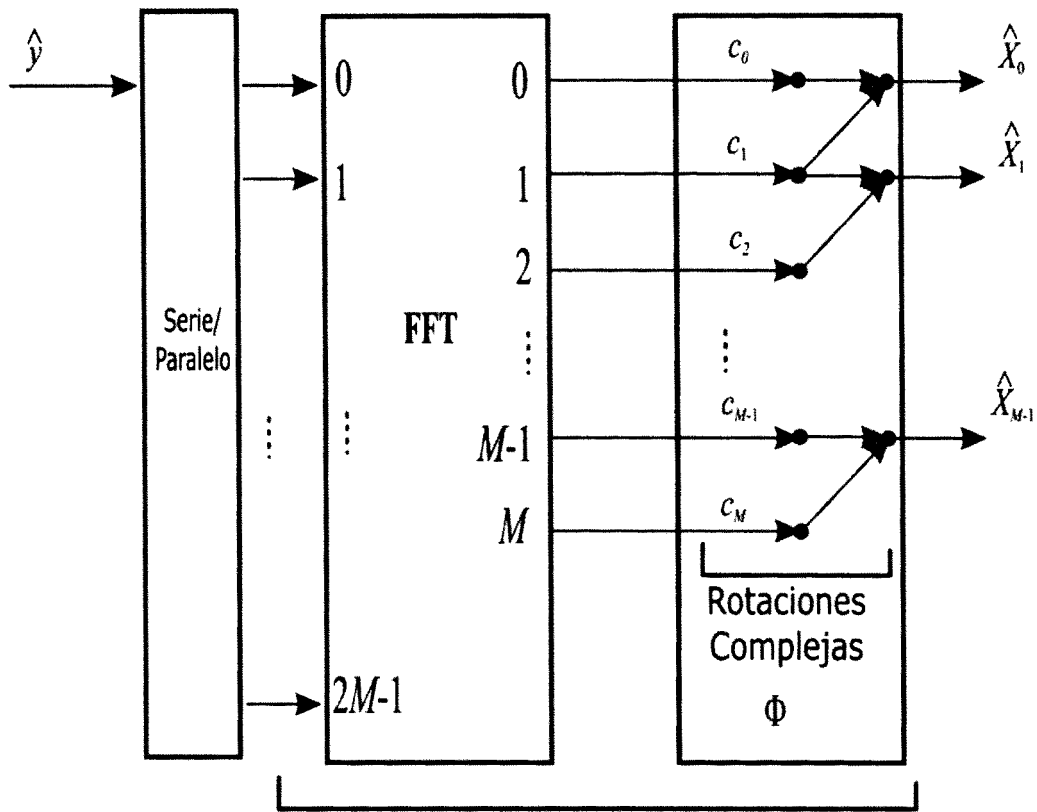
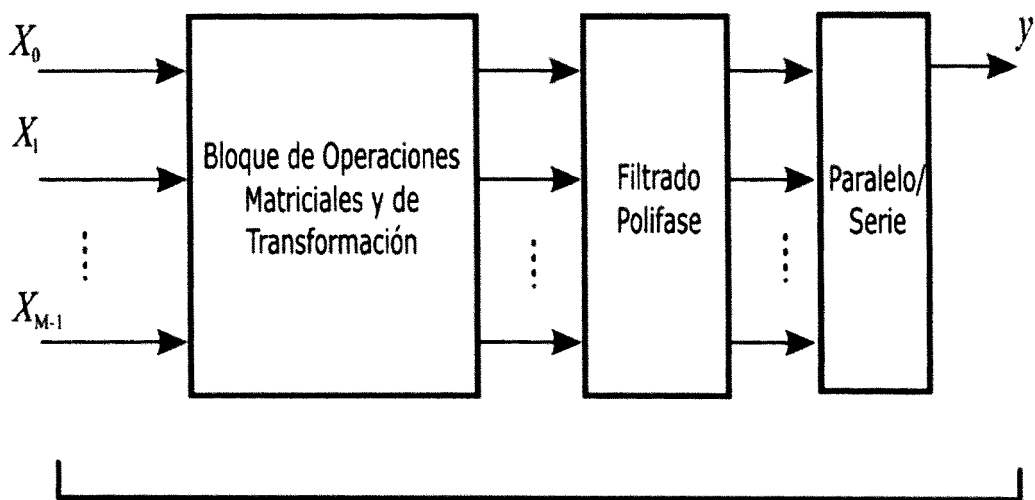


Figura 8 (Prior art)



Operaciones matriciales y de transformación

Figura 9 (Prior art)



Transmisor

Figura 10

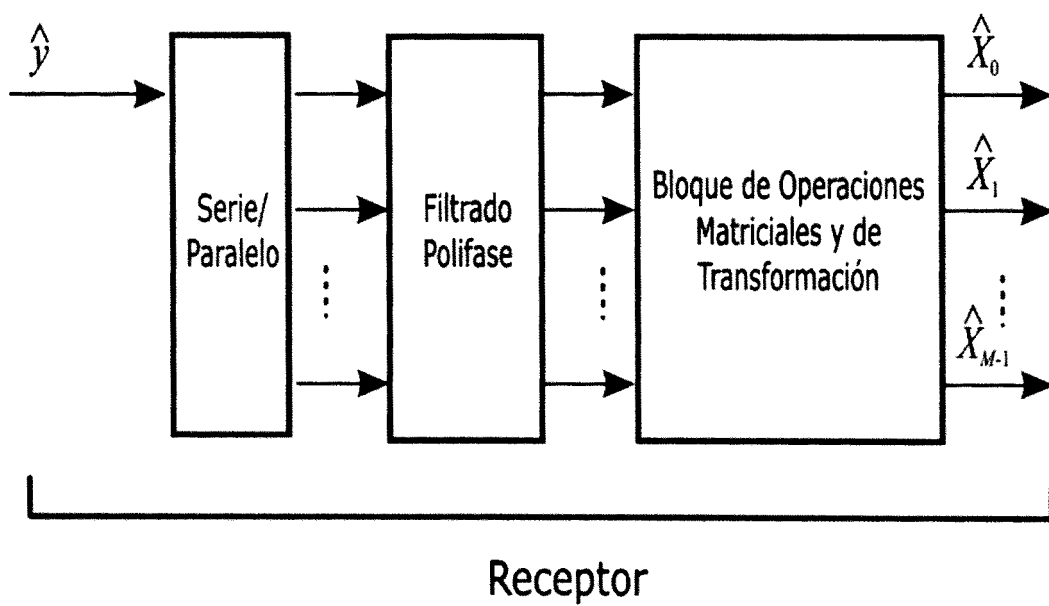


Figura 11

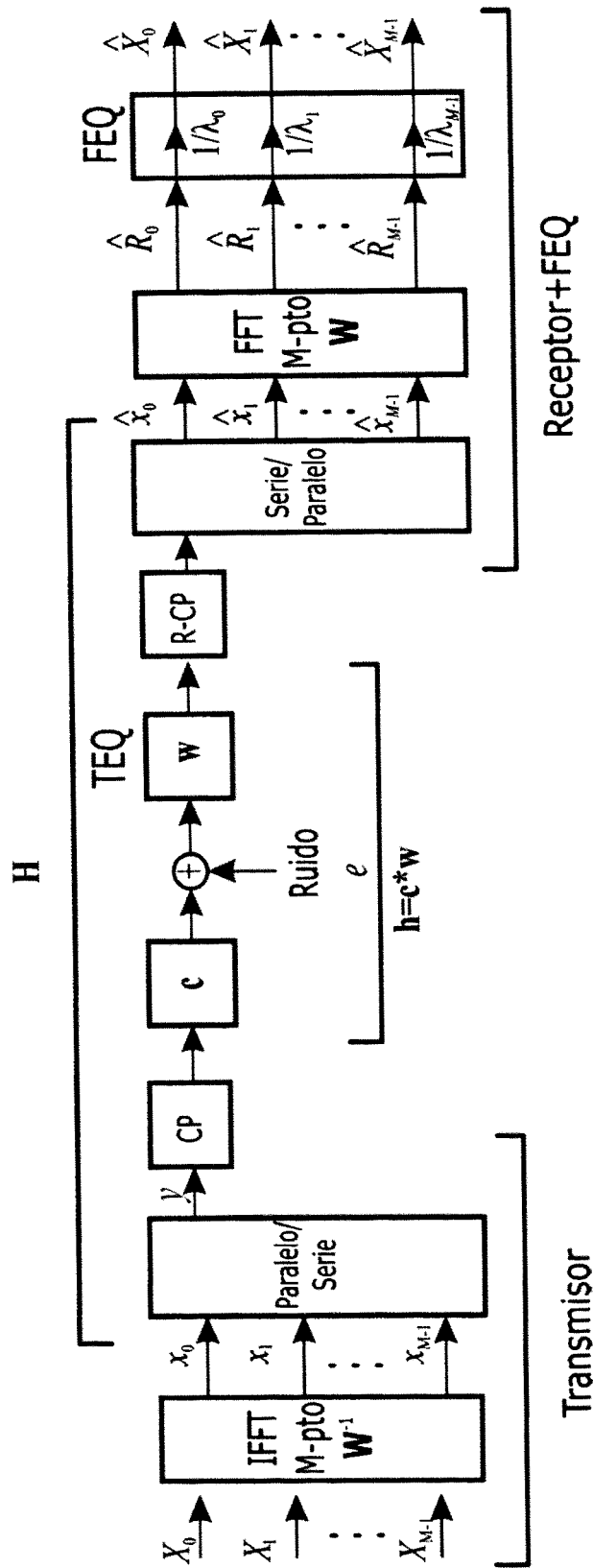


Figura 12 (Prior art)

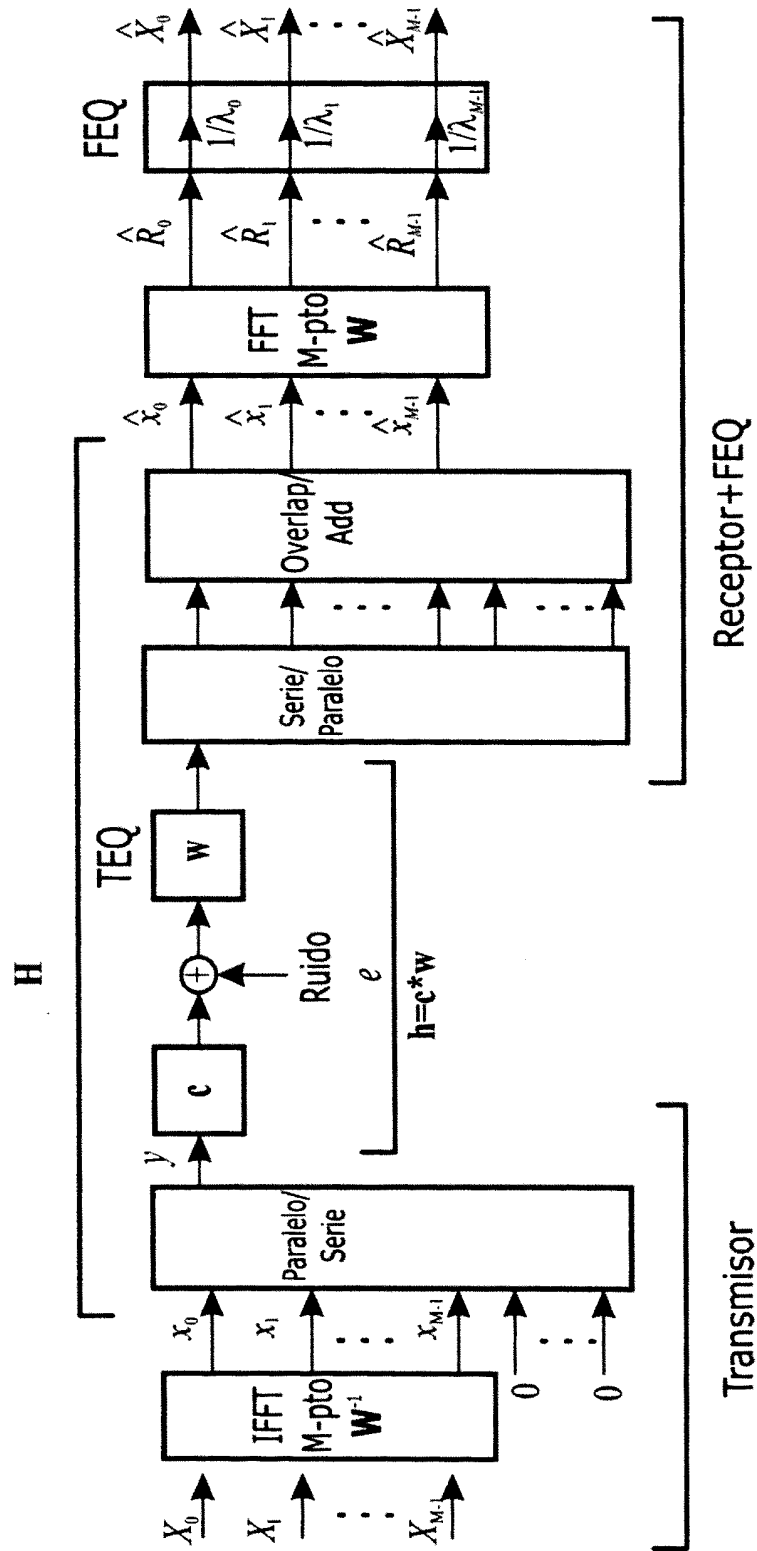


Figura 13 (Prior art)

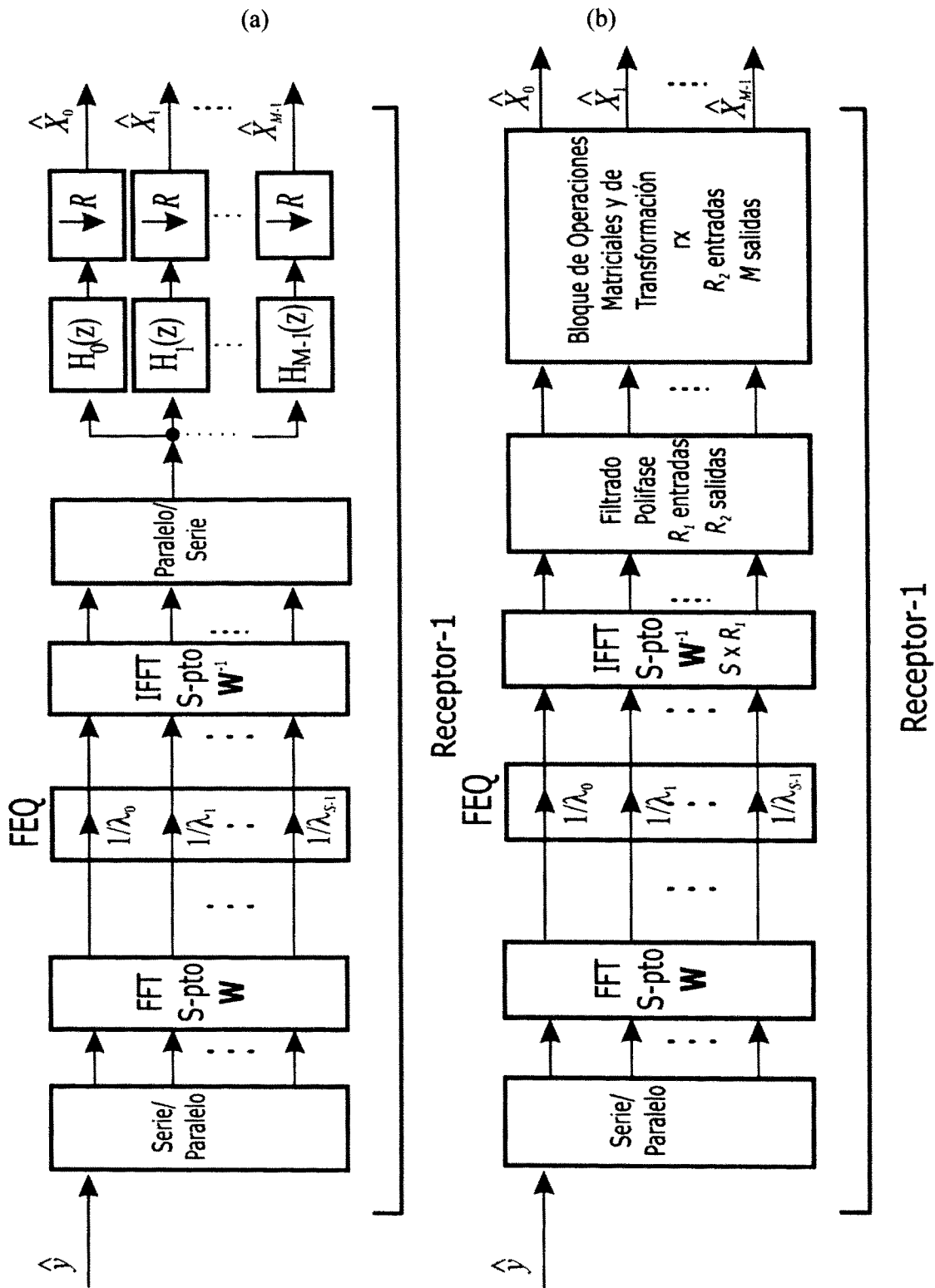


Figura 14

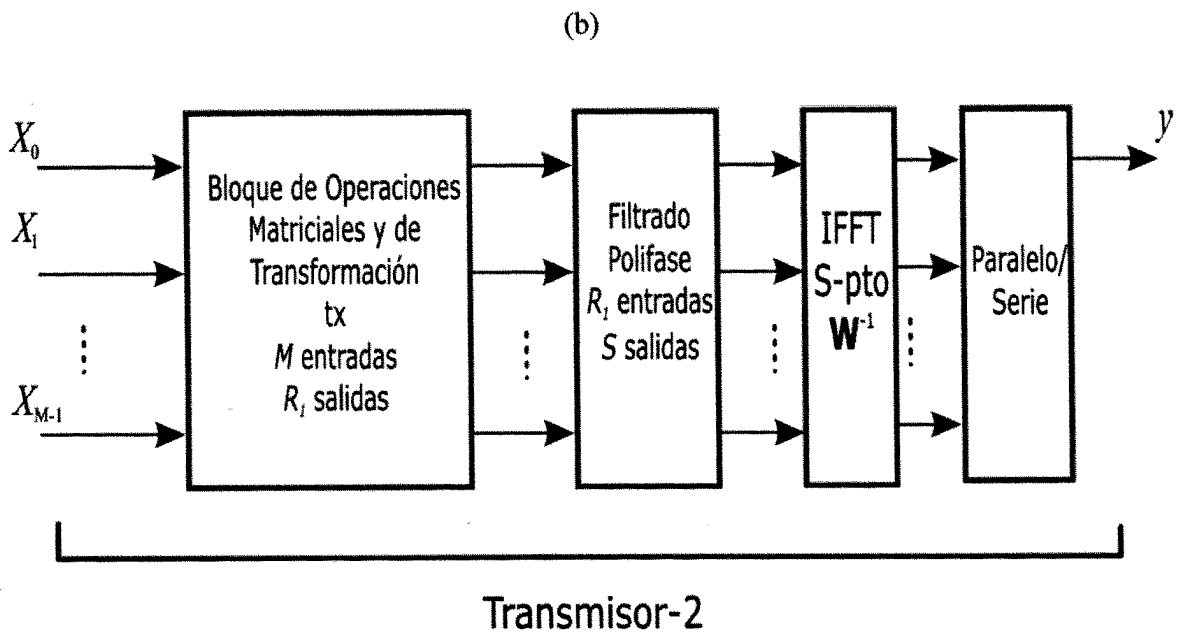
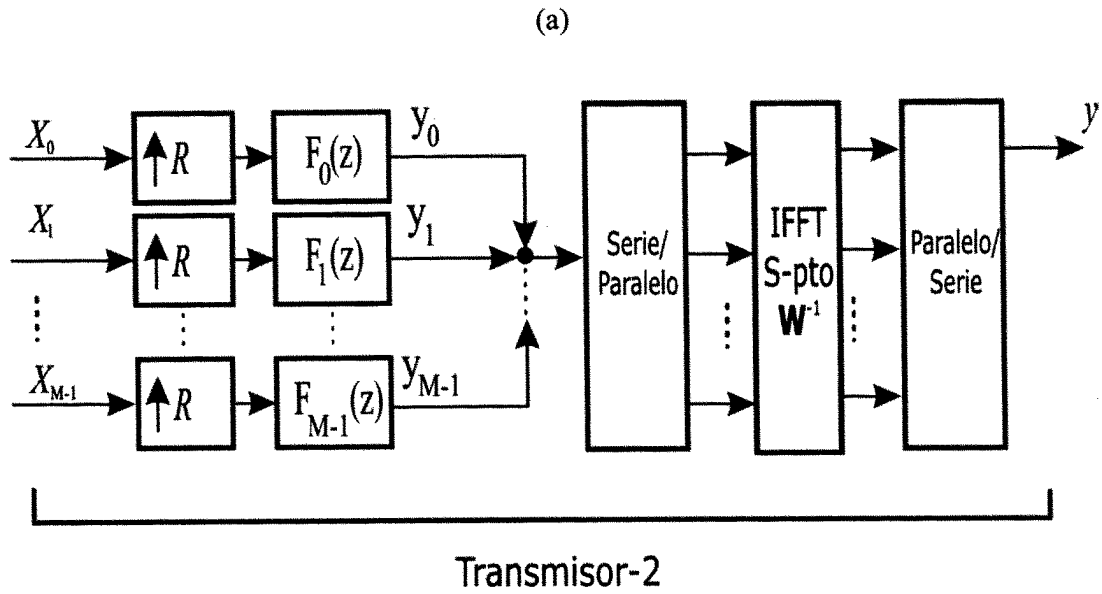


Figura 15

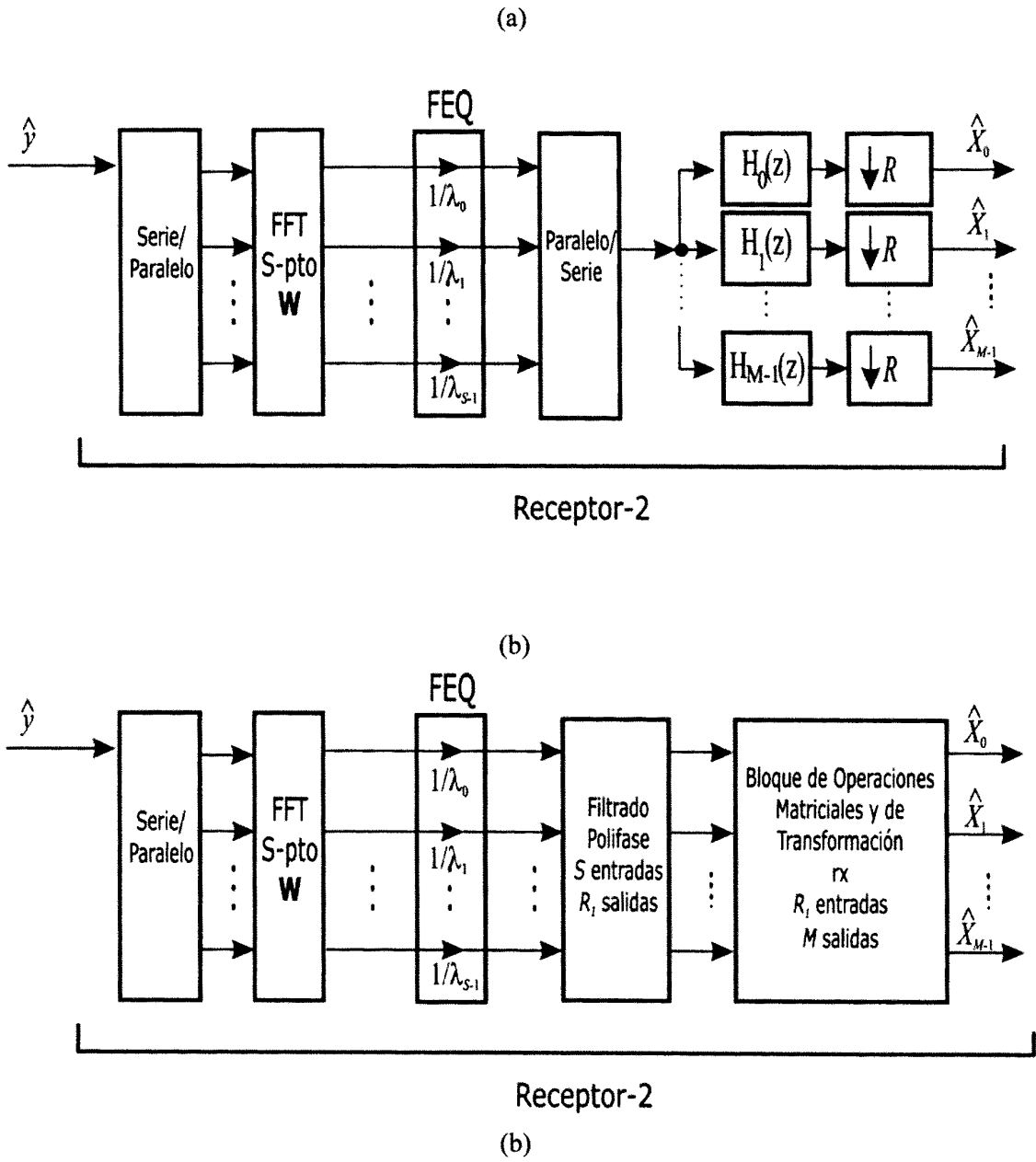


Figura 16

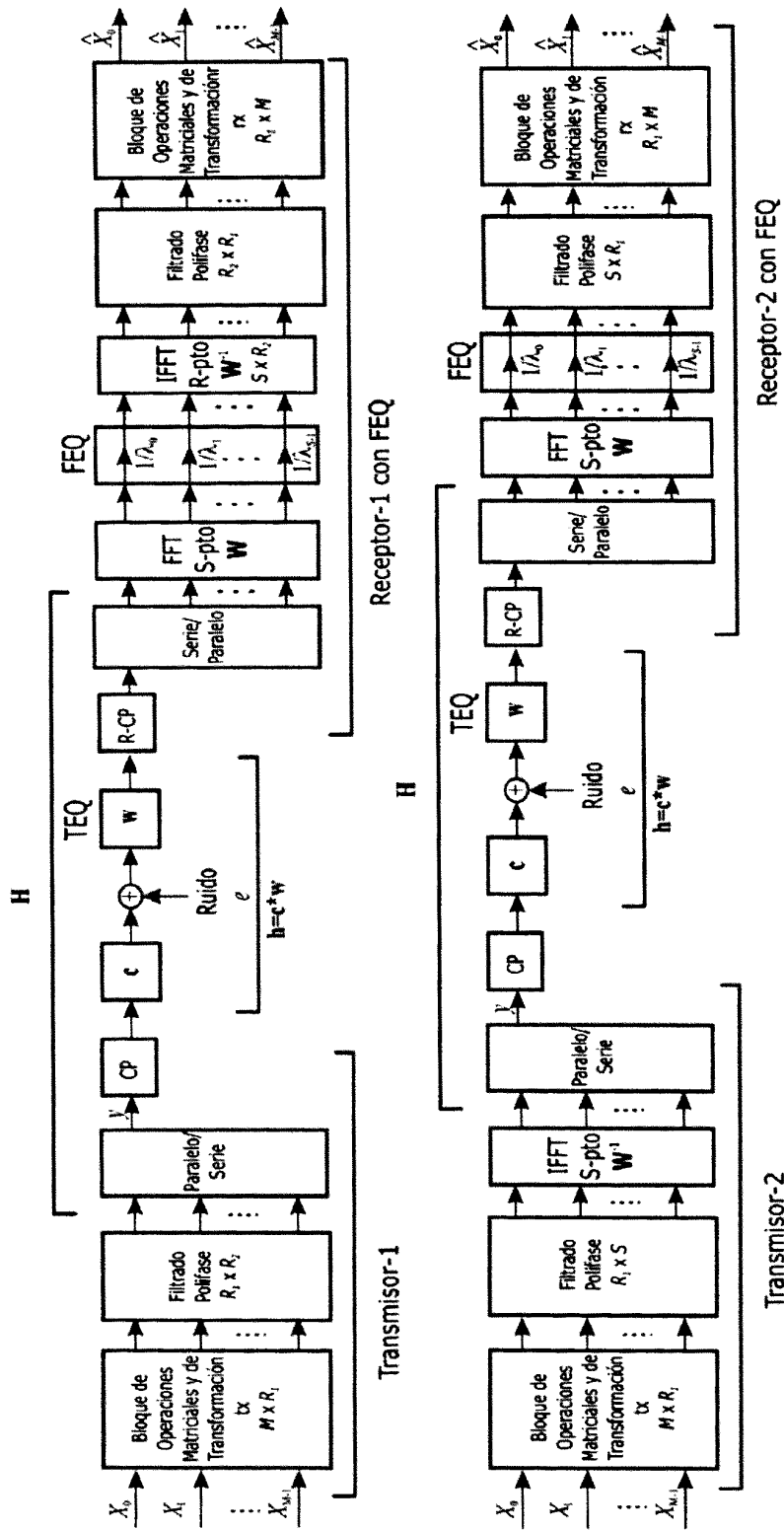


Figura 17

Figura 18

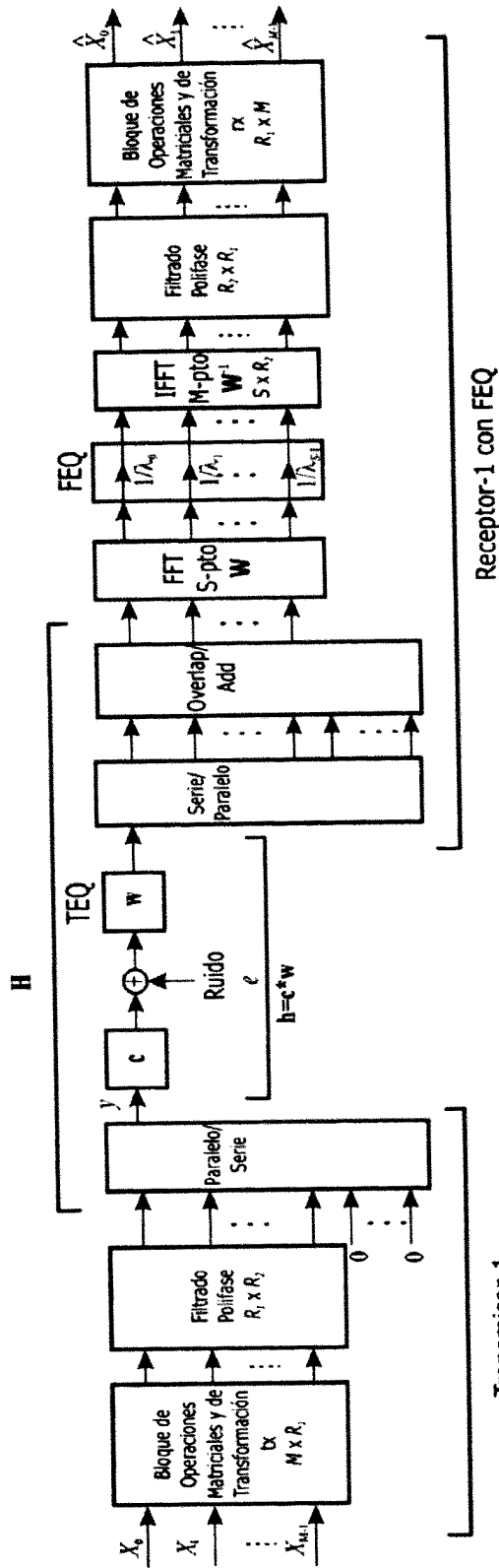


Figura 19

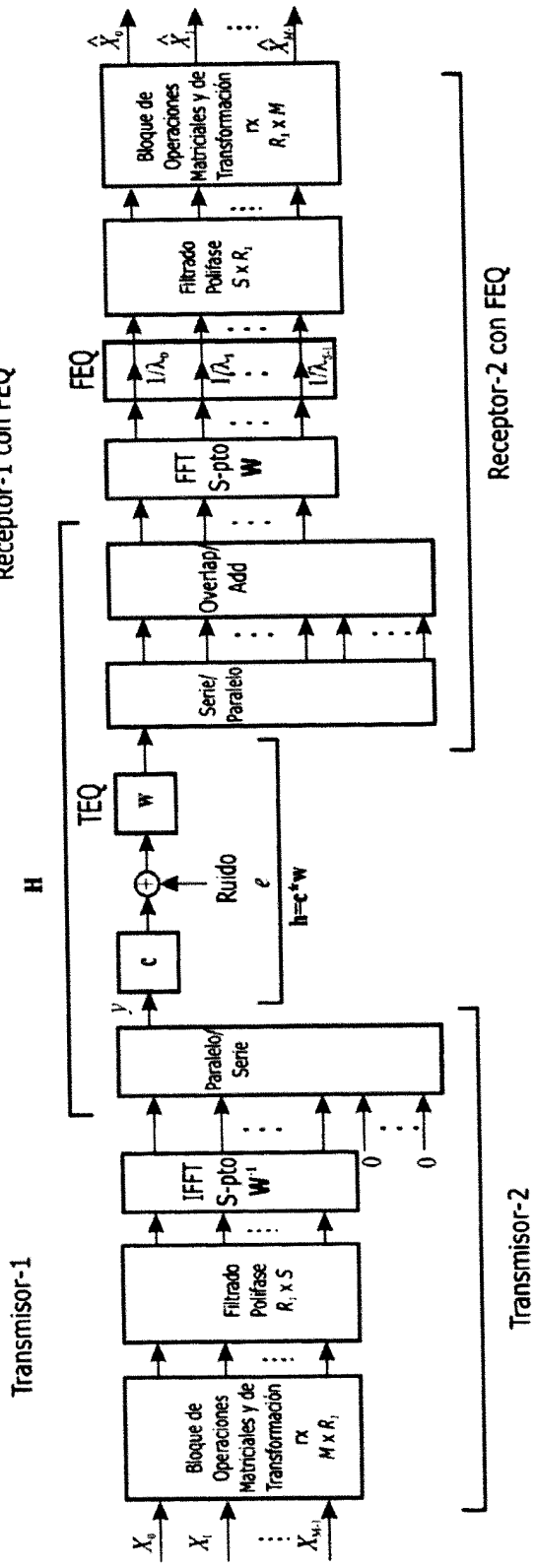


Figura 20

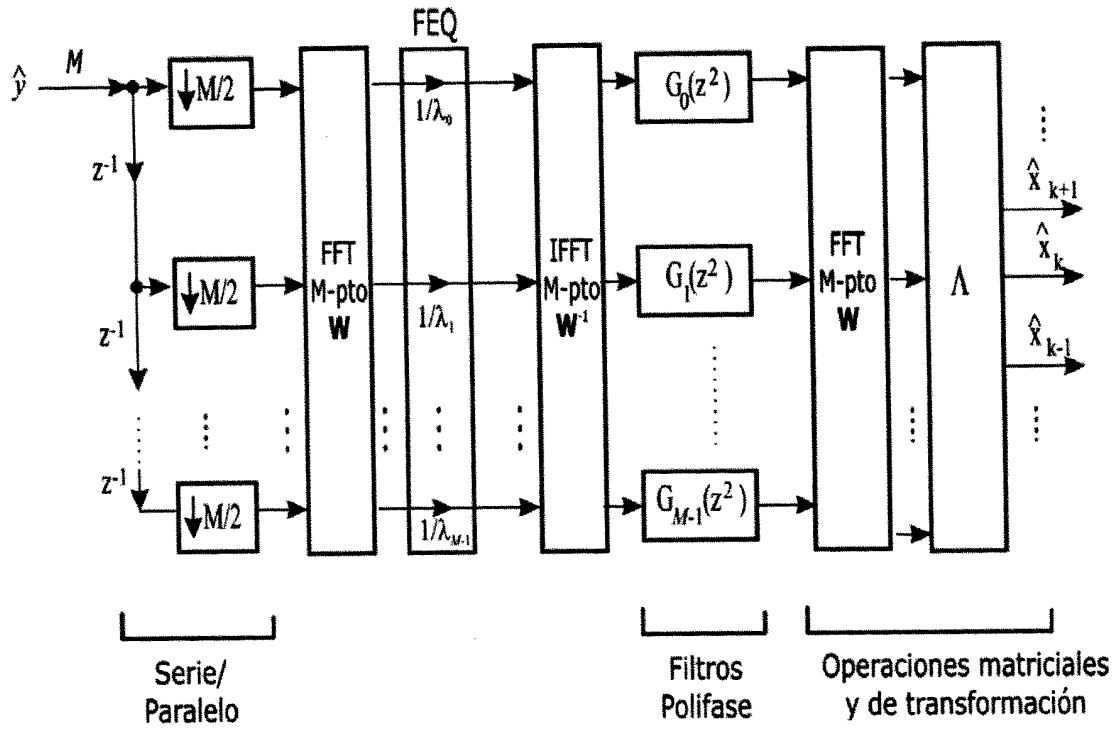


Figura 21

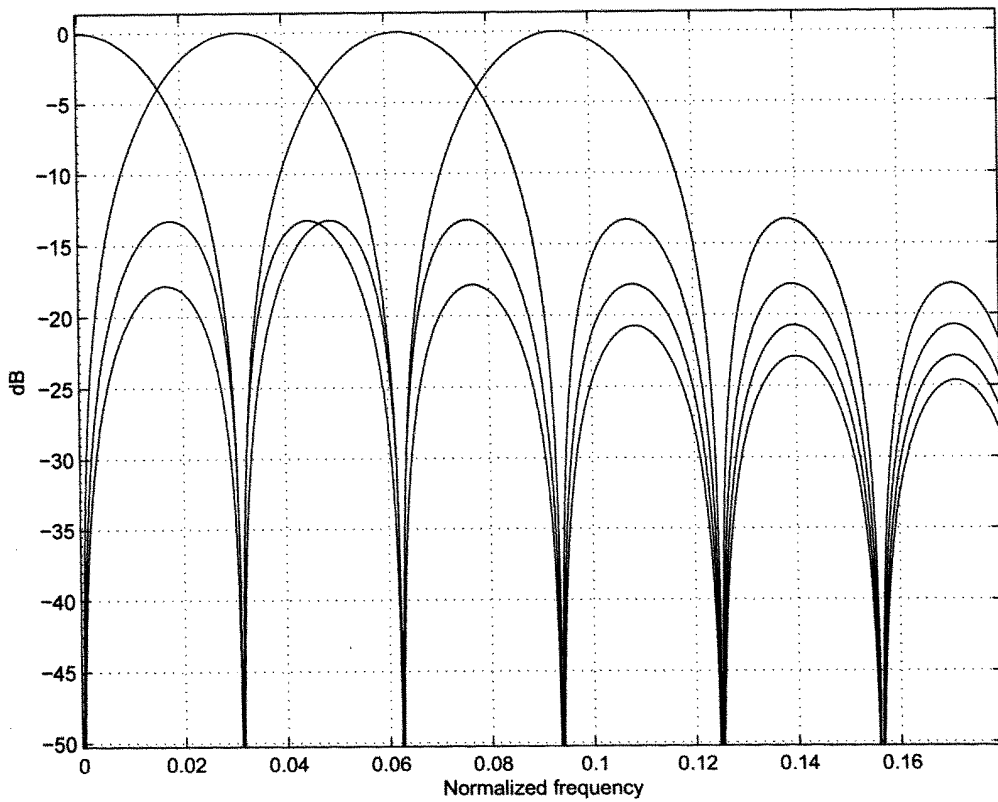


Figura 22

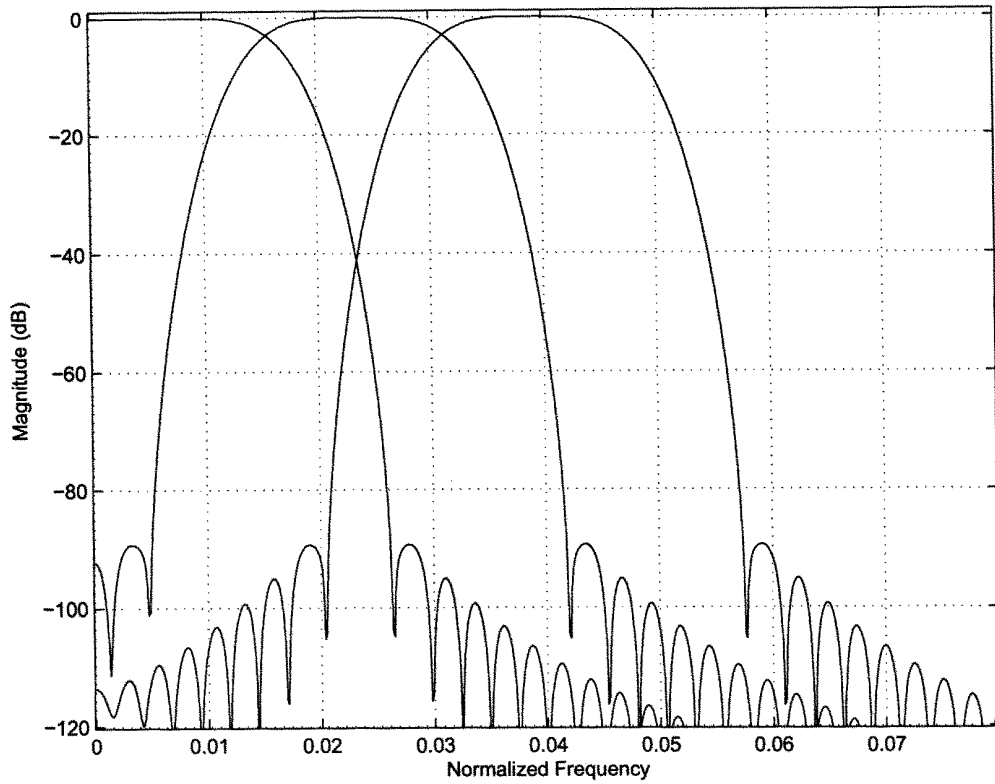


Figura 23

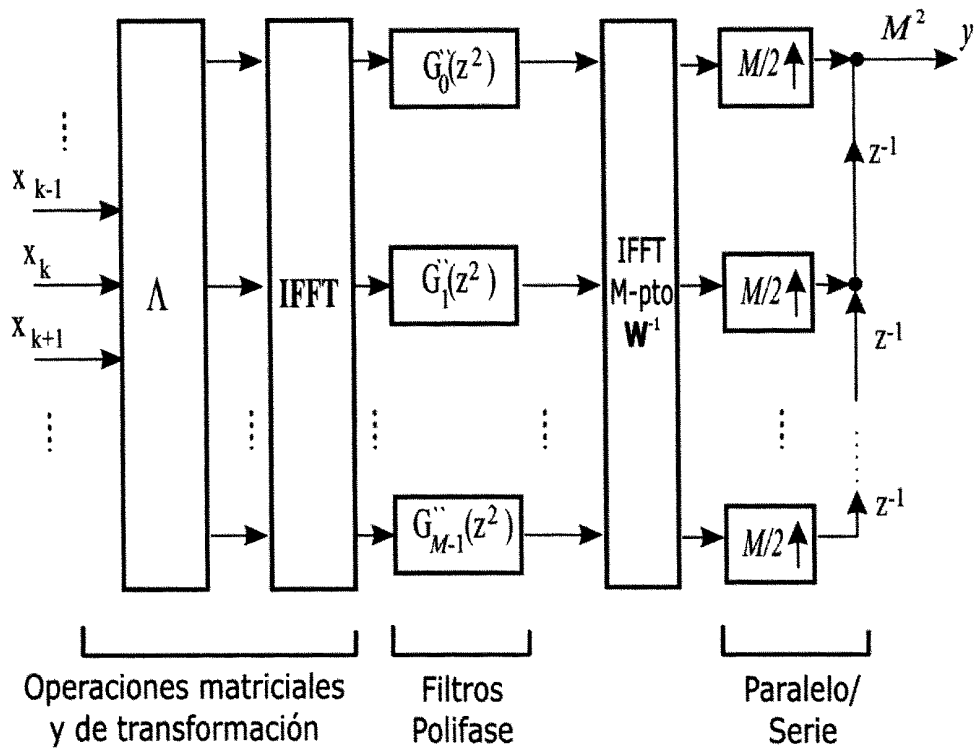


Figura 24

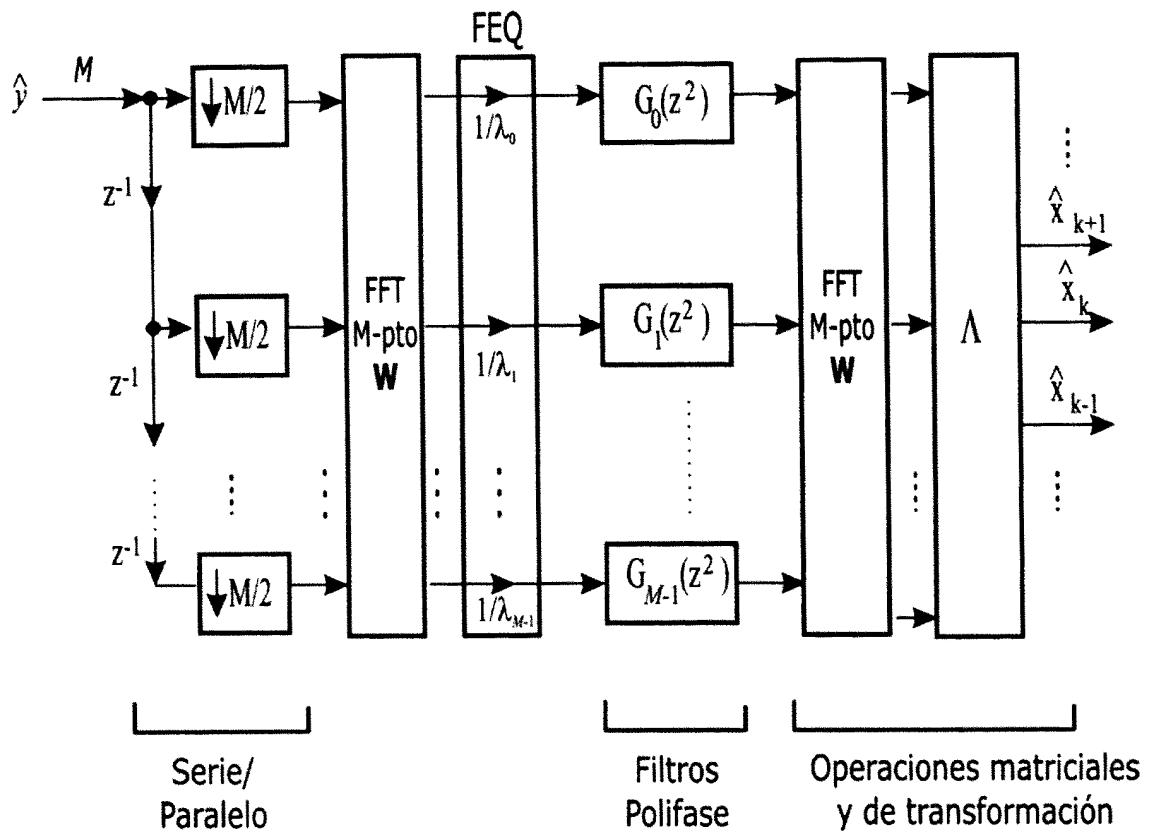


Figura 25



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

① ES 2 332 348

② Nº de solicitud: 200801784

③ Fecha de presentación de la solicitud: 13.06.2008

④ Fecha de prioridad:

INFORME SOBRE EL ESTADO DE LA TÉCNICA

⑤ Int. Cl.: **H04L 27/26** (2006.01)
H04L 5/00 (2006.01)

DOCUMENTOS RELEVANTES

Categoría	⑥ Documentos citados	Reivindicaciones afectadas
A	MYUNG et al. "Single carrier FDMA for uplink wireless transmisión". Vehicular Technology Magazine, IEEE, Sept 2006, Vol 1, Iss3 ISSN: 1556-6072, páginas 30-38. Todo el documento.	1-13
A	T. KARP et al., "Modified DFT filter banks with perfect reconstruction". IEEE Transactions Qn Circuits and Systems -II. Analog and Digital Signal Processing, vol. 46, no. 11, pp. 1404-1414, Noviembre 1999. Todo el documento	1-13
A	US 6690717 B1 (KIM et al.) 10.02.2004, todo el documento.	1-13
A	WO 2007043789 A1 (KOREA ELECTRONICS TELECOMM; KIM NAM-IL; KIM YOUNG-HOON) 19.04.2007, resumen; figuras 2-3.	1-13
A	WO 2006071056 A1 (SAMSUNG ELECTRONICS CO LTD) 06.07.2006, resumen; página 2, línea 28 - página 8, línea 33; figuras 1-2.	1-13

Categoría de los documentos citados

X: de particular relevancia

Y: de particular relevancia combinado con otro/s de la misma categoría

A: refleja el estado de la técnica

O: referido a divulgación no escrita

P: publicado entre la fecha de prioridad y la de presentación de la solicitud

E: documento anterior, pero publicado después de la fecha de presentación de la solicitud

El presente informe ha sido realizado

para todas las reivindicaciones

para las reivindicaciones nº:

Fecha de realización del informe 19.01.2010	Examinador M. Rivas Sáiz	Página 1/5
---	------------------------------------	---------------

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)

H04L27, H04L5, H04J4, H04B1

Bases de datos electrónicas consultadas durante la búsqueda (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)

INVENES, EPODOC, WPI, INSPEC

Fecha de Realización de la Opinión Escrita: 19.01.2010

Declaración

Novedad (Art. 6.1 LP 11/1986)	Reivindicaciones 1-13	SÍ
	Reivindicaciones	NO
Actividad inventiva (Art. 8.1 LP 11/1986)	Reivindicaciones 1-13	SÍ
	Reivindicaciones	NO

Se considera que la solicitud cumple con el requisito de **aplicación industrial**. Este requisito fue evaluado durante la fase de examen formal y técnico de la solicitud (Artículo 31.2 Ley 11/1986).

Base de la Opinión:

La presente opinión se ha realizado sobre la base de la solicitud de patente tal y como ha sido publicada.

1. Documentos considerados:

A continuación se relacionan los documentos pertenecientes al estado de la técnica tomados en consideración para la realización de esta opinión.

Documento	Número Publicación o Identificación	Fecha Publicación
D01	Myung et al. "Single carrier FDMA for uplink wireless transmisión"	30.09.2006
D02	T. Karp et al., "Modified DFT filter banks with perfect reconstruction"	11.11.1999
D03	US 6690717 B1	10.02.2004
D04	WO 2007043789 A1	19.04.2007

2. Declaración motivada según los artículos 29.6 y 29.7 del Reglamento de ejecución de la Ley 11/1986, de 20 de marzo, de patentes sobre la novedad y la actividad inventiva; citas y explicaciones en apoyo de esta declaración

El documento D01 se considera el más cercano del estado de la técnica a la invención solicitado

El documento D01 describe una técnica de acceso al medio basada en una modulación multiportadora denominada SC-FDMA (single carrier- frequency division multiple access). Tal como indica la figura 2 el transmisor comprende una transformada discreta de Fourier (N-DFT) y una transformada inversa (M-IDFT). El receptor comprende una transformada inversa (M-DFT), una equalización y una transformada discreta (N-IDFT). Esta técnica está basada en la multiplexación por división en frecuencia ortogonal OFDM (orthogonal frequency division multiplexing) en la que se añade una etapa inicial en el transmisor que obtiene una representación en el dominio de la frecuencia de los símbolos de entrada (N-DFT). De esta forma se consigue una expansión de cada bit en todas las subportadoras. La ventaja de la modulación SC-FDMA frente a la OFDM es la reducción de la relación entre la potencia de pico y la potencia media (PAPR peak to average power ratio).

La diferencia fundamental entre la reivindicación 1 y el documento D01 es que en la reivindicación 1 la transformación inicial se realiza mediante un banco de filtros donde cada uno de los filtros se ha obtenido mediante una modulación exponencial a un filtro prototipo. En D01 se utiliza una DFT. El efecto técnico de esta diferencia es mejorar las características de separación espectral entre las subportadoras. El problema técnico que resuelve es cómo separar espectralmente las subportadoras en una modulación SC-FDMA. Este problema no se resuelve ni se plantea en el documento D01.

El documento D02 muestra un banco de filtros de la transformada discreta de Fourier modificada. Comprende dos etapas de diezmado. En una de estas etapas, tras el diezmado se aplica un retardo. La salida de ambas etapas (diezmado más retardo, y diezmado), se suman, y se introducen como entradas en la etapa de procesamiento de las señales (subportadoras) a través de un algoritmo rápido (ver figura 4). Con esta configuración se evita el solapamiento y se obtiene bancos de filtro de reconstrucción perfecta.

El documento D02 no indica un sistema de transmisión como el mencionado en la reivindicación 1 y 2 en el que además de la transformación del banco de filtros se realiza otra transformación en frecuencia que facilita el proceso de igualación por subportadora en el dominio de la frecuencia.

El documento D03 describe un sistema de transmisión con dos etapas. En el transmisor la señal pasa por una transformada de Fourier inversa y posteriormente por un banco de filtros multiplexador modulado en coseno. En el receptor la primera etapa es el banco de filtros posteriormente se realiza una equalización en el dominio del tiempo, la transformada inversa de Fourier y una equalización en frecuencia. Esta estructura permite minimizar las interferencias entre subbandas independientemente de las características del canal.

El documento D04 describe un sistema de transmisión basado en la multiplexación por división de frecuencias ortogonales (OFDM). El transmisor realiza una transformada discreta del coseno de la parte real de los símbolos y con la parte imaginaria una transformada discreta del seno. Combina estas dos señales y realiza una transformada inversa. El receptor realiza las funciones inversas para obtener la señal transmitida. Al igual que en el documento D01 el objetivo es obtener una mejora en la relación entre la potencia de pico y la potencia media (PAPR).

Hoja adicional

A la vista de lo mencionado anteriormente se concluye que las reivindicaciones 1 y 2 cumple con el requisito de actividad inventiva (Artículo 8 LP) ya que los documentos mencionados no presentan la estructura de transmisión y recepción reivindicada donde como primera etapa de transformación del transmisor y última etapa transformación del receptor se utiliza un banco filtros de modulación exponencial con característica de reconstrucción perfecta o de proximidad a la reconstrucción perfecta que mejora la separación espectral entre las subportadoras.

Las reivindicaciones dependientes 3-12, al depender de las reivindicaciones 1, 2, implican actividad inventiva (Artículo 8 LP).

La reivindicación 13 es una reivindicación de sistema. Si se aplica el mismo razonamiento que a las reivindicaciones 1 y 2 se concluye que dicha reivindicación implica actividad inventiva (Artículo 8 LP).