



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 356 664**

51 Int. Cl.:

H04J 3/06 (2006.01)

H04L 12/403 (2006.01)

H04L 12/42 (2006.01)

H04L 12/44 (2006.01)

H04L 12/46 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **06725744 .4**

96 Fecha de presentación : **13.04.2006**

97 Número de publicación de la solicitud: **1875641**

97 Fecha de publicación de la solicitud: **09.01.2008**

54

Título: **Dispositivo para la sincronización de dos sistemas de bus así como disposición que comprende dos sistemas de bus.**

30

Prioridad: **22.04.2005 DE 10 2005 018 837**

45

Fecha de publicación de la mención BOPI:
12.04.2011

45

Fecha de la publicación del folleto de la patente:
12.04.2011

73

Titular/es: **ROBERT BOSCH GmbH**
Postfach 30 02 20
70442 Stuttgart, DE

72

Inventor/es: **Hartwich, Florian y**
Taube, Jan

74

Agente: **Carvajal y Urquijo, Isabel**

ES 2 356 664 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo para la sincronización de dos sistemas de bus así como disposición que comprende dos sistemas de bus

Estado de la técnica

5 **[0001]** La invención parte de un dispositivo para la sincronización de dos sistemas de bus así como de una disposición correspondiente que está constituida por dos sistemas de bus, en los que se realiza un control temporal a través de mensajes de referencia de acuerdo con el preámbulo de las reivindicaciones independientes.

10 **[0002]** Un mensaje de referencia de este tipo para la generación de ciclos de base en el marco de una comunicación controlada por tiempo sobre un sistema de bus se utiliza, por ejemplo en FlexRay y también en TTCAN. Tales sistemas de bus son necesarios, puesto que la conexión en red de aparatos de control, sensores y actuadores se ha incrementado drásticamente en los últimos años en la construcción de automóviles moverlos o también en la construcción de máquinas, en particular en el sector de las máquinas herramientas como también en la automatización. En este caso se pueden conseguir efectos de sinergia a través de la distribución de funciones sobre varios aparatos de control. La comunicación entre diferentes estaciones de tales sistemas distribuidos tiene lugar, por lo tanto, cada vez más a través de un sistema de bus o también a través de varios sistemas de bus acoplados. El tráfico de comunicaciones sobre los sistemas de bus, mecanismos de acceso y mecanismos de recepción así como el tratamiento de errores se regulan a través de un protocolo. Un protocolo, por ejemplo establecido en el sector del automóvil, es el Protocolo CAN (controler area network). Este protocolo es un protocolo controlado por acontecimientos, es decir, las actividades del protocolo como la emisión de un mensaje sin iniciadas por acontecimientos, que tienen su origen fuera del sistema de comunicaciones, es decir, del sistema de bus. En este caso, se trata de un sistema de bus controlado por acontecimientos, que puede ser activado especialmente también a través de acontecimientos externos. De esta manera, el Protocolo CAN es muy flexible y, por lo tanto, es posible sin problemas una adición de otros usuarios y mensajes.

25 **[0003]** Una aplicación alternativa a la comunicación espontánea controlada por acontecimientos es la aplicación puramente controlada por tiempo. Todas las actividades de comunicación sobre el bus son estrictamente periódicas. Las actividades de protocolo, como la emisión de un mensaje solamente son activadas a través del progreso de un tiempo válido para todo el sistema de bus. El acceso al medio se basa en la división de intervalos de tiempo, en los que un emisor tiene derecho de emisión exclusivo. El protocolo es comparativamente inflexible; una adición de nodos nuevos solamente es posible cuando previamente han sido liberados ya los intervalos de tiempo correspondientes. Esta circunstancia obliga a determinar las secuencias de las series de mensajes ya antes de la puesta en servicio. Por lo tanto, en este caso, se establece un horario, que debe satisfacer los requerimientos de los mensajes en lo que se refiere a la frecuencia de repetición, redundancia, plazos, etc. El posicionamiento de los mensajes debe sincronizarse en este caso dentro de los periodos de emisión a las aplicaciones, que producen los contenidos de los mensajes, para mantener al mínimo las latencias entre aplicación e instante de la emisión. Cuando esta sincronización no se lleva a cabo, se anula la ventaja de la transmisión controlada por el tiempo, es decir, la inestabilidad de latencia mínima durante la emisión de los mensajes en el bus. De esta manera, se plantean altos requerimientos a los centros de planificación en el caso de una aplicación controlada puramente por el tiempo.

30 **[0004]** El principio de solución mostrado en el proyecto de norma ISO 11898-4 de 2003 (ISO/TC22/SC3) de una Red de Área de Control controlada por el tiempo, la llamada TTCAN (time triggered controller area network) cumple los requerimientos esbozados anteriormente de la comunicación controlada por el tiempo así como los requerimientos de una cierta medida de flexibilidad. El TTCAN cumple esto a través de la estructura de rondas de comunicación, los llamados ciclos básicos (basic cycle) a través de la emisión de un mensaje de referencia a través de cronómetro o maestro de tiempo, el llamado Time Master. Estos ciclos básicos son divididos entonces, por su parte, en las llamadas ventanas exclusivas de tiempo para mensajes periódicos de determinados usuarios de la comunicación y en las llamadas ventanas de arbitraje de tiempo para mensajes espontáneos de varios usuarios de la comunicación.

35 **[0005]** Por lo tanto, por lo demás, no sólo se parte de la sincronización de al menos dos sistemas de bus TTCAN o redes, sino de la misma manera de otros sistemas de bus comparables ya mencionados, como por ejemplo el FlexRay, en el que debe garantizarse también una sincronización de sistemas de bus mixtos, es decir, diferentes.

55 **[0006]** En tales sistemas, se determina la ronda de comunicaciones, como ya se ha mencionado, a través de un ciclo básico, es decir, a través de un cronómetro o un primer usuario, que transmite de forma repetida un mensaje de referencia en al menos un intervalo de tiempo predeterminable a través del sistema de bus, de manera que el mensaje de referencia es activado a través de una información de activación temporal, cuando una información de tiempo alcanza una marca de tiempo asociada a la información de activación. La información de tiempo en el TTCAN es, por ejemplo, el tiempo del ciclo o Cycle Time, que está predeterminado a través del tiempo local, es decir, la hora local del cronómetro o del

maestro de tiempo o Time Master así como a través del mensaje de referencia. Si se alcanza una marca de tiempo determinada a través de esta información de tiempo, es decir, el tiempo del ciclo del TTCAN, entonces se activa un disparador siempre que se alcanza esta marca de tiempo, para iniciar el mensaje de referencia respectivo. De esta manera, el maestro de tiempo en el sistema de bus predetermina el tiempo para el sistema de bus de acuerdo con el ciclo básico. Si debe realizarse un desplazamiento de un ciclo básico de este tipo, el Protocolo TTCAN ofrece, por ejemplo, la posibilidad de desplazar la comunicación a través de la colocación de un bit en tal mensaje de referencia. Tal desplazamiento es necesario especialmente para sincronizar, por ejemplo, el bus TTCAN a la fase, en particular a una base de tiempo externa, por ejemplo cuando en el TTCAN se utiliza la opción de comunicación activada por tiempo sincronizada por acontecimiento (Event-Synchronized-Time-Triggered-Communication-Option).

[0007] Es decir, que las redes o los sistemas de bus controlados por tiempo, como el TTCAN o también el FlexRay mencionados anteriormente, ofrecen la mayoría de las veces la posibilidad de sincronizar la comunicación a la fase de una base de tiempo externa, como por ejemplo también de otra red o sistema de bus controlados por tiempo. El procedimiento más habitual hasta ahora, pero en el que tampoco se realiza una sincronización mixta, es decir, de varios sistemas de bus diferentes, es un procedimiento, que requiere varias acciones del controlador Host. En primer lugar, el Host debe comunicar a través de la colocación de bits/campos de bits correspondientes en un mensaje de referencia o a través de la emisión de un mensaje definido a todos los nodos o bien usuarios que al término del ciclo de la comunicación se introduce un intervalo de tiempo, un llamado Time-Gap. A continuación la CPU del Host debe esperar hasta que ha comenzado el Time-Gap. El mensaje de referencia siguiente se inicia entonces de forma sincronizada a través de la activación del disparador de tiempo.

[0008] De esta manera, también el documento WO 2005/013523 A1 muestra una sincronización del bus para la que se calcula, en el puente utilizado, a través de mediciones una información de frecuencia y de fases, que representan las informaciones de tiempo de las redes. En virtud de las tolerancias del reloj y de diferentes condiciones iniciales, estas fases de tiempo se pueden separar. Si el desplazamiento entre las dos redes es demasiado grande, es necesaria una adaptación de un tiempo de la red. Esta adaptación se realiza con las informaciones de fases y de frecuencia calculadas. A tal fin, éstas son emitidas a los otros nodos en la red a través de la línea de bus para que pueda adaptar su tiempo interno (adaptación en función de la información de las fases y de la frecuencia). Otros principios se describen en los documentos EP 1047213 A2 y EP 0942556 A2.

[0009] Sin embargo, en este procedimiento conocido es un inconveniente que siempre se realiza una intervención del controlador Host o del procesador, de manera que durante la sincronización de varias redes o bien sistemas de bus, se carga en gran medida al menos un procesador de usuario y se produce una cierta dependencia de tiempos de latencia del software.

[0010] Por lo tanto, el cometido de la invención es describir un dispositivo general, para sincronizar varios controladores de protocolo autónomos como módulos de comunicación y, por lo tanto, los sistemas de bus asociados a éstos sobre una base de tiempo común, sin accesos necesarios de un procesador de usuario. Es decir, que la sincronización de los sistemas de bus debe realizarse sin control directo a través del procesador utilizado y de manera independiente de tiempos de latencia del software.

Ventajas de la invención

[0011] La invención parte de un dispositivo de acuerdo con la reivindicación 1 para la sincronización de al menos dos sistemas de bus, estando previstos en el dispositivo un primer módulo de comunicaciones para un primer sistema de bus y un segundo módulo de comunicaciones para un segundo sistema de bus y estando presente una primera información de activación, a través de la cual se activa una señal de disparo en el primer módulo de comunicación del primer sistema de bus, estando el primero y el segundo módulos de comunicaciones de manera ventajosa en comunicación, de modo que la primera información de activación es transmitida al segundo módulo de comunicaciones y a partir de la primera información de activación se calcula un valor de información de tiempo y este valor de información de tiempo se compara con una segunda marca de tiempo del segundo sistema de bus, de manera que se calcula una diferencia de tiempo y se activa el siguiente mensaje de referencia en el segundo sistema de bus en función de la segunda marca de tiempo y de la diferencia de tiempo.

[0012] De esta manera es posible un dispositivo general para sincronizar varios controladores de protocolo autónomos o también llamados aquí módulos de comunicación sobre una base de tiempo común de un primer sistema de bus, sin que sean necesarias intervenciones de un procesador, de un Host o usuario. Es decir, que la sincronización de acuerdo con la invención se realiza sin control directo a través del procesador utilizado del usuario o del Host y, por lo tanto, también independientemente de tiempos de latencia del software.

[0013] Es decir, que de manera conveniente en aparatos de control o disposiciones de aparatos de control conectados en red de la técnica de automatización y de la técnica de vehículos o también en otros campos, que conectan entre sí varios sistemas de bus controlados por tiempo independientes unos de los otros, se utilizan al menos dos sistemas de bus o redes con una base de tiempo común, es decir, en

particular un tiempo global común, para evitar inconsistencias de los datos o la transmisión de datos anticuados. De esta manera, se pueden generar también al mismo tiempo interrupciones, es decir, requerimientos de interrupción o también se pueden realizar al mismo tiempo tareas de varios usuarios de sistemas de bus o redes separados e independientes. El dispositivo de acuerdo con la invención permite a tal fin un ajuste mucho más exacto de la base de tiempo a través de una corrección o bien sincronización automática.

[0014] De manera más conveniente, en este caso, el primer módulo de comunicaciones corresponde a un maestro de tiempo del primer sistema de bus y está configurado de tal forma que transmite la señal de activación, activada de forma repetida en un intervalo de tiempo predeterminable, a través de la primera información de activación, cuando una primera información de tiempo alcanza una primera marca de tiempo asociada a la primera información de activación.

[0015] A tal fin, ahora está prevista de manera ventajosa una primera zona de memoria, en particular un registro en el segundo módulo de comunicación, en el que se deposita el segundo valor de información de tiempo, que resulta en función de la información de activación. De la misma manera, está prevista una segunda zona de memoria, en la que se deposita la segunda marca de tiempo del segundo sistema de bus. Por lo demás, de manera más conveniente está prevista una tercera zona de memoria especialmente también como registro, en la que se deposita la diferencia de tiempo, que resulta a partir del valor de la información de tiempo y la marca de tiempo.

[0016] En este caso, son concebibles una pluralidad de configuraciones con respecto a la asociación de la funcionalidad del maestro de tiempo o bien la funcionalidad del subordinado con respecto a los módulos de comunicación. En una forma de realización, por ejemplo, es conveniente que el segundo módulo de comunicaciones corresponda a un maestro de tiempo o Time Master del segundo sistema de bus y que esté configurado de tal forma que éste active el siguiente mensaje de referencia en el segundo sistema de bus, cuando una segunda información de tiempo alcanza la suma de la segunda marca de tiempo y la diferencia de tiempo. De esta manera aquí en este contexto debe entenderse que en función de si la diferencia de tiempo es positiva o negativa, se lleva a cabo precisamente una prolongación o acortamiento, por lo que el concepto de suma incluye también la formación de la diferencia en el caso de diferencia de tiempo negativa. Esto se aplica, por lo demás, también para otras formas de realización en la solicitud. El módulo de comunicación del primer sistema de bus puede corresponder, en cambio, a un maestro de tiempo, a un maestro de tiempo potencial o a un subordinado de tiempo.

[0017] En una segunda forma de realización, está previsto que el segundo módulo de comunicaciones corresponda a un subordinado en el segundo sistema de bus, es decir, que no representa un maestro de tiempo y está configurado de tal forma que se transmite una segunda información de activación a un tercer módulo de comunicaciones, que es ahora maestro de tiempo del segundo sistema de bus. De manera más conveniente, el segundo módulo de comunicaciones en la segunda red emite un mensaje predefinido, que contiene la información de tiempo correspondiente, la diferencia de tiempo, a este tercer módulo de comunicaciones, que es maestro de tiempo del segundo sistema de bus.

[0018] En el dispositivo de acuerdo con la invención está previsto que el primero y el segundo módulos de comunicaciones estén conectados a través de una vía de comunicación directa, de tal manera que la primera información de activación ya mencionada es inscrita directamente en un registro del segundo módulo de comunicaciones. Esta comunicación directa está realizada de manera ventajosa como comunicación de punto-a-punto y en particular de manera conveniente como línea binaria en serie. Esta línea de activación, es decir, la comunicación entre el primero y el segundo módulos de comunicaciones, puede estar realizada, por una parte, como anillo en cascada, es decir, como conexión anular o también especialmente en el caso de varios módulos de comunicación en forma de estrella como una pluralidad de conexiones de punto-a-punto.

[0019] De la misma manera es ventajosa una disposición formada a partir de al menos dos sistemas de bus de acuerdo con la reivindicación 12 con un dispositivo para la sincronización de al menos dos sistemas de bus con un primer módulo de comunicaciones para un primer sistema de bus y con un segundo módulo de comunicaciones para un segundo sistema de bus, en el que en el primer módulo de comunicaciones está presente una primera información de activación, a través de la cual se activa en el primer sistema de bus una señal de disparo, en el que el dispositivo está configurado de tal forma que el primero y el segundo módulos de comunicaciones están contenidos en una puerta de acceso (Gateway) como conexión de los sistemas de bus a sincronizar y están conectados a través de una primera conexión y, además, están conectados a través de una disposición adicional de línea de activación y de tal manera que la primera información de activación es transmitida en forma de una interrupción al segundo módulo de comunicaciones a través de la disposición de línea de activación, y el segundo módulo de comunicaciones está configurado de tal forma que a partir de la primera información de activación se calcula un valor de la información de tiempo y este valor de la información de tiempo es comparado con una segunda marca de tiempo del segundo sistema de bus, de manera que se calcula una diferencia de tiempo y se activa el siguiente mensaje de referencia en el segundo sistema de bus en función de la

segunda marca de tiempo y de la diferencia de tiempo.

[0020] Otras ventajas y configuraciones ventajosas se deducen a partir de la descripción así como de las características de las reivindicaciones.

Dibujo

- 5 **[0021]** A continuación se explica en detalle la invención con la ayuda de las figuras representadas en el dibujo. En este caso:

La figura 1 muestra una disposición formada por dos sistemas de bus y por un dispositivo como puerto de acceso entre los sistemas de bus.

- 10 La figura 2 muestra una representación de acuerdo con la invención del dispositivo de puerto de acceso entre los sistemas de bus.

La figura 3 muestra una representación en bloques para la sincronización de acuerdo con la invención de dos sistemas de bus.

La figura 4 muestra finalmente un diagrama de flujo de señales con los mensajes de referencia y su desplazamiento para la sincronización de los sistemas de bus.

- 15 **[0022]** A continuación se explica en detalle la invención con la ayuda de los ejemplos de realización.

Ejemplos de realización

- 20 **[0023]** La figura 1 muestra una disposición formada por dos sistemas de bus 320 y 321 y por un dispositivo como puerto de acceso entre los sistemas de bus. El sistema de bus 320 presenta en este caso los usuarios o nodos 102 y 103, que están conectados a través de conexiones bidireccionales 106 y 107, respectivamente, en el sistema de bus. De la misma manera, se representa un segundo sistema de bus 321, que presenta los usuarios 104 y 105 y que está conectado a través de las interfaces bidireccionales 108 y 109 con estos usuarios.

- 25 **[0024]** Con 100 se representa un usuario de puerto de acceso, a través del cual los sistemas de bus 320 y 321 están conectados entre sí. Esto se lleva a cabo a través de la interfaz bidireccional 110 con el sistema de bus 320 y a través de la interfaz bidireccional 111 con el sistema de bus 321. Con 301 y 302 se representan módulos de comunicaciones, de manera que el primer módulo de comunicaciones 301 está acoplado con el sistema de bus 320, es decir, que se emplea para este sistema de bus y el segundo módulo de comunicaciones 302 está acoplado con el sistema de bus 321, de manera que es competente para este sistema de bus. A través de una conexión esquemática 101, que puede presentar tanto comunicaciones en serie y/o comunicaciones paralelas, los dos módulos de comunicaciones 301 y 302 están conectados directamente entre sí en el usuario del puerto de acceso 100.

- 35 **[0025]** Como ya se ha representado en la introducción de la descripción, existe una pluralidad de tecnologías de transmisión diferentes y, por lo tanto, tipos de sistemas de bus. Así, por ejemplo, varios sistemas de bus del mismo o de diferente tipo se conectan entre sí. A tal fin, sirve una unidad de interfaces de bus de este tipo, es decir, un llamado puerto de acceso. Un puerto de acceso de este tipo es, por lo tanto, una unidad de interfaz entre diferentes sistemas de bus, que pueden ser del mismo o de diferente tipo, de manera que tal puerto de acceso transmite informaciones como, por ejemplo, mensajes o también informaciones de activación de acuerdo con la invención desde un sistema de bus sobre uno u otros varios sistemas de bus. Si se realizase ahora el intercambio de las informaciones a través de la interfaz del procesador, es decir el procesador del usuario respectivo, éste se cargaría fuertemente a través de este intercambio de datos adicionalmente a las informaciones a transmitir al propio usuario, con lo que junto con la estructura de transmisión que resulta de ello se alcanzaría una velocidad de transmisión de datos relativamente baja en determinadas circunstancias. Para evitar esta carga del procesador, se parte ahora del dispositivo representado de acuerdo con la invención así como del dispositivo contenido en la disposición, para conseguir las ventajas mencionadas anteriormente.

- 40 **[0026]** En este caso, ahora son concebibles varias configuraciones del sistema, por ejemplo una configuración 1, donde para la sincronización automática se utiliza un maestro de tiempo o Timemaster, que controla el tiempo global de su sistema de bus, precisamente a través de la emisión de los mensajes de referencia correspondientes, por ejemplo aquí el módulo de comunicaciones 302, mientras que el primer controlador de comunicaciones, es decir, que aquí, por ejemplo, el módulo de comunicación 301 del usuario del puerto de acceso 100 puede estar configurado como maestro de tiempo o también como subordinado y asume la función del maestro del puerto de acceso o bien de la red maestra. El segundo módulo de comunicaciones 302 y, por lo tanto, el segundo sistema de bus 321 se sincronizan al primer sistema de bus 320 y adopta su tiempo global.

- 55 **[0027]** En una segunda configuración, el usuario del sistema de bus, al que debe sincronizarse al menos otro sistema de bus, es decir, aquí el módulo de comunicación 301 se puede emplear como maestro de

- tiempo o como subordinado. El segundo módulo de comunicación 302 se configura en esta estructura de acuerdo con la segunda configuración de la misma manera como subordinado. Para ajustar el tiempo global para el sistema de bus, es decir, aquí el sistema de bus 321, debe transmitirse una desviación calculada del tiempo a través de la emisión de un mensaje correspondiente al maestro de tiempo del segundo sistema de bus, es decir, un tercer usuario de la comunicación o módulo de la comunicación 321. Por lo tanto, es decir, que la información entonces, en el caso de configuración del módulo como subordinado, solamente llega al maestro de tiempo propiamente dicho del sistema de bus 321 y éste entonces inicia el ciclo de comunicación siguiente, es decir, especialmente el ciclo de base, con una marca de tiempo actualizada con la emisión del mensaje de referencia para el bus 321.
- 5
- 10 **[0028]** Es decir, que, por lo tanto, los módulos de comunicaciones 301 y 302 pueden estar configurados, por una parte, respectivamente, como maestro de tiempo del sistema de bus 320 o 321 correspondiente, pero también pueden tener, como se ha descrito en las configuraciones, solamente funciones subordinadas y las informaciones son recibidas desde el maestro de tiempo propiamente dicho del sistema de bus respectivo o bien son transmitidas a éste.
- 15 **[0029]** En la figura 2 se representa en detalle ahora un módulo de puerto de acceso de este tipo o un dispositivo de puerto de acceso de este tipo, en particular también, por ejemplo ampliado con sistemas de bus no controlados por tiempo y los módulos de comunicación correspondientes así como otro módulo opcional para el control de comunicaciones entre los módulos de comunicación, que se representan a modo de ejemplo en la figura 1 como conexión esquemática,
- 20 **[0030]** En este caso, se representan a modo de ejemplo sistemas de bus controlados por tiempo con módulos de comunicación 301 y 302. Con 305 se representa, por ejemplo, un módulo de comunicaciones para un sistema no controlado por tiempo, como por ejemplo para un bus CAN normal. En este caso, los módulos de comunicaciones para los sistemas de bus controlados por tiempo están separados por medio de una línea de puntos y trazos de los módulos de comunicaciones para los sistemas de bus no controlados por tiempo. En este puerto de acceso ejemplar según la figura 2 están contenidos, por lo tanto, módulos de comunicaciones para sistemas de bus controlados por tiempo lo mismo que módulos de comunicaciones para sistemas de bus no controlados por tiempo, lo que debe entenderse en realidad solamente como ejemplo, de manera que de acuerdo con la invención también es concebible una disposición de puerto de acceso de acuerdo con la figura 1, que solamente contiene módulos de comunicaciones para sistemas de bus controlados por tiempo, puesto que solamente se conectan sistemas de bus controlados por tiempo (representados por encima de la línea de puntos y trazos en la figura 2). Cada uno de los módulos de comunicaciones en la figura 2 posee una salida de emisión (TX31, TX32 a TX3n, siendo n un número natural) así como una entrada de recepción (RX31, RX32 y RXn, siendo n aquí igualmente un número natural) para la comunicación con un sistema de bus 320, 321 y 325 correspondiente. Además, con 500 se representa una unidad de integración de datos, una llamada Data-Integration-Unit DIU.
- 25
- 30
- 35
- [0031]** Todos los módulos de comunicaciones así como la unidad de integración de datos 500 están conectados a través de la vía de transmisión V, que conecta estos módulos de comunicaciones y la DIU en forma de anillo. De esta manera, se crea una conexión V en cascada, a través de la cual se posibilita una transmisión rápida y directa o bien una comunicación de los módulos de comunicaciones en el puerto de acceso. A tal fin, estos módulos de comunicaciones se conectan a través de una salida en cascada hacia una entrada en cascada a través de la vía de transmisión V. De esta manera, el módulo de comunicaciones 301 está conectado a través de su salida en cascada (CO1, Cascade Output 1) con el módulo de comunicaciones 302 a través de su entrada (C12 Cascade Input 2). De la misma manera, el módulo 302 está conectado con el módulo 305 a través de CO2 a través de CIn y el módulo 305 está conectado con la unidad 500 a través de CON hacia CIS. Pero para esta vía de transmisión V, es igualmente concebible un circuito de estrella o similar. Es decir, que normalmente la transferencia de datos, es decir, la transmisión de datos y/o mensajes o informaciones entre los módulos de comunicaciones en el puerto de acceso requiere una pluralidad de operaciones de lectura y de escritura, que deben desarrollarse normalmente a través del procesador Host. A tal fin sirve normalmente el Bus CPU 403, la Host-CPU, no representada aquí, conectada con los módulos de comunicaciones 301, 302 y 305. Pero esto cargaría fuertemente la Host-CPU, es decir, el usuario y, por lo tanto, ralentizaría la transmisión. Para mejorarlo, aquí está previsto ahora esta vía de transmisión en cascada V, de manera que es posible una vía de transmisión rápida entre los módulos de comunicaciones sin carga del Host. Es decir, que solamente para la transmisión de datos está prevista una segunda trayectoria de datos, aquí precisamente C, que conecta los módulos de comunicaciones en el puerto de acceso. De esta manera, datos y/o mensajes predeterminados de la primera trayectoria de datos, es decir, del bus CPU 403 pueden ser transmitidos directamente a través de la segunda trayectoria adicional de datos, es decir, V, sin cargar la Host-CPU de acuerdo con la vía de datos normal. El control de esta segunda trayectoria de datos, es decir, por una parte, la transmisión o bien la conducción de los datos y/o mensajes a través de la segunda trayectoria de datos V así como en particular la selección o previsión de los datos y/o mensajes predeterminados se realizan a través de esta vía de transmisión V por medio de un mecanismo de control 309, que está configurado especialmente como Máquina de Estado Finito, es decir, una máquina de estado o una máquina automática de estado (Automát. Finito, Finite-State-Machine FSM).
- 40
- 45
- 50
- 55
- 60

Este mecanismo de control 309, en particular como máquina de estado o máquina automática de estado, puede estar alojado, por una parte, en un módulo de comunicaciones propiamente dicho o puede estar asociado a éste y se puede localizar fuera del mismo. En particular, este mecanismo de control puede estar contenido en una forma de realización en el usuario, es decir, en el Host y no en el módulo de comunicaciones. A través de esta segunda trayectoria adicional de datos, la vía de transmisión V, se pueden interconectar de manera ventajosa varios módulos de comunicaciones a una puerta de acceso, en particular en cascada. La máquina de estado finito de puerto de acceso 309 (Gateway Finite-State-Machine) controla entonces a través de las salidas 310, 311 y 312 la transmisión sobre la segunda vía de transmisión V, en la que se pueden establecer de esta manera, por una parte, especialmente en el plano binario los datos o bien los mensajes, que deben transmitirse entre los módulos de comunicaciones y, por otra parte, se determina qué módulo de comunicaciones transmite qué a que otro módulo. Es decir, por lo tanto, a partir de memorias intermedias de transmisión 306, 307 y 308 se pueden seleccionar datos así como se pueden inscribir datos en ellas a través de las llamadas señales de selección de escritura WRS, write select o señales de selección de lectura, read select, RDS. De esta manera, ahora es posible que los módulos de comunicaciones conectados transmitan a través de la segunda vía de datos V datos y/o mensajes muy rápidamente entre todos los módulos de comunicaciones. En particular, también se puede transmitir un mensaje al mismo tiempo desde un módulo de comunicaciones hacia otros varios módulos de comunicaciones. Además, es posible agrupar de nuevo mensajes a partir de los mensajes ya existentes y transmitirlos de forma selectiva. El control de esta función de puerto de acceso, es decir, qué mensaje debe transmitirse desde qué bus hacia qué otro bus, a través de la vía de datos directa V, se realiza a través del mecanismo de control de la puerta de acceso 309 mencionado, es decir, la máquina de estado finito de puerto de acceso (Gateway Finite-State-Machine), que o bien está constituida como máquina de estado propia en hardware o también se ejecuta en software especialmente en el Host y se accede a través de los llamados registros de solicitud de comunicaciones (Communication Request Register) o registros de máscaras de comunicaciones (Communication Mask Register, contenidos de esta manera igualmente en los bloques 306 a 308. De esta manera, es posible de forma ventajosa la transmisión rápida de datos o de mensajes y una alta flexibilidad, en particular una posibilidad de configuración libre del número de las conexiones de bus así como una alta flexibilidad con respecto a la agrupación y a la estructura del puerto de acceso.

[0032] Además, de manera opcional se representa un módulo como unidad de integración de datos, Data-Integration Unit DIU 500. Este módulo está incorporado a través de la entrada CIS (Cascade Input del módulo de interfaz) y a través de una salida COS (Cascade Output de este módulo de interfaz) en la trayectoria de datos V. A tal fin, el módulo de interfaz 500, es decir, la DIU está conectada a través de CIS con CON y a través de COS con C11 o con C(n+1). De esta manera, se pueden interconectar números discretos de módulos de comunicaciones así como un número discreto de tales unidades de integración de datos DIU500 para formar un puerto de acceso. A tal fin se conectan entonces, como se ha representado, en particular en forma de anillo, en cada caso desde Cascade Output hacia Cascade Input. El CPU-Bus 313 está ampliado entonces con otra conexión 313a hacia el bus general 403, para conectar un segundo mecanismo de control, el mecanismo de control 401 para la unidad de integración de datos 400. Este mecanismo de control 401 se puede representar como el mecanismo de control 309 como máquina de estado o máquina automática de estado (Automat Finite, Finite-State-Machine FSM). Este mecanismo de control 401, en particular como máquina de estado o como máquina automática de estado, puede estar alojado, por una parte, en la unidad de integración de datos 500 propiamente dicha o puede estar asociado a ella y se puede localizar fuera de ella. En particular, puede estar contenida en una forma de realización en el usuario del Host.

[0033] En otra forma de realización, está alojada directamente en un módulo de comunicaciones, por ejemplo 301 ó 305. También es ventajosa, en efecto, la separación representada entre el mecanismo de control 309 y el mecanismo de control 401, pero no es obligatoria. Así, por ejemplo, los mecanismos de control 309 y 401 pueden estar reunidos en un mecanismo de control, para el que se aplican de la misma manera entonces las consideraciones mencionadas anteriormente con respecto a su posición / localización. A través de esta unidad de integración de datos 500 se pueden acoplar, por lo tanto, otros datos, en particular datos externos relacionados con el puerto de acceso a la vía de transmisión V y, por lo tanto, para la transmisión a los módulos de comunicación.

[0034] Las ventajas y datos de aplicación mencionados con respecto a la vía de transmisión V se refieren ahora a todos los módulos de comunicación agrupados en el puerto de acceso así como a la unidad de integración de datos. Pero a partir de las consideraciones mencionadas al principio, ahora es necesario sincronizar de forma automática especialmente los buses controlados por tiempo, es decir, sus módulos de comunicaciones, para evitar problemas relacionados con consistencias de datos anticuados, interrupciones simultáneas, procesamiento simultáneo de tareas, etc. Al mismo tiempo, de la misma manera que en el anillo en cascada, es decir, la vía de transmisión V, debe evitarse una carga del procesador del Host en el marco de la sincronización. A tal fin, se representa la estructura de la conexión de activación 600. A tal fin, las salidas de activación (Time Mark Interrupt Out) TMIO1 o bien TMIO2 del módulo de comunicaciones correspondiente se conectan con entradas del otro módulo de comunicaciones respectivo, aquí relacionado con TTCAN, como entradas Stop-Watch (Stop Watch Trigger In) SWTI1 o bien SWTI2 a través de las conexiones 601 y 602, respectivamente. Esta

comunicación puede estar configurada como anillo de la misma manera que en la estructura de estrella. En particular, las conexiones 601 y 602 están realizadas como conexión Punto-a-Punto, de manera ventajosa como línea binaria, en particular líneas binarias individuales.

5 **[0035]** Es decir, que la sincronización de los sistemas de bus controlados por tiempo, aquí 320 y 321 se realiza por medio de los módulos de comunicaciones, aquí 301 y 302, contenidos en el puerto de acceso y asociados a estos sistemas de bus, estando prevista una disposición de sincronización adicional o disposición de línea de activación 600. Esta disposición de sincronización 600 posibilita entonces la sincronización de los sistemas de bus controlados por tiempo descrita a continuación con relación a la figura 3.

10 **[0036]** En la figura 3 se representan a tal fin de nuevo los módulos de comunicaciones 301 y 302, que están acoplados directamente a través de una conexión 601. Con 320 y 321 se representan de nuevo lo al menos dos sistemas de bus controlados por tiempo, y a través de TX31 y TX32 y RX31 y RX32, respectivamente, se realiza de nuevo el acoplamiento bidireccional de los módulos de comunicaciones en los sistemas de bus controlados por tiempo. En un primer módulo de comunicaciones está presente ahora una primera información de activación TMI1 en el bloque 202, a través de la cual se activa una señal de activación en el primer sistema de bus 320. Esto se realiza a través del propio módulo de comunicaciones, siendo insignificante si el maestro de tiempo está en este sistema de bus o, en cambio, en otro usuario, que tiene inherente la función de maestro de tiempo. La primera información de activación se realiza, por ejemplo, porque una marca de tiempo (Time Mark) TM1 está presente en una zona de la memoria 200, en particular en un registro. Una primera información de tiempo CT1 (Cycle Time) como tiempo del ciclo del primer sistema de bus accede a las marcas de tiempo TM1, con lo que durante el acceso se genera la Time Mark Interrupt TMI1, es decir, la primera información de activación. El tiempo del ciclo en el primer sistema de bus existe en función de si en el primer módulo de comunicaciones 301 se trata de un maestro de tiempo o de un subordinado. Si se trata de un maestro de tiempo, entonces el tiempo propio del módulo de comunicaciones se da ya de acuerdo con el tiempo global del sistema de bus 320 y, por lo tanto, directamente como tiempo de ciclo. Si en el módulo de comunicaciones 301 se trata de un subordinado, entonces debe corregirse el tiempo propio sobre el tiempo global del sistema de bus, para obtener el tiempo del ciclo corregido.

30 **[0037]** Si está presente la primera información de activación TMI1, se transmite esta información a través de la conexión 601 a través de la salida TMIO1 a la entrada SWTI2 del módulo de comunicaciones 302 y se puede inscribir, por ejemplo, allí en un registro. El dispositivo se basa, por lo tanto, en que se predetermina un valor de registro, es decir, la marca de tiempo del primer sistema de bus, Time Marked Bus 1 TM1 en el controlador de protocolos, es decir, el módulo de comunicaciones de la red maestra o del sistema de bus maestro y se compara con la base de tiempo, es decir, el Cycle Time del Bus 1 CT1 del módulo de comunicaciones. Si ambos valores son idénticos, se activa, por lo tanto, la interrupción de la Time Mark Interrupt 1 TMI1. Como se ha mencionado, ahora se transmite la interrupción hacia el otro controlador del protocolo, es decir, el módulo de comunicaciones 302 de un sistema de bus a sincronizar a la entrada SWTI2. Además, se activa ahora una medición del instante actual. A tal fin, está disponible en el sistema de bus 321, es decir, el segundo sistema de bus, de la misma manera un tiempo global, a partir del cual se puede derivar el tiempo del ciclo. Esta base de tiempo, Cycle Time Bus 2 es detectada en función de la primera información de activación TMI1, lo que conduce al valor de medición CT2Mess correspondiente, es decir, al valor de la información de tiempo, que es registrada o bien transmitida igualmente a un registro, especialmente aquí una zona de la memoria 204. Este valor de información de tiempo CT2Mess se compara ahora con una marca de tiempo del segundo sistema de bus, en particular como otro valor de registro TM2 predeterminado, de manera que este Time Mark del bus 2, es decir, TM2 corresponde al instante esperado de la interrupción. Esta comparación se realiza a través de medios de comparación 206, en particular a través de la formación de la diferencia. De ello resulta entonces una diferencia de tiempo o una diferencia de tiempo TD (Time Difference) entre CT2Mess y TM2 de la zona de la memoria 205 especialmente el registro 205. Esta diferencia de tiempo TD calculada se inscribe, por ejemplo, en una zona de la memoria 207, en particular un registro y se conecta a través de medios de enlace 208 con la marca de tiempo TM2. Esto se puede realizar, por ejemplo, a través de sumas o bien a través de la formación de la diferencia, especialmente de acuerdo con el signo de la diferencia de tiempo TD. Pero también es concebible un enlace a través de multiplicación o bien división, siendo impulsado un factor de tiempo o un cociente de tiempo, para obtener una marca de tiempo adaptada para la sincronización CT2M_{Sync} de acuerdo con el bloque 209. Si ahora la información de tiempo CT2 alcanza esta marca de tiempo CT2M_{Sync}, que resulta a partir de la diferencia de tiempo TD y de la marca de tiempo TM2 original, se activa de acuerdo con el bloque 210 (SOC – Start of Cycle – activación de un nuevo ciclo de comunicaciones) entonces el siguiente mensaje de referencia en el sistema de bus 321 ahora sincronizado al sistema de bus 320. Como punto de sincronización se puede utilizar cualquier instante de un ciclo de base o ciclo matriz.

[0038] Es decir, que no se realiza ninguna sincronización de las redes o bien de los sistemas de bus a través de un desplazamiento del Time Trigger si inserción de un Time Gap. A tal fin, se inscribe un valor diferencial TD positivo o negativo, que corresponde a una desviación medida o calculada con respecto Time Trigger deseado, en un registro del módulo de comunicaciones del sistema de bus a sincronizar y se

activa el desplazamiento correspondiente, es decir, que se activa precisamente un valor SOC nuevo SOC2 en función de una Time Mark $TM2_{Sync}$ adaptada. El módulo de comunicaciones comienza ahora un mensaje de referencia siguiente, cuando el tiempo del ciclo o Cycle Time, es decir, el tiempo actual del ciclo de comunicaciones alcanza el enlace, es decir, especialmente la suma de la marca de tiempo o Time Mark y de la diferencia de tiempo, es decir, del valor diferencial. Ahora o bien se pueden enviar todos los mensajes de referencia siguientes hacia la marca de tiempo $TM2_{Sync}$ adaptada correspondiente, o este proceso se realiza solamente una vez y los mensajes de referencia siguientes son enviados de nuevo con la marca de tiempo $TM2$ habitual. Si el desplazamiento temporal entre ambas redes es demasiado grande para sincronizarlas entre sí en un ciclo de comunicaciones y no es posible la inserción de un Time-Gap en virtud de que no tiene lugar la comunicación en este caso, se puede predeterminar de la misma manera un valor máximo, en particular configurado sobre un registro, que actúa como limitación de la diferencia de tiempo en ambas direcciones, prolongación y acortamiento del ciclo de comunicaciones. La sincronización de las dos redes se lleva a cabo entonces de forma escalonada.

[0039] Es decir, que por lo tanto, la diferencia de tiempo TD calculada es enlazada de forma automática en el siguiente ciclo de comunicación con la marca de tiempo correspondiente, en particular con preferencia es añadida (también sustraída de acuerdo con el signo y las circunstancias) y se conecta el desplazamiento. El módulo de comunicaciones activa el siguiente mensaje de referencia cuando el tiempo del ciclo, es decir, aquí CT2 corresponde especialmente a la suma de la marca de tiempo $TM2$ y la diferencia de tiempo, la diferencia de tiempo TD, es decir, la marca de sincronización $TM2_{Sync}$. Si ahora el módulo de comunicaciones del sistema de bus subordinado no es el maestro de tiempo o Time Master, se transmite la diferencia de tiempo al maestro de tiempo o se transmite también la marca de tiempo de sincronización $TM2_{Sync}$ nueva al Time Master, que corrige o bien se ajusta entonces la desviación al comienzo del siguiente ciclo de comunicaciones.

[0040] Con la ayuda de la figura 4, que consta de las figuras 4a, 4b y 4c, se representa de nuevo ahora un ciclo de sincronización ejemplar. La figura 4a muestra a tal fin una secuencia de 4 ciclos de base, BZ1 a BZ4, iniciada a través de los mensajes de referencia RN1 a RN4 correspondientes, siendo transmitidos éstos de forma repetida precisamente a un intervalo de tiempo constante. De esta manera, todos los ciclos de base BZ1, BZ2, BZ4 y en particular BZ3 reciben la misma longitud. En la figura 4b se lleva a cabo ahora una sincronización con el punto de sincronización SYNC1 del primer sistema de bus de la figura 4a, con lo que se acorta ahora el ciclo de base BZ3. Los ciclos de base BZ1 y BZ2 tienen la longitud original activada a través de los mensajes de referencia RN1 y RN2. RN3 ahora, es decir, el mensaje de referencia del ciclo de base 3, los activa de manera totalmente normal, como está predeterminado. Pero el siguiente mensaje de referencia RNS es determinado a través de la marca de tiempo correspondiente, o bien el valor de las marcas de tiempo de TD y TMS, es decir, $TM2_{Sync}$, que se determina en el ciclo de base 2 a través de la activación del TMI de la red de la figura 4a en la marca de sincronización SYNC/MESS1 de la red de la figura 4b y se calcula en el módulo de comunicaciones de la segunda red (igualmente 4b) a partir de la marca de sincronización medida y esperada y se activa la información de Start-of-Cycle SOC2 que se basa en ella, de tal manera que el ciclo de base 4 comienza claramente más pronto. De esta manera se acorta el ciclo de base 3 en BZ3S. En éste se conecta entonces el ciclo de base 4 y un ciclo de base normal 5, activado a través de un mensaje de referencia RN5.

[0041] En la figura 4c se representan de nuevo los dos primeros ciclos de base BZ1 y BZ2, activados a través de los mensajes de referencia RN1 y RN2. También RN3 se inicia en un intervalo de tiempo predeterminado, aquí equidistante de RN1 y RN2. No obstante, el mensaje de referencia RNL siguiente se pone en marcha más tarde precisamente a través de la marca de tiempo correspondiente o bien el valor de las marcas de tiempo a partir de TD y $TM2$, es decir, $TM2_{Sync}$, a través de la activación posterior de la información de Start-of-Cycle SOC2, como se representa en la figura 4a. Es decir, que el ciclo de base 4, BZ4, solamente es activado más tarde a través de RNL. De esta manera, se prolonga el ciclo de base 3 en BZ3L, o bien el nuevo ciclo de base BZ4 es iniciado más tarde, como se representa en la figura 4c.

[0042] De esta manera, es posible una sincronización automática sencilla de dos sistemas de bus controlados por tiempo, en particular a través de un puerto de acceso.

[0043] Si deben sincronizarse más de dos sistemas de bus o redes entre sí, de nuevo un sistema de bus representa el sistema de bus maestro, sobre el que se sincronizan todos los demás sistemas de bus o redes. Para la sincronización se transmite entonces la primera señal, es decir, la primera información de activación TMI1 de la red maestra a las entradas SWT1 de todos los otros sistemas de bus a sincronizar.

[0044] Por lo tanto, la sincronización es posible en ambas direcciones y se puede realizar en el caso de utilización de un Time Master en el sistema de bus subordinado sin el acceso de un controlador de Host e independientemente de tiempos de latencia. En varios sistemas de bus independientes se puede activar al mismo tiempo una interrupción o una tarea / Task, sin enviar un mensaje especial. La sincronización de las redes se realiza de manera independiente de las velocidades de datos utilizadas y de los ciclos de comunicación, con la condición de que la relación de los ciclos de la comunicación represente múltiplos íntegros entre sí.

REIVINDICACIONES

1.- Dispositivo para la sincronización de al menos dos sistemas de bus con un primer módulo de comunicaciones para un primer sistema de bus y con un segundo módulo de comunicaciones para un segundo sistema de bus, en el que en el primer módulo de comunicaciones está presente una primera información de activación (TMI1), a través de la cual se activa en el primer sistema de bus una señal de disparo (TS), en el que el dispositivo está configurado de tal forma que el primero y el segundo módulos de comunicaciones están contenidos en una puerta de acceso (Gateway) (100) como conexión de los sistemas de bus a sincronizar y están conectados a través de una primera conexión (V) y, además, están conectados a través de una disposición adicional de línea de activación (600) y de tal manera que la primera información de activación (TMI1) es transmitida en forma de una interrupción al segundo módulo de comunicaciones a través de la disposición de línea de activación (600), y el segundo módulo de comunicaciones está configurado de tal forma que a partir de la primera información de activación (TMI1) se calcula un valor de la información de tiempo (CT2Mess) y este valor de la información de tiempo (CT2Mess) es comparado con una segunda marca de tiempo (TM2) del segundo sistema de bus, de manera que se calcula una diferencia de tiempo (TD) y se activa el siguiente mensaje de referencia (RN) en el segundo sistema de bus en función de la segunda marca de tiempo (TM2) y de la diferencia de tiempo (TD).

2.- Dispositivo de acuerdo con la reivindicación 1, en el que el primer módulo de comunicaciones corresponde a un maestro de tiempo, maestro de tiempo potencial o un subordinado del primer sistema de bus, y está configurado de tal forma que transmite una señal de activación (TS) de forma repetida en un intervalo de tiempo predeterminable, activado a través de la primera información de activación (TMI1), cuando la primera información de tiempo (CT1) alcanza una primera marca de tiempo (TM1) asociada a la primera información de activación (TM1).

3.- Dispositivo de acuerdo con la reivindicación 1, en el que una primera zona de memoria está prevista en el segundo módulo de comunicación, en el que se deposita el segundo valor de información de tiempo (CT2Mess).

4.- Dispositivo de acuerdo con la reivindicación 3, en el que está prevista una segunda zona de memoria, en la que se deposita la segunda marca de tiempo (TM2).

5.- Dispositivo de acuerdo con la reivindicación 4, en el que está prevista una tercera zona de memoria, en la que se deposita la diferencia de tiempo (TD).

6.- Dispositivo de acuerdo con la reivindicación 2, 3 ó 5, en el que la zona de memoria está configurada como registro.

7.- Dispositivo de acuerdo con la reivindicación 1, en el que el segundo módulo de comunicaciones corresponde a un maestro de tiempo del segundo sistema de bus y está configurado de tal forma que éste activa el siguiente mensaje de referencia (RN) en el segundo sistema de bus, cuando una segunda información de tiempo (CT2) alcanza la suma de la segunda marca de tiempo (TM2) y la diferencia de tiempo (TD).

8.- Dispositivo de acuerdo con la reivindicación 1, en el que el segundo módulo de comunicaciones corresponde a un subordinado en el segundo sistema de bus y está configurado de tal forma que, se transmite una segunda información de activación (TMI2) a un tercer módulo de comunicaciones, que es el maestro de tiempo en el segundo sistema de bus, cuando una segunda información de tiempo (CT2) alcanza la suma de la segunda marca de tiempo (TM2) y la diferencia de tiempo (TD).

9.- Dispositivo de acuerdo con la reivindicación 1, en el que el primero y el segundo módulos de comunicaciones están conectados a través de una vía de comunicaciones de tal forma que la primera información de activación (TMI1) es inscrita directamente en un registro del segundo módulo de comunicaciones.

10.- Dispositivo de acuerdo con la reivindicación 9, en el que la vía de comunicación directa está realizada como comunicación de punto a punto.

11.- Dispositivo de acuerdo con la reivindicación 9, en el que la vía de comunicación directa está realizada como línea binaria en serie.

12.- Disposición formada por al menos dos sistemas de bus con un dispositivo para la sincronización de al menos dos sistemas de bus con un primer módulo de comunicaciones para un primer sistema de bus y con un segundo módulo de comunicaciones para un segundo sistema de bus, en el que en el primer módulo de comunicaciones está presente una primera información de activación (TMI1), a través de la cual se activa en el primer sistema de bus una señal de disparo (TS), en el que el dispositivo está configurado de tal forma que el primero y el segundo módulos de comunicaciones están contenidos

- en una puerta de acceso (Gateway) (100) como conexión de los sistemas de bus a sincronizar y están conectados a través de una primera conexión (V) y, además, están conectados a través de una disposición adicional de línea de activación (600) y de tal manera que la primera información de activación (TMI1) es transmitida en forma de una interrupción al segundo módulo de comunicaciones a través de la
- 5 disposición de línea de activación (600), y el segundo módulo de comunicaciones está configurado de tal forma que a partir de la primera información de activación (TMI1) se calcula un valor de la información de tiempo (CT2Mess) y este valor de la información de tiempo (CT2Mess) es comparado con una segunda marca de tiempo (TM2) del segundo sistema de bus, de manera que se calcula una diferencia de tiempo (TD) y se activa el siguiente mensaje de referencia (RN) en el segundo sistema de bus en función de la
- 10 segunda marca de tiempo (TM2) y de la diferencia de tiempo (TD).

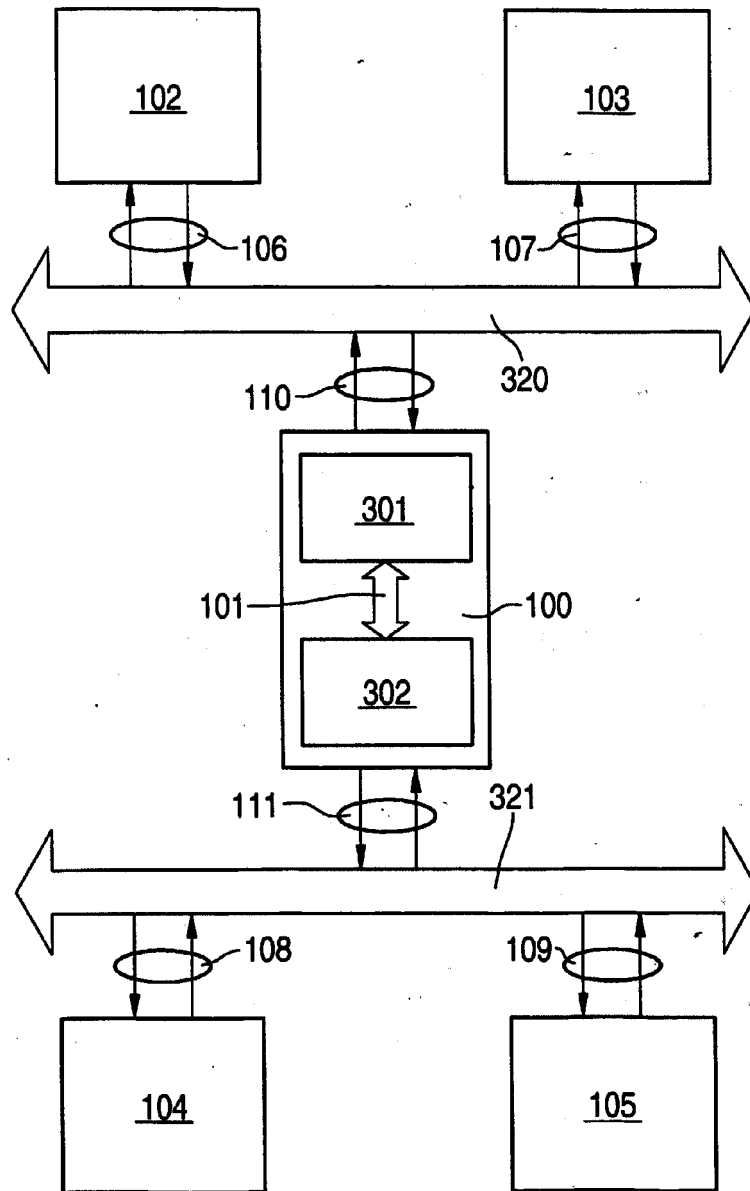


Fig. 1

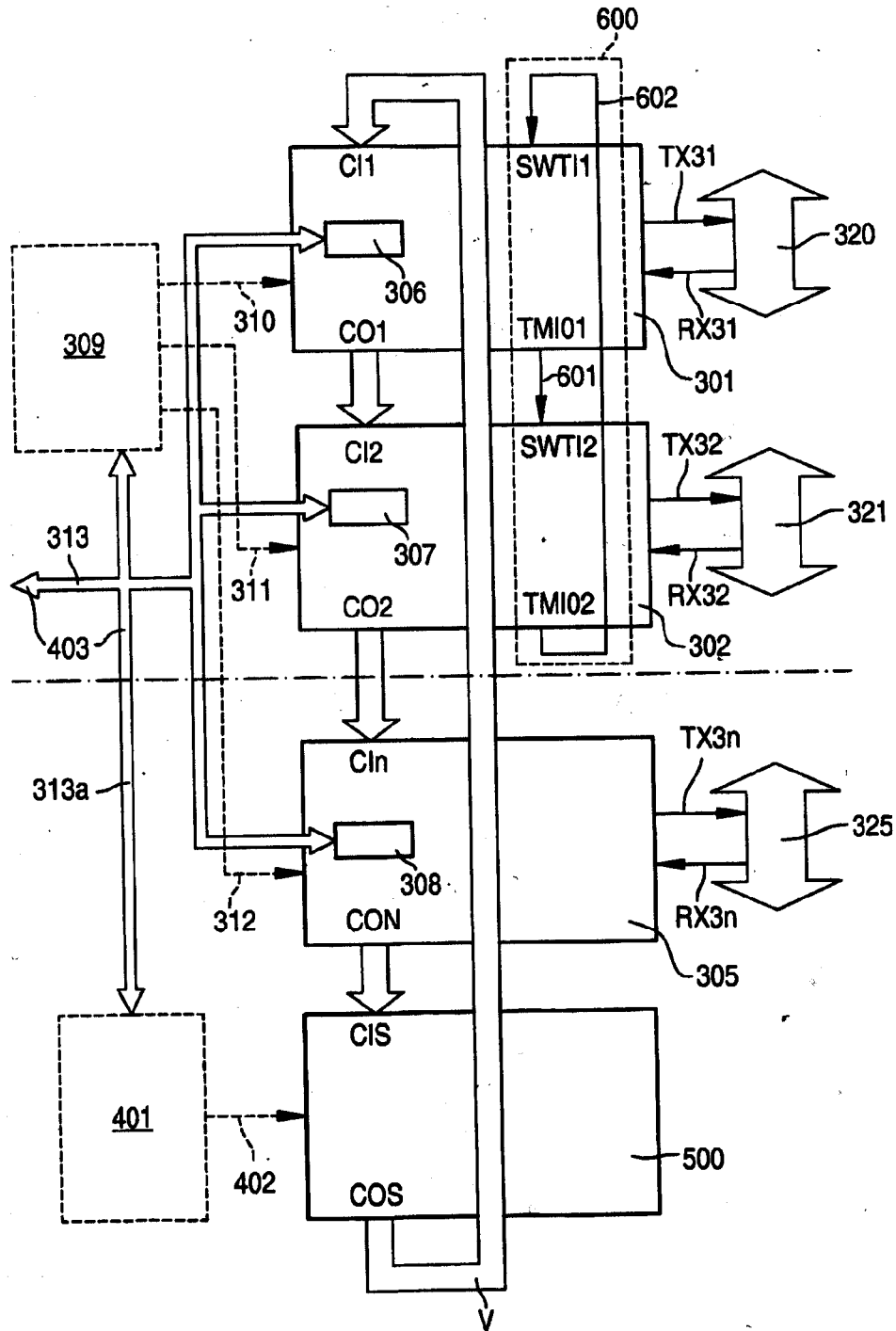


Fig. 2

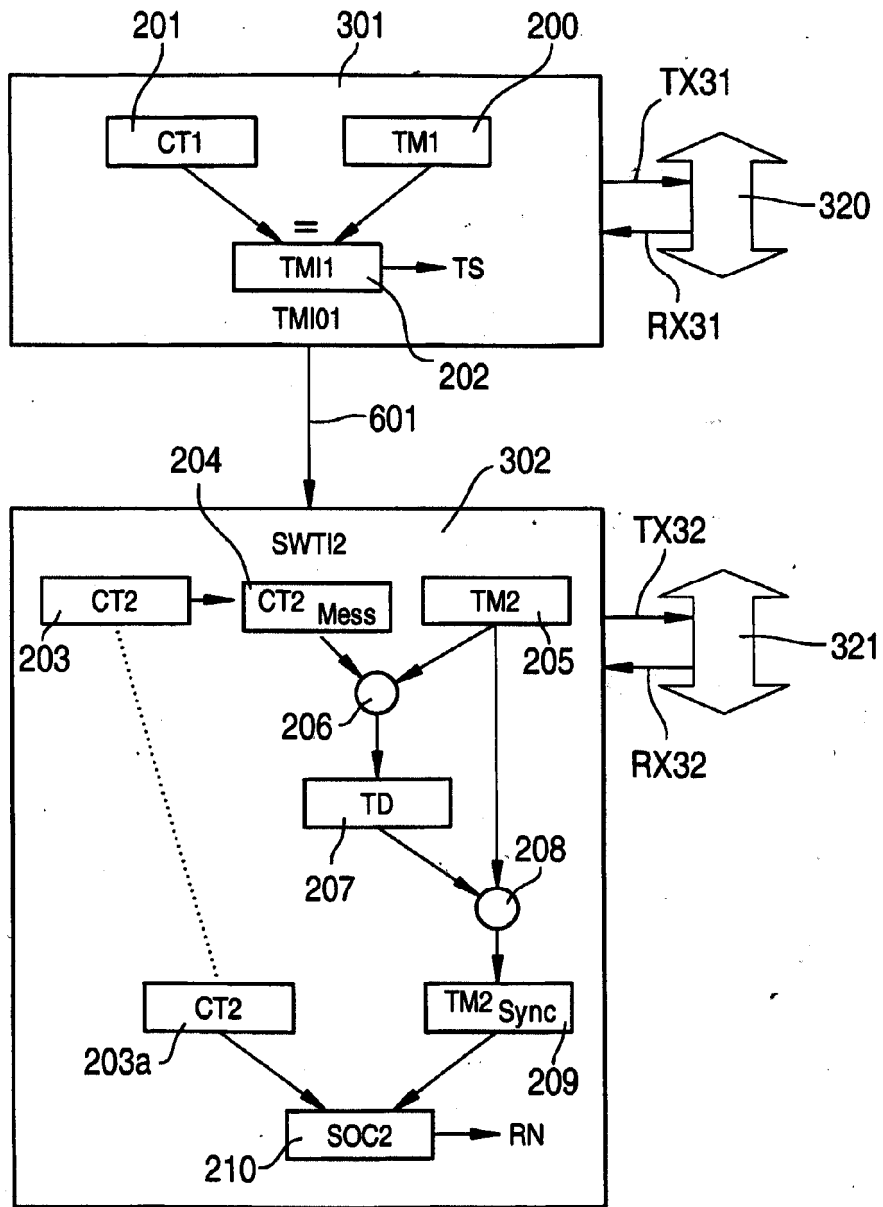


Fig. 3

