



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 357 450**

51 Int. Cl.:
H05B 39/04 (2006.01)
H05B 37/02 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **07755030 .9**
96 Fecha de presentación : **05.04.2007**
97 Número de publicación de la solicitud: **2014140**
97 Fecha de publicación de la solicitud: **14.01.2009**

54 Título: **Dispositivo de control de carga con un circuito de comando variable.**

30 Prioridad: **10.04.2006 US 401062**

45 Fecha de publicación de la mención BOPI:
26.04.2011

45 Fecha de la publicación del folleto de la patente:
26.04.2011

73 Titular/es: **LUTRON ELECTRONICS Co., Inc.**
7200 Suter Road
Coopersburg, Pennsylvania 18036-1299, US

72 Inventor/es: **Davis, Gregory T.;**
Orchowski, Neil y
Hausman, Jr., Donald F.

74 Agente: **Carpintero López, Mario**

ES 2 357 450 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

CAMPO DE LA INVENCION

5 La presente invención se refiere a circuitos de comando para dispositivos conductivos en forma controlable en dispositivos de control de carga y, más específicamente, a circuitos de comando sensibles a la temperatura para conmutadores semiconductores, tales como los transistores de efecto de campo (FET), en atenuadores lumínicos eléctricos.

ANTECEDENTES DE LA INVENCION

10 Los dispositivos estándar de control de carga, tales como los atenuadores lumínicos eléctricos, usan uno o más conmutadores semiconductores, tales como los triacs o transistores de efecto de campo (FET), para controlar la corriente suministrada a una carga eléctrica, por ejemplo, para controlar la intensidad de una carga de iluminación. El conmutador semiconductor está habitualmente acoplado en serie entre una fuente de corriente alterna (AC) y la carga de iluminación. Usando una técnica de atenuación de control de fase, el atenuador deja al conmutador semiconductor como conductor durante una parte de cada semiciclo, para proporcionar energía a la carga de iluminación, y deja al conmutador semiconductor como no conductor durante la otra parte del semiciclo, para desconectar la energía de la carga. En la atenuación directa de control de fase, el conmutador semiconductor es conductivo al final de cada semiciclo. Alternativamente, en la atenuación inversa de control de fase, el conmutador semiconductor es conductivo al comienzo de cada semiciclo.

15 La Fig. 1 es un diagrama esquemático simplificado de un atenuador 10 de la técnica anterior. El atenuador 10 tiene una conexión caliente H con una fuente 12 de AC y una conexión caliente DH atenuada con una carga 14 de iluminación. El atenuador 10 comprende dos FET 16, 18, conectados en conexión antiserie entre la fuente 12 de AC y la carga 14 de iluminación para controlar la magnitud de potencia entregada a la carga. Cada uno de los FET 16, 18 tiene entradas (o compuertas) de control que están acopladas con un circuito 20 de control, tal como un microcontrolador. El circuito 20 de control es operable para dejar a cada FET 16, 18 como conductivo (o no conductivo) proporcionando (o no proporcionando) a la compuerta una Tensión mayor que la tensión V_{TH} de umbral de la compuerta del FET. Las compuertas de los FET 16, 18 están a menudo ligadas entre sí para permitir un funcionamiento simplificado de los FET. El funcionamiento resultante admite que un FET 16 bloquee el flujo de corriente a la carga 14 durante los semiciclos positivos y que el segundo FET 18 bloquee el flujo de corriente a la carga 14 durante los semiciclos negativos de la fuente de AC.

20 Una fuente 22 de alimentación genera una tensión V_{CC} de corriente directa (DC) para alimentar el circuito 20 de control. Un circuito 24 de cruce por cero proporciona una indicación de los cruces por el cero de la tensión de AC de la fuente 12 de AC al circuito 20 de control. Un cruce por cero se define como el momento en el cual la tensión de alimentación de AC pasa de la polaridad positiva a la negativa, o desde la polaridad negativa a la positiva, al comienzo de cada semiciclo. El circuito 24 de cruce por cero recibe la tensión de AC a través de un diodo D1 en los semiciclos positivos y a través de un diodo D2 en los semiciclos negativos. El circuito 20 de control determina cuándo encender o apagar los FET 16, 18 en cada semiciclo, sincronizando a partir de cada cruce por cero de la tensión de AC.

25 Una mayor parte de la disipación de potencia (o "pérdida de potencia" en los FET 16, 18 del atenuador 10 ocurre durante dos periodos temporales principales de cada semiciclo: un tiempo de conducción, $t_{CONDUCCION}$, y un tiempo de conmutación, $t_{CONMUTACION}$. Durante el tiempo de conducción, tiene lugar una pérdida de conducción, $P_{D CONDUCCION}$, y está determinada por la resistencia de encendido, $R_{DS(encendido)}$, de los FET y la corriente de carga, I_{CARGA} , a través de los FET, es decir,

$$P_{D CONDUCCION} = I_{CARGA}^2 \cdot R_{DS(encendido)} \quad \text{(Ecuación 1)}$$

30 Durante el tiempo $t_{CONMUTACION}$ de conmutación, uno de los FET 16, 18 pasará entre los estados no conductivo y conductivo. La Fig. 2 muestra las ondas de la corriente I_D a través del FET, la tensión V_{DS} a través del FET y la disipación instantánea P_{D-INST} de potencia del FET durante el tiempo $t_{CONMUTACION}$ de conmutación cuando el atenuador 10 está funcionando con atenuación inversa de control de fase. Como se muestra en la Fig. 2, el FET pasará desde un estado conductivo a un estado no conductivo durante el tiempo de conmutación. En consecuencia, la corriente I_D a través del FET disminuirá mientras que la tensión V_{DS} a través del FET aumentará durante el tiempo $t_{CONMUTACION}$ de conmutación. Por otra parte, con la atenuación directa de control de fase, el FET pasará desde un estado no conductivo a un estado conductivo durante el tiempo $t_{CONMUTACION}$ de conmutación y, así, la corriente I_D a través del FET aumentará y la tensión V_{DS} a través del FET disminuirá.

35 Una pérdida de conmutación, $P_{D-CONMUTACION}$, tiene lugar durante el tiempo de conmutación y depende de la corriente I_D descendente y la tensión V_{DS} creciente (o la corriente I_D creciente y la tensión V_{DS} descendente) durante el tiempo $t_{CONMUTACION}$ de conmutación. Así, la potencia total $P_{D-TOTAL}$ disipada por los FET 16, 18 depende de la pérdida de conducción durante el tiempo de conducción y la pérdida de conmutación durante el tiempo de conmutación, es decir,

$$P_{D-TOTAL} = (t_{CONDUCCIÓN} * P_{D-CONDUCCIÓN} + t_{CONMUTACIÓN} * P_{D-CONMUTACIÓN}) / T_{SEMICYCLO}, \text{ (Ecuación 2)}$$

donde $T_{SEMICYCLO}$ es el periodo de un semiciclo. El solapamiento de la corriente I_{DS} cambiante y la tensión cambiante V_{DS} causa que la disipación instantánea P_{D-INST} de potencia alcance un máximo durante el tiempo $t_{CONMUTACIÓN}$ de conmutación, según se muestra en la FIG. 2. La pérdida $P_{D-CONMUTACIÓN}$ de conmutación es habitualmente una parte significativa de la disipación total $P_{D-TOTAL}$ de potencia. En consecuencia, un pequeño aumento en el tiempo $t_{CONMUTACIÓN}$ de conmutación puede causar un aumento significativo en la disipación total $P_{D-TOTAL}$ de potencia de los FET. Los atenuadores de iluminación están regulados por muchos estándares industriales, por ejemplo, los estándares de interferencia electromagnética (EMI) que limitan la magnitud del ruido de EMI que existe en la salida de control de fase del atenuador. Si el tiempo $t_{CONMUTACIÓN}$ de conmutación, es decir, el tiempo en que el conmutador semiconductor cambia desde el estado conductivo al estado no conductivo (y viceversa), es esencialmente corto, la salida de control de fase tendrá muchos componentes de alta frecuencia y aumentará el ruido de EMI. Por lo tanto, muchos atenuadores de la técnica anterior han incluido un resistor R_G de compuerta en serie con las compuertas de los FET para aminorar, es decir, aumentar, los tiempos de elevación y caída de la corriente que fluye a través del FET durante estos tiempos de conmutación. Por ejemplo, si la resistencia del resistor R_G de compuerta es de 22 kΩ, el tiempo $t_{CONMUTACIÓN}$ de conmutación puede ser de aproximadamente 62μseg cuando la tensión de la fuente de AC tiene una magnitud de 240 V_{AC} , la corriente de carga absorbida por la carga de iluminación tiene una magnitud de 10A y la temperatura ambiente es de 25 °C.

Sin embargo, los tiempos $t_{CONMUTACIÓN}$ de conmutación aumentados, debido al resistor R_G de compuerta, llevan a una disipación aumentada $P_{D-TOTAL}$ de potencia total del FET (según se muestra en la Ecuación 2 anterior). Además, según aumenta la disipación $P_{D-TOTAL}$ de potencia del FET y aumenta la temperatura del FET, la resistencia $R_{DS(encendido)}$ de encendido aumentará, lo que lleva entonces a una pérdida $P_{D-CONDUCCIÓN}$ de conducción aumentada.

Complica esta cuestión térmica el hecho de que la temperatura creciente causa que las características internas del FET cambien de modo tal que disminuya la tensión V_{TH} de umbral del FET. Para hacer que los FET 16, 18 pasen del estado conductivo al estado no conductivo, el circuito 20 de control tira de las entradas de control de los FET hacia el circuito común. En consecuencia, una corriente I_D de compuerta fluirá fuera de la compuerta y tendrá una magnitud de

$$I_G = V_{TH} / R_G = C_M * \Delta V / \Delta t, \text{ (Ecuación 3)}$$

donde C_M es la capacitancia de Miller del FET, Δt es igual al tiempo $t_{CONMUTACIÓN}$ de conmutación y Δv es la tensión cambiante en la compuerta del FET. Debido a la tensión creciente a través del FET y de la corriente decreciente a través del FET, la tensión en la compuerta del FET, es decir, Δv , permanecerá esencialmente constante en la tensión V_{TH} de umbral durante el tiempo $t_{CONMUTACIÓN}$ de conmutación. Por lo tanto, el tiempo $t_{CONMUTACIÓN}$ de conmutación depende de la tensión V_{TH} de umbral, ya que

$$t_{CONMUTACIÓN} = \Delta t = (R_G * C_M * \Delta v) / V_{TH}, \text{ (Ecuación 4)}$$

Así, según aumenta la temperatura del FET, la tensión V_{TH} de umbral del FET disminuye, el tiempo $t_{CONMUTACIÓN}$ de conmutación aumenta (p. ej., por encima de 85 μseg) y aumenta la disipación $P_{D-TOTAL}$ de potencia total. Esta condición puede llevar a una situación de descontrol térmico, lo que causa temperaturas indeseables del dispositivo y, en última instancia, el fallo de los FET (por ejemplo, cuando la temperatura de los FET sube hasta los 135 °C).

Algunos atenuadores de la técnica anterior disminuyen el tiempo de conducción de los FET cada semiciclo, a fin de disminuir la pérdida $P_{D-CONDUCCIÓN}$ de conducción según aumenta la temperatura de los FET. Sin embargo, esto causa que cambie el nivel de intensidad de la carga de iluminación, lo que es indeseable. Así, existe una necesidad de un circuito de comando de compuerta que admita un tiempo aumentado de conmutación y, por ello, un ruido mínimo de EMI, cuando los FET están funcionando a la temperatura ambiente, o cerca de ella, y que proporcione adicionalmente un tiempo de conmutación reducido cuando la temperatura de los FET ha aumentado, para impedir el sobrecalentamiento de los FET.

El documento US 5.600.233 revela un circuito electrónico de control de energía, que puede usarse como un dispositivo de control de carga, según la parte precaracterizadora de la reivindicación 1.

El documento 5.600.233 revela adicionalmente un procedimiento para controlar un dispositivo conducido en forma controlable en un dispositivo de control de carga, según la parte precaracterizadora de la reivindicación 18.

RESUMEN DE LA INVENCION

Es un objeto de la presente invención mejorar el dispositivo de control de carga y un procedimiento para controlar un dispositivo conductivo en forma controlable en un dispositivo de control de carga conocido según el estado de la técnica.

Este objeto es logrado, respectivamente, por un dispositivo de control de carga según la reivindicación 1 y un

procedimiento para controlar un dispositivo conductivo en forma controlable en un dispositivo de control de carga, según la reivindicación 18. Las realizaciones ventajosas de la invención son el tema de las reivindicaciones subordinadas.

5 Otras características y ventajas de la presente invención devendrán evidentes a partir de la siguiente descripción de la invención, que se refiere a los dibujos adjuntos.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

La Fig. 1 es un diagrama esquemático simplificado de un típico atenuador de iluminación de la técnica anterior;

10 la Fig. 2 es un gráfico de la corriente a través de, la tensión a través de, y la disipación instantánea de potencia de, un FET del atenuador de la Fig. 1;

la Fig. 3 es un diagrama esquemático simplificado de un atenuador con un circuito de comando variable de compuerta según la presente invención;

la Fig. 4 muestra un gráfico de una resistencia equivalente del circuito de comando variable de compuerta de la Fig. 3 en respuesta a la temperatura de un termistor del circuito de comando variable de compuerta;

15 la Fig. 5 es un diagrama esquemático simplificado de un atenuador con dos circuitos de comando variable de compuerta según una segunda realización de la presente invención;

la Fig. 6 es un diagrama esquemático simplificado de un atenuador con un circuito de comando variable de compuerta según una tercera realización de la presente invención; y

20 la Fig. 7 muestra un gráfico de una resistencia equivalente del circuito de comando variable de la Fig. 6 en respuesta a la temperatura de un sensor de temperatura del atenuador.

DESCRIPCIÓN DETALLADA DE LA INVENCION

25 El resumen precedente, así como la siguiente descripción detallada de las realizaciones preferidas, se entiende mejor cuando se lee conjuntamente con los dibujos adjuntos. Con fines de ilustrar la invención, se muestra en los dibujos una realización que se prefiere actualmente, en la cual los números iguales representan a partes similares a lo largo de las diversas vistas de los dibujos, entendiéndose, sin embargo, que la invención no se limita a los específicos procedimientos e instrumentalizaciones revelados.

30 La Fig. 3 es un diagrama esquemático simplificado de un atenuador 100 según la presente invención. El atenuador 100 tiene dos conexiones: una conexión caliente H con una fuente 102 de AC y una conexión caliente DH atenuada a una carga 104 de iluminación. Para controlar la potencia suministrada a la carga 104 de iluminación, un dispositivo conductivo en forma controlable, que comprende, por ejemplo, dos FET 110, 112 en conexión antiserie, está acoplado entre el terminal caliente H y el terminal caliente DH atenuado. Cada FET 110, 112 tiene una entrada de control, es decir, una compuerta, para dejar al FET no conductivo y conductivo. El FET 110 conduce durante el primer semiciclo positivo de la onda de AC y el otro FET 112 conduce durante el segundo semiciclo negativo de la onda de AC. El dispositivo conductivo en forma controlable también puede comprender un FET o un transistor bipolar de compuerta aislada (IGBT) en un puente rectificador de onda completa, dos IGBT en conexión antiserie, o cualquier otro tipo de conmutador semiconductor bidireccional. Preferiblemente, ambos FET 110, 112 son la pieza número 35 IRFPS43N50K, que es fabricada por International Rectifier.

40 Un circuito 114 de control proporciona una señal de control a las compuertas de los FET 110, 112 a través de un circuito 116 de comando variable, para causar que los FET devengan conductivos o no conductivos. El circuito 114 de control puede comprender un circuito analógico o cualquier dispositivo de procesamiento adecuado, tal como un dispositivo de lógica programable (PLD), un microcontrolador, un microprocesador o un circuito integrado específico de la aplicación (ASIC).

45 Una fuente 118 de alimentación y un circuito 120 de cruce por cero están acoplados con la fuente 102 de AC a través de dos diodos D1, D2. La fuente 118 de alimentación genera una tensión V_{CC} de corriente directa (DC) para alimentar el circuito 114 de control. El circuito 120 de cruce por cero proporciona una indicación de los cruces por cero de la tensión de AC de la fuente 102 de AC al circuito 114 de control, lo cual determina cuándo encender o apagar los FET 110, 112 cada semiciclo, sincronizando a partir de cada cruce por cero de la tensión de AC. En otras palabras, la conmutación de los FET 110, 112 está sincronizada con los cruces por cero de la tensión de la fuente de AC.

50 El circuito 116 de comando variable comprende una impedancia, es decir, un termistor 122 de coeficiente negativo de temperatura (NTC), en serie con las compuertas de los FET 110, 112. El circuito 116 de comando variable comprende adicionalmente un primer resistor (es decir, un resistor $R_{COMPUERTA}$ de compuerta) en serie con las compuertas de los FET 110, 112 y en paralelo con el termistor 122 de NTC, y un segundo resistor (es decir, un resistor

$R_{LÍMITE}$ limitador) en serie con el termistor 122 de NTC. La combinación en serie del termistor 122 de NTC y el resistor $R_{LÍMITE}$ limitador se acopla en paralelo con el resistor $R_{COMPUERTA}$ de compuerta.

5 Un termistor de NTC es un resistor térmicamente sensible que disminuye continuamente la resistencia según aumenta la temperatura del dispositivo (y viceversa). El termistor 122 de NTC se sitúa preferiblemente en estrecha proximidad a los FET 110, 112, de modo tal que el termistor de NTC esté térmicamente acoplado con los FET, es decir, la resistencia del termistor de NTC sea sensible a la temperatura de los FET. El circuito 116 de comando variable tiene una resistencia equivalente R_{EQ} de

$$R_{EQ} = [R_{COMPUERTA} * (R_{NTC} + R_{LÍMITE})] / (R_{COMPUERTA} + R_{NTC} + R_{LÍMITE}), \quad \text{(Ecuación 5)}$$

10 donde R_{NTC} es la resistencia del termistor 122 de NTC. El resistor $R_{COMPUERTA}$ de compuerta y el resistor $R_{LÍMITE}$ limitador, preferiblemente, tienen resistencias de 33 k Ω y de 10 k Ω , respectivamente. El termistor 122 de NTC, preferiblemente, es la pieza número NCP15WB473J03RC, que es fabricada por Murata Manufacturing Co., Ltd, y tiene una resistencia de 47 k Ω a 25 °C. En consecuencia, la resistencia equivalente R_{EQ} del circuito 116 de comando variable es de aproximadamente 20,9 k Ω a 25 °C, lo que causa que el tiempo de conmutación de los FET 110, 112 sea de aproximadamente 55 μ seg.

15 Según aumentan las temperaturas de los FET 110, 112, la temperatura del termistor 122 de NTC también aumenta y, así, disminuye la resistencia del termistor de NTC. Esto causa que disminuya la resistencia equivalente R_{EQ} del circuito 116 de comando variable, lo que, a su vez, causa que disminuyan los tiempos de alza y caída, es decir, los tiempos de conmutación, de los FET 110, 112. Preferiblemente, las temperaturas de los FET 110, 112 no superan los 105 °C. El resistor $R_{LÍMITE}$ de limitación impide que la resistencia equivalente R_{EQ} del circuito 116 de comando variable caiga demasiado abajo, es decir, no más abajo que la resistencia de la combinación paralela del resistor $R_{LÍMITE}$ de limitación y el resistor $R_{COMPUERTA}$ de compuerta, y que se permita que corrientes excesivamente grandes dañen los componentes del atenuador 100.

20 Mientras aumentan los tiempos de alza y caída de los FET 110, 112 según aumenta la temperatura (como se ha mencionado previamente), el funcionamiento del termistor 122 de NTC brinda compensación disminuyendo los tiempos de conmutación de los FET. Como resultado, los tiempos de conmutación del atenuador 100 permanecen esencialmente constantes según cambia la temperatura. Preferiblemente, el tiempo de conmutación cambia en menos del 10% del tiempo nominal de conmutación. Por ejemplo, el tiempo de conmutación permanecerá entre 49,5 μ seg y 60,5 μ seg en toda la gama de temperaturas de funcionamiento de los FET, suponiendo un tiempo nominal de conmutación de aproximadamente 55 μ seg a una temperatura ambiente de 25 °C. La gama de temperaturas de funcionamiento de los FET varía desde aproximadamente 70 °C a 100 °C, con una temperatura ambiente de aproximadamente 25 °C a 40 °C.

25 Alternativamente, los componentes del circuito 116 de comando variable pueden dimensionarse para compensar en exceso los aumentos en la temperatura, permitiendo así que los tiempos de conmutación del atenuador 100 disminuyan según se eleva la temperatura. Al funcionar a mayores temperaturas, la compensación en exceso permite que el atenuador 100 funcione a temperaturas incluso inferiores que cuando los tiempos de conmutación se mantienen esencialmente constantes en toda la gama de temperaturas de funcionamiento. Sin embargo, la resistencia equivalente R_{EQ} no debería caer lo bastante como para causar problemas de EMI, es decir, preferiblemente, no a menos de entre 9 k Ω y 10 k Ω .

30 La Fig. 4 muestra un trazado de la resistencia equivalente R_{EQ} deseada del circuito 116 de comando variable en respuesta a la temperatura del termistor 122 de NTC para disminuir los tiempos de conmutación de los FET 110, 112 según aumentan las temperaturas de los FET. Debido a la naturaleza del termistor 122 de NTC, el circuito 116 de comando variable proporciona una impedancia continuamente variable en serie con la compuerta de los FET 110, 112.

35 Si bien los valores del resistor $R_{COMPUERTA}$ de compuerta, el resistor $R_{LÍMITE}$ de limitación y el termistor 122 de NTC, preferiblemente, tienen valores según lo anteriormente descrito, pueden usarse otros valores para estos componentes. Además, incluso aunque el circuito 116 de comando variable de la realización mostrada de la presente invención comprende un termistor de NTC, el circuito de comando variable podría comprender, alternativamente, otra clase de dispositivo térmicamente sensible, por ejemplo, un termistor de coeficiente positivo de temperatura (PTC) acoplado de modo que proporcione la misma funcionalidad que el circuito de comando variable de la presente invención.

40 La Fig. 5 es un diagrama esquemático simplificado de un atenuador 150 con dos circuitos 116A, 116B de comando variable de compuerta, según una segunda realización de la presente invención. Un circuito 114A de control es operable para controlar individualmente a cada uno de los FET 110, 112. El primer circuito 116A de comando variable se proporciona en serie entre el circuito 114A de control y la compuerta del primer FET 110, y está térmicamente acoplado con el primer FET 110. De manera similar, el segundo circuito 116B de comando variable de compuerta se proporciona en serie entre el circuito 114A de control y la compuerta del segundo FET 112, y está térmicamente acoplado con el segundo FET 112. Cada uno de los circuitos 116A, 116B de comando variable de

5 compuerta funciona de manera similar al circuito único 116 de comando variable de compuerta del atenuador 100 mostrado en la Fig. 3 para proporcionar una impedancia continuamente variable en serie con las compuertas de cada uno de los FET 110, 112. Preferiblemente, el primer circuito 116A de comando variable es sensible sólo a la temperatura del primer FET 110, mientras que el segundo circuito 116B de comando variable es sensible sólo a la temperatura del segundo FET 112.

10 La Fig. 6 es un diagrama esquemático simplificado de un atenuador 200 según una tercera realización de la presente invención. El atenuador 200 incluye un circuito 216 de comando variable que es operable para proporcionar una pluralidad de etapas discretas de distintas impedancias en serie entre un circuito 214 de control y las compuertas de los FET 110, 112. El circuito 216 de comando variable incluye una pluralidad de resistores 230 a 239 en conexión eléctrica paralela. Cada uno de los resistores 230 a 239 está respectivamente acoplado en una conexión eléctrica en serie con un dispositivo 240 a 249 conductivo en forma controlable. Cada uno de los dispositivos 240 a 249 conductivos en forma controlable puede comprender un FET o un IGBT en un puente rectificador de onda completa, dos FET o IGBT en conexión antiserie, o cualquier otro tipo adecuado de conmutación bidireccional.

15 Cada uno de los dispositivos 240 a 249 conductivos en forma controlable tiene entradas de control, que están acopladas con el circuito 214 de control, de forma tal que el circuito de control sea operable para acoplar selectivamente los resistores 230 a 239 en serie con las compuertas de los FET 110, 112. Un sensor 250 de temperatura está térmicamente acoplado con los FET 110, 112 y es operable para proporcionar una señal de control representativa de la temperatura de los FET al circuito 214 de control. El sensor 250 de temperatura puede ser cualquier clase de dispositivo térmicamente sensible que sea operable para acoplar una señal representativa de las temperaturas de los FET 110, 112 al circuito 214 de control.

20 Por consiguiente, el circuito de control es operable para conmutar selectivamente uno o más de los resistores 230 a 239 en serie con las compuertas de los FET 110, 112, y controlar así los tiempos de conmutación de los FET, en respuesta a las temperaturas de los FET. El atenuador 200 es operable para proporcionar al menos tres resistencias discretas distintas en serie con las compuertas de los FET 110, 112. Preferiblemente, el atenuador 200 proporciona diez pasos discretos de resistencia en serie con las compuertas de los FET 110, 112, a fin de impedir un parpadeo perceptible en la carga 104 de iluminación. Como se muestra en la Fig. 6, el atenuador 200 proporciona los distintos resistores 230 a 239 a fin de proporcionar los diez pasos discretos de resistencia. Alternativamente, el atenuador 200 podría incluir un número menor de resistores a fin de proporcionar los diez pasos discretos de resistencia, por ejemplo, conmutando dos o más resistores en paralelo.

25 La Fig. 7 muestra un trazado de una resistencia equivalente R_{EQ2} deseada del circuito 216 de comando variable en respuesta a la señal de control del sensor 250 de temperatura, es decir, las temperaturas de los FET 110, 112. El circuito 216 de comando variable proporciona diez resistencias discretas entre una resistencia máxima, p. ej., de aproximadamente 22 k Ω , y una resistencia mínima, p. ej., de aproximadamente 9 k Ω . Alternativamente, el circuito 216 de comando variable puede proporcionar más de diez resistencias discretas entre la resistencia máxima y la resistencia mínima. Preferiblemente, los resistores 230 a 239 están dimensionados para proporcionar un paso máximo de 1,5 k Ω entre dos resistencias discretas adyacentes. Cada paso de resistencia causa que el tiempo de conmutación de los FET 110, 112 cambie en menos de aproximadamente 20 μ seg. Preferiblemente, el cambio entre cada paso de resistencia discreta producirá un cambio de menos de 10 μ seg en los tiempos de conmutación de los FET 110, 112.

30 Aunque la palabra "dispositivo" ha sido usada para describir los elementos del atenuador de la presente invención, debería observarse que cada "dispositivo" descrito en el presente documento no debe necesariamente estar totalmente contenido en un único recinto o estructura. Por ejemplo, el atenuador 100 de la Fig. 3 puede comprender un circuito de control en un dispositivo montado en la pared, con el circuito de comando variable de compuerta y el conmutador semiconductor montados en una ubicación distinta, tal como un panel de energía.

35 Adicionalmente, los diagramas de circuito mostrados en las figuras y descritos en el texto son un ejemplo de la invención y no son las únicas implementaciones posibles. Como apreciará cualquier persona medianamente experta en la técnica, pueden hacerse sustituciones y alteraciones de componentes y circuitos en la presente invención sin limitación, excepto según lo identificado por las reivindicaciones adjuntas.

40 Aunque la presente invención ha sido descrita con relación a realizaciones específicas de la misma, muchas otras variaciones y modificaciones, y otros usos, serán evidentes a los expertos en la técnica. Se prefiere, por lo tanto, que la presente invención no esté limitada por la revelación especificada en el presente documento, sino sólo por las reivindicaciones adjuntas.

REIVINDICACIONES

1. Un dispositivo de control de carga, para controlar la magnitud de la energía suministrada a una carga eléctrica (104) desde una fuente (102) de alimentación de AC, que comprende:
 - 5 un dispositivo (110, 112) conductivo en forma controlable, adaptado para acoplarse en conexión eléctrica en serie entre la fuente (102) y la carga eléctrica (104), teniendo el dispositivo (110, 112) conductivo en forma controlable una entrada de control para cambiar el dispositivo (110, 112) conductivo en forma controlable entre un estado conductivo y un estado no conductivo, teniendo el dispositivo (110, 112) conductivo en forma controlable un tiempo de conmutación en el cual el dispositivo (110, 112) conductivo en forma controlable está cambiando entre el estado conductivo y el estado no conductivo; y
 - 10 un circuito (116, 116A, 116B) de comando acoplado con la entrada de control del dispositivo (110, 112) conductivo en forma controlable;

caracterizado porque el circuito (116, 116A, 116B) de comando, operable para controlar la duración del tiempo de conmutación, es sensible a una temperatura del dispositivo (110, 112) conductivo en forma controlable.
2. El dispositivo de control de carga de la reivindicación 1, en el cual la duración del tiempo de conmutación permanece esencialmente constante, o disminuye según aumenta la temperatura del dispositivo (110, 112) conductivo en forma controlable.
3. El dispositivo de control de carga de la reivindicación 2, en el cual el dispositivo (110, 112) conductivo en forma controlable está **caracterizado por** un tiempo nominal de conmutación y el tiempo de conmutación cambia en menos del 10% del tiempo nominal de conmutación.
4. El dispositivo de control de carga de la reivindicación 1, en el cual el circuito (116, 116A, 116B) de comando es operable para producir un cambio de paso en el tiempo de conmutación, en el cual el cambio de paso es de menos de aproximadamente 20 μ seg, preferiblemente menos de aproximadamente 10 μ seg.
5. El dispositivo de control de carga de cualquiera de las reivindicaciones precedentes, en el cual el circuito (116, 116A, 116B) de comando es un circuito de comando variable acoplado con la entrada de control del dispositivo (110, 112) conductivo en forma controlable, para proporcionar una impedancia en serie con la entrada de control del dispositivo (110, 112) conductivo en forma controlable;

en el cual el tiempo de conmutación es sensible al circuito (116, 116A, 116B) de comando variable, de forma tal que la duración del tiempo de conmutación cambie en respuesta a la temperatura del dispositivo (110, 112) conductivo en forma controlable.
6. El dispositivo de control de carga de la reivindicación 5, en el cual el circuito (116, 116A, 116B) de comando variable es operable para disminuir la impedancia según aumenta la temperatura del dispositivo (110, 112) conductivo en forma controlable, y operable para aumentar según disminuye la temperatura del dispositivo (110, 112) conductivo en forma controlable, y preferiblemente operable para proporcionar una impedancia continuamente variable en serie con la entrada de control del dispositivo (110, 112) conductivo en forma controlable.
7. El dispositivo de control de carga de la reivindicación 6, en el cual el circuito (116, 116A, 116B) de comando variable está térmicamente acoplado con el dispositivo (110, 112) conductivo en forma controlable.
8. El dispositivo de control de carga de la reivindicación 7, en el cual el circuito (116, 116A, 116B) de comando variable comprende un termistor, preferiblemente, un termistor (122) de NTC.
9. El dispositivo de control de carga de la reivindicación 8, en el cual el circuito (116, 116A, 116B) de comando variable comprende adicionalmente:
 - 40 un primer resistor ($R_{\text{COMPUERTA}}$) acoplado en conexión eléctrica en serie con la entrada de control del dispositivo (110, 112) conductivo en forma controlable y en conexión eléctrica paralela con el termistor (122) de NTC,

y, preferiblemente, un segundo resistor ($R_{\text{LÍMITE}}$) acoplado en conexión eléctrica en serie con el termistor (122) de NTC;
 - 45 en el cual la combinación en serie del segundo resistor ($R_{\text{LÍMITE}}$) y el termistor (122) de NTC está acoplada en conexión eléctrica paralela con el primer resistor ($R_{\text{COMPUERTA}}$).
10. El dispositivo de control de carga de la reivindicación 6, en el cual el dispositivo (110, 112) conductivo en forma controlable comprende un conmutador semiconductor, que comprende preferiblemente:

un primer FET (110) y un segundo FET (112) en conexión antiserie, que están, en particular, controlados independientemente

5 comprende un FET o un IGBT en un rectificador de puente, o dos IGBT en conexión antiserie; y en el cual, preferiblemente, el circuito de comando variable de compuerta comprende un primer circuito (116A) de comando variable de compuerta en conexión eléctrica en serie con el primer FET (110), y un segundo circuito (116B) de comando variable de compuerta en conexión eléctrica en serie con el segundo FET (112), o en el cual una compuerta del primer FET (110) está eléctricamente conectada con una compuerta del segundo FET (112).

11. El dispositivo de control de carga de la reivindicación 6, que comprende adicionalmente:

10 un circuito (216) de control acoplado al circuito de comando variable de compuerta, para proporcionar una señal de control a fin de dejar al dispositivo (110, 112) conductivo en forma controlable como conductivo y no conductivo.

12. El dispositivo de control de carga de la reivindicación 6, en el cual el circuito de comando variable es operable para proporcionar al menos tres, preferiblemente al menos diez, pasos discretos de impedancia en serie con la entrada de control del dispositivo (110, 112) conductivo en forma controlable.

13. El dispositivo de control de carga de la reivindicación 6, en el cual la carga eléctrica (104) comprende una carga de iluminación y el circuito de comando variable es operable para proporcionar una pluralidad de pasos discretos de impedancia en serie con la entrada de control del dispositivo (110, 112) conductivo en forma controlable, de forma tal que la pluralidad de pasos discretos de impedancia sea lo bastante grande como para impedir el parpadeo perceptible en la carga (104) de iluminación según las impedancias cambian desde un paso al siguiente.

14. El dispositivo de control de carga de la reivindicación 1, en el cual

el circuito de comando es un circuito (216) de comando variable acoplado con la entrada de control del dispositivo (110, 112) conductivo en forma controlable, para proporcionar una impedancia continuamente variable en serie con la entrada de control del dispositivo (110, 112) conductivo en forma controlable;

25 el circuito (216) de comando variable está térmicamente acoplado al dispositivo (110, 112) conductivo en forma controlable, de modo tal que la impedancia continuamente variable sea operable para disminuir según aumenta una temperatura del dispositivo (110, 112) conductivo en forma controlable, y operable para aumentar según disminuye la temperatura del dispositivo (110, 112) conductivo en forma controlable; y

30 el tiempo de conmutación del dispositivo (110, 112) conductivo en forma controlable es sensible al circuito (216) de comando variable, de modo tal que la duración del tiempo de conmutación cambie en respuesta a la temperatura del dispositivo (110, 112) conductivo en forma controlable.

15. El dispositivo de control de carga de la reivindicación 1,

en el cual el dispositivo (110, 112) conductivo en forma controlable comprende:

35 un primer dispositivo (110) conductivo en forma controlable, operable para conducir corriente desde la fuente (102) hasta la carga (104) durante un semiciclo positivo de la fuente (102) de alimentación de AC, teniendo el primer dispositivo (110) conductivo en forma controlable una primera entrada de control para controlar el primer dispositivo (110) conductivo en forma controlable entre un estado conductivo y un estado no conductivo, estando el primer dispositivo (110) conductivo en forma controlable **caracterizado por** un primer tiempo de conmutación, cuando el primer dispositivo (110) conductivo en forma controlable está cambiando entre el estado conductivo y el estado no conductivo; y

40 un segundo dispositivo (112) conductivo en forma controlable, operable para conducir corriente desde la fuente (102) hasta la carga (104) durante un semiciclo negativo de la fuente (102) de alimentación de AC, teniendo el segundo dispositivo (112) conductivo en forma controlable una segunda entrada de control para controlar el segundo dispositivo (112) conductivo en forma controlable, entre un estado conductivo y un estado no conductivo, estando el segundo dispositivo (112) conductivo en forma controlable **caracterizado por** un segundo tiempo de conmutación, cuando el segundo dispositivo (112) conductivo en forma controlable está cambiando entre el estado conductivo y el estado no conductivo;

que comprende un circuito de control operable para dejar independientemente a los dispositivos conductivos en forma controlable primero y segundo como conductivos y no conductivos;

50 en el cual el circuito de comando comprende:

un primer circuito (116A) de comando variable acoplado en conexión eléctrica en serie con la primera entrada de control del primer dispositivo (110) conductivo en forma controlable, para proporcionar una primera

- impedancia en serie con la primera entrada de control, siendo el primer tiempo de conmutación sensible a la temperatura del primer dispositivo (110) conductivo en forma controlable; y
- 5 un segundo circuito (116B) de comando variable acoplado en conexión eléctrica en serie con la segunda entrada de control del segundo dispositivo (112) conductivo en forma controlable, para proporcionar una segunda impedancia en serie con la segunda entrada de control, siendo el segundo tiempo de conmutación sensible a la temperatura del segundo dispositivo (112) conductivo en forma controlable;
- 10 en el cual la primera impedancia del primer circuito (116A) de comando variable es operable para cambiar esencialmente sólo en respuesta a una primera temperatura del primer dispositivo (110) conductivo en forma controlable, y la segunda impedancia del segundo circuito (116B) de comando variable es operable para cambiar esencialmente sólo en respuesta a una segunda temperatura del segundo dispositivo (112) conductivo en forma controlable;
- en el cual, adicionalmente, los tiempos de conmutación primero y segundo cambian de longitud, respectivamente, en respuesta a las temperaturas de los dispositivos (110, 112) conductivos en forma controlable primero y segundo.
- 15 16. El dispositivo de control de carga de la reivindicación 1, 5 o 14, en el cual el tiempo de conmutación disminuye en longitud según aumenta la temperatura del dispositivo (110, 112) conductivo en forma controlable, y aumenta de longitud según disminuye la temperatura del dispositivo (110, 112) conductivo en forma controlable.
- 20 17. El dispositivo de control de carga de la reivindicación 15, en el cual los tiempos de conmutación primero y segundo disminuyen en longitud, respectivamente, según aumentan las temperaturas de los dispositivos (110, 112) conductivos en forma controlable primero y segundo, y aumentan en longitud según disminuyen las temperaturas de los dispositivos (110, 112) conductivos en forma controlable primero y segundo.
18. Un procedimiento de control de un dispositivo (110, 112) conductivo en forma controlable en un dispositivo de control de carga, comprendiendo el procedimiento la etapa de:
- 25 llevar por transición al dispositivo (110, 112) conductivo en forma controlable entre un estado conductivo y un estado no conductivo, por lo cual la transición tiene un tiempo de conmutación; y
- caracterizado por** controlar la duración del tiempo de conmutación en respuesta a una temperatura del dispositivo (110, 112) conductivo en forma controlable.
19. El procedimiento de la reivindicación 18, en el cual el tiempo de conmutación:
- 30 permanece esencialmente constante según aumenta la temperatura del dispositivo (110, 112) conductivo en forma controlable, o disminuye según aumenta la temperatura del dispositivo (110, 112) conductivo en forma controlable, en el cual el tiempo de conmutación cambia en pasos discretos de menos de aproximadamente 20 μ seg cada uno, preferiblemente en pasos discretos de menos de aproximadamente 10 μ seg cada uno.
20. El procedimiento de la reivindicación 19, en el cual el dispositivo (110, 112) conductivo en forma controlable está **caracterizado por** un tiempo nominal de conmutación y el tiempo de conmutación cambia en menos del 10% del tiempo nominal de conmutación.
- 35 21. El procedimiento de la reivindicación 18, que comprende adicionalmente la etapa de:
- proporcionar una impedancia variable en conexión eléctrica en serie con una entrada de control del dispositivo (110, 112) conductivo en forma controlable;
- 40 en el cual el control de la impedancia variable en respuesta a la temperatura del dispositivo (110, 112) conductivo en forma controlable se efectúa de forma tal que la duración del tiempo de conmutación cambia en respuesta a la temperatura del dispositivo (110, 112) conductivo en forma controlable.
22. El procedimiento de la reivindicación 21, en el cual la etapa del cambio comprende:
- 45 disminuir la impedancia variable según aumenta la temperatura del dispositivo (110, 112) conductivo en forma controlable, y aumentar la impedancia variable según disminuye la temperatura del dispositivo (110, 112) conductivo en forma controlable y, preferiblemente,
- cambiar la impedancia variable continuamente según cambia la temperatura del dispositivo (110, 112) conductivo en forma controlable y, preferiblemente,
- proporcionar al menos tres, preferiblemente al menos diez, pasos discretos de impedancia para la impedancia variable según cambia la temperatura del dispositivo (110, 112) conductivo en forma controlable.
- 50 23. El procedimiento de la reivindicación 22, en el cual la impedancia variable comprende un termistor, preferiblemente,

un termistor (122) de NTC.

5 24. El procedimiento de la reivindicación 22, en el cual el dispositivo de control de carga es operable para controlar una carga (104) de iluminación, y la etapa del cambio comprende proporcionar una pluralidad de pasos discretos de impedancia en conexión eléctrica en serie con la entrada de control del dispositivo (110, 112) conductivo en forma controlable, de modo tal que la pluralidad de pasos discretos de impedancia sea bastante grande para impedir el parpadeo perceptible en la carga (104) de iluminación, según la impedancia variable cambia entre un paso discreto de impedancia al siguiente paso discreto de impedancia.

10 25. El procedimiento de la reivindicación 21, en el cual el tiempo de conmutación disminuye en longitud según aumenta la temperatura del dispositivo (110, 112) conductivo en forma controlable y aumenta en longitud según disminuye la temperatura del dispositivo (110, 112) conductivo en forma controlable.

15

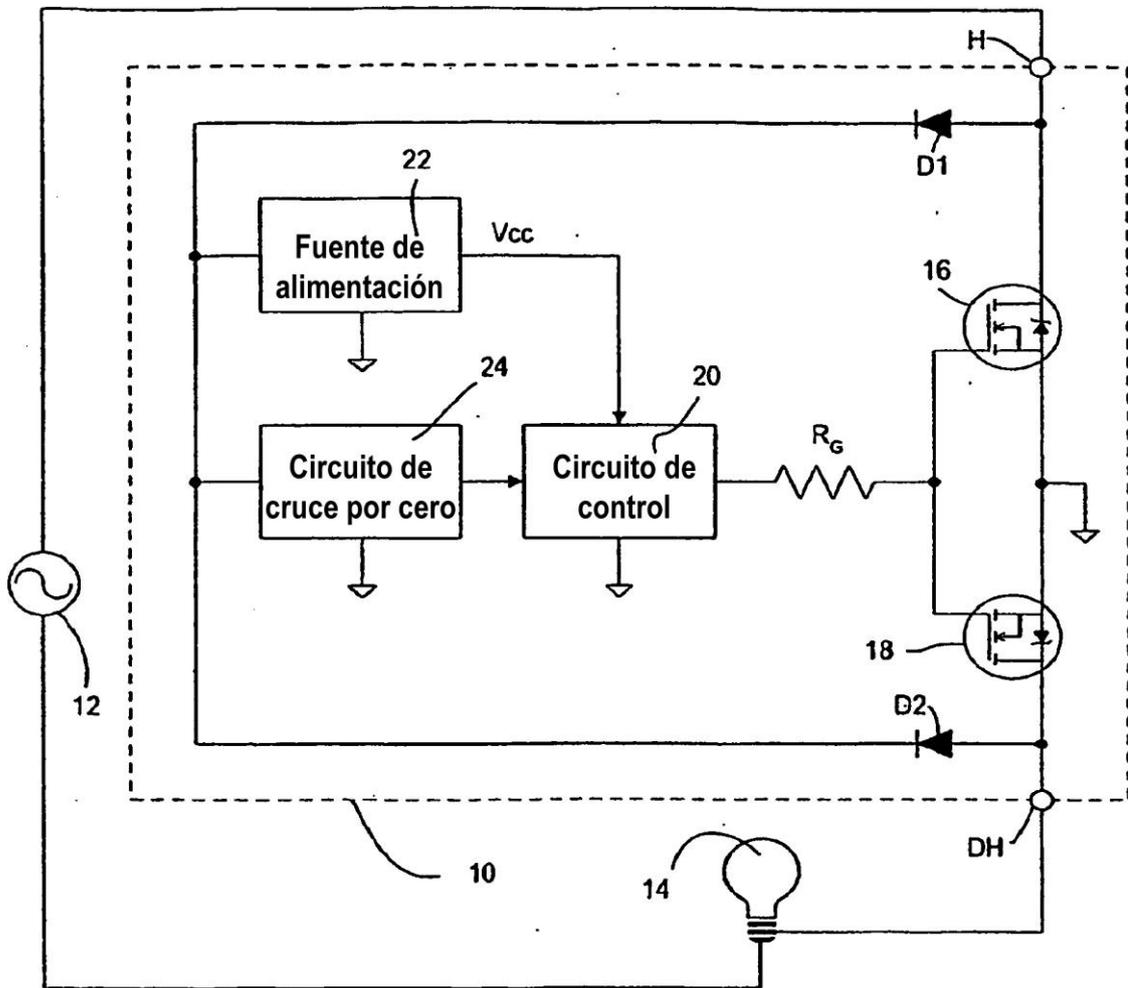


Fig. 1
Técnica Anterior

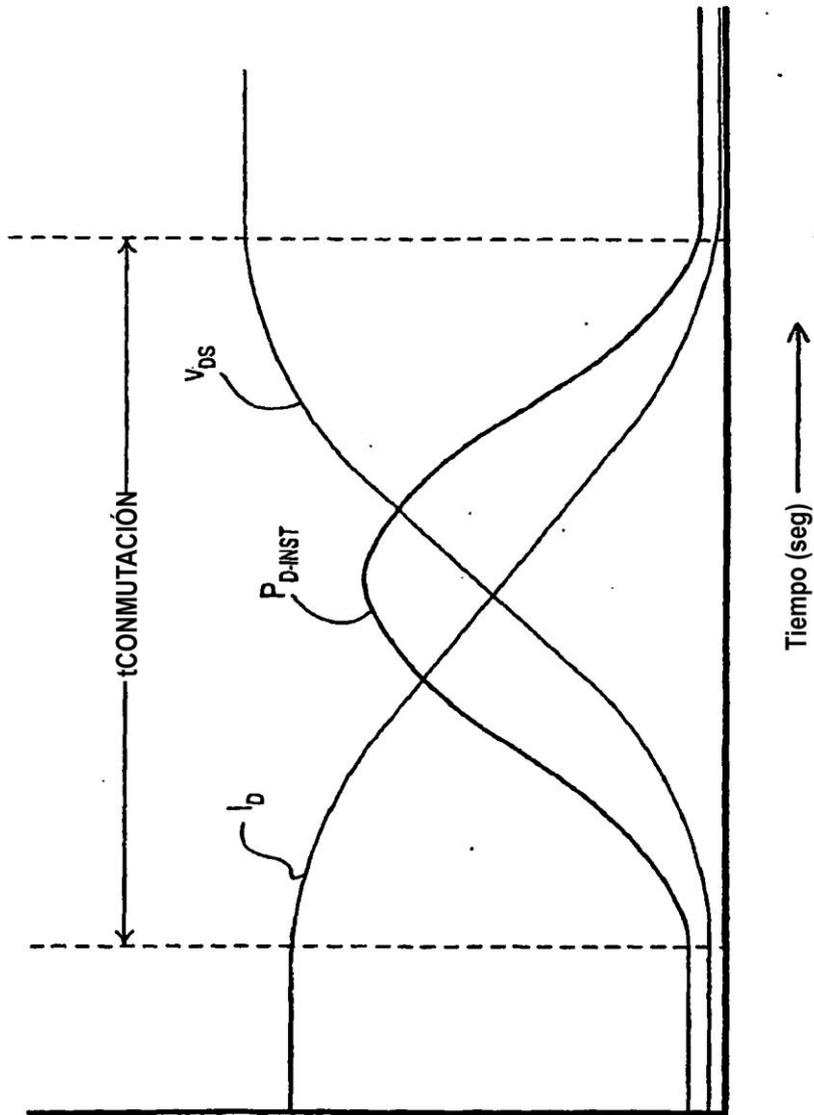


Fig. 2

Técnica Anterior

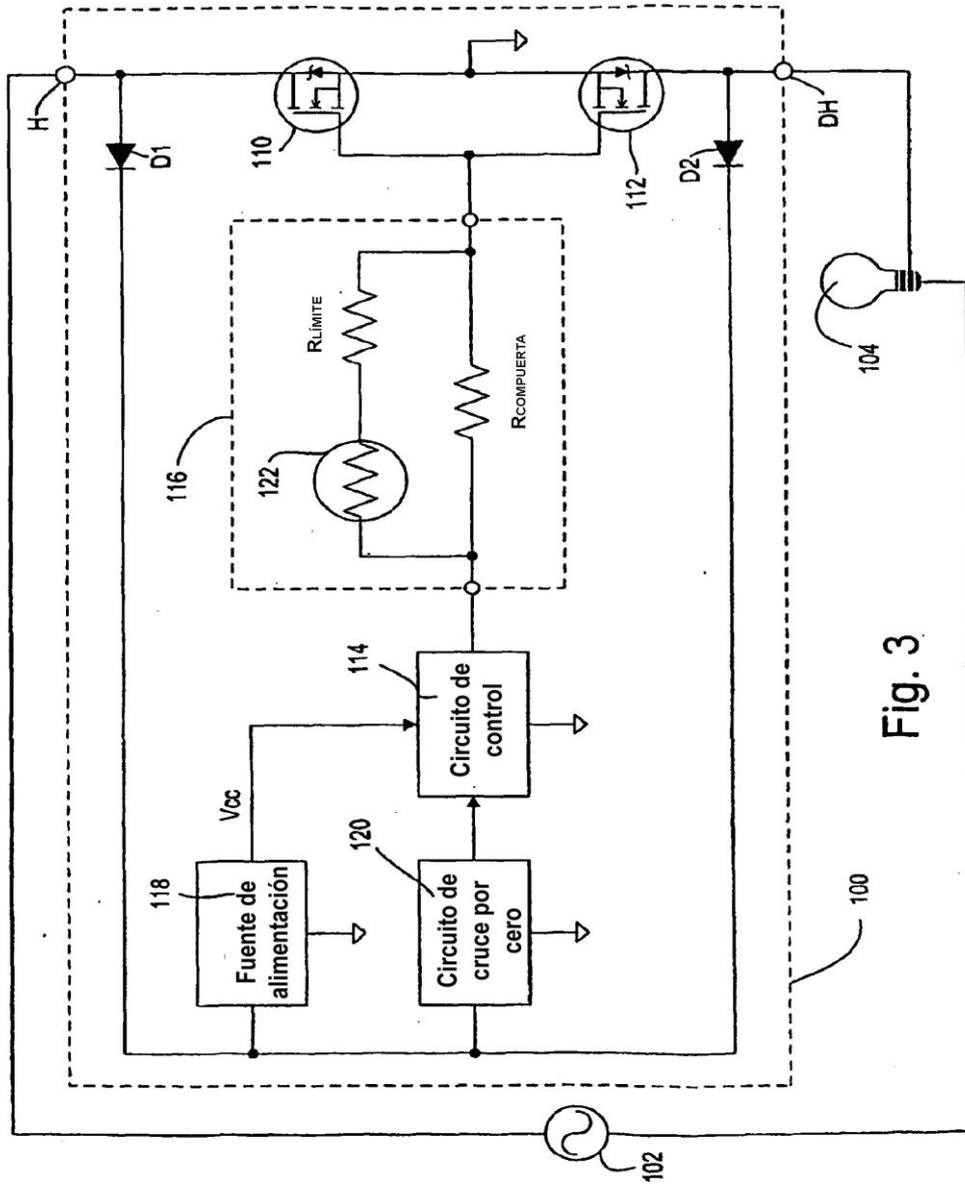
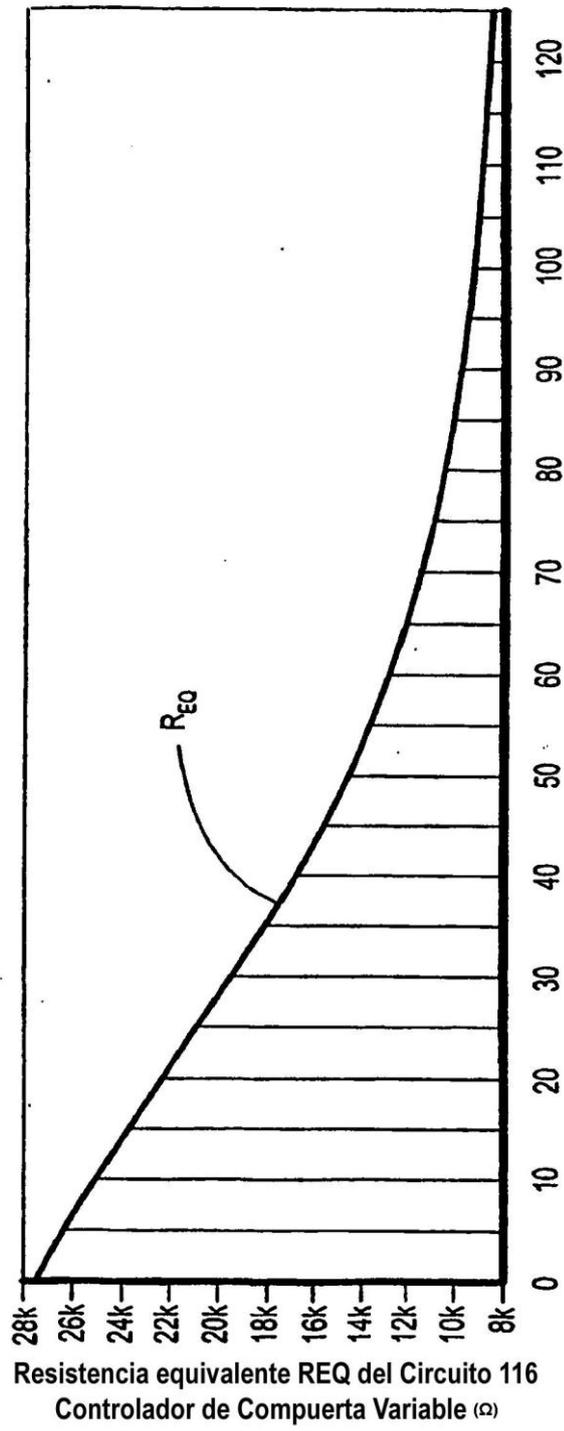


Fig. 3



Temperatura del Termistor NTC 122 ($^{\circ}C$)

Fig. 4

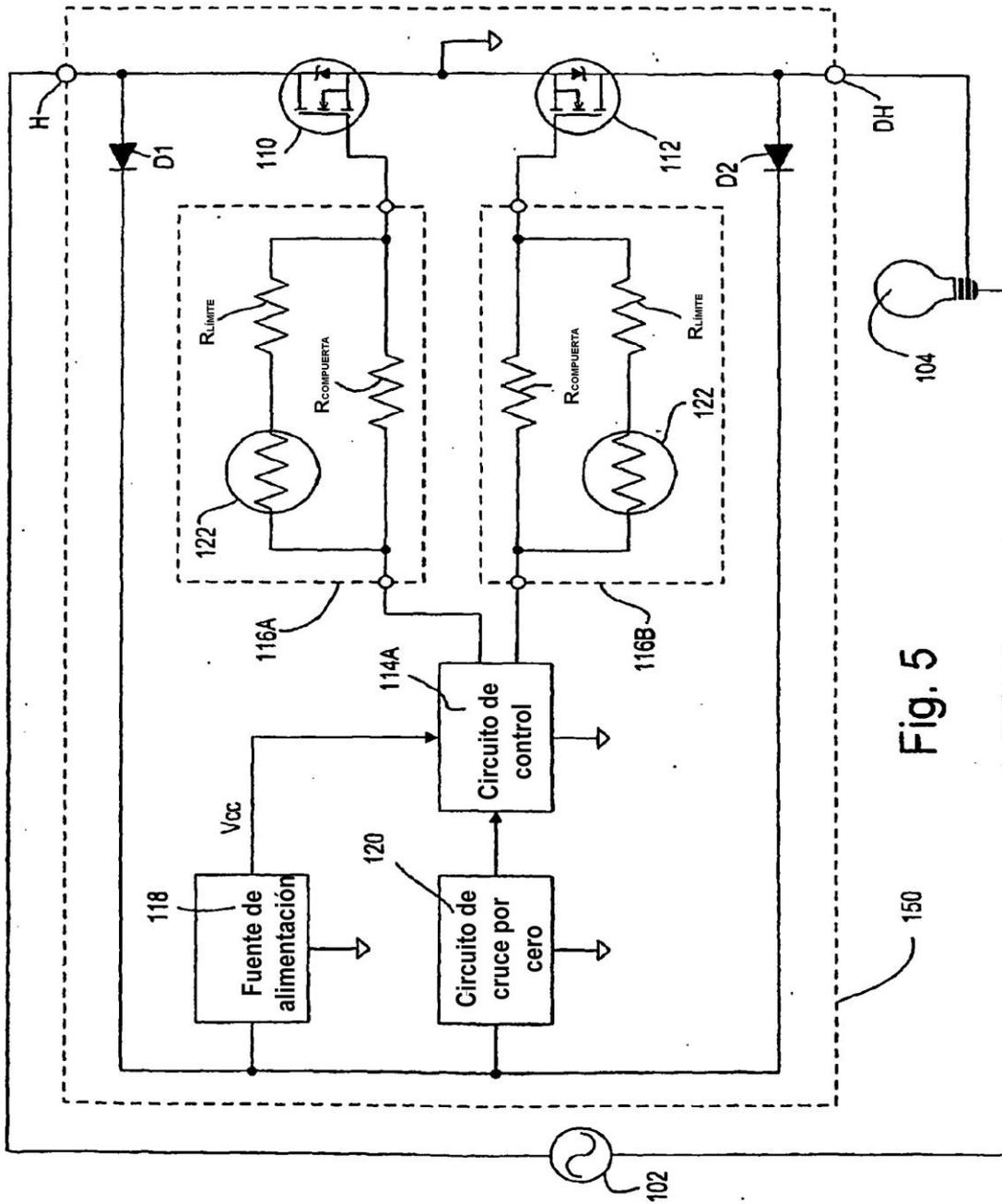


Fig. 5

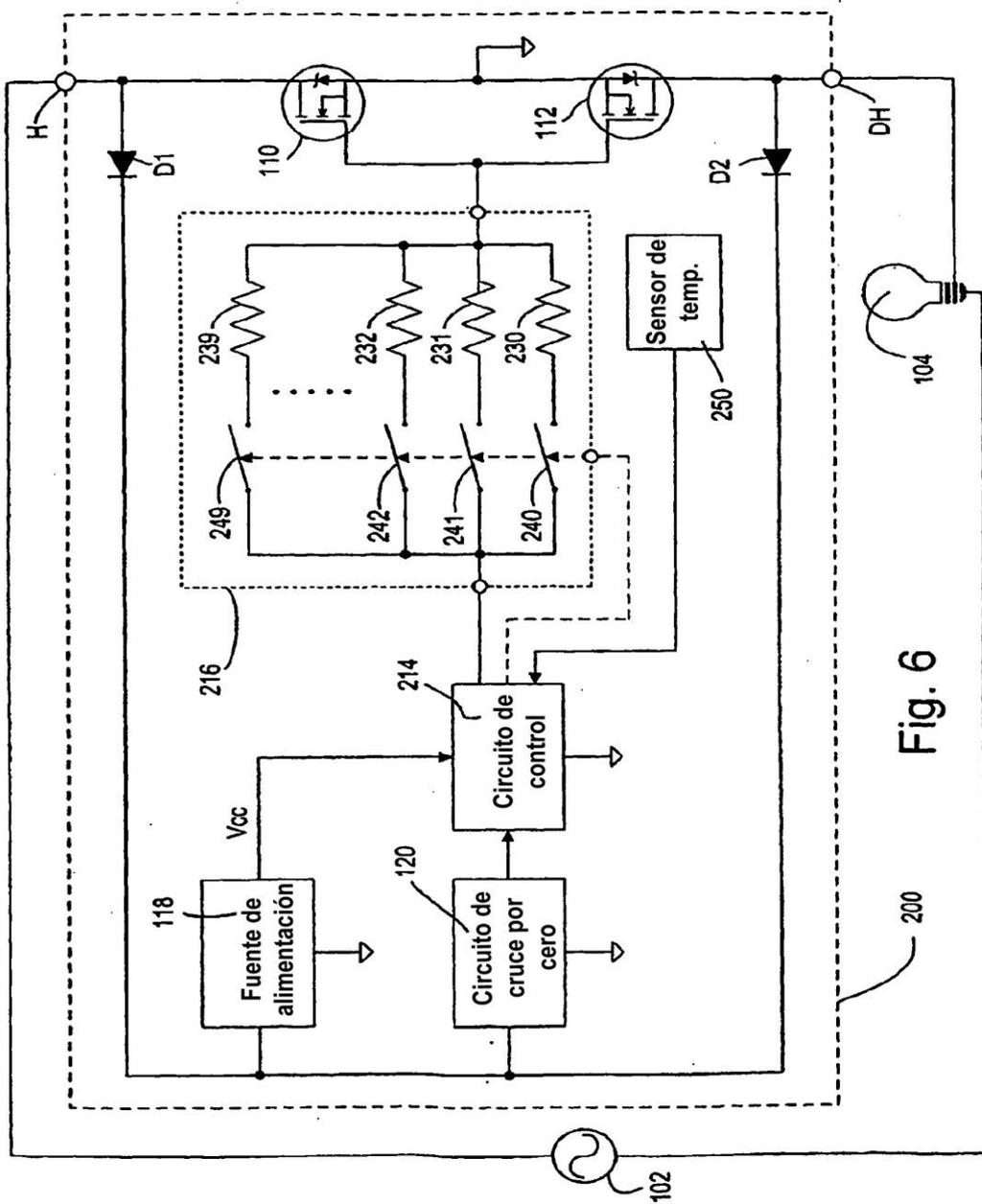


Fig. 6

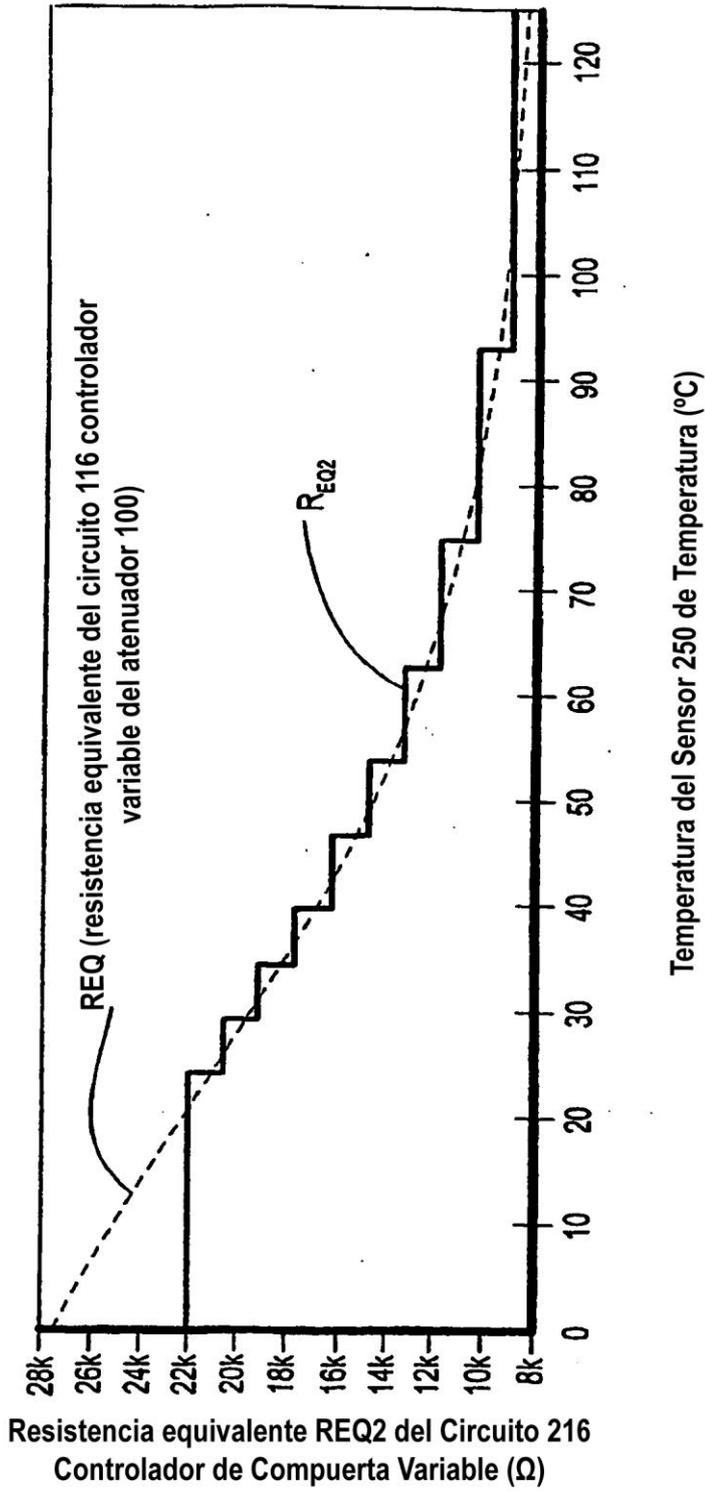


Fig. 7