



19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 358 633**

51 Int. Cl.:  
**H04W 48/08** (2006.01)  
**H04W 56/00** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **08799422 .4**  
96 Fecha de presentación : **10.09.2008**  
97 Número de publicación de la solicitud: **2204062**  
97 Fecha de publicación de la solicitud: **07.07.2010**

54 Título: **Procedimiento y aparato para incluir información de modo de comunicación (TDD o FDD) en una trama de transmisión para adquisición de sistema.**

30 Prioridad: **10.09.2007 US 971201 P**  
**23.07.2008 US 178201**

45 Fecha de publicación de la mención BOPI:  
**12.05.2011**

45 Fecha de la publicación del folleto de la patente:  
**12.05.2011**

73 Titular/es: **QUALCOMM Incorporated**  
**Attn: International Ip Administration**  
**5775 Morehouse Drive**  
**San Diego, California 92121-17, US**

72 Inventor/es: **Wang, Michael Mao**

74 Agente: **Carpintero López, Mario**

ES 2 358 633 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

## DESCRIPCIÓN

Procedimientos y aparato para incluir información de modo de comunicación (TDD o FDD) en una trama de transmisión para adquisición de sistema

### Antecedentes

#### 5 Campo

La presente descripción se refiere en general a procedimientos y aparato para incluir información de modo en una trama para adquisición de sistema, y más en particular para incluir información de modo en un preámbulo de trama concerniente a si una transmisión es en modo TDD o FDD.

### Antecedentes

10 En sistemas de comunicación particulares que soportan ambos modos de comunicación dúplex de división de frecuencia (FDD) y dúplex de división de tiempo (TDD), la adquisición de información de sincronización durante la adquisición de sistema en un equipo de usuario (UE) depende del modo de comunicación particular. En consecuencia, un dispositivo de usuario operable en tales sistemas tiene que determinar si un modo de transmisión actual es en FDD o en TDD con anterioridad a la adquisición de sincronización. Diversos sistemas de comunicación  
15 conocidos, sin embargo, no comunican activamente el modo particular de operación, conduciendo así a dificultades e ineficacia en cuanto a adquisición de información de sincronización durante la adquisición de sistema.

Además, en tipos particulares de estos sistemas, tal como el Acceso Inalámbrico de Banda Ancha Móvil (MBWA), de acuerdo con el estándar 802.20 IEEE, se conoce el hecho de emplear información de adquisición (por ejemplo, AcqInfo) insertada en un preámbulo de una trama de transmisión (por ejemplo, una súper-trama) para ayudar a la adquisición de sistema. Esta información, sin embargo, no comunica en la actualidad si la transmisión actual a un dispositivo de usuario es conforme con los modos TDD o FDD, conduciendo a dificultades en la adquisición de sincronización. Se ha observado, sin embargo, que la información de adquisición (AcqInfo) conforme al IEEE 802.20 emplea un bit de HalfDuplexEnable que comunica si las transmisiones durante el modo FDD son dúplex completo o semi dúplex, dependiendo del estado binario del bit. En modos TDD, sin embargo, se conocen diversas particiones diferentes de recursos divididos para transmisiones de enlace hacia delante (por ejemplo, transmisiones de una estación base o punto de acceso (AP) hasta un equipo de usuario (UE), un terminal de acceso (AT) o un dispositivo móvil) y transmisiones de enlace reverso (por ejemplo, transmisiones desde un UE, AT o dispositivo móvil hasta una estación base o AP). Si la relación de partición particular de tramas de enlace descendente respecto a tramas de enlace ascendente no es conocida por los dispositivos del sistema, lo que es típico en los sistemas conocidos, el tiempo de sincronización puede ser más retardado.  
20  
25  
30

La solicitud de Patente U.S. núm. 2007/0054667 divulga la radiodifusión de un mensaje MOB-NBR-ADV que comprende un campo para indicar los recursos disponibles en ambos modos de TDD y FDD.

### Sumario

De acuerdo con un aspecto, se reivindica un procedimiento para su uso en un sistema de comunicación inalámbrica en la reivindicación 1 independiente. El procedimiento incluye proporcionar al menos un primer bit de información configurado para indicar que el sistema de comunicación está operando de acuerdo con uno de entre un modo dúplex de división de tiempo TDD y un modo dúplex de división de frecuencia FDD. Además, el procedimiento incluye proporcionar el al menos un primer bit de información en un preámbulo de una trama de transmisión.  
35

De acuerdo con un aspecto adicional, se reivindica un producto de programa de ordenador que comprende un medio legible con ordenador en la reivindicación 13 independiente. El medio legible con ordenador incluye un código para provocar que un ordenador proporcione al menos un primer bit de información configurado para indicar que un sistema de comunicación inalámbrica está operando de acuerdo con uno de entre un modo dúplex de división de tiempo TDD y un modo dúplex de división de frecuencia FDD. El medio incluye también un código para provocar que el al menos un bit de información en el preámbulo de una trama de transmisión, sea transmitido con el sistema de comunicación inalámbrica.  
40  
45

De acuerdo aún con otro aspecto, se reivindica un aparato operable en un sistema de comunicación inalámbrica en la reivindicación 7 independiente. El aparato incluye medios para proporcionar al menos un primer bit de información configurado para indicar que el sistema de comunicación está operando de acuerdo con uno de entre un modo dúplex de división de tiempo TDD y un modo dúplex de división de frecuencia FDD. También se encuentran incluidos medios para proporcionar el al menos un primer bit de información en un preámbulo de una trama de transmisión.  
50

### Breve descripción de los dibujos

La Figura 1 es un ejemplo de sistema de comunicación inalámbrica en el que pueden ser empleados los procedimientos y el aparato divulgados en la presente memoria;

la Figura 2 muestra un formato de trama de transmisión que puede ser utilizado en el sistema de la Figura 1;

la Figura 3 muestra un ejemplo de transmisión TDD que tiene una relación de partición de 1:1;

la Figura 4 muestra un ejemplo de transmisión TDD que tiene una relación de partición de 2:1;

5 la Figura 5 ilustra un procedimiento para proporcionar comunicación de información de modo FDD y TDD en una transmisión inalámbrica;

la Figura 6 ilustra un ejemplo de aparato para efectuar una comunicación de información de modo FDD y TDD en una transmisión inalámbrica.

### **Descripción detallada**

10 La presente divulgación muestra procedimientos y un aparato que proporcionan información en una trama de comunicación para comunicar el modo de transmisión; en particular, si la transmisión es una transmisión en FDD o una en TDD. La información puede comprender un único bit binario dentro de un preámbulo de una trama de transmisión (es decir, una súper-trama) que comunica ya sea un modo de transmisión FDD o ya sea uno TDD, a un aparato que recibe la trama de transmisión. Adicionalmente, en otro aspecto, la presente divulgación incluye también procedimientos y un aparato que reutilizan un recurso existente, tal como un bit HalfDuplexEnable en un sistema 15 IEEE 802.20 como ejemplo, no solo para comunicar el modo dúplex completo o semi dúplex cuando se transmite de acuerdo con FDD, sino también con la característica añadida de comunicar información de posición cuando se transmite de acuerdo con TDD.

20 La Figura 1 ilustra un ejemplo de sistema de comunicación inalámbrica en el que se pueden emplear los procedimientos y el aparato divulgados en la presente memoria. Un punto de acceso 100 (AP) incluye múltiples grupos de antenas, uno que incluye las 104 y 106, otro que incluye las 108 y 110, y uno adicional que incluye las 112 y 114. Solamente se han mostrado dos antenas por cada grupo de antenas en la Figura 1. No obstante, se pueden utilizar más o menos antenas por cada grupo de antenas. El terminal de acceso 116 (AT) está en comunicación con las antenas 112 y 114, en el que las antenas 112 y 114 transmiten información al terminal de acceso 116 por el enlace hacia delante 120, y reciben información desde el terminal de acceso 116 por el enlace 25 reverso 118. El terminal de acceso 122 está en comunicación con antenas 106 y 108, donde las antenas 106 y 108 transmiten información al terminal de acceso 122 por el enlace hacia delante 126, y reciben información desde el terminal de acceso 122 por el enlace reverso 124.

30 Se aprecia que el sistema de la Figura 1 puede soportar ambos modos FDD y TDD. En un modo FDD, los enlaces de comunicación 118, 120, 124 y 126 pueden utilizar diferentes frecuencias para la comunicación. Por ejemplo, el enlace hacia delante 120 puede utilizar una frecuencia diferente de la utilizada por el enlace reverso 118. Se aprecia además que un punto de acceso (por ejemplo, 100) puede ser una estación fija utilizada para la comunicación con los terminales, y puede ser también mencionada como punto de acceso (AP), Nodo B, estación base, o con cualquier otra terminología. Un terminal de acceso puede ser denominado también como un equipo de usuario (UE), un dispositivo de comunicación inalámbrica, un terminal, un dispositivo de usuario, un dispositivo móvil, o con 35 cualquier otra terminología.

40 La Figura 2 muestra un formato de trama de transmisión que puede ser utilizado en el sistema de la Figura 1. Según se ha ilustrado, la trama de transmisión 200, la cual puede ser una súper-trama como ejemplo, incluye un preámbulo 202 que contiene varios símbolos de cabecera que incluyen símbolos para adquisición de sistema y para adquisición de sincronización. La trama de transmisión 200 incluye también una carga útil 204, la cual contiene los datos que han de ser transmitidos por medio de la trama 200. En particular, la trama 200 puede incluir tres canales piloto multiplexados por división de tiempo (TDM); en particular, el Piloto 1 (206) TDM, el Piloto 2 (208) TDM, y el Piloto 3 (208) TDM. El piloto 1 TDM 206 es utilizado por un transceptor para, entre otras cosas, la adquisición basta de sincronización. El TDM 1 206 va seguido en el tiempo por el Piloto 2 TDM 208. El TDM 2 208 puede incluir una secuencia o código de número Pseudoaleatorio (PN) que es utilizado por un transceptor para la adquisición fina o 45 readquisición de sincronización.

50 El canal 210 de Piloto 3 TDM puede ser utilizado para comunicar información de sistema adicional a los dispositivos de recepción. De acuerdo con un aspecto, se aprecia que en sistemas MBWA (es decir, el estándar IEEE802.20) la información incluida en el Piloto 3 TDM no incluye información concerniente a si la transmisión actual hasta el dispositivo de recepción es una transmisión FDD o TDD. En consecuencia, los presentes procedimientos y aparato proporcionan al menos un bit adicional de información en el preámbulo, tal como en TDM 3, que comunica si la transmisión es una transmisión FDD o una TDD. Como ejemplo, un estado cero (0) del bit podría indicar el modo FDD y un estado uno (1) podría indicar un modo TDD.

55 También, en sistemas MBWA (es decir, el estándar IEEE802.20), en particular, el canal TDM 3 incluye un bloque (no representado) de información de adquisición (AcqInfo) transmitido en el preámbulo para adquisición de sistema. En consecuencia, en un aspecto, se contempla que el bit adicional discutido en lo que antecede puede estar incluido en el bloque de AcqInfo, pero no se limita a tal posición y puede estar incluido en cualquier porción de un preámbulo de súper-trama. Con independencia de si el bit está añadido al bloque de AcqInfo o en cualquier otro sitio del

preámbulo, la adición de este único bit añade cabecera mínima a la súper-trama. Se aprecia se pueden utilizar bits adicionales, más de un bit, en el preámbulo para comunicar información adicional, o para comunicar modos en caso de que estén soportados más de dos modos por un sistema de comunicación, como otro ejemplo.

Se conoce el hecho de que en transmisiones TDD, las transmisiones particulares duplicadas de enlace hacia delante y de enlace reverso son alternadas o particionadas en el tiempo según relaciones particulares previamente determinadas. Como ilustración, la Figura 3 muestra una transmisión TDD que tiene una relación de partición de 1:1, en la que las transmisiones 302 de enlace hacia delante alternan en el tiempo con transmisiones 304 de enlace reverso. Según otra ilustración de una partición diferente de TDD, la Figura 4 muestra una relación de partición de 2:1. En este caso, cada dos transmisiones 402, 404 de enlace hacia delante, transmitidas consecutivamente en el tiempo, van seguidas de una sola transmisión 406 de enlace reverso.

En determinados sistemas de comunicación, se conoce el hecho de utilizar un bit en el preámbulo para indicar durante un modo FDD si la transmisión es dúplex completa o semi dúplex. Para sistemas MBWA, como ejemplo específico, este bit existente se denomina bit de "HalfDuplexEnable", y se localiza en el bloque de AcqInfo. No se proporciona actualmente ninguna indicación en sistemas tales que operan en un modo TDD con relación a la partición particular para la transmisión TDD, tal como la partición ilustrada en las Figuras 3 y 4. De acuerdo con un aspecto adicional, se contempla que el bit existente en el preámbulo (por ejemplo, el bit de HalfDuplexEnable) puede ser utilizado (o, en esencia, reutilizado) como indicador de partición de TDD puesto que el bit sólo se utiliza actualmente en modo FDD. De ese modo, cuando el primer bit mencionado en lo que antecede indica un FDD, el segundo bit indica qué operación de FDD dúplex completa o semi dúplex está siendo utilizada. Adicionalmente, cuando el primer bit indica modo TDD, se puede utilizar el mismo segundo bit de HalfDuplexEnable para indicar cuál de las dos relaciones de partición está siendo utilizada en el caso de dos modos. Por ejemplo, si se establece el segundo bit en estado de cero (0), entonces se ve implicada una partición TDD de 2:1 según se ha ilustrado en la Figura 4. En otro caso, un estado de (1) indica otra partición, tal como una partición de 1:1 según se ha ilustrado mediante la Figura 3. Se aprecia que esto es únicamente un ejemplo de relaciones elegidas arbitrariamente, y que podrían utilizarse otras diversas relaciones en un sistema y, de ese modo, ser implícitas a la selección de bit. Además, se podrían añadir bits adicionales a esta información si se utilizan más de dos particiones TDD diferentes en un sistema.

La Figura 5 ilustra un procedimiento 500 para proporcionar comunicación de información de modo FDD y TDD que puede ser empleada en un sistema de comunicación inalámbrica, tal como el sistema de la Figura 1. El procedimiento 500 incluye un primer bloque 502 que proporciona al menos un primer bit de información que está configurado para indicar que el sistema de comunicación está operando de acuerdo con el modo TDD o con el modo FDD. Según se ha explicado en lo que antecede, este primer bit de información puede ser un simple bit binario, como ejemplo, cuyo estado indique ya sea un modo de transmisión actual FDD o ya sea un modo TDD. El primer bit de información se proporciona entonces situado, o insertado, en el preámbulo de una trama de transmisión (bloque 504), para ser transmitido en el sistema de comunicación inalámbrica. Se aprecia que, según se ha explicado anteriormente, el primer bit de información puede estar insertado en el canal Piloto 3 TDM de una súper-trama, y según otro aspecto, en un bloque AcqInfo en el Piloto 3 TDM en el ejemplo de sistemas IEEE 802.20.

La Figura 5 ilustra además un bloque 506 adicional, el cual proporciona un proceso añadido, pero alternativo, según se ha indicado mediante líneas discontinuas. En particular, el bloque 506 asigna al menos un segundo bit de información en el preámbulo para indicar información de partición TDD cuando el primer bit de información indica operación TDD, y para indicar operación FDD semi dúplex y operación FDD dúplex completa cuando el primer bit de información indica operación FDD. Se aprecia que, de acuerdo con un aspecto, el segundo bit de información es el bit HalfDuplexEnable ya presente en los preámbulos de súper-tramas de sistemas que operan de acuerdo con IEEE 802.20, según se ha explicado con anterioridad en la presente memoria. De ese modo, el proceso del bloque 506 proporciona la reutilización de este bit de información para comunicar información de partición adicional en relación con transmisiones TDD, lo que elimina la necesidad de recursos añadidos mientras se añaden a la cantidad de información que puede ser transportada en el preámbulo.

Se aprecia que el uno o más procesos del procedimiento 500 puede(n) ser repetido(s) para súper-trama ensamblada y transmitida en un sistema de comunicación. Alternativamente, uno o más de los procesos del procedimiento 500 puede(n) ser llevado(s) a cabo periódicamente, cuando solamente se proporcionen súper-tramas periódicas con la información de bit añadida.

La Figura 6 ilustra un aparato para proporcionar información concerniente a una comunicación de un modo particular de transmisión de un sistema de comunicación que soporta TDD y FDD. El aparato 600 puede incluir varios componentes que pueden ser utilizados en un dispositivo inalámbrico, tal como una estación base o un dispositivo 100 de punto de acceso según se ha ilustrado en la Figura 1, o en otros dispositivos de un sistema de comunicación tal como un equipo de usuario 116, 122, por citar solamente dos ejemplos.

El aparato 600 puede incluir un número de componentes diversos acoplados en relación de comunicación por medio de buses 602 de comunicaciones, que pueden incluir un bus de potencia, un bus de señal de control, un bus de señal de estado, un bus de datos, cualquier combinación de los mismos, o cualquier otro enlace de comunicaciones adecuado. También incluido en el aparato 600 se encuentra al menos un procesador 604 que controla la actuación

del aparato 600. El procesador 604 puede ser mencionado como unidad central de proceso (CPU). El aparato 600 incluye también una memoria 606 que puede incluir tanto memoria de solo lectura (ROM) como memoria de acceso aleatorio (RAM), que proporciona instrucciones y datos al procesador 604. Una porción de la memoria 606 puede incluir también memoria de acceso aleatorio no volátil (NVRAM), como ejemplo. El procesador 604 está configurado para llevar a cabo operaciones lógicas y aritméticas basadas en instrucciones de programa almacenadas en el interior de la memoria 606. Además, las instrucciones de la memoria 606 pueden ser ejecutables para implementar los procedimientos descritos en la presente memoria.

El aparato 600 puede incluir también circuitería 608 de transmisor/ receptor, para proporcionar la transmisión y la recepción de señales inalámbricas entre un dispositivo inalámbrico que emplea el aparato 600 y otro dispositivo inalámbrico, por ejemplo. Una o más antenas 610 pueden estar acopladas en relación de comunicación con la circuitería 608 de transmisor/ receptor, según se ha ilustrado en la Figura 6. Se aprecia que un dispositivo inalámbrico que emplea el aparato 600 puede incluir múltiples transmisores, múltiples receptores, y/o múltiples antenas.

El aparato 600 puede incluir también un módulo 612 de ensamblaje de trama de transmisión, configurado como medio para efectuar las funciones y los procedimientos que se han descrito en la presente memoria, tal como los diversos procesos y funciones que se han descrito en lo que antecede en relación con las Figuras 2-5. Además, el aparato 600 puede incluir un procesador de señal digital (DSP) 614 para su utilización en el procesamiento de las señales recibidas. También se aprecia que el procesador 604 y/o bien el DSP 604, pueden incluir alguna de, o todas, las funciones llevadas a cabo por el módulo 612 de ensamblaje de trama de transmisión, según implementaciones alternativas.

Se comprende que el orden o la jerarquía específico(a) de las etapas de los procesos divulgados constituye un ejemplo de alternativas ejemplares. En base a las preferencias de diseño, se comprende que el orden o la jerarquía específico(a) de las etapas de los procesos puede ser re-organizado(a) mientras se mantenga dentro del ámbito de la presente descripción. Las reivindicaciones de procedimiento que se acompañan presentan elementos de las diversas etapas según un orden de muestra, y se entiende que no se limitan al orden o la jerarquía específico(a) presentado(a).

Los expertos en la materia podrán comprender que la información y las señales pueden ser representadas utilizando cualquiera de una diversidad de tecnologías y técnicas diferentes. Por ejemplo, los datos, instrucciones, comandos, información, señales, bits, símbolos y chips que pueden haber sido referenciados a través de la descripción que antecede, pueden estar representados por tensiones, corrientes, ondas electromagnéticas, campos o partículas magnéticas, campos o partículas ópticas, o por cualquier combinación de los mismos.

Los expertos podrán apreciar además que los diversos bloques lógicos, módulos, circuitos y etapas de algoritmo ilustrativos que se han descrito en relación con las realizaciones divulgadas en la presente memoria, pueden ser implementados como hardware electrónico, software de ordenador, o combinaciones de ambos. Para ilustrar claramente esta intercambiabilidad de hardware y software, diversos componentes, bloques, módulos, circuitos y etapas ilustrativos han sido descritos en lo que antecede, generalmente en términos de su funcionalidad. Que tal funcionalidad se implemente como hardware o como software depende de la aplicación particular y de las limitaciones de diseño impuestas al sistema global. Los expertos en la materia pueden implementar la funcionalidad descrita de diversas maneras para cada aplicación particular, pero tales decisiones de implementación no deben ser interpretadas como causantes de una desviación del ámbito de la presente divulgación.

Los diversos bloques, módulos y circuitos ilustrados, descritos en relación con las realizaciones divulgadas en la presente memoria, pueden ser implementados o llevados a cabo con un procesador de propósito general, un procesador de señal digital (DSP), un circuito integrado de aplicación específica (ASIC), una matriz de puertas de campo programable (FPGA) u otro dispositivo lógico programable, lógica de puerta discreta o de transistor, componentes de hardware discretos, o cualquier combinación de los mismos diseñada para llevar a cabo las funciones descritas en la presente memoria. Un procesador de propósito general puede ser un microprocesador, pero como alternativa, el procesador puede ser un procesador convencional, un controlador, un microcontrolador o una máquina de estado. Un procesador puede ser también implementado como combinación de dispositivos de computación, por ejemplo, una combinación de un DSP y un microprocesador, una pluralidad de microprocesadores, uno o más microprocesadores junto con un núcleo DSP, o cualquier otra configuración de ese tipo.

Las etapas de un procedimiento o algoritmo descritas en relación con las realizaciones divulgadas en la presente memoria, pueden ser materializadas directamente en hardware, en un módulo de software ejecutado por medio de un procesador, o en una combinación de los dos. Un módulo de software puede residir en una memoria RAM, una memoria flash, una memoria ROM, una memoria EPROM, una memoria EEPROM, registros, disco duro, disco extraíble, un CD-ROM, o cualquier otra forma de medio de almacenamiento conocido en la técnica. Un medio de almacenamiento ejemplar se encuentra acoplado al procesador de tal modo que el procesador puede leer información desde, y escribir información en, el medio de almacenamiento. Como alternativa, el medio de almacenamiento puede ser integral con el procesador. El procesador y el medio de almacenamiento pueden residir en un ASIC. El ASIC puede residir en un terminal de usuario. Como alternativa, el procesador y el medio de almacenamiento pueden residir como componentes discretos en un terminal de usuario.

5 La descripción anterior de los ejemplos divulgados, se proporciona a efectos de permitir que una persona experta en la materia realice o utilice los procedimientos o el aparato ahora divulgados. Diversas modificaciones de estos ejemplos serán fácilmente evidentes para los expertos en la materia, y los principios genéricos aquí definidos pueden ser aplicados a otros ejemplos sin apartarse del ámbito de la divulgación. También se apreciará que la palabra "ejemplar" se utiliza exclusivamente en la presente memoria con el significado de que "sirva como ejemplo, caso o ilustración". Cualquier ejemplo descrito en la presente memoria como "ejemplar" no ha de ser considerado necesariamente como preferido o ventajoso frente a otros ejemplos. Así, la presente divulgación no se pretende que quede limitada a los ejemplos mostrados en la presente memoria.

## REIVINDICACIONES

- 1.- Un procedimiento de uso en un sistema de comunicación inalámbrica, comprendiendo el procedimiento:
- proporcionar (502) al menos un primer bit de información configurado para indicar que el sistema de comunicación está operando de acuerdo con uno de entre un modo dúplex de división de tiempo TDD y un modo dúplex de división de frecuencia FDD; estando el procedimiento **caracterizado por:**
- 5 proporcionar (504) el al menos un primer bit de información en un preámbulo de una trama de transmisión.
- 2.- El procedimiento definido en la reivindicación 1, en el que el al menos un bit de información se proporciona en un símbolo piloto del preámbulo.
- 3.- El procedimiento definido en la reivindicación 2, en el que el símbolo piloto es un símbolo piloto TDM3 de la trama de transmisión configurado de acuerdo con el estándar IEEE 802.20.
- 10 4.- El procedimiento definido en la reivindicación 1, en el que el al menos un bit de información se proporciona en un bloque AcqInfo de un símbolo piloto del preámbulo en un sistema de comunicación inalámbrica que opera de acuerdo con IEEE 802.20.
- 5.- El procedimiento definido en la reivindicación 1, que comprende además:
- 15 asignar (506) al menos un segundo bit de información en el preámbulo, en el que el al menos un segundo bit de información está configurado para:
- indicar información de partición TDD cuando el al menos un primer bit de información indica operación TDD del sistema de comunicación, e
- indicar si el sistema de comunicación está operando de acuerdo con una de entre operación FDD semi dúplex y operación FDD dúplex completa cuando el al menos un primer bit de información
- 20 indica operación FDD del sistema de comunicación.
- 6.- El procedimiento definido en la reivindicación 5, en el que el al menos un segundo bit de información es un bit HalfDuplexEnable en un bloque AcqInfo de un símbolo piloto del preámbulo en un sistema de comunicación inalámbrica que opera de acuerdo con IEEE 802.20.
- 7.- Un aparato operable en un sistema de comunicación inalámbrica, comprendiendo el aparato:
- 25 medios (612) para proporcionar al menos un primer bit de información configurado para indicar que el sistema de comunicación está operando de acuerdo con uno de entre un modo dúplex de división de tiempo TDD y un modo dúplex de división de frecuencia FDD; estando el aparato **caracterizado por:**
- medios (612) para proporcionar el al menos un primer bit de información en un preámbulo de una trama de transmisión.
- 30 8.- El aparato definido en la reivindicación 7, en el que el al menos un bit de información se proporciona en un símbolo piloto del preámbulo.
- 9.- El aparato definido en la reivindicación 8, en el que el símbolo piloto es un símbolo piloto TDM3 en la trama de transmisión configurado de acuerdo con el estándar IEEE 802.20.
- 10.- El aparato definido en la reivindicación 7, en el que el al menos un bit de información se proporciona en un
- 35 bloque AcqInfo de un símbolo piloto del preámbulo en un sistema de comunicación inalámbrica que opera de acuerdo con IEEE 802.20.
- 11.- El aparato definido en la reivindicación 7, que comprende además:
- medios (612) para asignar al menos un segundo bit de información en el preámbulo, en el que el al menos un segundo bit de información está configurado para:
- 40 indicar información de partición TDD cuando el al menos un primer bit de información indica operación TDD del sistema de comunicación, e
- indicar si el sistema de comunicación está operando de acuerdo con uno de entre operación FDD semi dúplex y operación FDD dúplex completa cuando el al menos un primer bit de información indica operación FDD del sistema de comunicación.
- 45 12.- El aparato definido en la reivindicación 11, en el que el al menos un segundo bit de información es un bit HalfDuplexEnable en un bloque AcqInfo de un símbolo piloto del preámbulo en un sistema de comunicación inalámbrica que opera de acuerdo con IEEE 802.20

13.- Un producto de programa de ordenador, que comprende:

un medio legible con ordenador, que comprende:

5 un código para provocar que un ordenador proporcione al menos un primer bit de información configurado para indicar que un sistema de comunicación inalámbrica está operando de acuerdo con uno de entre un modo dúplex de división de tiempo TDD y un modo dúplex de división de frecuencia FDD; estando el producto de programa de ordenador **caracterizado por**:

un código para provocar que el ordenador proporcione el al menos un primer bit de información en un preámbulo de una trama de transmisión que va a ser transmitida en el sistema de comunicación inalámbrica.

10 14.- El producto de programa de ordenador definido en la reivindicación 13, en el que el al menos un bit de información se proporciona en un símbolo piloto del preámbulo.

15.- El producto de programa de ordenador definido en la reivindicación 14, en el que el símbolo piloto es un símbolo piloto TDM3 en la trama de transmisión configurado de acuerdo con el estándar IEEE 802.20.



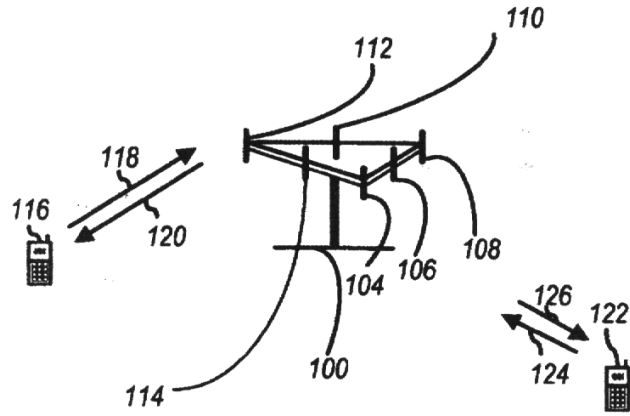


FIG. 1

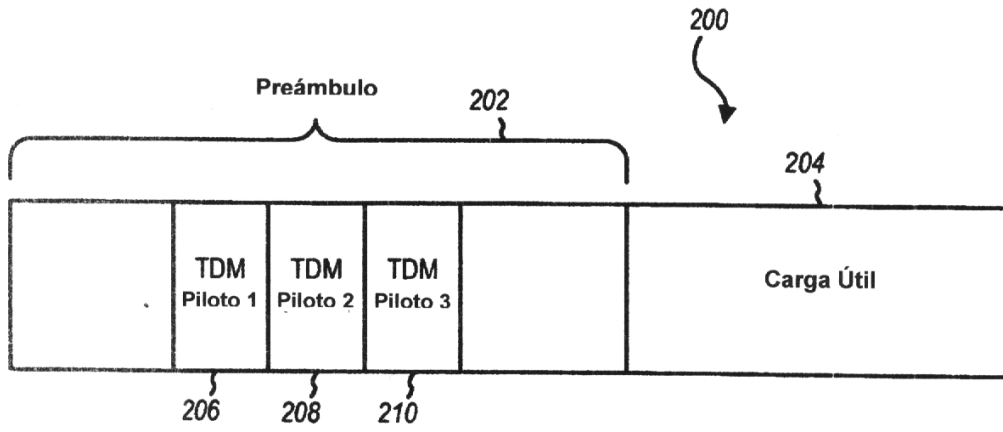


FIG. 2

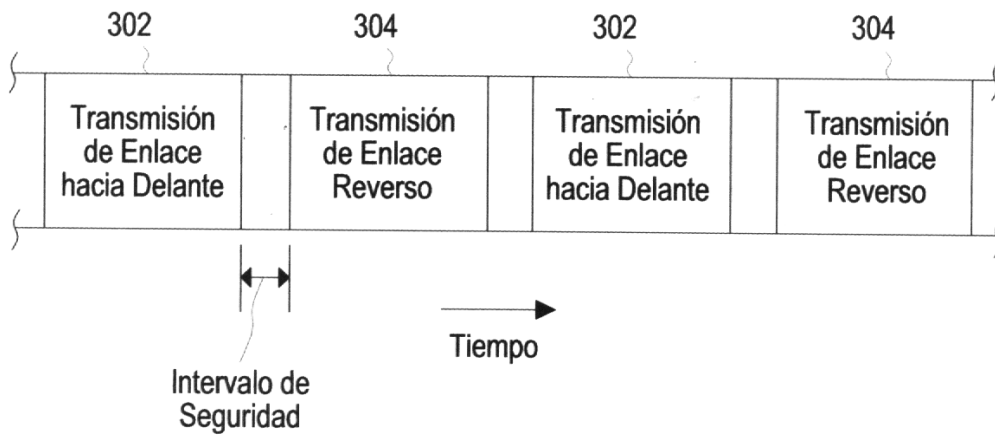


FIG. 3

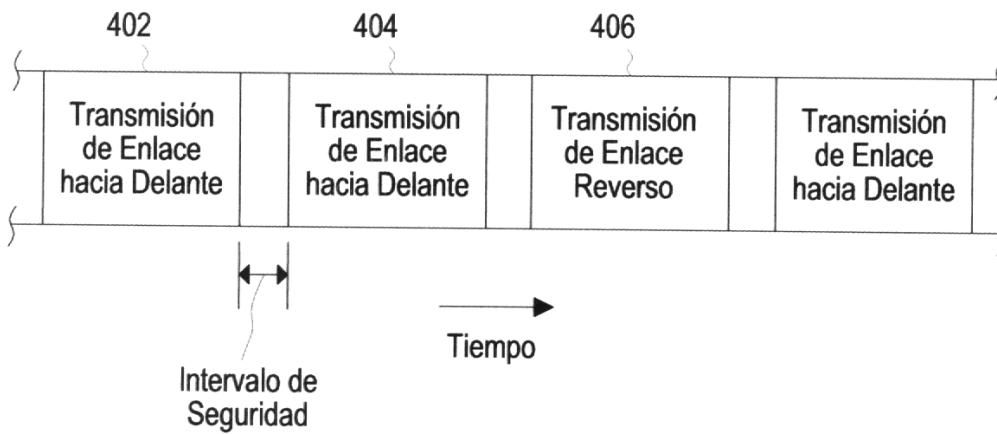
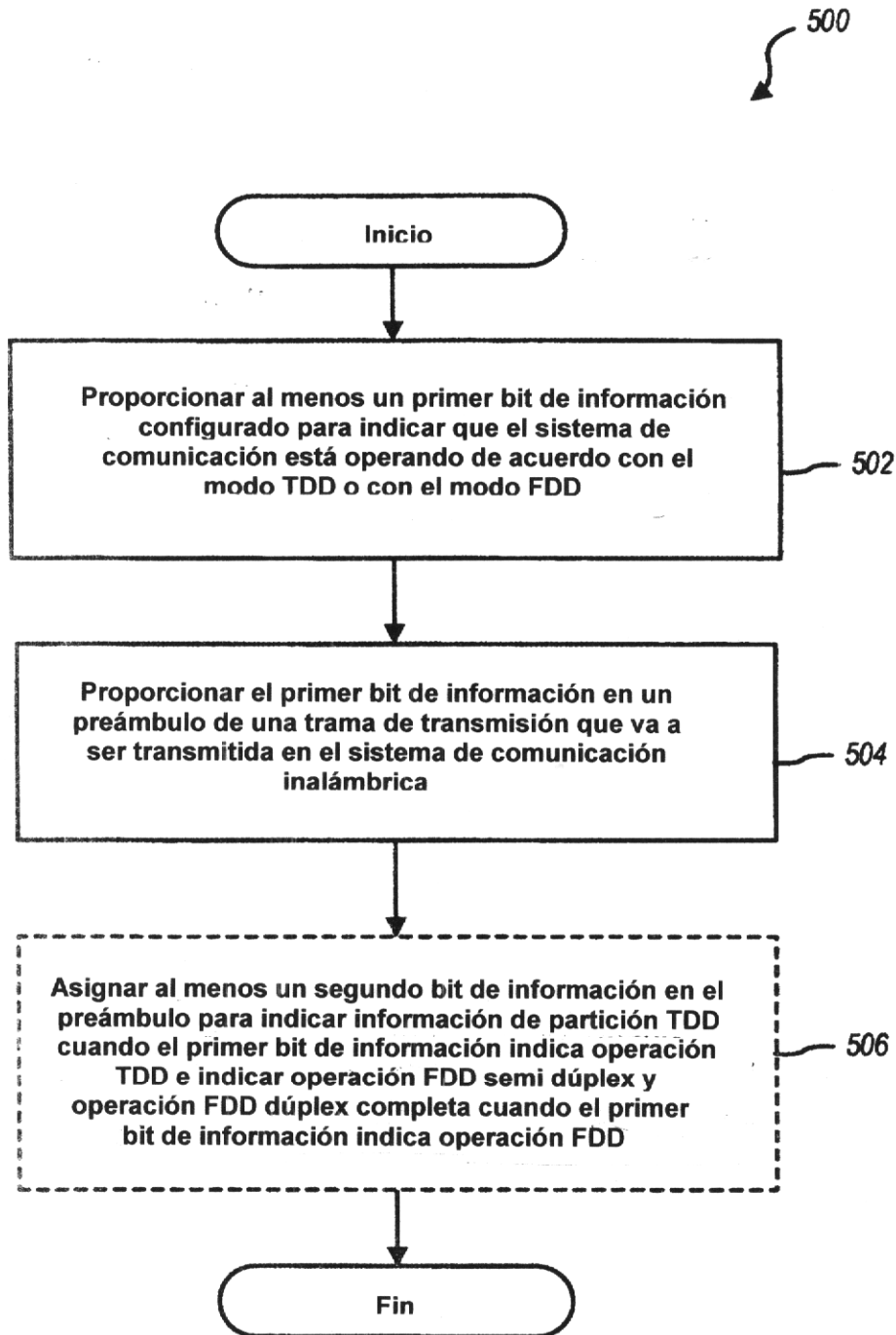
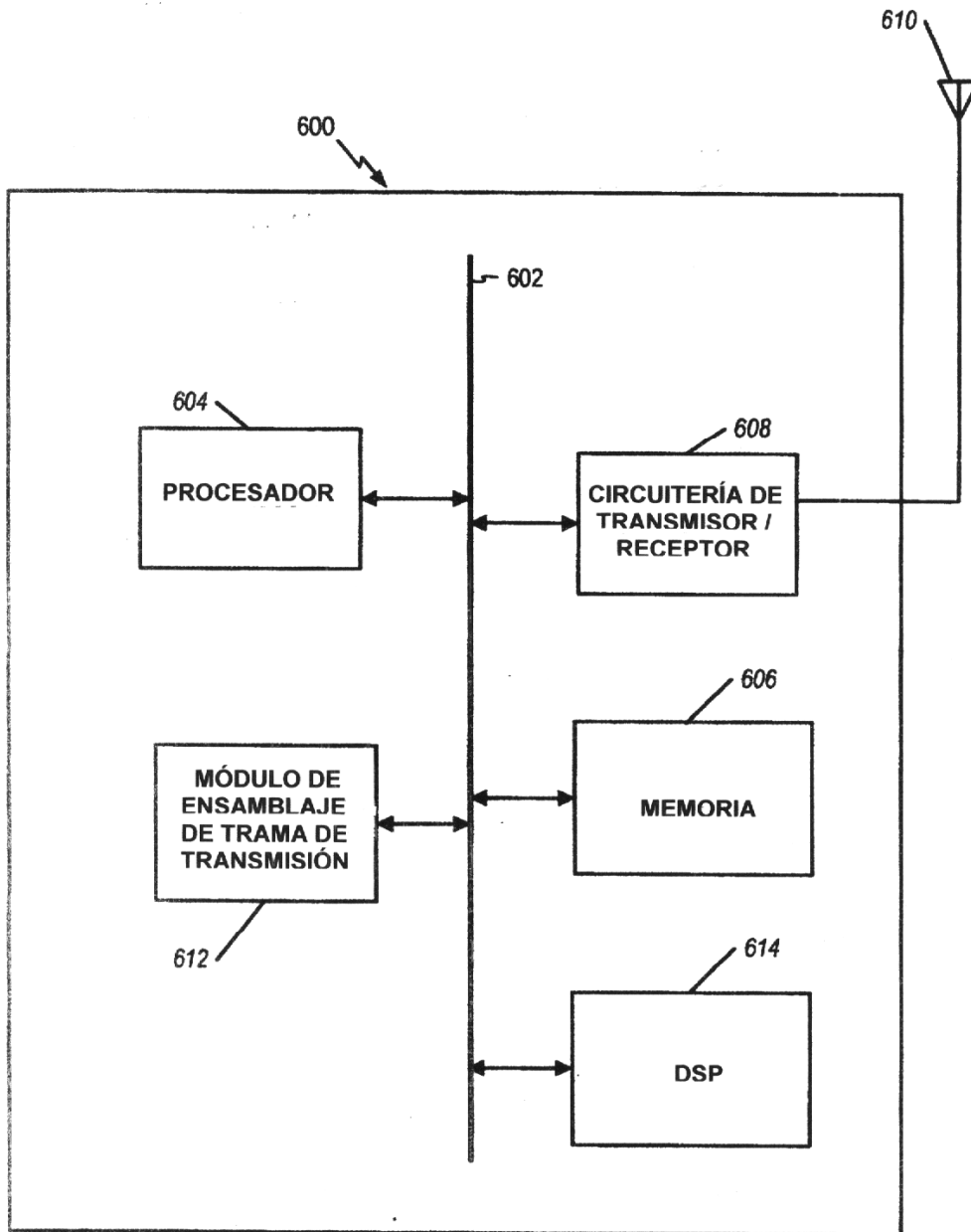


FIG. 4



**FIG. 5**



**FIG. 6**