



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 363 815**

51 Int. Cl.:
B60R 21/013 (2006.01)
B60R 21/0136 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **07803290 .1**
96 Fecha de presentación : **06.09.2007**
97 Número de publicación de la solicitud: **2079612**
97 Fecha de publicación de la solicitud: **22.07.2009**

54 Título: **Sensor de accidente y método para el procesamiento de, al menos, una señal de medición.**

30 Prioridad: **09.10.2006 DE 10 2006 047 632**

45 Fecha de publicación de la mención BOPI:
17.08.2011

45 Fecha de la publicación del folleto de la patente:
17.08.2011

73 Titular/es: **ROBERT BOSCH GmbH**
Postfach 30 02 20
70442 Stuttgart, DE

72 Inventor/es: **Schruellkamp, Michael**

74 Agente: **Carvajal y Urquijo, Isabel**

ES 2 363 815 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Sensor de accidente y método para el procesamiento de, al menos, una señal de medición

Estado del arte

5 La presente invención hace referencia a un sensor de accidente o bien, a un método para el procesamiento de, al menos, una señal de medición, de acuerdo con la clase de las reivindicaciones independientes.

De la patente DE 102 37 162 A1 se conoce un elemento sensor que suministra un valor de medición que se amplifica y se digitaliza. Dicho valor de medición se somete a un procesamiento previo.

Revelación de la presente invención

10 En comparación, el sensor de accidente conforme a la presente invención o bien, el método conforme a la presente invención para el procesamiento de, al menos, una señal de medición con las características de las reivindicaciones independientes, presentan una ventaja que consiste en la comprobación de una memoria que permite reescritura, preferentemente una memoria EEPROM, y de acuerdo con dicha comprobación de memoria se decide desde qué memoria se cargarán los datos con el fin de influir en el procesamiento del, al menos, un valor de medición. De esta manera, en el caso de una falla de la memoria que permite reescritura, se puede recurrir a los datos almacenados de manera fija, que conducen a una precisión no muy elevada de los valores de medición aunque, sin embargo, se garantiza una funcionalidad básica del sensor de accidente en el caso de tratarse de sensores críticos de esta clase. De esta manera, se incrementa de manera decisiva la funcionalidad básica, por ejemplo, de un sistema de seguridad para personas.

20 Como memorias que permitan reescritura, también se consideran otros tipos de memoria además de una memoria EEPROM, es decir, otras memorias de semiconductores que se puedan utilizar en un ordenador, por ejemplo, como memoria principal. Como memoria fija se puede considerar, por ejemplo, una memoria de sólo lectura (ROM).

25 La unidad lógica que controla la totalidad del sensor de accidente a modo de un circuito secuencial, se provee preferentemente como un circuito integrado, es decir, como un circuito integrado para aplicaciones específicas (ASIC). Dicha unidad lógica también puede presentar una pluralidad de módulos integrados o circuitos, o módulos estrictamente discretos. La unidad lógica también puede presentarse alternativamente como un procesador.

30 Los primeros datos de la memoria que permite reescritura, se utilizan como información de ajuste para lograr mediante dichos datos una precisión mayor del sensor en relación con su sensibilidad. El propio ajuste se ha realizado durante la fabricación del sensor de accidente. Por lo tanto, se recurre a los datos de dicho ajuste, a partir de la memoria que permite reescritura. También se pueden utilizar las adaptaciones del funcionamiento del sensor de accidente.

Mediante las medidas y los perfeccionamientos mencionados en las reivindicaciones relacionadas, se pueden realizar mejoras ventajosas del sensor de accidente indicado en las reivindicaciones independientes o bien, del método indicado en las reivindicaciones independientes, para el procesamiento de, al menos, un valor de medición.

35 Resulta particularmente ventajoso que la prueba se realice mediante una suma de comprobación. Por lo tanto, para la comprobación de la información de ajuste en la memoria EEPROM, se emplea un método de suma de comprobación con control de redundancia cíclica (CRC).

40 Durante el almacenamiento y la transmisión de datos binarios, se pueden corromper los bits individuales mediante interferencias. Para detectar esta clase de errores, se adicionan a los datos los bits de comprobación. Mediante la adición de más de un bit de comprobación, se puede incrementar drásticamente la velocidad de detección de errores. El método de control de redundancia cíclica representa un método para generar dichos bits de comprobación. La suma de comprobación con control de redundancia cíclica (CRC) se basa en que una secuencia binaria (es decir, series de 0 y 1) se interpreta como polinomios con los coeficientes 0 y 1. Es decir, que en el caso de k bits se obtienen k términos, desde x^{k-1} hasta x^0 .

Por ejemplo:

45 $110001 \quad \rightarrow \quad x^5 + x^4 + x^0$

Para el cálculo de una suma de comprobación con control de redundancia cíclica, el emisor y el receptor deben definir un polinomio generador (que debe presentar determinadas características, esto se verá más adelante). Dicho

polinomio generador presenta m bits. El concepto de la suma de comprobación con control de redundancia cíclica consiste en completar un determinado margen de bits de datos mediante m bits, de manera que el polinomio se pueda dividir en bits de datos y la suma de comprobación mediante el polinomio generador.

5 Por lo tanto, la memoria EEPROM presenta 32 bits. Para la información de ajuste se utilizan 24 bits, los 8 bits restantes son los denominados bits de secuencia de verificación de trama (FCS) que almacenan el resultado de la división del polinomio de los datos de ajuste utilizados (se calcula en la fabricación del sensor y se registra en la memoria EEPROM).

10 La selección del polinomio se realiza de manera tal que se logre una distancia de Hamming máxima (HD). La distancia de Hamming indica la cantidad, al menos, requerida de inversiones de bits en los datos a controlar para que no se detecte el error.

En el caso de un sensor a modo de ejemplo, se selecciona un polinomio de 8 bits que ofrece una distancia de Hamming = 4, es decir, que se pueden detectar todas las combinaciones de errores de 1, 2, y 3 bits.

El método implementado se compone de 3 etapas:

1. Carga de datos: A los datos de ajuste de 24 bits se adicionan 8 bits (=0).
- 15 2. Inicio de la división del polinomio: Se realiza en el soporte físico mediante un registro de desplazamiento.
3. Comparación de datos: El resultado de la división del polinomio del punto 2 se compara con los bits de secuencia de verificación de trama de la memoria EEPROMS. Ante una correspondencia, el respectivo bit de control para el "control de redundancia cíclica" en la transmisión SPI es = 0, ante una divergencia el bit de control es = 1, que puede ser evaluado por el sistema de manera correspondiente.
- 20 La secuencia completa 1-3 se ejecuta cada 17µs.

25 De manera ventajosa, los primeros y los segundos datos se utilizan para influir en un incremento para, al menos, una señal de medición y una tensión de referencia, es decir, para establecer o bien, para una determinación. También se pueden establecer otros parámetros, por ejemplo, los parámetros de un filtro, de acuerdo con los primeros y segundos datos. La determinación del factor de amplificación conduce a una precisión pretendida, por ejemplo, del 5%, mientras que el valor almacenado de manera fija para la amplificación conduce sólo a una precisión del 9%.

30 Además, resulta ventajoso que en una fase inicial se utilice un control de latencia rápido para eliminar la propia latencia del elemento sensor, una denominada latencia primaria. En una fase cíclica, es decir, la propia fase de trabajo del sensor, se utiliza un control de latencia lento que se emplea para la eliminación de una desviación que se pueda producir en los elementos semiconductores. Un control de latencia es un circuito simple de regulación sobre el cual se puede influir, de una manera conocida, en relación con su velocidad. Dicha regulación se puede realizar mediante soporte lógico y/o mediante soporte físico. La fase inicial es la fase de puesta en marcha del sensor, mientras que la fase cíclica es la fase de trabajo del sensor, como se ha indicado anteriormente.

35 De manera ventajosa, el sensor transmite el resultado de la prueba a través de una interfaz. De esta manera, se puede informar en relación al estado del sensor, por ejemplo, a un microcontrolador en una unidad de control de airbag. Además de dicho resultado, el sensor de accidente transmite naturalmente también sus valores de sensor al microcontrolador para un procesamiento posterior.

40 En el caso que se presente un error durante la fase cíclica se genera una variación del nivel que se puede interpretar como una señal de medición. Para evitar dicha variación, se puede suprimir un error de esta clase en tanto que los valores de medición ya no serán transmitidos por el sensor, o ya no serán aceptados por el procesador. También se pueden sobrescribir dichos valores de medición en el sensor, de manera que sólo se transmitan los valores continuos por un tiempo predeterminado.

En los dibujos se representan los ejemplos de ejecución de la presente invención, y se explican en detalle en la siguiente descripción.

45 Muestran:

Figura 1 un esquema de bloques con el sensor de accidente conforme a la presente invención,

Figura 2 un organigrama de una señal,

Figura 3 un esquema de flujo,

Figura 4 un primer diagrama de la aceleración en función del tiempo, con una iniciación del sensor sin error de la memoria EEPROM,

5 Figura 5 otro diagrama de la aceleración en función del tiempo, con una iniciación del sensor con un error de la memoria EEPROM durante la fase inicial,

Figura 6 otro diagrama de la aceleración en función del tiempo, con una iniciación del sensor con un error de la memoria EEPROM durante la fase cíclica, y

Figura 7 una solución alternativa con una tensión de referencia no ajustada en la iniciación del sensor con un error de la memoria EEPROM durante la fase cíclica.

10 Un sensor de accidente mide una variable física y detecta dicha variable en una unidad central de cálculo o bien, de control. Además, la precisión básica de los sensores se puede conducir a la precisión exigida para cada parámetro mediante un ajuste. En el caso de los sistemas de airbag se ajustan los sensores centrales y periféricos, en general, en relación con su sensibilidad, de manera que la tolerancia de dicho parámetro se encuentre en el margen exigido. Para almacenar la información de ajuste en el sensor de manera no volátil, en el circuito integrado del sensor, se emplean una unidad lógica, diferentes clases de celdas de almacenamiento, por ejemplo, diodos ZAP o EEPROM.

15 En el caso que falle la celda de almacenamiento con la información de ajuste se podrá detectar este evento, en general inicial o cíclicamente, mediante los mecanismos de control correspondientes, como por ejemplo, una prueba mediante sumas de comprobación.

20 Conforme a la presente invención, de acuerdo con dicha prueba se selecciona si para influir en el procesamiento de, al menos, una variable de medición se utilizarán los primeros datos de una memoria que permite reescritura, o los segundos datos que se almacenan de manera fija en una segunda memoria. De esta manera, en el caso de una falla de la memoria que permite reescritura, se puede recurrir a los datos de una memoria fija, con el fin de garantizar una funcionalidad básica del sensor y de evitar una falla del sensor.

25 La figura 1 muestra en un esquema de bloques el sensor de accidente conforme a la presente invención, en una unidad de control SG para la activación de los sistemas de seguridad para personas PS, como por ejemplo, airbags, cinturones de seguridad, barras antivuelco o sistemas de seguridad para peatones. Un sensor de accidente S1, conforme a la presente invención, se encuentra dispuesto en la unidad de control SG. Dicho sensor S1 presenta un elemento sensor SE que ha sido fabricado mediante micromecánica, y a continuación de una aceleración suministra una señal capacitiva que se convierte en una tensión y después se amplifica. Esto se produce en la unidad lógica AS que presenta una pluralidad de funciones. En particular, la unidad lógica AS a la cual se conecta la señal del elemento sensor SE, está provista de un amplificador de medición y otras funciones para el procesamiento de la señal. La unidad lógica AS realiza una prueba para comprobar el sensor S1. Además, si se presenta un error en la memoria MEM1, la unidad lógica AS carga los datos de la memoria fija MEM2, para el procesamiento del, al menos, un valor de medición del elemento sensor SE. Sin embargo, en el caso que no se presente ningún error en la prueba de la memoria MEM1 mediante sumas de comprobación, que en este caso se conforma como una memoria EEPROM, se cargan los datos para el procesamiento del valor de medición de la memoria MEM1 que contiene la información de ajuste exacta, y también la información en relación con la tensión de referencia que se debe aplicar. De esta manera, se puede lograr una precisión del 5% del valor de aceleración, mientras que con la funcionalidad básica y los datos de la memoria fija MEM2 sólo se logra una precisión del 9%. Además, se influye esencialmente sobre el amplificador de medición. Las señales que han sido amplificadas, eventualmente filtradas y digitalizadas, se transmiten después a través de una interfaz IF1, que se conforma esencialmente como un módulo integrado, desde el sensor S1 a través de una línea SPI a un microcontrolador μ C en la unidad de control SG. Además de los valores del sensor, también se transmite información en relación con la funcionalidad que presenta el sensor S1 en la unidad de control SG, es decir, que existe una sensibilidad del 5% o del 9%. En correspondencia, el microcontrolador μ C puede reaccionar ante el ajuste de su algoritmo de activación. En dicho algoritmo se incluyen los valores del sensor S1. Dado que en el caso del sensor S1 se trata esencialmente de un sensor de aceleración, el elemento sensor SE puede ser sensible en una dimensión, por ejemplo, en el sentido longitudinal del vehículo a motor, aunque también en otros ejes de sensibilidad adicionalmente o en lugar de dicho sentido. El microcontrolador μ C puede recuperar también una pluralidad de estados a través del bus SPI. Entre ellos corresponden, por ejemplo, la funcionalidad que se deba utilizar y el control de latencia que se deba emplear. La unidad lógica AS presenta dos controles de latencia. Un primer control de latencia se emplea en la denominada fase inicial o fase de alimentación con electricidad o fase de arranque. El control de latencia rápido se ocupa de eliminar la latencia primaria del elemento sensor. Después de finalizar la fase inicial, sigue la fase cíclica o la fase de trabajo del sensor, en la que el sensor S1 debe suministrar sus valores de sensor. En este caso se emplea un control de latencia lento que se ocupa únicamente de eliminar los efectos de desviación que se puedan presentar en el sensor S1 existente. Los efectos de desviación durante la fase cíclica son producidos principalmente mediante las variaciones de temperatura del sistema. El control de latencia lento compara en principio cada segundo el valor de salida del sensor con el estado cero. En el caso que la señal de

salida sea mayor 0LSB, se resta un 1LSB, y en el caso que la señal de salida sea menor 1LSB, se debe sumar 1LSB. El control de latencia puede estar conformado de manera analógica o digital.

5 El microcontrolador μC , que también puede ser reemplazado mediante otros tipos de procesadores o circuitos orientados a la aplicación, se encuentra conectado con una memoria MEM a través de una entrada/salida de datos, desde la cual el microcontrolador μC carga el algoritmo de activación y el que emplea dicha memoria para ser utilizado como memoria principal. De acuerdo con los valores del sensor, el microcontrolador μC determina si se debe generar una señal de activación. Sin embargo, el microcontrolador μC utiliza también señales de los sensores dispuestos en el exterior de la unidad de control SG. A través de otra unidad de interfaz I F2 se conecta un sensor exterior S2. En este caso, se puede tratar de un sensor de aceleración, de ruido estructural o de presión. En la presente invención, dicho sensor se presenta como un sensor de accidente.

En el caso que el microcontrolador μC transmita una señal de activación a un circuito de activación FLIC, dicho circuito de activación FLIC se ocupa de activar los sistemas de seguridad de personas, como por ejemplo, airbags o cinturones de seguridad o barras antivuelco.

15 Además de los sensores mencionados anteriormente de aceleración, de presión o de ruidos estructurales, también se pueden utilizar naturalmente sensores de velocidad angular u otros sensores de accidente.

Conforme a la presente invención, la unidad lógica AS comprueba la memoria MEM1 mediante una prueba, que se conforma de manera que se pueda reescribir, y se conforma esencialmente como una memoria EEPROM. Por consiguiente, la unidad lógica AS, como se ha presentado anteriormente, utiliza un método de sumas de comprobación. Además, en el caso que la unidad lógica AS determine que existe un error en la memoria EEPROM, la unidad lógica AS carga los datos para influir en la evaluación de los valores de medición del elemento sensor SE desde la memoria MEM2, en la que los datos se encuentran almacenados de manera fija. Si dicho efecto se produce durante una fase de trabajo, esto puede conducir a una variación repentina de la señal que se transmite como valor del sensor al microcontrolador μC . Por lo tanto, se puede prever que se advierta al microcontrolador μC en relación con dicho efecto, de manera que dicha variación repentina no provoque una activación de los sistemas de seguridad de personas.

Ante un error en la memoria EEPROM durante la fase de trabajo (la transición de la fase inicial a la fase de trabajo se produce mediante el comando de EOP "final del proceso", que se transmite a todos los participantes SPI en el sistema de airbag), el bit NRO (operación no regular) enviado en la transmisión de datos SPI de los datos del sensor es = 0, ante una divergencia el bit NRO es = 1, hecho que indica un error y que como reacción del sistema los datos no se evalúan o se rechazan. Adicionalmente, se registra un error en la memoria de errores de la unidad de control, en el caso que el error se indique por un periodo prolongado que exceda un tiempo determinado (tiempo de calificación del error para errores NRO actual de 1 seg.).

La figura 2 explica, en un organigrama de la señal, un ejemplo para el acondicionamiento conforme a la presente invención. El elemento sensor 20 se encuentra conectado a un transformador de tensión de capacitancia 21 que convierte la variación de la capacitancia que se produce a continuación de una aceleración, en una tensión. Dicha tensión se amplifica después en un amplificador 22. Se pueden proveer elementos filtradores antes o después del amplificador 22. Se influye sobre dicho amplificador 22 en relación con los datos ya sea desde la memoria MEM1 o la memoria MEM2. Esto se indica en el bloque 26. Después del amplificador 22 continúa el control de latencia 23, que como se ha mencionado anteriormente, en la fase inicial es un control de latencia rápido, y en la fase cíclica es un control de latencia lento. Después del control de latencia, en el bloque 28 se transmiten dichos datos a través de la interfaz IF1 hacia el microcontrolador μC . Sin embargo, al mismo tiempo se ejecuta la prueba mencionada anteriormente en el sensor S1 en el bloque 24, mediante las sumas de comprobación. En el bloque 25 se evalúa el resultado de la prueba. De acuerdo con dicho resultado de la prueba, se activa el bloque de memoria 26 de manera tal que de acuerdo con dicha palabra de datos se carguen los datos correspondientes desde la memoria MEM1 o MEM2, con el fin de influir sobre el amplificador 22 de manera que ya sea ante una función sin errores se carguen los datos desde la memoria MEM1 para lograr esencialmente una precisión del 5%, o que ante un error se carguen los datos desde la memoria MEM2 para lograr la funcionalidad básica con una precisión del 9%. Adicionalmente, se establece la tensión de referencia 27 de acuerdo con la señal de prueba.

La figura 3 explica, en un diagrama de flujo, el método conforme a la presente invención. En la etapa del método 300, se detecta el valor de medición mediante el elemento sensor SE. Como se ha mencionado anteriormente, en la etapa del método 301, dicho valor de medición se convierte en una tensión que después será amplificada. Dicha tensión se establece ya sea mediante los datos de la memoria M1 o de la memoria M2. Por lo tanto, esto determina la precisión del valor. En la etapa del método 302, en la fase inicial se realiza el control de latencia rápido, o en la fase cíclica se realiza el control de latencia lento. En la etapa del método 303 se realiza la prueba mediante la suma de comprobación de la memoria MEM1, es decir, de la memoria que permite reescritura. En lugar de una prueba mediante sumas de comprobación, también se pueden utilizar otros métodos de comprobación que sean adecuados para este caso. En la etapa del método 304 se comprueba si la prueba se ha finalizado con éxito o no. En el caso que la prueba se haya finalizado exitosamente, se cargarán los datos desde la memoria MEM1 en la etapa del

método 305, para ajustar de manera correspondiente la amplificación para los valores de medición. También se ajusta de manera correspondiente la tensión de referencia.

5 La tensión de referencia resulta útil para el circuito completo. En el caso que la prueba no haya finalizado exitosamente, en la etapa del método 306 se realiza una carga de datos para influir sobre el amplificador y la tensión de referencia desde la memoria fija MEM2. Después del control de latencia 302, se realiza la transmisión de los valores de medición en la etapa del método 307, en donde también se transmiten las señales de estado, como un resultado de la prueba.

10 La figura 4 muestra un primer diagrama de aceleración en función del tiempo, del sensor de aceleración S1. Esencialmente, se trata del recorrido de una señal sin la presencia de un error en la memoria MEM1. En la fase inicial 40, en el punto en el tiempo t1 se produce el contacto eléctrico, y de esta manera, la activación del sensor S1. De esta manera, hasta el punto en el tiempo t2 existe una latencia determinada, es decir, una señal presente con una precisión de $\pm 9\%$ que en este caso es propia del elemento sensor. En el punto en el tiempo t2, se leen los datos de ajuste de la memoria MEM1, es decir, de la memoria EEPROM. A continuación, entre t2 y t4 se realiza una prueba de dicha memoria MEM1. Mediante los datos de ajuste, se produce una variación repentina en la señal, es decir, una variación negativa, así como una precisión elevada de $\pm 5\%$ que se indica mediante el color gris. En el punto en el tiempo T4, se activa el control de latencia rápido que conduce a la regulación de la señal de salida en 0. En el punto en el tiempo t5, dicha fase inicial ha finalizado y se desconecta el control de latencia rápido. Por lo tanto, a partir de t5 se realiza el control de latencia lento para eliminar los efectos de desviación. La fase cíclica se indica en este caso con el símbolo de referencia 41.

20 La figura 5 muestra una iniciación del sensor con un error en la memoria MEM1 durante la fase inicial. Los mismos tiempos se indican en este caso con los mismos símbolos de referencia que en la figura 4. Nuevamente, en el punto en el tiempo t1 se produce el contacto eléctrico, y en el punto en el tiempo t2 se realiza la carga de los datos de ajuste desde la memoria MEM1. De esta manera, se produce nuevamente una variación repentina en la señal y se logra una sensibilidad incrementada. Sin embargo, en el punto en el tiempo t3 se determina un error en la memoria MEM1 mediante la prueba realizada. Esto genera una variación repentina en la precisión y de la señal, dado que los datos de ajuste se cargan a partir de ahora desde la memoria MEM2. Es decir, que se produce un retorno a la funcionalidad básica del sensor S1. En el punto en el tiempo t4, se activa nuevamente el control de latencia rápido que conduce a un ajuste de la señal, en donde ahora la precisión de $\pm 9\%$ se mantiene también en la fase cíclica 51.

30 La figura 6 muestra una iniciación del sensor con el error en la memoria MEM1 durante la fase cíclica 61. En la fase inicial 60 se produce la misma función que en la figura 4, hasta el punto en el tiempo t5. Sin embargo, ahora se identifica nuevamente un error en la fase cíclica 61, en el punto en el tiempo t3. Por lo tanto, mediante la carga de los datos para la funcionalidad básica se produce nuevamente una variación repentina en la señal y un deterioro de la sensibilidad nuevamente de $\pm 9\%$. Esto se debe comunicar al microcontrolador μC de manera que dicho microcontrolador considere las señales modificadas en su algoritmo de activación.

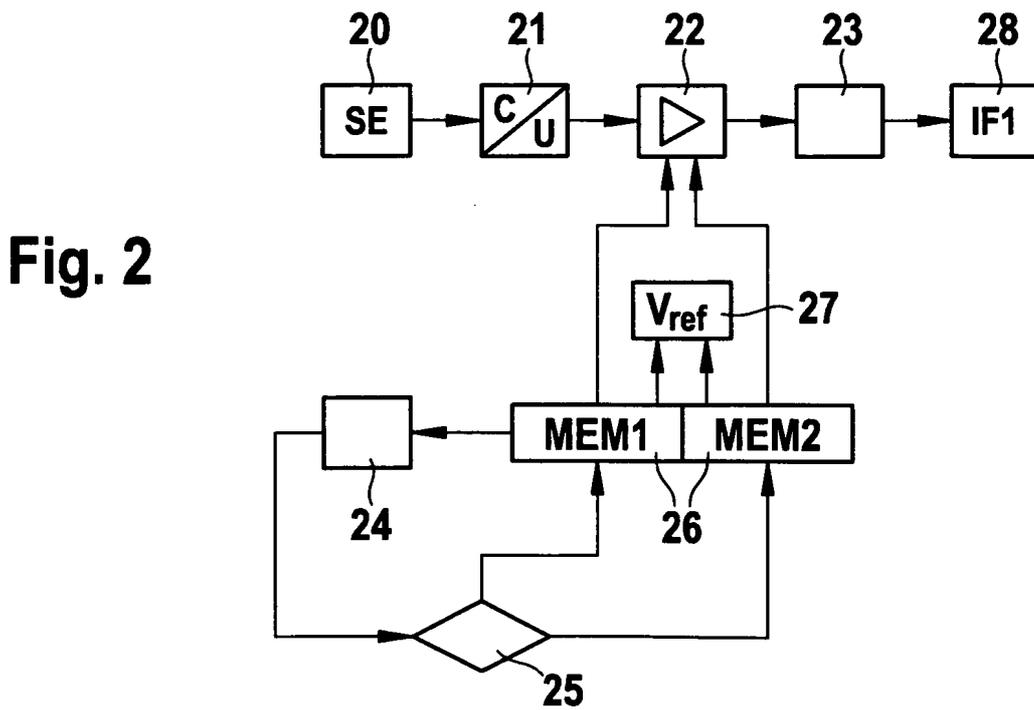
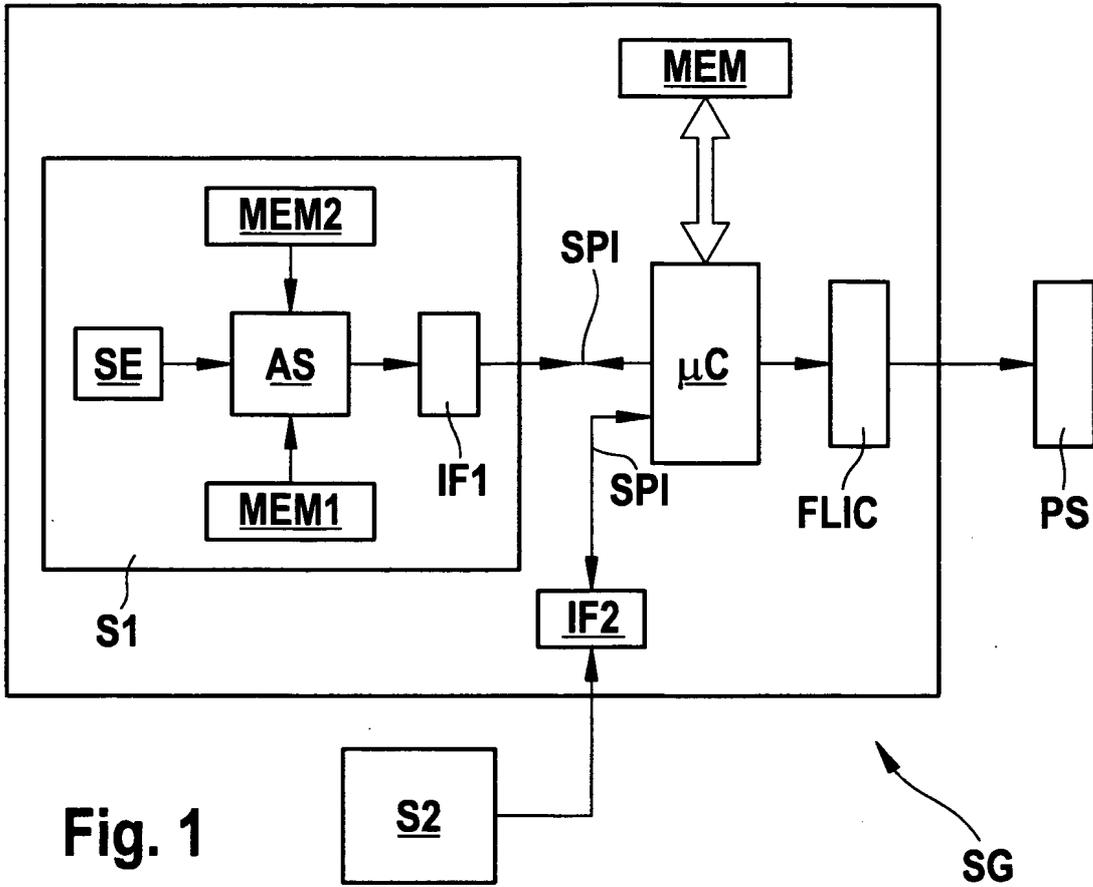
35 Finalmente, la figura 7 muestra el mismo comportamiento que en la figura 6, con excepción de que en este caso se emplea una tensión de referencia no ajustada, que presenta una precisión mayor debido a mejoras tecnológicas. De esta manera, no se obtiene un desplazamiento de nivel, sino que sólo se produce un deterioro de la sensibilidad de $\pm 9\%$. En este caso, la fase inicial se indica con el símbolo de referencia 70, y la fase cíclica con el símbolo de referencia 71.

40 Las precisiones de 5 y 9% se indican esencialmente a modo de ejemplo. También se pueden emplear otras precisiones según los sistemas de sensores.

REIVINDICACIONES

1. Sensor de accidente (S1) con
 - un elemento sensor (SE) para la detección de, al menos, una variable de medición, y
 - una unidad lógica (AS), caracterizada
- 5 - por una primera memoria (MEM1) que se conforma de manera que permite reescritura y en la que se almacenan los primeros datos en la fabricación de un sensor de accidente y/o de las adaptaciones durante el funcionamiento de un sensor de accidente (S1) para influir en un procesamiento de, al menos, una variable de medición, y
 - por una segunda memoria (MEM2) en la que se almacenan los segundos datos de manera fija para influir en el procesamiento, con el fin de garantizar la funcionalidad básica del sensor de accidente (S1), y
- 10 - porque la unidad lógica (AS), de acuerdo con una prueba de la primera memoria (MEM1), carga los primeros o los segundos datos para el procesamiento de, al menos, una variable de medición.
2. Sensor de accidente de acuerdo con la reivindicación 1, caracterizado porque la unidad lógica (AS) se configura de manera tal que la prueba se pueda realizar mediante una suma de comprobación.
- 15 3. Sensor de accidente de acuerdo con la reivindicación 1 ó 2, caracterizado porque de acuerdo con los primeros y los segundos datos, el circuito lógico AS influye sobre una amplificación de, al menos, una variable de medición y, al menos, de una tensión de referencia.
- 20 4. Sensor de accidente de acuerdo con una de las reivindicaciones precedentes, caracterizado porque el sensor de accidente (S1) presenta un control de latencia rápido para la eliminación de una latencia del elemento sensor (SE), y un control de latencia lento para la eliminación de una desviación, en donde la unidad lógica (AS) se configura de manera tal que dicha unidad lógica (AS) emplee el control de latencia rápido en una fase inicial (40, 50, 60, 70) y el control de latencia lento en una fase cíclica (41, 51, 61, 71).
5. Sensor de accidente de acuerdo con una de las reivindicaciones precedentes, caracterizado porque el sensor de accidente (S1) presenta una interfaz (IF1) a través de la cual el sensor de accidente (S1) envía un resultado de la prueba.
- 25 6. Método para el procesamiento de, al menos, una variable de medición de un sensor de accidente (S1) con las siguientes etapas del método:
 - Detección de, al menos, una variable de medición; caracterizada por las etapas del método:
 - Comprobación de una primera memoria (MEM1) que se conforma de manera que permita la reescritura;
 - Carga de los primeros o los segundos datos, de acuerdo con la prueba, en donde los primeros datos se almacenan en la primera memoria (MEM1), y los segundos datos se almacenan de manera fija en una segunda memoria (MEM2).
 - Influencia en el procesamiento mediante los primeros datos de la fabricación de un sensor de accidente y/o de las adaptaciones durante el funcionamiento de un sensor de accidente (S1) o los segundos datos, para garantizar la funcionalidad básica del sensor de accidente (S1).
- 30 7. Método de acuerdo con la reivindicación 6, caracterizado porque la prueba se realiza mediante una suma de comprobación.
8. Método de acuerdo con la reivindicación 6 ó 7, caracterizado porque de acuerdo con los primeros y los segundos datos, se influye sobre un incremento de, al menos, una variable de medición y, al menos, de una tensión de referencia.
- 40 9. Método de acuerdo con una de las reivindicaciones 6 a 8, caracterizado porque se suprime un envío del, al menos un, valor de medición procesado para un tiempo predeterminado, en el caso que en una fase cíclica la prueba indique un error.

10. Método de acuerdo con una de las reivindicaciones 6 a 9, caracterizado porque en una fase inicial (40, 50, 60, 70) se emplea un control de latencia rápido para la eliminación de una latencia de un elemento sensor (SE), y en una fase cíclica se emplea un control de latencia lento para la eliminación de una desviación.



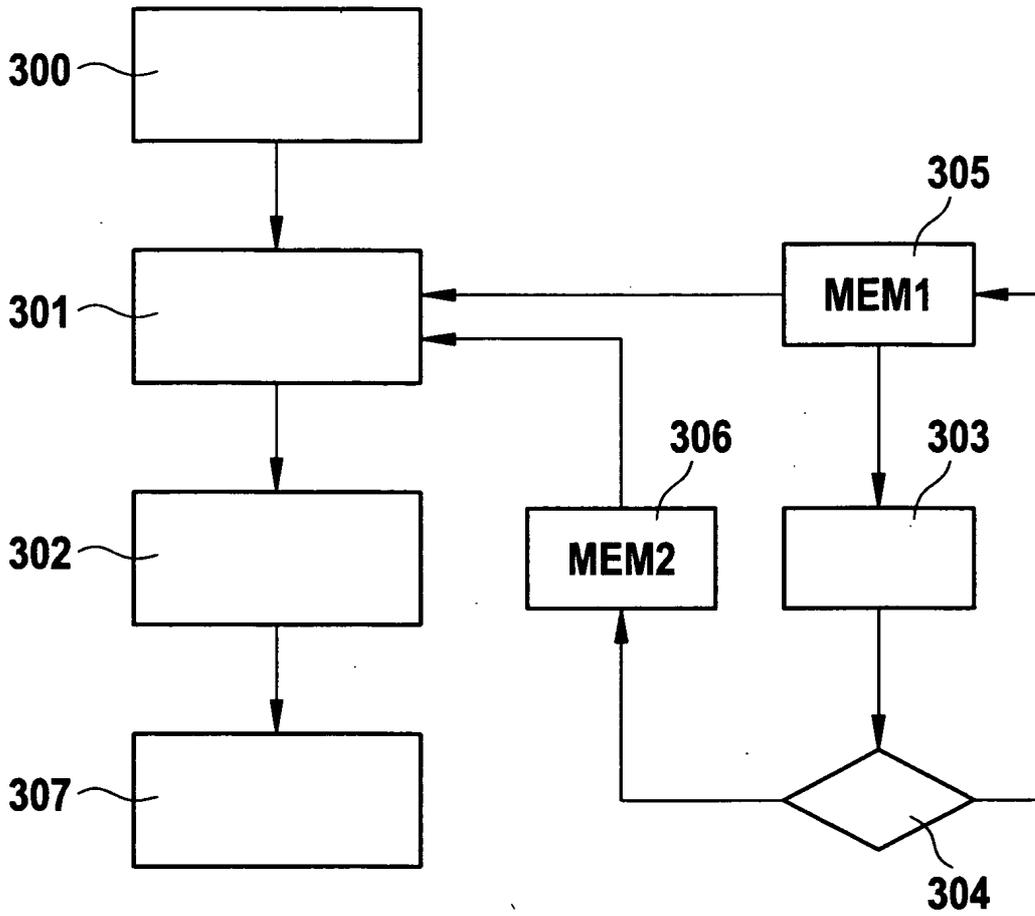


Fig. 3

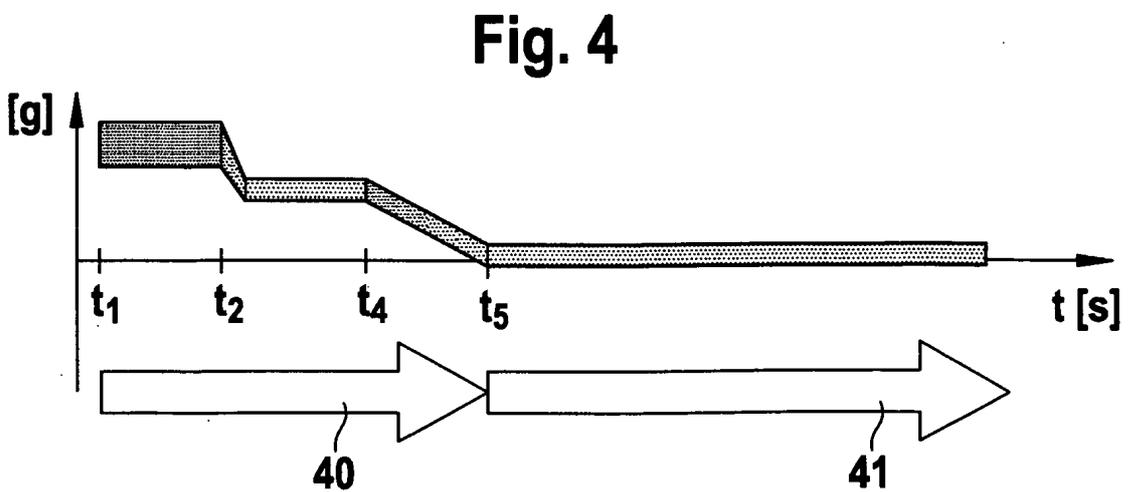


Fig. 4

