



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



① Número de publicación: **2 363 846**

② Número de solicitud: 200900343

⑤ Int. Cl.:  
**H03M 13/11** (2006.01)

⑫

SOLICITUD DE PATENTE

A1

⑫ Fecha de presentación: **06.02.2009**

⑬ Fecha de publicación de la solicitud: **17.08.2011**

⑬ Fecha de publicación del folleto de la solicitud:  
**17.08.2011**

⑦ Solicitante/s:  
**MARVELL HISPANIA, S.L. (Sociedad Unipersonal)**  
**Plaza de Pablo Ruiz Picasso, 1**  
**Torre Picasso, Planta 38**  
**28020 Madrid, ES**

⑦ Inventor/es: **Blasco Claret, Jorge Vicente;**  
**Jiménez Feltström, Alberto Diego;**  
**Iranzo Molinero, Salvador y**  
**Badenes Corella, Agustín**

⑦ Agente: **Arias Sanz, Juan**

⑤ Título: **Procedimiento y dispositivo de comunicación de datos a través de medios ruidosos.**

⑦ Resumen:

Procedimiento y dispositivo de comunicación de datos a través de medios ruidosos.

Que se aplica para mejorar la protección frente a errores en la transmisión de información a través de un canal medio de transmisión ruidoso. El procedimiento y dispositivo asociado consiste en la utilización de un nuevo tipo de estructura de la matriz de paridad para la tecnología de códigos de paridad de baja densidad (Low Density Parity Check Codes) en la codificación y decodificación de datos, que mejora las prestaciones de corrección de errores sin aumentar la complejidad de la implementación hardware.

ES 2 363 846 A1

## DESCRIPCIÓN

Procedimiento y dispositivo de comunicación de datos a través de medios ruidosos.

5 **Objeto de la invención**

La presente invención, tal y como se expresa en el enunciado de esta memoria descriptiva se refiere a un procedimiento y dispositivo para la comunicación de datos a través de medios ruidosos, esto es, para la transmisión y recepción de datos a través de medios de comunicación o canales que pueden introducir errores en la comunicación.

10 La ventaja principal de este procedimiento y dispositivo de la invención es que se incrementa la robustez de la corrección de errores de las transmisiones sin con ello aumentar la complejidad del hardware en la implementación del dispositivo de protección frente a errores.

15 **Antecedentes de la invención**

En entornos de comunicación es usual que el medio de transmisión o señales externas introduzcan errores en la señal. Dichos errores deben ser detectados y, si es posible, corregidos en recepción para recuperar la información correcta. Existen múltiples formas de incluir detección y corrección de errores en el estado del arte, siendo una de ellas la codificación y decodificación de la información basada en códigos de paridad de baja densidad (Low-Density Parity-Check codes) para la corrección de errores.

20 Los códigos de paridad de baja densidad (denominados LDPC o low-density parity-check code) son códigos de corrección de errores que se utilizan en la transmisión de mensajes sobre canales de transmisión ruidosos. Estos códigos introducen cierta redundancia en el mensaje (se envía un número de bits mayor que el del mensaje original), pero de tal forma que en recepción es posible detectar si hay errores en el mensaje recibido y corregirlos.

30 Un código LDPC es un código cuya matriz de paridad es poco densa, es decir la gran mayoría de los elementos de la misma son ceros. Este tipo de códigos fueron publicados por primera vez a principios de la década de los sesenta, por Robert G. Gallager "Low Density Parity Check Codes", M.I.T. Press, 1963, y demostraron tener prestaciones muy cerca del conocido límite de Shannon (máximo teórico de la tasa de transmisión de datos). Sin embargo, con la definición original de los códigos y la tecnología de la época no era posible una implementación asequible con una complejidad adecuada. Recientemente, gracias a la evolución de los circuitos integrados y a la invención de matrices estructuradas, estos códigos han vuelto a ser de gran interés.

35 En el estado del arte existen múltiples métodos para realizar la codificación y decodificación frente a errores. Algunos métodos son los publicados en la patentes US 7,343,548B2 y US 7,203,897B2, ambas de título "Method and apparatus for encoding and decoding data" que presenta sendos métodos para mejorar la protección frente a errores en la transmisión de datos. También se puede relacionar la invención con los estándares IEEE802.16e y 802.11n, que presentan codificación y decodificación para reducción de errores. En cualquier caso, las patentes y estándares mencionados utilizan la estructura de doble diagonal, que es conocida en el estado del arte, mientras que la estructura presentada en este documento resulta novedosa y permite una implementación con mejores prestaciones sin aumentar el nivel de complejidad (y por tanto con menor coste) de la protección frente a errores en la comunicación de información a través de medios ruidosos. Es conocido en el estado del arte que tener columnas con peso Hamming igual o menor que 2 en la matriz de paridad restringe las prestaciones de los códigos LDPC. Sin embargo, por causas de complejidad de implementación del codificador, matrices con una sección  $\mathbf{H}_{b1}$  de doble diagonal han sido usadas en el estado del arte. La nueva estructura presentada en este documento, al añadir una tercera diagonal a la sección  $\mathbf{H}_{b1}$  de la matriz modelo binaria  $\mathbf{H}_0$ , permite que el número total de columnas de la matriz de paridad con peso Hamming menor, o igual a 2 sea menor y por lo tanto se pueden alcanzar mejores prestaciones. Esta tercera diagonal, ha sido seleccionada de tal forma que el aumento de la complejidad de implementación del codificador es prácticamente despreciable.

55 Los documentos anteriormente presentados no interfieren con la novedad ni altura inventiva de la presente invención. Aunque todos se basan en la utilización de la tecnología LDPC (Low-Density Parity-Check code, esto es, códigos de paridad de baja densidad) que son conocidos en el estado del arte, el procedimiento y dispositivo de la invención en este documento utiliza un tipo de código quasi-cíclico (Quasi-Cyclic Low Density Parity Check Code, o QC-LDPC), y aplica una matriz de paridad con estructura diferente como punto central de la invención.

60 A lo largo de este documento se utiliza una nomenclatura específica para diferenciar los elementos utilizados a lo largo de la descripción de la invención. Una letra mayúscula y en negrita (por ejemplo,  $\mathbf{A}$ ) indica que el elemento es una matriz; una letra minúscula y en negrita (por ejemplo,  $\mathbf{a}$ ) indica que el elemento es un vector, mientras que una letra minúscula y sin negrita (ejemplo  $a$ ) indica que el elemento es un valor escalar. Por otra parte, los elementos escalares que componen una matriz de dimensiones  $M \times N$  se indican de la forma  $a(i,j)$ , donde la tupla  $(i,j)$  es la posición de dicho elemento dentro de la matriz siendo  $0 \leq i \leq M-1$  el número de fila y  $0 \leq j \leq N-1$  el número de columna. Los elementos que componen un vector de dimensión  $M$  se anotan de la forma  $a(i)$ , siendo  $(i)$  la posición del elemento en el vector ( $0 \leq i \leq M-1$ ).

Además, a lo largo de la invención se utiliza el término rotación cíclica, que se define a continuación. Una rotación cíclica  $z$  sobre un vector  $\mathbf{a} = [a(0), a(1), \dots, a(M-2), a(M-1)]$  consiste en rotar cíclicamente sus elementos hacia la derecha obteniendo el vector  $[a((M-z)\%M), \dots, a((M-z-1)\%M)]$  como resultado, siendo  $\%$  el operador "módulo". De la misma forma, una rotación cíclica  $z$  aplicada sobre una matriz  $\mathbf{A} = [\mathbf{a}(0), \dots, \mathbf{a}(N-1)]$  opera sobre sus columnas obteniendo la matriz  $[\mathbf{a}((N-z)\%N), \dots, \mathbf{a}((N-z-1)\%N)]$  como resultado. La rotación cíclica también puede definirse en el sentido contrario (hacia la izquierda) de forma que una rotación cíclica  $z$  hacia la derecha es equivalente a una rotación cíclica  $M-z$  y  $N-z$  respectivamente para vector y matriz hacia la izquierda.

### Descripción de la invención

Para lograr los objetivos y evitar los inconvenientes indicados en anteriores apartados, la invención consiste en un procedimiento y dispositivo para la comunicación de datos a través de medios ruidosos. Concretamente, la invención presenta un procedimiento de codificación de datos utilizado en transmisión, su dispositivo de codificación asociado, un procedimiento de decodificación, y su dispositivo de decodificación asociado. Este grupo de invenciones forman un único concepto inventivo, que se describe a continuación. Si el procedimiento o dispositivo se utiliza en transmisión, el equivalente también deberá utilizarse en recepción, y viceversa, para poder recuperar la información enviada.

El procedimiento de codificación de datos se aplica en transmisión y genera bits de paridad sobre un bloque de información de forma que de una palabra de  $K$  bits se genera una palabra código de  $N$  bits ( $N > K$ ) que incluye la protección frente a errores. Dicho procedimiento comprende múltiples pasos. Primero se selecciona un factor  $b$  que es un número natural entre 1 y  $K$  de forma que la división de  $N$  y  $K$  entre el factor  $b$  sean números naturales ( $n=N/b$ ;  $k=K/b$ ). A continuación se define una matriz modelo binaria  $\mathbf{H}_0 = [\mathbf{H}_a | \mathbf{H}_b]$  de tamaño  $(n-k) \times n$  como la combinación de una submatriz correspondiente a las posiciones de los bits de información  $\mathbf{H}_a$  y de una submatriz correspondiente a los bits de paridad  $\mathbf{H}_b$ , donde dicha segunda submatriz  $\mathbf{H}_b = [\mathbf{h}_{b0} | \mathbf{H}_{b1}]$  se compone de un vector columna de  $n-k$  posiciones  $\mathbf{h}_{b0}$  y una matriz  $\mathbf{H}_{b1}$  con estructura triple diagonal, esto es, donde los elementos de las dos diagonales centrales  $h_{b1}(i, i)$ ,  $h_{b1}(i+1, i)$ ,  $0 \leq i \leq n-k-2$  y de la diagonal de la última fila  $h_{b1}(n-k-1, 0)$  son iguales a 1, siendo  $n-k$  el número de filas y columnas de la matriz  $\mathbf{H}_b$ , y el resto de elementos son iguales a cero. Después, se genera la matriz compacta  $\mathbf{H}_1$  y a partir de ella la matriz de paridad  $\mathbf{H}$ . A partir de ahí se toma un bloque de información y se utiliza la matriz de paridad  $\mathbf{H}$  sobre el bloque de información para determinar los bits de paridad correspondientes a dicho bloque. Finalmente se transmiten los bits de paridad junto con el bloque de información.

En una implementación del procedimiento es posible eliminar uno o más elementos de la palabra código antes de ser transmitidos, reduciendo la redundancia en la transmisión sin empeorar gravemente la capacidad de protección frente a errores. Esta técnica se denomina "técnica de pinchado" (puncturing). En este caso la palabra transmitida tendrá un número de bits menor que la palabra código obtenida con el procedimiento inicial.

El dispositivo de codificación de datos comprende medios para almacenar la matriz compacta  $\mathbf{H}_1$  derivada de una matriz modelo binaria  $\mathbf{H}_0 = [\mathbf{H}_a | \mathbf{H}_b]$  formada como la combinación de una submatriz correspondiente a las posiciones de los bits de información  $\mathbf{H}_a$  y de una submatriz correspondiente a los bits de paridad  $\mathbf{H}_b$ , donde dicha segunda submatriz  $\mathbf{H}_b = [\mathbf{h}_{b0} | \mathbf{H}_{b1}]$  se compone de un vector columna de  $n-k$  posiciones  $\mathbf{h}_{b0}$  y una estructura  $\mathbf{H}_{b1}$  triple diagonal, esto es, donde los elementos de las dos diagonales centrales  $h_{b1}(i, i)$ ,  $h_{b1}(i+1, i)$ ,  $0 \leq i \leq n-k-2$  y de la diagonal de la última fila  $h_{b1}(n-k-1, 0)$  son iguales a 1, siendo  $n-k$  el número de filas y columnas de la matriz  $\mathbf{H}_b$ , y el resto de elementos son iguales a cero; y de un microprocesador que toma el bloque de información, utiliza la matriz compacta  $\mathbf{H}_1$  para generar la matriz de paridad  $\mathbf{H}$ , aplica la matriz de paridad  $\mathbf{H}$  al bloque de información para obtener los bits de paridad correspondientes a dicho bloque y añade los bits de paridad al bloque de información antes de ser transmitidos.

En una implementación concreta de este dispositivo se eliminan uno o más elementos de la palabra código tras añadir los bits de paridad al bloque de información pero antes de realizar la transmisión, aplicando la técnica de pinchado. De esta forma la palabra transmitida tendrá un número de bits menor que la palabra código generada originalmente.

Por otro lado el procedimiento de decodificación de datos opera en recepción y estima cuál es el bloque de información recibido a partir de un vector de señal recibido del canal. A partir de una palabra código recibida de  $N$  bits (que puede tener errores debido al ruido del canal) se obtiene la palabra de información de  $K$  bits que el transmisor quería enviar. Este procedimiento inicialmente toma un vector de señal del canal y la matriz modelo binaria  $\mathbf{H}_0 = [\mathbf{H}_a | \mathbf{H}_b]$  que es una combinación de una submatriz correspondiente a las posiciones de los bits de información  $\mathbf{H}_a$  y de una submatriz correspondiente a los bits de paridad  $\mathbf{H}_b$ , donde dicha segunda submatriz  $\mathbf{H}_b = [\mathbf{h}_{b0} | \mathbf{H}_{b1}]$  se compone de un vector columna de  $n-k$  posiciones  $\mathbf{h}_{b0}$  y una estructura  $\mathbf{H}_{b1}$  triple diagonal, esto es, donde los elementos de las dos diagonales centrales  $h_{b1}(i, i)$ ,  $h_{b1}(i+1, i)$ ,  $0 \leq i \leq n-k-2$  y de la diagonal de la última fila  $h_{b1}(n-k-1, 0)$  son iguales a 1, siendo  $n-k$  el número de filas y columnas de la matriz  $\mathbf{H}_b$ , y el resto de elementos son iguales a cero. Después genera la matriz compacta  $\mathbf{H}_1$  y a partir de ella la matriz de paridad  $\mathbf{H}$ , y finalmente estima el bloque de información a partir del vector de señal recibido y de la matriz de paridad  $\mathbf{H}$ .

Si en transmisión se utilizó la técnica de pinchado, es necesario recuperar la información perdida en recepción. En este caso, se inserta un valor indicador en las posiciones eliminadas por la técnica de pinchado en transmisión, antes de realizar la estimación del bloque de información a partir del vector de señal recibido y de la matriz de paridad.

El dispositivo de decodificación de datos comprende medios para almacenar la matriz compacta  $\mathbf{H}_1$  derivada de una matriz modelo binaria  $\mathbf{H}_0 = [\mathbf{H}_a | \mathbf{H}_b]$  formada como la combinación de una submatriz correspondiente a las posiciones

## ES 2 363 846 A1

de los bits de información  $\mathbf{H}_a$  y de una submatriz correspondiente a los bits de paridad  $\mathbf{H}_b$ , donde dicha segunda submatriz  $\mathbf{H}_b = [\mathbf{h}_{b0} \mathbf{H}_{b1}]$  se compone de un vector columna de  $n-k$  posiciones  $\mathbf{h}_{b0}$  y una estructura  $\mathbf{H}_{b1}$  triple diagonal, esto es, donde los elementos de las dos diagonal es centrales  $h_{b1}(i,i), h_{b1}(i+1,i), 0 \leq i \leq n-k-2$  y de la diagonal de la última fila  $h_{b1}(n-k-1,0)$  son iguales a 1, siendo  $n-k$  el número de filas y columnas de la matriz  $\mathbf{H}_b$ , y el resto de elementos son iguales a cero; un microprocesador que genera la matriz de paridad  $\mathbf{H}$  a partir de la matriz compacta  $\mathbf{H}_1$ , aplica dicha matriz de paridad  $\mathbf{H}$  sobre el vector de señal recibido, y estima el bloque de información recibido.

Si el dispositivo transmisor utilizó la técnica de pinchado, es necesario recuperar la información perdida antes de realizar la corrección de errores. Por lo tanto, en esta implementación y antes de aplicar la matriz de paridad  $\mathbf{H}$  sobre el vector de señal recibido se inserta un valor indicador en las posiciones eliminadas por la técnica de pinchado en transmisión.

En una implementación es posible utilizar la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 336 bits con una tasa de codificación de 1/2:

```

15
13  -1  7  -1  -1  1  -1  1  -1  -1  -1  -1  0  -1  -1  -1  -1  -1  -1  -1  -1  -1  -1
5   5  -1  -1  -1  11  -1  -1  -1  4  -1  4  6  -1  0  0  -1  -1  -1  -1  -1  -1  -1  -1
20  -1  13  -1  -1  -1  11  -1  10  -1  9  13  -1  -1  0  0  -1  -1  -1  -1  -1  -1  -1  -1
-1  -1  13  -1  -1  6  -1  10  -1  5  -1  -1  4  -1  -1  0  0  -1  -1  -1  -1  -1  -1  -1
-1  -1  8  8  2  11  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1  -1  -1  -1  -1  -1  -1
-1  3  -1  -1  -1  -1  -1  -1  1  -1  4  1  -1  -1  -1  -1  -1  0  0  -1  -1  -1  -1  -1
-1  -1  4  2  -1  2  9  -1  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1  -1  -1  -1  -1
25  2  -1  13  -1  4  9  -1  -1  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1  -1  -1  -1
-1  11  -1  -1  -1  -1  -1  -1  6  4  11  12  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1  -1
-1  -1  -1  10  -1  -1  -1  -1  1  -1  13  13  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1
-1  -1  0  -1  -1  0  2  2  -1  -1  -1  -1  0  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0
-1  -1  -1  -1  -1  -1  -1  -1  1  2  11  2  4  12  -1  -1  -1  -1  -1  -1  -1  -1  -1  0
30

```

En otra implementación es posible utilizar la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 1920 bits con una tasa de codificación de 1/2:

```

35  -1  52  -1  64  -1  -1  60  -1  -1  -1  -1  1  -1  0  -1  -1  -1  -1  -1  -1  -1  -1  -1
10  10  -1  -1  -1  -1  79  -1  -1  79  -1  78  51  -1  0  0  -1  -1  -1  -1  -1  -1  -1  -1
9   9  -1  -1  -1  -1  -1  -1  75  29  72  8  -1  -1  -1  0  0  -1  -1  -1  -1  -1  -1  -1
40  -1  52  16  63  -1  -1  65  -1  -1  -1  -1  -1  40  -1  -1  0  0  -1  -1  -1  -1  -1  -1
-1  24  -1  -1  47  1  39  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1  -1  -1  -1  -1
52  52  -1  -1  -1  -1  -1  -1  53  79  48  -1  -1  -1  -1  -1  -1  0  0  -1  -1  -1  -1
-1  0  -1  -1  72  -1  67  57  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1  -1  -1  -1
-1  7  -1  -1  -1  2  50  -1  -1  -1  -1  15  -1  -1  -1  -1  -1  -1  0  0  -1  -1  -1
45  15  -1  19  -1  -1  -1  -1  75  51  43  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1
72  72  -1  -1  -1  38  -1  -1  69  -1  62  -1  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0
-1  19  -1  41  -1  -1  1  41  -1  -1  -1  -1  0  -1  -1  -1  -1  -1  -1  -1  -1  0  0
41  41  -1  17  -1  -1  -1  -1  15  -1  30  -1  40  6  -1  -1  -1  -1  -1  -1  -1  -1  0
50

```

En otra implementación es posible utilizar la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 8640 bits con una tasa de codificación de 1/2:

```

55  -1  -1  -1  -1  -1  -1  297  106  328  -1  -1  99  -1  0  -1  -1  -1  -1  -1  -1  -1  -1  -1
290  290  0  312  -1  32  -1  120  -1  -1  -1  -1  -1  0  0  -1  -1  -1  -1  -1  -1  -1  -1
183  183  57  -1  -1  187  68  -1  -1  -1  -1  260  -1  81  -1  0  0  -1  -1  -1  -1  -1  -1
-1  -1  -1  323  -1  -1  -1  137  354  -1  -1  162  -1  -1  -1  0  0  -1  -1  -1  -1  -1  -1
-1  -1  228  -1  -1  -1  -1  224  -1  114  -1  245  -1  -1  -1  -1  0  0  -1  -1  -1  -1  -1
60  113  98  -1  -1  120  23  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1  -1  -1  -1  -1
-1  -1  -1  -1  -1  -1  -1  138  -1  187  45  62  -1  -1  -1  -1  -1  0  0  -1  -1  -1  -1
-1  -1  142  -1  -1  -1  347  67  -1  -1  -1  46  -1  -1  -1  -1  -1  -1  0  0  -1  -1  -1
328  265  -1  66  156  96  -1  -1  -1  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1  -1  -1
212  184  -1  -1  102  -1  -1  -1  120  -1  -1  -1  -1  -1  -1  -1  -1  -1  -1  -1  0  0  -1
65  -1  -1  -1  -1  -1  -1  80  15  -1  329  153  0  -1  -1  -1  -1  -1  -1  -1  -1  0  0
207  70  -1  7  235  -1  -1  -1  -1  -1  -1  -1  81  185  -1  -1  -1  -1  -1  -1  -1  -1  0

```

## ES 2 363 846 A1

En otra implementación es posible utilizar la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 1440 bits con una tasa de codificación de 2/3

```

5      49 -1 -1 21 31 -1 57 -1 -1 19 -1 29 2 -1 19 -1 -1 0 -1 -1 -1 -1 -1 -1
      -1 7 22 -1 -1 37 -1 32 10 -1 26 -1 -1 59 -1 48 -1 0 0 -1 -1 -1 -1 -1 -1
      53 -1 -1 20 50 -1 -1 3 16 -1 49 -1 -1 28 14 -1 -1 -1 0 0 -1 -1 -1 -1 -1
      -1 58 23 -1 -1 15 54 -1 -1 5 -1 18 49 -1 -1 13 -1 -1 -1 0 0 -1 -1 -1 -1
10     55 -1 -1 58 -1 9 -1 26 57 -1 41 -1 31 -1 21 -1 -1 -1 -1 -1 0 0 -1 -1 -1
      -1 10 49 -1 59 -1 7 -1 -1 30 -1 18 -1 48 -1 7 59 -1 -1 -1 -1 0 0 -1 -1
      48 -1 -1 50 18 -1 -1 11 52 -1 59 -1 -1 37 -1 10 0 -1 -1 -1 -1 -1 0 0
      -1 24 16 -1 -1 0 53 -1 -1 41 -1 38 51 -1 58 -1 59 8 -1 -1 -1 -1 -1 0

```

15 En otra implementación es posible utilizar la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 6480 bits con una tasa de codificación de 2/3:

```

20     78 -1 -1 167 237 -1 3 -1 266 -1 -1 1 102 153 -1 -1 212 -1 0 -1 -1 -1 -1 -1 -1
      -1 83 189 -1 -1 68 -1 178 -1 90 205 -1 -1 13 4 -1 -1 0 0 -1 -1 -1 -1 -1 -1
      -1 226 147 -1 46 -1 -1 76 -1 116 -1 211 -1 112 -1 118 -1 -1 0 0 -1 -1 -1 -1 -1
25     92 -1 -1 214 -1 236 241 -1 157 -1 143 -1 214 -1 207 -1 -1 -1 -1 0 0 -1 -1 -1 -1
      144 -1 -1 258 264 -1 53 -1 114 -1 172 -1 -1 82 262 -1 62 -1 -1 -1 0 0 -1 -1 -1 -1
      -1 153 120 -1 -1 199 -1 126 -1 61 -1 183 15 -1 -1 134 -1 -1 -1 -1 -1 0 0 -1 -1
30     -1 100 -1 141 -1 36 -1 17 -1 156 -1 124 162 -1 -1 57 0 -1 -1 -1 -1 -1 0 0
      196 -1 187 -1 73 -1 80 -1 139 -1 57 -1 -1 236 267 -1 62 256 -1 -1 -1 -1 -1 0

```

30 En otra implementación es posible utilizar la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 1152 bits con una tasa de codificación de 5/6:

```

35     -1 13 32 47 41 24 -1 25 22 40 1 31 8 15 20 15 42 30 13 3 -1 0 -1 -1
      25 46 15 43 45 29 39 47 23 38 39 12 -1 21 -1 38 33 0 0 -1 39 0 0 -1
      35 45 45 38 14 16 6 11 -1 18 7 41 35 17 32 45 41 -1 18 17 0 -1 0 0
      9 32 6 22 26 31 9 8 22 32 40 4 18 40 36 -1 -1 23 31 41 39 20 -1 0

```

40 En otra implementación es posible utilizar la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 5184 bits con una tasa de codificación de 5/6:

```

45     -1 47 146 203 184 112 -1 116 103 181 3 140 38 68 91 70 191 138 62 14 -1 0 -1 -1
      117 203 67 194 206 133 174 212 104 171 176 56 -1 96 -1 167 149 4 1 -1 177 0 0 -1
      153 206 198 173 55 72 28 53 -1 82 34 186 161 80 144 204 187 -1 84 77 0 -1 0 0
      44 147 27 83 118 130 41 38 100 146 183 19 85 180 163 -1 -1 106 140 185 177 94 -1 0

```

50 Una implementación en la que se utiliza la técnica de pinchado parte de una palabra código con 1152 bits y tasa de codificación de 5/6 y aplica el siguiente patrón de pinchado

$$\mathbf{PP}_{1152}^{(16/18)} = [ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{720} \ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{36} \ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{360} \ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{36} ]$$

para obtener una palabra código de 1080 bits y tasa de codificación de 16/18.

60 Otra implementación en la que se utiliza la técnica de pinchado parte de una palabra código con 5184 bits y tasa de codificación de 5/6 y aplica el siguiente patrón de pinchado

$$\mathbf{PP}_{5184}^{(16/18)} = [ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{3240} \ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{162} \ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{972} \ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{162} \ \underbrace{1 \ 1 \ \dots \ 1}_{648} ]$$

para obtener una palabra código de 4860 bits y tasa de codificación de 16/18.

## ES 2 363 846 A1

Otra implementación en la que se utiliza la técnica de pinchado parte de una palabra código con 1152 bits y tasa de codificación de 5/6 y aplica el siguiente patrón de pinchado

$$\mathbf{PP}_{1152}^{(20/21)} = \left[ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{720} \ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{48} \ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{240} \ \underbrace{1 \ 1 \ \dots \ 1 \ 0 \ 0 \ \dots \ 0}_{96} \ \underbrace{1 \ 1 \ \dots \ 1}_{48} \right]$$

para obtener una palabra código de 1008 bits y tasa de codificación de 20/21.

Finalmente, una última implementación en la que se utiliza la técnica de pinchado parte de una palabra código con 5184 bits y tasa de codificación 5/6 y aplica el siguiente patrón de pinchado

$$\mathbf{PP}_{5184}^{(20/21)} = \left[ \underbrace{0 \ 0 \ \dots \ 0 \ 1 \ 1 \ \dots \ 1}_{216} \ \underbrace{0 \ 0 \ \dots \ 0 \ 1 \ 1 \ \dots \ 1}_{4320} \ \underbrace{0 \ 0 \ \dots \ 0 \ 1 \ 1 \ \dots \ 1}_{432} \ \underbrace{0 \ 0 \ \dots \ 0 \ 1 \ 1 \ \dots \ 1}_{216} \right]$$

para obtener una palabra código de 4536 bits y tasa de codificación de 20/21.

A continuación, para facilitar una mejor comprensión de esta memoria descriptiva y formando parte integrante de la misma, se acompañan unas figuras en las que con carácter ilustrativo y no limitativo se ha representado el objeto de la invención.

### Breve descripción de las figuras

Figura 1.- Representa el diagrama de bloques del codificador en el transmisor.

Figura 2.- Representa el diagrama de bloques del decodificador en el receptor.

Figura 3.- Muestra el gráfico bipartito de la matriz H del ejemplo.

Figura 4.- Representa el diagrama de flujo de la construcción de un código LDPC estructurado.

### Descripción de un ejemplo de realización de la invención

Seguidamente se realiza la descripción de un ejemplo de realización de la invención, haciendo referencia a la numeración adoptada en las figuras.

El problema que el procedimiento de la invención quiere resolver, desde un punto de vista teórico, consiste en conseguir optimizar la corrección de errores en comunicaciones de datos utilizando implementaciones hardware de bajo coste, utilizando códigos LPDC.

Un código LDPC es un código lineal que opera sobre bloques de información. El código está definido por su matriz de paridad  $\mathbf{H}$ . En este ejemplo de realización los códigos serán códigos binarios, pero es posible generalizar la invención a códigos sobre cualquier campo de Galois  $GF(q)$ , siendo  $q \geq 2$ .

En transmisión tendremos bloques de información compuestos por  $K$  bits. Dicho bloque de información se denomina  $\mathbf{u} = [u(0), u(1), \dots, u(K-1)]$ . Tras aplicar el procedimiento de la invención se generará una palabra de un código lineal  $\mathbf{v} = [v(0), v(1), \dots, v(N-1)]$  con  $N$  bits (donde  $N > K$ ). Dicho código se genera mediante el producto  $\mathbf{v} = \mathbf{uG}$ , siendo  $\mathbf{G}$  una matriz  $K \times N$  binaria generadora del código LPDC. El conjunto de posibles códigos generados se denominará conjunto  $C$ , y la tasa de codificación o cadencia del código (rate) será  $R = K/N$ .

Por tanto, es posible definir un código  $C$  de tasa de codificación  $R$  como el conjunto de vectores  $\mathbf{v} \in C$  generados por todos los posibles  $2^K$  vectores binarios al aplicarles la matriz generadora  $G$ . Una definición equivalente sería que  $C$  es el espacio vectorial de  $N$  dimensiones abarcado por la base compuesta de las  $K$  filas de la matriz  $\mathbf{G}$ . Otra forma alternativa de definir el código  $C$  es mediante su matriz de paridad  $\mathbf{H}$ , que es la forma más empleada en el estado del arte. Esta matriz, de dimensiones  $(N-K) \times N$ , tiene como filas la base del espacio dual  $C$ , y por lo tanto  $\mathbf{GH}^T = \mathbf{0}$ . Cualquier vector del código satisface

$$\mathbf{vH}^T = 0$$

(siendo "T" el operador de transposición).

## ES 2 363 846 A1

A la hora de utilizar estos códigos desde un punto de vista práctico, es preferible considerar los códigos como códigos sistemáticos, esto es, aquellos en los cuales los bits de la palabra de código están entre los bits de información. Sin perder generalidad este ejemplo se centrará en el caso cuando  $\mathbf{v} = [\mathbf{u}|\mathbf{p}]$ , siendo  $\mathbf{p} = [p(0), p(1), \dots, p(N-K-1)]$  un vector compuesto por los bits de paridad,  $\mathbf{u}$  el bloque de información que se quería transmitir y  $\mathbf{v}$  la palabra código realmente transmitida (tras incluir el código LPDC).

A continuación se mostrará un ejemplo de realización en el que puede observarse la relación entre la matriz de paridad y una palabra del código. En este ejemplo, el código tiene una tasa de codificación de  $R = 1/2$  y se define mediante la siguiente matriz de paridad:

$$H = \left[ \begin{array}{ccccc|ccccc} 1 & 1 & 0 & 1 & 0 & 1 & 0 & 0 & 1 & 1 \\ 1 & 1 & 1 & 0 & 0 & 1 & 0 & 1 & 0 & 1 \\ 1 & 1 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 \\ 0 & 0 & 1 & 1 & 1 & 1 & 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 0 & 1 & 1 & 1 & 1 \end{array} \right]$$

En esta matriz, la sección izquierda corresponde a los  $K = 5$  bits de información mientras que la sección derecha corresponde a los  $N-K = 5$  bits de paridad. Aplicando la ecuación  $\mathbf{vH}^T = \mathbf{0}$  a la matriz  $H$  se obtiene el siguiente sistema de ecuaciones:

$$\begin{cases} u(0) + u(1) + u(3) + p(0) + p(3) + p(4) = 0 \\ u(0) + u(1) + u(2) + p(0) + p(2) + p(4) = 0 \\ u(0) + u(1) + u(2) + u(4) + p(1) + p(3) = 0 \\ u(2) + u(3) + u(4) + p(0) + p(1) + p(2) = 0 \\ u(3) + u(4) + p(1) + p(2) + p(3) + p(4) = 0 \end{cases}$$

Un código LDPC también puede ser representado de forma gráfica con un grafo bi-partito llamado Tanner-graph. En un grafo Tanner los vértices se clasifican en dos grupos o conjuntos disjuntos: los "vértices de variables" (variable nodes), que representan los bits de la palabra del código, y los "vértices de control" (check nodes) que representan las relaciones de paridad. Entre ambos conjuntos de vértices se encuentran las posibles aristas que definen la ecuación de paridad. En el caso del código definido en el ejemplo anterior su grafo correspondiente está representado en la figura 3, donde encontraremos 10 vértices de variables (14) y 5 vértices de control (16), unidos por múltiples aristas (15). Cada vértice de control está unido por medio de aristas a 6 vértices de variables, tal y como se representa en el sistema de ecuaciones anterior. Es posible observar que el grafo tiene tantos vértices de control y de variables como filas y columnas tiene la matriz de paridad correspondiente, y que se encontrará una arista entre el vértice de control  $i$  y el vértice de variable  $j$  cuando el elemento  $h(i,j)$  de la matriz, esto es, el situado en la fila  $i = 0, \dots, N-K-1$  y columna  $j = 0, \dots, N-1$ , sea distinto de cero.

Por otro lado, es posible definir ciclos sobre códigos LDPC, donde se define un ciclo de longitud  $2c$  como el camino de  $2c$  aristas de longitud que visita  $c$  vértices de control y  $c$  vértices de variables en el grafo Tanner que representa al código antes de volver al mismo nodo de inicio. Para optimizar las prestaciones del código, es posible demostrar que es de vital importancia que el número de ciclos cortos sea el mínimo posible. Al ciclo de mínima longitud se le llama lazo (girth). En particular es deseable que el girth sea mayor de 4 para evitar reducir las prestaciones de un decodificador iterativo.

En la descripción original, R. Gallager presentaba códigos cuyas matrices de paridad eran generadas de forma aleatoria. En el estado del arte es de conocimiento general que para obtener buenas prestaciones, cerca del límite de Shannon, el tamaño del código debe ser relativamente grande y a consecuencia de ello la matriz de paridad debe de ser de grandes dimensiones. El problema es que matrices de grandes dimensiones y generadas aleatoriamente dificultan la implementación tanto del codificador de como el decodificador. Una forma de evitar esta dificultad es utilizar matrices con una estructura regular. Para generar una estructura regular se seguirían los siguientes pasos:

1.- Inicialmente se genera una matriz modelo binaria  $\mathbf{H}_0$  de dimensiones  $(n-k) \times n$  donde  $n < N$ ,  $k < K$  y  $R = k/n = K/N$ . Si el peso Hamming de las columnas y filas de  $\mathbf{H}_0$  es constante, el código generado se denomina LDPC regular. Sin embargo, es posible obtener mejores prestaciones si la matriz es irregular, es decir si los pesos de las columnas siguen una distribución estadística dependiente de la tasa de codificación y del canal donde la transmisión de datos finalmente sea efectuada.

## ES 2 363 846 A1

2.- Una vez obtenida la matriz modelo binaria  $\mathbf{H}_0$ , se genera la matriz compacta  $\mathbf{H}_1$  reemplazando cada elemento igual a "1" de  $\mathbf{H}_0$  por un número entero positivo  $0 \leq x < b$  (donde  $b=N/n$ ) de forma pseudo-aleatoria y cada elemento igual a "0" por el valor -1.

3.- Para obtener la matriz de paridad  $\mathbf{H}$ , los elementos positivos de  $\mathbf{H}_1$  se reemplazan por una sub-matriz identidad rotada cíclicamente el número de veces indicada por el valor del elemento positivo de  $\mathbf{H}_1$  en cuestión y los elementos iguales a -1 son reemplazados por una sub-matriz nula de la misma dimensión. La dimensión de estas sub-matrices será igualmente  $b \times b$ .

El resultado es una matriz de paridad  $\mathbf{H}$  de dimensiones  $(N-K) \times N$  que define un código LDPC de tasa de codificación  $R = K/N$ . El grado de densidad (sparseness) de la matriz dependerá de la magnitud  $b$ . Generalmente, cuanto mayor sea  $b$  mejores prestaciones se obtiene usando un decodificador iterativo.

Si los ciclos de la matriz generada (grafo Tanner) resultan ser muy cortos, se repite el paso 2 (o incluso el paso 1 si fuese necesario) con la finalidad de mejorar estas propiedades.

Para facilitar la implementación del codificador es necesario generar la matriz modelo binaria  $\mathbf{H}_0$  de una forma específica. Primero se divide dicha matriz en dos partes  $\mathbf{H}_0 = [\mathbf{H}_a | \mathbf{H}_b]$  donde la submatriz  $\mathbf{H}_a$  corresponde a las posiciones de los bits de información y  $\mathbf{H}_b$  a los bits de paridad. La primera submatriz se genera de forma pseudo-aleatoria de la forma descrita anteriormente. Sin embargo, la segunda sección suele ser de carácter determinista.

Esta segunda sección  $\mathbf{H}_b$ , según el estado del arte, y para poder diseñar un codificador eficiente tomará una de las siguientes dos formas: la primera forma es

$$\mathbf{H}_b = [\mathbf{h}_{b0} | \mathbf{H}_{b1}] = \left[ \begin{array}{c|cccc} h_b(0) & 1 & 0 & & 0 \\ h_b(1) & 1 & 1 & \ddots & \\ & 0 & 1 & \ddots & \ddots \\ & & \ddots & \ddots & 1 & 0 \\ & & & \ddots & 1 & 1 \\ h_b(n-k-1) & 0 & & & 0 & 1 \end{array} \right]$$

donde la primera sección es un vector columna pseudo-aleatorio de peso Hamming mayor que 2 y  $\mathbf{H}_{b1}$  una matriz doble diagonal cuyos elementos  $h_{b1}(i,j)$  son iguales a "1" cuando  $i=j$ ,  $i=j+1$  e iguales a "0" en el resto de las posiciones.

La segunda forma de generar  $\mathbf{H}_b$  es totalmente doble diagonal

$$\mathbf{H}_b = \left[ \begin{array}{cccccc} 1 & 0 & & & & 0 \\ 1 & 1 & \ddots & & & \\ 0 & 1 & \ddots & & & \\ & \ddots & \ddots & \ddots & & \\ & & \ddots & 1 & 1 & 0 \\ 0 & & & 0 & 1 & 1 \end{array} \right]$$

donde los elementos de la submatriz  $h_b(i,j)$  son iguales a "1" cuando  $i=j$ ,  $i=j+1$  e iguales a "0" en el resto de las posiciones.

Una vez generado esta estructura de matriz base, la matriz compacta  $\mathbf{H}_1$  se genera de la forma anteriormente descrita con la única excepción de que en la parte de doble diagonal de  $\mathbf{H}_b$ , los "1" son reemplazados por un mismo número entero positivo y los "0" por "-1". Igualmente la matriz de paridad final se obtiene cambiando los enteros positivos por identidades rotadas cíclicamente y los negativos por una submatriz nula. El procedimiento puede observarse grá-

## ES 2 363 846 A1

ficamente en la figura 4, donde el bloque (17) genera la matriz modelo binaria  $\mathbf{H}_0$ , el bloque (18) genera la matriz compacta  $\mathbf{H}_1$ , el bloque (19) decide si los ciclos son suficientemente largos, con lo que se pasa a generar la matriz de paridad  $\mathbf{H}$  con el bloque (20), o bien si los ciclos son cortos se vuelve a generar la matriz modelo (21) o bien se vuelve a generar la matriz base (22).

El procedimiento y dispositivo de la invención modifica la estructura de la matriz de paridad conocida en el estado del arte para facilitar la implementación final de la codificación y decodificación y mejorar las prestaciones. Para ello la estructura propuesta consiste en que la sección de la matriz modelo binaria  $\mathbf{H}_0$  correspondiente a los bits de paridad tenga la siguiente forma:

$$\mathbf{H}_b = [\mathbf{h}_{b0} \mid \mathbf{H}_{b1}] = \left[ \begin{array}{c|cccc} h_{b0}(0) & 1 & 0 & & 0 \\ h_{b0}(1) & 1 & 1 & \ddots & \\ & 0 & 1 & \ddots & \ddots \\ & & \ddots & \ddots & 1 & 0 \\ & & & \ddots & 1 & 1 \\ h_{b0}(n-k-1) & 1 & & & 0 & 1 \end{array} \right]$$

donde la estructura  $\mathbf{H}_{b1}$  es triple diagonal, esto es, además de los elementos de las dos diagonales centrales  $h_{b1}(i,i)$ ,  $h_{b1}(i+1,i)$ , el elemento de la diagonal de la última fila  $h_{b1}(n-k-1,0)$  también es igual a "1". La matriz compacta se genera de la forma anteriormente descrita salvo que el elemento de la última fila igual a "1" es reemplazado por un entero estrictamente positivo  $w \geq 0$ .

Una matriz modelo binaria  $\mathbf{H}_0$  para  $r=1/2$  con  $n=24$  y  $k=12$  podría tener la siguiente estructura:

1	0	1	0	0	1	0	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1	0	1	1	0	1	1	0	0	0	0	0	0	0	0
0	1	0	0	0	0	1	0	1	0	1	1	0	0	1	1	0	0	0	0	0	0	0
0	0	1	0	0	1	0	1	0	1	0	0	1	0	0	1	1	0	0	0	0	0	0
0	0	1	1	1	1	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0
0	1	0	0	0	0	0	0	1	0	1	1	0	0	0	0	0	1	1	0	0	0	0
0	0	1	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0
1	0	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0
0	1	0	0	0	0	0	0	1	1	1	1	0	0	0	0	0	0	0	0	1	1	0
0	0	0	1	0	0	0	0	1	0	1	1	0	0	0	0	0	0	0	0	0	1	1
0	0	1	0	0	1	1	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0	1
0	0	0	0	0	0	0	0	1	1	1	1	1	1	0	0	0	0	0	0	0	0	1

Una matriz compacta  $\mathbf{H}_1$  derivada de la anterior para un tamaño de bloque  $N=336$  y por tanto con un factor de expansión  $b=14$  sería la siguiente:

13	-1	7	-1	-1	1	-1	1	-1	-1	-1	-1	-1	0	-1	-1	-1	-1	-1	-1	-1	-1	-1
5	-1	-1	-1	11	-1	-1	-1	4	-1	4	6	-1	0	0	-1	-1	-1	-1	-1	-1	-1	-1
-1	13	-1	-1	-1	-1	11	-1	10	-1	9	13	-1	-1	0	0	-1	-1	-1	-1	-1	-1	-1
-1	-1	13	-1	-1	6	-1	10	-1	5	-1	-1	4	-1	-1	0	0	-1	-1	-1	-1	-1	-1
-1	-1	8	8	2	11	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1	-1
-1	3	-1	-1	-1	-1	-1	-1	1	-1	4	1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1
-1	-1	4	2	-1	2	9	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1
2	-1	13	-1	4	9	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1
-1	11	-1	-1	-1	-1	-1	-1	6	4	11	12	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1
-1	-1	-1	10	-1	-1	-1	-1	1	-1	13	13	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1
-1	-1	0	-1	-1	0	2	2	-1	-1	-1	-1	0	-1	-1	-1	-1	-1	-1	-1	-1	0	0
-1	-1	-1	-1	-1	-1	-1	-1	1	2	11	2	4	12	-1	-1	-1	-1	-1	-1	-1	-1	0



## ES 2 363 846 A1

La figura 2 muestra el diagrama de bloques para un decodificador, donde (8) representa la señal recibida del canal  $\mathbf{s} = [s_0, s_1, \dots, s_{M-1}]$ , que será similar a la palabra obtenida tras el pinchado pero tras ser afectada por el ruido del canal, (9) representa al bloque que realiza la función de “des-pinchado”, obteniendo una palabra (10)  $\mathbf{r} = [r(0), r(1), \dots, r(N-1)]$  con el número de bits del código LPDC. (11) es la memoria que contiene o bien la matriz de paridad o bien la matriz generadora en el receptor, y la transmite (12) al bloque que realiza el algoritmo decodificador (13). La salida de este bloque será la información recompuesta (14)  $\hat{\mathbf{u}} = [\hat{u}(0), \hat{u}(1), \dots, \hat{u}(K-1)]$ .

10

15

20

25

30

35

40

45

50

55

60

65

## REIVINDICACIONES

5 1. Procedimiento de comunicación de datos a través de medios ruidosos, que se aplica en la codificación de datos en transmisión y que genera bits de paridad sobre un bloque de información de forma que de una palabra de K bits se genera una palabra código de N bits; **caracterizado** porque comprende los pasos de:

- seleccionar un factor b que consiste en un número natural  $1 \leq b \leq K$  de forma que  $N/b=n$  y  $K/b=k$  sean números naturales;
- 10 - generar una matriz modelo binaria  $\mathbf{H}_0$ - $[\mathbf{H}_a|\mathbf{H}_b]$  de tamaño  $(n-k) \times n$  como la combinación de una submatriz correspondiente a las posiciones de los bits de información  $\mathbf{H}_a$  y de una submatriz correspondiente a los bits de paridad  $\mathbf{H}_b$ , donde dicha segunda submatriz  $\mathbf{H}_b = [\mathbf{h}_{b0}|\mathbf{H}_{b1}]$  se compone de un vector columna de n-k posiciones  $\mathbf{h}_{b0}$  y una estructura  $\mathbf{H}_{b1}$  triple diagonal, en donde los elementos de las dos diagonales centrales  $h_{b1}(i,i)$ ,  $h_{b1}(i+1,i)$ ,  $0 \leq i \leq n-k-2$  y de la diagonal de la última fila  $h_{b1}(n-k-1,0)$  son iguales a 1, siendo n-k el número de filas y columnas de la matriz  $\mathbf{H}_b$ , y el resto de elementos son iguales a cero;
- generar una matriz compacta  $\mathbf{H}_1$  a partir de la matriz modelo binaria  $\mathbf{H}_0$ .
- 20 - generar la matriz de paridad  $\mathbf{H}$  a partir de la matriz compacta  $\mathbf{H}_1$ ;
- seleccionar un bloque de información;
- aplicar la matriz de paridad  $\mathbf{H}$  sobre el bloque de información para determinar los bits de paridad correspondientes a dicho bloque; y
- 25 - transmitir los bits de paridad junto con el bloque de información.

30 2. Procedimiento de comunicación de datos a través de medios ruidosos, según reivindicación 1, **caracterizado** porque comprende se eliminar uno o más elementos de la palabra código antes de ser transmitidos, mediante la aplicación de una técnica de pinchado convencional, para que la palabra transmitida tenga un número de bits menor que la palabra código obtenida.

35 3. Dispositivo de comunicación de datos a través de medios ruidosos, que se aplica en la codificación de datos en transmisión, **caracterizado** porque el codificador comprende:

- medios para almacenar una matriz compacta  $\mathbf{H}_1$  derivada de una matriz modelo binaria  $\mathbf{H}_0 = [\mathbf{H}_a|\mathbf{H}_b]$  formada como la combinación de una submatriz correspondiente a las posiciones de los bits de información  $\mathbf{H}_a$  y de una submatriz correspondiente a los bits de paridad  $\mathbf{H}_b$ , donde dicha segunda submatriz  $\mathbf{H}_b = [\mathbf{h}_{b0}|\mathbf{H}_{b1}]$  se compone de un vector columna de n-k posiciones  $\mathbf{h}_{b0}$  y una estructura  $\mathbf{H}_{b1}$  triple diagonal, en donde los elementos de las dos diagonales centrales  $h_{b1}(i,i)$ ,  $h_{b1}(i+1,i)$ ,  $0 \leq i \leq n-k-2$  y de la diagonal de la última fila  $h_{b1}(n-k-1,0)$  son iguales a 1, siendo n-k el número de filas y columnas de la matriz  $\mathbf{H}_b$ , y el resto de elementos son iguales a cero;
- 40 - un microprocesador que comprende medios para seleccionar un bloque de información, aplicar la matriz compacta para generar la matriz de paridad  $\mathbf{H}$ , aplicar la matriz de paridad  $\mathbf{H}$  al bloque de información para obtener los bits de paridad correspondientes a dicho bloque y añadir los bits de paridad al bloque de información antes de ser transmitidos.

45 4. Dispositivo de comunicación de datos a través de medios ruidosos, según reivindicación 3, **caracterizado** porque el microprocesador comprende medios para tras añadir los bits de paridad al bloque de información se eliminar uno o más elementos de la palabra código antes de ser transmitidos, mediante la aplicación de una técnica de pinchado convencional, para que la palabra transmitida tenga un número de bits menor que la palabra código obtenida.

50 5. Procedimiento de comunicación de datos a través de medios ruidosos, que se aplica en la decodificación de datos en recepción y que estima el bloque de información a partir de un vector de señal recibida, de forma que de una palabra código recibida de N bits se obtiene una palabra de K bits; **caracterizado** porque comprende los pasos de:

- seleccionar un vector de señal del canal;
- calcular una matriz modelo binaria  $\mathbf{H}_0 = [\mathbf{H}|\mathbf{H}_b]$  como la combinación de una submatriz correspondiente a las posiciones de los bits de información  $\mathbf{H}$  y de una submatriz correspondiente a los bits de paridad  $\mathbf{H}_b$ , donde dicha segunda submatriz  $\mathbf{H}_b = [\mathbf{h}_{b0}|\mathbf{H}_{b1}]$  se compone de un vector columna de n-k posiciones  $\mathbf{h}_{b0}$  y una estructura  $\mathbf{H}_{b1}$  triple diagonal, en donde los elementos de las dos diagonales centrales  $h_{b1}(i,i)$ ,  $h_{b1}(i+1,i)$ ,  $0 \leq i \leq n-k-2$  y de la diagonal de la última fila  $h_{b1}(n-k-1,0)$  son iguales a 1, siendo n-k el número de filas y columnas de la matriz  $\mathbf{H}_b$ , y el resto de elementos son iguales a cero;
- 65

## ES 2 363 846 A1

- generar una matriz compacta  $\mathbf{H}_1$  a partir de la matriz modelo binaria  $\mathbf{H}_0$ .
  - generar la matriz de paridad  $\mathbf{H}$  a partir de la matriz compacta  $\mathbf{H}_1$ ; y
- 5            - estimar el bloque de información a partir del vector de señal recibido y de la matriz de paridad  $\mathbf{H}$ .

6. Procedimiento de comunicación de datos a través de medios ruidosos, según reivindicación 5, **caracterizado** porque comprende insertar un valor indicador de posiciones eliminadas en transmisión por una técnica de pinchado convencional, antes de realizar la estimación del bloque de información a partir del vector de señal recibido y de la matriz de paridad.

7. Dispositivo de comunicación de datos a través de medios ruidosos, que se aplica en la decodificación de datos en recepción; **caracterizado** porque el decodificador comprende:

- medios para almacenar una matriz compacta  $\mathbf{H}_1$  derivada de una matriz modelo binaria  $\mathbf{H}_0 = [\mathbf{H}_a|\mathbf{H}_b]$  formada como la combinación de una submatriz correspondiente a las posiciones de los bits de información  $\mathbf{H}_a$  y de una submatriz correspondiente a los bits de paridad  $\mathbf{H}_b$ , donde dicha segunda submatriz  $\mathbf{H}_b = [\mathbf{h}_{b0}|\mathbf{H}_{b1}]$  se compone de un vector columna de n-k posiciones  $\mathbf{h}_{b0}$  y una estructura  $\mathbf{H}_{b1}$  triple diagonal, en donde los elementos de las dos diagonales centrales  $h_{b1}(i,i)$ ,  $h_{b1}(i+1,i)$ ,  $0 \leq i \leq n-k-2$  y de la diagonal de la última fila  $h_{b1}(n-k-1,0)$  son iguales a 1, siendo n-k el número de filas y columnas de la matriz  $\mathbf{H}_b$ , y el resto de elementos son iguales a cero;
- un microprocesador que comprende medios para generar la matriz de paridad  $\mathbf{H}$  a partir de la matriz compacta  $\mathbf{H}_1$ , aplicar dicha matriz de paridad  $\mathbf{H}$  sobre el vector de señal recibido, y estimar el bloque de información recibido.

8. Dispositivo de comunicación de datos a través de medios ruidosos, según reivindicación 7, **caracterizado** porque el microprocesador comprende medios para antes de aplicar la matriz de paridad  $\mathbf{H}$  sobre el vector de señal recibida insertar un valor indicador en las posiciones eliminadas por la técnica de pinchado en transmisión.

9. Procedimiento de comunicación de datos a través de medios ruidosos, según las reivindicaciones 1 o 5, **caracterizado** porque se utiliza la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 33 6 bits con una tasa de codificación de 1/2:

13	-1	7	-1	-1	1	-1	1	-1	-1	-1	-1	0	-1	-1	-1	-1	-1	-1	-1	-1	-1
5	-1	-1	-1	11	-1	-1	-1	4	-1	4	6	-1	0	0	-1	-1	-1	-1	-1	-1	-1
-1	13	-1	-1	-1	-1	11	-1	10	-1	9	13	-1	-1	0	0	-1	-1	-1	-1	-1	-1
-1	-1	13	-1	-1	6	-1	10	-1	5	-1	-1	4	-1	-1	0	0	-1	-1	-1	-1	-1
-1	-1	8	8	2	11	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1
-1	3	-1	-1	-1	-1	-1	-1	-1	1	-1	4	1	-1	-1	-1	-1	-1	0	-1	-1	-1
-1	-1	4	2	-1	2	9	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1
2	-1	13	-1	4	9	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1
-1	11	-1	-1	-1	-1	-1	-1	6	4	11	12	-1	-1	-1	-1	-1	-1	-1	0	0	-1
-1	-1	-1	10	-1	-1	-1	-1	1	-1	13	13	-1	-1	-1	-1	-1	-1	-1	-1	0	0
-1	-1	0	-1	-1	0	2	2	-1	-1	-1	-1	0	-1	-1	-1	-1	-1	-1	-1	-1	0
-1	-1	-1	-1	-1	-1	-1	-1	1	2	11	2	4	12	-1	-1	-1	-1	-1	-1	-1	0

10. Procedimiento de comunicación de datos a través de medios ruidosos, según las reivindicaciones 1 o 5, **caracterizado** porque se utiliza la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código 1920 bits con una tasa de codificación de 1/2:

-1	52	-1	64	-1	-1	60	-1	-1	-1	-1	1	-1	0	-1	-1	-1	-1	-1	-1	-1	-1
10	-1	-1	-1	-1	79	-1	-1	79	-1	78	51	-1	0	0	-1	-1	-1	-1	-1	-1	-1
9	-1	-1	-1	-1	-1	-1	75	29	72	8	-1	-1	-1	0	0	-1	-1	-1	-1	-1	-1
-1	52	16	63	-1	-1	65	-1	-1	-1	-1	40	-1	-1	0	0	-1	-1	-1	-1	-1	-1
-1	24	-1	-1	47	1	39	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1
52	-1	-1	-1	-1	-1	-1	-1	53	79	48	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1
-1	0	-1	-1	72	-1	67	57	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1
-1	7	-1	-1	-1	2	50	-1	-1	-1	-1	15	-1	-1	-1	-1	-1	-1	0	0	-1	-1
15	-1	19	-1	-1	-1	-1	-1	75	51	43	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1
72	-1	-1	-1	38	-1	-1	-1	69	-1	62	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1
-1	19	-1	41	-1	-1	1	41	-1	-1	-1	-1	0	-1	-1	-1	-1	-1	-1	-1	-1	0
41	-1	17	-1	-1	-1	-1	-1	15	-1	30	-1	40	6	-1	-1	-1	-1	-1	-1	-1	0



## ES 2 363 846 A1

15. Procedimiento de comunicación de datos a través de medios ruidosos, según las reivindicaciones 1 o 5, **caracterizado** porque se utiliza la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 5184 bits con una tasa de codificación de 5/6:

$$\begin{array}{cc}
 5 & & -1 & 47 & 146 & 203 & 184 & 112 & & -1 & 116 & 103 & 181 & & 3 & 140 & 38 & 68 & 91 & 70 & 191 & 138 & 62 & 14 & -1 & 0 & -1 & -1 \\
 & 117 & 203 & 67 & 194 & 206 & 133 & 174 & 212 & 104 & 171 & 176 & 56 & -1 & 96 & -1 & 167 & 149 & 4 & 1 & -1 & 177 & 0 & 0 & -1 \\
 & 153 & 206 & 198 & 173 & 55 & 72 & 28 & 53 & -1 & 82 & 34 & 186 & 161 & 80 & 144 & 204 & 187 & -1 & 84 & 77 & 0 & -1 & 0 & 0 \\
 & 44 & 147 & 27 & 83 & 118 & 130 & 41 & 38 & 100 & 146 & 183 & 19 & 85 & 180 & 163 & -1 & -1 & 106 & 140 & 185 & 177 & 94 & -1 & 0
 \end{array}$$

10 16. Procedimiento de comunicación de datos a través de medios ruidosos, según la reivindicación 2, **caracterizado** porque partiendo de una palabra código con 1152 bits y tasa de codificación de 5/6 se utiliza el siguiente patrón de pinchado

$$15 \quad \mathbf{pp}_{1152}^{(16/18)} = [ \underbrace{1 \ 1 \ \dots \ 1}_{720} \ \underbrace{0 \ 0 \ \dots \ 0}_{36} \ \underbrace{1 \ 1 \ \dots \ 1}_{360} \ \underbrace{0 \ 0 \ \dots \ 0}_{36} ]$$

20 para obtener una palabra código de 1080 bits y tasa de codificación de 16/18.

17. Procedimiento de comunicación de datos a través de medios ruidosos, según la reivindicación 2, **caracterizado** porque partiendo de una palabra código con 5184 bits y tasa de codificación de 5/6 se utiliza el siguiente patrón de pinchado

$$30 \quad \mathbf{pp}_{5184}^{(16/18)} = [ \underbrace{1 \ 1 \ \dots \ 1}_{3240} \ \underbrace{0 \ 0 \ \dots \ 0}_{162} \ \underbrace{1 \ 1 \ \dots \ 1}_{972} \ \underbrace{0 \ 0 \ \dots \ 0}_{162} \ \underbrace{1 \ 1 \ \dots \ 1}_{648} ]$$

para obtener una palabra código de 4860 bits y tasa de codificación de 16/18.

35 18. Procedimiento de comunicación de datos a través de medios ruidosos, según la reivindicación 2, **caracterizado** porque partiendo de una palabra código con 1152 bits y tasa de codificación de 5/6 se utiliza el siguiente patrón de pinchado

$$40 \quad \mathbf{pp}_{1152}^{(20/21)} = [ \underbrace{1 \ 1 \ \dots \ 1}_{720} \ \underbrace{0 \ 0 \ \dots \ 0}_{48} \ \underbrace{1 \ 1 \ \dots \ 1}_{240} \ \underbrace{0 \ 0 \ \dots \ 0}_{96} \ \underbrace{1 \ 1 \ \dots \ 1}_{48} ]$$

para obtener una palabra código de 1008 bits y tasa de codificación de 20/21.

45 19. Procedimiento de comunicación de datos a través de medios ruidosos, según la reivindicación 2, **caracterizado** porque partiendo de una palabra código con 5184 bits y tasa de codificación 5/6 se utiliza el siguiente patrón de pinchado

$$50 \quad \mathbf{pp}_{5184}^{(20/21)} = [ \underbrace{0 \ 0 \ \dots \ 0}_{216} \ \underbrace{1 \ 1 \ \dots \ 1}_{4320} \ \underbrace{0 \ 0 \ \dots \ 0}_{432} \ \underbrace{1 \ 1 \ \dots \ 1}_{216} ]$$

55 para obtener una palabra código de 4536 bits y tasa de codificación de 20/21.

60 20. Dispositivo de comunicación de datos a través de medios ruidosos, según las reivindicaciones 3 o 7, **caracterizado** porque se utiliza la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 336 bits con una tasa de codificación de 1/2:

$$\begin{array}{cccccccccccccccccccccccccccccccccccc}
 65 & 13 & -1 & 7 & -1 & -1 & 1 & -1 & 1 & -1 & -1 & -1 & -1 & -1 & 0 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 \\
 & 5 & -1 & -1 & -1 & 11 & -1 & -1 & -1 & 4 & -1 & 4 & 6 & -1 & 0 & 0 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 \\
 & -1 & 13 & -1 & -1 & -1 & -1 & 11 & -1 & 10 & -1 & 9 & 13 & -1 & -1 & 0 & 0 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 \\
 & -1 & -1 & 13 & -1 & -1 & 6 & -1 & 10 & -1 & 5 & -1 & -1 & 4 & -1 & -1 & 0 & 0 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 \\
 & -1 & -1 & 8 & 8 & 2 & 11 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & 0 & 0 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1 & -1
 \end{array}$$

## ES 2 363 846 A1

	-1	3	-1	-1	-1	-1	-1	-1	1	-1	4	1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1	
	-1	-1	4	2	-1	2	9	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1
	2	-1	13	-1	4	9	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1
5	-1	11	-1	-1	-1	-1	-1	-1	6	4	11	12	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1
	-1	-1	-1	10	-1	-1	-1	-1	1	-1	13	13	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1
	-1	-1	0	-1	-1	0	2	2	-1	-1	-1	-1	0	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1
	-1	-1	-1	-1	-1	-1	-1	-1	1	2	11	2	4	12	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0

10 21. Dispositivo de comunicación de datos a través de medios ruidosos, según las reivindicaciones 3 o 7, **caracterizado** porque se utiliza la siguiente matriz compacta  $H_1$  para obtener palabras código 1920 bits con una tasa de codificación de 1/2:

	-1	52	-1	64	-1	-1	60	-1	-1	-1	-1	1	-1	0	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	
	10	-1	-1	-1	-1	79	-1	-1	79	-1	78	51	-1	0	0	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1
	9	-1	-1	-1	-1	-1	-1	75	29	72	8	-1	-1	-1	0	0	-1	-1	-1	-1	-1	-1	-1	-1	-1
20	-1	52	16	63	-1	-1	65	-1	-1	-1	-1	-1	-1	40	-1	-1	0	0	-1	-1	-1	-1	-1	-1	-1
	-1	24	-1	-1	47	1	39	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1	-1	-1
	52	-1	-1	-1	-1	-1	-1	53	79	48	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1	-1	-1
	-1	0	-1	-1	72	-1	67	57	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1	-1
25	-1	7	-1	-1	-1	2	50	-1	-1	-1	-1	15	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1
	15	-1	19	-1	-1	-1	-1	-1	75	51	43	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1
	72	-1	-1	-1	38	-1	-1	-1	69	-1	62	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1
	-1	19	-1	41	-1	-1	1	41	-1	-1	-1	-1	0	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0
30	41	-1	17	-1	-1	-1	-1	15	-1	30	-1	40	6	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0

35 22. Dispositivo de comunicación de datos a través de medios ruidosos, según las reivindicaciones 3 o 7, **caracterizado** porque se utiliza la siguiente matriz compacta  $H_1$  para obtener palabras código de 8640 bits con una tasa de codificación de 1/2:

	-1	-1	-1	-1	-1	-1	297	106	328	-1	-1	99	-1	0	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	
	290	0	312	-1	32	-1	120	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1
	183	57	-1	-1	187	68	-1	-1	-1	-1	260	-1	81	-1	0	0	-1	-1	-1	-1	-1	-1	-1	-1	-1
40	-1	-1	-1	323	-1	-1	-1	137	354	-1	-1	162	-1	-1	-1	0	0	-1	-1	-1	-1	-1	-1	-1	-1
	-1	-1	228	-1	-1	-1	-1	224	-1	114	-1	245	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1	-1	-1
	113	98	-1	-1	120	23	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1	-1	-1
	-1	-1	-1	-1	-1	-1	-1	138	-1	187	45	62	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1	-1
45	-1	-1	142	-1	-1	-1	347	67	-1	-1	-1	46	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1
	328	265	-1	66	156	96	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1	-1	-1	-1
	212	184	-1	-1	102	-1	-1	-1	-1	120	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0	-1
	-1	-1	-1	-1	-1	-1	-1	80	15	-1	329	153	0	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0	0
50	207	70	-1	7	235	-1	-1	-1	-1	-1	-1	-1	81	185	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	0

55 23. Dispositivo de comunicación de datos a través de medios ruidosos, según las reivindicaciones 3 o 7, **caracterizado** porque se utiliza la siguiente matriz compacta  $H_1$  para obtener palabras código de 1440 bits con una tasa de codificación de 2/3:

	49	-1	-1	21	31	-1	57	-1	-1	19	-1	29	2	-1	19	-1	-1	0	-1	-1	-1	-1	-1	-1	-1
	-1	7	22	-1	-1	37	-1	32	10	-1	26	-1	-1	59	-1	48	-1	0	0	-1	-1	-1	-1	-1	-1
60	53	-1	-1	20	50	-1	-1	3	16	-1	49	-1	-1	28	14	-1	-1	-1	0	0	-1	-1	-1	-1	-1
	-1	58	23	-1	-1	15	54	-1	-1	5	-1	18	49	-1	-1	13	-1	-1	-1	0	0	-1	-1	-1	-1
	55	-1	-1	58	-1	9	-1	26	57	-1	41	-1	31	-1	21	-1	-1	-1	-1	-1	0	0	-1	-1	-1
	-1	10	49	-1	59	-1	7	-1	-1	30	-1	18	-1	48	-1	7	59	-1	-1	-1	-1	-1	0	0	-1
	48	-1	-1	50	18	-1	-1	11	52	-1	59	-1	-1	37	-1	10	0	-1	-1	-1	-1	-1	-1	0	0
65	-1	24	16	-1	-1	0	53	-1	-1	41	-1	38	51	-1	58	-1	59	8	-1	-1	-1	-1	-1	-1	0

## ES 2 363 846 A1

24. Dispositivo de comunicación de datos a través de medios ruidosos, según las reivindicaciones 3 o 7, **caracterizado** porque se utiliza la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 6480 bits con una tasa de codificación de 2/3:

5

```

78  -1  -1  167 237  -1  3  -1 266  -1  -1 102 153  -1  -1 212  -1  0  -1  -1  -1  -1  -1  -1
-1  83 189  -1  -1  68  -1 178  -1  90 205  -1  -1  13  4  -1  -1  0  0  -1  -1  -1  -1  -1
-1 226 147  -1  46  -1  -1  76  -1 116  -1 211  -1 112  -1 118  -1  -1  0  0  -1  -1  -1  -1
10  92  -1  -1 214  -1 236 241  -1 157  -1 143  -1 214  -1 207  -1  -1  -1  -1  0  0  -1  -1  -1
144 -1  -1 258 264  -1  53  -1 114  -1 172  -1  -1  82 262  -1  62  -1  -1  -1  0  0  -1  -1
-1 153 120  -1  -1 199  -1 126  -1  61  -1 183  15  -1  -1 134  -1  -1  -1  -1  -1  0  0  -1
-1 100  -1 141  -1  36  -1  17  -1 156  -1 124 162  -1  -1  57  0  -1  -1  -1  -1  -1  0  0
15 196  -1 187  -1  73  -1  80  -1 139  -1  57  -1  -1 236 267  -1  62 256  -1  -1  -1  -1  -1  0

```

25. Dispositivo de comunicación de datos a través de medios ruidosos, según las reivindicaciones 3 o 7, **caracterizado** porque se utiliza la siguiente matriz compacta  $\mathbf{H}_1$  para obtener palabras código de 1152 bits con una tasa de codificación de 5/6:

20

```

-1  13  32  47  41  24  -1  25  22  40  1  31  8  15  20  15  42  30  13  3  -1  0  -1  -1
25  46  15  43  45  29  39  47  23  38  39  12  -1  21  -1  38  33  0  0  -1  39  0  0  -1
35  45  45  38  14  16  6  11  -1  18  7  41  35  17  32  45  41  -1  18  17  0  -1  0  0
9   32  6  22  26  31  9  8  22  32  40  4  18  40  36  -1  -1  23  31  41  39  20  -1  0

```

26. Dispositivo de comunicación de datos a través de medios ruidosos, según las reivindicaciones 3 o 7, **caracterizado** porque se utiliza la siguiente matriz compacta  $\mathbf{H}$ , para obtener palabras código de 5184 bits con una tasa de codificación de 5/6:

30

```

-1  47 146 203 184 112  -1 116 103 181  3 140  38  68  91  70 191 138  62  14  -1  0  -1  -1
117 203  67 194 206 133 174 212 104 171 176  56  -1  96  -1 167 149  4  1  -1 177  0  0  -1
153 206 198 173  55  72  28  53  -1  82  34 186 161  80 144 204 187  -1  84  77  0  -1  0  0
40  44 147  27  83 118 130  41  38 100 146 183  19  85 180 163  -1  -1 106 140 185 177  94  -1  0

```

27. Dispositivo de comunicación de datos a través de medios ruidosos, según la reivindicación 4, **caracterizado** porque partiendo de una palabra código con 1152 bits y tasa de codificación de 5/6 se utiliza el siguiente patrón de pinchado

45

$$\mathbf{pp}_{1152}^{(16/18)} = [ \underbrace{1 \ 1 \ \dots \ 1}_{720} \ \underbrace{0 \ 0 \ \dots \ 0}_{36} \ \underbrace{1 \ 1 \ \dots \ 1}_{360} \ \underbrace{0 \ 0 \ \dots \ 0}_{36} ]$$

50

para obtener una palabra código de 1080 bits y tasa de codificación de 16/18.

28. Dispositivo de comunicación de datos a través de medios ruidosos, según la reivindicación 4, **caracterizado** porque partiendo de una palabra código con 5184 bits y tasa de codificación de 5/6 se utiliza el siguiente patrón de pinchado

55

$$\mathbf{pp}_{5184}^{(16/18)} = [ \underbrace{1 \ 1 \ \dots \ 1}_{3240} \ \underbrace{0 \ 0 \ \dots \ 0}_{162} \ \underbrace{1 \ 1 \ \dots \ 1}_{972} \ \underbrace{0 \ 1 \ \dots \ 0}_{162} \ \underbrace{1 \ 1 \ \dots \ 1}_{648} ]$$

60

para obtener una palabra código de 4860 bits y tasa de codificación de 16/18.

65

## ES 2 363 846 A1

29. Dispositivo de comunicación de datos a través de medios ruidosos, según la reivindicación 4, **caracterizado** porque partiendo de una palabra código con 1152 bits y tasa de codificación de 5/6 se utiliza el siguiente patrón de pinchado

$$5 \quad \mathbf{PP}_{1152}^{(20/21)} = [ \underbrace{1 \ 1 \ \dots \ 1}_{720} \ \underbrace{0 \ 0 \ \dots \ 0}_{48} \ \underbrace{1 \ 1 \ \dots \ 1}_{240} \ \underbrace{0 \ 0 \ \dots \ 0}_{96} \ \underbrace{1 \ 1 \ \dots \ 1}_{48} ]$$

10 para obtener una palabra código de 1008 bits y tasa de codificación de 20/21.

30. Dispositivo de comunicación de datos a través de medios ruidosos, según la reivindicación 4, **caracterizado** porque partiendo de una palabra código con 5184 bits y tasa de codificación 5/6 se utiliza el siguiente patrón de pinchado

$$20 \quad \mathbf{PP}_{5184}^{(20/21)} = [ \underbrace{0 \ 0 \ \dots \ 0}_{216} \ \underbrace{1 \ 1 \ \dots \ 1}_{4320} \ \underbrace{0 \ 0 \ \dots \ 0}_{432} \ \underbrace{1 \ 1 \ \dots \ 1}_{216} ]$$

para obtener una palabra código de 4536 bits y tasa de codificación de 20/21.

25

30

35

40

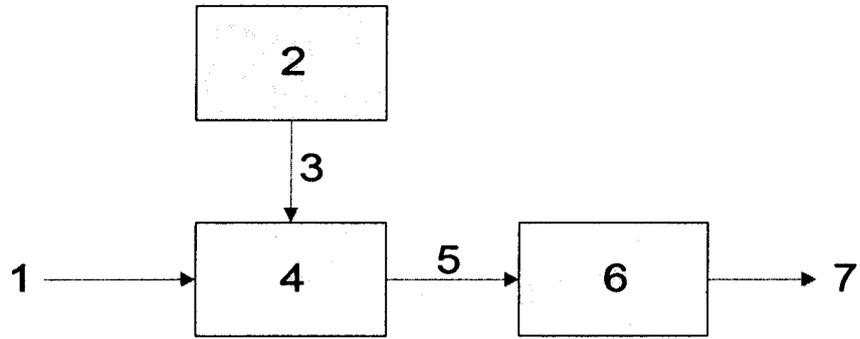
45

50

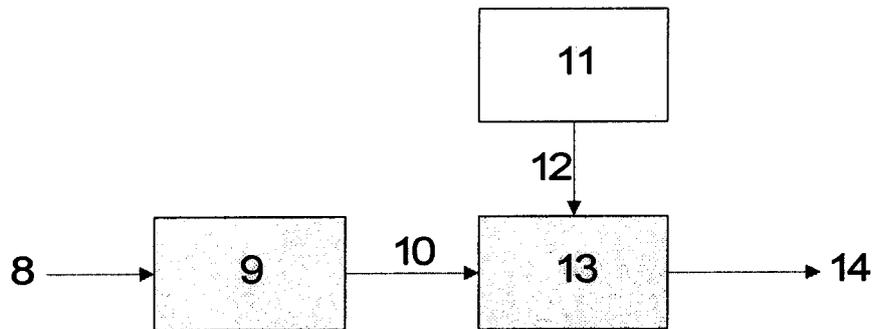
55

60

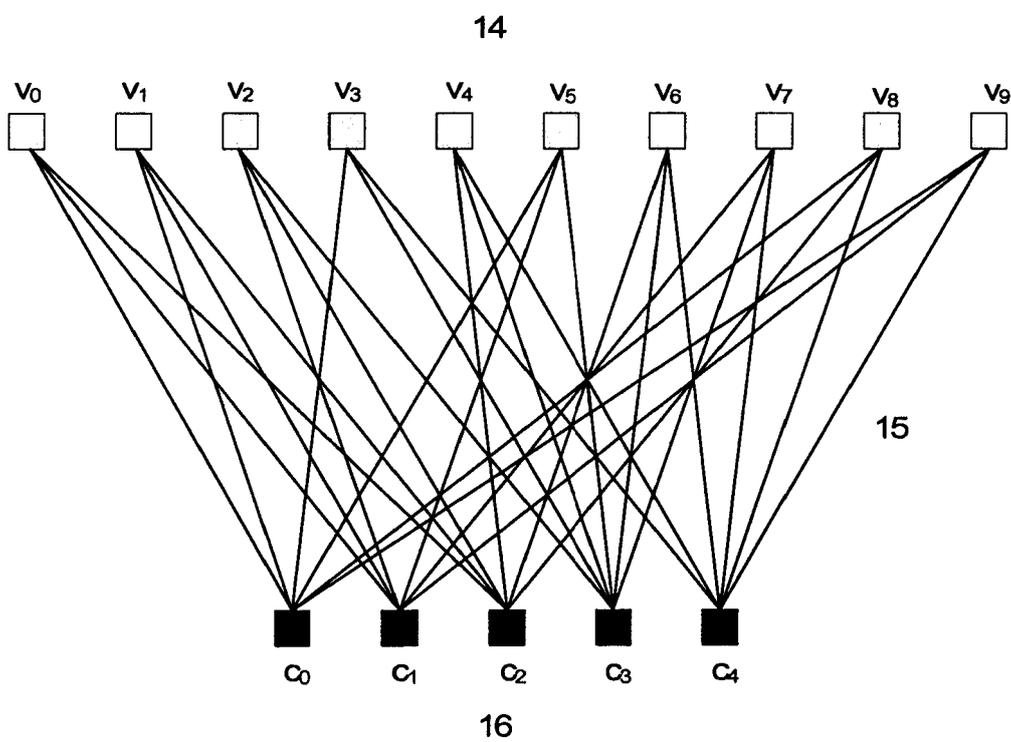
65



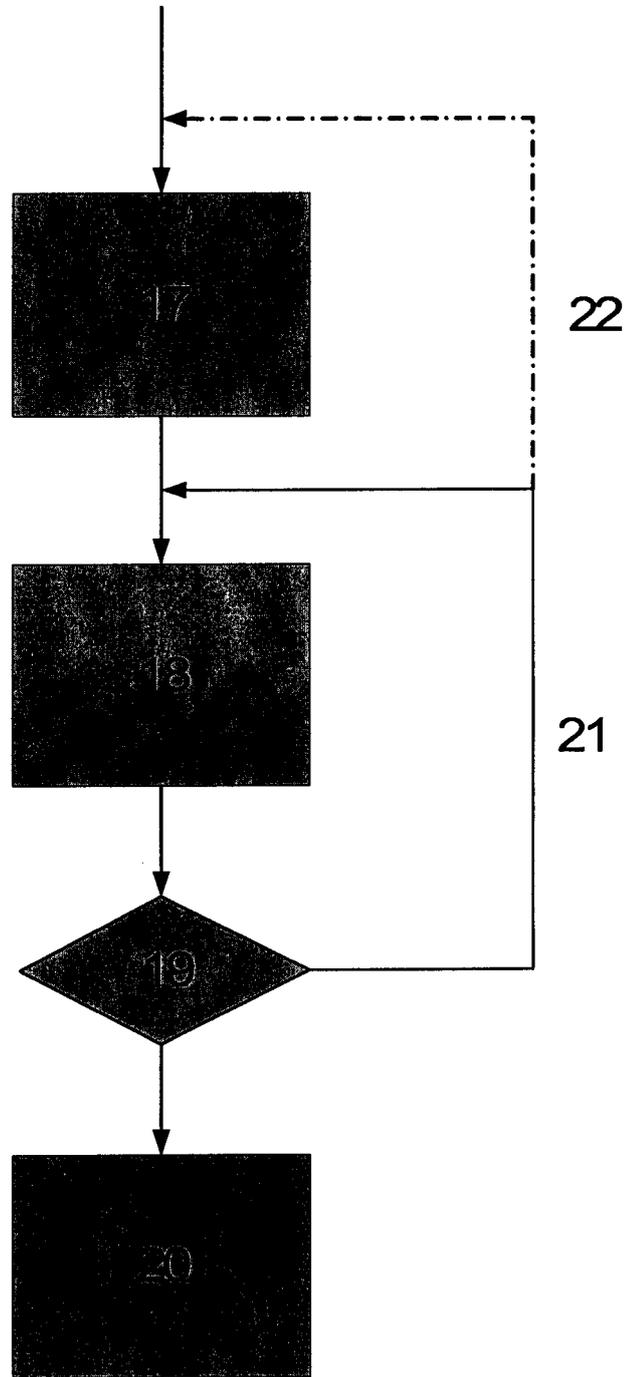
**FIG. 1**



**FIG. 2**



**FIG. 3**



**FIG. 4**



OFICINA ESPAÑOLA  
DE PATENTES Y MARCAS

ESPAÑA

②<sup>1</sup> N.º solicitud: 200900343

②<sup>2</sup> Fecha de presentación de la solicitud: 06.02.2009

③<sup>2</sup> Fecha de prioridad:

## INFORME SOBRE EL ESTADO DE LA TÉCNICA

⑤<sup>1</sup> Int. Cl.: **H03M13/11** (2006.01)

### DOCUMENTOS RELEVANTES

Categoría	Documentos citados	Reivindicaciones afectadas
Y	US 2008222486 A1 (QUALCOMM INC) 11.09.2008	1-30
Y	SILVIA ANGGRAENI; VARUN JEOTI "Efficient code construction of (3, k) Regular LDPC codes". International Symposium on Information Technology, 2008. ITSim 2008. Págs: 1-7. 26.08.2008. ISBN 978-1-4244-2327-9; ISBN 1-4244-2327-9.	1-30
Y	KIM J; MYUNG S; YANG K. "Quasi-Cyclic LDPC Codes for Fast Encoding". IEEE Transactions on Information Theory; Vol. 51, Nr. 8, Págs. 2894-2901. 01.08.2005. ISSN 0018-9448.	1-30

#### Categoría de los documentos citados

X: de particular relevancia

Y: de particular relevancia combinado con otro/s de la misma categoría

A: refleja el estado de la técnica

O: referido a divulgación no escrita

P: publicado entre la fecha de prioridad y la de presentación de la solicitud

E: documento anterior, pero publicado después de la fecha de presentación de la solicitud

#### El presente informe ha sido realizado

para todas las reivindicaciones

para las reivindicaciones nº:

Fecha de realización del informe  
01.08.2011

Examinador  
M. Muñoz Sanchez

Página  
1/5

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)

H03M

Bases de datos electrónicas consultadas durante la búsqueda (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)

INVENES, EPODOC, WPI, NPL

Fecha de Realización de la Opinión Escrita: 01.08.2011

**Declaración**

<b>Novedad (Art. 6.1 LP 11/1986)</b>	Reivindicaciones 1-30	<b>SI</b>
	Reivindicaciones	<b>NO</b>
<b>Actividad inventiva (Art. 8.1 LP11/1986)</b>	Reivindicaciones	<b>SI</b>
	Reivindicaciones 1-30	<b>NO</b>

Se considera que la solicitud cumple con el requisito de aplicación industrial. Este requisito fue evaluado durante la fase de examen formal y técnico de la solicitud (Artículo 31.2 Ley 11/1986).

**Base de la Opinión.-**

La presente opinión se ha realizado sobre la base de la solicitud de patente tal y como se publica.

**1. Documentos considerados.-**

A continuación se relacionan los documentos pertenecientes al estado de la técnica tomados en consideración para la realización de esta opinión.

Documento	Número Publicación o Identificación	Fecha Publicación
D01	US 2008222486 A1 (QUALCOMM INC)	11.09.2008
D02	SILVIA ANGGRAENI; VARUN JEOTI "Efficient code construction of (3, k) Regular LDPC codes". International Symposium on Information Technology, 2008. ITSIm 2008. Págs: 1-7. 26.08.2008. ISBN 978-1-4244-2327-9; ISBN 1-4244-2327-9.	
D03	KIM J; MYUNG S; YANG K. "Quasi-Cyclic LDPC Codes for Fast Encoding". IEEE Transactions on Information Theory; Vol. 51, Nr. 8, Págs. 2894-2901. 01.08.2005. ISSN 0018-9448.	

**2. Declaración motivada según los artículos 29.6 y 29.7 del Reglamento de ejecución de la Ley 11/1986, de 20 de marzo, de Patentes sobre la novedad y la actividad inventiva; citas y explicaciones en apoyo de esta declaración**

Se considera D01 el documento más próximo del estado de la técnica al objeto de la solicitud.

**Reivindicaciones independientes:**

Reivindicación 1: siguiendo la redacción de la reivindicación 1 el documento D01 divulga un procedimiento de comunicación de datos a través de medios ruidosos en el que a partir de una matriz modelo binaria y un factor b se construye una matriz compacta y a partir de ésta una matriz de paridad que se usará para la codificación de los datos previa a su envío. La diferencia del documento de la solicitud con D01 es la estructura de la matriz modelo binaria, que se compone de una submatriz de información y otra de paridad; ésta última a su vez consta de un vector columna y una submatriz de triple diagonal con un 1 en la diagonal inferior.

Por otro lado, en el documento D02 se divulga una matriz modelo binaria compuesta por dos submatrices, una de información y otra de paridad. La submatriz de paridad es de triple diagonal.

Finalmente en el documento D03 la submatriz de paridad se descompone a su vez en una vector columna y una submatriz de doble diagonal.

El efecto técnico de introducir un 1 en la diagonal inferior de la submatriz de la matriz de paridad es doble: se consigue que la complejidad de implementación sea prácticamente la misma pero sin embargo sí que se aumenta el número de columnas de la matriz de paridad que tengan peso Hamming mayor que tres y como resultado que las prestaciones de los códigos LDPC generados sean mejores.

El experto en la materia prevería que el efecto en el procedimiento de codificación/decodificación siguiera siendo sencillo ya que el 1 introducido siempre tendrá un efecto muy local dentro de la matriz final de paridad. Por otra parte, como se ha indicado antes, en los documentos D02 y D03 se han propuesto diferentes estructuras posibles para la submatriz de paridad de la matriz modelo binaria que guardan similitud con la de la reivindicación 1. El experto en la materia, a partir de los documentos D01, D02 y D03, modificaría la estructura de diseño de una de dichas matrices modelo binarias para optimizar sus características llegando potencialmente, como es habitual en el campo técnico de la solicitud, tras una serie de intentos, a la estructura que se reivindica al ser ésta un híbrido de las matrices de partida.

Por tanto, la combinación de los documentos D01, D02 y D03 afecta a la actividad inventiva de la reivindicación 1 según el artículo 8.1 de la Ley de Patentes.

Reivindicación 3: el dispositivo reivindicado comprende exactamente los elementos necesarios y habituales en el campo técnico de la solicitud para ejecutar el procedimiento de la reivindicación 1 y, por tanto, resulta evidente para el experto en la materia.

Reivindicación 5: el procedimiento de decodificación reivindicado se corresponde directamente con el de codificación de la reivindicación 1 y, por tanto, resulta evidente para el experto en la materia.

Reivindicación 7: el dispositivo reivindicado comprende exactamente los elementos necesarios y habituales en el campo técnico de la solicitud para ejecutar el procedimiento de la reivindicación 5 y, por tanto, resulta evidente para el experto en la materia.

En conclusión, la combinación de los documentos D01, D02 y D03 afecta a la actividad inventiva de las reivindicaciones 3, 5, 7 según el artículo 8.1 de la Ley de Patentes.

**Reivindicaciones dependientes:**

Reivindicaciones 2, 4, 6, 8: la técnica de pinchado después de la codificación y antes de la decodificación es comúnmente conocida en el campo técnico de la solicitud y por tanto evidente para el experto en la materia.

Reivindicaciones 9-30: se reivindican diferentes patrones de pinchado y diferentes matrices compactas que son meros ejemplos particulares del procedimiento o dispositivos reivindicados.

En conclusión, la combinación de los documentos D01, D02 y D03 afecta a la actividad inventiva de las reivindicaciones 2, 4, 6, 8, 9-30 según el artículo 8.1 de la Ley de Patentes.