



①9



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

①1 Número de publicación: **2 364 870**

⑤1 Int. Cl.:

H01L 21/331 (2006.01)

H01L 21/336 (2006.01)

H01L 29/739 (2006.01)

H01L 29/78 (2006.01)

①2

TRADUCCIÓN DE PATENTE EUROPEA

T3

⑨6 Número de solicitud europea: **08171450 .3**

⑨6 Fecha de presentación : **12.12.2008**

⑨7 Número de publicación de la solicitud: **2197025**

⑨7 Fecha de publicación de la solicitud: **16.06.2010**

⑤4

Título: **Método para la fabricación de un dispositivo semiconductor de energía.**

④5

Fecha de publicación de la mención BOPI:
15.09.2011

④5

Fecha de la publicación del folleto de la patente:
15.09.2011

⑦3

Titular/es: **ABB TECHNOLOGY AG.**
Affolternstrasse 44
8050 Zürich, CH

⑦2

Inventor/es: **Kopta, Arnost y**
Rahimo, Munaf

⑦4

Agente: **Ungría López, Javier**

ES 2 364 870 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Método para la fabricación de un dispositivo semiconductor de energía.

5 **Campo Técnico**

La invención se refiere al campo de la electrónica de potencia y más particularmente a un método para la fabricación de un dispositivo semiconductor de energía, de acuerdo con el preámbulo de la reivindicación independiente.

10 **Técnica Anterior**

Los IGBT de la técnica anterior tienen una capa de derivación dopada con poco (n-) con una capa de amortiguación dopada con más n en el lado del colector seguida por una capa de colector. En el lado emisor de la capa de derivación, que está opuesta al lado del colector se dispone una capa de base p. Los IGBT se han mejorado con la introducción de una capa de potenciación dopada con n, que está dispuesta entre la capa de base p y la capa de derivación (n-) y que separa estas dos capas. Esto conlleva a un IGBT mejorado con un área de operación segura (SOA) y bajas pérdidas en el modo activado. La concentración de vehículos cerca de la celda activa se ve reforzada por una capa de potenciación de este tipo. En el caso de un transistor de efecto de campo semiconductor de óxido metálico (MOSFET), una capa de potenciación de este tipo conlleva a una reducción del efecto del transistor de efecto de campo de unión (JFET) y reduce también las pérdidas en el modo activado.

Si para un IGBT con una capa de potenciación n como se ha descrito anteriormente la capa de base p tiene una mayor profundidad en los bordes de una celda en comparación con la región central de la celda, este perfil de la unión pn trae el campo máximo de la periferia de la celda a un área directamente por debajo del área de contacto del electrodo emisor. Esta posición del campo máximo da como resultado una capacidad de corriente inactiva del SOA mucho más alta para los IGBT, así como para los MOSFET y debido al hecho de que los orificios generados en el campo pueden transportar directamente hacia la área de contacto del electrodo emisor, una región crítica cerca de la fuente de n+, se evitan las regiones que darían lugar a la activación del tiristor parásito y del transistor de los IGBT y MOSFET, respectivamente.

El documento EP 0 837 508 describe un método para la fabricación de un transistor bipolar de compuerta aislada (IGBT) con un perfil de capa de base p modulado de este tipo. En un sustrato (p+) se forma primero una capa de amortiguación n y luego una capa (n-) mediante el crecimiento epitaxial. Después de lo que, se forma una capa de óxido con compuerta gruesa en la capa (n-) y conformada en un patrón designado. Después, se forma una capa de óxido de compuerta fina en la parte superior de la capa (n-) la capa en áreas en las que no se forma la capa de óxido gruesa, seguida por una capa de polisilicio en las capas de óxido de compuerta como un electrodo de compuerta. Después, se forma un orificio abierto se forman en la capa de óxido de compuerta fina y en la capa de polisilicio. El fósforo se implanta a través del orificio abierto en la capa (n-) y se difunde en la capa (n-), utilizando el orificio en la capa de polisilicio como una máscara, lo que da como resultado una primera capa n. Posteriormente, el orificio se agranda y se vuelve a implantar y difundir fósforo, lo que da como resultado una segunda capa n. La profundidad de la primera capa n es mayor que la profundidad de la segunda capa n. Después, se implanta boro a través de la misma máscara de la capa de polisilicio y se difunde, lo que da como resultado una capa p, que es menos profunda que la segunda capa n. Por lo tanto, la segunda capa n y la capa p se pueden hacer mediante el uso de la misma máscara, mientras que para la fabricación de la primera capa n se necesita otra máscara.

En una alternativa, también descrita en el documento EP 0 837 508 la primera capa n se produce después de la segunda capa n, produciéndose la segunda capa n por una máscara e implantándose/difundiéndose como se ha descrito anteriormente. Después de producir la segunda capa n, se crea una película aislante en el electrodo de compuerta y con estructura fotorresistente. La primera capa n- se puede procesar también antes de la película aislante. Para la producción de la primera capa n, se imparten directamente iones de fósforo de alta energía a través del orificio abierto, que está limitado por la fotorresistencia y que por lo tanto es menor que el orificio utilizado como una máscara para la segunda capa n. Los iones se implantan directamente en la profundidad entre la segunda capa n y la capa (n-). El implante de iones de fósforo de alta energía es un proceso complejo para profundidades superiores a 1 μm como se requiere en la celda del IGBT y el proceso requiere también la alineación precisa de la máscara con el fin de colocar el fósforo en el centro de la celda.

El documento JP 03-205832 se refiere a un dispositivo de MOSFET, que comprende un área fuertemente dopada con n en el región entre las regiones de origen dopadas con n, pero por debajo de la región de base dopada con p.

El documento US 2004/0065934 muestra un MOSFET, en el que la región de base p tiene un dopaje p y se circunda por otra región dopada más fuertemente.

Divulgación de la invención

Un objeto de la invención es proporcionar un método para la fabricación de un dispositivo semiconductor de energía con pocas pérdidas en el modo activado y gran capacidad en el SOA, que sea más fácil de realizar que los métodos

conocidos en la técnica anterior y que por lo tanto evite las etapas de fabricación delicadas.

Este objeto se consigue mediante un método para la fabricación de un dispositivo semiconductor de energía de acuerdo con la reivindicación 1.

El método de la invención para la fabricación de un dispositivo semiconductor de energía comprende las siguientes etapas:

- se produce una primera capa de óxido en un primer lado principal de un sustrato de un primer tipo de conductividad,
- se produce una capa de electrodos de compuerta estructurada con al menos una abertura en el primer lado principal en la parte superior de la primera capa de óxido,
- se implanta un primer dopante del primer tipo de conductividad en el sustrato en el primer lado principal utilizando la capa de electrodos de compuerta estructurada como una máscara,
- se difunde el primer dopante en el sustrato,
- se implanta un segundo dopante de un segundo tipo de conductividad en el sustrato en el primer lado principal, y
- se difunde el segundo dopante en el sustrato, caracterizado por que
- después de la difusión del primer dopante en el sustrato y antes de implantar el segundo dopante en el sustrato, se retira parcialmente la primera capa de óxido, lo que da como resultado una capa de óxido de compuerta, y por que
- la capa de electrodos de compuerta estructurada se utiliza como una máscara para la implantación del segundo dopante.

El método de la invención para la fabricación de un dispositivo semiconductor de energía, en particular, un IGBT o MOSFET, tiene la ventaja de que una sólo se necesita una máscara para la fabricación de la capa de base, realizada mediante la implantación y difusión del primer dopante del primer tipo de conductividad, y la capa de potenciación, realizada por la implantación y difusión del segundo dopante del segundo tipo de conductividad. Estas capas se auto-alinean utilizando la capa de electrodos de compuerta estructurada como una máscara.

Se ha encontrado, sorprendentemente, que debido a la eliminación de la primera capa de óxido por encima de las aberturas de la capa de electrodos de compuerta estructurada tras la difusión del primer dopante y antes de la implantación del segundo dopante, se consigue una capa de base del segundo tipo de conductividad, que tiene una profundidad menor en la área central por debajo de la superficie de contacto con el electrodo emisor y una mayor profundidad en la área periférica de la capa de base del segundo tipo de conductividad.

Una variación de este tipo del perfil de la capa de base permite el uso del dispositivo semiconductor con pocas pérdidas en el modo activado y alta capacidad en la SOA. El método se utiliza preferiblemente para la fabricación de los IGBT y MOSFET.

Breve descripción de los dibujos

El contenido de la invención se explicará con más detalle en el siguiente texto haciendo referencia a los dibujos adjuntos, en los que:

La Figura 1: muestra un dispositivo semiconductor de compuerta aislada de acuerdo con la invención, y
Las Figuras 2-10: muestran las diferentes etapas del método para la fabricación de un dispositivo semiconductor de acuerdo con la invención.

Los símbolos de referencia utilizados en las Figuras y su significado se resumen en la lista de símbolos de referencia. Por lo general, las partes iguales o de funcionamiento similar tienen los símbolos de referencia. Las realizaciones descritas son simplemente ejemplos y no deben limitar la invención.

Modos de realizar la invención

En la Figura 1 se muestra un dispositivo semiconductor de energía de acuerdo con la invención. Un IGBT se muestra con una capa de derivación dopada con poco (n-) 12. La capa de derivación 12 tiene un primer lado principal y un segundo lado principal, que está dispuesto frente al primer lado principal. El segundo lado principal es un lado del colector 121, en el que se dispone una capa de amortiguación dopada con n 9, cuya capa de amortiguación 9 tiene un dopaje mayor que la capa de derivación 12. En la capa de amortiguación 9, en el lado opuesto el lado, en el que se dispone la capa de derivación 12 se dispone una capa del colector dopada con p 10 y un electrodo de colector 11 en la parte superior de la capa del colector 10.

En el primer lado principal, que es un lado emisor 122, se dispone una región de base dopada con p 5, que está incrustada en una capa de potenciación dopada con n 4. La capa de potenciación 4 tiene un dopaje mayor que la

capa de derivación 12 y separa la región de base 5 de la capa de derivación 12. En el lado emisor 122 se dispone una capa de óxido de compuerta 2, que se fabrica típicamente de SiO_2 . La capa de óxido de compuerta 2 se estructura por una abertura de óxido, que deja una parte de la superficie de la región de base 5 al descubierto por la capa de óxido de compuerta 2. En la parte superior de la capa de óxido de compuerta 2 se dispone una capa de electrodos de compuerta 3, fabricada por lo general de polisilicio. La capa de electrodos de compuerta 3 tiene una abertura 31 en el mismo lugar y, preferiblemente, del mismo tamaño que la capa de óxido 2. La capa de electrodos de compuerta 3 y la capa de óxido de compuerta 2 se cubren con una capa aislante 7. Un electrodo emisor 8 se dispone después en la parte superior de la capa aislante 7 y en la abertura 31 de la capa de óxido de compuerta 2 y la capa de electrodos de compuerta 3 cubiertas por la capa de aislamiento 7. Dentro de la región de base dopada con p 5 se disponen regiones de origen fuertemente dopadas con (n+) 6, que están en contacto con el electrodo emisor 8 en el área de la abertura 31 y que se extienden en la superficie del lado emisor 122 hasta una región por debajo de la capa de electrodos de compuerta 3.

Por lo general, la capa de derivación 12, la región de base 5, la región de potenciación 4 y las regiones de origen 6 forman una superficie plana común.

La región de base 5 tiene una profundidad 53 en la área central, que es menor que la profundidad máxima 54 de la región de base 5, que se encuentra fuera del área central, es decir, en la área periférica de la región de base 5.

El método de la invención para la fabricación de un dispositivo semiconductor de energía se muestra en las Figuras. 2 a 10. El método comprende las siguientes etapas de fabricación. Como se muestra en la Figura 2, el método se inicia con un sustrato ligeramente dopado con (n-) 1, que tiene un lado del colector 121 (no se muestra en la Figura) y un lado emisor 122 opuesto al lado del colector 121. Como se muestra en la Figura 3 se crea una primera capa de óxido 22 que cubre completamente el sustrato 1 en el lado emisor 122. Como se muestra en la Figura 4 se produce una capa eléctricamente conductora 32 en la parte superior de la primera capa de óxido 22. La capa eléctricamente conductora 32 cubre la primera capa de óxido 22 completamente. De acuerdo con la Figura 5, se graba al agua fuerte una abertura 31 en forma de un orificio pasante en la capa eléctricamente conductora 32, lo que da como resultado una capa de electrodos de compuerta 3, de modo que parte de la capa de óxido 22 está ahora descubierta.

El primer dopante del tipo de conductividad n se implanta en el sustrato 1 (mostrado por las flechas 42 en la Figura 6) utilizando la capa de electrodos de compuerta estructurada 3 con su abertura 31 como una máscara, lo que da como resultado una primera región de dopado con n 41, el dopaje de la primera región de implante 41 siendo mayor que el dopaje de la capa de derivación 12. Posteriormente, el primer dopante implantado se difunde en el sustrato 1 (mostrado por las flechas 43 en la Figura 7), lo que da como resultado una capa de potenciación 4. Los iones de fósforo o de arsénico se utilizan preferiblemente como el primer dopante, preferiblemente los iones de fósforo. El primer dopante se implementa preferiblemente con una energía de 40 a 150 keV y/o una dosis de $1 \times 10^{12} - 1 \times 10^{14} / \text{cm}^2$. El primer dopante se impulsa en el sustrato de 1 a una profundidad entre 1 μm y 10 μm , en particular entre 1 y 8 μm , y en particular entre 1 y 6 μm .

Después de crear la capa de potenciación 4, se elimina parcialmente la primera capa de óxido 22 en aquellas áreas en las que se dispone la abertura 31 de la capa de electrodos de compuerta estructurada 3, por lo general mediante el grabado al agua fuerte (se muestra con una línea punteada 21 en la Figura 8). Posteriormente, se implanta el segundo dopante del tipo de conductividad p en la región de base 5 (que se muestra por las flechas 55 en la Figura 9) mediante la capa de electrodos de compuerta de óxido estructurada 3 con su abertura 31 como una máscara, lo que da como resultado una segunda región de 51. Posteriormente, el segundo dopante implantado se difunde en la región de base 5 (que se muestra por las flechas 52 en la Figura 10). El segundo dopante es preferiblemente iones de boro, de aluminio, de galio o de indio, preferentemente los iones de boro. El segundo dopante se implanta son preferiblemente con una energía de 20 a 120 keV y/o una dosis de $5 \times 10^{13} - 3 \times 10^{14} / \text{cm}^2$. El segundo dopante se lleva a una profundidad máxima 54 en un intervalo entre 0,5 μm y 9 μm , en particular entre 0,5 y 7 μm , y en particular entre 0,5 y 5 μm .

Debido a este proceso de fabricación, el segundo dopante se lleva al sustrato hasta una profundidad 53 en la área central (véase Figura 1), que es menos profunda que la profundidad máxima 54 de la región de base 5, que descansa en el área periférica, es decir, fuera del área central. Como se muestra en la Figura 10, el segundo dopante no sólo se coloca en el sustrato 1 en una en una dirección perpendicular a la superficie, sino que se propagan lateralmente, reduciendo por tanto la cantidad del segundo dopante en el área central. Para el dopante boro, implantado con poca energía, se ha conseguido una profundidad 53 de la región de base 5 en el área central de 1,6 μm , en comparación con una profundidad máxima 54 fuera del área central 2,4 μm . La energía utilizada para la implantación de boro se encuentra normalmente entre 40 y 120 keV, en particular, entre 70 y 90 keV, en particular alrededor de 80 keV.

Por supuesto, también es posible hacer una capa de electrodos de compuerta estructurada 3 con al menos dos aberturas 31 y por lo tanto, crear al menos dos regiones de base 5, cada una rodeada por una capa de potenciación 4.

Se fabrican regiones de origen fuertemente dopadas con (n+) 6 y las capas en el lado del colector 121, es decir, la capa de amortiguación dopada con n 9, la capa del colector dopada con p 10 y el electrodo de colector 11 en cualquier etapa de fabricación adecuada y mediante cualquier método de fabricación adecuado.

5 Es posible la aplicación de la invención de un método para la fabricación de dispositivos semiconductores, en los que el tipo de conductividad de todas las capas se invierte, es decir, con un sustrato ligeramente dopado con (p-), etc.

10 La invención se ha elaborado para semiconductores planos, pero el método de la invención se puede aplicar también en semiconductores de compuerta de zanjas. Además, la invención se puede aplicar también a otros tipos de semiconductores como los MOSFET.

Lista de referencias

15	1:	sustrato
	2:	capa de óxido de compuerta
	21:	área
	22:	primera capa de óxido
	3:	capa de electrodos de compuerta
20	32:	capa eléctricamente conductora
	31:	abertura
	4:	capa de potenciación
	41:	primera región de implante
	41':	implantación del primer dopante
25	42:	difusión del primer dopante
	5:	región de base
	51:	segunda región de implante
	51':	implantación del segundo dopante
	52:	difusión del segundo dopante
30	53:	profundidad de difusión del segundo dopante en el área central
	54:	profundidad máxima de difusión del segundo dopante
	6:	región de origen
	7:	capa de aislamiento
	8:	electrodo emisor
35	9:	capa de amortiguación
	10:	capa del colector
	11:	electrodo de colector
	12:	capa de derivación
	121:	lado del colector
40	122:	lado del emisor

REIVINDICACIONES

1. Método para la fabricación de un dispositivo semiconductor de energía, que comprende las siguientes etapas de fabricación:

5 Se produce una primera capa de óxido (22) se produce en un primer lado principal de un sustrato (1) de un primer tipo de conductividad, se produce una capa de electrodos de compuerta (3, 3') con al menos una abertura (31) en el primer lado principal en la parte superior de la primera capa de óxido (22),
 10 Se implanta un primer dopante del primer tipo de conductividad en el sustrato (1) en el primer lado principal utilizando la capa de electrodos de compuerta (3, 3') como una máscara,
 Se difunde el primer dopante en el sustrato (1), se implanta un segundo dopante de un segundo tipo de conductividad en el sustrato (1) en el primer lado principal y
 Se difunde el segundo dopante en el sustrato (1), **caracterizado por que**
 15 después de la difusión del primer dopante en el sustrato (1) y antes de implantar el segundo dopante en el sustrato (1) se elimina parcialmente la primera capa de óxido (22), y **por que**
 la capa de electrodos de compuerta (3, 3') se utiliza como una máscara para la implantación del segundo dopante.

20 2. Método de acuerdo con la reivindicación 1, **caracterizado por que** la primera capa de óxido (22) se retira en aquellas áreas, en las que se dispone al menos una abertura (31) de la capa de electrodos de compuerta (3, 3'), lo que da como resultado una capa de óxido de compuerta (2).

25 3. Método de acuerdo con la reivindicación 1 ó 2, **caracterizado por que** el primer dopante son iones de fósforo y/o de arsénico.

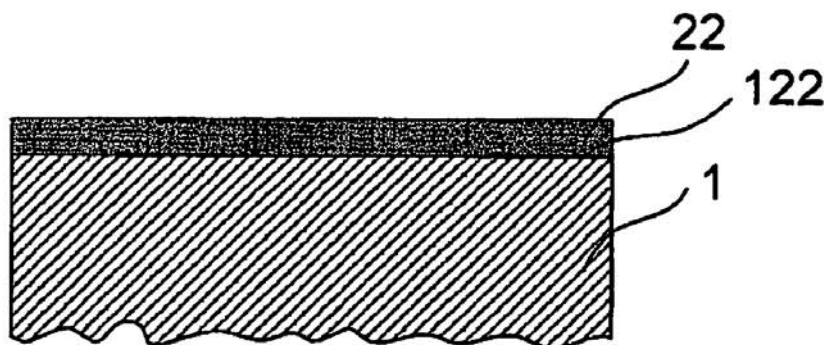
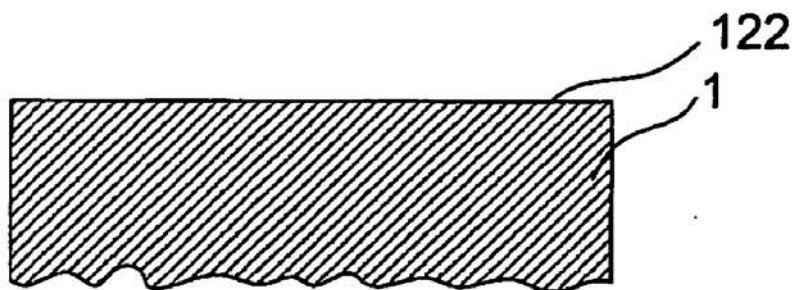
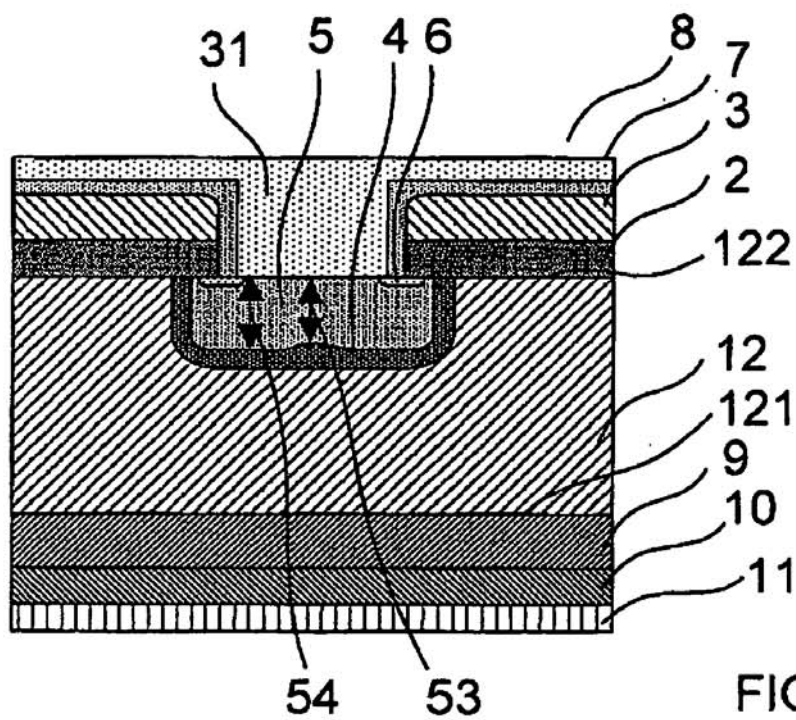
4. Método de acuerdo con cualquiera de las reivindicaciones 1 a 3, **caracterizado por que** el primer dopante se implantan con una energía de 40 a 150 keV y/o una dosis de $1 \cdot 10^{12}$ - $1 \cdot 10^{14}/\text{cm}^2$ (1 cm = 0,01 m).

30 5. Método de acuerdo con cualquiera de las reivindicaciones 1 a 4, **caracterizado por que** el primer dopante se difunde en el sustrato (1) a una profundidad de al menos 1 μm , y a un máximo de 10 μm , en particular, a un máximo de 8 μm , y en particular a un máximo de 6 μm .

35 6. Método de acuerdo con cualquiera de las reivindicaciones 1 a 3, **caracterizado por que** el segundo dopante son iones de boro, aluminio, galio y/o de indio.

7. Método de acuerdo con cualquiera de las reivindicaciones 1 a 3, **caracterizado por que** el segundo dopante se implanta con una energía de 20 a 120 keV y/o una dosis de $5 \cdot 10^{13}$ - $3 \cdot 10^{14}/\text{cm}^2$ (1 cm = 0,01 m).

40 8. Método de acuerdo con cualquiera de las reivindicaciones 1 a 3, **caracterizado por que** el segundo dopante se difunde en el sustrato (1) a una profundidad máxima (54) en el intervalo entre 0,5 μm y 9 μm , en particular entre 0,5 μm y 7 μm , y en particular entre 0,5 μm y 5 μm .



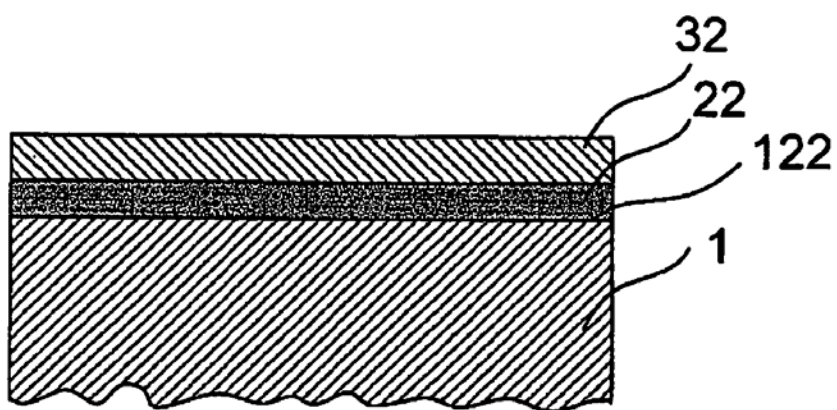


FIG. 4

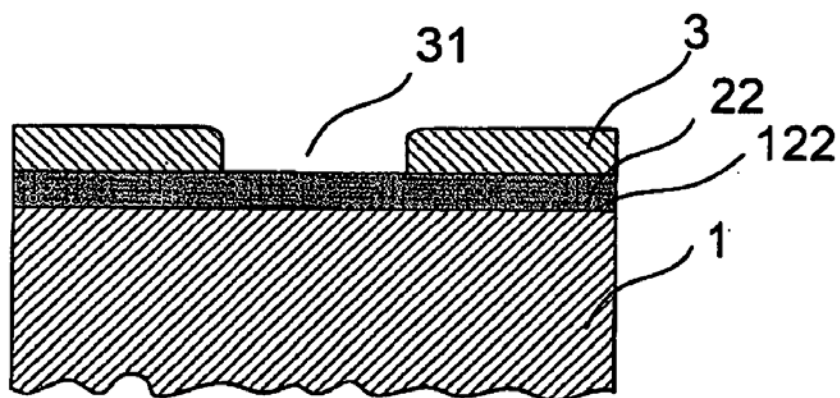


FIG. 5

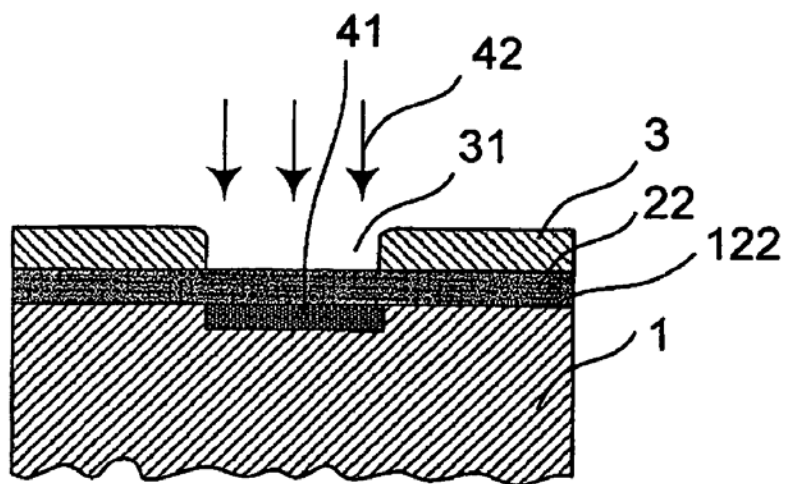


FIG. 6

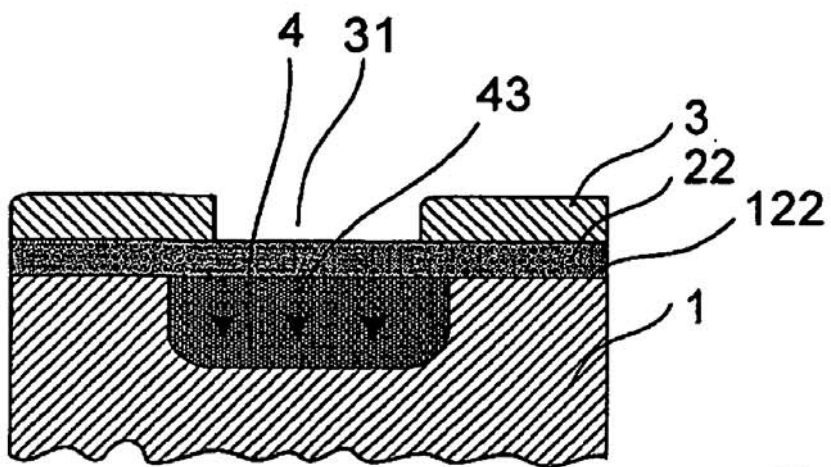


FIG. 7

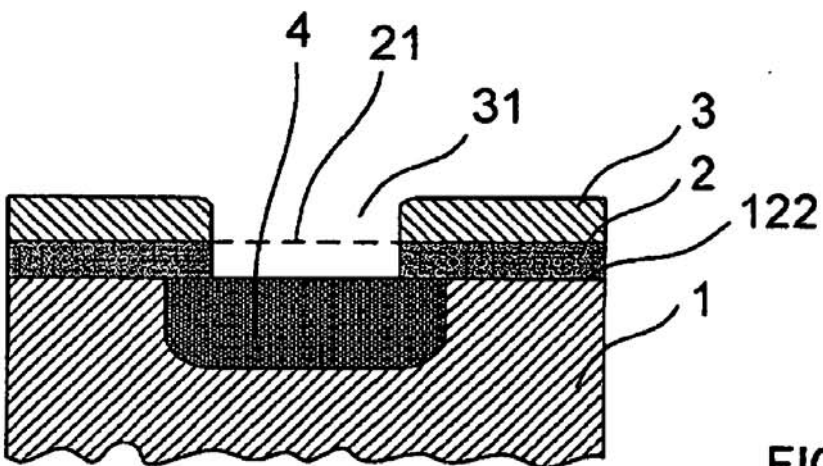


FIG. 8

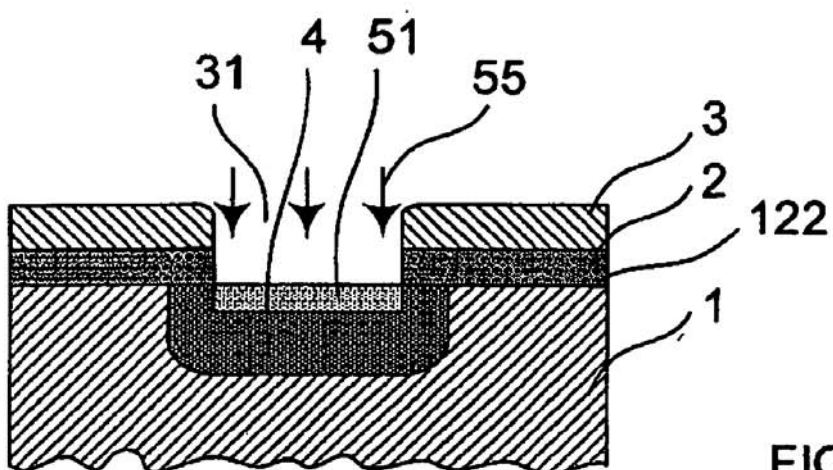


FIG. 9

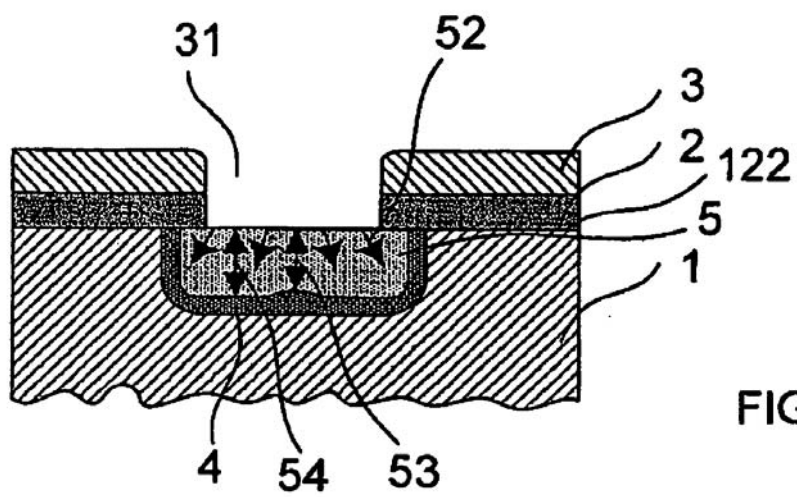


FIG. 10