



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 365 543**

51 Int. Cl.:

G06K 19/07 (2006.01)

G01S 13/02 (2006.01)

A61B 5/00 (2006.01)

G01K 7/22 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **08019148 .9**

96 Fecha de presentación : **09.02.2001**

97 Número de publicación de la solicitud: **2028606**

97 Fecha de publicación de la solicitud: **25.02.2009**

54

Título: **Método para determinar la temperatura de un transpondedor.**

30

Prioridad: **11.02.2000 US 502696**

45

Fecha de publicación de la mención BOPI:
06.10.2011

45

Fecha de la publicación del folleto de la patente:
06.10.2011

73

Titular/es: **Bio Medic Data Systems Inc.**
31182 Island Drive
Seaford, Delaware 19973, US

72

Inventor/es: **Urbas, Donald J.;**
Ellwood, David D. y
Weddington, Eric B.

74

Agente: **Canela Giménez, María Teresa**

ES 2 365 543 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

La presente invención se refiere a un método para determinar la temperatura de un transpondedor según el preámbulo de la reivindicación 1.

5 El documento GB-A-2 297 225 divulga un transpondedor pasivo implantable que comprende medios para monitorizar la temperatura del huésped. La derivación del valor de la temperatura se lleva a cabo mientras los datos previamente almacenados en una memoria direccionable son leídos y transmitidos a la estación de interrogación. El documento representa la base para el preámbulo de la reivindicación 1.

Por lo tanto, es un objeto de la invención el proporcionar un transpondedor de temperatura implantable mejorado.

10 Otro objeto de la invención es el proporcionar una lectura de temperatura más precisa.

Los objetos son realizados a través de las particularidades de la reivindicación 1.

15 Se acopla un módulo de temperatura que incluye un termistor al modulo de datos. El módulo de temperatura incluye un contador de funcionamiento libre que constantemente computa los datos de salida del termistor. Un generador de ciclos computa periodos predeterminados, siendo el cómputo actual del módulo de temperatura bloqueado y enviado al interrogador al final de cada periodo. El interrogador recibe un determinado número de dichos cómputos y determina la diferencia entre cómputos sucesivos para obtener una pluralidad de números de cómputo reales que se hayan realizado en cada periodo de tiempo transcurrido. Dichos cómputos reales son a continuación agregados. El valor agregado de las diferencias es dividido por el tiempo total para obtener el número de muestras a fin de obtener un cómputo medio en base al tiempo o la frecuencia. Conociendo la relación inherente del termistor entre frecuencia y temperatura, se determina la temperatura correspondiente a dicha frecuencia y ésta es enviada por el interrogador como temperatura.

20

Además, otros objetos y ventajas de la invención resultarán parcialmente obvios y manifiestos a partir de la memoria y los dibujos.

25 La invención, por lo tanto, comprende las características constructivas, combinaciones de elementos, combinación de operaciones, y disposición de partes ejemplificados en la construcción descrita a continuación y el ámbito de la invención será el indicado en las reivindicaciones.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

Para una comprensión más completa de la invención se hace referencia a la siguiente descripción junto con los dibujos que la acompañan, en los que:

La FIG. 1 en un diagrama de bloques de un sistema interrogador/transpondedor;

30 La FIG. 2 es un diagrama de bloques más detallado que muestra la lógica de control del transpondedor construida de acuerdo con la invención;

La FIG. 3 es un diagrama esquemático que muestra un formato de la memoria construido de acuerdo con la invención;

35 La FIG. 4 es un diagrama esquemático que muestra un formato del byte de estado del formato de memoria construido según la invención;

La FIG. 5 es un diagrama temporal de la señal de indicación de sincronización de tensión enviada por el transpondedor al interrogador de acuerdo con la invención,

La FIG. 6 es un diagrama temporal de los datos de salida de la señal de programación de acuerdo con la invención;

40 La FIG. 7 es un diagrama esquemático de un formato para el contenido de la señal de programación;

Las FIGS. 8(A), 8(B) son diagramas de flujo que muestran el método de programación del transpondedor de acuerdo con la invención;

Las FIGS. 9(A), 9(B) son diagramas de flujo que muestran el método de medición de la temperatura de acuerdo con la invención;

45 La FIG. 10 es un diagrama de flujo que muestra el método para determinar la integridad de la lectura de datos procedente del transpondedor; y

La FIG. 11 es un diagrama de circuitos de un circuito fijador construido de acuerdo con la invención.

DESCRIPCIÓN DETALLADA DE LA REALIZACIÓN PRÁCTICA DE PREFERENCIA

En primer lugar, se hace referencia a la FIG. 1, en la que son mostrados un interrogador, generalmente indicado como 10 y un transportador generalmente indicado como 20. El interrogador 10 y el transpondedor 20 se comunican entre sí a través de acoplamiento inductivo, tal como se conoce en la técnica desde la patente estadounidense No. 4,730,188. Tal como se explicará a continuación, el interrogador 10 proporciona una señal al transpondedor 20 que proporciona potencia al transpondedor 20, una señal de reloj y un comando operativo tal como entrar en el MODO DE PROGRAMA o en el MODO DE TEMPERATURA. El transpondedor 20 envía una señal de retorno conteniendo información al interrogador 10, tal como se conoce en la técnica.

El interrogador 10 incluye una CPU 12 para la generación de señales de comando/potencia/reloj (llamadas colectivamente señales de interrogador) en respuesta a las entradas del usuario. Estas señales son enviadas a una antena 14 para su emisión al transpondedor 20.

Una antena 22 dentro del transpondedor 20 recibe la señal del interrogador procedente del interrogador 10 y envía una señal de 364 kHz a un rectificador 24 (FIG. 2) que recibe la señal AC de la antena 22 y rectifica la señal. La señal rectificadora es a continuación enviada a un circuito de lógica de control 26 que, en respuesta a la señal rectificadora del interrogador, o bien, lee datos de la memoria 28, programa datos en una memoria 28, o lee datos de temperatura de un módulo de temperatura 30. El módulo de temperatura 30 incluye un termistor 32 que cambia los niveles de resistencia en respuesta a cambios de temperatura que pueden ser convertidos en una frecuencia, tal como se conoce en la técnica, con lo que la frecuencia cambia en función a la temperatura. Los datos de temperatura y los datos procedentes de la memoria 28 son enviados bajo el control de la lógica de control 26 a través de un modulador 34 que modula la señal, tal como es conocido en la técnica, para ser transmitidos por la antena 22 de vuelta al interrogador 10 donde los datos son manipulados por una CPU 12 del interrogador 10.

Se hace referencia ahora a la FIG. 2 y a la FIG. 11, en las que aparece un diagrama de bloques que muestra la circuitería del transpondedor 20, y en concreto, la lógica de control 26 con mayor detalle. El rectificador 24 incluye un conjunto de diodos para la rectificación de la señal de entrada y una fijación de base 23 para regular el nivel de tensión VDD a los componentes del transpondedor. La fijación de base 23 simula el comportamiento de un diodo Zener. La fijación de base 23 incluye cuatro transistores de efecto de campo metal-óxido-semiconductores (MOSFETs) Q1-Q4, resistores R1-R3, y conexiones de tensión Vpos y Vss. En efecto, el circuito electrónico es un circuito MOSFET Zener que proporciona protección IC al resto de la circuitería del transpondedor mediante la fijación de la tensión. La fijación de base MOSFET Zener 23 conecta el Vpos al suministro de potencia de tensión positiva entrante y conecta el Vss a la masa.

En la fijación de base 23, los transistores Q1 y Q4 son MOSFETs de Canal N, mientras que los transistores Q2 y Q3 son MOSFETs de Canal P. El transistor Q4 debe poseer un tamaño mucho mayor que los transistores Q1-Q3 porque debe ser capaz de pasar una gran cantidad de corriente desde los Vpos a los Vss. En una realización práctica preferida, el transistor Q4 es por lo menos veinte veces mayor que los otros MOSFETs.

Tal como se muestra en la FIG. 11, el resistor R1 está conectado por un extremo a los Vpos y por el otro extremo a la puerta del transistor Q1 y al resistor R2. El resistor R2 está conectado por un extremo a la puerta del transistor Q1 y al resistor R1 y por el otro extremo a los Vss. El resistor R3 está conectado por un extremo a la puerta del transistor Q4 y el drenador del transistor Q3 y el otro extremo está conectado a los Vss. La puerta del transistor Q1 está conectada a los resistores R1, R2, mientras que la fuente del transistor Q1 está conectada a los Vss y el drenador a las puertas de los transistores Q2, Q3 y al drenador del transistor Q2. La puerta del transistor Q2 está conectada a la puerta del transistor Q3, al drenador del transistor Q1 y a su propio drenador. La fuente del transistor Q2 está conectada al Vpos y el drenador del transistor Q2 está conectado al drenador del transistor Q1 y a las puertas de los transistores Q2, Q3. El drenador del transistor Q3 está conectado al resistor R3 y a la puerta del transistor Q4. El drenador del transistor Q4 está conectado a los Vpos.

Durante su funcionamiento, los resistores R1, R2 actúan como divisores de tensión y tensión umbral de la fijación de base de control. Cuando la tensión en la puerta del transistor Q1 aumenta, el transistor Q1 se acciona permitiendo el paso de la corriente a través de su drenador y de su fuente. Los transistores Q2, Q3 actúan como espejo de corriente de modo que cualquiera que sea la corriente que hay en el drenador del transistor Q2, ésta es siempre la misma que la existente en el drenador del transistor Q3. Si hay corriente en la fuente del transistor Q3 y el resistor R3, existe tensión en la puerta del transistor Q4. El valor del transistor R3 determina la ganancia del dispositivo. En otras palabras, con un gran valor en el resistor R3, la tensión en la puerta del transistor Q4 aumenta más rápidamente que las tensiones en los Vpos. El valor del transistor R3, por lo tanto, controla la velocidad a la que la fijación de base actúa.

Cuando aumenta la tensión en la puerta del transistor Q4, éste se acciona, permitiendo que la corriente pase a través del drenador y de la fuente. Cuando el transistor Q4 vuelca corriente de los Vpos a los Vss se mantiene la tensión de los Vpos en un nivel constante con lo que se fija el suministro de tensión al resto del circuito integrado, protegiéndose así el circuito integrado de una condición de sobretensión perjudicial. En una realización práctica preferida el transistor Q1 empieza a activarse a aproximadamente 4 voltios y el transistor Q4 se activa y vuelca suficiente corriente para limitar los Vpos a aproximadamente cinco voltios.

- 5 La fijación de base 23 limita el suministro de tensión para el resto del circuito integrado. Habitualmente, los dispositivos de circuito integrado no requieren limitación de tensión ya que, como dispositivos de circuito integrado que son, son usados con una fuente de potencia controlada. En otras palabras, el rango de tensión que debe ser suministrado al chip y cualquier regulación o limitación de potencia es realizada fuera del chip. Por otro lado, debido a que el transpondedor es alimentado por un interrogador que proporciona un nivel de tensión desconocido al interrogador, la protección contra una condición de sobretensión es proporcionada mediante chip por la fijación de base.
- La señal de la antena sirve de entrada de reloj maestra a un generador de ciclos 36. El generador de ciclos 36 divide la señal del reloj maestra y proporciona señales de sincronización y señales de habilitación a un módulo de datos 40, a un módulo de direcciones 38 y a una memoria 28.
- 10 La lógica de control 26 incluye un módulo de direcciones 38 para recibir las señales del generador de ciclos y direccionar una dirección identificada dentro de la memoria 28 en respuesta a las señales del generador de ciclos. Un módulo de datos 40 recibe señales de bloqueo del generador de ciclos 36, datos de la memoria 28, datos de temperatura procedentes del módulo de temperatura 30 y envía datos a un transmisor 42 en respuesta a dichas señales. El transmisor 42 transmite una señal de salida que contiene los datos a través de un modulador 34 que modula la antena 22 de acuerdo con la señal de salida enviada por el transmisor 42.
- 15 Un receptor 44 recibe la señal de datos enviada por el interrogador 10 después de su procesamiento por parte de un comparador 47 y envía los datos recibidos al módulo de direcciones 38. Un control de programa 46 recibe datos de la memoria 28 y un bit de programa procedentes de un módulo de datos 40, y una dirección de un módulo de direcciones 38 y en respuesta a ello envía una señal de habilitación de programa al generador de ciclos 36, que, a su vez, habilita la programación de datos en la memoria 28.
- 20 Tal como se describirá a continuación, el comparador 47 también actúa como circuito de sincronización de tensión y recibe y compara la señal del interrogador con una tensión de referencia; 2.5 voltios por ejemplo. El comparador envía una señal en respuesta a la señal recibida del interrogador y envía la señal al transmisor 42, el cual, a su vez, envía la señal a través del modulador 34 a la antena 22 para su transmisión al interrogador 10.
- 25 Tal como se muestra en la FIG. 3, en una realización práctica preferida, la memoria 28 en una EEPROM. La memoria 28 está estructurada para tener una región de bytes de estado 50, una región de calibración de temperatura, una región CRC 54, una región de datos 56, y una región de bloqueo del usuario 58. La región de calibración de la temperatura 52 incluye un valor de ajuste de temperatura que es la desviación entre la temperatura calculada o detectada por el módulo de temperatura 30 y la temperatura real de aquello que se esté monitorizando. Los datos almacenados en la parte de calibración de la temperatura 52 son enviados al interrogador 10 junto con los datos de temperatura procedentes del módulo de temperatura 30 y el interrogador 10 a través de la CPU 12 calcula la temperatura real, tal como es conocido en la técnica.
- 30 La región CRC 54 es una comprobación de integridad de los datos almacenados en la memoria 28, tal como es conocido en la técnica, utilizando ecuaciones polinómicas estándar para comparar y verificar los datos en la memoria.
- 35 La región de datos 56 almacena entradas de información programables por el usuario procedentes del interrogador 10 durante el MODO PROGRAMA tal como se describe a continuación, y lee de la memoria durante el MODO LECTURA. Los datos son almacenados como bits 57, los cuales combinados representan caracteres. En una realización práctica preferida, el carácter menos significativo es almacenado con el bit menos significativo del carácter que comienza con el bit menos significativo en el byte menos significativo de la región de datos 56 y sube hasta el bit más significativo del carácter y el bit más significativo en el byte más significativo de la región de datos 56. Un número de bits 57 corresponde a un carácter. En una realización práctica preferida, utilizando las técnicas de compresión, cada carácter puede ser representado por menos de un byte. En una realización práctica preferida, la parte de datos almacena suficientes datos para representar 32 caracteres en forma de una pluralidad de subconjuntos discretos de bits 57 en la región de datos 56.
- 40 La región de bloqueo del usuario 58 está dividida en bits 59. Cada bit corresponde a un carácter almacenado en la región de datos 56. Cada bit representa la condición de bloqueo del respectivo carácter en los datos. Por ejemplo, si un cero está almacenado en el bit menos significativo de la región de bloqueo del usuario, que corresponde a los bits correspondientes a los bits menos significativos para el carácter menos significativo almacenado en la región de datos 56, entonces el bloqueo está "libre". El bit de bloqueo del usuario se "activa" almacenando un uno en el bit deseado de la región de bloqueo del usuario 58. Por ejemplo, si los datos del carácter están almacenados como bytes, el bit menos significativo del byte menos significativo de la región de bloqueo del usuario 58 corresponde al carácter menos significativo en la región de datos 56 y el bit más significativo del byte más significativo corresponde al carácter más significativo. Es importante señalar que puede utilizarse cualquier otra disposición de transformación de los bits de bloqueo a bits de caracteres.
- 45 Tal como se muestra en la FIG. 4, el byte de estado 50 incluye información para el control del funcionamiento sobre la memoria 28. El byte de estado 50 incluye un bit de modo 76 que provoca que el transpondedor funcione con toda su memoria interna o simplemente con una parte de ella. Este bit proporciona directamente unos datos de salida al control de programa 46 y, efectivamente, es "cableado" para controlar automáticamente la circuitería del transpondedor.
- 50
- 55

Concretamente, tal como se describe en detalle a continuación, si el bit de modo 76 está libre, esto es, contiene un cero, el transpondedor transmite o lee de toda la memoria 28. Si el bit de modo 76 es un uno, el transpondedor 20 puede únicamente leer o programar en una parte de la memoria 28 como por ejemplo la primera parte de la memoria 28.

5 Los bits 68 a 74 indican colectivamente al interrogador y al transpondedor el tipo de transpondedor 20 que es. Por ejemplo, si existe una memoria extendida en el transpondedor 20 puede ser almacenado un uno en el bit 74 para indicar que el transpondedor 20 es un transpondedor de memoria extendida (EMT). Los bits 68, 70 y 72 pueden además identificar el tipo de transpondedor, como por ejemplo, un transpondedor de laboratorio o un transpondedor de uso industrial, con el fin de determinar el formato de datos del transpondedor más adecuado para su propósito previsto. Los bits 68 a 74 no están cableados y, por lo tanto, no son automáticamente recibidos por el control del programa 46. Los bits 68-74 pueden también ser direccionados y reprogramados por el módulo de direcciones 38 y por el módulo de datos 10 40 para adaptar al transpondedor 20 a las necesidades del usuario.

15 Un bit HLOCK 66 provoca que el control del programa 46 incapacite al generador de ciclos 36 en el MODO DE PROGRAMA si el bit HLOCK está activado (es decir, tiene un valor de uno). Si el HLOCK está libre, es decir, tiene un valor de cero, puede tener lugar la programación. Mediante la incapacitación del generador de ciclos 36 ningún dato puede ser registrado en el módulo de direcciones 38, ni tampoco el módulo de datos 40 en la memoria 28. Este bit 66 está cableado al control del programa 46 y controla la programación de todos los caracteres en la región de calibración de la temperatura 52, la región CRC 54, la región de datos 56, la región de bloqueo del usuario 58 y los caracteres no selectivos en la región de datos 56 como el bloqueo del usuario 58. El bit HLOCK puede ser direccionado y reprogramado utilizando el módulo de direcciones 38 y el módulo de datos 40 tal como se describe posteriormente, y es utilizado para evitar la sobreescritura accidental o inadvertida de los datos en la memoria 28. 20

Los bits de bloqueo de SELLADO 62, 64 guardan dos bits en combinación que pueden proceder con el sellado del transpondedor 20 para evitar futuras sobreescrituras, convirtiendo permanentemente al transpondedor en un transpondedor de solo-lectura. Los bits 62, 64 también están cableados al control de programa 46 y provocan la incapacitación del generador de ciclos 36 en el MODO PROGRAMA. Sin embargo, a diferencia del bit HLOCK 66, los bits de SELLADO 62, 64 no son reprogramables una vez han sido activados. Para sellar el transpondedor debe ser activado el SELLO 0 durante un primer comando de escritura y en un segundo proceso de escritura debe ser activado el SELLO 1. 25

Debe destacarse que el formato descrito anteriormente desde el bit menos significativo al más significativo y la ubicación relativa de las diferentes regiones de memoria es a título de ejemplo. Los bits concretos pueden ser dispuestos en cualquier orden siempre que un grupo de bits almacene datos, un grupo de bits sea mapeado a los bits de datos para actuar como bloqueo, y un grupo de bits se encargue de evitar la programación de la región de datos en su conjunto. 30

La fijación de base 23 está enteramente construida, utilizando un Proceso CMOS, dentro de los dispositivos del circuito integrado. Normalmente, los dispositivos del circuito integrado como la fijación de base 23 son construidos usando un proceso bipolar. Un proceso mixto bipolar/CMOS no es factible en la fabricación de circuitos integrados, ya que todavía se requiere un Diodo Zener en el circuito integrado, de modo que, en su lugar, se utiliza el Diodo Zener MOSFET formado a partir de proceso CMOS. 35

MODO DE LECTURA

40 Cuando es recibida una señal de tensión continua procedente del interrogador 10, el generador de ciclos 36 utiliza la señal del interrogador como reloj maestro y envía una señal de LECTURA EEPROM a la memoria 28 y una señal INCR ADDR al módulo de direcciones 38, lo que provoca que el módulo de direcciones 38 bloquee de modo secuencial las direcciones de la memoria 28 por el bus de direcciones. Esto provoca que los datos direccionados sean enviados junto con un BUS DE DATOS al módulo de datos 40 donde a continuación son enviados como señal de SALIDA DE DATOS al transmisor 42. El transmisor 42 a continuación envía los datos al modulador 32, el cual a su vez envía una señal modulada al interrogador 10 a través de la antena 22. El generador de ciclos 36 proporciona continuamente un reloj al módulo de direcciones 38 para incrementar la dirección que es bloqueada por el módulo de direcciones 38 mientras se encuentra en MODO DE LECTURA. 45

50 Durante el MODO DE LECTURA, el generador de ciclos 36 proporciona una señal de LECTURA EEPROM a la memoria 28. Mientras la señal de LECTURA EEPROM es recibida por la memoria 28, la memoria 28 utiliza corriente. Sin embargo, durante el funcionamiento de una realización práctica de preferencia, la señal de LECTURA EEPROM es enviada a la memoria 28 únicamente mientras el módulo de direcciones 38 bloquea la dirección en la memoria 28 y se envían datos al módulo de datos 40. Una vez los datos han sido enviados por el BUS DE DATOS, la señal de LECTURA EEPROM es deshabilitada hasta que el generador de ciclos 36 envía una señal sucesiva INCR ADDR para incrementar la dirección que debe ser direccionada por el módulo de direcciones 38. La señal de LECTURA EEPROM es a continuación habilitada y se suministra corriente a la memoria 28 para permitir la lectura de datos en la memoria 28 y este proceso es repetido hasta que el MODO DE LECTURA finaliza cuando la alimentación es retirada del transpondedor 20. Mediante el corte del suministro de corriente a la memoria 28, la corriente total consumida durante el MODO DE LECTURA se reduce. Como la memoria está en EEPROM, es decir, una memoria estática, los datos son almacenados incluso ante la ausencia de suministro de corriente a la memoria 28. 55

El generador de ciclos 36 envía una señal de HABILITACIÓN DE PREÁMBULO al transmisor 42 provocando que el transmisor 42 envíe un preámbulo, como ya es conocido en la técnica. Después de un periodo de tiempo predeterminado suficiente para permitir el envío del preámbulo, el generador de ciclos deshabilita el preámbulo y envía una señal de HABILITACIÓN DE DATOS al transmisor 42, provocando que el transmisor 42 envíe la señal de SALIDA DE DATOS que contiene los datos procedentes del módulo de datos 40, de modo que durante el MODO DE LECTURA, la información de salida del transpondedor 20 es un preámbulo seguido de los datos leídos de la memoria 28, que ha sido modulada por el modulador 34. Una vez un ciclo completo de la señal de SALIDA DE DATOS ha sido enviada por el transmisor 42, el generador de ciclos 36 deshabilita la HABILITACIÓN DE DATOS y envía la señal de HABILITACIÓN DE PREÁMBULO.

10 MODO DE PROGRAMA

Se hace referencia ahora a las FIGS. 6-8 en las que se ilustra el funcionamiento del MODO DE PROGRAMA. Para iniciar la programación, el transpondedor 20 es en primer lugar leído en el MODO DE LECTURA y los datos son verificados usando información de la región CRC 54 de la memoria 28 en la operación 100. El transpondedor 20 a continuación transmite los datos almacenados en la memoria 28, tal como se ha descrito anteriormente. El interrogador 10 a continuación desconecta la antena 14, desconectando en efecto el transpondedor 20. El interrogador 10 posteriormente formula los datos para su registro en la memoria 28, es decir, son programados en el byte de estado 50, la región de calibración de la temperatura 52, la región CRC 54, la región de datos 56 ó la región de bloqueo del usuario 58 en la operación 102. El interrogador 10 formula una cadena de datos correspondiente a cada bit de memoria 28, incluso aunque dicho bit no tenga que ser reprogramado. El interrogador 10, utilizando la CPU 12, a continuación analiza los datos almacenados en la memoria 28. El interrogador analiza posteriormente el byte de estado 50 para determinar si los bits 62, 64 del byte de estado 50 están o no activados en la operación 104. Si los bytes de estado 62, 64 están activados, la programación es cancelada por el interrogador en la operación 106.

En la operación 108 se determina si algún bit 57 en la región de datos 56 que tiene que ser sobrescrita (reprogramada) posee su correspondiente bit 59 en la región de bloqueo del usuario 58 que esté activada. Si es así, ello indica que el carácter no tiene que ser cambiado a no ser que el bit de bloqueo del usuario 59 sea borrado de modo que el registro queda cancelado en la operación 106. Una señal de programación independiente debe ser a continuación enviada para borrar el bloqueo del usuario.

Si el bit de bloqueo del usuario 59 correspondiente a un carácter a reprogramar no es activado, se lleva a cabo en la operación 112 un pase de programación del transpondedor para procesar todas las ubicaciones de memoria en la memoria 28.

Se hace referencia ahora a la FIG. 8(B). El enésimo byte (o subgrupo de bits) de datos (correspondiente a un carácter) almacenado en la región de datos 56 es comparado con el enésimo byte de datos de registro en la operación 114. Si los bytes son los mismos que los determinados en la operación 116, no existe necesidad de reprogramar la memoria 28 en esa dirección de región de datos y se determina si se requiere que más bytes sean comparados en la operación 124.

Si los bytes son diferentes de los determinados en la operación 116, se determina en la operación 118 si la tensión ha sido sincronizada y si no es así, se lleva a cabo la sincronización de la tensión en la operación 120. El interrogador y el transpondedor deben primero confirmar si el nivel de tensión para la señal del interrogador, tal como se recibe en el transpondedor, es suficiente para que el transpondedor funcione adecuadamente. En una realización práctica ideal, el nivel de tensión queda establecido en 2.5 voltios. En otras palabras, la señal del interrogador debe producir por lo menos 2.5 voltios en el transpondedor para transmitir de modo efectivo datos al transpondedor y el umbral de 2.5 voltios puede ser utilizado para determinar la diferencia entre un valor de señal cero y un valor de señal uno.

Para transmitir datos al transpondedor 20, el interrogador 10 debe determinar qué nivel de potencia de salida producirá la tensión de referencia en el transpondedor. Esta relación cambiará en la medida en que la distancia entre el interrogador 10 y el transpondedor 20 cambie. El transpondedor 20 asiste al interrogador 10 en la determinación de este nivel de potencia mediante un envío de realimentación en forma de datos transmitidos que el interrogador 10 puede leer. La realimentación informa al interrogador 10 si la tensión en el transpondedor 20 se encuentra en ese momento por encima o por debajo de la tensión umbral.

En la operación 120 el interrogador 10 envía una señal que alimenta al transpondedor 20. La señal del interrogador es recibida en la antena 22 y enviada al comparador 47, donde la señal del interrogador es comparada con una tensión de referencia REP. A modo de ejemplo, si la señal del interrogador es superior a la tensión de referencia, el comparador 47 envía una señal alta. Por el contrario, si la señal recibida es inferior a la tensión de referencia, el comparador 47 envía una señal baja. El comparador 47 envía una señal CODIFICADA DE DATOS RCV que son datos de entrada para el transmisor 42. En una realización práctica de referencia, el transmisor 42 envía una primera señal a, tal como se muestra en la FIG. 5, si la tensión del transpondedor es inferior a la tensión de referencia y una segunda señal b, mostrada en la FIG. 5, si la tensión del transpondedor se encuentra por encima de 2.5 voltios.

Si el modelo recibido por el interrogador 10 indica que la tensión de entrada es superior al umbral deseado, es decir, la señal b, el interrogador 10 reduce la salida de potencia y el proceso se repite hasta que un modelo que indica por debajo de la tensión umbral es recibido por el interrogador. Una vez una señal a, que es la inversa de la señal b, es

enviada, indicando al interrogador 10 que la tensión recibida está por debajo de la tensión umbral después de un ajuste, la salida de potencia del interrogador 10 es incrementada. Este proceso es repetido hasta que el ajuste requerido del interrogador es demasiado fino, es decir, está más allá de las posibilidades del interrogador de ajustar aún más por encima o por debajo del umbral de tensión. En una realización práctica alternativa, cuando un ajuste se ha convertido en demasiado fino, el transpondedor 20 envía una señal al interrogador 10 de interrupción del ajuste.

Cambiando el nivel de potencia de salida y monitorizando la señal de realimentación, el interrogador 10 puede deducir el nivel de potencia de salida que produce la tensión umbral (2.5 voltios) en el transpondedor 20. Una vez este nivel umbral ha sido determinado, el interrogador 10 es capaz de transmitir datos al transpondedor 20 porque sabe cómo producir una potencia de salida que dé como resultado una tensión superior a 2.5 voltios en el transpondedor y, a la inversa, conoce la potencia de salida para producir menos de 2.5 voltios en el transpondedor 20. El transpondedor 20 traduce una tensión inferior a la tensión umbral como un estado lógico de cero y una tensión superior a la tensión umbral como un estado lógico de uno. El transpondedor 20 se acciona en el modo de realimentación a fin de que el interrogador 10 pueda rápidamente determinar el nivel de transición de la tensión umbral. Si, por el contrario, el interrogador 10 no está interesado en programar al transpondedor, puede simplemente establecer un nivel de potencia de salida constante y esperar hasta que el transpondedor 20 cambie al MODO DE LECTURA y leer los datos procedentes del transpondedor 20.

Una vez la tensión ha sido sincronizada en la operación 120 se determina si el bit HLOCK 66 ha sido activado en la operación 121. Si es así, el bit HLOCK 66 debe ser borrado para permitir la programación en la operación 123. En la operación 123 una señal de programa es enviada por el interrogador 10 para borrar el bit HLOCK 66.

La señal de programa tiene un formato de datos como el mostrado en la FIG. 7, en la que la señal de programa 200 posee una región de programa 202, una región de datos 204, y una región de direcciones 206. La región de programa 202 es un único bit, en una realización práctica preferida, que indica que la señal es, en realidad, una señal de programa. La región de datos 204 incluye los datos que deben ser programados en la memoria 28 y representa un único carácter. En una realización práctica preferida cada carácter posee una longitud de un byte y la región de datos 204 está compuesta de 8 bits, y con técnicas de compresión cada carácter puede ser representado por menos de ocho bits, mientras que la región de datos puede mantenerse con una longitud de 8 bits para programar dos bits por ejemplo si está comprimida a seis bits, de un carácter sucesivo. La región de direcciones 206 contiene los datos para indicar la dirección en la que los datos de la región de datos 204 deben ser registrados y que en una realización práctica preferida posee cinco bits.

Tal como se muestra en la FIG. 6, la señal real transmitida por el interrogador 10 que incorpora los datos de la señal de datos 200 está modulada por separación entre impulsos. La FIG. 6 es un diagrama temporal de una señal ideal. En los transpondedores acoplados inductivamente de la técnica anterior, la comunicación entre el interrogador y el transpondedor dependía en gran medida de la sincronización de la transmisión y de la recepción de señales entre los dos. La señal en la presente invención es independiente de la sincronización. La señal está compuesta de una serie de impulsos fijos u ordinarios 210, estando la anchura o separación entre dichos impulsos modulada por un retardo para corresponderse con los datos deseados. Por ejemplo, un cero puede corresponder a una separación ordinaria entre dos impulsos 210, mientras que el dato 1 está representado por una separación retardada o alargada entre impulsos adyacentes 210. Como resultado de ello, la sincronización ya no resulta ser un factor. La finalización de un ciclo de transmisión de datos puede ser indicada mediante su permanencia en un nivel lógico durante un periodo de tiempo predeterminado correspondiente a más de un impulso ordinario o el valor de un cero lógico o un uno lógico. Así es cómo se inicia la programación en la operación 122.

El receptor 44 recibe los datos además de un reloj de transmisión del generador de ciclos 36. Si el receptor 44 detecta la transición del flanco inicial de un impulso 210, inicia la comparación del espacio entre los impulsos con un cómputo dependiente de la señal XMIT CLK procedente del generador de ciclos 36, por ejemplo, ocho ciclos del reloj de transmisión. Si la anchura del impulso recibido es inferior al reloj de transmisión, a título de ejemplo, el receptor determinará que el dato derivado es un cero y transmitirá ese cero al módulo de direcciones 38 como señal de DATOS RCV junto con una señal RCV CLK para temporizar los datos en el módulo de direcciones 38. Por otro lado, si la longitud de la anchura del espacio es superior a los ciclos computados del reloj de transmisión, determina que el dato recibido es un uno y transmitirá un uno al módulo de direcciones 38 junto con una señal RCV CLK para temporizar los datos en el módulo de direcciones 38. Si el impulso detectado posee una anchura superior a un número predeterminado de ciclos, el receptor 44 determina que la transmisión de datos ha sido completada y es recibida una señal XMIT COMPLETA por parte del módulo de direcciones 38. Los datos desplazados al módulo de direcciones 38, son a continuación desplazados como señal de SECUENCIA DE DATOS RCV al módulo de datos 40, de modo que los primeros 8 bits, a título de ejemplo, correspondientes a la parte de datos 204 de la señal de datos son bloqueados en el módulo de datos 40. Adicionalmente, el bit de programa de la región de programa 202 es enviado al control de programa 46 para informar que debe tener lugar la programación.

Si el interrogador 10 no posee una CPU 12 con la capacidad de software suficiente para determinar que los datos han sido bloqueados por una comparación del flujo de datos de lectura, la programación puede todavía ser evitada por un interrogador debido al control de programa 46. Cuando la totalidad de los datos han sido recibidos por el receptor 44 y el bit de programa ha sido recibido por el control de programa 46, el control de programa 46 comprueba el byte de estado 50 de la memoria 28 y determina si los bits de sellado 62, 64 del byte de estado 50 han sido activados o no. Si los bits

de sellado 62, 64 han sido activados, el control de programa 46 no envía una señal de HABILITACIÓN DE PROGRAMA al generador de ciclos 36. El generador de ciclos 36 no sincroniza el módulo de direcciones 38 o el módulo de datos 40. Por lo tanto, la programación no puede ser forzada por el interrogador.

5 Si uno de los dos bits de sellado 62, 64 están libres en esta realización, el control de programa 46 a continuación comprueba el bit HLOCK 66 que también se encuentra cableado al control de programa 46. Si el bit HLOCK 66 ha sido activado, a continuación de nuevo el programa de control 46 no envía la señal de HABILITACIÓN DE PROGRAMA para que se inicie la programación como se determina en la operación 121.

10 Como el bit HLOCK 66 es reprogramable, en la operación 123 el control de programa 46 determina si la dirección indicada por el módulo de direcciones 38 a lo largo del bus de direcciones corresponde o no al byte de estado 50 de la memoria 28. Si la dirección indicada por el módulo de direcciones 38 es el byte de estado, el control de programa 46 envía una señal de HABILITACIÓN DE PROGRAMA al generador de ciclos 36. Si la dirección no es el byte de estado, ésta no habilitará al generador de ciclos 36 evitándose así la programación de la región de calibración de temperatura 52, la región CRC 54, los bits restantes de la región de datos 56 o la región de bloqueo del usuario 58.

15 En la operación 123, el interrogador 10 envía la señal de programa 200 que contiene la dirección del byte de estado 50 en la región de dirección 206 y un cero para el bit 66 en la región de datos 204. Como la dirección del byte programado es el byte de estado, el control de programa 46 envía una señal de HABILITACIÓN DE PROGRAMA al generador de ciclos 36. El generador de ciclos 36 sincroniza el módulo de direcciones a lo largo de los datos de entrada del BLOQUEO ADDR para sincronizar la dirección del byte de estado provocando que éste envíe una señal de la dirección específica de la memoria 28 y también envía una señal de BLOQUEO DE DATOS al módulo de datos 40 que provoca
20 que el módulo de datos 40 desplace datos 204 de la señal de datos 200 a la memoria 28 en la dirección indicada por el módulo de direcciones 38. Esto, en efecto, desbloquea el bit HLOCK 66 colocando un cero en el bit HLOCK 66.

25 Una vez el bit HLOCK 66 ha sido borrado en la operación 123, o si se ha determinado que el bit HLOCK 66 estaba borrado en la operación 121, en la operación 122 se programa el enésimo byte de los datos de escritura en un transpondedor de modo idéntico a cómo se programa el HLOCK. El control de programa 46, después de confirmar que el bit HLOCK 66 está libre, envía una señal de HABILITACIÓN DE PROGRAMA que provoca que el generador de ciclos 36 sincronice el módulo de direcciones 38 para direccionar la dirección de memoria deseada tal como es indicado por los datos almacenados en la región de direcciones 206 de la señal de datos 200. Los datos de la región de datos 204 bloqueados en el módulo de datos 40 son recibidos por la memoria 28 en la dirección indicada. Se determina a continuación en la operación 124 si existen más bytes por comparar en la operación 114.

30 Si no existen más bytes por comparar, para una conservación segura, aunque opcional, el bit HLOCK 66 es programado para ser activado determinándose primero si el bit está libre en la operación 126. Si el bit está libre, éste es programado para ser activado en la operación 128. De nuevo, la programación es la misma que la realizada en la operación 123 y sólo el valor de los datos cambiados en el bit 66 es diferente. En la operación 130 queda determinado si algún byte es programado.

35 Si algunos bytes de la memoria 28 han sido programados el transpondedor es de nuevo leído en la operación 110 y los datos leídos del transpondedor son comparados con los datos que iban a ser programados por el interrogador 10 bajo el control de la CPU 12. Si algún byte es diferente, el transpondedor 20 es reprogramado para corregir dichas diferencias en la operación 112. Si no existen diferencias entre los bytes de datos almacenados y los bytes de datos que se pretenden programar, la programación es completada en la operación 132, a lo cual se llega tras determinarse que en
40 un segundo intento ningún byte ha sido de nuevo programado en la operación 130.

45 Si en la operación 108 se determina que uno o más bits de bloqueo del usuario 59 correspondientes a un carácter están activados, una señal de programación independiente debe ser enviada para borrar el bloqueo del usuario. La región de bloqueo del usuario 58 está programada para borrar los bits deseados. Esta programación se realiza de modo similar a la programación del bit HLOCK incluyendo el reajuste del bit de bloqueo del usuario 59 después de programar los correspondientes bits de carácter 57 si así se desea.

50 Durante la programación, el generador de ciclos 36 envía una señal de PROGRAMA EEPROM a la memoria 28. Esta señal habilita corriente a la memoria 28 para que esta última pueda ser accionada. El generador de ciclos 36 computa desde el momento en que el PROGRAMA DE HABILITACIÓN habilita al generador de ciclos 36 y durante un periodo de tiempo predeterminado suficiente para desplazar datos desde el módulo de datos 40 al EEPROM de la memoria 28. Una vez el cómputo predeterminado ha sido alcanzado, el PROGRAMA EEPROM es deshabilitado con lo que no se suministra corriente a la memoria conservándose así más potencia.

55 El control de programa 46 también lee el bit de modo 76 del byte de estado 50. Si el bit de modo 76 está, por ejemplo, activado, sólo existe acceso a la mitad o a 16 caracteres de la región de datos 56 para la programación o la lectura. El bit de modo 76 se encarga de que el control de programa 46 envíe una señal de MODO al módulo de direcciones 38, el cual evita que el módulo de direcciones 38 direcciona o bloquee datos en la segunda mitad de la memoria 28. Como resultado, el transpondedor actúa como si tuviera la mitad del tamaño de la memoria. Esto es ventajoso para poder imitar estudios que utilizan transpondedores de menor tamaño, de modo que un único transpondedor puede imitar el estilo de un estudio antiguo o uno nuevo utilizando el transpondedor implantable programable de la invención.

Por último, si los datos en una región de datos 56 deben ser mantenidos permanentemente, los bits de sellado 62, 64 pueden ser activados programando unos en su interior. Esto se consigue primero programando el SELLO 0, a continuación programando el SELLO 1 del modo descrito anteriormente mediante la programación del bit HLOCK. De este modo se proporciona un bit de bloqueo programable. Cabe resaltar que dos bits son utilizados como sello permanente, a título de ejemplo, pero el número de bits de sellado puede ser uno, dos, tres o más bits.

MODO DE TEMPERATURA

Durante el MODO DE TEMPERATURA, el transpondedor es en primer lugar leído en la operación 300, tal como se muestra en las FIGS. 9(A), 9(B). En la operación 302, la sincronización de tensión se realiza para asegurar que un comando de temperatura de nivel de tensión adecuado es enviado y recibido. La sincronización de tensión es la descrita anteriormente en la que se utiliza el comparador 47. Un comando de temperatura es enviado por el interrogador 10 en la operación 304 como señal modulada por separación entre impulsos, tal como se muestra en la FIG. 6. La señal puede tener cualquier longitud, pero en la realización práctica preferida, tiene cinco bits y es recibida por la antena 22 del transpondedor 20 y enviada al receptor 44.

Un módulo de temperatura 30 es conectado a un termistor 32. El termistor 32 cambia la resistencia en función de la temperatura y envía una señal de frecuencia que cambia con la resistencia. El módulo de temperatura 30 continuamente computa los datos de salida del termistor 32 y envía el cómputo de corriente en forma de señal de DATOS DE TEMP al módulo de datos 40.

En la operación 306 el receptor 44 recibe el comando de temperatura y envía la señal XMIT COMPLETA al módulo de direcciones 38 tras la finalización del comando de temperatura. La señal XMIT COMPLETA es también enviada al generador de ciclos 36 y al control de programa 46. El generador de ciclos 36 envía una señal BLOQUEO TEMP al módulo de datos 40 periódicamente. En cada aparición de la señal BLOQUEO TEMP, el módulo de datos 40 envía el cómputo actual de la señal DATOS TEMP en forma de señal SALIDA DE DATOS al transmisor 42. El transmisor 42 a continuación envía el cómputo bloqueado en forma de señal SALIDA XMIT al modulador 34, el cual modula la señal y envía el cómputo de temperatura procedente de la antena 22 al interrogador 10.

Como la frecuencia monitorizada por el módulo de temperatura 30 varía con la temperatura, el nivel de cómputo varía con la temperatura. El generador de ciclos 36, mediante el envío de una señal de BLOQUEO TEMP periódica y uniforme con un intervalo predeterminado, es utilizado para unificar la muestra. Esto se lleva a cabo para reflejar los cambios en el cómputo en función de la temperatura y no del tiempo. En efecto, cada muestra de temperatura es la diferencia entre sucesivos cómputos bloqueados.

Se hace referencia a continuación a la FIG. 9B en la que se indican con más detalle las operaciones 306 para la lectura de los datos de temperatura del transpondedor. La CPU 12 del interrogador 10 tiene como parte de su software un contador de pruebas de lectura. En la operación 308, el contador de pruebas de lectura se fija en cero. En la operación 310, los datos de temperatura son leídos tal como se describe anteriormente, es decir, leyendo una pluralidad de muestras bloqueadas. El interrogador 10 envía una señal de comando de lectura que culmina en la recepción por parte del interrogador 10 de un número predeterminado de cómputos bloqueados procedentes del módulo de temperatura 30. El contador de pruebas de lectura es incrementado en la operación 312. Se determina si el contador del número de pruebas de lectura supera un máximo preestablecido en la operación 314. Si el número de pruebas ha sido superado, ello constituye un indicador de que las lecturas de temperatura son inexactas y la lectura de temperatura no ha tenido éxito (operación 324) porque está necesitando demasiadas pruebas para obtener una lectura exacta y el proceso es iniciado nuevamente en la operación 300 en la que son leídos los datos del transpondedor.

Si el contador de número de pruebas de lectura no ha excedido el máximo, la lectura ha tenido éxito y las muestras de datos de temperatura son totalizadas en la operación 316. En la operación 318, como comprobación de integridad, se determina si la diferencia entre el cómputo de la muestra de datos más pequeña y el cómputo de la muestra de datos más grande se encuentra dentro de margen preestablecido. Si se encuentra fuera del margen, la variación es entonces demasiado grande y el proceso es iniciado de nuevo en la operación 310.

Si el valor se encuentra dentro del margen, la temperatura total de la muestra de datos procedente de la operación 316 es a continuación dividida por la cantidad de tiempo requerido para generar la totalidad de los datos en la operación 320. Ésta es la salida de frecuencia enviada por el termistor. Conociendo la relación entre la frecuencia y la temperatura para un termistor en concreto, se calcula la temperatura en la operación 322. En la operación 324 se determina si la lectura del transpondedor tuvo éxito. Si no es así, el proceso es iniciado nuevamente en la operación 300. Si la lectura tuvo éxito, se toma una segunda lectura con fines verificativos en la operación 326 mediante la repetición de las operaciones 308-322. En la operación 328 se determina si la segunda lectura tuvo éxito. Si no es así, el proceso es reiniciado en la operación 300. Si prosperan, los dos cómputos son comparados en la operación 330. Si son iguales, esta temperatura es mostrada por el interrogador 10. Si no son iguales, el proceso es reiniciado en la operación 300.

COMPROBACIÓN DE INTEGRIDAD

5 En una realización práctica de la invención, el interrogador realiza una comprobación de integridad de los datos que están siendo leídos del transpondedor 20. Como el transpondedor 20 utiliza la señal del interrogador 10 como reloj maestro, el interrogador 10 conoce la distancia en tiempo entre fragmentos de datos transmitidos al interrogador 10 por parte del transpondedor 20. La CPU 12 del interrogador 10 incluye un acumulador. En la operación 400, el acumulador se establece en cero. En la operación 402, se recibe el primer bit del transpondedor. En la operación 404, el siguiente bit de datos del transpondedor es recibido. En la operación 406 utilizando un reloj de a bordo, el interrogador 10 calcula el tiempo real transcurrido entre los últimos dos bits de datos sucesivos. En la operación 408, el tiempo calculado en la operación 406 se resta de la duración media prevista entre dos bits. Este número es un número de error. En la operación 410, el número de error es añadido al acumulador. En la operación 412, se determina si el valor del acumulador es superior a una constante de detección de errores. Si el valor es superior a la constante de detección de error, ello significa que los datos están fuera de fase y en la operación 413 el interrogador 10 cesa de recibir datos del transpondedor 20 e inicia el proceso de lectura de nuevo. Si en la operación 412 la constante de detección se encuentra todavía dentro de tolerancias aceptables, se determina en la operación 414 si existen más bits de datos entrantes del transpondedor. Si existen más bits entrantes, el proceso es repetido en la operación 404. Si no hay más bits, los datos recibidos son válidos y el proceso es concluido.

1.5 Mediante la utilización del método, ya no se requiere esperar hasta el mismo final del ciclo de lectura para determinar si se ha producido una mala lectura o no. Se ahorra tiempo al obtener una lectura precisa más rápidamente, lo que representa un beneficio para el usuario.

2.0 Como puede observarse los objetos descritos anteriormente, entre aquellos puestos de manifiesto en la descripción precedente, son obtenidos eficientemente, ya que ciertos cambios pueden ser realizados al llevar a cabo el método anterior en la(s) construcción(es) expuesta(s) sin alejarse del espíritu y del ámbito de la invención, se pretende que toda la materia contenida en la anterior descripción y mostrada en los dibujos que se acompañan sea interpretada de modo ilustrativo y no limitativo.

2.5 Se sobreentiende que las siguientes reivindicaciones pretenden cubrir todas las características genéricas y específicas de la invención descrita y que todas las afirmaciones sobre el ámbito de la invención, en términos de lenguaje, puede decirse que entran dentro de dicha cobertura.

REIVINDICACIONES

1. Método para determinar la temperatura de un transpondedor (20) utilizando un termistor y un contador, que comprende las operaciones de:

suministrar una señal provista de una frecuencia que varía en función de la temperatura;

5 realizar un cómputo representativo de la frecuencia de la señal;

caracterizado por:

bloquear el cómputo en intervalos de tiempo predeterminados;

determinar la diferencia entre los valores de cómputos bloqueados sucesivos agregar las diferencias;

determinar el tiempo total transcurrido entre un primer cómputo bloqueado y un último cómputo bloqueado;

10 dividir el agregado por el tiempo total empleado para obtener un valor de frecuencia muestreado;

y convertir el valor de frecuencia muestreado en una temperatura en base a las características de frecuencia de temperatura del termistor.

15 2. El método de la reivindicación 1 consistente en la operación de determinar la diferencia entre la diferencia más pequeña obtenida y la diferencia más grande obtenida y determinar si la segunda diferencia se encuentra o no dentro de un margen; iniciar de nuevo el proceso si la diferencia no se encuentra dentro del margen.

3. El método de la reivindicación 2 que además comprende la repetición de las operaciones para obtener un segundo valor de temperatura; comparar un primer valor de temperatura con el segundo valor de temperatura; y enviar la temperatura en su condición de valor de temperatura si el primer valor de temperatura es igual al segundo valor de temperatura.

20

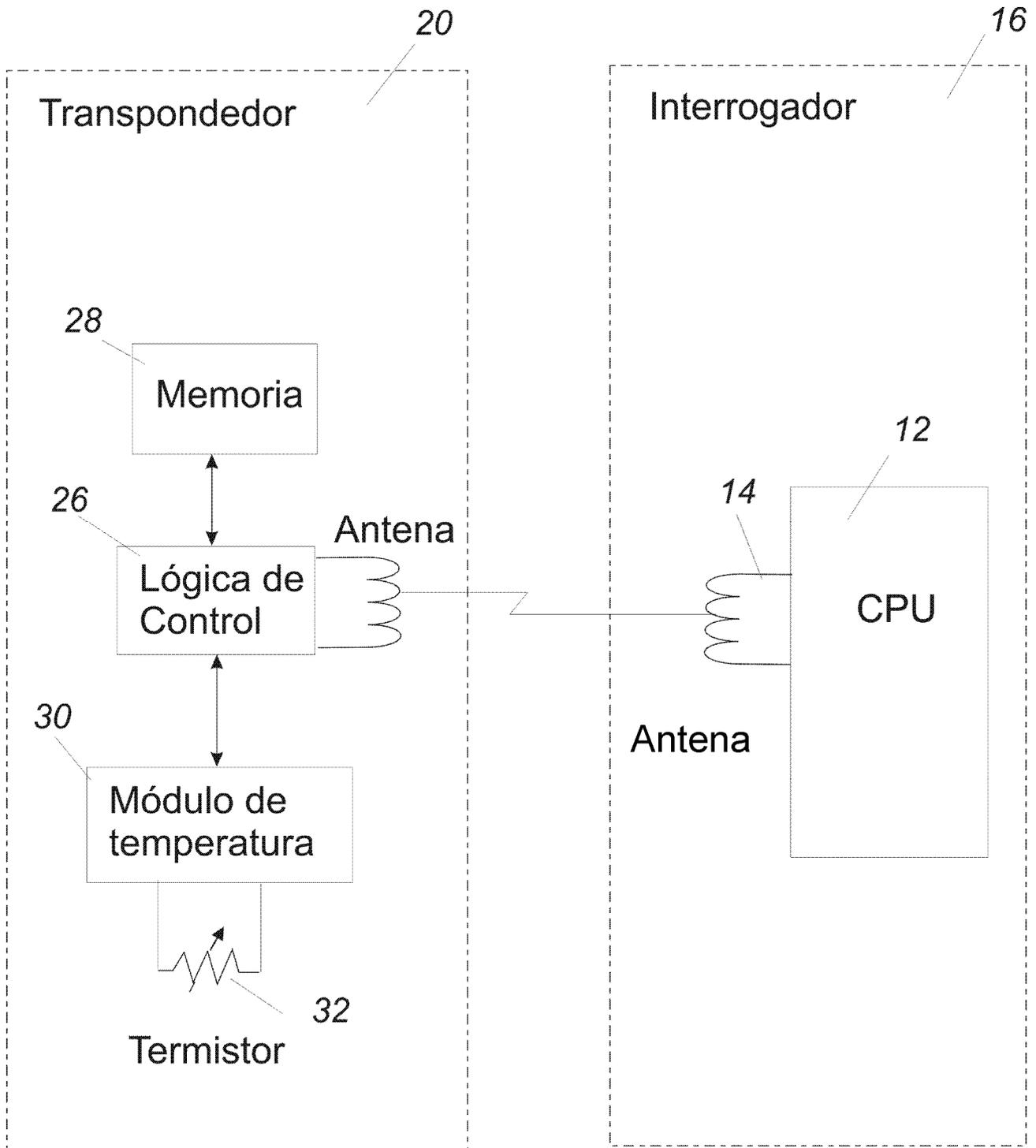


Fig. 1

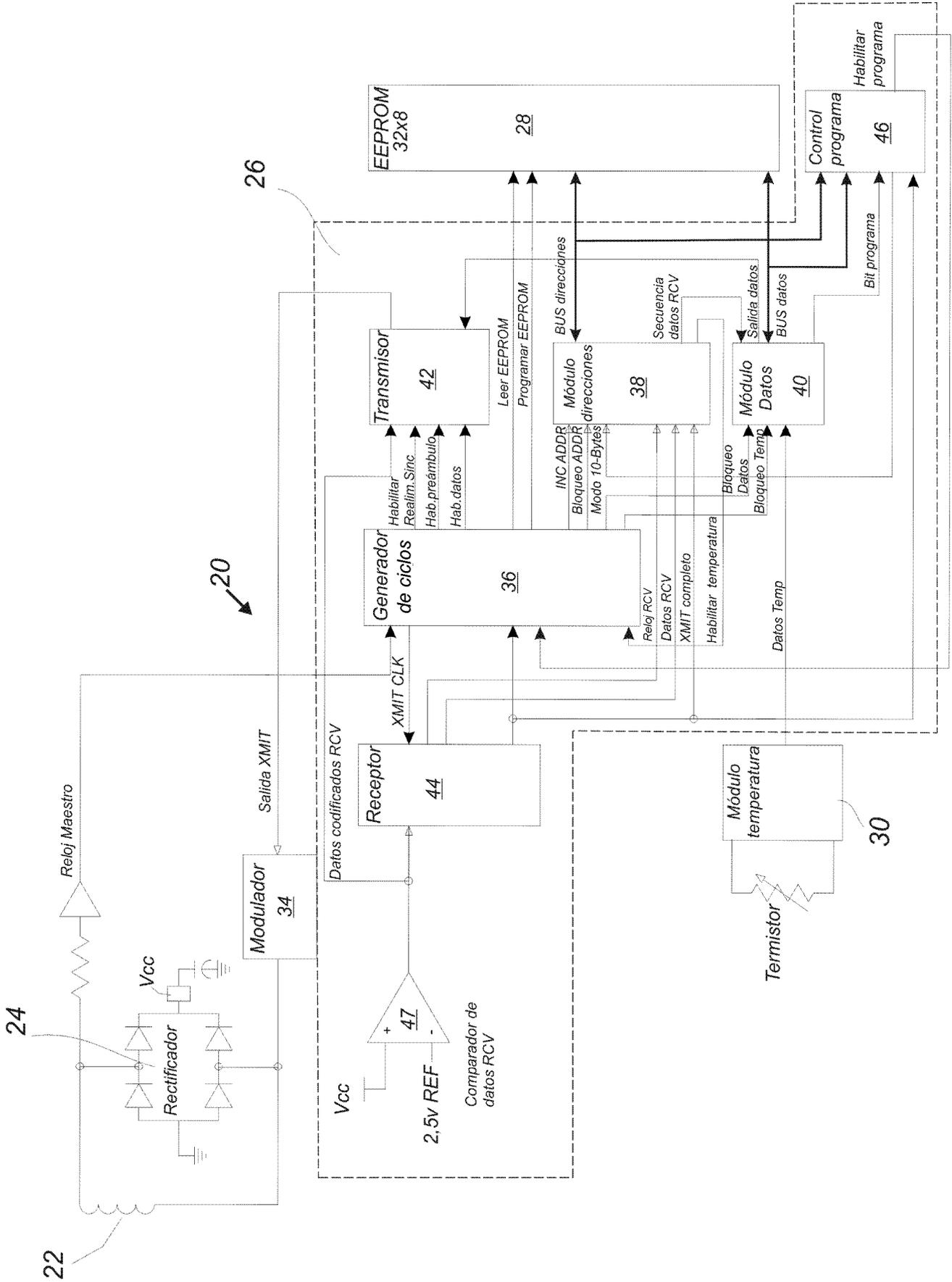


Fig. 2

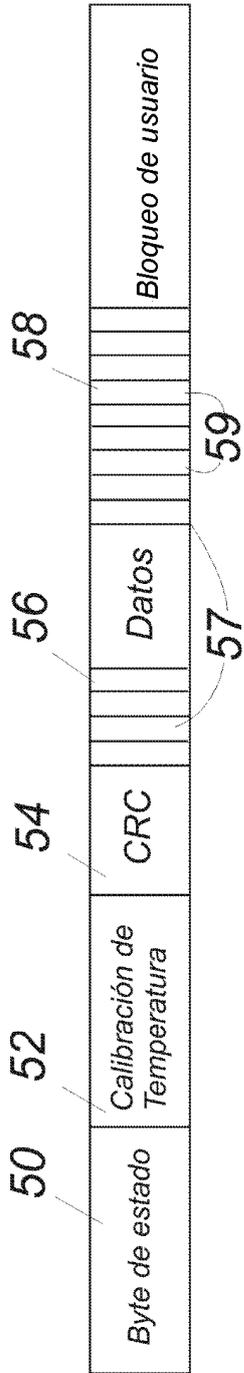


Fig. 3

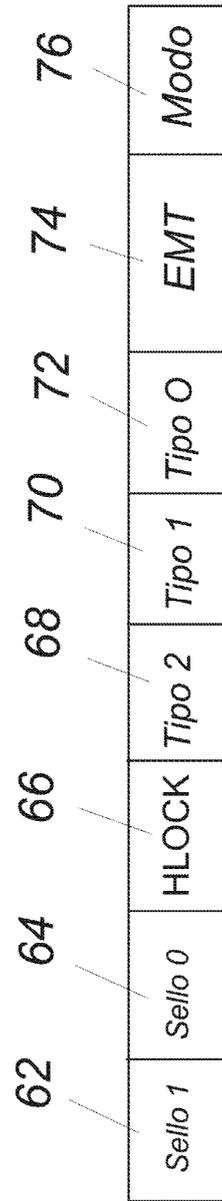


Fig. 4

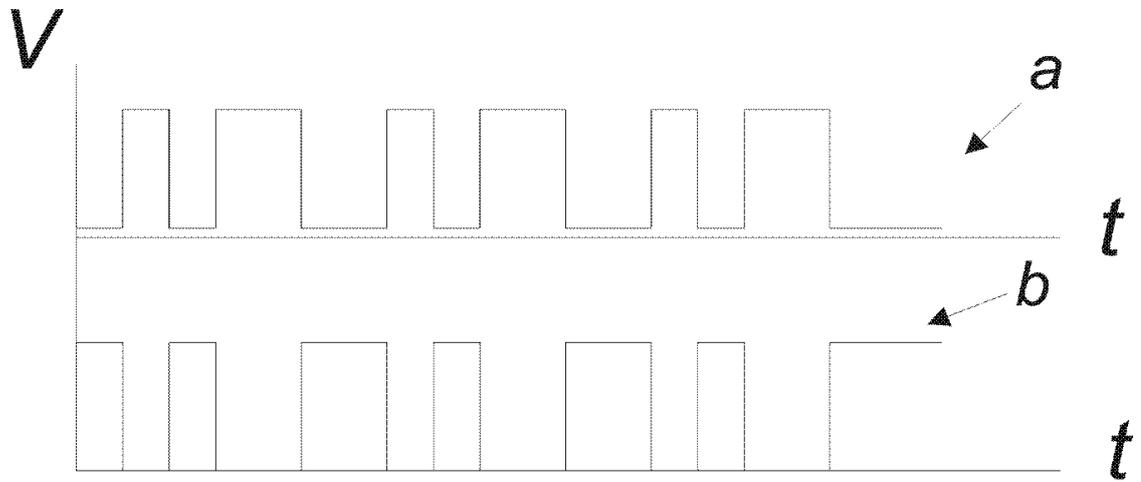


Fig. 5

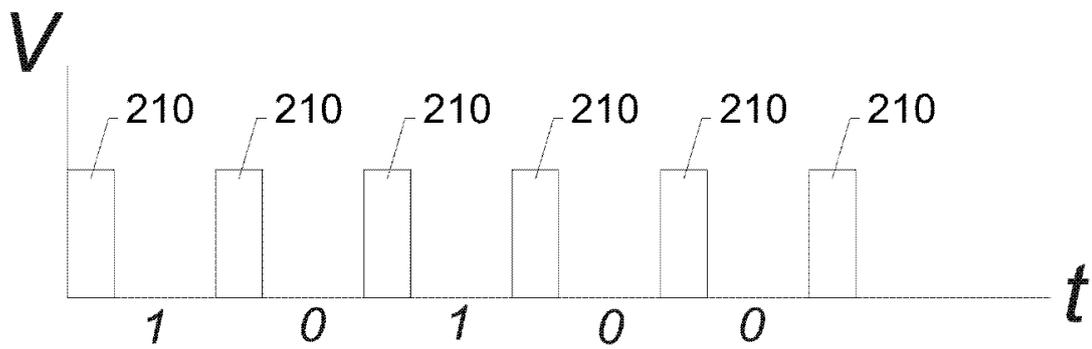


Fig. 6

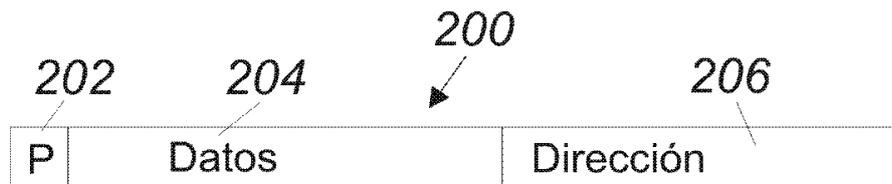


Fig. 7

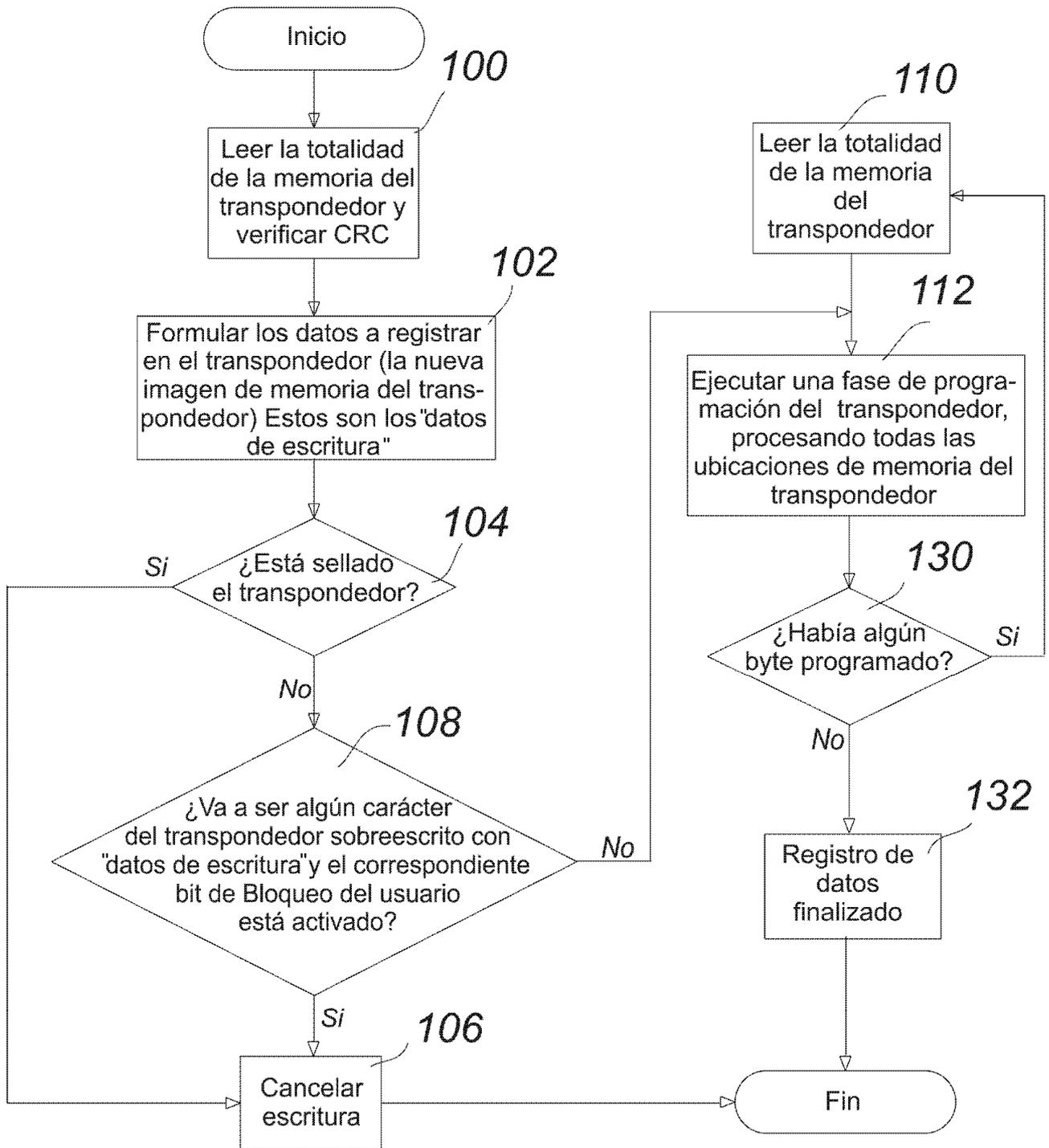


Fig. 8 (A)

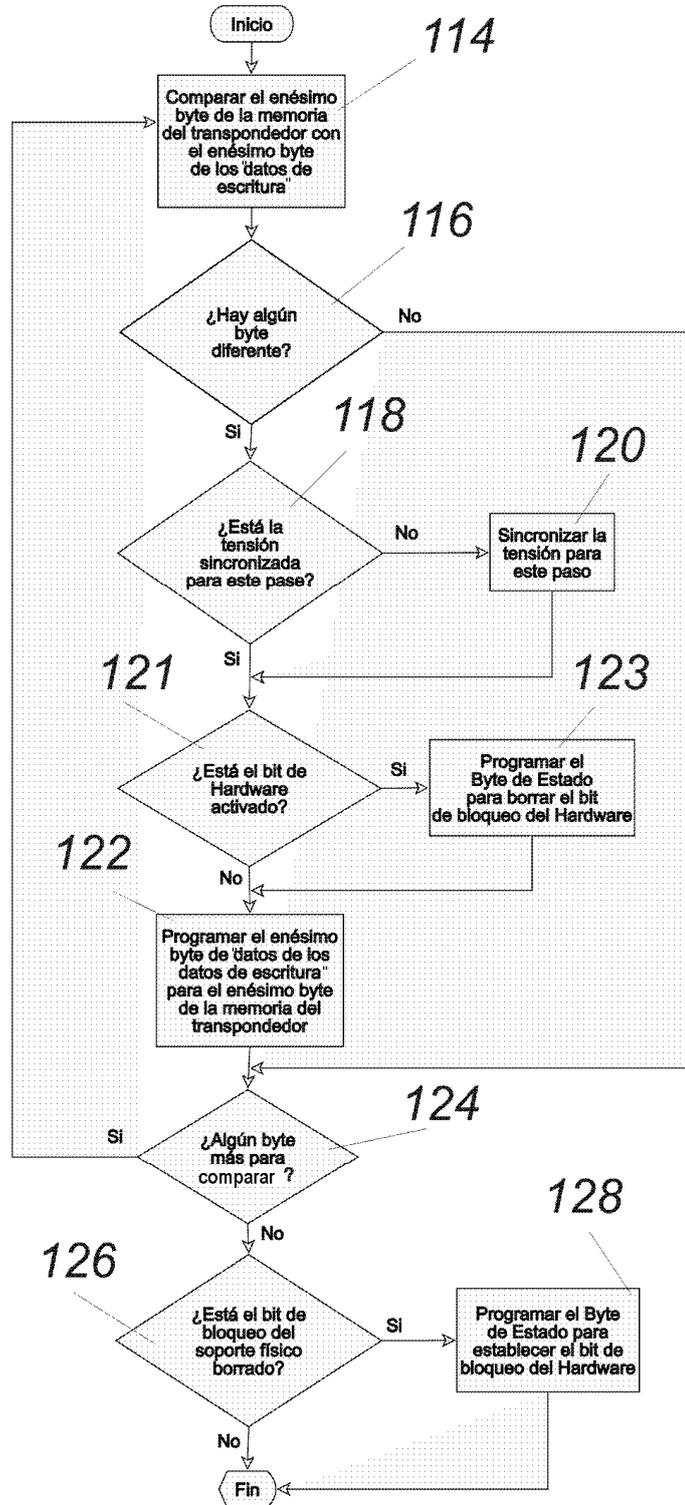


Fig. 8 (B)

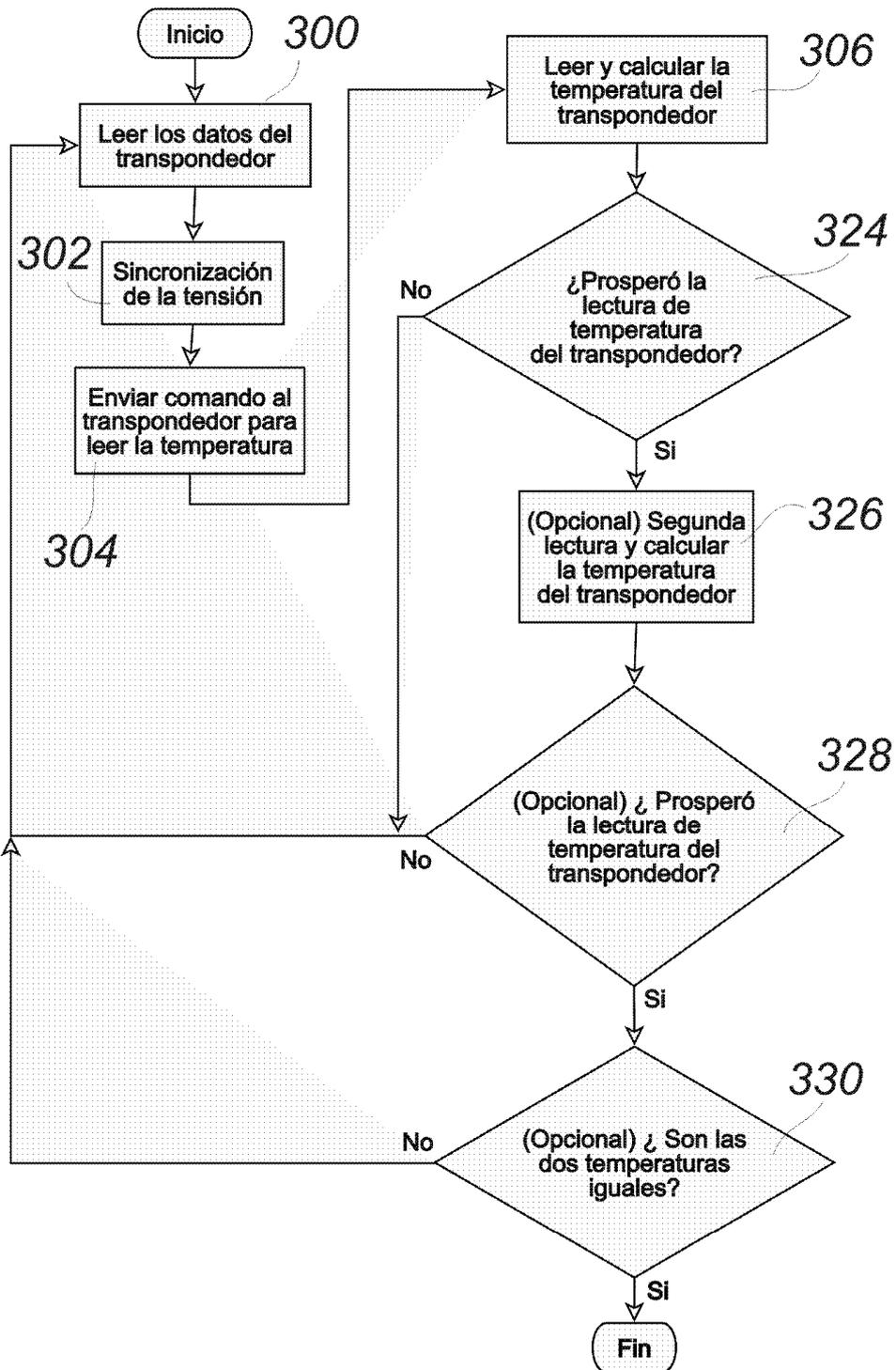


Fig. 9 (A)

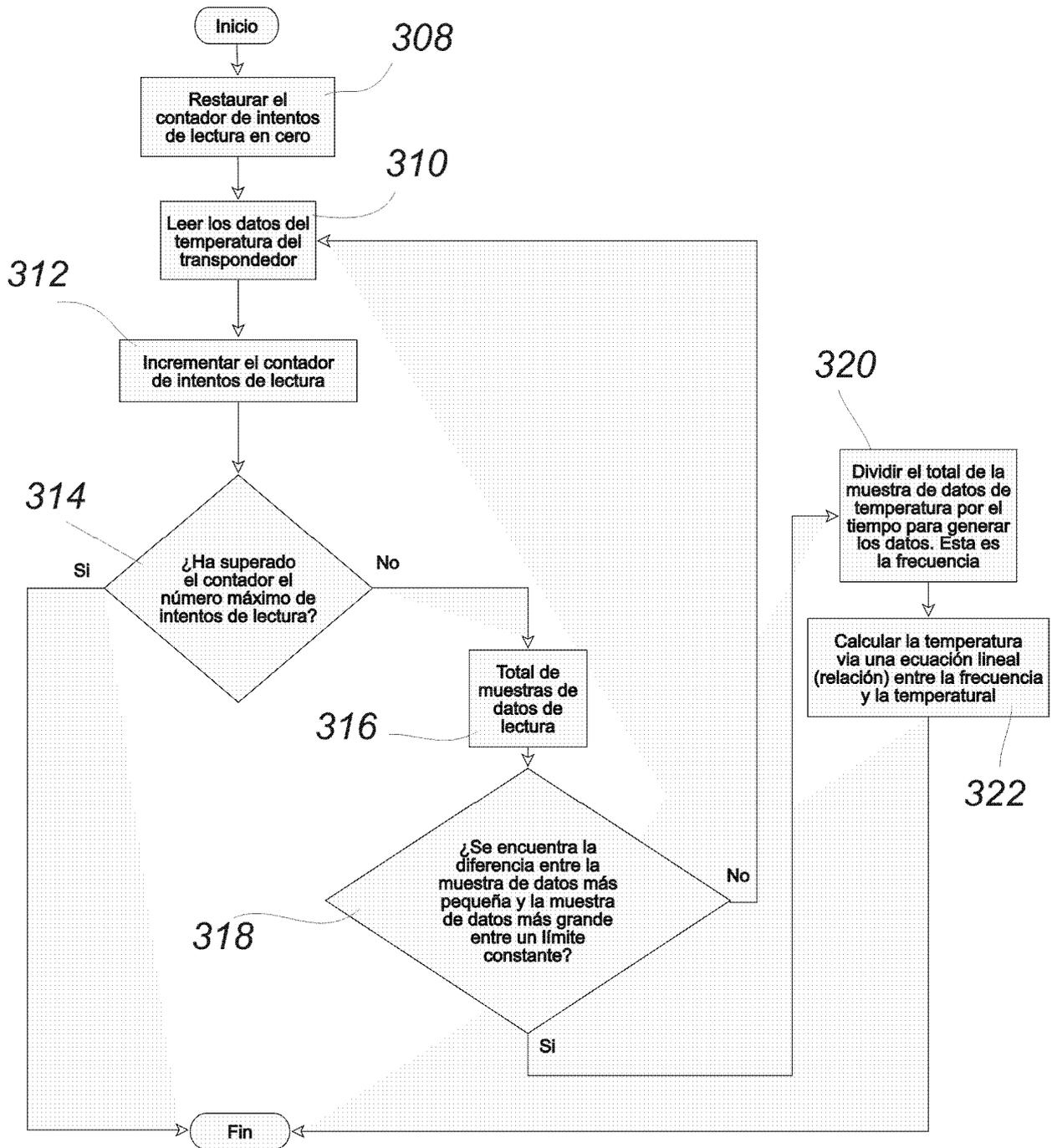


Fig. 9 (B)

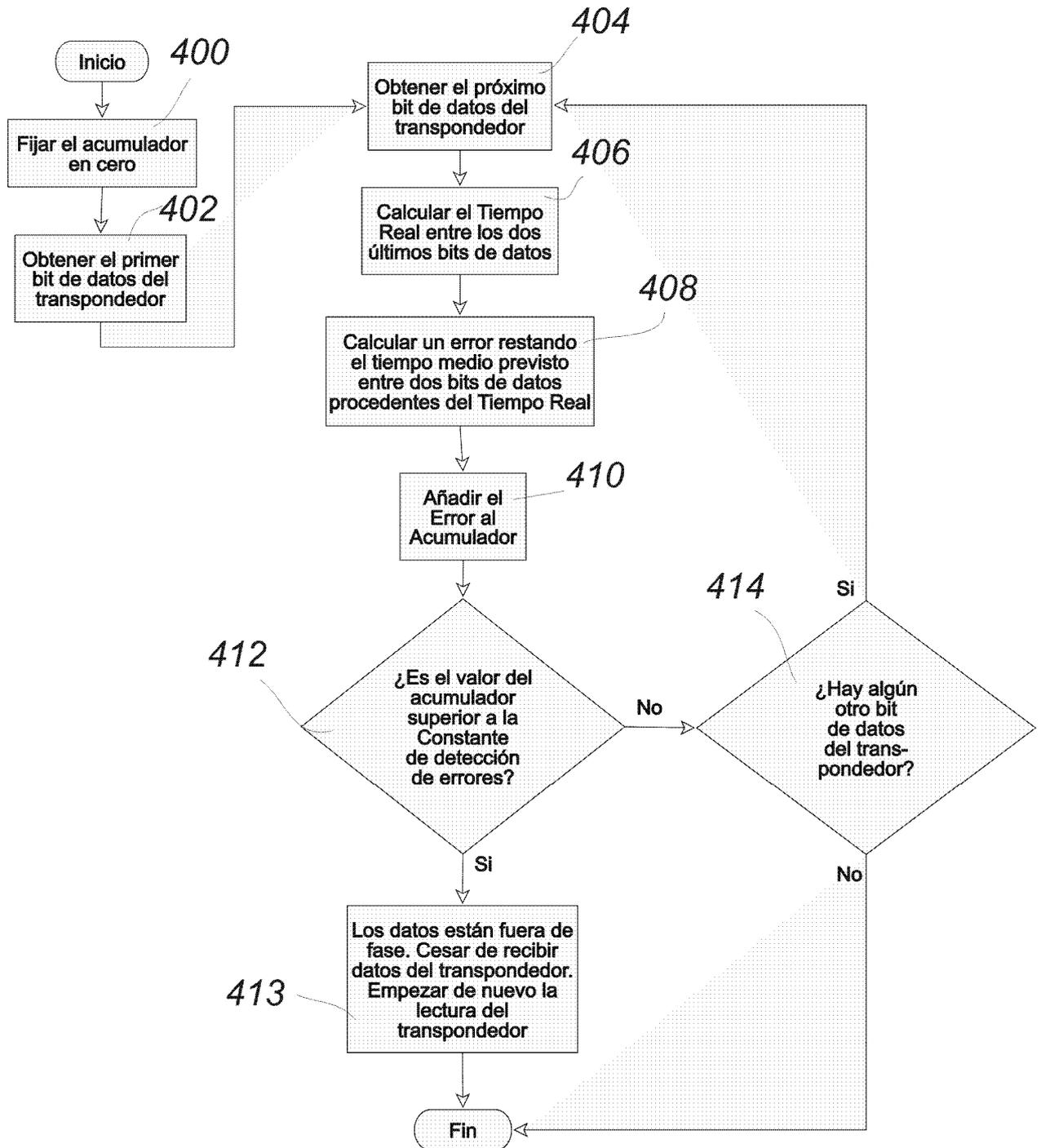


Fig. 10

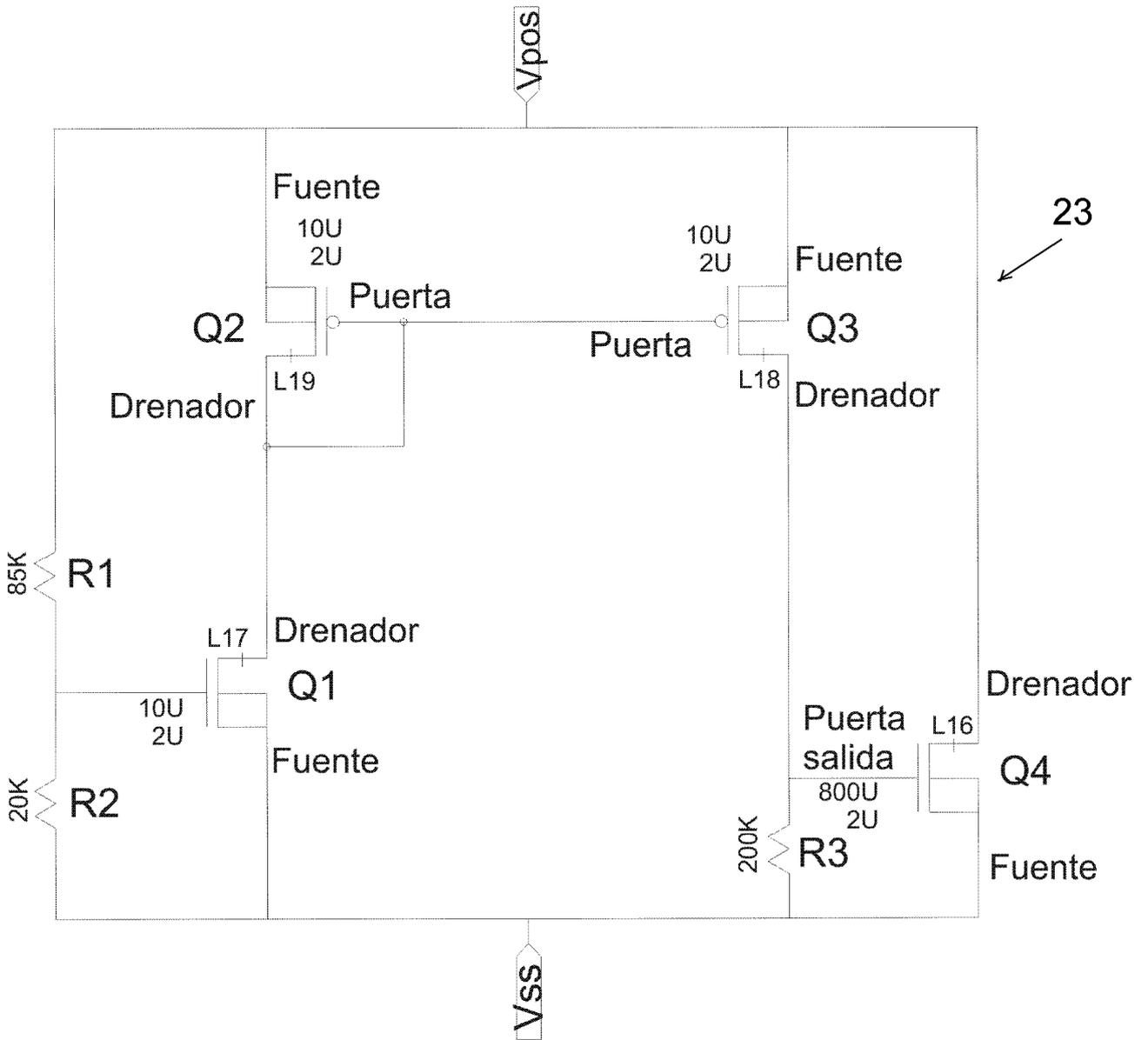


Fig. 11