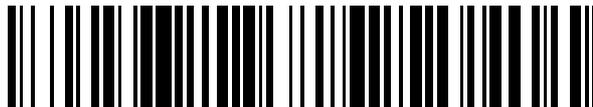


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 370 084**

51 Int. Cl.:
H01L 21/331 (2006.01)
H01L 29/737 (2006.01)
H01L 21/76 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **03731896 .1**
96 Fecha de presentación: **10.01.2003**
97 Número de publicación de la solicitud: **1464079**
97 Fecha de publicación de la solicitud: **06.10.2004**

54 Título: **IMPLANTACIÓN DE IONES Y GRABADO POCO PROFUNDO PARA PRODUCIR TERMINACIONES DE BORDE EFICACES EN TRANSISTORES BIPOLARES DE HETEROUNIÓN DE ALTO VOLTAJE.**

30 Prioridad:
11.01.2002 US 44689

45 Fecha de publicación de la mención BOPI:
12.12.2011

45 Fecha de la publicación del folleto de la patente:
12.12.2011

73 Titular/es:
RAYTHEON COMPANY
870 WINTER STREET
02451-1449 WALTHAM, MASSACHUSETTS
02451-1449, US

72 Inventor/es:
HUSSAIN, Tahir y
MONTES, M.C.

74 Agente: **de Elizaburu Márquez, Alberto**

ES 2 370 084 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Implantación de iones y grabado poco profundo para producir terminaciones de borde eficaces en transistores bipolares de heterounión de alto voltaje.

Campo técnico

- 5 En líneas generales, la presente invención se refiere a transistores bipolares de heterounión de GaAs y, más particularmente, a métodos para fabricar terminaciones de borde en tales dispositivos.

Técnica anterior

- 10 El rendimiento de los dispositivos semiconductores, tales como aquellos que consisten en capas de semiconductores del tipo de diferente conductividad dispuestos cada uno encima del otro, depende de los bordes del dispositivo. Típicamente, las propiedades del borde son diferentes de las del resto del dispositivo y normalmente ello produce efectos no deseados. Un ejemplo de tales efectos indeseables es la avería en el borde de una unión p-n con polarización invertida, por ejemplo, en un diodo o en un transistor bipolar. El campo eléctrico local en el borde de la unión puede ser mucho más alto que en la parte central de la unión y ello actúa para mermar la capacidad de voltaje máximo del dispositivo.

- 15 Para un semiconductor como GaAs, se supone que el borde de la terminación merma el voltaje de rotura del dispositivo de manera significativa. En consecuencia, es conveniente encontrar una técnica que permita reducir el campo en el borde.

- 20 En la publicación siguiente: F. Ren et al., "Implant isolation of GaAs-AlGaAs heterojunction bipolar transistor structures", Applied Physics Letters, vol. 56, número 9, páginas 860-862 (26 de febrero de 1990) se describen algunas de las mejoras realizadas sobre la técnica anterior.

- 25 Ren et al. describen el uso del daño por implantación de iones para la terminación de bordes en transistores bipolares de heterounión (transistores HBT por sus siglas en inglés). La implantación de iones se usa ampliamente en transistores de efecto de campo metal-semiconductor (MES-FET por sus siglas en inglés) y en transistores de alta movilidad de electrón o hueco (HEMT por sus siglas en inglés) en los que las capas que se tienen que terminar son relativamente poco profundas; sin embargo, la implantación de iones deviene menos factible cuando se tienen que aislar capas de semiconductores gruesas. Asimismo, el uso de la implantación de iones sola no es suficiente para hacer dispositivos, tal como los HBT, con terminación de borde en los que están presentes capas altamente dopadas y en los que se espera que el dispositivo resista altos voltajes.

- 30 El procesado "de mesa" es bien conocido en la bibliografía técnica y se puede encontrar suficiente información en cualquier descripción de libros de texto sobre HBT.

- 35 En la actualidad, el acabado de borde se lleva a cabo enmascarando, en primer lugar, el dispositivo y luego realizando un grabado químico del material semiconductor alrededor del dispositivo, lo que da como resultado una estructura "en mesa" de una altura aproximada de 2 a 3 micrómetros. El voltaje de ruptura en el dispositivo no pasivado puede ser una función sensible de la profundidad de mesa, así como de las propiedades del borde. De este modo, hay una amplia variación en el voltaje de ruptura en dispositivos fabricados en un sustrato. El voltaje de ruptura es sensible a los contaminantes y empeora con facilidad.

Descripción de la invención

En consecuencia, un objeto de la invención consiste en proporcionar un método para mejorar los acabados de borde en tales dispositivos manteniendo a la vez los voltajes de ruptura en niveles convenientemente altos.

- 40 Según la presente invención, este objeto se consigue mediante un método, según se define en la reivindicación 1 y mediante un transistor bipolar de heterounión según se define en la reivindicación 8. Desarrollos adicionales ventajosos de la invención son el sujeto de las reivindicaciones subordinadas que acompañan a las otras.

- 45 De este modo, se proporciona un método para mejorar las terminaciones de borde en un dispositivo semiconductor manteniendo a la vez el voltaje de ruptura de dicho dispositivo semiconductor en su límite teórico o próximo a él, que comprende, tras una etapa de implantación de iones, un grabado químico por vía húmeda en una zona compensada para formar una mesa del orden de 0,2 a 0,3 μm .

- 50 La presente invención proporciona un método sencillo pero novedoso para fabricar terminaciones de borde en dispositivos de semiconductores en general y en dispositivos que emplean uniones p-n tales como transistores bipolares con heterounión GaAs (HBT) para conseguir características eléctricas casi ideales en el borde del dispositivo. En lugar de las técnicas tradicionales de biselado de bordes, tales como las que implican procesos de pulido, chorro de arena o grabado de mesas mediante ataque químico usando máscaras, la técnica de la presente invención utiliza implantación de iones para crear una zona compensada alrededor del dispositivo y grabado químico por vía húmeda para producir una mesa poco profunda.

Se considera que una mesa vertical es la terminación en mesa más eficaz en estos dispositivos. Cuando la pasivación de los bordes expuestos y la planaridad del dispositivo son cuestiones importantes, se ha empleado la implantación de iones para conseguir buenos acabados en los dispositivos. En HBT de potencia que implican espesores de colector de muchos micrómetros, ninguno de los dos enfoques es satisfactorio. La presente invención proporciona una técnica que es vital para los HBT de alto voltaje y que en principio se podría aplicar a cualquier dispositivo HBT para conseguir una terminación de borde eficaz. Por "alto voltaje" se entiende aquí un voltaje superior a 100 V, preferentemente de 200 a 700 V, aunque también se pueden mejorar de forma beneficiosa dispositivos de voltajes más bajos, hasta 30 V, utilizando las enseñanzas del presente documento. Por "terminación de borde eficaz" se entiende aquí una terminación de borde en la que las propiedades de los bordes del dispositivo no limiten el voltaje de operación. En un dispositivo terminado de manera eficaz, el voltaje de operación está determinado por las propiedades del "grueso" o parte central del dispositivo.

El propósito de la presente invención es hacer terminaciones de borde en dispositivos HBT de alto voltaje sin degradar el voltaje de ruptura. Un propósito secundario pero importante es conservar la planaridad del dispositivo. Actualmente, el voltaje de ruptura de estos dispositivos está limitado por las propiedades del borde y el proceso de mesa da como resultado un dispositivo no plano que es difícil de pasivar.

Con la técnica que se describe aquí, es posible producir dispositivos con voltajes de ruptura muy próximos a los máximos teóricos. Esto se realiza sin necesidad de una mesa profunda del orden de 2 a 3 μm . En los mejores dispositivos medidos hasta ahora, una profundidad de mesa de 0,2 a 0,3 micrómetros fue suficiente para alcanzar el máximo voltaje de ruptura. El voltaje de ruptura permanece estable, después de posteriores etapas de procesado. El borde la mesa puede entonces ser encapsulado utilizando una película de nitruro de silicio.

Las enseñanzas de la presente invención son aplicables a transistores interruptores ("switching") de alto voltaje. Estos dispositivos representan la tecnología que posibilita los convertidores de potencia VHF, pero se pueden usar en muchos otros tipos de convertidores de potencia.

Breve descripción de los dibujos

La figura 1 es una representación en alzado que representa esquemáticamente un transistor bipolar de heterounión (HBT) que muestra un aislamiento de mesa.

La figura 2 es una representación en alzado, similar a la de la figura 1, que representa esquemáticamente un transistor HBT, que muestra un aislamiento mediante implantación de iones.

La figura 3a es una micrografía electrónica de barrido en corte de un HBT terminado en mesa convencional.

La figura 3b es una gráfica voltaje frente a corriente inversa (I-V) de un HBT terminado en mesa convencional.

Las figuras 4a-4e son vistas en alzado que representan las etapas esenciales en el método de la presente invención.

La figura 5a es una vista en planta desde arriba que representa el dispositivo después de la etapa de procesado representada en la figura 4b.

La figura 5b es una vista en planta desde arriba que representa el dispositivo después de la etapa de procesado representada en la figura 4c.

Las figuras 6a-6b representan el campo eléctrico calculado numéricamente en un HBT aislado en mesa de la técnica anterior (figura 6a) y en un HBT fabricado de acuerdo con la presente invención (figura 6b).

La figura 7 representa, sobre coordenadas de corriente y voltaje, el voltaje de ruptura de un HBT interruptor fabricado según la presente invención y

La figura 8 representa, sobre coordenadas de corriente y voltaje, el voltaje de ruptura de un HBT interruptor aislado en mesa de la técnica anterior.

Las mejores formas de llevar a cabo la invención

Las figuras 1 y 2 representan estructuras HBT (transistor bipolar de heterounión, por sus siglas en inglés) de la técnica anterior, 10 y 10', resultantes de aislamiento en mesa y de implantación de iones, respectivamente.

En el primer caso, sobre un sustrato 12 se ha formado una mesa 14 que comprende una capa del colector 16, formada sobre el sustrato y una capa de base 18 formada sobre la capa del colector. Se forma una capa de emisor 20 sobre la parte superior de la mesa. Según es bien conocido, se realizan las conexiones eléctricas apropiadas (no mostradas) sobre las tres capas.

En el último caso, sobre el sustrato 12 se ha formado la capa del colector 16 y la capa de la base 18, como en el caso anterior. La capa de emisor 20 se ha formado sobre la capa de base 18, también de la misma manera que en el primer caso. Sin embargo, en lugar de una mesa 14, partes de la capa de colector 16 y de la capa de base 18 se

someten a implantación de iones para formar una zona 22 con iones implantados que sirve para proporcionar el aislamiento requerido. De nuevo, según es bien conocido, se realizan las conexiones eléctricas apropiadas (no mostradas) sobre las tres capas.

5 La figura 3a muestra un perfil de borde del proceso de terminación de borde de línea base de la presente invención (para el cual la presente invención supone una mejora) y la figura 3b muestra las características de rotura inversa que se producen como resultado. El voltaje de ruptura a 200 V es solo el 80 % del máximo teórico en este dispositivo mejor que la media. En general, puede ser mucho peor. Se piensa que los campos eléctricos altos localizados así como la alta densidad de estados de superficie en el borde son los responsables de la ruptura prematura en el borde.

10 Las figuras 4-7 muestran la secuencia de fabricación empleada en el proceso de la presente invención.

Tomando en primer lugar como referencia las figuras 4a-4b y 5a, se disponen franjas de metal emisor 30 de un HBT 100 (figura 4e) sobre una capa 20 (que es la fuente de la capa de emisor 20) mediante un método de eliminación de metalización adecuado, como se muestra en la figura 4a. Al igual que en los dispositivos de la técnica anterior, se forma una capa de colector 16 sobre el sustrato 12, se forma una capa de base 18 sobre la capa de colector 16 y se forma una capa de emisor 20 sobre la capa de base 18, empleando técnicas y procedimientos bien conocidos en esta técnica. Se elimina mediante grabado químico una capa 20 de semiconductor emisor de tipo N+ excepto en las zonas enmascaradas por las franjas 20 de metal emisor. La acción del agente de grabado químico rebaja el semiconductor emisor 20, formando de esta manera una máscara de metal 34 autoalineada, como se muestra en la figura 4b. La figura 5a muestra una vista en planta de las franjas 30 de metal emisor sobre la capa de semiconductor del colector 16 en esta etapa. La etapa de establecimiento de la forma y formación del metal (figura 4a) y la etapa de grabado químico del semiconductor (figura 4b) emplean procedimientos y materiales bien conocidos en esta técnica.

Volviendo ahora sobre las figuras 4c-4e y 5b, a continuación se deposita el metal de la base, utilizando como máscaras las franjas de metal emisor 30, dando como resultado unas franjas de metal de base 36 alrededor de las franjas de metal emisor, como se muestra en la figura 4c.

25 El área del dispositivo, más una región estrecha toda alrededor de la periferia del dispositivo 100 se enmascara entonces con una capa de enmascaramiento 38 y se lleva a cabo un proceso de implantación de iones oxígeno, indicado mediante las flechas 40, de tal forma que resulten dañadas globalmente la capa de base 18 y la capa de colector 16 excepto en la región que está enmascarada. El enmascaramiento y la implantación de iones se representan en la figura 4d. Las etapas de enmascaramiento y de implantación de iones emplean procedimientos y materiales bien conocidos en esta técnica. Si bien se prefiere la implantación de oxígeno, las personas conocedoras de la técnica se darán cuenta que puede emplearse otra implantación de iones de manera alternativa. La selección de la energía adecuada para llevar a cabo tal proceso de implantación de iones es algo bien al alcance de cualquier persona que conozca los aspectos prácticos de esta técnica.

35 A continuación, se quita la máscara 38. Se utiliza otra máscara (no mostrada) para proteger el dispositivo 100 de tal forma que el borde de la máscara esté a alguna distancia dentro del área implantada 140. Se utiliza una disolución de grabado químico a base de ácido cítrico para eliminar las zonas sin enmascarar del sustrato, aproximadamente 0,2 μm dentro de la capa de colector 20. Esto forma la mesa buscada 114 como se muestra en la figura 5b. La figura 5b muestra una vista en planta de las franjas de metal-emisor 30 y de las franjas de metal-base 36, después de esta etapa. La formación de metal emplea procedimientos y materiales bien conocidos en la técnica.

40 La presencia de una región 140 parcialmente compensada en la base 18 en el borde 42 del dispositivo 100 actúa para relajar el campo eléctrico en el borde y da como resultado un voltaje de ruptura que no está limitado por el borde y que es estable después de depositar una capa de encapsulamiento (no mostrada) como una de nitruro de silicio. Se consigue un alto voltaje de ruptura con una mesa poco profunda de solo 0,2 a 0,3 μm . Esto se puede comparar con la mesa de 1 a 3 μm que se necesita cuando no se emplea el proceso de implantación de iones.

45 Los presentes inventores han utilizado cálculos numéricos para mostrar que la región de base compensada 140 suaviza verdaderamente el campo en el borde 42 del dispositivo 100. Las figuras 6a-6b muestran el campo eléctrico en el borde de una mesa convencional (figura 6a) y el campo eléctrico en un dispositivo 100 con mesa de base compensada de la presente invención (figura 6b). En el dispositivo de mesa convencional de la figura 6a, se observa que el campo eléctrico pico, indicado por la flecha 44, está localizado en el borde del dispositivo 10. Si la capa de base 18 está parcialmente compensada, de acuerdo con la presente invención, entonces el campo eléctrico pico 44 se resitúa lejos del borde de la mesa. Tal compensación, según lo descrito previamente, se produce por implantación de iones en un dispositivo fabricado. En consecuencia, para el dispositivo de mesa convencional, el campo eléctrico alcanza sus valores máximos en el borde de la mesa y ello conduce a una ruptura prematura. En el caso de la mesa de base compensada de la presente invención, que es similar a la mesa poco profunda implantada con iones en dispositivos fabricados, el campo eléctrico se "relaja" en el borde de la mesa

El enfoque de la técnica anterior se basa bien en:

- (1) el grabado químico de una capa de colector (1) en la parte inferior del sustrato para producir una terminación de tipo mesa como se representa en la figura 1 o bien

- (2) utilizar la implantación de iones para volver aislantes las regiones más allá del borde del dispositivo, como se representa en la figura 2.

5 Para dispositivos que emplean capas de colector más gruesas de aproximadamente $2\ \mu\text{m}$, las técnicas anteriores previamente descritas son difíciles de emplear y, si se emplean, producen un borde inestable que degrada el voltaje de operación por debajo del valor de diseño. Además, para capas de colector más gruesas de $5\ \mu\text{m}$, como las que se necesitan para valores de operación de $100\ \text{V}$ o más, el enfoque de la técnica anterior (2) no se puede usar debido a límites en la tecnología de implantación de iones. En principio, el enfoque de la técnica anterior (1) se puede usar, pero produce topografías indeseables que hacen que la fabricación del dispositivo sea difícil. Se supone que la compensación parcial de la capa de base, según la presente invención, permite superar los problemas asociados con los enfoques de la técnica anterior.

10 La figura 7 muestra el voltaje de ruptura inversa de un HBT de GaAs formado utilizando el proceso de la presente invención descrito con anterioridad. El voltaje de ruptura es $240\ \text{V}$, que es casi $100\ \%$ del valor esperado para una unión de extensión infinita de la misma combinación de capas de semiconductor vertical. Para comparación, en la figura 8 se muestra la gráfica de ruptura inversa de un dispositivo fabricado utilizando una mesa sencilla (como en la figura 1).

Aplicabilidad industrial

15 Se espera que el método de la presente invención encuentre uso en la mejora del voltaje de ruptura de los transistores bipolares de heterounión de alto voltaje ($\geq 100\ \text{V}$).

REIVINDICACIONES

1. Un método para mejorar las terminaciones de bordes (42) en un dispositivo semiconductor bipolar de heterounión (100) manteniendo a la vez el voltaje de ruptura de dicho dispositivo semiconductor (100) en su límite teórico o cerca de él, que incluye la etapa de emplear implantación de iones (40) para crear una zona o región compensada (140) alrededor de dicho dispositivo semiconductor (100), caracterizado por la etapa de:
- 5 después de dicha etapa de uso, grabado químico por vía húmeda en la zona compensada para formar una mesa (114) del orden de 0,2 a 0,3 μm .
2. El método de la reivindicación 1, que comprende:
- (a) proporcionar un sustrato (12);
- 10 (b) formar una capa de colector (16) sobre dicho sustrato (12);
- (c) formar una capa de base (18) sobre dicha capa de colector (16) y
- (d) formar una capa de emisor (20) sobre dicha capa de base (18).
3. El método de la reivindicación 2, que comprende además:
- (e) formar franjas de metal-emisor (30) sobre una capa de emisor (20);
- 15 (f) utilizar dichas franjas de metal-emisor (30) para formar una máscara;
- (g) eliminar por grabado químico una zona de dicha capa de emisor (20) excepto en las zonas enmascaradas por dichas franjas de metal-emisor (30), formando allí una máscara de metal autoalineada (34);
- (h) depositar un metal de base (36) utilizando dicha máscara de metal autoalineada (34) para formar franjas de metal-base (36) y dichas franjas de metal-emisor (30) que definen dicho dispositivo semiconductor (100);
- 20 (i) formar una primera capa de máscara (38) sobre dicho dispositivo semiconductor (100) más una zona estrecha todo alrededor del dispositivo (100), a lo largo de su periferia, para formar una región o zona enmascarada y dejar zonas expuestas (140, 114) entre cada dicho dispositivo semiconductor (100);
- (j) llevar a cabo dicha implantación de iones (40) de suficiente energía como para dañar dichas regiones expuestas (140, 114), pero no dicha región enmascarada, para formar un área implantada (140, 114);
- 25 (k) eliminar dicha capa de máscara (34);
- (l) formar una segunda capa de máscara sobre dicho dispositivo semiconductor (100) de tal modo que dicha segunda máscara se extienda sobre una parte de dicha área implantada (140) y
- (m) emplear grabado químico por vía húmeda para eliminar partes de dicha capa de base (16) así como una parte de dicha capa de colector (18) para formar dicha mesa (114).
- 30 4. El método de la reivindicación 3 en el que dicha implantación de iones (40) se lleva a cabo con iones de oxígeno.
5. El método de la reivindicación 2, en el que dicho dispositivo semiconductor (100) contiene arseniuro de galio.
6. El método de la reivindicación 5, en el que dicho dispositivo semiconductor (100) contiene un transistor bipolar de heterounión de GaAs.
- 35 7. El método de la reivindicación 6, en el que dicho grabado químico por vía húmeda emplea como compuesto de grabado ácido cítrico.
8. Un transistor bipolar de heterounión (100) que comprende:
- (a) un sustrato de semiconductor (12);
- 40 (b) una capa de colector (16) formada sobre dicho sustrato (12);
- (c) una capa de base (18) formada sobre dicha capa de colector (16) y
- (d) una capa de emisor (20) formada sobre dicha capa de base (18)
- de tal forma que dicha capa de emisor (20) tiene un patrón o modelo que define zonas de emisor, con contactos metálicos separados (36, 30) a partes de dicha capa de base (18) y a dichas zonas de emisor (20), definiendo de

este modo una zona de dispositivo activa y

(e) una zona compensada (140) que tiene iones implantados en una parte de dicha capa de base (18) y dicho sustrato (12) y que define una zona perimetral alrededor de dicha zona de dispositivo activa,

5 estando caracterizado dicho transistor bipolar de heterounión (100) por una zona grabada químicamente en zonas exteriores de dicha región perimetral para formar de ese modo una mesa (114), del orden de 0,2 a 0,3 μm alrededor de dicha región activa, separada de ella por dicha zona con implantación de iones (140)

9. El transistor bipolar de heterounión (100) de la reivindicación 8, en el que dicho sustrato 12, dicha capa de colector (16), dicha capa de base (18) y dicha capa de emisor (20) contienen arseniuro de galio.

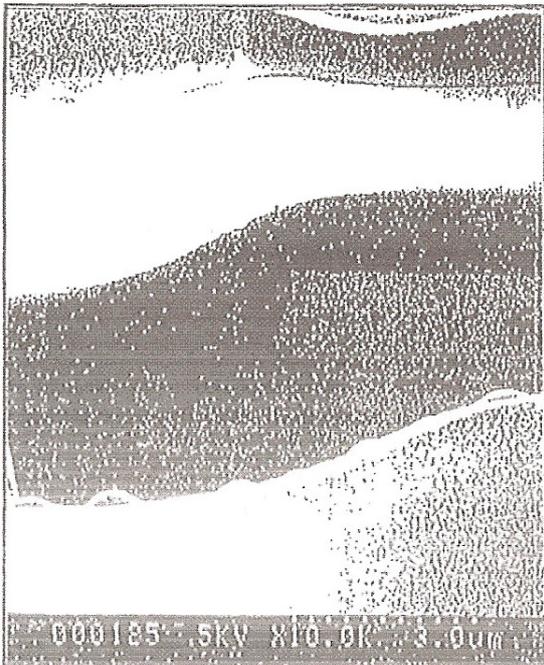
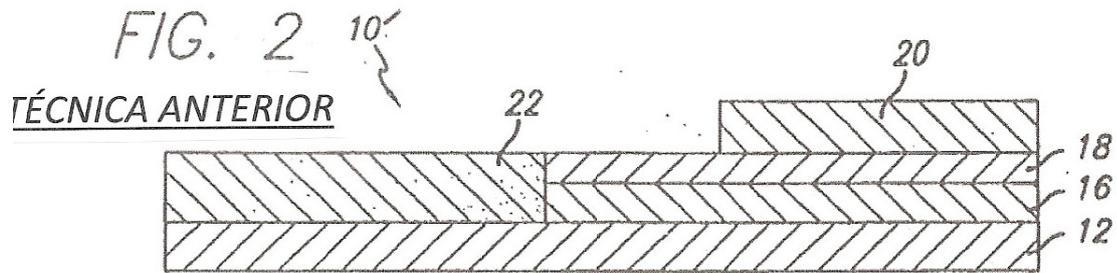
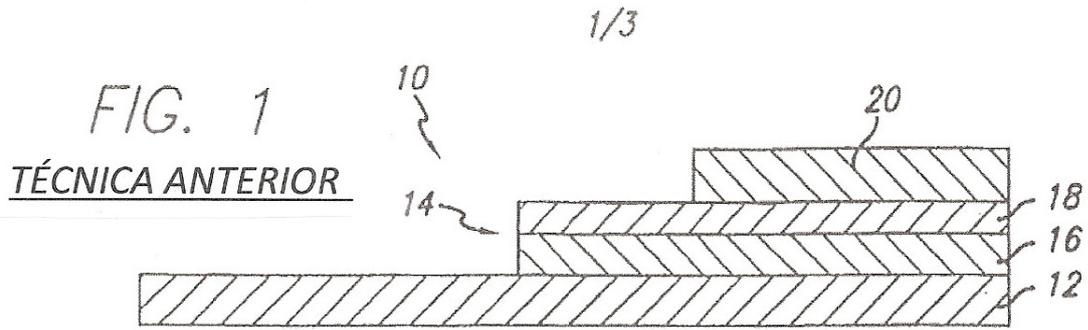


FIG. 3a

TÉCNICA ANTERIOR

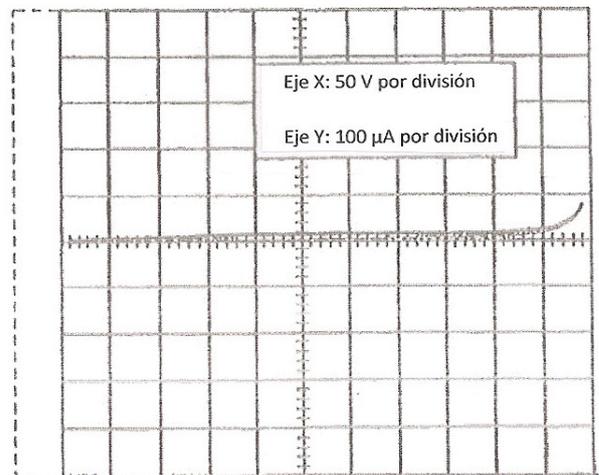


FIG. 3b

TÉCNICA ANTERIOR

2/3

FIG. 4a

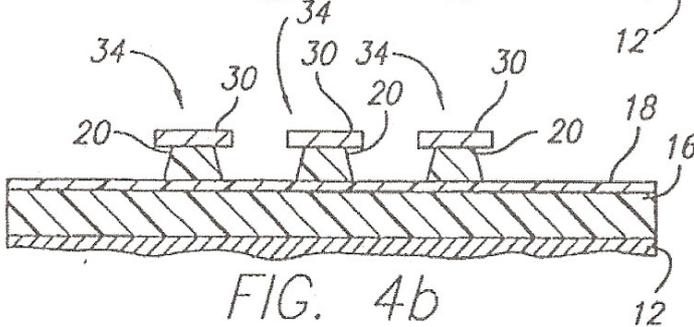
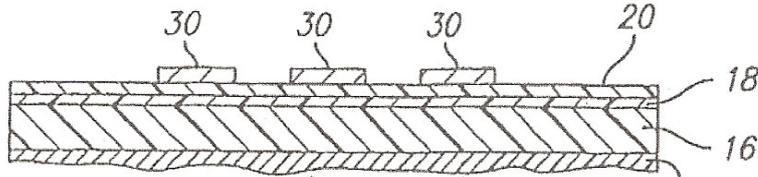


FIG. 4b

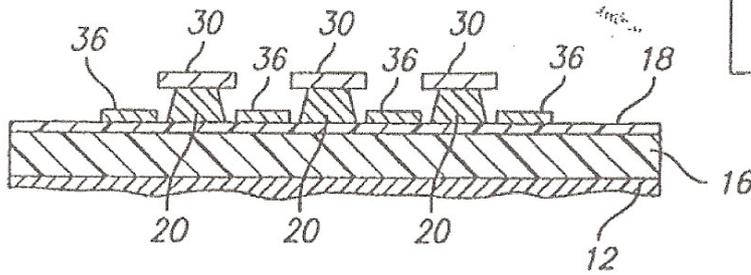


FIG. 4c

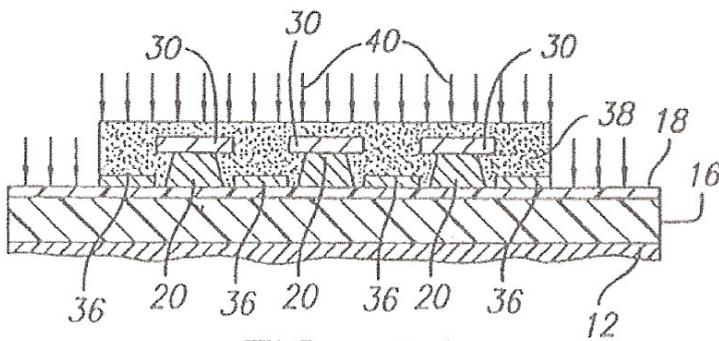


FIG. 4d

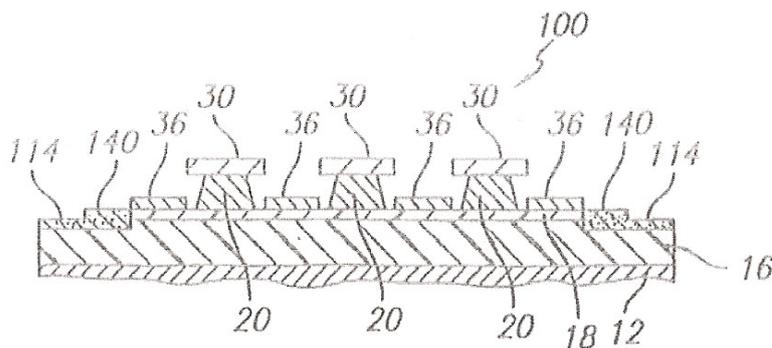


FIG. 4e

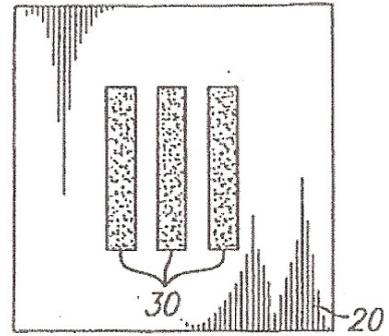


FIG. 5a

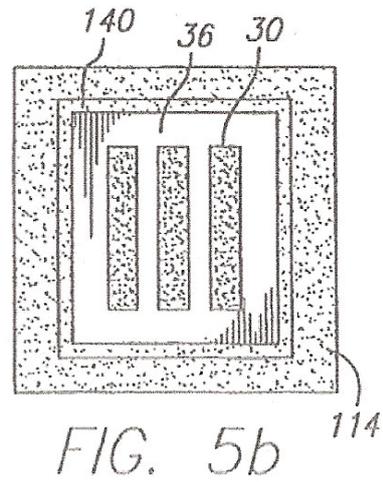


FIG. 5b

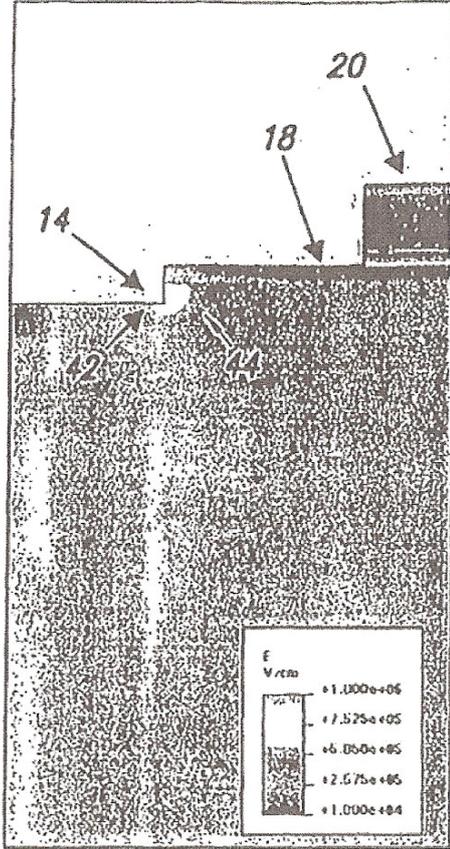


FIG. 6a
TÉCNICA ANTERIOR

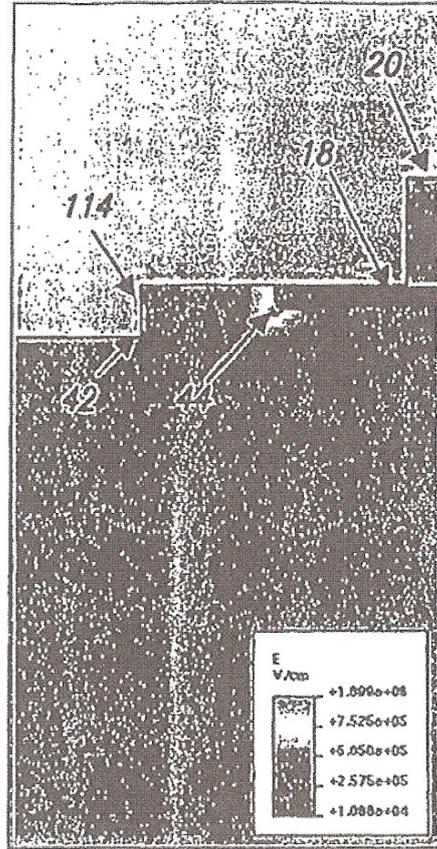


FIG. 6b

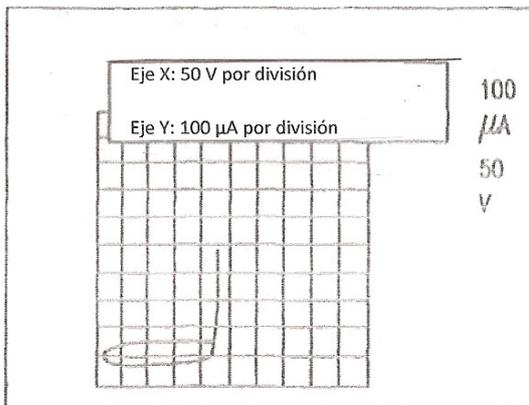


FIG. 7

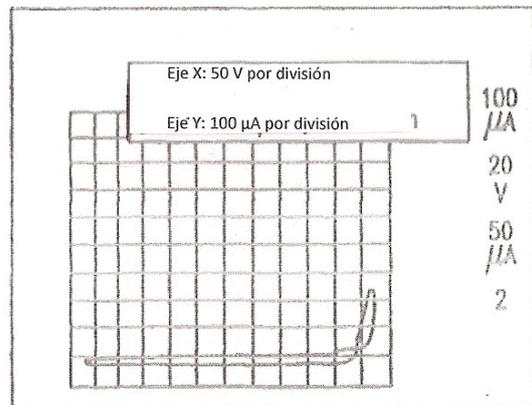


FIG. 8
TÉCNICA ANTERIOR