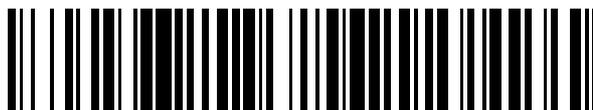


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 370 206**

51 Int. Cl.:  
**H05K 3/10** (2006.01)  
**H05K 1/02** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **06755787 .6**  
96 Fecha de presentación: **14.06.2006**  
97 Número de publicación de la solicitud: **1894454**  
97 Fecha de publicación de la solicitud: **05.03.2008**

54 Título: **LÍNEA DE TRANSMISIÓN.**

30 Prioridad:  
**15.06.2005 GB 0512118**  
**15.06.2005 EP 05270022**

45 Fecha de publicación de la mención BOPI:  
**13.12.2011**

45 Fecha de la publicación del folleto de la patente:  
**13.12.2011**

73 Titular/es:  
**BAE SYSTEMS PLC**  
**6 Carlton Gardens**  
**London SW1Y 5AD, GB**

72 Inventor/es:  
**GREED, Robert, Brian**

74 Agente: **González Palmero, Fé**

**ES 2 370 206 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

**DESCRIPCIÓN**

Línea de transmisión.

- 5 Esta invención se refiere a líneas de transmisión y, en concreto, pero no de forma exclusiva, a líneas de transmisión integradas para su uso en placas de circuito diseñadas para señales de alta frecuencia. Las señales de alta frecuencia se definen por la presente como aquellas que tienen longitudes de onda de microondas, milimétricas o submilimétricas.
- 10 Se tiene constancia de que proporciona una línea de transmisión en forma de lo que se denomina una línea de cinta, creada mediante la colocación de un conductor entre dos planos de masa de conducción. Las líneas de cinta se utilizan en concreto en la fabricación de placas de circuito impreso adaptables (PCBs) en las que el circuito requerido se basa en una cara de un sustrato adaptable. Una segunda placa sin patrón de un sustrato adaptable similar se adhiere a continuación al primero por medio de una película de adhesión compatible de forma eléctrica
- 15 que fluye en torno al patrón del conductor para crear un relleno homogéneo, es decir, uno en el que no quede ningún vacío. El documento US-A-5 369 881 muestra un patrón de instalación eléctrica de circuito en zanjas en un sustrato aislante.

Para lograr diseños de placa de circuito más concisos, los materiales de constante dieléctrica alta como la alúmina, el silicio, el zafiro, el arseniuro de galio o el nitruro de galio se pueden utilizar para construir las placas. No obstante, dichos materiales son generalmente rígidos. Si se forma un patrón de circuito de línea de cinta en la superficie de una placa rígida y una segunda placa rígida se adhiere a la primera de una manera similar a la de las placas adaptables, se crean con frecuencia vacíos de aire entre las placas que reducen el rendimiento eléctrico del circuito. Las películas de adhesión y otros adhesivos no proporcionan en este caso ninguna solución, ya que la constante

20 dieléctrica de estos materiales es baja en comparación con la del material utilizado para realizar las placas en sí mismas.

Hay una serie de disposiciones conocidas para embalar los dispositivos de alta frecuencia. Estas pueden implicar el ensamblaje de cada dispositivo en un embalaje de cerámica, por ejemplo, con pasos de cable de tungsteno al interior del dispositivo. Las tapas post-montaje se unen o de lo contrario se sujetan de forma adhesiva para completar el embalaje. En concreto, se tiene constancia de que monta dispositivos de alta frecuencia en una placa de circuito y que los interconecta mediante conductores de línea de cinta basados en la superficie de la placa. Cada dispositivo puede embalsarse de forma individual mediante la adhesión de una tapa cavitada a la placa, bajo un vacío, para cubrir el dispositivo. No obstante, cada tapa debe estar adherida a la placa de circuito de una forma que

35 garantice un sello hermético para que se preserve el vacío que hay debajo de la tapa. De forma habitual, la adhesión se consigue mediante el uso de resinas epoxi ya que fluyen en torno a los conductores para formar un sello hermético. No obstante, en los casos en los que se necesita un sellado de vacío de volumen reducido, no se pueden utilizar las resinas epoxi, ya que se desgasifican en el embalaje, con el paso del tiempo, deteriorando de este modo el vacío. Se pueden producir problemas similares con las juntas soldadas y las juntas de frita de vidrio.

40 Necesariamente, los conductores de línea de cinta de alta frecuencia son "más gruesos" que los conductores que se utilizan con señales de frecuencia más baja. Esto dificulta el alcance de un buen sello al adherir una tapa sobre los conductores de línea de cinta de alta frecuencia que se basan en la superficie de una placa de circuito. Los sellos de frita de vidrio y de resinas epoxi no tienden a llenar ni a fluir en torno a los conductores, formando de ese modo sellos imperfectos. Para superar este problema, una serie de fabricantes utiliza esquemas que emplean pasos de conductor en el lado contrario de un embalaje. Este enfoque introduce problemas adicionales en cuanto al sellado del paso. El enfoque también limita el rendimiento elevado a las frecuencias de microondas más bajas y por debajo. Además, en los casos en que un número de tapas independientes se utilice para cubrir dispositivos en un circuito único, entonces una segunda capa de circuito alojado se vuelve necesaria para interconectar los pasos al lado

45 contrario de la placa. Esto añade complejidad a la fabricación y reduce el rendimiento.

En un primer aspecto, la presente invención reside en un circuito de alta frecuencia que comprende una placa de circuito y al menos una placa de cubierta adherida a la placa de circuito, donde la placa de circuito comprende un sustrato base de un material dieléctrico básicamente rígido que tiene una superficie de lado de la señal y una

55 superficie en la cual se forma un plano de masa de conducción, en el que debajo de la superficie del lado de la señal del sustrato base, se dispone un patrón plano de uno o varios conductores de línea de transmisión en un patrón correspondiente de zanjas formado dentro del sustrato base, en el que la superficie de lado de la señal comprende una capa conforme de material aislante depositada para cubrir el patrón plano de los conductores de línea de transmisión afianzada permitiendo por tanto que se proporcione una superficie de lado de la señal básicamente

plana en la placa de circuito a la cual se adhiere al menos una de dichas placas de cubierta.

De forma conveniente, el uso de zanjas garantiza que los conductores se encuentren situados debajo de la superficie terminada de la placa de circuito y en un plano único, evitando de ese modo la necesidad de vías y otros tipos de enlace utilizados en disposiciones del estado anterior de la técnica para interconectar diferentes niveles de conductor y que puedan conducir a un rendimiento eléctrico reducido del circuito. La capa conforme se puede mecanizar y pulir para una superficie básicamente plana para adherir las placas de cubierta sobre componentes eléctricos formados en o dentro de la superficie de lado de la señal de la placa.

10 En una realización preferible de la presente invención, la placa de circuito comprende además uno o varios componentes eléctricos formados en o dentro del lado de la señal de la placa de circuito, conectados de forma eléctrica por medio de al menos uno de los conductores de línea de transmisión afianzada. Los componentes eléctricos pueden ser componentes activos o pasivos, por ejemplo resistores, condensadores de capacidad, inductores, filtros o circuitos integrados en sí mismos o dispositivos como, por ejemplo, los conmutadores.

15 De forma preferible, la conexión eléctrica a un componente eléctrico formado en la superficie de la capa conforme se realiza a través de una ventana de acceso formada en la capa conforme por encima de una sección del conductor de línea de transmisión afianzada. Donde un componente eléctrico sobresale por encima de la superficie de la placa del circuito, una placa de cubierta respectiva puede comprender una cavidad formada para alojar la parte que sobresale del componente.

Al utilizar los circuitos de acuerdo con la realización preferible de la presente invención, los circuitos de línea de cinta se pueden fabricar en materiales de constante dieléctrica alta para alcanzar niveles elevados de miniaturización sin la reducción en el rendimiento asociada a los circuitos fabricados de acuerdo con algunas de las técnicas de fabricación del estado anterior de la técnica. Por otra parte, los circuitos de acuerdo con la presente invención proporcionan un esquema de embalaje eficiente y rentable para dispositivos eléctricos montados en o básicamente dentro de una placa de circuito. Las tecnologías de embalaje convencionales implican embalajes de metal o de cerámica. Estos embalajes son generalmente productos registrados y se presentan en tamaños fijos y con conexiones fijas, selladas y de paso hacia el interior de los componentes. Técnicas conocidas para el embalaje de un dispositivo implican la adhesión de una tapa cavitada sobre un patrón de conductor formado en la superficie de una placa de circuito. No obstante, para conseguir un buen sello, el patrón del conductor, donde pasa bajo la pared de la tapa, se tiene que crear muy fino. Esto incrementa la pérdida de señal. También es posible que se formen vacíos de aire no deseados adyacentes a los conductores que pueden conducir a la generación de modos de propagación no deseados y reducir el rendimiento del circuito. En concreto, los componentes o circuitos de los sistemas microelectromecánicos (MEMS) son de forma intrínseca dispositivos de pérdida muy baja. Las pérdidas que surgen donde los conductores se ejecutan bajo la pared de una tapa de cubierta en las disposiciones del estado anterior de la técnica pueden ser mayores que las pérdidas en el circuito o el componente de MEMS que se va a embalar, disminuyendo por tanto los beneficios de utilizar la tecnología de MEMS.

40 Las realizaciones preferibles de la presente invención superan dichas limitaciones en las técnicas de embalaje del estado anterior de la técnica a través del uso de conductores de línea de transmisión afianzada. El embalaje del dispositivo se puede llevar a cabo como parte del proceso de fabricación del circuito. No existe ninguna restricción en cuanto al tamaño de un embalaje (placa de cubierta) ni en cuanto a las posiciones de las interconexiones de entrada y salida al componente o los componentes que se van a embalar. Las restricciones impuestas por componentes registrados se eliminan. Los conductores se pueden realizar tan gruesos como sea necesario para conseguir una pérdida muy baja, mucho más pequeña en comparación con la pérdida del componente embalado. La cara de sellado de un circuito es plana y, de ese modo, los materiales de sellado no tienen que compensar ninguna diferencia en las alturas de la cara del sustrato y el conductor ni que llenar o fluir en torno al conductor. El conductor pasa hacia el lado contrario de un componente y las capas de interconexión alojadas requeridas en determinadas disposiciones del estado anterior de la técnica se pueden eliminar. Las interconexiones que se ubican en un plano mejoran el rendimiento en todas las frecuencias, pero especialmente en las frecuencias más elevadas y de microondas. El potencial de embalaje para circuitos de acuerdo con la presente invención se extiende desde componentes individuales a circuitos completos. En un circuito integrado único, los componentes se pueden, si es necesario, embalar de forma independiente para proporcionar entornos locales rellenos controlados o vacíos.

55 En un segundo aspecto, la presente invención reside en un método de fabricación de una placa de circuito para su uso en un circuito de alta frecuencia, comprendiendo el método los pasos de:

- (i) en una superficie de lado de la señal de una lámina de un material dieléctrico de sustrato base

básicamente rígido, formando un patrón de zanjas correspondiente a un patrón plano de conductores de línea de transmisión;

- (ii) depósito de al menos una capa intermedia de un material aislante en la superficie de lado de la señal y en una superficie de lado del plano de masa de la lámina;
- 5 (iii) depósito de un conductor de metal para formar un plano de masa en la superficie de lado del plano de masa de la lámina y para rellenar básicamente las zanjas formadas en el paso (i);
- (iv) depósito de una capa conforme de material aislante para cubrir la superficie de lado de la señal, incluyendo las zanjas básicamente rellenas del conductor de metal;
- 10 (v) eliminación de material de la superficie de la capa conforme tal como se requiere para volverla básicamente plana; y
- (vi) adhesión de al menos una placa de cubierta a la superficie básicamente plana.

De forma preferible, el paso (i) del método comprende además la formación de uno o varios recesos en la lámina para alojar los componentes eléctricos. Preferiblemente, en el paso (vi), al menos una placa de cubierta se adhiere a  
15 la superficie básicamente plana bajo un vacío.

A continuación se describirán las realizaciones preferibles de la presente invención por medio de un ejemplo únicamente y con referencia a las imágenes anexas, de las cuales:

20 La Figura 1 muestra una vista de sección de parte de una placa de circuito del estado anterior de la técnica que muestra conexiones eléctricas a un componente embalado en un circuito de alta frecuencia fabricado en una lámina de material rígido como, por ejemplo, el silicio;

La Figura 2 muestra una serie de vistas de sección a través de parte de una placa de circuito que tiene conductores  
25 de línea de transmisión afianzados fabricados de acuerdo con una realización preferible de la presente invención;

La Figura 3 muestra una serie de vistas de sección a través de parte de una placa de circuito que muestra una técnica mejorada para el embalaje de un componente montado en la placa de circuito fabricada de acuerdo con una  
30 realización preferible de la presente invención.

Mientras que las placas de circuito de acuerdo con las realizaciones preferibles de la presente invención que se van a describir más abajo se fabrican mediante el uso de silicio como el material de sustrato base, se pueden utilizar otros tipos de material de constante dieléctrica alta, por ejemplo la alúmina, el zafiro, el arseniuro de galio o el nitruro de galio. Sustitutos adecuados, como sería evidente para estos o la experiencia normal en técnicas de fabricación  
35 de ese tipo, se pueden seleccionar para las diferentes capas de deposición que se van a aplicar al sustrato base en la construcción de placas de circuito y líneas de transmisión integradas de acuerdo con la presente invención.

Uno de los problemas de utilizar sustratos duros para realizar circuitos de alta frecuencia que tienen una placa de  
40 circuito y una placa de cubierta con conductores de línea de transmisión de intercalación es que, cuando se unen las placas, se puede crear un hueco de aire entre las superficies de unión que pueden conducir a la generación de modos de propagación de señal no deseados, reduciendo gravemente el rendimiento eléctrico del circuito. Este problema no se presenta con materiales de sustrato más blando ya que los sustratos pueden deformarse bajo compresión y calor para llenar todos los huecos que existan alrededor de los conductores fabricados en las superficies que se van a unir. No obstante, de forma ventajosa, los materiales de sustrato duro del tipo que se ha  
45 indicado más arriba tienen por lo general una constante dieléctrica alta y permiten que se realicen circuitos mucho más pequeños de lo que sería posible con materiales de sustrato más blando.

En la Figura 1 se muestra una técnica conocida para superar el problema del embalaje adecuado de un componente  
50 en un circuito de alta frecuencia.

En referencia a la Figura 1, se proporciona una vista de sección de una parte de un circuito de alta frecuencia que muestra un componente de sistema microelectromecánico (MEMS), en este ejemplo un conmutador 100, montado en una placa de circuito que comprende un material de sustrato base 105 y una capa 110 de material dieléctrico depositada en la parte superior. Se forman pistas de conducción de metal 115 sobre la superficie de la capa de  
55 material dieléctrico 110 para interconectar componentes, como el conmutador 100, en el circuito. No obstante, para proporcionar un embalaje sellado para el conmutador 100, es necesario adherir un chip de cubierta 120 a la capa de material dieléctrico 110 en una zona que rodea al conmutador 100. Si hubiera pistas de metal de conducción 115 pasando sobre la zona que rodea al conmutador 100, en ese caso sería difícil adherir el chip de cubierta a la capa de material dieléctrico 110 sin dejar huecos. Para evitar esto, la disposición del estado anterior de la técnica de la

Figura 1 proporciona secciones cortas 125 de conductor de metal dentro de la capa de material dieléctrico 110 para que pasen debajo de la superficie de la capa de material dieléctrico 110 en la zona destinada a la adhesión del chip de cubierta. Estas secciones de conductor de metal 125 están conectadas de forma eléctrica a las pistas de conducción 115 en la superficie de la capa de material dieléctrico 110 por medio de vías de metal 130. El chip de cubierta 120 se puede adherir por tanto por medio de un anillo de sellado 135 a una zona plana de la capa de material dieléctrico 110.

Mientras que la disposición del estado anterior de la técnica de la Figura 1 parece haber proporcionado una solución al problema de proporcionar un buen sello al adherir hacia abajo un chip de cubierta para embalar uno o varios componentes en un circuito de alta frecuencia, hay penalizaciones de rendimiento eléctrico asociadas al uso de vías de metal 130 en circuitos de frecuencia más alta y de microondas, y hay un coste incrementado en cuanto a la fabricación de placas de circuito utilizando esa técnica del estado anterior de la técnica.

De acuerdo con las realizaciones preferibles de la presente invención, se integra un patrón completo de conductores de línea de transmisión requerido para vincularse a e interconectar componentes en un circuito en un patrón correspondiente de zanjas por debajo de la superficie terminada de la placa de circuito evitando así la necesidad de utilizar vías y permitiendo al mismo tiempo que se cree una superficie muy plana. A continuación se puede adherir una placa de cubierta de cara plana de forma similar o un número de chips de cubierta individuales o tapas cavitadas en la parte superior de la placa de circuito sin crear ningún hueco de aire entre los dos. El hecho de evitar el uso de vías de metal y otras técnicas de paso para interconectar con componentes en el circuito maximiza el rendimiento eléctrico en microondas y frecuencias más altas en concreto.

Las líneas de transmisión afianzadas se fabrican mediante el uso de procesos damasquinados de varios niveles ampliamente convencionales, tal como se describe más abajo con referencia a las figuras 2 y 3, y se puede extender a diseños de circuito integrados modernos para conseguir un rendimiento más elevado y un grado mayor de miniaturización. Se puede encontrar más información detallada relacionada con estas técnicas de fabricación convencionales en Gardner J W, Varadan V K, Awadelkarim O O, "Microsensors MEMS and Smart Devices", Wiley 2001, ISBN 0-471-86109X y Rai-Choudhury R (Ed.), "MEMS and MOEMS Technology and Applications", SPIE 2000, ISBN 0-8194-3716-6.

Para una aplicación de circuito integrado, un proceso típico para crear un patrón de conductores de línea de transmisión afianzada sería para afianzar primero el patrón de línea de transmisión pasivo y crear al mismo tiempo recesos en los que se integrarían todos los componentes funcionales requeridos, por ejemplo, componentes pasivos como los resistores y los condensadores de capacidad, los chips semiconductores o los denominados componentes de sistemas microelectromecánicos (MEMS) que comprenden estructuras mecánicas independientes.

Un proceso preferible para la fabricación de un circuito de alta frecuencia que comprende una placa de circuito y al menos una placa de cubierta, la placa de circuito que incorpora interconexiones de línea de transmisión afianzada entre dispositivos o elementos de circuito, se describirán ahora con referencia a la Figura 2. El circuito comprende una placa de circuito que lleva un patrón de conductores y, de forma opcional, elementos de circuito de varios tipos y una placa de cubierta sin patrón que se adhiere finalmente a la placa de circuito. En el ejemplo que se va a describir, se utiliza una técnica de fabricación basada en silicio y sustrato de silicio. No obstante, la técnica de línea de transmisión afianzada de la presente invención se puede aplicar fácilmente a cualquier otro sistema de circuito integrado, en concreto uno que emplea otros materiales de sustrato duro como la alúmina, el zafiro, el arseniuro de galio o el nitruro de galio. Para cada una de estas alternativas a un sustrato de silicio, la técnica de fabricación específica utilizada se adaptaría a la elección de material de sustrato base, tal como sería evidente para una persona de experiencia normal en este campo.

En referencia a la Figura 2a, se muestra una sección a través de una lámina 200 de material de sustrato base de elevada resistividad, preferiblemente silicio, que tiene una superficie de lado de la señal 202 y una superficie de plano de masa 203. Se han formado una o varias zanjas 205 en la superficie de lado de la señal 202 de la lámina 200 en posiciones correspondientes a las rutas destinadas de conductores de línea de transmisión. Las zanjas 205 y cualquier otro receso requerido para alojar componentes de circuito funcional procesados con posterioridad, se pueden formar en la superficie de lado de la señal 202 por cualquiera de alguna de las técnicas conocidas, por ejemplo por medio del grabado químico, el grabado de ión reactivo o la ablación de láser.

En referencia a la Figura 2b, habiendo formado el patrón requerido de zanjas 205 en la lámina 200, se deposita una capa de equilibrio de carga de polisilicio 210 en un grosor de aproximadamente 0,6  $\mu\text{m}$  tanto en la superficie de lado de la señal 202, incluyendo las superficies internas de las zanjas 205, como en la superficie de plano de masa 203

de la lámina 200. Una capa de amortiguador 215 de dióxido de silicio se deposita a continuación en un grosor de aproximadamente 0,2  $\mu\text{m}$  para cubrir la capa de equilibrio de carga 210, también en ambos lados de la lámina 200, para reducir la fuga actual. Se tiene constancia de que la capa de equilibrio de carga de polisilicio 210 entre la lámina 200 y la capa de amortiguador 215 (véase "Low Loss CPW Lines on Surface Stabilised High-Resistivity Silicon", H.S. Gamble et al., IEEE Microwave and Guided Wave Letters, Vol. 9 No. 10, 19 de octubre) disminuye en una fuente de pérdida de señal de alta frecuencia que podría presentarse por lo demás debido a la presencia de la capa de amortiguador 215. La Figura 2b muestra el resultado de haber depositado las primeras dos capas 210 y 215 de material.

10 Una denominada "capa de germinación" 220 de material conductor, preferiblemente oro, se pulveriza a continuación sobre el lado de la señal (202) y el lado del plano de masa (203), para cubrir la capa de amortiguador 215 tal como se muestra en la Figura 2c. En la práctica, la capa de germinación 220 es muy delgada, del orden de cien nanómetros de grosor. Una capa 225 de material de resistencia fotolitográfica se deposita a continuación sobre la superficie de lado de la señal de la capa de germinación 220 para tapar todo menos las zanjas 205, tal como se muestra en la Figura 2d. Con la máscara de resistencia fotolitográfica 225 en su sitio, las zanjas 205 se revisten para rellenarse con oro hasta un nivel justo por debajo de la capa de resistencia fotolitográfica 225, tal como se muestra en la Figura 2e, para formar la base de conductores de oro. La superficie de plano de masa también se reviste con oro para cubrir la capa de germinación pulverizada 220 hasta un grosor, aproximadamente 3  $\mu\text{m}$ , requerido para proporcionar una capa de conductor de plano de masa 230. Las técnicas de revestimiento son posiblemente menos costosas en la práctica que las técnicas de pulverización catódica para el depósito de las capas 230, 235 de conductor de oro sobre la capa de germinación 220.

En referencia a la Figura 2f, la capa de resistencia 225, la capa de germinación de oro 220 y, de forma opcional, parte de la capa de amortiguador 215 se graban a continuación fuera de la superficie de lado de la señal de la placa de circuito para exponer la capa de amortiguador de dióxido de silicio 215 y las zanjas rellenas de conductor de oro 235. Habiendo revestido la zanja con oro en la fase de la Figura 2e hasta un nivel justo por debajo del de la resistencia fotolitográfica y debido a los materiales diferentes, en este ejemplo dióxido de silicio y oro, el resultado de la fase de grabado es una superficie ligeramente irregular en el conductor de oro 235. En la práctica, la superficie del conductor de oro 235 después del grabado comprende una ligera depresión, posiblemente con partes que surgen ligeramente a cada lado. No obstante, el grado de irregularidad en la superficie es muy ligero y no se muestra en la Figura 2f.

En referencia a la Figura 2g, la capa de amortiguador de dióxido de silicio 215 en la superficie de lado de la señal de la placa se incrementa en grosor a través de la deposición para formar lo que se denomina una capa "conforme" 240 de dióxido de silicio diseñada para cubrir los conductores de oro 235 y cualquier irregularidad además hasta al menos el grosor requerido en la placa terminada, aproximadamente 0,2  $\mu\text{m}$ . La superficie de lado de la señal de dióxido de silicio se realiza a continuación básicamente de forma óptica plana (245) utilizando, por ejemplo, una técnica de pulido químico-mecánico convencional, que da como resultado la placa de circuito terminada 248 que se muestra en la Figura 2h.

En referencia a la Figura 2j, una placa de cubierta sin patrón 250 se puede fabricar por medio de un proceso similar al descrito más arriba para la placa de circuito 248. En concreto una lámina 255 del material de sustrato base, silicio, se selecciona con dimensiones similares a la lámina 200 utilizada para la placa de circuito 248, que tiene un lado de señal 257 y un lado de plano de masa 258. Una capa de equilibrio de carga de polisilicio 260 se deposita en primer lugar en cada una de las superficies de lado de la señal 257 y de lado del plano de masa 258 de la lámina 255 seguida de capas de amortiguador 265 de dióxido de silicio.

En común con el paso de proceso descrito más arriba con referencia a la Figura 2c, una capa de germinación se pulveriza en toda la superficie de la capa de amortiguador de lado del plano de masa 265, seguida de un revestimiento de oro hasta un grosor suficiente para formar un conductor de plano de masa 270 similar al (230) que se muestra en la Figura 2e para la placa de circuito 248. Además, en común con el paso de proceso descrito más arriba con referencia a la Figura 2g, la capa de amortiguador de dióxido de silicio 265 de lado de la señal (257) se pule a continuación hasta una superficie básicamente plana de forma óptica utilizando una técnica de pulido químico-mecánico convencional, que da como resultado la placa de cubierta terminada 250 que se muestra en la Figura 2j.

Las dos placas 248 y 250 se adhieren a continuación, el lado de la señal ópticamente plano al lado de la señal ópticamente plano, utilizando una técnica de adhesión apropiada, que resulta en el circuito completado que se muestra en las Figuras 2k y 2m. La Figura 2m muestra una vista de sección del circuito completado tomada a través

del plano A-A de la Figura 2k desde la dirección indicada. Adhesivo convencional o líneas de adhesión de fritada de vidrio se pueden utilizar para adherir las placas. Con las superficies de lado de la señal básicamente planas de forma óptica, las técnicas de adhesión directa se pueden utilizar para proporcionar resultados mejorados. No queda ningún hueco de aire entre las dos superficies de lado de la señal cuando las placas se adhieren, como puede presentarse en disposiciones del estado anterior de la técnica. La ventaja de una técnica de adhesión directa es que, sin ninguna capa adhesiva intermedia, la línea de adhesión, aunque de una constante dieléctrica ligeramente diferente, tiene un grosor fundamentalmente de cero, que minimiza los efectos del rendimiento y las características del diseño eléctrico.

- 10 El proceso de fabricación descrito más arriba con referencia a la Figura 2 está ajustado en concreto a placas que llevan dispositivos de alta frecuencia pasivos como los filtros que se pueden fabricar al mismo tiempo y en el mismo plano que los conductores afianzados 235. No obstante, se pueden alojar otros componentes en la placa y conductores afianzados de la presente invención los pueden interconectar. Si estos componentes no se pueden alojar completamente en la placa de circuito 248, en ese caso se pueden formar cavidades adecuadas en la superficie de lado de la señal 257 de la placa de cubierta 250 de forma que cuando las dos placas se adhieran, las cavidades alojen todas las partes de los componentes que sobresalgan por encima de la, por otro lado, superficie de lado de la señal plana de forma óptica 245 de la placa de lado de circuito 248.

- Los métodos de fabricación para los componentes de MEMS se documentan de forma adecuada. La técnica anterior se puede ampliar fácilmente para incluir los componentes de MEMS en una serie de pasos de procesamiento posterior para alojar al componente de MEMS sobre la superficie de la placa de circuito. Aunque esto puede crear características de superficie elevadas de algunos micrones, estos pueden ser alojados por recesos localizados en la placa de cubierta 250 que se podría adherir fácilmente en ese caso a la, de otro modo, superficie plana de la placa de circuito 248.

- 25 A continuación se describirá una disposición con referencia a la Figura 3 para el embalaje de los componentes de MEMS montados en o parcialmente dentro de una placa de circuito 248, aprovechando la superficie plana 245 que resulta del uso de las interconexiones de línea de transmisión afianzada de acuerdo con las realizaciones preferibles de la presente invención. La Figura 3 proporciona tres vistas de sección de una disposición en la que un conmutador de MEMS se monta en una placa de circuito 248 y se va a cubrir con una tapa de protección hecha, por ejemplo, de silicio. La Figura 3a muestra una vista de sección de la disposición antes de que se ajuste la tapa. La Figura 3b muestra la misma vista de sección que en la Figura 3a pero con la tapa ajustada. La Figura 3c muestra una vista de sección a diferencia del plano B-B de la figura 3b desde la dirección indicada.

- 35 En referencia a la Figura 3a-c, se muestra un conmutador 300 montado en una sección de la placa de circuito 248 y posicionado para realizar una conexión conmutable entre dos secciones de conductor de línea de transmisión afianzada 305, 310. El conmutador 300 comprende una parte de brazo deformable 315 dispuesto para desplazarse dentro y fuera de una posición de conexión eléctrica con almohadillas de conducción 320, 325, adheridas a las secciones 305, 310 de los conductores afianzados, o directamente con los conductores afianzados 305, 310 en sí mismos a través de la ventana de acceso grabada en la capa de amortiguador/ conforme 245. Las almohadillas de conducción 320, 325 se pueden adherir a los conductores 305, 310 a través de dicha ventana de acceso. De forma alternativa, las almohadillas de conducción 320, 325 pueden haberse formado en un paso de revestimiento de oro adicional en el proceso de fabricación descrito más arriba con referencia a la Figura 2.

- 45 El conmutador 300 se deberá encapsular por medio de una tapa de silicio 330 que tiene una capa de dióxido de silicio 335 depositada alrededor de la superficie de perímetro de la tapa que se adherirá a la placa de circuito 248. La capa 335 se puede plana de forma que se pueda adherir a la placa de circuito 248 sin dejar huecos de aire. La gran ventaja de haber utilizado conductores afianzados 305, 310 de acuerdo con la presente invención para conectar al conmutador 300 o a cualquier otro componente montado en o dentro de la placa de circuito 248 es que la zona que rodea al componente es plana, permitiendo a la superficie de perímetro completa de la tapa 330 adherirse a la placa 248. La tapa 330 se adhiere a la placa 248 bajo un vacío, de forma que no quede aire en la cavidad sellada 345 bajo la tapa 330 o por medio de una técnica de gas de relleno de baja presión.

- En algunas disposiciones del estado anterior de la técnica, los conductores de interconexión se encontrarían en la superficie de la placa de circuito 248 y la tapa 330 tendría que ser adherida a la placa 248 sobre los conductores, dejando posiblemente huecos de aire que reduzcan el rendimiento del circuito. En otras disposiciones del estado anterior de la técnica, en vez de intentar adherir sobre los conductores, sería necesario realizar un sistema de vías a través de la placa de circuito o a través de una capa superior de la placa de circuito dentro y fuera de cada componente embalado.

Aunque las Figuras 3b y 3c muestran una tapa 330 que incluye un componente único o un número pequeño de componentes por adhesión directa en la superficie terminada de la placa de circuito 248, una extensión obvia es incluir un subsistema completo por una tapa de ese tipo 330.

5

Mientras que la descripción detallada anterior de las realizaciones preferibles de la presente invención se ha centrado en concreto en una placa de circuito que tiene uno o varios componentes de alta frecuencia conectados por medio de líneas de transmisión afianzadas, la presente invención también se puede aplicar a placas que lleven solo uno o varios conductores de línea de transmisión afianzada sin que la placa lleve ningún otro tipo de componente.

10 Con este fin, la presente invención también está dirigida a una línea de transmisión afianzada como tal. Por otra parte, la presente invención está destinada a abarcar variaciones de las realizaciones preferibles descritas y sustituciones que serían evidentes para una persona de experiencia normal en la materia pertinente.

## REIVINDICACIONES

1. Un circuito de alta frecuencia que comprende una placa de circuito (248) y al menos una placa de cubierta (250; 330) adherida a la placa de circuito (248), donde la placa de circuito (248) comprende un sustrato base (200) de un material dieléctrico básicamente rígido que tiene una superficie de lado de la señal (202) y una superficie (203) en la que se forma un plano de masa de conducción (230), donde debajo de la superficie de lado de la señal (202) del sustrato base (200), se dispone un patrón plano de uno o varios conductores de línea de transmisión (235) en un patrón de zanjas correspondiente (205) formado en el sustrato base (200), **caracterizado porque** dicha superficie de lado de la señal (202) comprende una capa conforme (240) de material aislante depositada para cubrir el patrón plano de conductores de línea de transmisión afianzada (235), permitiendo de este modo que se proporcione una superficie de lado de la señal básicamente plana (202) en la placa de circuito (248) a la cual se adhiere al menos una de dichas placas de cubierta (250; 330).
2. Un circuito de alta frecuencia de acuerdo con la Reivindicación 1, que comprende además uno o varios componentes eléctricos formados en o dentro de la superficie de lado de la señal de la placa de circuito, conectado de forma eléctrica por medio de al menos uno de dichos conductores de línea de transmisión afianzada.
3. Un circuito de alta frecuencia de acuerdo con la Reivindicación 1, en el que la conexión eléctrica a un componente eléctrico formado en la superficie de la capa conforme se realiza a través de una ventana de acceso formada en la capa conforme sobre una sección del conductor de línea de transmisión afianzada.
4. Un circuito de alta frecuencia de acuerdo con cualquiera de las reivindicaciones anteriores, en el que al menos una de dichas placas de cubierta comprende una cavidad dispuesta para alojar un componente eléctrico formado en la superficie de lado de la señal o de lo contrario que sobresale por encima de dicha superficie.
5. Un circuito de alta frecuencia de acuerdo con la Reivindicación 4, en el que al menos una de dichas placas de cubierta se dispone para cubrir un componente único de ese tipo.
6. Un circuito de alta frecuencia de acuerdo con la Reivindicación 4, en el que al menos una de dichas placas de cubierta se dispone para cubrir una serie de dichos componentes.
7. Un circuito de alta frecuencia de acuerdo con cualquiera de las reivindicaciones anteriores, en el que el material de sustrato base es el silicio.
8. Un circuito de alta frecuencia de acuerdo con la Reivindicación 2, en el que uno o varios de dichos componentes comprende al menos un dispositivo de MEMS.
9. Un circuito de alta frecuencia de acuerdo con cualquiera de las reivindicaciones anteriores, en el que al menos una de dichas placas de cubierta se adhiere a la superficie de lado de la señal por medio de una técnica de adhesión directa.
10. Un circuito de alta frecuencia de acuerdo con cualquiera de las reivindicaciones 1 a 8, en el que al menos una de dichas placas de cubierta se adhiere a la superficie de lado de la señal por medio de un adhesivo.
11. Un método de fabricación de una placa de circuito para su uso en un circuito de alta frecuencia, comprendiendo el método los pasos de:
- (i) en una superficie de lado de la señal de una lámina (200) de un material dieléctrico de sustrato base básicamente rígido, formando un patrón de zanjas (205) correspondiente a un patrón plano de conductores de línea de transmisión;
  - (ii) depósito de al menos una capa intermedia (210, 215) de un material aislante en la superficie de lado de la señal y en una superficie de lado del plano de masa de la lámina;
  - (iii) depósito de un conductor de metal (230, 235) para formar un plano de masa en la superficie de lado del plano de masa de la lámina y para rellenar básicamente las zanjas (205) formadas en el paso (i);
  - (iv) depósito de una capa conforme (240) de material aislante para cubrir la superficie de lado de la señal, incluyendo las zanjas básicamente rellenas de conductor de metal;
  - (v) eliminación de material de la superficie de la capa conforme tal como es necesario para volverla básicamente plana; y
  - (vi) adhesión de al menos una placa de cubierta (250) a la superficie básicamente plana.

12. Un método de acuerdo con la Reivindicación 11, en el que el paso (i) comprende además la formación de recesos en la lámina para alojar uno o varios componentes eléctricos.
- 5 13. Un método de acuerdo con la Reivindicación 11 o la Reivindicación 12, en el que el paso (vi) se realiza bajo un vacío.
14. Un método de acuerdo con cualquiera de las reivindicaciones 11 a 13, en el que dicho material de sustrato base es el silicio.
- 10 15. Un método de acuerdo con la Reivindicación 14, en el que dicha capa intermedia y dicha capa conforme comprenden dióxido de silicio.
16. Un método de acuerdo con la Reivindicación 14 o la Reivindicación 15, en el que dicha capa intermedia comprende además una capa de equilibrio de carga de polisilicio depositada directamente sobre el material de sustrato base.
- 15

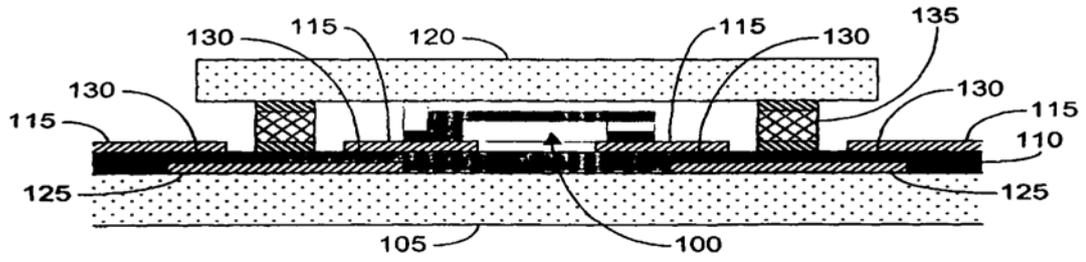


Figura 1 (Estado anterior de la técnica)

