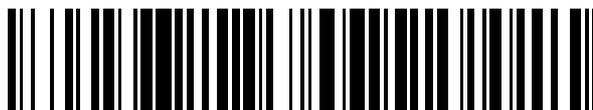


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 370 800**

51 Int. Cl.:

H03F 1/32 (2006.01)

H03F 1/22 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **06789089 .7**

96 Fecha de presentación: **31.07.2006**

97 Número de publicación de la solicitud: **1911154**

97 Fecha de publicación de la solicitud: **16.04.2008**

54 Título: **AMPLIFICADOR CON LINEALIZACIÓN POST-DISTORSIÓN ACTIVA.**

30 Prioridad:
22.11.2005 US 285949
02.08.2005 US 705256 P

45 Fecha de publicación de la mención BOPI:
22.12.2011

45 Fecha de la publicación del folleto de la patente:
22.12.2011

73 Titular/es:
QUALCOMM INCORPORATED
5775 MOREHOUSE DRIVE
SAN DIEGO, CALIFORNIA 92121, US

72 Inventor/es:
KIM, Namsoo;
BARNETT, Kenneth Charles y
APARIN, Vladimir

74 Agente: **Carpintero López, Mario**

ES 2 370 800 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Amplificador con linealización post-distorsión activa

La presente solicitud reivindica los beneficios de la solicitud U.S. provisional Serial núm. 60/705.256, titulada "Técnica de mejora de linealidad para amplificadores CMOS desde baja frecuencia hasta alta frecuencia utilizando post-distorsión vectorizada", depositada el 2 de Agosto de 2005.

Antecedentes

I. Campo

La presente divulgación se refiere en general a circuitos, y más específicamente a un amplificador adecuado para comunicación inalámbrica y otras aplicaciones.

II. Antecedentes

Los amplificadores son habitualmente utilizados en diversos dispositivos electrónicos para proporcionar amplificación de señal. Además, diferentes tipos de amplificadores se encuentran disponibles para diferentes usos. Por ejemplo, un dispositivo inalámbrico puede incluir un transmisor y un receptor para una comunicación bidireccional, y el transmisor puede utilizar un amplificador de potencia (PA) y el receptor puede utilizar un amplificador de bajo nivel de ruido (LNA) y un amplificador de ganancia variable (VGA).

Un LNA se utiliza habitualmente en un receptor para amplificar una señal de baja amplitud recibida a través de un canal de comunicación. El LNA es con frecuencia el primer circuito activo encontrado por la señal recibida y por ello tiene un gran impacto sobre el rendimiento del receptor en varias áreas claves. En primer lugar, el LNA tiene una gran influencia sobre la figura de ruido global del receptor puesto que el ruido del LNA es inyectado directamente en la señal recibida y el ruido de las siguientes etapas es reducido de manera efectiva por la ganancia del LNA. En segundo lugar, la linealidad del LNA tiene una gran influencia tanto en el diseño de las etapas posteriores del receptor como en el rendimiento del receptor. La señal de entrada del LNA incluye típicamente varias componentes de señales indeseadas que pueden provenir de fuentes de interferencia externas y de fugas desde un transmisor colocalizado. La no linealidad en el LNA provoca que las componentes de señal indeseadas se mezclen y generen distorsión por modulación cruzada (XMD) que puede caer dentro del ancho de banda de la señal deseada. La amplitud de la distorsión por modulación cruzada se determina mediante la cantidad de no linealidad en el LNA. La componente de distorsión por modulación cruzada que cae dentro del ancho de banda de la señal deseada actúa como ruido que degrada la relación señal-ruido (SNR) de la señal deseada. La degradación en la SNR provocada por la no linealidad del LNA impacta en el diseño de (y con frecuencia impone requisitos más estrictos sobre) las etapas posteriores con el fin de cumplir con la especificación de SNR global para el receptor. Por lo tanto, tener un LNA más lineal puede mitigar los requisitos de rendimiento para otras etapas, lo que puede dar como resultado un consumo más bajo de potencia y un área de circuito más pequeña para el receptor.

Existe por tanto una necesidad en el estado de la técnica de un amplificador que tenga una buena linealidad y un buen comportamiento de ruido. Se llama la atención respecto al documento US 6 473 595, el cual describe un circuito simetrizador activo de RF para mejorar la linealidad de una pequeña señal en un circuito de amplificación de potencia de un sistema de CDMA bajo la construcción de un amplificador de señal excitado mediante una potencia de puerta de corriente continua individual exterior VGG1, VGG2, para recibir una señal de entrada de comunicación AC-In y realizar una amplificación en cascodo en un punto de funcionamiento normal en el que una señal de realimentación de distorsión de tercer orden se convierte en grande; un generador de señal de distorsión excitado por potencia de puerta de corriente continua exterior VGG3 diferente de la potencia anterior, para generar la señal de entrada de comunicación AC-In como señal de distorsión de tercer orden por la no linealidad de un elemento activo para anular la señal de distorsión de tercer orden amplificada en el amplificador de señal; y un aislador proporcionado para un aislamiento de una potencia excitadora exterior VGG3 aplicada al generador de señal de distorsión, manteniendo con ello el tamaño pequeño, potencia más baja, y unas características terminales de alta eficacia utilizando una ganancia basada en tensión de puerta de un FET y la diferencia de característica de no linealidad, y mejorando la linealidad en un IC que opera mediante una señal pequeña o una señal media.

Sumario

De acuerdo con la presente invención, se proporciona un circuito integrado, según se define en la reivindicación 1. Las realizaciones de la invención se reivindican en las reivindicaciones dependientes.

Varias realizaciones de un amplificador linealizado que utiliza post-distorsión activa (APD) se describen en la presente memoria. El amplificador es de diseño simple, tiene buen rendimiento en cuanto a linealidad y ruido, y es adecuado para comunicación inalámbrica y otras aplicaciones de alta frecuencia. Por ejemplo, el amplificador puede ser usado como un LNA para un receptor en un dispositivo inalámbrico. La post-distorsión activa puede ser usada para linealizar otros circuitos activos tal como, por ejemplo, un mezclador.

En una realización, un amplificador (por ejemplo, un LNA) incluye un primer, un segundo, un tercer y un cuarto transistores (por ejemplo, N-FETs) y un inductor. El primer y el segundo transistores están acoplados como primer par en cascodo, y el tercer y el cuarto transistores están acoplados como un segundo par en cascodo. El primer transistor tiene su fuente acoplada al inductor y su puerta recibiendo una señal de entrada (tensión). El segundo transistor tiene su fuente acoplada al drenaje del primer transistor y su drenaje proporcionando una señal de salida (corriente). El tercer transistor tiene su puerta acoplada a la fuente del segundo transistor. El cuarto transistor tiene su fuente acoplada al drenaje del tercer transistor y su drenaje acoplado al drenaje del segundo transistor. El primer transistor proporciona amplificación de señal. El segundo transistor proporciona aislamiento de carga y genera además una señal intermedia para el tercer transistor. El tercer transistor recibe la señal intermedia y genera componentes de distorsión utilizadas para anular la componente de distorsión de tercer orden por medio del primer transistor. El cuarto transistor proporciona aislamiento de carga. El inductor proporciona degeneración de fuente para el primer transistor y mejora la anulación de la distorsión de tercer orden. En otras realizaciones, el cuarto transistor puede ser omitido, y el drenaje del tercer transistor puede ser acoplado al drenaje de cualquiera de entre el primer o el segundo transistor. Los tamaños del segundo y tercer transistores pueden ser elegidos de modo que reduzcan las pérdidas de ganancia para el amplificador y anulen tanta distorsión de tercer orden como sea posible.

Diversos aspectos y realizaciones de la invención se describen con mayor detalle en lo que sigue.

Breve descripción de los dibujos

Las características y la naturaleza de la presente invención resultarán más evidentes a partir de la descripción detallada que se realiza en lo que sigue cuando se toma junto con los dibujos en los que los mismos caracteres de referencia se identifican correspondientemente a través de los mismos.

La Figura 1 muestra una porción de radiofrecuencia (RF) de un dispositivo inalámbrico;

las Figuras 2A, 2B y 2C muestran una señal recibida desde una antena, una señal de entrada de LNA, y una señal de salida de LNA, respectivamente;

la Figura 3 muestra un diagrama esquemático de un LNA con linealización post-distorsión activa;

las Figuras 4A y 4B muestran gráficos de IIP3 para el LNA, para frecuencias baja y alta, respectivamente;

la Figura 5 muestra un circuito equivalente para el LNA;

la Figura 6 muestra un diagrama vectorial que ilustra anulación post-distorsión activa;

las Figuras 7A y 7B muestran diagramas esquemáticos de dos realizaciones adicionales de un LNA con linealización post-distorsión activa;

la Figura 8 muestra un diagrama esquemático de un LNA con linealización post-distorsión activa y disposiciones de ganancia múltiples, y

la Figura 9 muestra un diagrama esquemático de un LNA implementado con P-FETs.

Descripción detallada

La palabra "ejemplar" se utiliza en la presente memoria con el significado de que "sirve como ejemplo, caso o ilustración". Cualquier realización o diseño que se describa en la presente memoria como "ejemplar" no tiene que estar construida como preferida o ventajosa sobre otras realizaciones o diseños.

El amplificador y otros circuitos activos linealizados descritos en la presente memoria pueden ser usados para diversas aplicaciones tales como comunicación, estructuración de redes, computación, electrónica de consumo, etcétera. Estos circuitos activos linealizados pueden ser utilizados en sistemas de comunicación inalámbrica tal como un sistema de Acceso Múltiple por División de Código (CDMA), un sistema de Acceso Múltiple por División de Tiempo (TDMA), y un sistema de Sistema Global para Comunicaciones Móviles (GSM), y un sistema de Sistema de Telefonía Móvil Avanzada (AMPS), un Sistema de Posicionamiento Global (GPS), un sistema multi-entrada multi-salida (MIMO), un sistema de multiplexado por división de frecuencia ortogonal (OFDM), un sistema de acceso múltiple por división de frecuencia ortogonal (OFDMA), un sistema de FDMA de portadora simple (SC-FDMA), una red de área local inalámbrica (WLAN), y así sucesivamente. El amplificador puede ser usado como un LNA, un VGA, un PA, etcétera. Por razones de claridad, un LNA usado en un receptor de un dispositivo inalámbrico para un sistema de CDMA va a ser descrito en lo que sigue. El sistema de CDMA puede implementar cdma2000, Wideband CDMA (W-CDMA), y/u otras tecnologías de acceso de radio de CDMA.

La **Figura 1** muestra un diagrama de bloques de una porción de radiofrecuencia (RF) de un dispositivo inalámbrico 100. El dispositivo inalámbrico 100 puede ser un teléfono celular, un asistente digital personal (PDA), una tarjeta de módem inalámbrico, o algún otro dispositivo utilizado para comunicación inalámbrica. El dispositivo inalámbrico 100 incluye un transmisor y un receptor que proporcionan comunicación bidireccional.

5 En la trayectoria de transmisión, un amplificador de potencia (PA) 110 recibe y amplifica una señal modulada de transmisión (TX) y proporciona una señal de transmisión. La señal de transmisión es enrutada a través de un duplexor 120 y transmitida por medio de una antena 130 a una o más estaciones base de servicio. Una porción de la señal de transmisión también se acopla o se fuga a través del duplexor a la trayectoria de recepción. La cantidad de fugas de TX depende del aislamiento entre los puertos de transmisor y de receptor del duplexor 120, el cual puede ser de aproximadamente 50 decibelios (dB) para un duplexor de onda acústica de superficie (SAW) en la banda celular. Un aislamiento de TX-RX más bajo da como resultado un nivel más alto de fugas de TX.

10 En la trayectoria de recepción, una señal recibida que contiene una señal deseada y posiblemente un perturbador, es recibida a través de una antena 130, enrutada a través del duplexor 120, y suministrada a un LNA 140. El LNA 140 también recibe una señal de fugas de TX procedente de la trayectoria de transmisión. La señal de entrada a la entrada del LNA 140 puede así incluir la señal deseada, la señal de fugas de TX, y el perturbador. El LNA amplifica la señal de entrada y proporciona una señal de RF amplificada. Un filtro de SAW 150 filtra la señal de RF amplificada para eliminar las componentes fuera-de-banda (por ejemplo, la señal de fugas de TX) y proporciona una señal de RF filtrada. Un mezclador 160 rebaja la frecuencia de la señal de RF filtrada con una señal de un oscilador local (LO) y proporciona una señal de frecuencia rebajada.

La **Figura 2A** muestra la señal recibida desde la antena 130, la cual incluye una señal deseada 210 y un perturbador 220. El perturbador 220 es una señal indeseada y puede corresponder, por ejemplo, a una señal transmitida por una estación base cercana en un sistema AMPS. El perturbador puede ser de amplitud mucho más alta que la señal deseada y puede estar situado próximo en frecuencia a la señal deseada.

20 La **Figura 2B** muestra la señal de entrada a la entrada del LNA 140. La señal de entrada contiene la señal 210 deseada y un perturbador 220 en la señal recibida, así como una señal 230 de fugas de TX procedente de la trayectoria de transmisión. La señal de fugas de TX puede ser grande en relación a la señal deseada, especialmente si el dispositivo inalámbrico 100 está lejos de la(s) estación(es) base de servicio y necesita transmitir a una potencia alta con el fin de alcanzar la(s) estación(es) de base.

25 La **Figura 2C** muestra la señal a la salida del LNA 140. La no linealidad en el LNA 140 puede provocar que la modulación sobre la señal de fugas 230 interactúe con el perturbador 220 de banda estrecha, y genere distorsión 240 por modulación cruzada en torno al perturbador. Una porción 250 de la distorsión por modulación cruzada, que ha sido mostrada como sombra, puede caer dentro de la banda de la señal deseada. La porción 250 actúa como ruido adicional que degrada el comportamiento del receptor. Este ruido degrada también la sensibilidad del receptor de modo que la señal deseada más pequeña que puede ser detectada de manera fiable por el receptor necesita tener una amplitud más grande.

30 La **Figura 3** muestra un diagrama esquemático de una realización de un LNA con linealización post-distorsión activa (APD). El LNA 140a tiene buena linealidad y comportamiento de ruido, y puede ser usado para el LNA 140 de la Figura 1. El LNA 140a incluye cuatro transistores de efecto de campo de canal N (N-FETs) 310, 320, 330 y 340, un inductor 350, y un condensador 352. El N-FET 310 tiene su fuente acoplada a un extremo del inductor 350, recibiendo su puerta una tensión de entrada v_1 , y su drenaje acoplado a la fuente del N-FET 320. El otro extremo del inductor 350 se acopla a la masa del circuito. El N-FET 320 tiene su puerta recibiendo una tensión de polarización v_{bias} y su drenaje acoplado a un nodo de salida. El N-FET 330 tiene su fuente acoplada a la masa del circuito, su puerta acoplada a un extremo del condensador 352, y su drenaje acoplado a la fuente del N-FET 340. El otro extremo del condensador 352 está acoplado a la fuente del N-FET 320. El N-FET 340 tiene su puerta recibiendo la tensión de polarización v_{bias} y su drenaje acoplado al nodo de salida. El nodo de salida proporciona una corriente de salida i_{out} para el LNA 140a.

35 Los N-FETs 310 y 320 forman un primer par en cascodo para una trayectoria de señal principal utilizada para amplificación de señal. El N-FET 310 proporciona amplificación de señal. El N-FET 320 proporciona aislamiento de carga para el N-FET 310 y además genera una tensión intermedia v_2 para el N-FET 330. Los N-FETs 330 y 340 forman un segundo par en cascodo para una trayectoria de señal auxiliar que genera distorsión por modulación cruzada utilizada para anulación de la distorsión. El N-FET 330 genera la distorsión por modulación cruzada, y el N-FET 340 proporciona aislamiento de carga para el N-FET 330. El inductor 350 proporciona degeneración de fuente y además proporciona una adaptación de 50 ohmios mirando hacia la puerta del N-FET 310. El inductor 350 se utiliza también para linealización post-distorsión activa y mejora la anulación de la distorsión. El condensador 352 proporciona acoplamiento de AC.

40 El N-FET 310 tiene una transconductancia de señal pequeña de g_1 , la cual se determina mediante varios factores tales como el tamaño (por ejemplo, la longitud y la anchura) del N-FET 310, la corriente de polarización para el N-FET 310, la tensión puerta-fuente v_{gs} del N-FET 310, y así sucesivamente. El N-FET 320 tiene una transconductancia de señal pequeña de g_1 / α , donde α es la relación de la transconductancia del N-FET 310 respecto a la transconductancia del N-FET 320. El factor α se determina típicamente mediante la relación del ancho del N-FET 310 respecto al ancho del N-FET 320. El N-FET 320 tiene una transconductancia de señal pequeña de g_1 / β , donde β es la relación de la transconductancia del N-FET 310 respecto a la transconductancia del N-FET 330. El

factor β se determina típicamente mediante la relación del ancho del N-FET 310 respecto al ancho del N-FET 330. Los factores α y β pueden ser seleccionados según se describe en lo que sigue.

La linealización del LNA 140a utilizando post-distorsión activa puede alcanzarse a frecuencia baja como sigue. A frecuencia baja, el inductor 350 no entra en juego y está efectivamente cortocircuitado, y la tensión de entrada v_1 es igual a la tensión v_{gs} para el N-FET 310. La corriente de drenaje i_1 del N-FET 310 puede ser representada mediante una serie de potencias como:

$$i_1(v_{gs}) = g_1 \cdot v_{gs} + g_2 \cdot v_{gs}^2 + g_3 \cdot v_{gs}^3 + \dots, \quad \text{Ec. (1)}$$

en la que g_2 es un coeficiente que define la intensidad de no linealidad de segundo orden;

g_3 es un coeficiente que define la intensidad de no linealidad de tercer orden, y

$i_1(v_{gs})$ es la corriente de drenaje del N-FET 310 como función de v_{gs} .

Por simplicidad, las no linealidades por encima de las de tercer orden se han ignorado en la ecuación (1). Los coeficientes g_1 , g_2 y g_3 vienen determinados por el tamaño del dispositivo y la corriente de polarización para el N-FET 310. El coeficiente g_3 controla la distorsión de intermodulación de tercer orden (IMD3) a bajo nivel de señal, y con ello se determina el punto de interceptación de entrada de tercer orden (IIP3), que es una métrica comúnmente utilizada para especificar la linealidad de un amplificador.

Se puede suponer que el N-FET 320 sea lineal. En este caso, la tensión de drenaje v_2 del N-FET 310, que es también la tensión v_{gs} para el N-FET 330, puede ser expresada como:

$$v_2 = - \frac{\alpha}{g_1} i_1. \quad \text{Ec. (2)}$$

La ecuación (2) indica que la tensión v_2 generada por el N-FET 320 es dependiente de α . La corriente de drenaje i_3 del N-FET 330 puede ser representada mediante una serie de potencias como:

$$i_3(v_2) = \frac{1}{\beta} (g_1 \cdot v_1 + g_2 \cdot v_2^2 + g_3 \cdot v_2^3 + \dots) \quad \text{Ec. (3)}$$

La ecuación (3) indica que los coeficientes para el N-FET 330 y los coeficientes para el N-FET 310 están relacionados por medio de β .

La ecuación (2) puede ser sustituida en la ecuación (3) de modo que la corriente de drenaje i_3 del N-FET 330 puede ser expresada como una función de la corriente de drenaje i_1 del N-FET 310. La ecuación (1) puede ser entonces sustituida en la ecuación (3) de modo que la corriente de drenaje i_3 del N-FET 330 puede ser expresada como una función de la tensión v_{gs} del N-FET 310. La ecuación (3) expandida incluye múltiples términos para cada orden de no linealidad debido a la interacción entre la serie de potencias de la ecuación (1) y la serie de potencias de la ecuación (3).

Las corrientes de drenaje de los N-FETs 310 y 330 se combinan para generar una corriente de salida i_{out} , como sigue:

$$i_{out} = i_1 + i_3, \\ = g_1 \cdot v_{gs} + g_{2\Sigma} \cdot v_{gs}^2 + g_{3\Sigma} \cdot v_{gs}^3 + \dots, \quad \text{Ec. (4)}$$

en la que $g_{1\Sigma}$ y $g_{3\Sigma}$ son coeficientes de series de potencias de primer y tercer orden, respectivamente, para la corriente de salida i_{out} y pueden ser expresados como:

$$g_{1\Sigma} = g_1 \cdot \left(1 - \frac{\alpha}{\beta}\right), \quad y \quad \text{Ec. (5)}$$

$$g_{3\Sigma} = g_3 \cdot \left(1 - \frac{\alpha}{\beta} - \frac{\alpha^3}{\beta} \right) + \frac{2g_2^2 \cdot \alpha^2}{g_1 \cdot \beta} \quad \text{Ec. (6)}$$

El término $g_{2\Sigma}$ en la ecuación (4) puede ser ignorado puesto que solamente son de interés la frecuencia fundamental y la no linealidad de tercer orden.

5 La ecuación (5) representa una ganancia global para el LNA 140a y muestra una pérdida de ganancia resultante del uso de linealización post-distorsión activa. La ganancia global para el LNA 140a con anulación de distorsión es $g_{1\Sigma}$ mientras que la ganancia para el LNA sin anulación de distorsión es g_1 . La pérdida de ganancia de $(1-\alpha/\beta)$ está relacionada directamente con α y β y puede ser mantenida pequeña seleccionando β de modo que sea grande con relación a α . Una β más grande conduce a una pérdida menor pero no significa necesariamente menos anulación de distorsión. La ecuación (6) representa la distorsión combinada de tercer orden en la corriente de salida i_{out} . El primer término de la ecuación (6) representa la contribución de la no linealidad de tercer orden, y el segundo término de la ecuación (6) representa la contribución de la no linealidad de segundo orden.

10 La **Figura 4A** muestra un gráfico 410 de IIP3 para el LNA 140a con anulación de distorsión (con los N-FETs 330 y 340 conectados) y un gráfico 420 de IIP3 para el LNA 140a sin anulación de distorsión (con los N-FETs 330 y 340 omitidos), a baja frecuencia. Para un ancho de dispositivo dado, la ecuación (6) puede ser resuelta de tal modo que la componente de distorsión de tercer orden se aproxime a cero. El valor de β se selecciona de modo que impida una pérdida de ganancia excesiva. Para un diseño ejemplar específico, β se elige de modo que sea igual a 8, y un valor de 1,35 para α proporciona una buena anulación de la distorsión. Debido a la no linealidad de segundo orden en la ecuación (6), la anulación de distorsión depende de la tensión de polarización, la cual es la tensión de operación v_{gs} para el N-FET 310.

20 El LNA 140a puede ser usado para aplicaciones de alta frecuencia tal como comunicación inalámbrica. A alta frecuencia, los elementos reactivos tales como los condensadores y los inductores afectan al comportamiento de la linealidad y además provocan que el rendimiento sea dependiente de la frecuencia.

25 La **Figura 5** muestra un diagrama esquemático de un circuito 500 equivalente simplificado para el LNA 140a de la Figura 3. Para la realización mostrada en la Figura 5, los N-FETs 310, 320, 330 y 340 están modelados con fuentes de corriente 510, 520, 530 y 540, respectivamente, y con condensadores parásitos 512, 522, 532 y 542 entre puerta y fuente, respectivamente, ideales. Los N-FETs 310, 320, 330 y 340 tienen capacitancias entre puerta y fuente de C_{gs1} , C_{gs2} , C_{gs3} y C_{gs4} , respectivamente, y además tienen tensiones entre puerta y fuente de v_{gs1} , v_{gs2} , v_{gs3} y v_{gs4} , respectivamente. El inductor 350 está modelado con un inductor ideal 550. Un circuito 508 modeliza la impedancia de entrada Z_1 del N-FET 310.

30 Por simplicidad, se adoptan las suposiciones que siguen para el circuito equivalente 500:

- Todas las capacitancias parásitas son despreciables excepto la C_{gs} para cada N-FET;
- Las resistencias parásitas son cero;
- Los efectos de cuerpo de los N-FETs son despreciables, y
- El LNA 140a opera en una región débilmente no lineal con una pequeña señal de entrada v_1 .

35 Las corrientes de drenaje para las fuentes de corriente 510, 520 y 530 pueden ser expresadas como:

$$i_{ds1} = g_1 \cdot v_{gs1} + g_2 \cdot v_{gs1}^2 + g_3 \cdot v_{gs1}^3, \quad \text{Ec. (7a)}$$

$$i_{ds2} = \frac{g_1}{\alpha} \cdot v_{gs2}, \quad \text{y} \quad \text{Ec. (7b)}$$

40

$$i_{ds3} = \frac{1}{\beta} \cdot (g_1 \cdot v_{gs3} + g_2 \cdot v_{gs3}^2 + g_3 \cdot v_{gs3}^3), \quad \text{Ec. (7c)}$$

en la que $v_2 = v_{gs3} = -v_{gs2}$. Por simplicidad, únicamente se consideran las no linealidades de los N-FETs 310 y 330, y los N-FETs 320 y 340 se supone que son lineales, según se ha indicado mediante la ecuación (7b).

La corriente de salida i_{out} para el circuito equivalente 500 en una región débilmente no lineal, puede ser expresada como:

$$i_{out} = C_1(s) \circ v_1 + C_2(s_1, s_2) \circ v_1^2 + C_3(s_1, s_2, s_3) \circ v_1^3, \quad \text{Ec. (8)}$$

5 en la que $C_n(s_1, \dots, s_n)$ es una transformada de Laplace de la función de Volterra de orden $n^{\text{ésimo}}$ para i_{out} , la cual se denomina con frecuencia función no lineal de orden $n^{\text{ésimo}}$;

$s = j\omega$ es la variable de Laplace; s_1, \dots, s_n son frecuencias operadas en la función de Volterra de orden $n^{\text{ésimo}}$, y

“ \circ ” indica una multiplicación compleja de cada componente de frecuencia de v_1^n por $C_n(s_1, \dots, s_n)$.

10 La ecuación (8) es para una serie de Volterra que se utiliza con frecuencia para análisis no lineal. La serie de Volterra incluye una función de Volterra para cada orden de no linealidad. La no linealidad de orden $n^{\text{ésimo}}$ corresponde al término v_1^n y genera n componentes de frecuencia. La función $n^{\text{ésima}}$ de Volterra es un conjunto de n coeficientes que operan sobre los n componentes de frecuencia generados por la no linealidad de orden $n^{\text{ésimo}}$. Los coeficientes para cada función de Volterra pueden ser determinados mediante derivación matemática o por cualquier otro medio. En la ecuación (8), la función de Volterra de tercer orden $C_3(s_1, s_2, s_3)$ determina la no linealidad de tercer orden a alta frecuencia, la cual es de interés.

15 La tensión entre puerta y fuente v_{gs1} del N-FET 310 puede ser expresada como una función de la tensión de entrada v_1 , como sigue:

$$v_{gs1} = A_1(s) \circ v_1 + A_2(s_1, s_2) \circ v_1^2 + A_3(s_1, s_2, s_3) \circ v_1^3, \quad \text{Ec. (9)}$$

en la que $A_n(s_1, \dots, s_n)$ es la transformada de Laplace de la función de Volterra de orden $n^{\text{ésimo}}$ para v_{gs1} .

20 El N-FET 310 genera una corriente i_{ds1} no lineal en base a la tensión de entrada v_1 , según se muestra en las ecuaciones (7a) y (9). Una porción de la corriente i_{ds1} pasa a través del N-FET 320 y genera la tensión v_2 . La tensión v_2 genera una corriente no lineal i_{ds3} a través del N-FET 330, según se muestra en la ecuación (7c). La corriente de salida i_{out} es igual a la suma de la corriente i_{ds1} y la corriente i_{ds3} .

25 Se puede evaluar la ecuación (8) para determinar todos los componentes de distorsión. Los componentes de distorsión de interés son aquellos que afectan a IIP3. Los componentes de distorsión generados por la no linealidad de tercer orden del N-FET 310 han sido indicados como ζ_{M1} . Los componentes de distorsión generados por no linealidades del N-FET 300 pueden ser clasificados como sigue:

- ζ_1 : componentes de distorsión generados por no linealidades de segundo y tercer orden del N-FET 310 y atenuados por un factor de α / β ;
- ζ_2 : componentes de distorsión generados por no linealidad de segundo orden del N-FET 310 multiplicada por linealidad de segundo orden del N-FET 330, y
- ζ_3 : componentes de distorsión generados por no linealidad de tercer orden del N-FET 330.

Con la linealización post-distorsión activa, los términos ζ_1 , ζ_2 y ζ_3 son generados de forma activa con el N-FET 330 y se utilizan para anular el término ζ_{M1} del N-FET 310.

35 El término ζ_1 incluye componentes de distorsión generados por no linealidades de segundo y tercer orden del N-FET 310. Por ejemplo, el segundo armónico (2ω) en la fuente del N-FET 310 puede mezclarse con la frecuencia fundamental (ω) en la puerta del N-FET 310 para generar distorsión intermodulación de tercer orden. El segundo armónico es debido a la no linealidad de segundo orden del N-FET 310, la cual corresponde al término $g \cdot v_{gs1}^2$ en la ecuación (7). La frecuencia fundamental puede generar también distorsión por intermodulación de tercer orden debido a la no linealidad de tercer orden del N-FET 310, la cual corresponde al término $g_3 \cdot v_{gs1}^3$ en la ecuación (7a).
40 Estos componentes de distorsión del N-FET 310 son amplificados por el N-FET 330 a través del término $g_1 \cdot v_{gs3}$ en la ecuación (7c) y son atenuados mediante un factor de α / β por la combinación de los N-FETs 320 y 330.

45 El término ζ_2 incluye componentes de distorsión generados por no linealidades de segundo orden de los N-FETs 310 y 330. Por ejemplo, el segundo armónico generado por la no linealidad de segundo orden del N-FET 310 puede mezclarse con la frecuencia fundamental debido a la no linealidad de segundo orden del N-FET 330, lo que corresponde al término $g_2 \cdot v_{gs3}^2$ en la ecuación (7c), para generar distorsión por intermodulación de tercer orden.

El término ζ_3 incluye componentes de distorsión generados por no linealidad de tercer orden del N-FET 330. La frecuencia fundamental del N-FET 310 puede generar distorsión por intermodulación de tercer orden debido a no linealidad de tercer orden del N-FET 330, la cual corresponde al término $g_3 \cdot v_{gs3}^3$ en la ecuación (7c).

Los términos de no linealidad para los N-FETs 310 y 330 pueden ser expresados como:

$$\zeta_{M1} = g_1 \cdot A_3(s_1, s_2, s_3) + 2g_2 \cdot A_1(s_1) \cdot A_2(s_1, s_2) + g_3 \cdot A_1(s_1) \cdot A_1(s_2) \cdot A_1(s_3), \quad \text{Ec. (10)}$$

5

$$\zeta_1 = \frac{\alpha}{\beta} \cdot \zeta_{M1}, \quad \text{Ec. (11)}$$

10

$$\zeta_2 = \frac{g_2 \cdot \alpha^2}{\beta} \cdot [2g_1^2 \cdot A_1(s_1) \cdot A_2(s_1, s_2) + 2g_1 \cdot g_2 \cdot A_1(s_1) \cdot A_1(s_2) \cdot A_1(s_3)], \quad \text{Ec. (12)}$$

y

15

$$\zeta_3 = \frac{g_3 \cdot \alpha^3}{\beta} \cdot g_1^3 \cdot A_1(s_1) \cdot A_1(s_2) \cdot A_1(s_3), \quad \text{Ec. (13)}$$

en las que:

20

$$A_1(s) = \frac{1}{s \cdot L_s \cdot g_1 + s \cdot C_{gs1} \cdot (s \cdot L_s + Z_1(s)) + 1}, \quad \text{Ec. (14)}$$

$$A_1(s_1) \cdot A_2(s_1, s_2) = \frac{1}{3} \cdot A_2(s) \cdot |A_1(2s) \cdot 2s \cdot L_s \cdot g_2|, \quad \text{y} \quad \text{Ec. (15)}$$

25

$$A_3(s_1, s_2, s_3) = s \cdot L_s \cdot A_1^2(s) \cdot |A_1(s)|^2 \cdot \left[\frac{2}{3} \cdot g_2^2 \cdot A_1(2s) \cdot 2s \cdot L_s - g_3 \right]. \quad \text{Ec. (16)}$$

Las ecuaciones (14), (15) y (16) indican que la inductancia L_s del inductor 350 está incluida en varios términos intermedios que forman ζ_1 , ζ_2 y ζ_3 . El inductor 350 mejora la anulación de la distorsión de tercer orden generada por el N-FET 310 a alta frecuencia.

30

En las anteriores ecuaciones, $s = j\omega$, $s_1 = j\omega_1$, $s_2 = j\omega_2$ y $s_3 = j\omega_3$ son frecuencias de señal espaciadas de forma cercanamente diferente, con $\omega = \omega_1 = \omega_2 = \omega_3$, de modo que $\Delta\omega = \omega_2 - \omega_1$ es mucho más pequeña que ω_1 y ω_2 . Sustituyendo las ecuaciones (14), (15) y (16) en las ecuaciones (10), (11), (12) y (13), y suponiendo adaptación conjugada en ω , la distorsión de tercer orden total en la corriente de salida i_{out} , $IM3_{\Sigma}$, puede ser expresada como:

35

$$\begin{aligned}
 \text{IM3}_z &= A_1(s) \cdot |A_1(s)|^2 \cdot \left(1 - \frac{\alpha}{\beta}\right) \cdot g_3 \cdot \left[\frac{1}{2} - \frac{\alpha^3}{\beta - \alpha}\right] \\
 &- A_1(s) \cdot |A_1(s)|^2 \cdot \left(1 - \frac{\alpha}{\beta}\right) \cdot \left(\frac{2}{3} \cdot g_2^2 \cdot A_1(2s) \cdot 2s \cdot L_s \cdot \left[\frac{1}{2} + \frac{\alpha^2}{\beta - \alpha}\right]\right) \quad \text{Ec. (17)} \\
 &+ 2 \frac{\alpha^2 \cdot g_2^2}{\beta \cdot g_1} \cdot A_1^3(s) .
 \end{aligned}$$

IM3_z corresponde en la ecuación (17) a la función de Volterra de tercer orden C₃(s₁, s₂, s₃) de la ecuación (8).

En la ecuación (17) el término de la primera fila representa la no linealidad de tercer orden, el término de la segunda fila representa la no linealidad de segundo orden con armónico de segundo orden, y el término de la tercera fila representa la no linealidad de segundo orden. Los valores de α y β pueden ser elegidas de tal modo que estos tres componentes de distorsión se anulen tanto como sea posible, la distorsión total de tercer orden se minimice, y se consiga que IIP3 sea lo más alto posible para el LNA 140a.

La **Figura 6** muestra un diagrama vectorial que ilustra el mecanismo de anulación de distorsión de post-distorsión activa. Los términos ζ₁, ζ₂ y ζ₃ son dependientes de la frecuencia de la señal (s = jω), de los coeficientes g₁, g₂ y g₃ de los N-FETs, y de la inductancia degenerativa L_s. Los términos ζ₁, ζ₂ y ζ₃ pueden tener amplitudes y fases diferentes a una frecuencia dada, según se muestra mediante los tres vectores para estos tres términos. La suma de los tres términos ζ₁, ζ₂ y ζ₃ ha sido mostrada mediante un vector de línea discontinua, el cual podría ser de igual amplitud pero de fase opuesta que el vector ζ_{M1}, de modo que la distorsión total se minimiza.

La **Figura 4B** muestra un gráfico 430 de IIP3 para el LNA 140a con anulación de distorsión y un gráfico 440 de IIP3 para el LNA 140a sin anulación de distorsión, a alta frecuencia. Para un ancho de dispositivo y un consumo de potencia dados, la ecuación (17) puede ser resuelta de modo que la componente de la distorsión de tercer orden se aproxime a cero. El valor de β se elige de modo que se impida una pérdida excesiva de ganancia. Para un diseño ejemplar específico, β se elige de modo que sea igual a 8, y un valor de 1,77 para α proporciona una buena anulación de distorsión. El valor para α que minimiza la distorsión a alta frecuencia puede ser diferente del valor de α a baja frecuencia. El α diferente para alta frecuencia se debe a la componente de distorsión generada por la no linealidad de segundo orden que interactúa con el segundo armónico, lo cual corresponde a la segunda línea en la ecuación (17).

El comportamiento en cuanto a ruido del LNA 140a se degrada ligeramente con la linealización post-distorsión activa. El ruido del N-FET 130 es aproximadamente el mismo que el ruido de un LNA convencional degenerado inductivamente. Con linealización post-distorsión activa, se genera ruido adicional por parte del N-FET 330 en forma de ruido inducido de puerta y ruido de drenaje. Ambas fuentes de ruido adicionales pueden ser reducidas mediante el incremento de β, lo que da como resultado una menor pérdida de ganancia y una degradación más pequeña en la figura de ruido.

La **Figura 7A** muestra un diagrama esquemático de una realización de un LNA 140b con linealización post-distorsión activa. El LNA 140b incluye los N-FETs 310, 320 y 330, el inductor 350, y el condensador 352, los cuales están acoplados según se ha descrito en lo que antecede para la Figura 3. Sin embargo, el drenaje del N-FET 330 está acoplado directamente al nodo de salida. El N-FET 340 ha sido omitido en el LNA 140b. El comportamiento en cuanto a linealidad y ruido del LNA 140b es similar al del LNA 140a de la Figura 3. La omisión del N-FET 340 afecta principalmente al aislamiento de carga para el N-FET 330.

La **Figura 7B** muestra un diagrama esquemático de una realización de un LNA 140c con linealización post-distorsión activa. El LNA 140c incluye los N-FETs 310, 320 y 330, el inductor 350, y el condensador 352, los cuales están acoplados de la manera que se ha descrito en lo que antecede para la Figura 3. Sin embargo, el drenaje del N-FET 330 está acoplado directamente a la fuente del N-FET 320. El N-FET 340 ha sido omitido en el LNA 140c. El comportamiento en cuanto a linealidad y ruido del LNA 140c es similar al del LNA 140a de la Figura 3.

La **Figura 8** muestra un diagrama esquemático de una realización de un LNA 140d con linealización post-distorsión activa y múltiples disposiciones de ganancia. El LNA 140d incluye los N-FETs 810, 820, 830 y 840, un inductor 850 y un condensador 852 que están acoplados de la misma manera que los N-FETs 310, 320, 330 y 340, el inductor 350 y el condensador 352, respectivamente, de la Figura 3. El LNA 140d incluye además circuitería adicional que proporciona polarización, control de ganancia y adaptación de impedancia.

La circuitería de polarización para el LNA 140d incluye una fuente de corriente 858, un N-FET 860, y resistores 862, 864, 866 y 868. La fuente de corriente 858 tiene un extremo acoplado a una fuente de alimentación V_{DD} y el otro

extremo acoplado al drenaje del N-FET 860. El N-FET 860 está conectado mediante diodo y su fuente está acoplada a la masa del circuito, y su puerta está acoplada a su drenaje. El resistor 862 tiene un extremo acoplado a la puerta del N-FET 810 y el otro extremo acoplado a la puerta del N-FET 860. El resistor 864 tiene un extremo acoplado a la puerta del N-FET 830 y el otro extremo acoplado a la puerta del N-FET 860. La corriente de polarización para el N-FET 810 está determinada por (1) la corriente proporcionada por la fuente de corriente 858 y (2) la relación del ancho del N-FET 810 respecto al ancho del N-FET 860. De manera similar, la corriente de polarización para el N-FET 830 está determinada por (1) la corriente proporcionada por la fuente de corriente 858 y (2) la relación del ancho del N-FET 830 respecto al ancho del N-FET 860. El resistor 866 tiene un extremo acoplado a la alimentación V_{DD} y el otro extremo acoplado a las puertas de los N-FETs 820 y 840. El resistor 868 tiene un extremo acoplado a la masa del circuito y el otro extremo acoplado a las puertas de los N-FETs 820 y 840. Los resistores 866 y 868 determinan la tensión de polarización de puerta para los N-FETs 820 y 840, los cuales no necesitan ser establecidos de manera precisa.

La circuitería de control de ganancia para el LNA 140d incluye los N-FETs 870 y 880, un condensador 872, y resistores 882, 884 y 886. Los N-FETs 870 y 880 tienen sus fuentes acopladas a la puerta del N-FET 810 y sus puertas reciben dos señales de control de ganancia. El condensador 872 tiene un extremo acoplado a los drenajes de los N-FETs 820 y 840 y el otro extremo acoplado al drenaje del N-FET870. Los resistores 882 y 884 están acoplados en serie. El resistor 882 tiene un extremo acoplado al drenaje del N-FET880 y el otro extremo acoplado a los resistores 884 y 886. El otro extremo del resistor 884 está acoplado a los drenajes de los N-FETs820 y 840, y el otro extremo del resistor 886 está acoplado a la masa del circuito.

Los N-FETs 810, 820, 830 y 840 forman una trayectoria de la señal de ganancia, el N-FET 870 forma una trayectoria de paso a través de la señal, y el N-FET 880 forma una trayectoria de atenuación de la señal. Una de las tres trayectorias de la señal se elige en cualquier momento dado en base a las dos señales de control de ganancia. Si el N-FET 870 se pone en conducción y se elige la trayectoria de paso a través de la señal, entonces la señal de entrada pasa a través del N-FET 870 y del condensador 872 de acoplamiento de AC, hasta la salida del LNA. Si el N-FET 880 está en conducción y se ha seleccionado la trayectoria de la señal de atenuación, entonces la señal de entrada pasa a través del N-FET 880 y es atenuada por la red de resistores.

Un circuito 890 de adaptación de impedancia de entrada se acopla entre una entrada de RF y la puerta del N-FET 810. Un circuito 892 de adaptación de impedancia de salida se acopla entre una salida de RF y la alimentación V_{DD} . Cada circuito de adaptación de impedancia puede incluir uno o más inductores, condensadores, líneas de cinta, etcétera. El circuito de adaptación 892 proporciona también corriente de polarización para los N-FETs 810, 820, 830, 840 y 880.

La **Figura 9** muestra un diagrama esquemático de una realización de un LNA 140e con linealización post-distorsión activa. El LNA 140e incluye cuatro FETs de canal P (P-FETs) 910, 920, 930 y 940, un inductor 950, y un condensador 952. El P-FET 910 tiene su fuente acoplada a un extremo del inductor 950, recibiendo su puerta la tensión de entrada v_1 , y su drenaje acoplado a la fuente del P-FET 920. El otro extremo del inductor 950 está acoplado a la alimentación V_{DD} . El P-FET tiene su puerta recibiendo la tensión de polarización v_{bias} y su drenaje acoplado al nodo de salida. El N-FET 930 tiene su fuente acoplada a la alimentación V_{DD} , su puerta acoplada a un extremo del condensador 952, y su drenaje acoplado a la fuente del P-FET 940. El otro extremo del condensador 952 está acoplado a la fuente del P-FET 920. El P-FET 940 tiene su puerta recibiendo la tensión de polarización v_{bias} y su drenaje acoplado al nodo de salida. El nodo de salida proporciona la corriente de salida i_{out} para el LNA 140e.

Según se ha indicado anteriormente, las técnicas para linealizar un circuito activo utilizando post-distorsión activa pueden ser usadas para diversos tipos de circuitos activos tal como amplificador, mezclador, etcétera. La trayectoria de señal principal para el circuito activo genera distorsión debido a la no linealidad de los elementos del circuito en la trayectoria de señal principal. Una trayectoria de señal auxiliar genera activamente componentes de distorsión utilizadas para anular las componentes de distorsión generadas por la trayectoria de señal principal.

El amplificador y otros circuitos activos linealizados descritos en la presente memoria pueden usados para diversas gamas de frecuencia incluyendo la banda base, frecuencia intermedia (IF), RF, y así sucesivamente. Por ejemplo, estos circuitos activos linealizados pueden ser usados para bandas de frecuencia empleadas habitualmente para comunicación inalámbrica, tal como:

- Banda celular de 824 a 894 MHz;
- Banda de Sistema de Comunicación Personal (PCS) desde 1850 a 1990 MHz;
- Banda de Sistema Celular Digital (DCS) desde 1710 a 1880 MHz;
- Banda GSM900 desde 890 hasta 900 MHz;
- Banda de Telecomunicaciones Móviles Internacionales-2000 (IMT-2000) desde 1920 hasta 2170 MHz, y
- Banda de Sistema de Posicionamiento Global (GPS) desde 1574,4 hasta 1576,4 MHz.

El amplificador y otros circuitos linealizados descritos en la presente memoria pueden ser implementados dentro de un circuito integrado (IC), un circuito integrado de RF (RFIC), un circuito integrado de aplicación específica (ASIC), una placa de circuito impreso (PCB), un dispositivo electrónico, etcétera. Estos circuitos activos linealizados pueden ser también fabricados con varias tecnologías de proceso de IC tal como semiconductor de óxido de metal complementario (CMOS), MOS de canal N (N-MOS), MOS de canal P (P-MOS), transistor de unión bipolar (BJT), C-MOS bipolar (BiCMOS), silicio y germanio (SiGe), arseniuro de galio (GaAs), etcétera.

La descripción que antecede de las realizaciones divulgadas ha sido proporcionada para permitir que cualquier experto en la materia realice o utilice la presente invención. Diversas modificaciones de estas realizaciones podrán resultar fácilmente evidentes para los expertos en la materia, y los principios genéricos que aquí se definen pueden ser aplicados a otras realizaciones sin apartarse del alcance de la invención según se define en las reivindicaciones anexas. Así, no se pretende que la presente invención quede limitada a las realizaciones que se muestran en la presente memoria, sino que se extienda al más amplio marco en concordancia con las reivindicaciones anexas.

5

10

15

20

25

30

35

40

REIVINDICACIONES

- 1.- Un circuito integrado que comprende:
- un primer transistor (310; 810) acoplado eléctricamente con su fuente a un inductor (350; 850) y operativo para recibir y amplificar una señal de entrada (v_i);
- 5 un segundo transistor (320; 820) acoplado eléctricamente al primer transistor (310; 810) y operativo para generar una señal intermedia y proporcionar una señal de salida, y
- un tercer transistor (330, 830) acoplado eléctricamente al segundo transistor (320, 820) y operativo para recibir la señal intermedia y generar componentes de distorsión utilizados para anular una componente de distorsión generada por el primer transistor (310, 810).
- 10 2.- El circuito integrado de la reivindicación 1, en el que el primer y el segundo transistores (310, 320) están acoplados como par en cascodo.
- 3.- El circuito integrado de la reivindicación 1, en el que el tercer transistor (330) es operativo para generar componentes de distorsión usadas para anular la componente de distorsión de tercer orden generada por el primer transistor (310).
- 15 4.- El circuito integrado de la reivindicación 1, que comprende además:
- un cuarto transistor (340) acoplado eléctricamente al segundo y tercer transistores y operativo para proporcionar aislamiento de carga.
- 5.- El circuito integrado de la reivindicación 1, en el que el tercer transistor (330) tiene un drenaje acoplado eléctricamente a un drenaje del segundo transistor (320).
- 20 6.- El circuito integrado de la reivindicación 1, en el que el tercer transistor tiene un drenaje acoplado eléctricamente a un drenaje del primer transistor (310).
- 7.- El circuito integrado de la reivindicación 1, en el que el primer, segundo y tercer transistores (310, 320, 330) tienen una primera, una segunda y una tercera ganancias, respectivamente, en las que la primera y la segunda ganancias está relacionadas por medio de un primer factor, y en las que la primera y tercera ganancias están relacionadas por medio de un segundo factor.
- 25 8.- El circuito integrado de la reivindicación 7, en el que el segundo factor se selecciona de modo que reduzca la pérdida de ganancia, y en el que el primer factor se selecciona de modo que anule la componente de distorsión generada por el primer transistor (310).
- 9.- El circuito integrado de la reivindicación 7, en el que el segundo factor es mayor de uno, y en el que la tercera ganancia es una fracción de la primera ganancia.
- 30 10.- El circuito integrado de la reivindicación 1, en el que el primer, segundo y tercer transistores (310, 320, 330) son transistores de efecto de campo de canal N (N-FETs).
- 11.- El circuito integrado de la reivindicación 1, en el que el primer, segundo y tercer transistores (310, 320, 330) son transistores de efecto de campo de canal P (P-FETs).
- 35 12.- El circuito integrado de la reivindicación 1, en el que el primer, segundo y tercer transistores (310, 320, 330) son transistores de unión bipolar (BJTs).
- 13.- El circuito integrado de la reivindicación 1, en el que el primer, segundo y tercer transistores (310, 320, 330) forman un amplificador de bajo ruido, LNA, (140a).
- 14.- El circuito integrado de la reivindicación 1, que comprende además:
- 40 un circuito de control de ganancia acoplado eléctricamente al primer y segundo transistores (810, 820), y operativo para proporcionar control de ganancia para un amplificador (140D) formado por el primer, segundo y tercer transistores.
- 15.- El circuito integrado de la reivindicación 14, en el que el circuito de control de ganancia comprende:
- un cuarto transistor (870) acoplado eléctricamente al primer transistor (810), y
- 45 un condensador (872) acoplado eléctricamente entre el cuarto transistor (870) y el segundo transistor (820).
- 16.- El circuito integrado de la reivindicación 14, en el que el circuito de control de ganancia comprende:

un cuarto transistor (880) acoplado eléctricamente al primer transistor (810), y

al menos un resistor (882) acoplado eléctricamente entre el cuarto transistor (880) y el segundo transistor (820).

5 17.- El circuito integrado de la reivindicación 1, en el que la señal de entrada es una señal de Acceso Múltiples por División de Código (CDMA).

18.- Un amplificador que comprende el circuito integrado de la reivindicación 1, en el que:

dicho inductor (350) es operativo para proporcionar degeneración de fuente;

10 dicho primer transistor (310) tiene una fuente acoplada eléctricamente al inductor y una puerta que recibe una señal de entrada, siendo el primer transistor operativo para proporcionar amplificación de señal; dicho segundo transistor (320) tiene un drenaje que proporciona dicha señal de salida y una fuente acoplada eléctricamente a un drenaje del primer transistor, y

dicho tercer transistor (330) tiene una puerta acoplada eléctricamente a la fuente del segundo transistor.

19.- El amplificador de la reivindicación 18, que comprende además:

15 un cuarto transistor (340) que tiene una fuente acoplada eléctricamente a un drenaje del tercer transistor, y un drenaje acoplado eléctricamente al drenaje del segundo transistor.

20.- Un receptor para un dispositivo inalámbrico, que comprende:

un amplificador de bajo ruido (LNA) que comprende el amplificador de la reivindicación 18;

un circuito (890) de adaptación de impedancia de entrada, acoplado eléctricamente a una puerta del primer transistor (810) y que recibe una señal de entrada para el LNA, y

20 un circuito (892) de adaptación de impedancia de salida, acoplado eléctricamente a un drenaje del segundo transistor y que proporciona una señal de salida para el LNA.

21.- El receptor de la reivindicación 20, en el que el LNA comprende además:

un cuarto transistor (840) que tiene una fuente acoplada eléctricamente a un drenaje del tercer transistor y un drenaje acoplado eléctricamente al drenaje del segundo transistor.

25 22.- El receptor de la reivindicación 20, en el que el LNA comprende además:

un circuito de control de ganancia acoplado eléctricamente al primer y segundo transistores, y operativo para proporcionar control de ganancia para el LNA.

30

35

40

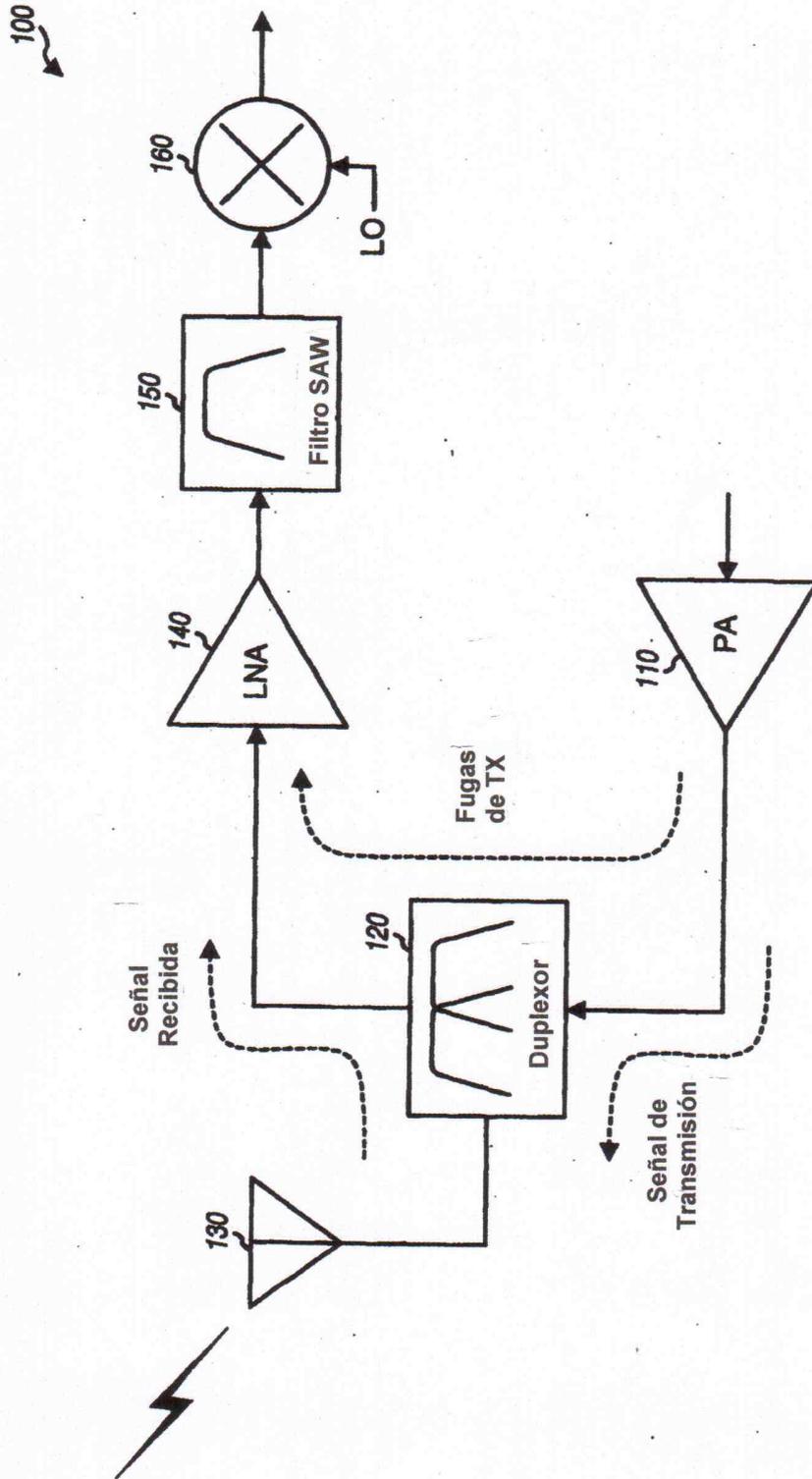


FIG. 1

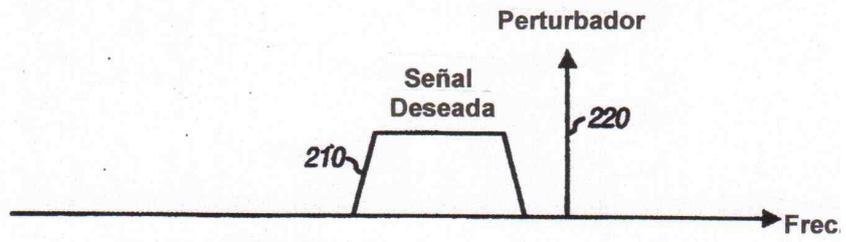


FIG. 2A

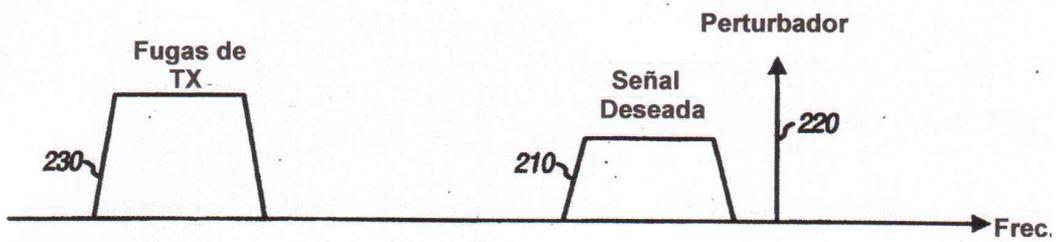


FIG. 2B

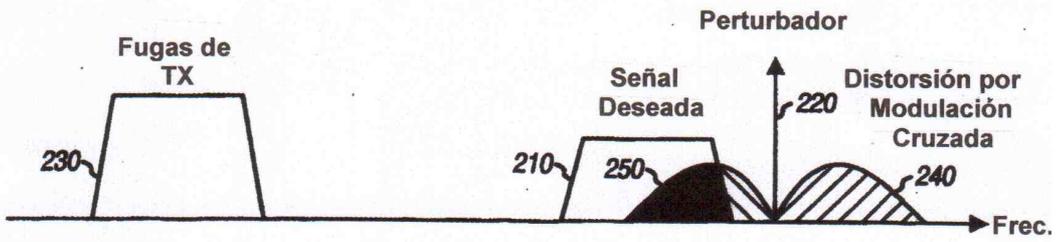


FIG. 2C

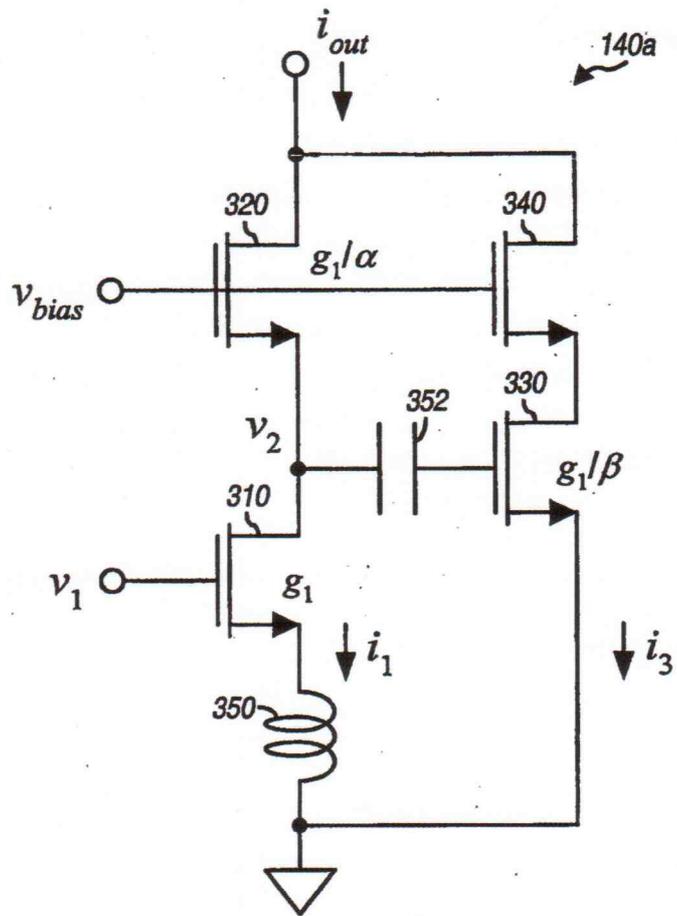


FIG. 3

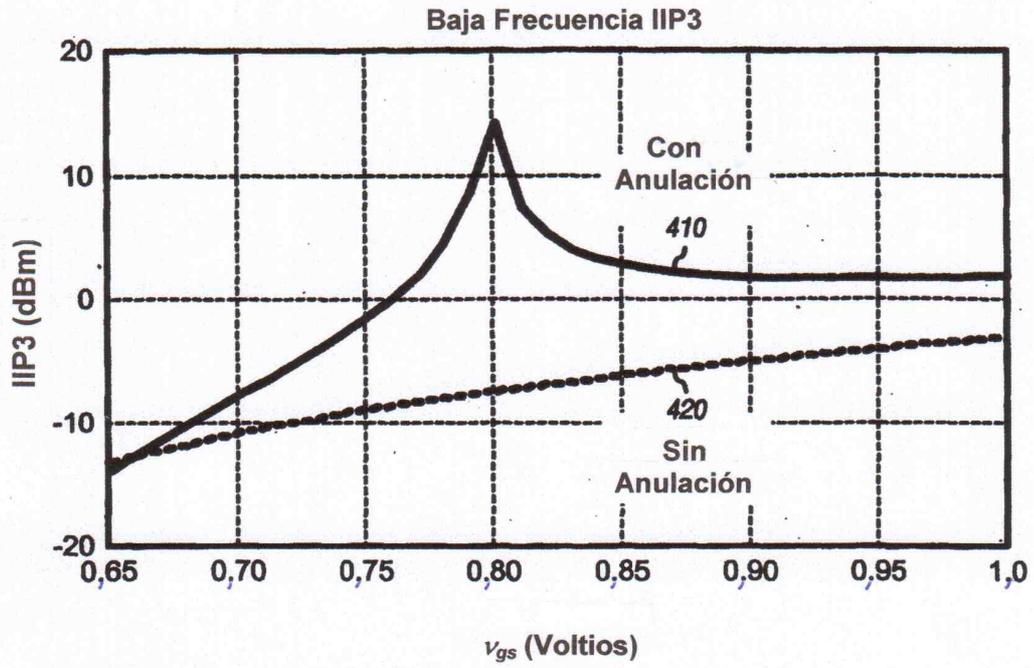


FIG. 4A

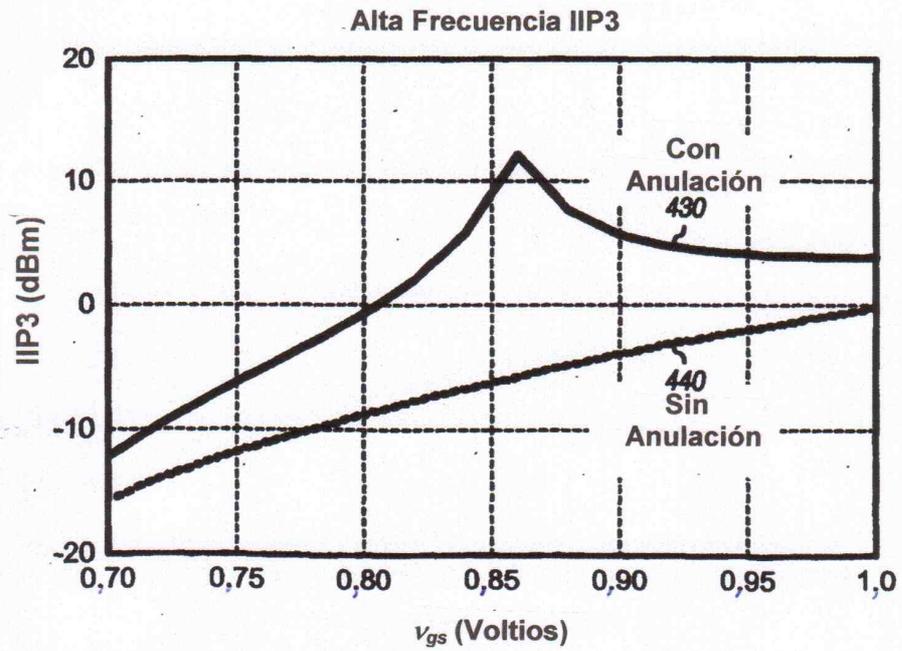


FIG. 4B

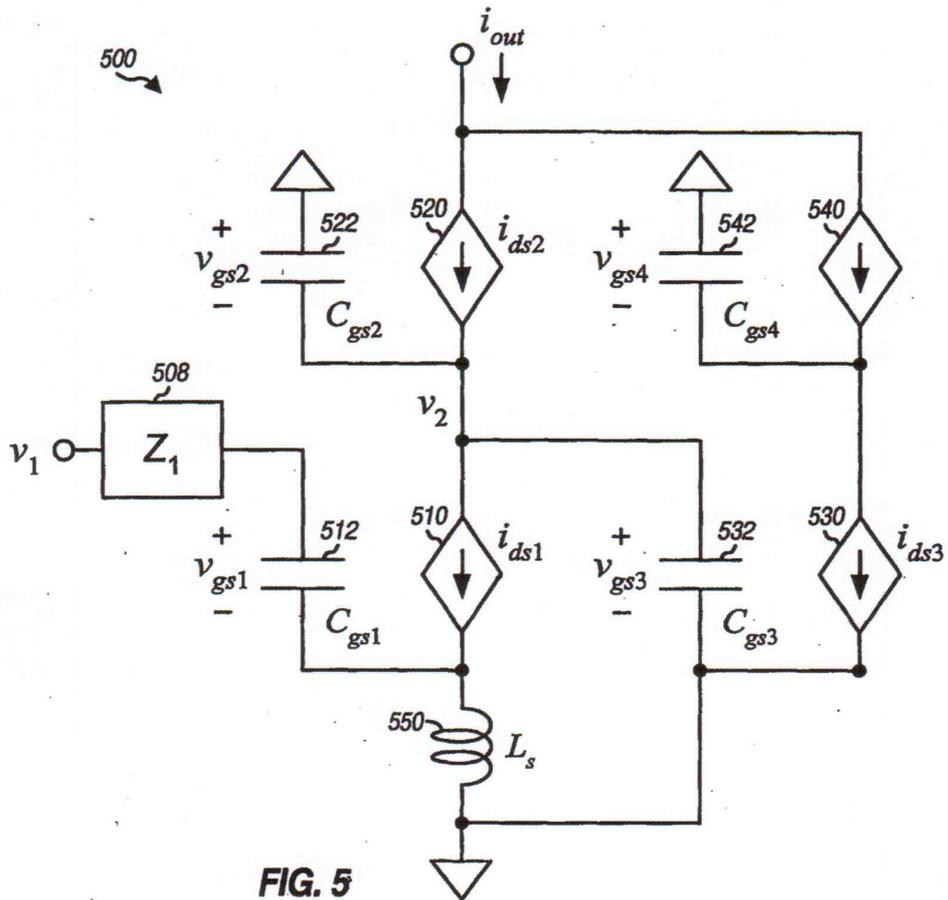


FIG. 5

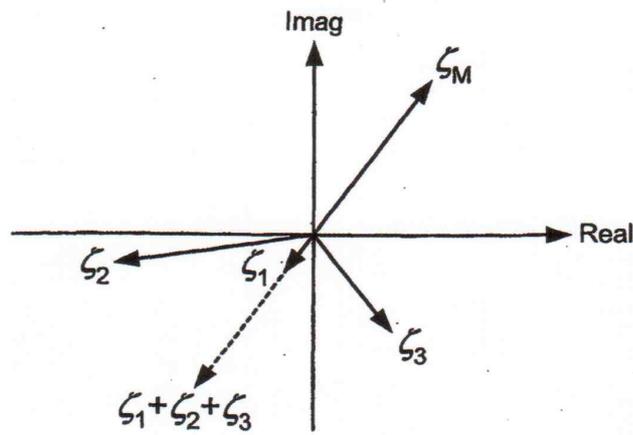


FIG. 6

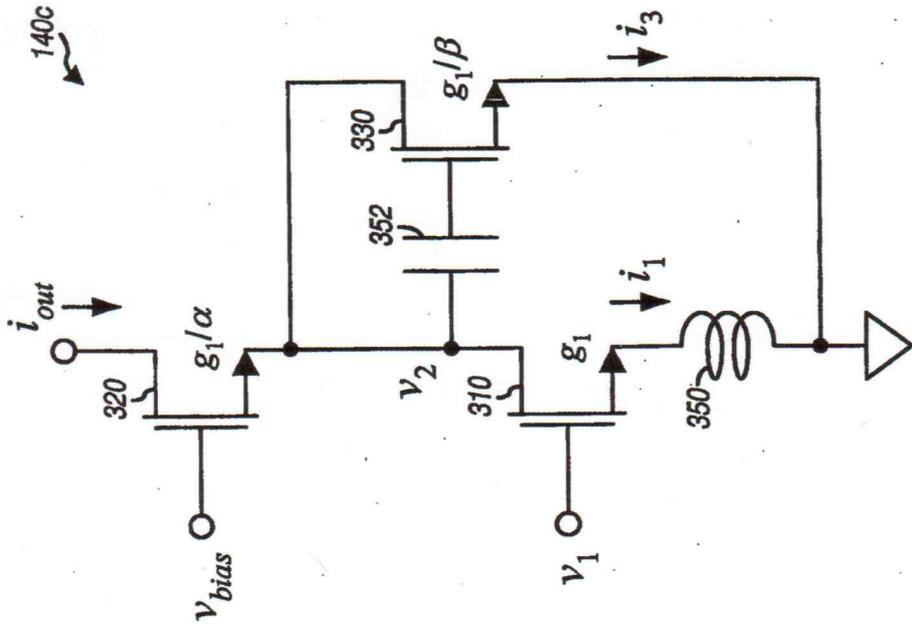


FIG. 7B

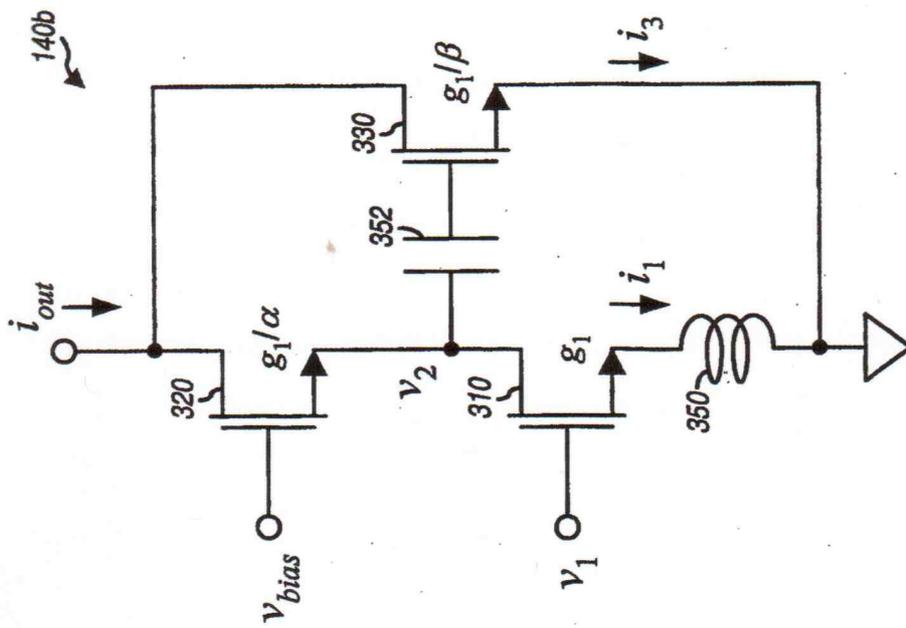


FIG. 7A

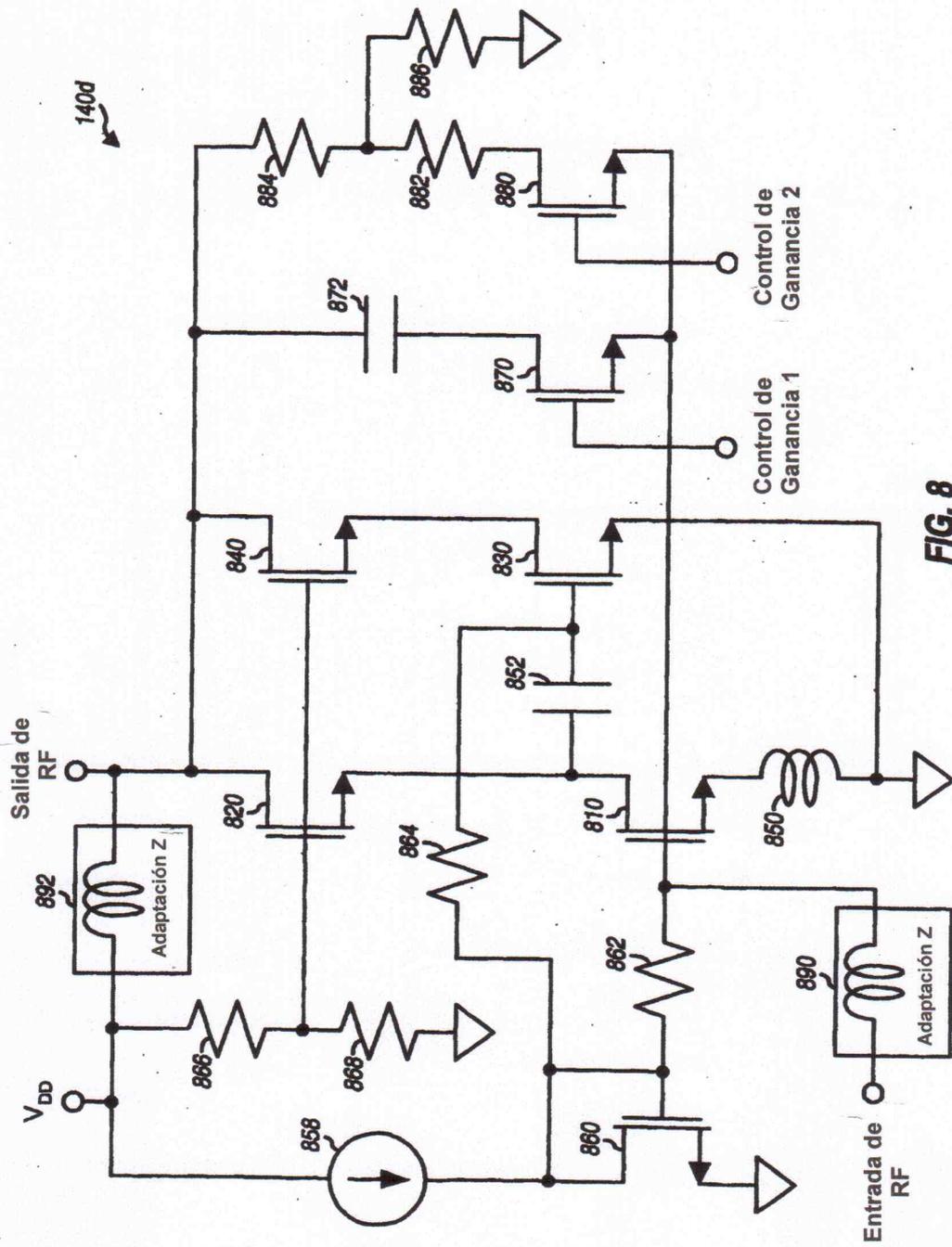


FIG. 8

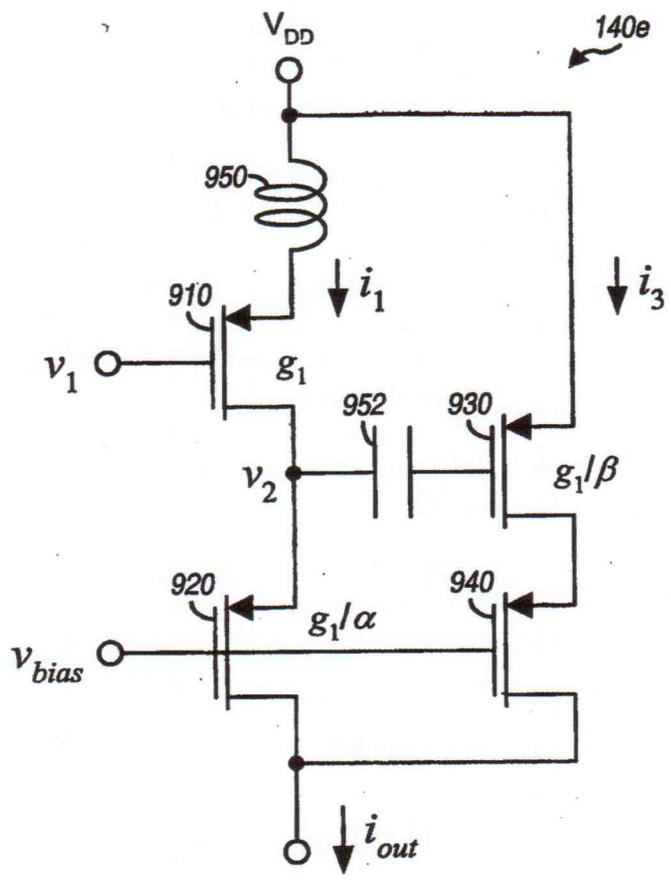


FIG. 9