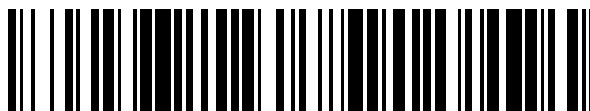


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 374 111**

51 Int. Cl.:
H04L 29/06 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **07013072 .9**
96 Fecha de presentación: **04.07.2007**
97 Número de publicación de la solicitud: **1981238**
97 Fecha de publicación de la solicitud: **15.10.2008**

54 Título: **ALGORITMO DE EMPAREJAMIENTO DE PREFIJO.**

30 Prioridad:
23.03.2007 US 728118

45 Fecha de publicación de la mención BOPI:
13.02.2012

45 Fecha de la publicación del folleto de la patente:
13.02.2012

73 Titular/es:
**O2Micro International Limited
Grand Pavillion Centre West Bay Road P.O. Box
32331 SMB
Georgetown, Grand Cayman, KY**

72 Inventor/es:
**Xing, Xianwu y
Foo, Jongkwee**

74 Agente: **de Elizaburu Márquez, Alberto**

ES 2 374 111 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Algoritmo de emparejamiento de prefijo.

CAMPO DE LA INVENCION

La presente invención se refiere a estructuras y sistemas de redes informáticas, y en particular a operaciones de emparejamiento de patrones que utilizan un algoritmo de emparejamiento de prefijo implementado en aplicaciones de procesamiento en red que necesitan emparejamiento de contenido o filtraje de contenido.

ANTECEDENTES DE LA INVENCION

Los sistemas informáticos operan actualmente en un entorno de conectividad casi ubicua si están vinculados a Internet y a redes, o si están conectados por medio de tecnología inalámbrica. Mientras que la disponibilidad de siempre en comunicación ha creado incontables nuevas oportunidades para compartir negocios e información basados en webs, también se ha producido un incremento en la frecuencia de los intentos de infracción de la seguridad de la red, o ataques de hackers, realizados para acceder a la información confidencial o interferir de otro modo con las comunicaciones en la red.

Dada la importancia de proteger la información y los servicios, existe una gran cantidad de trabajo de la colectividad de seguridad. Recientemente, ha surgido una cantidad de aplicaciones dirigidas a detectar y frustrar los ataques en la red, incluyendo antivirus de filtraje de contenidos, cortafuegos, detección/prevención de intrusión y protección de red. En el centro de la casi totalidad de los modernos sistemas de seguridad en red se encuentra un algoritmo de emparejamiento de patrones, donde un patrón incluye una cadena de contenido de signatura que se ha de emparejar. En la operación de emparejamiento de patrones, el tráfico en paquetes que pasa se compara con una librería que contiene patrones almacenados de tráfico de paquetes sospechosos, amenazantes o peligrosos. En caso de que encuentre un emparejamiento entre un tráfico de paquetes seleccionado y una entrada patrón de la librería, se puede emitir una alerta o alarma, y además el tráfico de paquetes de emparejamiento puede ser capturado antes de que se produzca algún daño. Además de la implementación en aplicaciones de seguridad de red, el emparejamiento de patrones se utiliza también en enrutamiento de protocolo de Internet (IP) donde cada paquete que atraviesa el enrutador es recuperado para hallar el destino de IP.

Desafortunadamente, comprobar cada byte de cada tráfico de paquetes para ver si se empareja con alguno de un conjunto de diez mil patrones requiere importantes recursos de procesamiento, tanto en términos de cantidad de tiempo para procesar un paquete, como de cantidad de memoria necesaria. Adicionalmente, debido a que la tasa de flujo de paquetes se ha incrementado con el tiempo, el emparejamiento de patrones debe operar a una velocidad de un gigabit por segundo (Gbps) con el fin de no restringir el caudal de paquetes. Para direccionar estas cuestiones, el motor de emparejamiento de cadena de signatura está diseñado de modo que incluye un motor de emparejamiento de prefijos y un motor de emparejamiento exacto. El motor de emparejamiento de prefijos examina el prefijo del paquete de tráfico frente a una tabla de búsqueda de prefijo precompilada, y actúa como preprocesador para filtrar la mayor parte de los tráficos de paquetes. Solamente aquellos tráficos de paquetes en los que se encuentra que sus prefijos se emparejan con un prefijo predefinido en la tabla de búsqueda de prefijo, son inspeccionados adicionalmente en el motor de emparejamiento exacto. Puesto que el motor de emparejamiento exacto se pone en marcha raramente, el caudal global de paquetes ha aumentado considerablemente.

Aunque el algoritmo de emparejamiento de prefijo proporciona una solución para mejorar el rendimiento, la actual tecnología de emparejamiento de prefijos no puede aún ofrecer un comportamiento, un rendimiento, una escalabilidad y una flexibilidad satisfactorios. Por ejemplo, el emparejamiento de prefijo simple comprueba el prefijo de un paquete de tráfico frente a todos los prefijos almacenados en la tabla de búsqueda de prefijo. Cuando el número de cadenas de signatura alcanza varios miles, el comportamiento del emparejamiento de prefijo simple se degradará significativamente debido a la enorme cantidad de tiempo de procesamiento y afectará negativamente al rendimiento. También, cuando la longitud de la signatura más corta es relativamente pequeña, el emparejamiento de prefijo simple demostrará un incremento de falsos positivos y en consecuencia el motor de emparejamiento exacto se pondrá en marcha frecuentemente. Como resultado, el motor de emparejamiento de prefijo falla en cuanto a contribuir a un aumento del rendimiento.

La solicitud internacional WO 2005/017708 A2 se refiere a un método y un aparato basados en filtros de Bloom para detectar signaturas predefinidas en la carga útil de un paquete de red. El aparato comprende un motor de emparejamiento de prefijo para almacenar información de prefijos de las signaturas predefinidas en una pluralidad de entradas de tabla de una tabla de búsqueda, buscar un número predeterminado de entradas de tabla para encontrar un emparejamiento posible de la corriente de entrada respecto a las signaturas predefinidas, y un motor de emparejamiento exacto acoplado al motor de emparejamiento de prefijo para recopilar la información de prefijo asociada al emparejamiento posible y realizar una determinación de emparejamiento exacto en base a la información de prefijo recopilada. El artículo "Emparejamiento de Patrón de Paquete de una Tasa de Gigabit Utilizando TCAM", Fang Yu et al., Procedimientos de la 12ª Conferencia Internacional IEEE de Protocolos de Red (ICNP04), 5 de Octubre de 2004, se refiere a un método para emparejar una corriente de entrada respecto a

5 signaturas predefinidas que comprende almacenar información de prefijo de las signaturas predefinidas en una pluralidad de entradas de tabla de una tabla de búsqueda, acceder a un número predeterminado de entradas de tabla de acuerdo con una porción de la corriente de entrada, y realizar un determinación de emparejamiento posible en base a los valores de entrada de tabla en una Memoria Direccional de Contenido Ternario (TCAM). El método divulgado se basa en la capacidad de la TCAM para almacenar uno de tres estados.

SUMARIO DE LA INVENCION

10 Por consiguiente, la presente invención proporciona un algoritmo de emparejamiento de prefijo que hace que la determinación de emparejamiento de prefijo sea más efectiva y eficiente. Un ejemplo de motor de emparejamiento de prefijo comprende una tabla de búsqueda, un circuito lógico y una memoria intermedia de entrada de tabla. La tabla de búsqueda almacena información de prefijo de signaturas predefinidas. El circuito lógico está acoplado a la tabla de búsqueda para acceder a un número predeterminado de entradas de tabla de la tabla de búsqueda de acuerdo con una porción de una corriente de entrada. La memoria intermedia de entrada de tabla está acoplada al circuito lógico para almacenar valores de entrada de tabla temporales del número predeterminado de entradas de tabla. Cada entrada de tabla temporal contiene bits de posición y bits de longitud, estando los bits de longitud capacitados para determinar los valores de entrada de tabla asociados a la determinación de emparejamiento posible, y siendo un bit de posición predeterminado de cada valor temporal de entrada de tabla asociado comprobado para llevar a cabo una determinación de emparejamiento posible.

20 BREVE DESCRIPCIÓN DE LOS DIBUJOS

Las ventajas de la presente invención se pondrán de manifiesto a partir de la descripción detallada que sigue de realizaciones ejemplares de la misma, cuya descripción deberá ser considerada junto con los dibujos que se acompañan, en los que:

- 25 La Figura 1 es un diagrama de bloques de un motor de emparejamiento de prefijos de acuerdo con una realización de la presente invención;
- La Figura 2 es una estructura de la tabla de búsqueda de prefijo de la Figura 1, de acuerdo con una realización de la presente invención;
- 30 La Figura 3 es una estructura de datos de una entrada de tabla de la tabla de búsqueda de prefijo de acuerdo con una realización de la presente invención;
- La Figura 4 es un diagrama de tiempos del motor de emparejamiento de prefijo de la Figura 1, de acuerdo con una realización de la presente invención;
- La Figura 5 es una tabla que ilustra la condición de emparejamiento de prefijo.

35 DESCRIPCIÓN DETALLADA DE LA INVENCION

Ahora se hará referencia detallada a las realizaciones de la presente invención. Aunque la invención será descrita junto con las realizaciones, se comprenderá que no se pretende limitar la invención a estas realizaciones. Por el contrario, se pretende que la invención cubra las alternativas, modificaciones y equivalentes que puedan estar incluidas dentro del espíritu y del alcance la invención según se define mediante las reivindicaciones anexas.

40 La Figura 1 ilustra un diagrama de bloques de un ejemplo de motor 100 de emparejamiento de prefijo. El motor 100 de emparejamiento de prefijo incluye una lógica 103 de prefijo, una tabla 105 de búsqueda de prefijo y una memoria intermedia 107 de entrada de tabla. Los paquetes de carga útil fluyen desde un bloque 101 de corriente de entrada. El motor 100 de emparejamiento de prefijo está acoplado al bloque 101 de corriente de entrada y tiene como objetivo comprobar la presencia de cadenas de signatura predefinidas que se estiman perjudiciales para la red tal como un gusano de Internet o un virus informático en los paquetes de carga útil. A este fin, la cadena de prefijo, la porción más a la izquierda de cada paquete de tráfico, es inspeccionada por el motor 100 de emparejamiento de prefijo. Si se obtiene un resultado negativo después de la inspección de la cadena de prefijo, ello indica que el paquete inspeccionado no se empareja con ninguna de las cadenas de signatura predefinidas, y por lo tanto el paquete inspeccionado puede ser filtrado. Si se obtiene un resultado positivo después de la inspección de cadena de prefijo, ello indica que el paquete inspeccionado es un emparejamiento posible de una de las cadenas de signatura predefinidas. Cuando se encuentra un emparejamiento posible, la información perteneciente al paquete inspeccionado es dirigida desde el motor 100 de emparejamiento de prefijo hasta un bloque 109 de salida, desde el que se envía además la información hasta un motor de emparejamiento exacto (no representado) para ayudar a la inspección exacta del paquete frente a las cadenas de signatura predefinidas.

60 Para llevar a cabo la inspección de cadena de prefijo, la lógica 103 de prefijo está acoplada al bloque 101 de corriente de entrada, y de ese modo recibe una porción de la corriente de entrada, la cual puede tener una velocidad de línea de hasta, o superior a, 1 Gbits por segundo. De acuerdo con esta porción de la corriente de entrada, la lógica 103 de prefijo accede a un número predeterminado de entradas de tabla de la tabla 105 de búsqueda de prefijo en ciclos de reloj consecutivos y almacena los valores de entrada de tabla recibidos en la memoria intermedia 107 de entrada de tabla. La tabla 105 de búsqueda de prefijo es en este caso una memoria rápida precompilada tal como una memoria de acceso aleatorio estática (SRAM) o una memoria de acceso aleatorio dinámica de latencia reducida (RLDRAM), para almacenar información de prefijo de las cadenas de signatura predefinidas. Cada entrada de tabla en la tabla de búsqueda de prefijo incluye un segmento de posición, un segmento de longitud y un

segmento de dirección, los cuales se van a discutir de manera más detallada en lo que sigue. Examinando el segmento de posición de los valores temporales de entrada de tabla almacenados en la memoria intermedia 107 de entrada de tabla, la lógica 103 de prefijo puede determinar si se ha encontrado el emparejamiento posible de una de las cadenas de signatura predefinidas.

5 La Figura 2 ilustra un ejemplo de estructura 200 de la tabla 105 de búsqueda de prefijo. La tabla 105 de búsqueda de prefijo está organizada preferentemente de una manera en la que los prefijos de las signaturas predefinidas son vistos como direcciones que se aplican a la tabla 105 de búsqueda de prefijo implementada como memoria direccionable. Por ejemplo, el prefijo "ABC" se ve como la dirección de la entrada de tabla 201, y a la entrada de
10 tabla 201 se puede acceder cuando se proporciona la dirección "ABC" válida. De manera similar, el prefijo "BCD" se ve como la dirección de la entrada de tabla 203 y el prefijo CDE se ve como la dirección de la entrada de tabla 205.

Los expertos en la materia reconocerán fácilmente que cuando el espacio de memoria es limitado, la tabla 105 de búsqueda de prefijo no puede albergar el gran número de entradas de tabla direccionadas como prefijos de las signaturas predefinidas. Por lo tanto, se puede implementar una función de hash en la tabla 105 de búsqueda de prefijo. La función de hash puede reducir la gran tabla inmanejable requerida hasta un pequeño índice manejable. Durante el proceso, existe la posibilidad de que dos o más entradas de tabla puedan generar el mismo índice de hash y estas entradas de tabla sean almacenadas en la misma posición de la tabla de hash. Por ejemplo, la tabla 105 de búsqueda de prefijo puede disponer de una función hash de comprobación de redundancia de ciclo (CRC).
15 Tras la aplicación de la función hash de CRC, el prefijo "ABC" corresponde al índice de entrada de tabla 201 y también se puede acceder a la entrada de tabla 201 cuando se proporciona la dirección "ABC". De manera similar, el prefijo "BCD" corresponde al índice de la entrada de tabla 203 y el prefijo "CED" corresponde al índice de la entrada de tabla 205.

25 La Figura 3 ilustra un ejemplo de estructura de datos 300 de la entrada de tabla en la tabla 105 de búsqueda de prefijo. Según se ha expuesto anteriormente, cada entrada de tabla incluye el segmento de posición, el segmento de longitud y el segmento de dirección. En consecuencia, la estructura de datos de la entrada de tabla comprende bits de posición, bits de longitud y bits de dirección. Los bits de posición, por ejemplo desde el bit 0 hasta el bit m, almacenan información de posición perteneciente a un prefijo. Por ejemplo, el bit N de los bits de posición de la entrada de tabla 201, que está indexada como "ABC", indica si el prefijo "ABC" aparece en la posición N de una signatura predefinida. Los bits de longitud almacenan la información de longitud perteneciente a un prefijo. Por ejemplo, los bits de longitud de la entrada de tabla 201, que está indexada como "ABC", indican la longitud de la signatura predefinida que es la más corta entre las que empiezan con el prefijo "ABC". Los bits de dirección almacenan la información de dirección perteneciente a un prefijo. Por ejemplo, los bits de dirección de la entrada de
30 tabla 201, que está indexada como "ABC", indican la dirección de una lista de signaturas predefinidas que empiezan con el prefijo "ABC".

La Figura 4 ilustra un ejemplo de diagrama de tiempos 400 del motor 100 de emparejamiento de prefijo. Suponiendo que una porción de la corriente de entrada es "ABCDEFGH", la lógica 103 de prefijo accederá a la tabla 105 de búsqueda de prefijo en ciclos de reloj consecutivos utilizando las direcciones "ABC", "BCD", "CDE", "DEF", "EFG" y "FGH", respectivamente. Es decir, la porción "ABCDEFGH" se divide en seis cadenas adyacentes solapantes y cada cadena adyacente solapante corresponde a uno de los índices de la tabla 105 de búsqueda. Los expertos en la materia reconocerán fácilmente que la longitud de porción de la corriente de entrada utilizada para emparejamiento de prefijo depende de los parámetros de diseño, tales como la velocidad de línea de la corriente de entrada, el rendimiento deseado, etc. Adicionalmente, la longitud de byte de cada cadena adyacente solapante depende de la longitud de byte de los índices de la tabla 105 de búsqueda de prefijo.
40

45 Cuando se accede a cada entrada de tabla, indexada respectivamente como "ABC", "BCD", "CDE", "DEF", "EFG" y "FGH", el valor de entrada de tabla recibido por la lógica 103 de prefijo es además almacenado temporalmente en la memoria intermedia 107 de entrada de tabla. La lógica 103 de prefijo puede buscar en los bits de posición de valores temporales de entrada asociados para determinar si se ha encontrado el emparejamiento posible de una de las cadenas de signatura predefinidas.
50

La Figura 5 ilustra un ejemplo de tabla 500 que indica condición de emparejamiento de prefijo. De nuevo, suponiendo que una porción de la corriente de entrada es "ABCDEFGH", la memoria intermedia 107 de entrada de tabla almacena valores temporales de entrada de tabla cuyos índices son respectivamente "ABC", "BCD", "CDE", "DEF", "EFG" y "FGH". Para determinar si la cadena "ABC" es un prefijo de las cadenas de signatura predefinidas, la lógica 103 de prefijo identificará valores de entrada de tabla asociados que van a ser examinados, dependiendo de los bits de longitud del valor temporal de entrada de tabla indexado como "ABC". Por ejemplo, si los bits de longitud indican que la signatura más corta, de la que "ABC" es un prefijo, tiene 3 bytes, la lógica 103 de prefijo examinará el bit 0 de posición del valor temporal de entrada de tabla indexado como "ABC" para realizar la determinación de emparejamiento de "ABC" del prefijo. Si los bits de longitud indican que la signatura más corta, de la que "ABC" es un prefijo, tiene 4 bytes, la lógica 103 de prefijo examinará no solo el bit 0 de posición del valor temporal de entrada de tabla indexado como "ABC", sino también el bit de posición 1 del valor temporal de entrada de tabla indexado como "BCD" para realizar la determinación de emparejamiento de "ABC" del prefijo.
55
60
65

De manera similar, si los bits de longitud indican que la signature más corta, de la que "ABC" es un prefijo, tiene 8 bytes, la lógica 103 de prefijo no solo examinará el bit 0 de posición del valor temporal de entrada de tabla indexado como "ABC", sino también el bit 1 de posición del valor temporal de entrada de tabla indexado como "BCD", el bit 2 de posición del valor temporal de entrada de tabla indexado como "CDE", el bit 3 de posición del valor temporal de entrada de tabla indexado como "CDF", el bit 4 de posición del valor temporal de entrada de tabla indexado como "DFG", y el bit 5 de posición del valor temporal de entrada de tabla indexado como "FGH". En esta condición, la lógica 103 de prefijo puede determinar que la corriente de entrada que empieza con "ABC" se empareja con el prefijo "ABC" de las cadenas de signature predefinidas solamente cuando todos los bits examinados son un 1 lógico como se muestra en la Figura 5. En consecuencia, se encuentra un emparejamiento posible de una de las cadenas de signature predefinidas, y la información de posición y dirección contenida en estos valores temporales de entrada de tabla puede ser dirigida al bloque 109 de salida y a continuación al motor de emparejamiento exacto (no representado) para ayudar a la inspección de emparejamiento exacto. Además, los bits rellenados con asterisco (*) son bits de No Importantes (NC) para la inspección de emparejamiento de prefijo. Sin embargo, si la condición de emparejamiento de prefijo según se ha ilustrado en la Figura 5 no se cumple, la lógica 103 de prefijo puede determinar que la corriente de entrada que empieza con "ABC" no se empareja con el prefijo "ABC" de las corrientes de signature predeterminadas y la corriente de entrada que empieza con "ABC" será filtrada y desechada. En consecuencia, el motor de emparejamiento exacto (no representado) no se pondrá en marcha. Adicionalmente, aunque la lógica válida de los bits de posición se ha establecido que sea un 1 lógico según se ha indicado en la Figura 5, los expertos en la materia comprenderán fácilmente que la lógica válida es programable y que por tanto puede ser programada para que sea un 0 lógico.

De manera similar, para determinar si la cadena "BCD" es un prefijo de las cadenas de signature predefinidas, la lógica 103 de prefijo identificará los valores de entrada de tabla asociados que van a ser examinados, dependiendo de los bits de longitud del valor temporal de entrada de tabla indexado como "BCD". Por ejemplo, si los bits de longitud indican que la signature más corta, de la que "BCD" es un prefijo, tiene 3 bytes, la lógica 103 de prefijo examinará el bit 0 de posición del valor temporal de entrada de tabla indexado como "BCD" para realizar la determinación de emparejamiento de "BCD" del prefijo. Si los bits de longitud indican que la signature más corta, de la que "BCD" es un prefijo, tiene 4 bytes, la lógica 103 de prefijo examinará no solo el bit 0 de posición del valor temporal de entrada de tabla indexado como "BCD", sino también el bit 1 de posición del valor temporal de entrada de tabla indexado como "CDE" para realizar la determinación de emparejamiento de "BCD" del prefijo.

A partir de la descripción que antecede, se puede entender que cuando se determina que la corriente de entrada que empieza con "ABC" es un emparejamiento posible, el motor 100 de emparejamiento de prefijo examina muchos más bytes (por ejemplo, "ABCDEFGH") que el algoritmo de emparejamiento de prefijo convencional, el cual comprueba solamente el propio "ABC". Según se incrementa la longitud real inspeccionada de la corriente de entrada, los falsos positivos con el emparejamiento de prefijo corto se reducen considerablemente y de ese modo el motor 100 de emparejamiento de prefijo ya no es sensible por más tiempo a las signatures más cortas. Los resultados experimentales muestran que con el algoritmo de emparejamiento de prefijo propuesto, más del 99% de la corriente de entrada puede ser filtrada bajo condiciones críticas. Adicionalmente, debido a los falsos positivos recibidos, el rendimiento del motor 100 de emparejamiento de prefijo puede ser mantenido incluso bajo una gran cantidad de cadenas de signature predefinidas. Además, el motor 100 de emparejamiento de prefijo soporta cualquier tipo de algoritmos de emparejamiento exacto en una etapa posterior. Además, el motor 100 de emparejamiento de prefijo es específicamente para implementación de matrices de puerta programable en campo (FPGA) o de un circuito integrado de aplicación específica (ASIC) y permite bajos recursos de FPGA/ASIC.

Los expertos en la materia reconocerán fácilmente que el escenario que antecede con un índice de tres bytes, un solapamiento de dos bytes y una porción de ocho bytes de la corriente de entrada, es de naturaleza ejemplar. El usuario puede elegir cualquier combinación adecuada de tamaño de índice, solapamiento de bytes y porción de bytes de la corriente de entrada, según se desee y se ajuste dentro de los requisitos de procesamiento para la corriente de entrada que está siendo recibida y de los recursos de hardware.

Los términos y expresiones que han sido empleados en la presente memoria, se utilizan como términos de descripción y no de limitación, y no hay intención alguna, con el uso de tales términos y expresiones, de excluir cualesquiera equivalentes de las características (o porciones de las mismas) mostradas y descritas, y se reconoce que son posibles diversas modificaciones dentro del alcance de las reivindicaciones. Son posibles otras modificaciones, variaciones y alternativas. En consecuencia, se pretende que las reivindicaciones cubran todos esos equivalentes.

REIVINDICACIONES

- 5 1.- Un dispositivo (100) para el emparejamiento de una corriente de entrada (101) respecto a firmas predefinidas, que comprende:
- 10 una tabla (105) de búsqueda para almacenar información de prefijo de las firmas predefinidas en una pluralidad de entradas de tabla;
- un circuito lógico (103) acoplado a la tabla (105) de búsqueda para acceder a un número predeterminado de entradas en la tabla de búsqueda de acuerdo con una porción de la corriente de entrada; **caracterizado por:**
- 15 una memoria intermedia (107) de entrada de tabla acoplada al circuito lógico (103) para almacenar valores temporales de entrada de tabla del número predeterminado de entradas de tabla, en el que cada valor temporal de entrada de tabla contiene bits de posición y bits de longitud, estando los bits de longitud capacitados para determinar los valores de entrada de tabla asociados a la determinación de emparejamiento posible, y siendo un bit de posición predeterminado de cada valor temporal asociado de entrada de tabla comprobado para realizar una determinación de emparejamiento posible.
- 20 2.- El dispositivo de la reivindicación 1, que comprende además un bloque (109) de salida acoplado al circuito lógico (103), para recopilar información de prefijo indicada por los valores temporales de entrada de tabla cuando se encuentra el emparejamiento posible, en el que el dispositivo está adaptado para dirigir además la información de prefijo indicada por los valores temporales de entrada de tabla a un motor de emparejamiento exacto para el emparejamiento exacto de firma.
- 25 3.- El dispositivo de la reivindicación 1, en el que la pluralidad de entradas de tabla en la tabla (105) de búsqueda son índices organizados, y los índices (ABC, BCD, CDE, DEF, EFG, FGH) de la pluralidad de entradas de tabla corresponden a prefijos de las firmas predefinidas.
- 30 4.- El dispositivo de la reivindicación 1, en el que la tabla (105) de búsqueda corresponde a una memoria rápida precompilada.
- 5.- El dispositivo de la reivindicación 1, en el que la tabla de búsqueda incluye la función hash.
- 35 6.- El dispositivo de la reivindicación 1, en el que el dispositivo (100) está adaptado para dividir la porción de la corriente (101) de entrada en un número predeterminado de cadenas adyacentes solapantes, en el que el número predeterminado de cadenas adyacentes solapantes corresponde a índices (ABC, BCD, CDE, DEF, EFG, FGH) del número predeterminado de entradas de tabla.
- 40 7.- El dispositivo de la reivindicación 1, en el que el dispositivo (101) está adaptado de tal modo que el acceso al número predeterminado de entradas de tabla se realiza en ciclos de reloj consecutivos.
- 45 8.- El dispositivo de la reivindicación 1, en el que cada entrada de tabla en la tabla de búsqueda comprende un segmento de posición, un segmento de longitud y un segmento de dirección, en el que el bit N del segmento de posición indica si el índice de la entrada de tabla corresponde con la posición N de una de las firmas predefinidas, el segmento de longitud almacena la longitud de la firma predefinida más corta cuyo prefijo corresponde al índice de la entrada de tabla, y el segmento de dirección almacena la dirección de una lista de firmas predefinidas cuyo prefijo corresponde al índice de la entrada de tabla.
- 50 9.- El dispositivo de la reivindicación 1, en el que el circuito lógico (103) está adaptado para encontrar el emparejamiento posible cuando los valores temporales de entrada de tabla cumplen una condición predeterminada.
- 10.- El dispositivo de la reivindicación 1, en el que el dispositivo de emparejamiento (100) se implementa en una matriz de puerta programable en campo (FPGA) o en un circuito integrado de aplicación específica (ASIC).
- 55 11.- Un método para el emparejamiento de una corriente de entrada (101) respecto a firmas predefinidas, que comprende: almacenar información de prefijo de las firmas predefinidas en una pluralidad de entradas de tabla; acceder a un número predeterminado de entradas de tabla de acuerdo con una porción de la corriente de entrada; **caracterizado por** almacenar valores temporales de entrada de tabla del número predeterminado de entradas de tabla, en el que cada valor temporal de entrada de tabla contiene bits de posición y bits de longitud;
- 60 comprobar los bits de longitud para determinar los valores temporales de entrada de tabla asociados a una determinación de emparejamiento posible, y comprobar un bit de posición predeterminado de cada entrada temporal de tabla asociada para realizar una determinación de emparejamiento posible.

- 12.- El método de la reivindicación 11, que comprende además realizar una función hash sobre la información de prefijo de las firmas predeterminadas.
- 5 13.- El método de la reivindicación 11, en el que se accede al número predeterminado de entradas de tabla en ciclos de reloj consecutivos.
- 10 14.- El método de la reivindicación 11, que comprende además dirigir la información de prefijo indicada por los valores temporales de entrada de tabla a un motor de emparejamiento exacto; y realizar una determinación de emparejamiento exacto en base a la información de prefijo recibida en el motor de emparejamiento exacto.
- 15 15.- El método de la reivindicación 11, que comprende además indexar la pluralidad de entradas de tabla mediante prefijos de las firmas predefinidas.
- 20 16.- El método de la reivindicación 11, que comprende además dividir la porción de la corriente de entrada en un número predeterminado de cadenas adyacentes solapantes, en el que el número predeterminado de cadenas adyacentes solapantes corresponde a índices del número predeterminado de entradas de tabla.
- 25 17.- El método de la reivindicación 11, en el que el emparejamiento posible se encuentra cuando los valores temporales de entrada de tabla cumplen una condición predeterminada.
- 30 18.- El método de la reivindicación 11, en el que cada valor temporal de entrada de tabla contiene bits de posición, bits de longitud y bits de dirección.
- 35 19.- El método de la reivindicación 11, en el que la etapa de realización de una determinación de emparejamiento posible comprende además: determinar valores temporales de entrada de tabla asociados a la determinación de emparejamiento posible; y comprobar un bit de posición predeterminado de cada valor temporal asociado de entrada de tabla para realizar una determinación de emparejamiento posible.
- 40 20.- Un sistema para el emparejamiento de una corriente de entrada (101) respecto a firmas predefinidas, que comprende:
- 45 un motor (100) de emparejamiento de prefijo, que incluye:
una tabla (105) de búsqueda para almacenar información de prefijo de las firmas predefinidas en una pluralidad de entradas de tabla;
un circuito lógico (103) acoplado a la tabla de búsqueda para acceder a un número predeterminado de entradas en la tabla de búsqueda de acuerdo con una porción de la corriente de entrada; **caracterizado por:**
una memoria intermedia (107) de entrada de tabla acoplada al circuito lógico para almacenar valores temporales de entrada de tabla del número predeterminado de entradas de tabla, en el que:
cada valor temporal de entrada de tabla contiene bits de posición y bits de longitud, estando los bits de longitud capacitados para determinar los valores de entrada de tabla asociados a la determinación de emparejamiento posible y siendo un bit de posición predeterminado de cada valor temporal asociado de entrada de tabla comprobado para realizar una determinación de emparejamiento posible, y
un motor de emparejamiento exacto acoplado al motor de emparejamiento de prefijo para recopilar la información de prefijo asociada al emparejamiento posible y que realiza una determinación de emparejamiento exacto en base a la información de prefijo recopilada.
- 50 21.- El sistema de la reivindicación 20, en el que dicho motor (100) de emparejamiento de prefijo está adaptado para organizar el indexado de la pluralidad de entradas de tabla, estando además dicho motor de emparejamiento de prefijo adaptado para dividir una porción de la corriente de entrada en un número predeterminado de cadenas adyacentes solapantes, en el que los índices del número predeterminado de entradas de tabla corresponde al número predeterminado de cadenas adyacentes solapantes.
- 55 22.- El sistema de la reivindicación 20, en el que el sistema está adaptado para poner en marcha el motor de emparejamiento exacto solamente si se encuentra el emparejamiento posible en el motor de emparejamiento de prefijo.
- 60 23.- El sistema de la reivindicación 20, en el que el motor (100) de emparejamiento de prefijo está implementado en una matriz de puerta programable en campo o en un circuito integrado de aplicación específica.
- 24.- El sistema de la reivindicación 20, en el que el motor de emparejamiento exacto es operable con un algoritmo de emparejamiento exacto arbitrario.

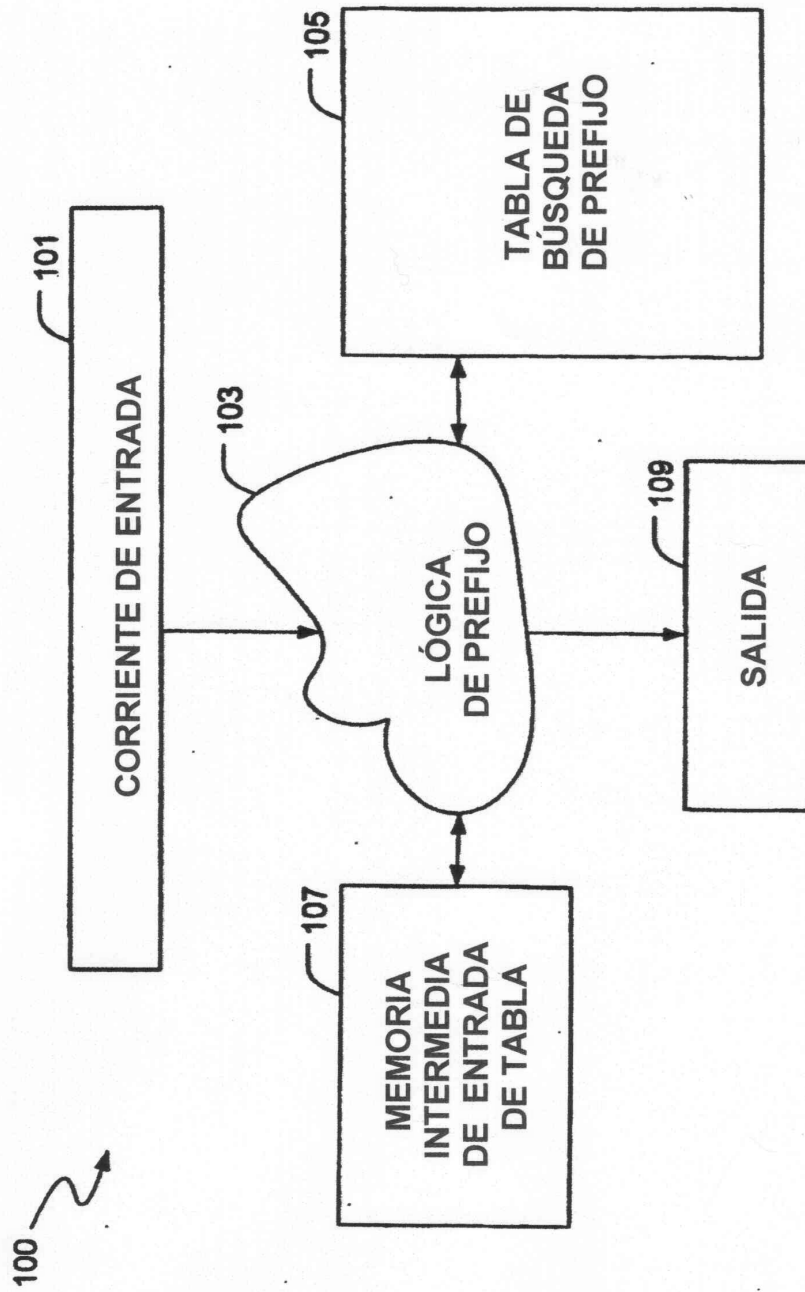


FIG. 1

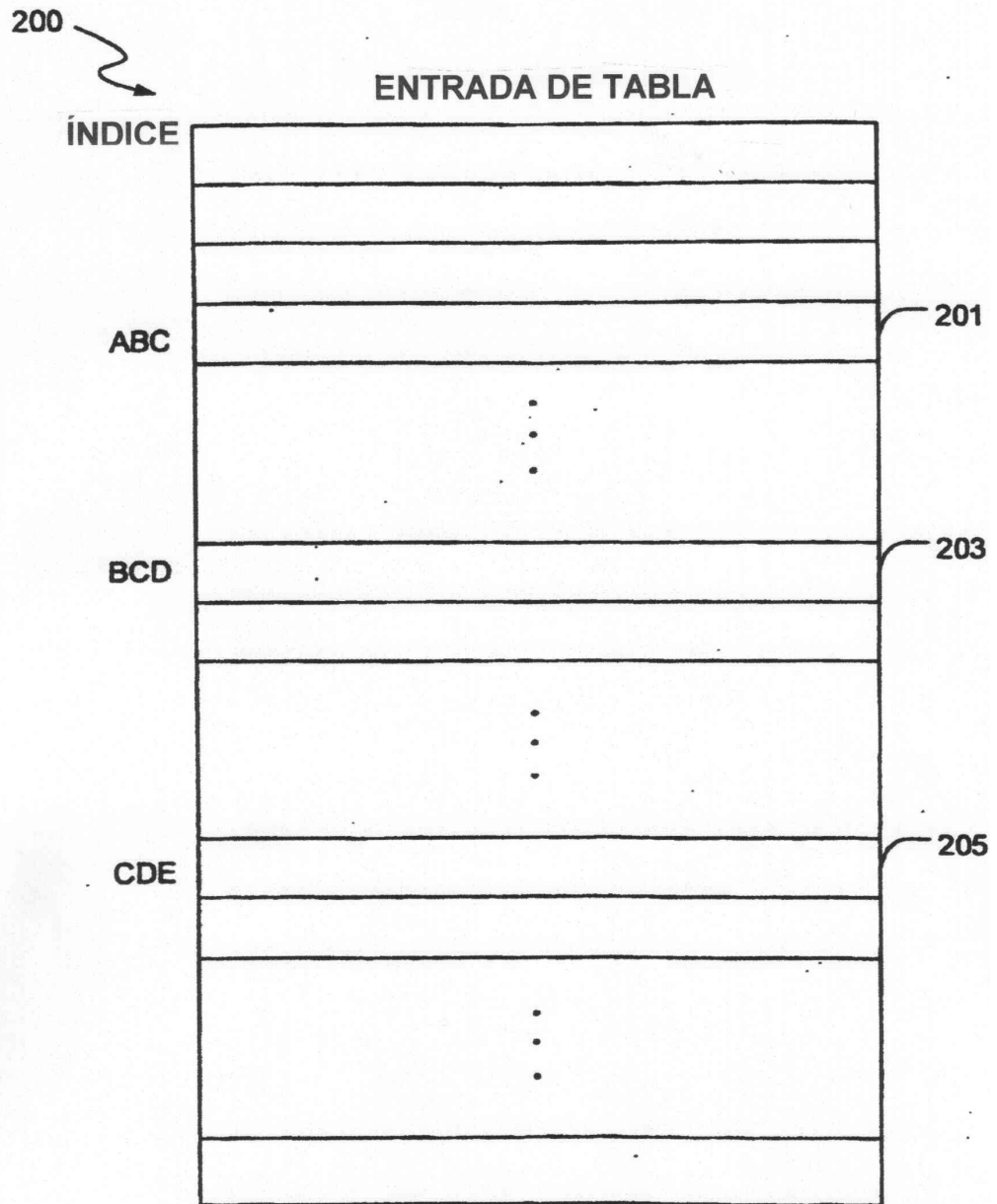


FIG. 2

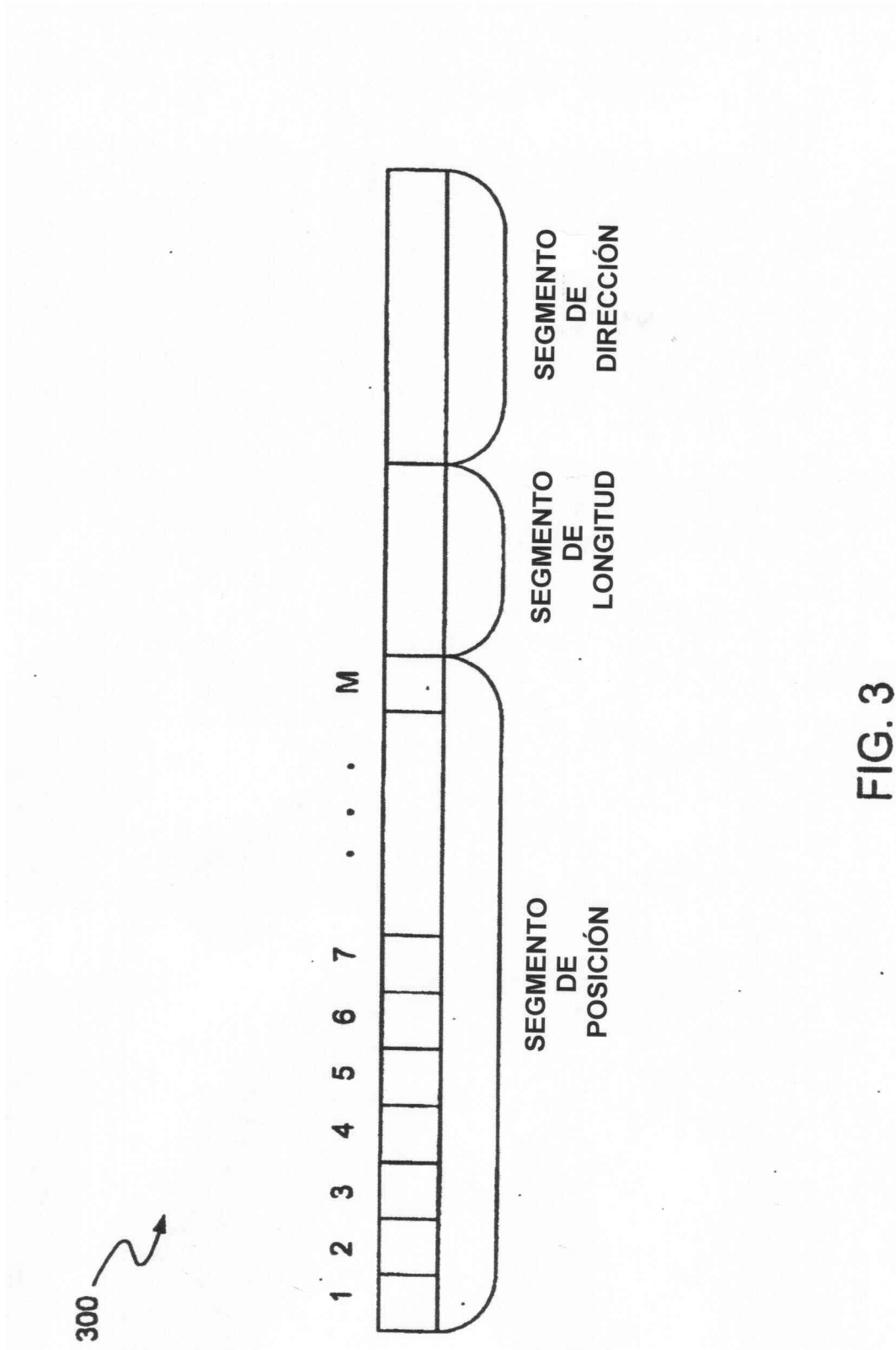


FIG. 3

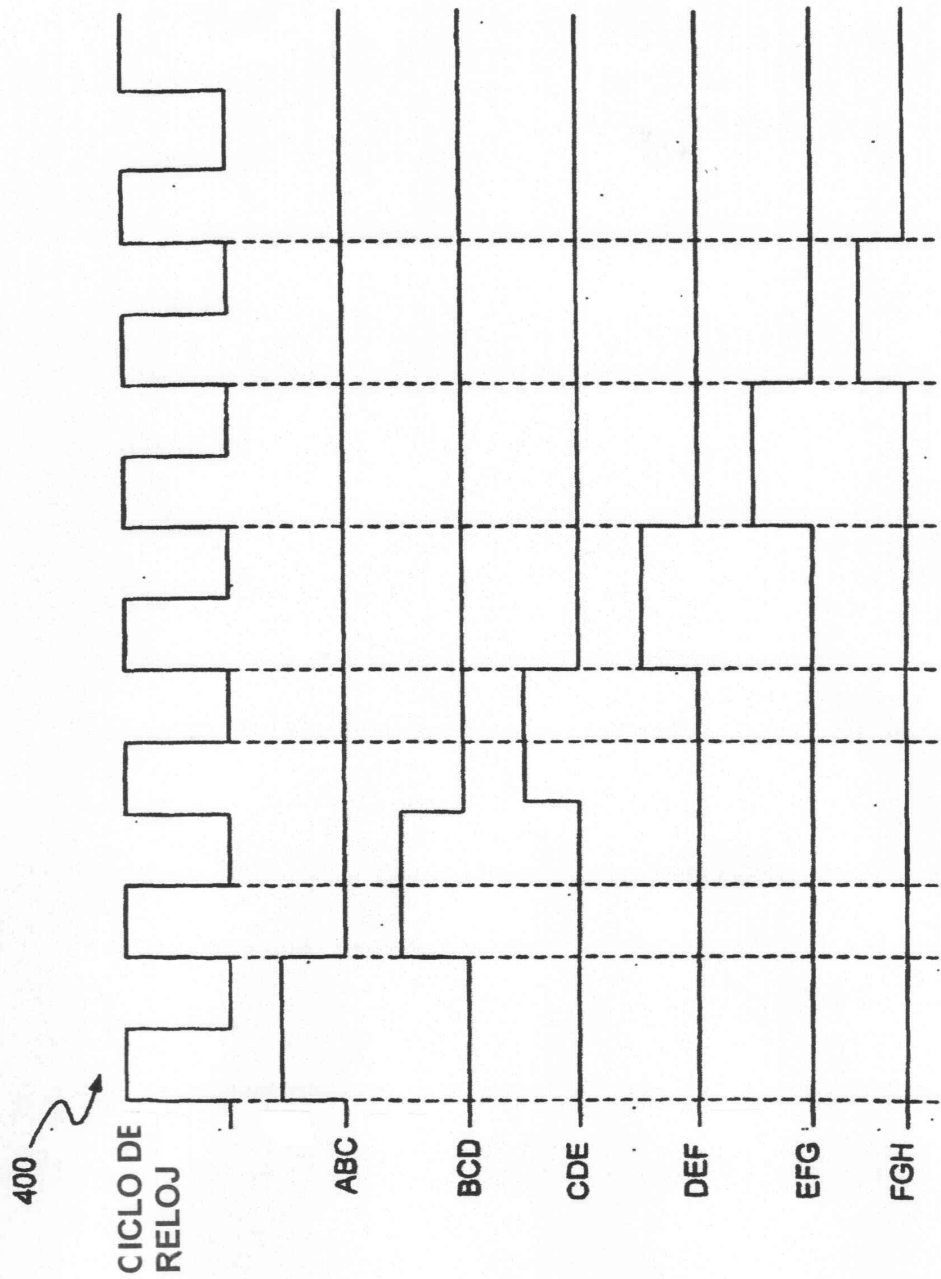


FIG. 4

500 ↗

	0	1	2	3	4	5	LONG.	DIREC.
ABC	1	*	*	*	*	*		
BCD	*	1	*	*	*	*		
CDE	*	*	1	*	*	*		
DEF	*	*	*	1	*	*		
EFG	*	*	*	*	1	*		
FGH	*	*	*	*	*	1		

FIG. 5