

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 374 410**

51 Int. Cl.:
H03L 7/189 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **08170116 .1**
96 Fecha de presentación: **27.11.2008**
97 Número de publicación de la solicitud: **2066036**
97 Fecha de publicación de la solicitud: **03.06.2009**

54 Título: **CARACTERIZACIÓN DE SINTETIZADOR EN TIEMPO REAL.**

30 Prioridad:
30.11.2007 US 947954

45 Fecha de publicación de la mención BOPI:
16.02.2012

45 Fecha de la publicación del folleto de la patente:
16.02.2012

73 Titular/es:
**ITT MANUFACTURING ENTERPRISES, INC.
1105 NORTH MARKET STREET SUITE 1217
WILMINGTON, DELAWARE 19801, US**

72 Inventor/es:
Wyatt, Michael Anthony

74 Agente: **de Elzaburu Márquez, Alberto**

ES 2 374 410 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Caracterización de sintetizador en tiempo real.

Campo de la invención

5 La presente invención se refiere en general a sintetizadores de frecuencia. Más particularmente, la presente invención se refiere a sistemas y métodos para la caracterización de un sintetizador en tiempo real y la pre-colocación del sintetizador en una nueva frecuencia para reducir el tiempo de establecimiento.

Antecedentes de la invención

10 El uso de sintetizadores de frecuencia de salto rápido se conoce bien en la técnica para aplicaciones tales como transmisores y receptores de amplio espectro de salto de frecuencias (FHSS). En la mayoría de los transceptores, la fuente de frecuencia sintetizada (es decir el oscilador local (LO)) se utiliza para crear la señal de portador en el transmisor y para convertir disminuyendo la señal en el receptor.

15 Las señales de oscilador local se generan normalmente utilizando un lazo de enganche de fase (PLL) acoplado a un oscilador de cristal que proporciona la referencia de frecuencia. El ancho de banda del lazo del PLL determina su tasa de establecimiento, así como parte de las propiedades de ruido de fase de la señal generada del oscilador local. El compromiso fundamental es que menores anchos de banda de lazo pueden proporcionar menor ruido de fase al rechazar mejor el ruido de fase de alta frecuencia del oscilador de PLL, pero con el coste de tiempos de establecimiento más largos.

20 La patente de EE.UU. No. 5.461.344 describe un sintetizador de frecuencia en el que hay dos etapas para cargar un VCO. Durante la primera etapa, un primer filtro de lazo se conecta a un VCO para cargar y luego establecer la frecuencia de salida del VCO. Durante la segunda etapa, otro filtro de lazo se utiliza para cargar y luego establecer la frecuencia de salida del mismo VCO.

25 Algunos sintetizadores de frecuencia dependen de un PLL programable para controlar un oscilador controlado por voltaje (VCO) que produce frecuencias de salida deseadas. Un sintetizador de frecuencia convencional, de tipo PLL no pre-colocado incluye un comparador de fases, un filtro de lazo, un VCO y un divisor de frecuencia, todos dispuestos en un lazo, y una fuente de frecuencia de referencia. Tal disposición se muestra en la FIG. 1, que también se describe en la patente de EE.UU. No. 4.511.858, publicada para Charavit et al. el 16 de abril de 1985.

30 Según se describe en la misma, el sintetizador de frecuencia 7 incluye un oscilador controlado por voltaje (VCO) 1 para entregar una frecuencia de salida f_N que depende del voltaje de control V_N aplicado al mismo. La salida del VCO 1 se conecta a un circuito 2 divisor de frecuencia que entrega una señal de salida con la frecuencia f_N/N aplicada al comparador de fases 3 al que también se aplica una frecuencia de referencia f_{ref} . El comparador de fases 3 entrega una señal cuyo componente medio es proporcional a la diferencia de fases existente entre las dos señales de entrada aplicadas al comparador de fases 3. Un filtro de paso bajo 4 se conecta a la salida del comparador 3 para quitar componentes de alta frecuencia del espectro de la señal de salida del comparador de fase. Por último, el amplificador opcional 5 se coloca entre el filtro 4 y el VCO 1 con el fin de proporcionar la ganancia de lazo y almacenar el lazo de control de fases del sintetizador 7.

Dado que el tiempo de conmutación del sintetizador 7 es inversamente proporcional a la anchura de banda del lazo, el tiempo de conmutación se reduce preferiblemente aumentando la anchura de banda.

40 Un método para aumentar el ancho de banda puede proporcionarse con el uso de pre-colocación de frecuencia, un ejemplo de lo mismo se muestra con el sintetizador de frecuencia 12 en la FIG. 2 (también descrita por Charavit et al.). El sintetizador de frecuencia 12 incluye el VCO 1, el circuito divisor 2 para dividir la frecuencia de salida f_N que es controlada por el dispositivo de control 11, el comparador de fases 3 y el discriminador de frecuencias 6.

45 El discriminador de frecuencia entrega un voltaje proporcional a la diferencia de frecuencias aplicadas como entradas al discriminador de frecuencias 6. Cuando las frecuencias comparadas son idénticas, el discriminador no entrega un voltaje de control. Más bien, el voltaje de control es entregado por el comparador de fases 3. Un amplificador sumador 7 recibe las señales del comparador 3 y el discriminador 6 y entrega una señal que es filtrada por el filtro de paso bajo 8.

50 Para minimizar la desviación de frecuencia que ha de ser compensada por el lazo de control después de una conmutación de frecuencia, el generador 9 de voltaje de pre-colocación se añade al lazo de tal manera como para colocar el VCO 1 tan cercano como sea posible a la frecuencia que va a ser entregada en el momento de la conmutación de frecuencia. El dispositivo 11 de control de conmutación de frecuencia produce una acción a la vez en el circuito divisor 2 y en el generador de voltaje 9. El generador de voltaje 9 entrega un voltaje V_{NP} que, combinado al sumar el circuito 10 con el voltaje V_{NE} entregado por filtro 8, constituye el voltaje de control V_N del VCO 1.

Las desventajas del sintetizador de frecuencia 12 son que no proporciona una gran precisión de colocación de la frecuencia de salida del sintetizador y no proporciona una alta tasa de estabilización (establecimiento) de la frecuencia de salida.

5 Haciendo referencia a continuación a la FIG. 3, se muestra el sintetizador 80 de frecuencia pre-colocada descrito en la patente de EE.UU. Nº. 6.714.085, publicada el 30 de marzo de 2004 para Bruce Alan Fette. El sintetizador 80 incluye una fuente 12 de señal de frecuencia de referencia desde el que se suministra una señal de referencia 14 que oscila con una frecuencia de referencia. La fuente 12 de señal de frecuencia de referencia se acopla con un divisor 16 de frecuencia de referencia. El divisor de frecuencia 16 se configura para producir una señal dividida de referencia 18 que oscila con la frecuencia de referencia dividida por M. La señal dividida de referencia 18 se acopla con una primera entrada del comparador de fases 20. Una salida del comparador de fases 20 proporciona una señal 22 de error de fases y se acopla con una entrada del filtro de lazo 24, que se configura para influir en el ancho de banda del lazo de enganche de fase (PLL) 26.

10 Según se muestra, el filtro de lazo incluye el resistor 28 y el condensador 30 acoplado con la referencia de tierra 34. Una señal de control 32 impulsa una entrada del oscilador de frecuencia variable 36, cuya salida proporciona la señal 38 de salida del sintetizador.

La señal 38 de salida del sintetizador impulsa al divisor de frecuencia 40, que se configura para dividir la frecuencia de la señal 38 de salida de sintetizador por N, produciendo una señal dividida 42 de salida de sintetizador. La señal dividida 42 de salida de sintetizador se proporciona a un comparador de fases 20.

15 La señal de control 32 también impulsa el circuito de pre-colocación 44. El circuito de pre-colocación 44 hace que el sintetizador 80 salte a nuevas frecuencias y se asiente en estas nuevas frecuencias.

Específicamente, la señal de control 32 es dirigida a una entrada del circuito 46 de grabación de estado de filtro. El circuito 46 de grabación de estado de filtro mide y registra los diversos estados exhibidos por el filtro 24 de lazo cuando el sintetizador 80 salta de frecuencia en frecuencia.

20 El circuito 46 de grabación de estado de filtro incluye un circuito 48 de conversión analógico a digital (A/D) y una memoria de lectura/escritura 50. La salida del circuito 48 de conversión A/D también se acopla a una entrada del controlador 52, y una salida del controlador 52 se acopla a una entrada de dirección de la memoria 50. Una salida de datos de la memoria 50 sirve como la salida para el circuito 46 de grabación de estado de filtro y se acopla a una entrada del circuito de compensación 54.

25 El circuito de compensación 54 tiene una salida acoplada a una entrada del circuito 56 de asignación de estado de filtro, y el circuito 56 de asignación de estado de filtro tiene una salida que impulsa la señal de control 32 de vez en cuando. Durante estos tiempos de impulsión, el circuito 56 de asignación de estado de filtro asigna estados al filtro 24 de lazo, que hace que el condensador 30 de filtro de lazo se cargue o descargue a niveles deseados de voltaje.

30 El circuito 56 de asignación de estado de filtro incluye un multiplexor (MUX) 58. La salida del circuito de compensación se acopla a una entrada del multiplexor 58. Las salidas del controlador 52 también se acoplan al multiplexor 58. Una salida del multiplexor 58 se acopla a una entrada de un circuito de conversión 60 digital a analógico (D/A) y a una salida del circuito de conversión 60 de D/A se acopla al dispositivo de conmutación 62. El dispositivo de conmutación 62 también se acopla al filtro 24 de lazo, al oscilador de frecuencia variable 36, y al circuito 46 de grabación de estado de filtro. Una entrada de selección del dispositivo de conmutación 62 se acopla a una salida del controlador 52.

35 El circuito de conversión A/D 48 y el circuito de conversión D/A 60 tienen la misma resolución, normalmente en el intervalo de 8-16 bits. El circuito de compensación 54 compensa las diferencias de respuesta entre el circuito 46 de grabación de estado de filtro y el circuito 56 de asignación de estado de filtro. Las diferencias de respuesta son debidas a diferencias de compensación y diferencias de linealidad entre el circuito de conversión A/D 48 y el circuito de conversión D/A 60.

40 El circuito de pre-colocación 44 procura registrar un estado dado del filtro 24 de lazo durante un período de salto más temprano en el que se genera una frecuencia dada de salida de sintetizador. A continuación, durante un período posterior de salto que ocurre la siguiente vez que se ha de generar misma frecuencia de salida de sintetizador, el circuito de pre-colocación 44 procura asignar ese mismo estado al filtro 24 de lazo. Pero debido, por lo menos en parte, a las diferencias de respuesta entre el circuito 46 de grabación de estado de filtro y el circuito de asignación de estado de filtro, se introduce inevitablemente un error mientras se graba el estado durante el período más temprano de salto, y se introduce un error adicional al reproducir el estado grabado para la asignación al filtro de lazo 24 durante el período posterior de salto. De este modo, el circuito de compensación 54 se proporciona para compensar estos errores.

45 Además, el circuito de compensación 54 se adapta a las características individuales del circuito 46 de grabación de estado de filtro y el circuito 56 de asignación de estado de filtro. La adaptación se consigue mediante un proceso de

entrenamiento, por el que el controlador 52 entrena al circuito de compensación 54 cuando el sintetizador 80 es energizado inicialmente y en ocasiones adicionales mientras el sintetizador 80 permanece energizado.

Según se explicará, la presente invención proporciona mejoras respecto los sintetizadores de frecuencia mostrados en las FIGS. 2 y 3.

5 Sumario de la invención

Para cumplir esta y otras necesidades, y en vista de su finalidad, la presente invención proporciona un sintetizador de frecuencia que incluye por lo menos un lazo de enganche de fase (PLL) para generar una frecuencia deseada. El un PLL incluye un filtro de lazo. También se incluye un circuito de caracterización configurado para recibir una palabra digital para caracterizar el un PLL y proporcionar un valor de pre-carga para pre-cargar el filtro de lazo para generar la frecuencia deseada. Un convertidor de aproximación sucesiva analógica a digital (A/D) se acopla entre el filtro de lazo y el circuito de caracterización, para proporcionar a la vez (a) la palabra digital al circuito de caracterización, y (b) el valor de pre-carga al filtro de lazo. La palabra digital incluye n bites comprendidos entre valores desde un bit más significativo (MSB) a un bit menos significativo (LSB), y el valor de pre-carga es formado por los n bites. El circuito de caracterización incluye una parte de memoria para proporcionar una tabla de búsqueda (LUT), y el valor de pre-carga es almacenado en la LUT.

Preferiblemente el convertidor de aproximación sucesiva A/D incluye un registro de aproximación sucesiva (SAR) para formar la palabra digital, y un convertidor digital a analógico (D/A) para formar el valor de pre-carga. El convertidor de aproximación sucesiva A/D también incluye un comparador para comparar (a) un valor que corresponde al voltaje del filtro de lazo en el PLL con (b) un valor analógico formado por un bit de la palabra digital. El voltaje del filtro de lazo en el PLL es proporcionado desde un comparador de fases dispuesto en el PLL, y el valor analógico es proporcionado desde el convertidor de D/A.

El sintetizador de frecuencia incluye un PLL para generar unas frecuencias deseadas primera y segunda. El PLL incluye unos primeros y segundos filtros de lazo y un conjunto de conmutadores para seleccionar sucesivamente los primeros y segundos filtros de lazo para generar, respectivamente, la primera frecuencia deseada y la segunda frecuencia deseada. Durante un primer período, el circuito de caracterización se configura a la pre-carga del primer filtro de lazo con un primer valor de pre-carga, y durante un segundo período, el circuito de caracterización se configura para la pre-carga del segundo filtro de lazo con un segundo valor de pre-carga.

El sintetizador de frecuencia incluye que, durante el primer período, un convertidor de aproximación sucesiva A/D se configura para proporcionar una primera palabra digital para caracterizar el segundo filtro de lazo, y durante el segundo período, el convertidor de aproximación sucesiva A/D se configura para proporcionar una segunda palabra digital para caracterizar el primer filtro de lazo.

Otra realización de la invención es un sintetizador de frecuencia que tiene un lazo de enganche de fase (PLL) con primeros y segundos filtros de lazo. Cada filtro del lazo se acopla selectivamente entre un comparador de fases y un oscilador controlado por voltaje (VCO). Un circuito de caracterización se acopla selectivamente al primer o segundo filtro de lazo, y se configura para determinar un voltaje de filtro de lazo y proporcionar un valor de pre-carga para la pre-carga del primer o segundo filtro de lazo con una frecuencia deseada. El primer filtro de lazo se acopla al circuito de caracterización durante un período de pre-carga del segundo filtro de lazo, y el segundo filtro de lazo se acopla al circuito de caracterización durante otro período de pre-carga del primer filtro de lazo.

El sintetizador de frecuencia incluye un controlador para acoplar selectivamente el primer o segundo filtro de lazo entre el comparador de fases y el VCO, y acoplar selectivamente el valor de pre-carga al primer filtro del lazo o el segundo filtro de lazo.

El primer filtro de lazo se predetermina para funcionar con una primera frecuencia, el circuito de caracterización se configura para determinar el voltaje de filtro de lazo de la primera frecuencia, y el valor de pre-carga se configura para la pre-carga del primer filtro de lazo a la primera frecuencia. El segundo filtro de lazo se predetermina para funcionar con una segunda frecuencia, el circuito de caracterización se configura para determinar el voltaje de filtro de lazo de la segunda frecuencia, y el valor de pre-carga se configura para la pre-carga del segundo filtro de lazo a la segunda frecuencia.

El sintetizador de frecuencia incluye un convertidor de analógico a digital (A/D), acoplado al circuito de caracterización, para proporcionar una representación digital de un primer o un segundo voltaje de filtro de lazo en el PLL. Un procesador determina un valor de pre-carga correspondiente a una frecuencia deseada basándose en el primer o segundo voltaje de filtro de lazo y el procesador almacena el valor de pre-carga en una tabla de búsqueda (LUT).

Se incluye un comparador para comparar (a) un valor analógico que corresponde al voltaje de filtro de lazo en el primer filtro de lazo o el segundo filtro de lazo con (b) un valor analógico de una parte de una palabra formada por el convertidor de D/A durante un proceso de formación de una palabra entera que representa el voltaje del filtro de lazo.

Durante un primer período, el primer filtro de lazo es pre-cargado con un valor de pre-carga para proporcionar una primera frecuencia operativa. Durante un segundo período, el segundo filtro de lazo es pre-cargado por otro valor de pre-carga para proporcionar una segunda frecuencia operativa. Los primeros y segundos períodos son períodos de tiempo sucesivos.

- 5 Se ha de entender que la descripción general anterior y la siguiente descripción detallada son ejemplos y no son restrictivos de la invención.

Breve descripción de las figuras

La invención se entiende mejor a partir de la siguiente descripción detallada cuando se lee en relación con los dibujos adjuntos:

- 10 La FIG. 1 es un sintetizador de frecuencia convencional.
 La FIG. 2 es un sintetizador de frecuencia convencional pre-colocado.
 La FIG. 3 es otro sintetizador de frecuencia convencional pre-colocado.
 La FIG. 4 es un sintetizador de frecuencia pre-colocado, según una realización de la presente invención.
 La FIG. 5 es un método para pre-colocar el sintetizador de frecuencia de la FIG. 4 según una realización de la presente invención.

Descripción detallada de la invención

- 20 La FIG. 4 representa un diagrama de bloques de un sintetizador de frecuencia, designado generalmente como 100, según una realización de la presente invención. El sintetizador 100 incluye un conjunto de conmutadores 102, 106, 110, 116, 122 y 124. El conmutador 102 se acopla en el lado de entrada a un comparador de fases, que puede ser similar al comparador de fases 20 mostrado en la FIG. 3. El lado de salida del conmutador 106 se acopla a un oscilador compuesto controlado por voltaje (VCO) para producir las frecuencias de salida deseadas. Entre los conmutadores 102 y 106 hay emparedado un filtro de lazo A y un filtro de lazo B, designados respectivamente como 104 y 108.

- 25 El filtro de lazo A está activo cuando los brazos de los conmutadores 102 y 106 se colocan en la posición A. El filtro de lazo B está activo, por otro lado, cuando los brazos de los conmutadores 102 y 106 se colocan en la posición B. Como ejemplo, cuando el filtro de lazo A está activo la salida del VCO compuesto produce una frecuencia de f_A . Cuando el filtro de lazo B está activo la salida del VCO compuesto produce una frecuencia de f_B .

- 30 Se apreciará que el filtro de lazo A y el filtro de lazo B se configuran para influir en el ancho de banda del sintetizador de frecuencia 100. Los filtros de lazo pueden ser cualquiera de una variedad de topologías de filtro de lazo conocidas en las técnicas de lazos de enganche de fase (PLL). Por ejemplo, los filtros de lazo pueden incluir un resistor 28 de filtro de lazo acoplado en serie con un condensador 30 de filtro de lazo, como se muestra en la FIG. 3. Además, el VCO puede ser similar al oscilador de frecuencia variable 36, como se muestra en la FIG. 3, o puede ser un VCO compuesto que funciona en tándem.

- 35 Además, aunque no se muestra, el filtro de lazo A y el filtro de lazo B son parte de un PLL que incluye un lazo de realimentación desde la salida del VCO compuesto a una entrada del comparador de fase, generalmente a través de un divisor de frecuencia. En otras palabras, el PLL puede ser similar al PLL 26 que se muestra en la FIG. 3. Tal como se muestra, la salida del oscilador de frecuencia variable 36 se conecta de nuevo en una entrada del comparador de fases 20 a través del divisor 40. La otra entrada del comparador de fases 20 se proporciona desde un oscilador de referencia, que proporciona una frecuencia de referencia 12 en la línea de entrada 14. La salida del comparador de fases proporciona una señal de error. Como tal, una señal de error de fases en la línea 140, mostrado en la FIG. 4, impulsa ya sea el filtro de lazo A o el filtro de lazo B. La señal resultante del filtro de lazo A o el filtro de lazo B es enviada por la línea 142 y se proporciona al VCO compuesto para producir la salida de frecuencia deseada.

- 45 También se muestra en la FIG. 4 unos conmutadores de encendido/apagado 110 y 124. Además, los conmutadores 116 y 122 son similares a los conmutadores 102 y 106, cada uno proporcionando una conexión que se puede seleccionar ya sea entre la posición A o la posición B. Cada uno de los conmutadores son controlados por un controlador/procesador, que puede incluir una memoria integrada o una memoria independiente, el controlador/procesador/memoria se designa como 114. Tal como se explicará, el controlador/procesador/memoria 114 incluye un registro de aproximación sucesiva (SAR) 120, que convierte una señal analógica de entrada en una
 50 señal digital de salida cuando se utiliza conjuntamente con el comparador 118 y ya sea el convertidor digital-a-analógico (D/A) 112 o el convertidor de D/A 126 y proporciona la señal digital de salida al bus 130, mediante el cierre 128.

Se comprenderá que el comparador 118, el convertidor de D/A 112, el convertidor de D/A 126, el SAR 120 y el cierre 128, juntos, forman un convertidor de aproximación sucesiva A/D. Un bit digital (nivel 1 o nivel 0) es proporcionado al SAR 120 por medio de la línea de salida 144 del comparador 118. El comparador 118 recibe, en su primer puerto de entrada, un voltaje desde el lado de entrada del filtro de lazo A o el filtro de lazo B (mostrado conectado al filtro de lazo A). En su segundo puerto de entrada, el comparador 118 recibe, por medio del conmutador 122, una señal analógica del convertidor de D/A 112. Cuando el conmutador 122 se conecta a la posición B, sin embargo, el comparador 118 recibe, por medio del conmutador 122, una señal analógica del convertidor D/A 126.

Aunque los convertidores de D/A 112 y 126 se muestran como dos circuitos que están separados del controlador/procesador/memoria 114, se entenderá que todos estos circuitos pueden disponerse en un circuito integral, tal como el controlador/procesador/memoria 114. Además, los dos convertidores de D/A 112 y 126 pueden ser sustituidos por un único convertidor D/A que tiene una salida multiplexada, que se conecta primero al puerto A del conmutador 122 y, a continuación, se conecta al puerto B del conmutador 122.

Tal como se muestra, el controlador/procesador/memoria 114 puede ser implementado utilizando cualquier microprocesador, microcontrolador, memoria, temporizador y circuito parecido manejado por uno o más programas informáticos para llevar a cabo varios procesos, el controlador/procesador/memoria 114 también puede incluir otros circuitos de cierre y recuento, configurados de modo que se pueden ajustar múltiples eventos por adelantado, bajo el control de un programa informático, a continuación ser temporizado o sincronizado para que se produzca substancialmente de manera simultánea, o en un instante especificado de tiempo.

Tal como se conoce en la técnica, un convertidor de aproximación sucesiva A/D aproxima una señal analógica para formar un código (o palabra) digital de n bites en n ciclos de reloj. El convertidor de aproximación sucesiva A/D compara, por medio del comparador 118, un voltaje de entrada analógica en un punto medio de uno de n intervalos para determinar el valor de un único bit. Por consiguiente, el comparador 118 compara el voltaje de entrada analógica del lado de entrada del filtro de lazo A o el filtro de lazo B con un voltaje del convertidor de D/A 112, o convertidor de D/A126, respectivamente, y proporciona un valor de 1 bit. Este proceso de comparación se repite para un total de n ciclos de reloj, utilizando n intervalos para determinar los n bites en el código digital (palabra).

El proceso de comparación se consigue de la siguiente manera: el comparador 118 determina si el voltaje de entrada analógica está por encima o por debajo de la salida de valor del convertidor de D/A 112 y entonces establece la salida del comparador, en la línea 144, en consecuencia. El SAR 120 asigna los bites que empiezan con el bit más significativo (MSB). El bit se establece en uno, si el voltaje de entrada analógica es mayor que el voltaje del MSB de D/A, según lo determinado por el comparador 118. Por otro lado, el bit se establece en cero, si el voltaje de entrada analógica es menor que el voltaje del MSB de D/A, según lo determinado por el comparador 118. El bit de D/A se mantiene como un uno, si la comparación es verdad (entrada analógica es mayor que el voltaje de D/A); de otro modo, se pone a cero. El SAR 120 se mueve entonces al siguiente bit y pone el bit a un nivel 1 o un nivel 0, basándose en los resultados de la comparación del comparador 118. Como el SAR 120 realiza una aproximación para cada bit del código digital, un código (o palabra) de n bites requiere n aproximaciones. Después de completar las n aproximaciones, el cierre 128 produce el código de salida digital en la línea 130.

Todavía haciendo referencia a la FIG. 4, el voltaje de salida del convertidor de D/A126 se proporciona como un voltaje de entrada para el filtro de lazo B, por medio del conmutador 124, que está en la posición ON, encendido. Similarmente, el voltaje de salida del convertidor de D/A 112 se proporciona al lado de entrada del filtro de lazo A, cuando el conmutador 110 está en la posición cerrada (se muestra en la posición OFF, apagado).

Aunque el voltaje de salida del convertidor de D/A 112 y el voltaje de salida del convertidor de D/A 126 se muestran proporcionados como voltajes a los lados de entrada del filtro de lazo A y el filtro de lazo B, ellos también pueden ser proporcionados en los lados de salida del filtro de lazo A y el filtro de lazo B. Similarmente, el voltaje proporcionado en el lado de entrada del comparador 118 se muestra llegando desde el lado de entrada del filtro de lazo A o el filtro de lazo B. Se apreciará, sin embargo, que el voltaje proporcionado en el lado de entrada del comparador 118 puede llegar desde el lado de salida del filtro de lazo A o el filtro de lazo B.

Utilizando el código (palabra) de salida digital A/B, el controlador/procesador/memoria 114 caracteriza el lazo de enganche de fase (PLL) incluyendo el filtro de lazo A y el PLL incluyendo el filtro de lazo B. En funcionamiento, el sintetizador de frecuencia 100 se muestra con conmutadores que seleccionan el estado A, donde el filtro de lazo A controla que el VCO compuesto produzca una frecuencia de salida de f_A . Por consiguiente, los conmutadores 102 y 106 están ambos en la posición A. No hay voltaje analógico proporcionado desde el convertidor de D/A 112, porque el conmutador 110 está en la posición OFF, apagado. Por otro lado, se proporciona un voltaje analógico desde el convertidor de D/A 126, porque el conmutador 124 está en la posición ON, encendido. El voltaje analógico desde el convertidor de D/A 126 modifica las características del filtro de lazo B. De esta manera, el filtro de lazo B es pre-cargado y es preparado para controlar el VCO compuesto para proporcionar la frecuencia de salida deseada de f_B .

Durante el estado A, como se muestra, el voltaje en el lado de entrada del filtro de lazo A es proporcionado al primer lado de entrada del comparador 118 por medio del conmutador 116. El voltaje analógico del convertidor de D/A 112 es proporcionado al segundo lado de entrada del comparador 118 por medio del conmutador 122. Si el voltaje del filtro de lazo A es mayor que un voltaje proporcionado por el convertidor de D/A 112, entonces el comparador 118

envía un nivel 1 al SAR 120, como se describió anteriormente. Esto se repite para un número n ciclos de reloj, el número n depende de la resolución del SAR 120. Después de n aproximaciones, el cierre 128 proporciona una palabra de salida digital en la línea 130, que corresponde al voltaje en la línea 140 del comparador de fase. La palabra de salida digital en la línea 130 se utiliza para caracterizar el filtro de lazo A.

- 5 La caracterización del PLL puede cambiar con el tiempo, debido a cambios de temperatura y a cambios de envejecimiento de componentes. La nueva caracterización del PLL, incluyendo el filtro de lazo A, que es necesario para proporcionar la frecuencia deseada de f_A , puede ser almacenado en una tabla de búsqueda (LUT) en la parte de memoria del controlador/procesador/memoria 114.

- 10 Después de proporcionar la frecuencia de salida f_A , el controlador/procesador/memoria 114 modifica las posiciones de todos los conmutadores para colocar el sintetizador 100 en el estado B. La modificación es configurada por los conmutadores 102, 106, 116 y 122 establecidos en la posición B, y el conmutador 110 establecido en la posición ON, encendido, y el conmutador 124 establecido en la posición OFF, apagado. De esta manera, el filtro de lazo B, que fue pre-cargado durante el estado A, está listo para controlar el VCO compuesto, por medio de la línea 142, para proporcionar la frecuencia de salida deseada de f_B . El voltaje analógico desde el convertidor de D/A 112 se proporciona para pre-cargar al filtro del lazo A para conseguir la frecuencia de salida deseada de f_B .

- 15 Mientras el filtro de lazo A se está pre-cargando para proporcionar la frecuencia de salida deseada, el comparador 118 recibe el voltaje analógico desde el lado de entrada del filtro de lazo B y compara ese voltaje con un voltaje analógico del convertidor de D/A 126. Después de n ciclos de reloj, el SAR 120, por medio del cierre 128, produce una palabra digital que corresponde al voltaje analógico en el lado de entrada de filtro de lazo B. Esta palabra se utiliza entonces para caracterizar el filtro de lazo B. Una vez caracterizado, el voltaje deseado necesario para pre-cargar el filtro de lazo B puede almacenarse en la tabla de búsqueda (LUT).

Este proceso se repite al realizar un ciclo secuencial entre el estado A (filtro de lazo A del PLL) y el estado B (filtro de lazo B del PLL). Mientras el filtro de lazo A y el VCO están siendo caracterizados y el sintetizador funciona con la frecuencia F_A , el filtro de lazo B está siendo pre-cargado y preparado para la frecuencia que viene.

- 25 Haciendo referencia ahora a la FIG. 5, se muestra un método para la caracterización de sintetizador en tiempo real de un sintetizador de frecuencia, el método está designado por 500. Empezando en la etapa 501, todos los conmutadores se ponen en estado A. El estado A incluye los conmutadores 102, 106, 116 y 122 establecidos en la posición A; el conmutador 110 establecido en la posición OFF, apagado; y el conmutador 124 establecido en la posición ON, encendido.

- 30 En la etapa 502, el controlador/procesador/memoria 114 lee el voltaje o la señal en el lado de entrada del filtro de lazo A. En la etapa 503, el controlador/procesador/memoria caracteriza el PLL, que incluye el filtro de lazo A y el VCO. En la etapa 504, el valor de caracterización del filtro de lazo A y el VCO es almacenado en una tabla de búsqueda en el controlador/procesador/memoria 114.

- 35 En la etapa 505, mientras el VCO todavía está funcionando para proporcionar la frecuencia de salida f_A , el filtro de lazo B es pre-cargado y preparado para la próxima frecuencia f_B de salida del VCO. Después de la pre-carga del filtro de lazo B, la etapa 506 establece los conmutadores en el estado B. El estado B se configurada con los conmutadores 102, 106, 116 y 122 establecidos en la posición B; el conmutador 110 establecido en la posición ON, encendido, y el conmutador 124 establecido en la posición OFF, apagado. El VCO compuesto está ahora listo para proporcionar la frecuencia de salida deseada de f_A .

- 40 Durante el funcionamiento del sintetizador utilizando el filtro de lazo B para proporcionar la frecuencia de salida f_B , el filtro de lazo B también es caracterizado de una manera similar a las etapas 502 a 506. Esto se resume mediante la etapa 507. El método 500 se conecta de nuevo al principio de la etapa 501 y el proceso se repite conmutando al estado A y luego conmutando al estado B, etcétera.

- 45 Ahora se apreciará que el sintetizador de frecuencia 100 es una mejora sobre el sintetizador de frecuencia 80 mostrado en FIG. 3. Como el sintetizador de frecuencia 100 utiliza (1) un convertidor de aproximación sucesiva A/D para proporcionar una palabra digital y (2) los convertidores de D/A, que forma parte del convertidor de aproximación sucesiva A/D, para proporcionar el voltaje analógico para pre-cargar los filtros de lazo, la red de circuitos del sintetizador 100 es menos complicada que la red de circuitos del sintetizador 80.

- 50 El sintetizador 80 requiere un convertidor A/D (48 en la FIG. 3) y un convertidor de D/A (60 en la FIG. 3). Como resultado, el sintetizador 80 requiere componentes emparejados durante la fabricación entre el convertidor A/D 48 y el convertidor de D/A 60. Además, debido a incompatibilidades todavía existentes entre los dos convertidores, el sintetizador 80 requiere un circuito de compensación 54 para compensar cualquier incompatibilidad entre el convertidor A/D 48 y el convertidor de D/A 60.

- 55 El sintetizador 100 de la presente invención sin embargo no tiene tales complicaciones. Además, el sintetizador 100 es efectivo en proporcionar más frecuencias de salto durante un período fijo, que los sintetizadores convencionales son capaces de proporcionar durante el mismo período fijo. Esto se debe a que el sintetizador de frecuencia 100

proporciona una frecuencia de salida por medio de un filtro de lazo, mientras el otro filtro de lazo está siendo precargado a la próxima frecuencia deseada.

REIVINDICACIONES

1. Un sintetizador de frecuencia (100) que tiene un lazo de enganche de fase (PLL) que comprende
 unos filtros primeros (140, 102, 104, 106 y 142) y segundos (140, 102, 108, 106 y 142) de lazo dispuestos en el PLL,
 5 cada filtro de lazo está adaptado para acoplarse selectivamente entre un comparador de fases y un oscilador controlado por voltaje (VCO),
 caracterizado por
 un circuito de caracterización (114), adaptado para acoplarse selectivamente al primer o segundo filtro de lazo (104, 108), y configurado para determinar un respectivo voltaje de filtro de lazo y proporcionar un respectivo valor de pre-carga para la pre-carga del primer o segundo filtro de lazo,
 10 en el que durante un primer período, el primer filtro de lazo (104) se acopla al circuito de caracterización para la determinación y el segundo filtro de lazo se acopla para la pre-carga,
 y durante un segundo período, el segundo filtro de lazo (108) se acopla al circuito de caracterización para la determinación y el primer filtro de lazo se acopla para la pre-carga, y
 15 el primer filtro de lazo se acopla entre el comparador de fases y el VCO para establecer el VCO en una primera frecuencia, después del segundo período de pre-carga del primer filtro de lazo (104), y
 el segundo filtro de lazo se acopla entre el comparador de fases y el VCO para establecer el VCO en una segunda frecuencia, después del primer período de pre-carga del segundo filtro de lazo (108).
2. El sintetizador de frecuencia (100) de la reivindicación 1, que incluye
 un controlador para acoplar selectivamente el primer o segundo filtro de lazo entre el comparador de fases y el VCO,
 20 y
 el controlador para acoplar selectivamente el respectivo valor de pre-carga al primer filtro de lazo o el segundo filtro de lazo.
3. El sintetizador de frecuencia (100) de la reivindicación 1, que incluye
 por lo menos un convertidor de digital a analógico (D/A), acoplado entre el circuito de caracterización y el primer o
 25 segundo filtro de lazo, para proporcionar el respectivo valor de pre-carga al primer o segundo filtro de lazo.
4. El sintetizador de frecuencia (100) de la reivindicación 1, que incluye
 un convertidor de analógico a digital (A/D), acoplado al circuito de caracterización, para proporcionar una
 representación digital de los respectivos voltajes de filtro primero y segundo de lazo en el PLL.
5. El sintetizador de frecuencia (100) de la reivindicación 4, en el que
 30 un procesador determina el respectivo valor de pre-carga basándose en los voltajes primero y segundo de filtro de lazo, y
 el procesador almacena el valor en una tabla de búsqueda (LUT).
6. El sintetizador de frecuencia (100) de la reivindicación 3, que incluye
 un comparador para comparar (a) un valor analógico que corresponde al respectivo voltaje de filtro de lazo en el
 35 primer filtro de lazo o el segundo filtro de lazo con (b) un valor analógico de una parte de una palabra formada por el convertidor de D/A durante un proceso de formación de una palabra entera que representa el respectivo voltaje del filtro de lazo.
7. El sintetizador de frecuencia (100) de la reivindicación 1, en el que
 los primeros y segundos períodos son períodos de tiempo sucesivos.
8. El sintetizador de frecuencia (100) de la reivindicación 1, que incluye
 un convertidor de aproximación sucesiva de A/D que tiene un registro de aproximación sucesiva (SAR) para formar
 la palabra digital del respectivo voltaje de filtro de lazo, y un convertidor D/A para formar el respectivo valor de pre-carga.
 45

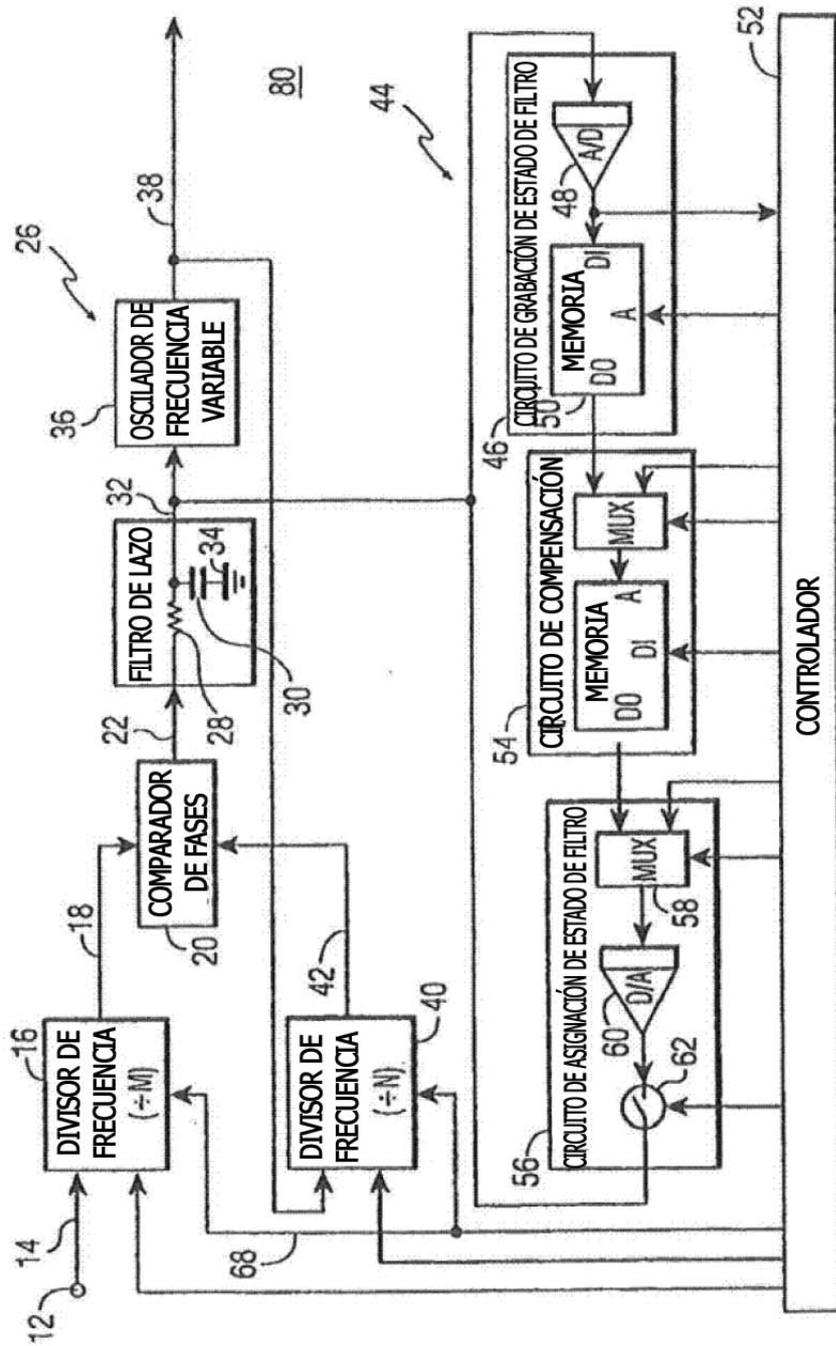


FIG. 3
TÉCNICA ANTERIOR

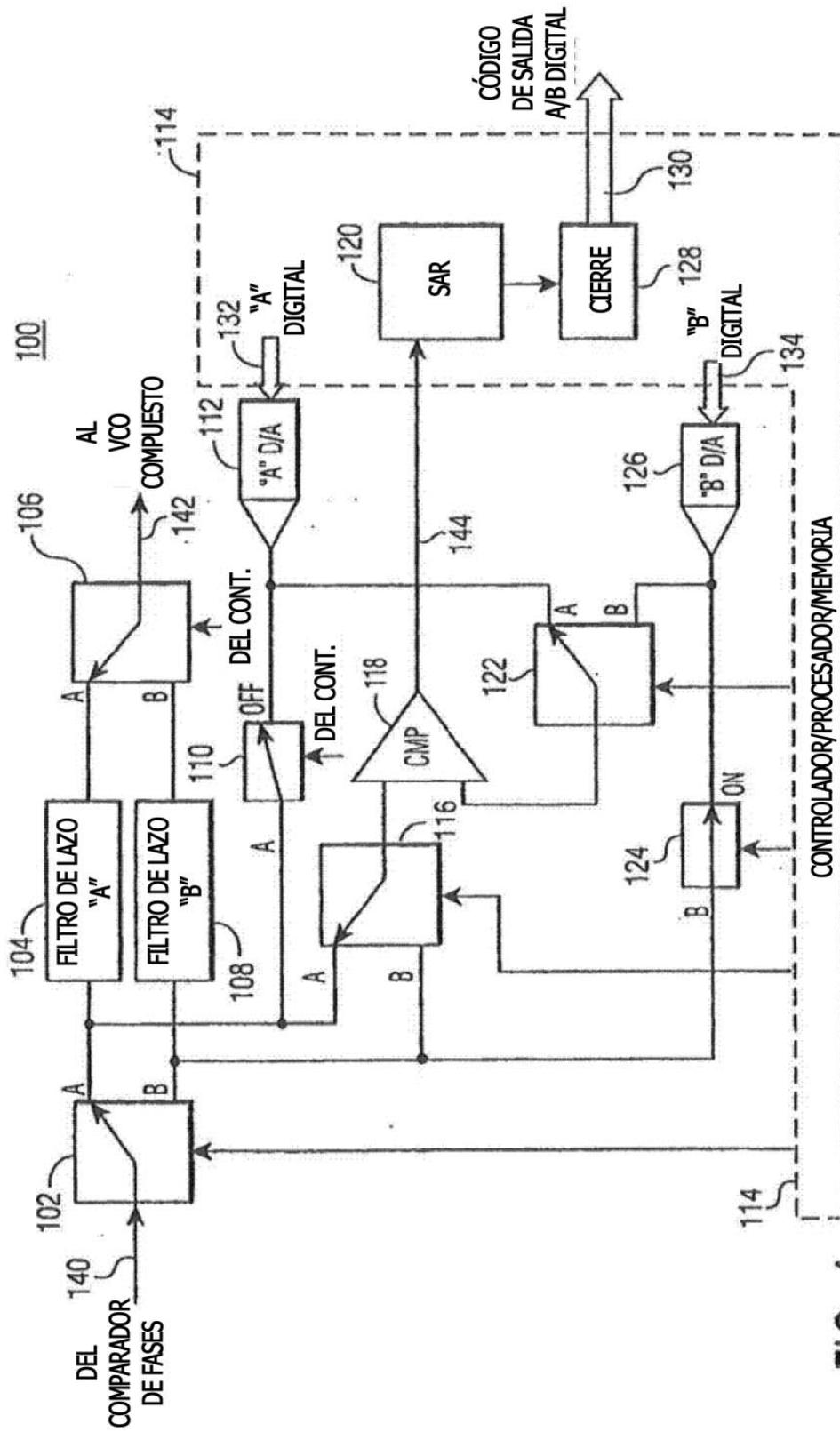


FIG. 4

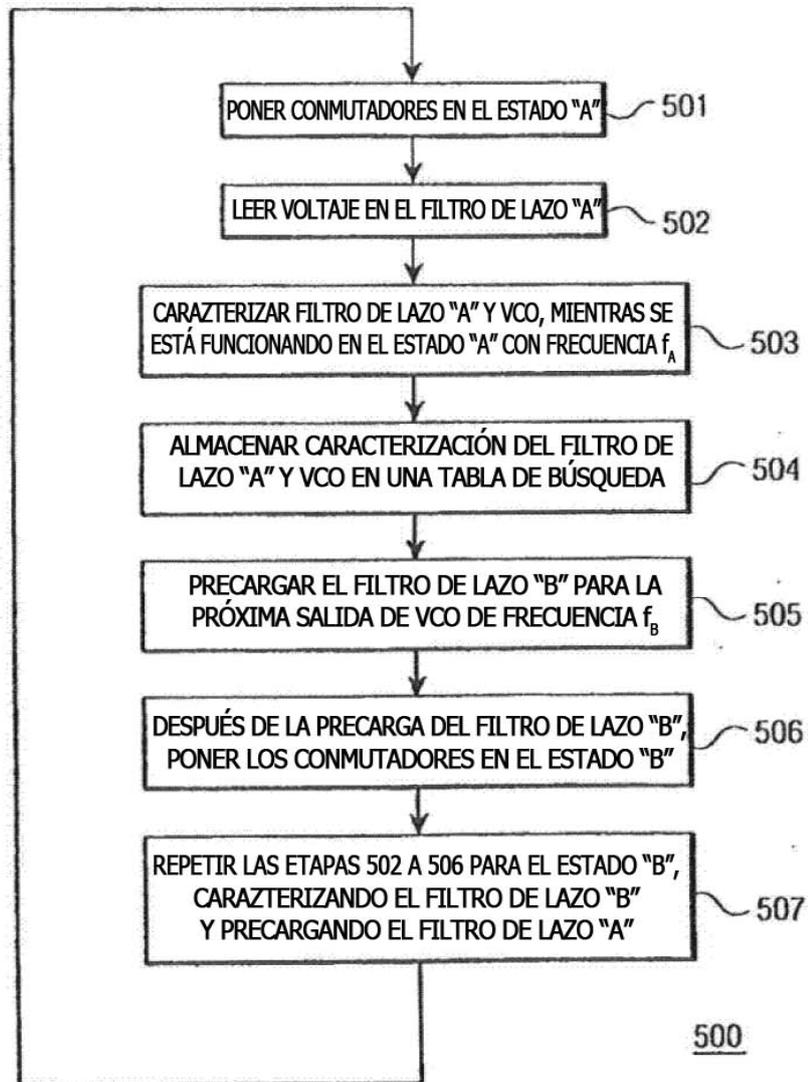


FIG. 5