



19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 376 867**

51 Int. Cl.:  
**H04W 88/02** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **10001334 .1**

96 Fecha de presentación : **10.03.1998**

97 Número de publicación de la solicitud: **2194752**

97 Fecha de publicación de la solicitud: **09.06.2010**

54 Título: **Unidad de abonado programable inalámbrica.**

30 Prioridad: **11.03.1997 US 815299**

45 Fecha de publicación de la mención BOPI:  
**20.03.2012**

45 Fecha de la publicación del folleto de la patente:  
**20.03.2012**

73 Titular/es:  
**INTERDIGITAL TECHNOLOGY CORPORATION**  
**Suite 105 Hagley Building**  
**3411 Silverside Road Concord Plaza**  
**Wilmington, Delaware 19801, US**

72 Inventor/es: **Ozluturk, Fatih;**  
**Jacques, Alexander;**  
**Lomp, Gary y**  
**Kowalski, John**

74 Agente/Representante:  
**Blanco Jiménez, Araceli**

**ES 2 376 867 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

## DESCRIPCIÓN

Unidad de abonado programable inalámbrica.

5 Esta solicitud es una continuación parcial de la solicitud de patente de EE. UU. 08/669,775 solicitada el 27 de junio de 1996.

**Antecedentes de la invención**

10 La presente invención se refiere en general a comunicaciones de Acceso Múltiple por División de Código (CDMA), también conocido como comunicaciones de espectro expandido. Más particularmente, la presente invención se refiere a un sistema y a un método para proporcionar un sistema de comunicaciones de CDMA de alta capacidad, que proporciona uno o más canales simultáneos portadores de usuario en una radiofrecuencia determinada, permitiendo la asignación dinámica de la relación del canal portador rechazando al mismo tiempo la interferencia de la trayectoria múltiple.

**Descripción de la técnica relevante**

20 La prestación de servicios de telecomunicaciones de calidad a grupos de usuarios clasificados como remotos, tales como los sistemas de telefonía rural y los sistemas de telefonía en los condados subdesarrollados, ha demostrado ser un desafío en los últimos años. Estas necesidades han sido parcialmente satisfechas por los servicios de radio inalámbrica, como los sistemas fijos o móviles multiplex por división de frecuencia (FDM), acceso múltiple por división de frecuencia (FDMA), multiplex por división de tiempo (TDM), sistemas de acceso múltiple por división de tiempo (TDMA), sistemas de división de tiempos y combinación de frecuencias (FD/TDMA), y otros sistemas de radio móviles terrestres. Por lo general, estos servicios remotos se enfrentan con más usuarios potenciales de los que su frecuencia o capacidad de ancho de banda espectral puede soportar simultáneamente.

30 Reconociendo estas limitaciones, los recientes avances en las comunicaciones inalámbricas han utilizado técnicas de modulación de espectro expandido para proporcionar una comunicación simultánea por varios usuarios. La modulación del espectro expandido se refiere a la modulación de una señal de información con una señal de código de expansión, la señal de código de expansión siendo generada por un generador de códigos donde el período  $T_c$  del código de expansión es sustancialmente menor que el período de los bits de datos de información o la señal símbolo. El código puede modular la frecuencia portadora en la que se ha enviado la información, llamada expansión por saltos en la frecuencia, o puede modular directamente la señal multiplicando el código de expansión de la señal de datos de información, llamada expansión de secuencia directa (DS). La modulación de espectro expandido produce una señal con un ancho de banda mucho mayor que la necesaria para transmitir la señal de información. La recepción y desexpansión sincrónicas de la señal en el receptor recupera la información original. Un demodulador síncrono en el receptor utiliza una señal de referencia para sincronizar los circuitos de desexpansión a la entrada de la señal modulada de espectro expandido para recuperar las señales portadora y de información. La señal de referencia puede ser un código de expansión que no esté modulado por una señal de información. Este uso de una modulación y demodulación síncrona de espectro expandido para una comunicación inalámbrica se describe en la patente de EE. UU. n.º 5.228.056 titulada SYNCHRONOUS SPREAD-SPECTRUM COMMUNICATIONS SYSTEM AND METHOD de Donald L. Schilling.

45 La modulación de espectro expandido en las redes inalámbricas ofrece muchas ventajas ya que varios usuarios pueden utilizar la misma banda de frecuencias con la mínima interferencia en el receptor de cada usuario. La modulación de espectro expandido también reduce los efectos de otras fuentes de interferencias. Además, las técnicas de modulación y demodulación síncronas del espectro expandido pueden ampliarse proporcionando múltiples canales de mensajes para un solo usuario, cada expansión con un código diferente de expansión, mientras se sigue transmitiendo sólo una señal de referencia única al usuario. Este uso de canales de mensaje múltiples modulados por una familia de códigos de expansión sincronizados a un código de expansión piloto para una comunicación inalámbrica se describe en la patente de EE. UU. n.º 5.166.951 titulada HIGH CAPACITY SPREAD-SPECTRUM CHANNEL de Donald L. Schilling.

55 Un área en la que las técnicas de espectro expandido se utilizan es en el campo de las comunicaciones celulares móviles para prestar servicios de comunicación personal (PCS). Estos sistemas soportan deseablemente un gran número de usuarios, controlan el cambio de doppler y el desvanecimiento y proporciona señales de datos digitales de alta velocidad con bajos índices de error de bits. Estos sistemas emplean una familia de códigos de expansión ortogonales o semiortogonales, con una secuencia de código de expansión piloto sincronizada con la familia de códigos. A cada usuario se le asigna uno de los códigos de expansión como una función de expansión. Los problemas relacionados con este sistema son: soportar un gran número de usuarios con los códigos ortogonales, gestionar una energía reducida disponible para las unidades remotas y gestionar los efectos de la dispersión en trayectorias múltiples. Las soluciones a estos problemas incluyen el uso de antenas en fase para generar múltiples haces orientables, utilizando secuencias de código ortogonales o semiortogonales. Estas secuencias pueden ser reutilizadas cambiando cíclicamente el código sincronizado a una referencia central y combinando la diversidad de las señales de trayectoria múltiple. Estos problemas asociados con las comunicaciones de espectro expandido y los métodos para incrementar la capacidad de un sistema de espectro expandido de acceso múltiple se describen en la patente de EE. UU. n.º 4.901.307 titulada SPREAD SPECTRUM MULTIPLE ACCESS COMMUNICATION SYSTEM USING SATELLITE OR TERRESTRIAL REPEATERS de Gilhousen *et al.*

Los problemas asociados con el estado de la técnica se centran en torno a la recepción y sincronización fiables de los circuitos de desexpansión de la señal recibida. La presencia de la dispersión en trayectorias múltiples presenta un problema particular con los receptores de espectro expandido porque un receptor debe realizar en cierta manera un rastreo de los componentes de trayectoria múltiple para mantener el bloqueo de la fase del código de los medios de desexpansión del receptor con la señal de entrada. Los receptores del estado de la técnica en general, realizan el rastreo de sólo una o dos de las señales de trayectoria múltiple, pero este método no es satisfactorio debido a que el grupo combinado de componentes de baja potencia de la señal de trayectoria múltiple puede contener en realidad mucha más potencia que el uno o dos componentes de trayectoria múltiple más potentes. Los receptores de la técnica anterior rastrean y combinan los componentes más potentes para mantener una relación de error de bit (BER) predeterminada del receptor. Dicho receptor se describe, por ejemplo, en la patente de EE. UU. 5.109.390 titulada DIVERSITY RECEIVER IN A CDMA CELLULAR TELEPHONE SYSTEM de Gilhousen *et al.* Un receptor que combine todos los componentes de trayectoria múltiple, sin embargo, es capaz de mantener la BER deseada con una potencia de la señal que es menor que la de los sistemas de la técnica anterior debido a que hay más potencia de la señal disponible para el receptor. En consecuencia, hay una necesidad de un sistema de comunicación de espectro expandido que emplee un receptor que rastree prácticamente todos los componentes de la señal de trayectoria múltiple, de modo que sustancialmente todas las señales de trayectoria múltiple se puedan combinar en el receptor, y por lo tanto se pueda reducir la potencia de transmisión de la señal requerida para una determinada BER.

Otro problema asociado con los sistemas de comunicación de acceso múltiple de espectro expandido es la necesidad de reducir la potencia total de transmisión de los usuarios en el sistema, ya que los usuarios pueden tener una potencia limitada disponible. Un problema asociado que requiere el control de la potencia en los sistemas de espectro expandido está relacionado con la característica inherente de los sistemas de espectro expandido de que una señal de espectro expandido de un usuario es recibida por el receptor de otro usuario como ruido con un cierto nivel de potencia. En consecuencia, los usuarios que transmiten con altos niveles de potencia de la señal pueden interferir en la recepción de otros usuarios. Además, si un usuario se mueve en relación a la ubicación geográfica de otro usuario, el desvanecimiento de la señal y la distorsión requieren que los usuarios ajusten su nivel de potencia de transmisión para mantener una calidad de señal particular. Al mismo tiempo, el sistema debe mantener la potencia que la estación base recibe de todos los usuarios de forma relativamente constante. Finalmente, debido a que es posible que el sistema de espectro expandido tenga más usuarios remotos de los que puede soportar al mismo tiempo, el sistema de control de potencia también debe emplear un método de gestión de la capacidad que rechace usuarios adicionales cuando se alcance el nivel de potencia máximo del sistema.

Los sistemas de espectro expandido de la técnica anterior han empleado una estación base que mide la señal recibida y envía una señal de control adaptativo de potencia (APC) a los usuarios remotos. Los usuarios remotos incluyen un transmisor con un control automático de ganancia (AGC), que responde a la señal de APC. En estos sistemas la estación base controla la potencia total del sistema o la potencia recibida de cada usuario y ajusta la señal de APC consecuentemente. Este sistema y método de control de la potencia de espectro expandido se describen en la patente de EE. UU. 5.299.226 titulada ADAPTIVE POWER CONTROL FOR A SPREAD SPECTRUM COMMUNICATION SYSTEM AND METHOD y la patente de EE. UU. 5.093.840 titulada ADAPTIVE POWER CONTROL FOR A SPREAD SPECTRUM TRANSMITTER, ambas de Donald L. Schilling. Este sistema que funciona como un circuito abierto puede ser mejorado mediante la inclusión de una medición de la potencia de la señal recibida por el usuario remoto desde la estación base, y la transmisión de una señal de APC a la estación base para efectuar un método de control de la potencia de circuito cerrado. Dicho control de la potencia de circuito cerrado se describe, por ejemplo, en la patente de EE. UU. 5.107.225 titulada HIGH DYNAMIC RANGE CLOSED LOOP AUTOMATIC GAIN CONTROL CIRCUIT concedida a Charles E. Wheatley, III *et al.*

Estos sistemas de control de potencia, sin embargo, presentan vahos inconvenientes. En primer lugar, la estación base debe llevar a cabo complejos algoritmos de control de potencia, aumentando la cantidad de procesamiento en la estación base. En segundo lugar, el sistema en realidad experimenta varios tipos de variación de potencia: la variación en la potencia de ruido causada por la variación en el número de usuarios y las variaciones en la potencia de la señal recibida de un canal portador particular. Estas variaciones se producen con una frecuencia diferente, por lo que se pueden optimizar algoritmos de control de potencia simples para compensar sólo uno de los dos tipos de variación. Por último, estos algoritmos de potencia tienden a llevar la potencia total del sistema a un nivel relativamente alto. En consecuencia, hay una necesidad de un método de control de la potencia de espectro expandido que responda rápidamente a los cambios en los niveles de potencia del canal portador que realice al mismo tiempo ajustes en la potencia de transmisión de todos los usuarios en respuesta a los cambios en el número de usuarios. Además, existe la necesidad de mejorar un sistema de comunicación de espectro expandido que emplee un sistema de control de potencia de circuito cerrado que minimice los requisitos de potencia generales del sistema mientras se mantiene una BER suficiente en los receptores remotos individuales. Además, dicho sistema debe controlar el nivel de potencia de transmisión inicial de un usuario remoto y gestionar la capacidad total del sistema.

Los sistemas de comunicación de espectro expandido deberían soportar de manera deseable un gran número de usuarios, cada uno de ellos teniendo al menos un canal de comunicación. Además, este sistema debe ofrecer múltiples canales de información genérica para difundir información a todos los usuarios y permitir a los usuarios acceder al sistema. Utilizando los sistemas de espectro expandido de la técnica anterior, esto sólo podría lograrse mediante la generación de un gran número de secuencias de códigos de expansión.

Además, los sistemas de espectro expandido deben utilizar secuencias que son ortogonales o casi ortogonales para reducir la probabilidad de que un receptor se acople a la secuencia de código de expansión o fase incorrectas. El uso de tales códigos ortogonales y los beneficios que surgen de los mismos se resume en la patente de EE. UU. 5.103.459 titulada SYSTEM AND METHOD FOR GENERATING SIGNAL WAVEFORMS IN A CDMA CELLULAR TELEPHONE SYSTEM, de Gilhousen *et al.* y la patente de EE. UU. 5.193.094 titulada METHOD AND APPARATUS FOR GENERATING SUPER-ORTHOGONAL CONVOLUTIONAL CODES AND THE DECODING THEREOF, de Andrew J. Viterbi. Sin embargo, es difícil generar tales familias grandes de secuencias de códigos con estas propiedades. Además, la generación de familias de códigos grandes requiere la generación de secuencias que tienen un largo período antes de la repetición. En consecuencia el tiempo que un receptor necesita para lograr la sincronización con este tipo de secuencia larga aumenta. Los generadores de códigos de expansión de la técnica anterior suelen combinar secuencias más cortas para hacer secuencias más largas, pero tales secuencias no pueden ya ser lo suficientemente ortogonales. Por lo tanto, hay una necesidad de un método mejorado para generar de forma fiable grandes familias de secuencias de códigos que presenten características casi ortogonales y tengan un largo período antes de la repetición, pero que también incluyan la ventaja de una secuencia de códigos corta que reduzca el tiempo para adquirir y acoplar el receptor a la fase de código correcta. Además, el método de generación de códigos debe permitir la generación de códigos con cualquier período, ya que el período del código de expansión suele ser determinado por los parámetros utilizados tales como la velocidad de transferencia de datos o el tamaño de la estructura.

Otra de las características deseables de las secuencias de código de expansión es que la transición del valor de los datos del usuario se producen en una transición de los valores de la secuencia de códigos. Puesto que los datos normalmente tiene un período que es divisible por  $2^N$ , dicha característica por lo general requiere que la secuencia de códigos tenga una longitud par de  $2^N$ . Sin embargo, los generadores de códigos, como es bien sabido en la técnica, utilizan en general registros de desplazamiento lineal de retroalimentación que generan códigos de longitud  $2^N-1$ . Algunos generadores incluyen un método para aumentar la secuencia de códigos generados introduciendo un valor de código adicional, como se describe, por ejemplo, en la patente de EE. UU. 5.228.054 titulada POWER-OF-TWO LENGTH PSEUDONOISE SEQUENCE GENERATOR WITH FAST OFFSET ADJUSTMENT de Timothy Rueth *et al.* En consecuencia, el sistema de comunicación de espectro expandido también debe generar secuencias de códigos de longitud par.

Por último, el sistema de comunicación de espectro expandido debe ser capaz de manejar diferentes tipos de datos, tales como fax, datos en banda vocal y RDSI, además del tráfico de voz tradicional. Para aumentar el número de usuarios soportados, muchos sistemas utilizan técnicas de codificación tales como ADPCM para lograr la "compresión" de la señal de telefonía digital. Los datos de fax, RDSI y otros, sin embargo, requieren que el canal sea un canal libre. En consecuencia, hay una necesidad de un sistema de comunicación de espectro expandido que soporte las técnicas de compresión que también modifique dinámicamente el canal portador del espectro expandido entre un canal codificado y un canal claro en respuesta al tipo de información contenida en la señal del usuario.

GB2 301747 A describe una estación de abonado para la conexión inalámbrica del equipo de telecomunicaciones del usuario a una estación central remota de un sistema inalámbrico de telecomunicaciones que incluye un transmisor-receptor para la comunicación inalámbrica con la estación central, por lo menos una salida telefónica para la conexión al equipo de telecomunicaciones del abonado y un controlador de comunicaciones conectado entre el transmisor-receptor y la salida telefónica para procesar las señales para las señales transmitidas y/o recibidas. La estación de abonado es configurable en respuesta a unas señales de programación inalámbrica representativas del código de control descargado de la estación central.

## Sumario de la invención

La presente invención proporciona una unidad de abonado inalámbrica según la reivindicación independiente 1 y un método aplicado en una unidad de abonado inalámbrica según la reivindicación independiente 11. Las formas de realización preferidas de la invención están reflejadas en las reivindicaciones dependientes.

La invención reivindicada puede comprenderse mejor en vista de las formas de realización descritas a continuación. En general, las formas de realización descritas describen las formas de realización preferidas de la invención. El lector atento observará sin embargo que algunos aspectos de las formas de realización descritas se extienden más allá del alcance de las reivindicaciones. Si las formas de realización descritas se extendieran verdaderamente más allá del alcance de las reivindicaciones, las formas de realización descritas deben ser consideradas información complementaria de fondo y no constituyen definiciones de la invención *per se*. Lo mismo ocurre para las siguientes secciones "Breve descripción de los dibujos", así como "Descripción de la disposición ilustrativa".

La presente divulgación se dispone en un sistema de comunicación de espectro expandido de acceso múltiple que procesa una pluralidad de señales de información recibidas simultáneamente en líneas de telecomunicación para la transmisión simultánea sobre un canal de radiofrecuencias (RF) como una señal multiplexada de división de código (CDM). El sistema incluye una estación de ondas portadoras de radio (RCS) que recibe una señal de petición de llamada que corresponde a una señal de información de línea de telecomunicación, y una señal de identificación de usuario que identifica a un usuario al que se dirigen la petición de llamada y la señal de información. El aparato receptor se asocia a una pluralidad de módems de acceso múltiple por división de código (CDMA), uno de los cuales proporciona una señal de código piloto global y una pluralidad de señales de código de mensaje, y cada uno de los módems de CDMA combina una de la pluralidad de señales de información con su respectiva señal de código

de mensaje para proporcionar una señal procesada en espectro expandido. La pluralidad de señales de código de mensaje de la pluralidad de módems de CDMA se sincronizan con la señal de código piloto global. El sistema también incluye un aparato de asignación que responde a la señal de asignación de canal para acoplar las respectivas señales de información recibidas en las líneas de telecomunicación a los indicados de la pluralidad de módems; El aparato de  
 5 asignación es acoplado a un medio de intercambio de ranuras de tiempo. El sistema también incluye un controlador de canal del sistema acoplado a un procesador de llamadas remoto y al medio de intercambio de ranuras de tiempo. El controlador de canal del sistema responde a la señal de identificación del usuario, para proporcionar la señal de asignación de canal. En el sistema, se conecta un transmisor de RF a todos los módems para combinar la pluralidad de  
 10 señales de mensaje procesadas en espectro expandido con la señal de código piloto global para generar una señal de CDM. El transmisor de RF también modula una señal portadora con la señal de CDM y transmite la señal portadora modulada por un canal de comunicación de RF.

La señal transmitida de CDM es recibida desde el canal de comunicación de RF por una unidad de abonado (SU) que procesa y reconstruye la señal de información transmitida asignada al abonado. La SU incluye un medio receptor para recibir y demodular la señal de CDM de la portadora. Además, la SU comprende un controlador de unidad de  
 15 abonado y un módem de CDMA que incluye un medio de procesamiento para adquirir el código piloto global y desexpandir la señal procesada en espectro expandido para reconstruir la señal de información transmitida.

La RCS y las SU contienen cada una módems de CDMA para la transmisión y la recepción de señales de telecomunicación incluidas las señales de información y las señales de control de conexión. El módem de CDMA comprende un transmisor de módem que tiene: un generador de códigos para proporcionar una señal de código piloto asociada y para generar una pluralidad de señales de código de mensaje; un medio de expansión para combinar cada una de las  
 20 señales de información con una respectiva señal de código de mensaje para generar señales de mensaje procesadas en espectro expandido; y un generador de códigos pilotos globales que proporciona una señal de código piloto global a la que se sincronizan las señales de código de mensaje.

El módem de CDMA también comprende un receptor de módem que tiene asociada una lógica de adquisición de códigos y de rastreo. La lógica asociada de adquisición de códigos pilotos incluye un generador asociado de códigos piloto; un grupo asociado de correlacionadores de códigos piloto para correlacionar las versiones retardadas de fase de código de la señal piloto asociada con una señal CDM de recepción para producir una señal piloto asociada desexpandida. La fase de código de la señal piloto asociada es cambiada en respuesta a un valor de la señal de adquisición hasta que un detector indique la presencia de la señal de código piloto asociada desexpandida cambiando el valor de la señal de adquisición. La señal de código piloto asociada es sincronizada a la señal piloto global. La lógica asociada de rastreo del código piloto ajusta la fase de la señal de código piloto asociada en respuesta a la adquisición para maximizar el nivel de potencia de la señal de código piloto asociada desexpandida. Por último, el receptor del módem de CDMA incluye un grupo de circuitos de adquisición de señales de mensaje. Cada circuito de adquisición de señales de mensaje incluye una pluralidad de correlacionadores de señales de mensaje de recepción para poner en correlación una de las señales de código de mensaje recibidas locales con la señal de CDM para producir una señal de mensaje de recepción desexpandida.  
 40

Para generar familias grandes de códigos casi mutuamente ortogonales utilizados por los módems de CDMA, la presente divulgación incluye un generador de secuencias de códigos. Las secuencias de códigos son asignadas a un respectivo canal lógico del sistema de comunicación de espectro expandido, que incluye la transmisión en fase (I) y de cuadratura (Q) sobre canales de comunicación por RF. Se utiliza un conjunto de secuencias como secuencias piloto que son secuencias de códigos transmitidas sin modulación por una señal de datos. El circuito del generador de secuencias de códigos incluye un generador de secuencias de códigos largas que incluye un registro de desplazamiento lineal de retroalimentación, una memoria que proporciona una secuencia de códigos par corta y una pluralidad de secciones de alimentación directa de cambios cíclico, que proporcionan a otros miembros de la familia de códigos que presentan una correlación mínima la secuencia de códigos aplicadas al circuito de alimentación directa. El generador de secuencias de códigos incluye además un grupo de combinadores de secuencias de códigos para combinar cada versión desplazada de fase de la secuencia larga de códigos con la secuencia corta de códigos pares para producir un grupo, o familia de códigos casi mutuamente ortogonales.  
 50

Además, la presente divulgación incluye varios métodos para la utilización eficiente de los canales de espectro expandido. En primer lugar, el sistema incluye un sistema de modificación del canal portador que comprende un grupo de canales de mensajes entre un primer transmisor-receptor y un segundo transmisor-receptor. Cada uno de los grupos de canales de mensajes soporta una velocidad de transmisión de señales de información diferente. El primer transmisor-receptor controla una señal de información recibida para determinar el tipo de señal de información que se recibe y produce una señal de codificación relativa a la señal de codificación. Si un determinado tipo de señal de información está presente, el primer transmisor-receptor cambia la transmisión de un primer canal de mensajes a un segundo canal de mensajes para soportar la velocidad de transmisión diferente. La señal de codificación es transmitida por el primer transmisor-receptor al segundo transmisor-receptor, y el segundo transmisor-receptor cambia al segundo canal de mensajes para recibir la señal de información a una velocidad de transmisión diferente.  
 55

Otro método para aumentar la utilización eficiente de los canales de mensajes portadores es el método de supresión de códigos inactivos. El transmisor-receptor de espectro expandido recibe una señal de información de datos digital que incluye un patrón de indicadores predeterminado correspondiente a un período de inactividad. El método incluye los pasos de: 1) retardar y monitorizar la señal de datos digital; 2) detectar el patrón de indicadores predeterminado;  
 65

## ES 2 376 867 T3

3) suspender la transmisión de la señal de datos digital cuando se detecta el patrón de indicadores; y 4) transmitir la señal de datos como una señal de espectro expandido cuando no se detecta el patrón de indicadores.

La presente divulgación incluye un sistema y el método para el control automático de la potencia (APC) mediante un bucle cerrado para la RCS y las SU del sistema de comunicación de espectro expandido. Las SU transmiten las señales de espectro expandido, la RCS adquiere las señales de espectro expandido, y la RCS detecta el nivel de potencia recibido de las señales de espectro expandido más cualquier interferencia, incluido el ruido. El sistema de APC incluye la RCS y una pluralidad de SU, en donde la RCS transmite una pluralidad de señales de información de canal directo a las SU como una pluralidad de señales de espectro expandido de canal directo que tienen un respectivo nivel de potencia de transmisión directa, y cada SU transmite a la estación base por lo menos una señal inversa de espectro expandido que tiene un nivel de potencia de transmisión inversa respectivo y por lo menos una señal de espectro expandido de canal inverso que incluye una señal de información de canal inverso.

El APC incluye un sistema de control de potencia automático directo (AFPC) y un sistema de control de potencia automático inverso (ARPC). El sistema de AFPC funciona midiendo, en la SU, una relación de señal a ruido directa de la respectiva señal de información de canal directo, generando una respectiva señal de error de canal directo que corresponde a un error directo entre la respectiva relación de señal a ruido directa y un valor predeterminado de señal a ruido, y transmitir la respectiva señal de error de canal directo como parte de una respectiva señal de información de canal inverso de la SU a la RCS. La RCS incluye varios receptores de AFPC para recibir las señales de información de canal inverso y extraer las señales de error de canal directo de las respectivas señales de información de canal inverso. La RCS también ajusta el respectivo nivel de potencia de transmisión directa de cada una de las respectivas señales de espectro expandido directas en respuesta a la respectiva señal de error directa.

El sistema de ARPC funciona midiendo, en la RCS, una relación de señal a ruido inversa de cada una de las respectivas señales de información de canal inverso, generando una respectiva señal de error de canal inverso que representa un error entre la respectiva relación de señal a ruido de canal inverso y un respectivo valor predeterminado de señal a ruido, y transmitiendo la respectiva señal de error de canal inverso como una parte de una respectiva señal de información de canal directo a la SU. Cada SU incluye un receptor de ARPC para recibir la señal de información de canal directo y extraer la respectiva señal de error inversa de la señal de información de canal directo. La SU ajusta el nivel de potencia de transmisión inversa de la respectiva señal de espectro expandido inversa en respuesta a la respectiva señal de error inversa.

### Descripción breve de los dibujos

La Figura 1 es un diagrama de bloques de un sistema de comunicación de acceso múltiple por división de código.

La Figura 2a es un diagrama de bloques de un registro del desplazamiento lineal de 36 etapas adecuado para usar con un código de expansión largo del generador de códigos.

La Figura 2b es un diagrama de bloques del circuito que ilustra la operación de alimentación directa del generador de códigos.

La Figura 2c es un diagrama de bloques de un generador de códigos ilustrativo que incluye una circuitería para generar secuencias de códigos de expansión a partir de los códigos de expansión largos y los códigos de expansión cortos.

La Figura 2d es una disposición alternativa del circuito generador de códigos que incluye elementos de retardo para compensar los retardos del circuito eléctrico.

La Figura 3a es un gráfico de los puntos de la constelación de la señal QPSK de códigos de expansión.

La Figura 3b es un gráfico de los puntos de la constelación de la señal QPSK del canal de mensajes.

La Figura 3c es un diagrama de bloques de la circuitería ilustrativa que aplica el método de rastrear la fase del código de expansión recibido.

La Figura 3d es un diagrama de bloques de una circuitería ilustrativa alternativa que aplica el método de rastrear la fase del código de expansión recibido.

La Figura 4 es un diagrama de bloques del circuito de rastreo que rastrea la mediana de los componentes recibidos de la señal de trayectoria múltiple.

La Figura 5a es un diagrama de bloques del circuito de rastreo que rastrea el baricentro de los componentes recibidos de la señal de trayectoria múltiple.

La Figura 5b es un diagrama de bloques del correlacionador de vectores adaptativo.

## ES 2 376 867 T3

La Figura 6 es un diagrama de bloques de la circuitería ilustrativa que aplica el método de decisión de adquisición de la fase de código de expansión correcta del código piloto recibido.

5 La Figura 7 es un diagrama de bloques de un filtro RAKE piloto ilustrativo que incluye el circuito de rastreo y el circuito cerrado de la fase digital para desexpandir el código de expansión piloto, y el generador de los factores de ponderación.

10 La Figura 8a es un diagrama de bloques de un correlacionador de vectores adaptativo ilustrativo y un filtro adaptado para desexpandir y combinar los componentes de trayectoria múltiple.

La Figura 8b es un diagrama de bloques de una aplicación alternativa del correlacionador de vectores adaptativo y el filtro adaptativo adaptado para desexpandir y combinar los componentes de trayectoria múltiple.

15 La Figura 8c es un diagrama de bloques de una disposición alternativa del correlacionador de vectores adaptativo y el filtro adaptativo adaptado para desexpandir y combinar los componentes de trayectoria múltiple.

La Figura 8d es un diagrama de bloques del filtro adaptativo adaptado de una disposición.

20 La Figura 9 es un diagrama de bloques de los elementos de una estación de ondas portadoras de radio (RCS).

La Figura 10 es un diagrama de bloques de los elementos de un multiplexor ilustrativo adecuado para su uso en la RCS mostrada en la Figura 9.

25 La Figura 11 es un diagrama de bloques de los elementos de un controlador de acceso inalámbrico (WAC) ilustrativo de la RCS mostrada en la Figura 9.

La Figura 12 es un diagrama de bloques de los elementos de una unidad de interfaz de módem (MUI) ilustrativa de la RCS mostrada en la Figura 9.

30 La Figura 13 es un diagrama de bloques de alto nivel que muestra la transmisión, recepción, control, y circuitería de generación de códigos del módem de CDMA.

La Figura 14 es un diagrama de bloques de la sección de transmisión del módem de CDMA.

35 La Figura 15 es un diagrama de bloques de un receptor de señales de entrada de módem ilustrativo.

La Figura 16 es un diagrama de bloques de un codificador convolucional ilustrativo.

40 La Figura 17 es un diagrama de bloques de la sección de recepción del módem de CDMA.

La Figura 18 es un diagrama de bloques de un filtro adaptativo adaptado ilustrativo como se utiliza en la sección de recepción del módem de CDMA.

45 La Figura 19 es un diagrama de bloques de un RAKE piloto ilustrativo que se utiliza en la sección de recepción del módem de CDMA.

La Figura 20 es un diagrama de bloques de un RAKE piloto auxiliar ilustrativo como se utiliza en la sección de recepción del módem de CDMA.

50 La Figura 21 es un diagrama de bloques de un circuito de distribución de vídeo (VDC) ilustrativo de la RCS mostrada en la Figura 9.

La Figura 22 es un diagrama de bloques de un transmisor/receptor de RF ilustrativo y de los amplificadores de potencia ilustrativos de la RCS mostrada en la Figura 9.

55 La Figura 23 es un diagrama de bloques de una unidad de abonado (SU) ilustrativa.

La Figura 24 es un diagrama de flujo de un algoritmo de establecimiento de llamada ilustrativo para una solicitud de llamada de entrada para el establecimiento de un canal portador entre una RCS y una SU.

60 La Figura 25 es un diagrama de flujo de un algoritmo de establecimiento de llamada ilustrativo para una solicitud de llamada de salida para el establecimiento de un canal portador entre una RCS y una SU.

La Figura 26 es un diagrama de flujo de un algoritmo de control de potencia de mantenimiento ilustrativo.

65 La Figura 27 es un diagrama de flujo de un algoritmo de control de la potencia directa automático ilustrativo.

La Figura 28 es un diagrama de flujo de un algoritmo de control de la potencia inversa automático ilustrativo.

## ES 2 376 867 T3

La Figura 29 es un diagrama de bloques de un sistema ilustrativo de control de potencia con un bucle cerrado cuando se establece el canal portador.

La Figura 30 es un diagrama de bloques de un sistema ilustrativo de control de potencia de un bucle cerrado durante el proceso de establecimiento del canal portador.

La Figura 31 es un diagrama de la RCS y la SU configuradas a efectos de prueba.

### Glosario de acrónimos

10

Acrónimo	Definición
AC	Canales asignados
A/D	Análogo a digital
ADPCM	Modulación de código por pulsos diferencial adaptativa
AFPC	Control de la potencia directa automático
AGC	Control de ganancia automático
AMF	Filtro adaptativo adaptado
APC	Control de potencia automático
ARPC	Control de la potencia inversa automático
ASPT	Piloto asignado
AVC	Correlacionador vectorial adaptativo
AXCH	Canal de acceso
B-CDMA	Acceso múltiple por división de código de banda ancha
BCM	Modificación del canal portador
BER	Relación de errores de bit
BS	Estación base
CC	Control de llamadas
CDM	Múltiplex por división de código
CDMA	Acceso múltiple por división de código
CLK	Generador de señales de reloj
CO	Oficina Central
CTCH	Canal de control
CUCH	Canal de comprobación
dB	Decibelios
DCC	Circuitería combinadora de datos
DI	Interfaz de distribución
DLL	Bucle cerrado de retardo
DM	Modulador delta
DS	Secuencia directa
EPIC	Controlador de interfaz PCM extendido

65



## ES 2 376 867 T3

(Continuación)

Acrónimo	Definición
5	FBCH Canal de difusión rápido
	FDM Multiplex de división de frecuencia
10	FD/TDMA Sistemas de división de frecuencia y tiempo
	FDMA Acceso múltiple por división de frecuencia
	FEC Corrección de errores directa
15	FSK Modulación por desplazamiento de frecuencia
	FSU Unidad de abonado fija
	GC Canal global
20	GLPT Piloto global
	GPC Código piloto global
25	GPSK Modulación por desplazamiento de fase gaussiana
	GPS Sistema de posicionamiento global
	HPPC Componentes pasivos de alta potencia
30	HSB Bus de alta velocidad
	I En fase
	IC Controlador de interfaz
35	RDSI Red digital de servicios integrados
	ISST Umbral de señal de sistema inicial
	LAXPT Piloto de acceso largo
40	LAPD Protocolo de acceso al enlace
	LCT Terminal de destino local
	LE Centralita local
45	LFSR Registro de desplazamiento con retroalimentación lineal
	LI Interfaz de línea
50	LMS Mínimos cuadrados
	LOL Pérdida de acoplamiento del código
	LPF Filtro de paso bajo
55	LSR Registro de desplazamiento lineal
	MISR Receptor de señales de entrada del módem
	MIU Unidad de interfaz del módem
60	MM Gestión de la movilidad
	MOI Interfaz de salida del módem

65

## ES 2 376 867 T3

(Continuación)

Acrónimo	Definición
5 MPC	Control de la potencia de mantenimiento
MPSK	Modulación de desplazamiento de fase M-aria
10 MSK	Modulación de desplazamiento mínimo
MSU	Unidad móvil de abonado
NE	Elemento de red
15 OMS	Sistema de mantenimiento y operación
OS	Sistema de operaciones
20 OQPSK	Modulación con desplazamiento de fase en cuadratura con desplazamiento temporal
OW	Circuito de orden
25 PARK	Clave de derechos de acceso portátil
PBX	Centralita privada
PCM	Modulación codificada por pulsos
30 PCS	Servicios de comunicación personal
PG	Generador piloto
PLL	Bucle cerrado de fase
35 PLT	Piloto
PN	Pseudorruído
POTS	Servicio telefónico ordinario antiguo
40 PSTN	Red telefónica pública conmutada
Q	Cuadratura
45 QPSK	Modulación con desplazamiento de fase en cuadratura
RAM	Memoria de acceso aleatorio
RCS	Estación de ondas portadoras de radio
50 RDI	Circuito de entrada de datos del receptor
RDU	Unidad de distribución de radio
RF	Radiofrecuencia
55 RLL	Circuito local de radio
SAXPT	Pilotos del canal de acceso cortos
SBCH	Canal de difusión lenta
60 SHF	Frecuencia súper alta
SIR	Relación de la potencia de señal a potencia de ruido de interfaz
65	

## ES 2 376 867 T3

(Continuación)

Acrónimo	Definición
5	SLIC                    Circuito de interfaz de línea de abonado
	SNR                    Relación señal-ruido
10	SPC                    PC de servicio
	SPRT                  Prueba de relación de probabilidad secuencial
	STCH                  Canal de estado
15	SU                      Unidad de abonado
	TDM                   Multiplexación por división de tiempo
	TMN                   Red de gestión de telecomunicaciones
20	TRCH                  Canales de tráfico
	TSI                    Intercambiador de ranuras de tiempo
	TX                     Transmisión
25	TXIDAT               Señal de datos de transmisión del módem I
	TXQDAT               Señal de datos de transmisión del módem Q
	UHF                    Frecuencia ultra alta
30	VCO                    Oscilador controlado por voltaje
	VDC                    Circuito de distribución de vídeo
	VGA                    Amplificador de ganancia variable
35	VHF                    Frecuencia muy alta
	WAC                    Controlador de acceso inalámbrico

### Descripción de la disposición ilustrativa

#### *Descripción general del sistema*

El sistema proporciona un servicio telefónico de bucle local mediante enlaces de radio entre una o más estaciones base y varias unidades de abonados remotas. En el ejemplo de realización, se describe un enlace de radio de una estación base de comunicación con una unidad de abonado fija (FSU), pero el sistema es igualmente aplicable a los sistemas que incluyen múltiples estaciones base con enlaces de radio tanto a las UFA como a las unidades de abonado móviles (MSU). En consecuencia, en la presente memoria a las unidades de abonado remotas se les llama unidades de abonado (SU).

En referencia a la Figura 1, la estación base (BS) 101 proporciona conexión de llamada a una centralita local (LE) 103 o cualquier otra interfaz de red telefónica conmutada, como una centralita privada (PBX) e incluye una estación de ondas portadoras de radio (RCS) 104. Una o más RCS 104, 105, 110 se conectan a una unidad de distribución de radio (RDU) 102 a través de enlaces 131, 132, 137, 138, 139 y la RDU 102 interconecta con la LE 103 transmitiendo y recibiendo señales de información y control de establecimientos de llamada a través de enlaces de telecomunicaciones 141, 142, 150. Las SU 116, 119 se comunican con la RCS 104 a través de enlaces de radio 161, 162, 163, 164, 165. Alternativamente, otra disposición incluye varias SU y una SU "maestra" con una funcionalidad similar a la RCS. Dicha disposición puede o no tener conexión a una red telefónica local.

Los enlaces de radio 161 a 165 operan en las bandas de frecuencia de la norma DCS1800 (1,71-1,785 Ghz y 1,805-1,880 GHz), la norma US-PCS (1,85-1,99 Ghz) y la norma CEPT (2,0-2,7 GHz). A pesar de que se utilizan estas bandas en la disposición descrita, el sistema es igualmente aplicable a todas las bandas UHF a SHF, incluyendo las bandas de 2,7 GHz a 5 GHz. Los anchos de banda de transmisión y recepción son múltiplos de 3,5 MHz a partir de 7 MHz, y múltiplos de 5 MHz a partir de 10 MHz, respectivamente. El sistema descrito incluye anchos de banda de 7, 10, 10,5, 14 y 15 MHz. En la disposición ilustrativa, la banda de seguridad mínima entre el enlace ascendente y descendente es de 20 MHz, y es deseable que sea de al menos tres veces el ancho de banda de la señal. La separación dúplex está entre 50 a 175 MHz, donde la divulgación descrita utiliza 50, 75, 80, 95 y 175 MHz. También se pueden utilizar otras frecuencias.

## ES 2 376 867 T3

Aunque la disposición descrita utiliza diferentes anchos de banda de espectro expandido centrados en torno a un portador para la transmisión y recepción de canales de espectro expandido, el presente método es fácil de extender a sistemas con múltiples anchos de banda de espectro expandido para los canales de transmisión y múltiples anchos de banda de espectro expandido para los canales de recepción. Alternativamente, como los sistemas de comunicación de espectro expandido tienen la característica inherente de que la transmisión de un usuario aparece como ruido para el receptor de desexpansión de otro usuario, una disposición puede emplear el mismo canal de espectro expandido para ambos canales de trayectoria de transmisión y recepción. En otras palabras, las transmisiones ascendentes y descendentes pueden ocupar la misma banda de frecuencia. Además, el presente método puede extenderse fácilmente a múltiples bandas de frecuencia de CDMA, cada una llevando un conjunto respectivamente diferente de mensajes, enlace ascendente, enlace descendente o enlace ascendente y enlace descendente.

La información de símbolo binario expandida se transmite por los enlaces de radio 161 a 165 utilizando la modulación de desplazamiento de fase en cuadratura (QPSK) con la forma de pulsos Nyquist en la presente disposición, aunque se pueden utilizar otras técnicas de modulación, incluyendo pero no exclusivamente, QPSK con desplazamiento temporal (OQPSK) y modulación de desplazamiento de fase M-aria (MSK). Modulación por desplazamiento de fase gaussiana (GPSK) y modulación de desplazamiento de fase M-aria (MPSK).

Los enlaces de radio 161 a 165 incorporan el acceso múltiple por división de código de banda ancha (B-CDMA™) como el modo de transmisión en ambas direcciones ascendente y descendente. Las técnicas de comunicación de CDMA (también conocido como de espectro expandido) utilizadas en los sistemas de acceso múltiple son bien conocidas, y se describen en la patente US 5.228.056 titulada SYNCHRONOUS SPREAD-SPECTRUM COMMUNICATION SYSTEM AND METHOD de Donald T Schilling. El sistema descrito utiliza la técnica de expansión de secuencia directa (DS). El modulador de CDMA realiza la generación de secuencias de códigos de expansión de espectro expandido, que puede ser una secuencia de pseudoruido (PN), y compone la modulación DS de las señales QPSK con las secuencias de códigos de expansión para la fase I (I) y los canales en cuadratura (Q). Las señales piloto se generan y se transmiten con las señales moduladas y las señales piloto de la presente disposición son códigos de expansión no modulados por los datos. Las señales piloto se utilizan para la sincronización, la recuperación de la fase portadora y para la estimación de la respuesta al impulso del canal de radio. Cada SU incluye un solo generador de pilotos y al menos un modulador y demodulador de CDMA, conocidos en conjunto como módem de CDMA. Cada RCS 104, 105, 110 dispone de un solo generador más los moduladores y demoduladores de CDMA suficientes para todos los canales lógicos utilizados por todas las SU.

El demodulador de CDMA desexpande la señal con el procesamiento adecuado para combatir o explotar los efectos de la propagación de trayectoria múltiple. Los parámetros concernientes al nivel de potencia recibida se utilizan para generar la información de control de potencia automático (APC) que, a su vez, se transmite al otro extremo del enlace de comunicación. La información de APC se utiliza para controlar la potencia de transmisión de los enlaces de control de la potencia directa automático (AFPC) y control de la potencia inversa automático (ARPC). Además, cada RCS 104, 105 y 110 puede realizar el control de potencia de mantenimiento (MPC), de una manera similar a la APC, para ajustar la potencia de transmisión inicial de cada SU 111, 112, 115, 117 y 118. La demodulación es coherente si la señal piloto proporciona la referencia de fase.

Los enlaces de radio descritos soportan múltiples canales de tráfico con velocidades de datos de 8, 16, 32, 64, 128 y 144 kb/s. El canal físico al que está conectado un canal de tráfico opera con una velocidad de 64 k/s. Se pueden soportar otras velocidades de datos y se puede emplear la codificación de corrección de error directa (FEC). Para la disposición descrita, se utiliza una FEC con una relación de codificación de 1/2 y longitud de restricción 7. Se pueden utilizar otras relaciones y longitudes de restricción conformes a las técnicas de generación de códigos empleadas.

La combinación de la diversidad en las antenas de radio de las RCS 104, 105 y 110 no es necesaria porque el CDMA tiene una diversidad de frecuencia inherente debido al ancho de banda expandido. Los receptores incluyen filtros adaptativos adaptados (AMF) (no mostrados en la Figura 1) que combinan las señales de trayectoria múltiple. En la presente disposición, los AMF ilustrativos realizan la combinación de relación máxima.

En referencia a la Figura 1, la RCS 104 se interconecta a la RDU 102 través de los enlaces 131, 132, 137 con, por ejemplo, 1,544 Mb/s DS1, 2,048 Mb/s E1, o formatos de ASDL para recibir y enviar señales de datos digitales. Si bien estas son las típicas interfaces estandarizadas de las compañías telefónicas, la presente divulgación no se limita solo a estos formatos de datos digitales. La interfaz de línea de RCS (no mostrada en la Figura 1) traduce la codificación de línea (por ejemplo, HDB3, B8ZS, AMI) y extrae o produce información de estructuración, realiza funciones de alarmas y señalización de instalaciones, así como funciones de comprobación de la paridad y del bucle de retorno específicos del canal. Las interfaces de esta descripción proporcionan canales de tráfico telefónico de ADPCM codificados de 32 kb/s o de PCM de 64 kb/s codificados o canales RDSI para el procesamiento de la RCS. Se pueden utilizar otras técnicas de codificación de ADPCM conformes con las técnicas de generación de secuencias.

El sistema de la presente divulgación también soporta la modificación de la velocidad del portador entre la RCS 104 y cada SU 111, 112, 115, 117 y 118 comunicando con la RCS 104, en la que se puede asignar un canal de mensajes de CDMA que soporte 64 kb/s a la banda vocal de datos o fax cuando existan velocidades por encima de 4,8 kb/s. Este canal portador de 64 kb/s se considera un canal sin codificar. Para la RDSI, la modificación de la velocidad del portador se puede hacer dinámicamente, en base a los mensajes del canal D.

## ES 2 376 867 T3

En la Figura 1, cada SU 111, 112, 115, 117 y 118 incluye o se interconecta con una unidad de teléfono 170, o se interconecta con un conmutador local (PBX) 171. La entrada de la unidad de teléfono puede incluir voz, datos en banda vocal y señalización. La SU traduce las señales analógicas en secuencias digitales, y también puede incluir una terminal de datos 172 o una interfaz RDSI 173. La SU puede diferenciar entrada de voz, datos en banda vocal o fax y datos digitales. La SU codifica los datos de voz con técnicas como ADPCM a 32 kb/s, o velocidades más bajas, y detecta los datos en banda vocal o fax con velocidades superiores a 4,8 kb/s para modificar el canal de tráfico (modificación de la velocidad del portador) para la transmisión en abierto. Además, se puede realizar una ley A, una ley u o ninguna compresión-expansión de la señal antes de la transmisión. Para los datos digitales también se pueden utilizar técnicas de compresión de datos, como la supresión de indicadores de inactividad, para conservar la capacidad y minimizar las interferencias.

Los niveles de potencia de transmisión de la interfaz de radio entre la RCS 104 y las SU 111, 112, 115, 117 y 118 se controlan utilizando dos métodos de control de potencia de bucle cerrado diferentes. El método de control de la potencia directa automático (AFPC) determina el nivel de potencia de transmisión descendente, y el método de control de la potencia inversa automático (ARPC) determina el nivel de potencia de transmisión ascendente. El canal de control lógico por el cual la SU 111 y la RCS 104, por ejemplo, transfieren información de control de potencia funciona a una velocidad de actualización de al menos 16 kHz. Otras disposiciones pueden utilizar una velocidad de actualización más rápida o más lenta, por ejemplo a 64 KHz u 8 kHz. Estos algoritmos aseguran que la potencia de transmisión de un usuario mantiene una relación aceptable de error de bit (BER), mantiene la alimentación del sistema en un mínimo, para conservar la energía, y mantiene el nivel de potencia de todas las SU 111, 112, 115, 117 y 118 recibidas por la RCS 104 a un nivel casi igual.

Además, el sistema utiliza un método de control de potencia de mantenimiento opcional en el modo inactivo de una SU. Cuando la SU 111 está inactiva o se apaga para conservar la potencia, la unidad se activa de vez en cuando para ajustar su nivel de potencia de transmisión inicial ajustándose en respuesta a una señal de control de mantenimiento de potencia de la RCS 104. La señal de potencia de mantenimiento es determinada por la RCS 104 midiendo el nivel de potencia recibida de la SU 111 y el nivel actual de potencia del sistema y, a partir de esto, calcula la potencia necesaria de transmisión inicial. El método acorta el tiempo de adquisición de canales de la SU 111 para comenzar una comunicación. El método también evita que el nivel de potencia de transmisión de la SU 111 sea demasiado alto e interfiera con otros canales durante la transmisión inicial antes de que el control de potencia de circuito cerrado reduzca la potencia de transmisión.

La RCS 104 obtiene la sincronización de su reloj de una de interfaz tal como, aunque no exclusivamente, E1, T1, o interfaces HDSL. La RCS 104 también puede generar su propia señal de reloj interna desde un oscilador que puede ser regulado por un receptor de sistema de posicionamiento global (GPS). La RCS 104 genera un código piloto global, un canal con un código de expansión pero ninguna modulación de datos, que puede ser adquirida por las SU 111 a 118 remotas. Todos los canales de transmisión de la RCS se sincronizan con el canal piloto, y las fases del código de expansión de los generadores de códigos (no mostrados) utilizados para los canales de comunicación lógica dentro de la RCS 104 también se sincronizan a la fase del código de expansión del canal piloto. Del mismo modo, las SU 111 a 118, que reciben el código piloto global de la RCS 104 sincronizan las fases del código de expansión y desexpansión de los generadores de códigos (no mostrados) de las SU al código piloto global.

La RCS 104, la SU 111 y la RDU 102 pueden incorporar redundancia en el sistema de los elementos del sistema y el cambio automático entre los elementos funcionales internos del sistema cuando se produzca un fallo para evitar la pérdida o abandono de un enlace de radio, del suministro de energía, del canal de tráfico, o del grupo de canales de tráfico.

### *Canales lógicos de comunicación*

Un "canal" de la técnica anterior se considera generalmente como una ruta de comunicaciones que forma parte de una interfaz y que se puede distinguir de otras rutas de esa interfaz sin tener en cuenta su contenido. Sin embargo, en el caso del CDMA, las rutas de comunicación separadas sólo se distinguen por su contenido. El término "canal lógico" se utiliza para distinguir los flujos de datos separados, que son lógicamente equivalentes a los canales en el sentido convencional. Todos los canales y subcanales lógicos de la presente divulgación se asignan a un flujo QPSK común de 64 kilosímbolos por segundo (Ksim/s). Algunos canales están sincronizados con los códigos piloto asociados que se generan a partir, y desempeñan una función similar a la del código piloto global (GPC) del sistema. Las señales piloto del sistema no se consideran, sin embargo, canales lógicos.

Varios canales de comunicación lógicos se utilizan en el enlace de comunicación por RF entre la RCS y la SU. Cada canal de comunicación lógico tiene un código de expansión fijo predeterminado o un código de expansión asignado dinámicamente. Para ambos códigos predeterminado y asignado, la fase de código se sincroniza con el código piloto. Los canales lógicos de comunicación se dividen en dos grupos: el grupo de canales globales (GC) incluye los canales que se transmiten ya sea desde la RCS de la estación base a todas las SU remotas o desde cualquier SU a la RCS de la estación base, independientemente de la identidad de la SU. Los canales del grupo de GC pueden contener información de un determinado tipo para todos los usuarios incluidos los canales utilizados por las SU para acceder al sistema. Los canales del grupo de canales asignados (AC) son los canales dedicados a la comunicación entre la RCS y una SU particular.

El grupo de canales globales (CG) proporciona: 1) canales lógicos de control de difusión, que ofrecen servicios de punto a multipunto para difundir mensajes a todas las SU y mensajes de paginación a las SU; y 2) los canales lógicos

## ES 2 376 867 T3

de control de acceso que ofrecen servicios punto a punto en los canales globales para que las SU accedan al sistema y obtengan los canales asignados.

5 La RCS de la presente divulgación tiene múltiples canales lógicos de control de acceso lógico y un grupo de control de difusión. Una SU de la presente divulgación tiene por lo menos un canal de control de acceso y al menos un canal lógico de control de difusión.

10 Los canales lógicos globales controlados por la RCS son los canales de difusión rápida (FBCH) que difunden información que cambia rápidamente sobre los servicios y canales de acceso que están actualmente disponibles, y el canal de difusión lenta (SBCH) que difunde información del sistema que cambia lentamente y mensajes de búsqueda. El canal de acceso (AXCH) es utilizado por las SU para acceder a una RCS y tener acceso a los canales asignados. Cada AXCH está emparejado con un canal de control (CTCH). El CTCH es utilizado por la RCS para reconocer y responder a los intentos de acceso por parte de las SU. El piloto de acceso largo (LAXPT) se transmite de forma sincrónica con el AXCH para proporcionar a la RCS un tiempo de referencia y de fase.

15 Un grupo de canales asignados (AC) está formado por los canales lógicos que controlan una conexión de telecomunicaciones única entre la RCS y una SU. Las funciones desarrolladas, cuando se forma un grupo de AC incluyen un par de canales de mensajes lógicos de control de potencia para cada una de las conexiones ascendente y descendente, y en función del tipo de conexión, uno o más pares de canales de tráfico. La función del control portador realiza la modificación necesaria de la velocidad portadora de control de errores directo y las funciones de encriptado.

20 Cada SU 111, 112, 115, 117 y 118 tiene al menos un grupo de AC que se forma cuando existe una conexión de telecomunicaciones, y cada RCS 104, 105 y 110 tiene varios grupos de AC formados, uno para cada conexión en progreso. Se crea un grupo de AC de canales lógicos para una conexión tras un establecimiento satisfactorio de la conexión. El grupo de AC incluye el encriptado, la codificación de FEC, y la multiplexación en la transmisión y la decodificación de FEC, desencriptado y demultiplexado en la recepción.

30 Cada grupo de AC proporciona un conjunto de servicios de punto a punto orientados a la conexión y opera en ambas direcciones entre una RCS específica, por ejemplo, la RCS 104, y una SU específica, por ejemplo, la SU 111. Un grupo de AC formado para una conexión puede controlar más de un portador a través del canal de comunicación por RF asociado a una sola conexión. Se utilizan varios portadores para llevar los datos distribuidos, tales como, aunque no exclusivamente, RDSI. Un grupo de AC puede proporcionar la duplicación de canales de tráfico para facilitar el cambio de la PCM a 64 kb/s para servicios de fax y módem de alta velocidad para la función de modificación de la velocidad del portador.

35 Los canales lógicos asignados formados tras una conexión de llamada satisfactoria e incluidos en el grupo de AC son un canal de señalización dedicado [circuito de orden (OW)], un canal de APC y uno o más canales de tráfico (TRCH) que son portadores de 8, 16, 32 o 64 kb/s dependiendo del servicio soportado. Para el tráfico de voz, se pueden soportar la voz codificada de velocidad moderada, ADPCM o PCM en los canales de tráfico. Para los tipos de servicio RSDI, dos TRCH a 64 kb/s forman los canales B y un TRCH a 16 kb/s forma el canal D. Alternativamente, el subcanal de APC puede ser modulado separadamente en su propio canal de CDMA o puede ser multiplexado por división de tiempo con un canal de tráfico o canal OW.

45 Cada SU 111, 112, 115, 117 y 118 de la presente divulgación soporta tres canales de tráfico simultáneos. La asignación de los tres canales lógicos para los TRCH para los datos de usuario se muestra abajo en la Tabla 1:

TABLA 1

*Asignación de los tipos de servicio de los tres canales TRCH disponibles*

Servicio	TRCH(0)	TRCH(1)	TRCH(2)
POTS a 16 kb/s	TRCH /16	no se usa	no se usa
POTS a 32 + 64 kb/s (durante BCM)	TRCH /32	TRCH /64	no se usa
POTS a 32 kb/s	TRCH /32	no se usa	no se usa
POTS a 64 kb/s	no se usa	TRCH /64	no se usa
RSDI D	no se usa	no se usa	TRCH /16
RSDI B+D	TRCH /64	no se usa	TRCH /16
RSDI 2B + D	TRCH /64	TRCH /64	TRCH /16
LL digital a 64 kb/s	TRCH /64	no se usa	no se usa
LL digital a 2 x 64 kb/s	TRCH /64	TRCH /64	no se usa
LL analógico a 64 kb/s	TRCH/64	no se usa	no se usa

## ES 2 376 867 T3

La velocidad de los datos APC es enviada a 64 kb/s. El canal lógico de APC no es codificado con la FEC para evitar el retardo y es transmitido a un nivel de potencia relativamente bajo para minimizar la capacidad utilizada para el APC. Alternativamente, el APC y OW pueden ser modulados separadamente utilizando secuencias de código de expansión complejas o pueden ser multiplexados por división de tiempo.

5

El canal de OW lógico es codificado con la FEC con un código convolucional de velocidad 1/2. Este canal lógico es transmitido en ráfagas de impulsos cuando hay datos de señalización para reducir la interferencia. Después de un período de inactividad, la señal de OW empieza con al menos 35 símbolos antes del inicio de la trama de datos. Para datos de llamada silenciosa de mantenimiento, el OW es transmitido continuamente entre marcos de datos. La Tabla 2 resume los canales lógicos utilizados en la disposición ilustrativa:

10

TABLA 2

15

*Canales y subcanales lógicos de la interfaz por aire de B-CDMA*

20

25

30

35

40

45

50

55

60

65

Nombre del canal	Abrev.	Descripción breve	Dirección (directa o inversa)	Velocidad de Bit	BER máx.	Nivel de potencia	Piloto
<b>Canales globales</b>							
Canal de difusión rápido	FBCH	Difunde la última información de cambio del sistema	F	16 kb/s	1e-4	Fijo	GLPT
Canal de difusión lento	SBCH	Difunde los mensajes de localización a las FSU y la información de cambio lento del sistema	F	16 kb/s	1e-7	Fijo	GLPT
Canales de acceso	AXCH(i)	Para los intentos de acceso inicial por parte de las FUS	R	32 kb/s	1e-7	Controlado por APC	LAXPT(i)
Canales de control	CTCH(i)	Para conceder acceso	F	32 kb/s	1e-7	Fijo	GLPT
<b>Canales asignados</b>							
POTS a 16 kb/s	TRCH /16	Uso de POTS general	F/R	16 kb/s	1e-4	Controlado por APC	F-GLPT R-ASPT
POTS a 32 kb/s	TRCH /32	Uso de POTS general	F/R	32 kb/s	1e-4	Controlado por APC	F-GLPT R-ASPT
POTS a 64 kb/s	TRCH /64	Uso de POTS para módems/fax en banda	F/R	64 kb/s	1e-4	Controlado por APC	F-GLPT R-ASPT
Canal D	TRCH /16	Canal D de RSDI	F/R	16 kb/s	1e-7	Controlado por APC	F-GLPT R-ASPT
Canal de circuito de orden	OW	Canal de señalización asignado	F/R	32 kb/s	1e-7	Controlado por APC	F-GLPT R-ASPT
Canal de APC	APC	lleva las órdenes de APC	F/R	64 kb/s	2e-1	Controlado por APC	F-GLPT R-ASPT

## ES 2 376 867 T3

### Los códigos de expansión

Los generadores de códigos CDMA utilizados para codificar los canales lógicos de la presente divulgación emplean registros de desplazamiento lineal (LSR) con la lógica de retroalimentación que es un método bien conocido en la técnica. Los generadores de códigos de la presente disposición de la invención generan 64 secuencias únicas sincrónicas. Cada canal de comunicación por RF utiliza un par de estas secuencias para hacer una expansión compleja (en fase y en cuadratura) de los canales lógicos, por lo que el generador da 32 secuencias de expansión complejas. Las secuencias son generadas por una sola semilla, que se carga inicialmente en un circuito de registro de desplazamiento.

### La generación de secuencias de códigos de expansión y la selección de semillas

El período del código de expansión de la presente disposición se define como un múltiplo de un número entero de la duración del símbolo, y el inicio del período del código es también el comienzo del símbolo. La relación entre el ancho de banda y la longitud del símbolo elegida para la disposición ilustrativa de la presente divulgación es la siguiente:

	BW (MHZ)	L (chips/símbolo)
20	7	91
	10	130
	10,5	133
25	14	182
	15	195

La longitud del código de expansión también es un múltiplo de 64 y de 96 para soportar la trama de RDSI. El código de expansión es una secuencia de símbolos, llamados chips o valores de chip. Los métodos generales para generar secuencias pseudoaleatorias utilizando las operaciones de campos de Galois son conocidos por los expertos en la materia, sin embargo, se ha derivado un conjunto único, o familia, de secuencias de códigos para la presente divulgación. En primer lugar se elige la duración del registro de desplazamiento de retroalimentación lineal para generar una secuencia de códigos, y al valor inicial del registro se le llama "semilla". En segundo lugar, se impone la restricción de que ninguna secuencia de códigos generada por una semilla de códigos puede ser un desplazamiento cíclico de otra secuencia de códigos generada por la misma semilla de códigos. Finalmente, ninguna secuencia de códigos generada por una semilla puede ser un desplazamiento cíclico de una secuencia de códigos generada por otra semilla.

Se ha determinado que la longitud del código de expansión de los valores de chips de la presente invención es la siguiente:

$$128 \times 233415 = 29877120 \quad (1)$$

Los códigos de expansión se generan mediante la combinación de una secuencia lineal de período 233415 y una secuencia no lineal de período 128.

El canal FBCH de la disposición ilustrativa es una excepción, ya que no se codifica con la secuencia de longitud 128, por lo que el código de expansión del canal FBCH tiene el período 233415.

La producción de una secuencia no lineal de longitud 128 puede realizarse de varias maneras diferentes. En primer lugar, la secuencia no lineal puede generarse utilizando un registro de desplazamiento de retroalimentación: una secuencia fija cargada en un registro de desplazamiento con una conexión de retroalimentación. La secuencia fija puede ser generada por una secuencia  $m$  de longitud 127 completada con un valor lógico adicional 0, 1, o aleatorio, utilizando la supresión del reloj y un circuito lógico, como es bien conocido en la técnica. Sin embargo, la generación de una secuencia en tiempo real de esta manera puede presentar problemas de retardo y temporización, así como aumentar la complejidad necesaria para proporcionar una fase deseada de la secuencia.

Por consiguiente, en la disposición ilustrativa de la presente divulgación, los valores de la secuencia no lineal de longitud 128 se generan primero y luego se guardan en la memoria dentro del sistema. Entonces puede proporcionarse la secuencia no lineal, por ejemplo, ejecutando los valores de la secuencia desde la memoria. Otra disposición de la presente divulgación incluye cargar la secuencia no lineal guardada en un registro de desplazamiento con retroalimentación desde la última hasta la primera etapa. Entonces se hace que la secuencia no lineal realice ciclos repetidos a través del registro de desplazamiento y se puede proporcionar cualquier fase deseada de la secuencia no lineal desde la etapa de registro de desplazamiento correspondiente.





## ES 2 376 867 T3

### *Característica de adquisición rápida de códigos cortos y largos*

La adquisición rápida de la fase de código correcta por un receptor de espectro expandido se mejora diseñando códigos de expansión que sean más rápidos de detectar. La presente divulgación incluye un nuevo método para generar secuencias de códigos que tienen propiedades de rápida adquisición utilizando uno o más de los siguientes métodos. En primer lugar, se puede construir un código largo a partir de dos o más códigos cortos. La nueva aplicación utiliza muchas secuencias de códigos, de las cuales una o más son secuencias de adquisición rápida de longitud  $L$  que tienen un promedio de búsquedas de fase de adquisición de  $r = \log_2 L$ . Los expertos en la materia conocen bien las secuencias con estas propiedades. El número medio de las fases de prueba de adquisición de la secuencia larga resultante es un múltiplo de  $r = \log_2 L$  en lugar de la mitad del número de fases de la secuencia larga.

En segundo lugar, se puede utilizar un método para transmitir secuencias de códigos de expansión valoradas complejas (secuencias en fase (I) y en cuadratura (Q)) en una señal de código de expansión piloto en lugar de transmitir secuencias valoradas reales. Se pueden transmitir dos o más secuencias de códigos separadas por los canales complejos. Si las secuencias tienen diferentes fases, la adquisición se puede hacer por los circuitos de adquisición en paralelo a través de las secuencias de códigos diferentes, cuando se conoce el desplazamiento de fase relativo entre los dos o más canales de códigos. Por ejemplo, para las dos secuencias, una puede ser enviada en un canal en fase (I) y una en el canal en cuadratura (Q). Para buscar las secuencias de códigos, el medio de detección de adquisición busca los dos canales, pero comienza con el canal (Q) con un desplazamiento igual a la mitad de la longitud de la secuencia de códigos de expansión. Con una longitud de secuencia de códigos de  $N$ , el medio de adquisición comienza la búsqueda en  $N/2$  en el canal (Q). El número medio de pruebas para determinar la adquisición es  $N/2$  para una búsqueda de código único, pero la búsqueda en el canal (I) y (Q) con retardo de fase en paralelo reduce el número medio de pruebas a  $N/4$ . Los códigos enviados en cada canal podrían ser el mismo código, el mismo código con una fase de código de canal retardada o secuencias de códigos diferentes.

### *Estructuras de Época y Subépoca*

Los códigos de expansión complejos largos utilizados para el sistema ilustrativo de la presente divulgación tienen un número de chips después del cual se repite el código. El período de repetición de la secuencia de expansión se llama época. Para asignar los canales lógicos a los códigos de expansión de CDMA, la presente divulgación utiliza una estructura de época y subépoca. El período de código para el código de expansión de CDMA para modular los canales lógicos es de 29877120 chips/período de código que es el mismo número de chips para todos los anchos de banda. El período de código es la época de la presente divulgación, y la Tabla 3 siguiente define la duración de la época para las velocidades de chips soportadas. Además, se definen dos subépocas en la época del código de expansión que tienen una longitud de 233415 chips y 128 chips.

A la subépoca de 233415 chips se le llama subépoca larga y se utiliza para la sincronización de eventos en la interfaz de comunicación por RF, tales como la conmutación de claves de encriptado y el cambio de códigos globales a asignados. La época corta de 128 chips se define para usar como una referencia de temporización adicional. La mayor velocidad de símbolos utilizada con un solo código de CDMA es de 64 Ksim/s. Siempre hay un número entero de chips en una duración de símbolos para las velocidades de símbolos soportadas de 64, 32, 16, y 8 Ksim/s.

TABLA 3

*Anchos de banda, Velocidades de chips y Épocas*

Ancho de banda (MHz)	Velocidad de chips, Compleja (Mchip/seg)	Número de chips en un símbolo de 64 kbit/s	Duración* de una subépoca de 128 chips ( $\mu$ s)	Duración* de una subépoca de 233415 chips (ms)	Duración de una época (seg)
7	5,824	91	21,978	40,078	5,130
10	8,320	130	15,385	28,055	3,591
10,5	8,512	133	15,038	27,422	3,510
14	11,648	182	10,989	20,039	2,565
15	12,480	195	10,256	18,703	2,394

\* Los números en estas columnas se han redondeado a 5 dígitos.

## ES 2 376 867 T3

### Asignación de los canales lógicos a épocas y subépocas

Los códigos de expansión complejos están diseñados de tal manera que el comienzo de la época de la secuencia coincide con el comienzo de un símbolo para 5 todos los anchos de banda soportados. La presente divulgación soporta anchos de banda de 7, 10, 10,5, 14 y 15 MHz. Asumiendo una salida nominal del 20%, estos anchos de banda corresponden a las siguientes velocidades de chips en la Tabla 4.

TABLA 4

*Anchos de banda y Velocidades de chips soportados para el CDMA*

BW (MHz)	R <sub>c</sub> (Compleja Mchips/seg)	Exceso de BW, %	L:(R <sub>c</sub> /L)=64k	Factorización de L
7	5,824	20,19	91	7x13
10	8,320	20,19	130	2x5x13
10,5	8,512	23,36	133	7x19
14	11,648	20,19	182	2x7x13
15	12,480	20,19	195	3x5x13

El número de chips en una época es:

$$N = 29877120 = 2^7 \times 3^3 \times 5 \times 7 \times 13 \times 19 \quad (6)$$

Si se utiliza intercalado, el comienzo de un período intercalador coincide con el comienzo de la época de la secuencia. Las secuencias de expansión generadas por el método de la presente divulgación pueden soportar períodos intercaladores que son múltiplos de 1,5 ms para varios anchos de banda.

Las secuencias cíclicas de la técnica anterior se generan utilizando circuitos de registro de desplazamiento con retroalimentación lineal (LFSR). Sin embargo, este método no genera secuencias de longitud par. En la Figura 2a, Figura 2b y Figura 2c se muestra una disposición del generador de secuencias de códigos de expansión que utiliza las semillas de código generadas anteriormente. La presente divulgación utiliza un LFSR 201 de 36 etapas para generar una secuencia de período  $N' = 233415 = 3^3 \times 5 \times 7 \times 13 \times 19$ , que es  $C_0$  en la Figura 2a. En las Figuras 2a, 2b y 2c, el símbolo  $\oplus$  representa una suma binaria (o-exclusiva). Un generador de secuencias diseñado como el anterior genera las partes en fase y en cuadratura de un conjunto de secuencias complejas. Las conexiones intermedias y el estado inicial del LFSR de 36 etapas determinan la secuencia generada por este circuito. Los coeficientes intermedios del LFSR de 36 etapas se determinan de tal manera que las secuencias resultantes tienen el período 233415. Hay que tener en cuenta que las conexiones intermedias mostradas en la Figura 2a se corresponden con el polinomio dado en la ecuación (2). Cada secuencia resultante se superpone a la suma binaria con la secuencia de longitud 128  $C_1$  para obtener el período de época 29877120.

La Figura 2b muestra un circuito 202 de alimentación directa (FF), que se utiliza en el generador de códigos. La señal  $X[n-1]$  es la salida del retardo de chips 211, y la entrada del retardo de chips 211 es  $X[n]$ . El chip del código  $C[n]$  está formado por el sumador lógico 212 de la entrada  $X[n]$  y  $X[n-1]$ . La Figura 2c muestra el generador de códigos de expansión completo. Desde el LFSR 201, las señales de salida pasan por una cadena de hasta 63 FF 203 de una sola etapa en cascada como se muestra. La salida de cada FF se superpone con la secuencia de códigos par corta  $C_1$  con un período de  $128 = 2^7$ , que se guarda en la memoria 222 de códigos y que presenta las características espectrales de una secuencia pseudoaleatoria para obtener la época  $N = 29877120$ . Esta secuencia de 128 se determina utilizando una m-secuencia (secuencia PN) de longitud  $127 = 2^7 - 1$  y añadiendo un valor de bit, tal como 0 lógico, a la secuencia para aumentar la longitud a 128 chips. La secuencia de códigos par  $C_1$  se introduce en el registro de desplazamiento 221 de códigos par, que es un registro cíclico que emite continuamente la secuencia. La secuencia corta se combina entonces con la secuencia larga utilizando una operación o-exclusiva 213, 214, 220.

Como se muestra en la Figura 2c, se generan hasta 63 secuencias de  $C_0$  a  $C_{63}$  de códigos de expansión aprovechando las señales de salida de las FF 203 y sumando lógicamente la secuencia corta  $C_1$  en los sumadores binarios 213, 214 y 220, por ejemplo. Un experto en la materia se dará cuenta de que la aplicación de FF 203 creará un efecto de retardo acumulativo para las secuencias de códigos producidas en cada etapa de FF de la cadena. Este retardo se debe al retardo eléctrico de no cero en los componentes electrónicos de la implementación. Los problemas de temporización asociados

## ES 2 376 867 T3

con el retardo pueden mitigarse introduciendo elementos de retardo adicionales en la cadena de FF en una versión de la disposición de la divulgación. En la Figura 2d se muestra la cadena de FF de la Figura 2c, con elementos de retardo adicionales.

5 Los generadores de códigos en la disposición ilustrativa de la presente divulgación están configurados para generar o códigos globales o códigos asignados. Los códigos globales son códigos de CDMA que pueden ser recibidos y transmitidos por todos los usuarios del sistema. Los códigos asignados son los códigos de CDMA que se asignan para una determinada conexión. Cuando se genera un conjunto de secuencias desde el mismo generador que el descrito, sólo se especifica la semilla del LFSR de 36 etapas para generar una familia de secuencias. Las secuencias de todos los  
10 códigos globales se generan utilizando el mismo circuito de LFSR. Por lo tanto, una vez que un SU ha sincronizado con la señal piloto global de una RCS y conoce la semilla para el circuito de LFSR para los códigos del canal global, puede generar no sólo la secuencia piloto sino también todos los otros códigos globales usados por la RCS.

15 La señal que se convierte a RF se genera de la siguiente manera. Las señales de salida de los circuitos de registro de desplazamiento indicados arriba se convierten en una secuencia antípoda (se asigna 0 a +1, se asigna 1 a -1). Los canales lógicos se convierten inicialmente en señales de QPSK, que se asignan como puntos de la constelación como es bien conocido en la técnica. Los canales en fase y en cuadratura de cada señal de QPSK forman las partes real e imaginaria del valor de datos complejos. Del mismo modo, dos códigos de expansión se utilizan para formar valores de chips de expansión complejos. Los datos complejos se expanden al ser multiplicados por el código de expansión  
20 complejo. Del mismo modo, el dato complejo recibido se correlaciona con el conjugado del código de expansión complejo para recuperar los datos desexpandidos.

### *Códigos cortos*

25 Los códigos cortos se utilizan para el proceso de aumentar la potencia inicial cuando una SU accede a una RCS. El período de los códigos cortos es igual a la duración del símbolo y el inicio de cada período se alinea con un límite de símbolos. Tanto la SU como la RCS obtienen las partes real e imaginaria de los códigos cortos de las últimas ocho secciones de alimentación directa del generador de secuencias que produce los códigos globales para esa célula.

30 Los códigos cortos que se utilizan en la disposición ilustrativa de la divulgación se actualizan cada 3 ms. Se pueden utilizar otros tiempos de actualización que se correspondan con la velocidad de símbolos. Por lo tanto, se produce un cambio cada 3 ms a partir del límite de la época. En un cambio, la siguiente porción de longitud de un símbolo de la salida de alimentación directa correspondiente se convierte en el código corto. Cuando la SU necesita utilizar un código corto en particular, se espera hasta el primer límite de 3 ms de la época siguiente, y guarda la siguiente porción  
35 de longitud del símbolo que sale de la sección de FF correspondiente. Este se utilizará como el código corto hasta el próximo cambio, que se produce 3 ms más tarde.

Las señales representadas por los códigos cortos son conocidas como pilotos de canal de acceso cortos (SAXPT).

### 40 *Asignación de canales lógicos a códigos de expansión*

La relación exacta entre las secuencias de códigos de expansión y los canales lógicos de CDMA y señales piloto está documentada en la Tabla 5a y la Tabla 5b. Los nombres de las señales que terminan en "-CH" corresponden a los canales lógicos. Los nombres de las señales que terminan en "-PT" corresponden a las señales piloto, que se describen  
45 en detalle a continuación.

50 (Tabla pasa a página siguiente)

55

60

65

# ES 2 376 867 T3

TABLA 5a

*Secuencias de códigos de expansión y códigos globales de CDMA*

5  
10  
15  
20  
25  
30  
35  
40  
45  
50  
55  
60  
65

Secuencia	Cuadratura	Canal lógico o señal piloto	Dirección
$C_0$	I	FBCH	Directa (F)
$C_1$	Q	FBCH	F
$C_2 \oplus C_0$	I	GLPT	F
$C_3 \oplus C_0$	Q	GLPT	F
$C_4 \oplus C_0$	I	SBCH	F
$C_5 \oplus C_0$	Q	SBCH	F
$C_6 \oplus C_0$	I	CTCH (0)	F
$C_7 \oplus C_0$	Q	CTCH (0)	F
$C_8 \oplus C_0$	I	APCH (1)	F
$C_9 \oplus C_0$	Q	APCH (1)	F
$C_{10} \oplus C_0$	I	CTCH (1)	F
$C_{11} \oplus C_0$	Q	CTCH (1)	F
$C_{12} \oplus C_0$	I	APCH (1)	F
$C_{13} \oplus C_0$	Q	APCH (1)	F
$C_{14} \oplus C_0$	I	CTCH (2)	F
$C_{15} \oplus C_0$	Q	CTCH (2)	F
$C_{16} \oplus C_0$	I	APCH (2)	F
$C_{17} \oplus C_0$	Q	APCH (2)	F
$C_{18} \oplus C_0$	I	CTCH (3)	F
$C_{19} \oplus C_0$	Q	CTCH (3)	F
$C_{20} \oplus C_0$	I	APCH (3)	F
$C_{21} \oplus C_0$	Q	APCH (3)	F
$C_{22} \oplus C_0$	I	reservado	
$C_{23} \oplus C_0$	Q	reservado	-
....	....	....	....
....	....	....	....
$C_{40} \oplus C_0$	I	reservado	-
$C_{41} \oplus C_0$	Q	reservado	-
$C_{42} \oplus C_0$	I	AXCH(3)	Inversa (R)
$C_{43} \oplus C_0$	Q	AXCH(3)	R
$C_{44} \oplus C_0$	I	LAXPT (3) SAXPT (3) semilla	R
$C_{45} \oplus C_0$	Q	LAXPT (3) SAXPT (3) semilla	R

# ES 2 376 867 T3

TABLA 5a (continuación)

Secuencia	Cuadratura	Canal lógico o señal piloto	Dirección
$C_{46} \oplus C_{\bullet}$	I	AXCH (2)	R
$C_{47} \oplus C_{\bullet}$	Q	AXCH (2)	R
$C_{48} \oplus C_{\bullet}$	I	LAXPT (2) SAXPT (2) semilla	R
$C_{49} \oplus C_{\bullet}$	Q	LAXPT (2) SAXPT (2) semilla	R
$C_{50} \oplus C_{\bullet}$	I	AXCH (1)	R
$C_{51} \oplus C_{\bullet}$	Q	AXCH (1)	R
$C_{52} \oplus C_{\bullet}$	I	LAXPT (1) SAXPT (1) semilla	R
$C_{53} \oplus C_{\bullet}$	Q	LAXPT (1) SAXPT (1) semilla	R
$C_{54} \oplus C_{\bullet}$	I	AXCH (0)	R
$C_{55} \oplus C_{\bullet}$	Q	AXCH (0)	R
$C_{56} \oplus C_{\bullet}$	I	LAXPT (0) SAXPT (0) semilla	R
$C_{57} \oplus C_{\bullet}$	Q	LAXPT (0) SAXPT (0) semilla	R
$C_{58} \oplus C_{\bullet}$	I	INACTIVIDAD	-
$C_{59} \oplus C_{\bullet}$	Q	INACTIVIDAD	-
$C_{60} \oplus C_{\bullet}$	I	AUX	R
$C_{61} \oplus C_{\bullet}$	Q	AUX	R
$C_{62} \oplus C_{\bullet}$	I	reservado	-
$C_{63} \oplus C_{\bullet}$	Q	reservado	-

TABLA 5b

*Secuencias de códigos de expansión y códigos asignados de CDMA*

Secuencia	Cuadratura	Canal lógico o señal piloto	Dirección
$C_0 \oplus C_{\bullet}$	I	ASPT	Inversa (R)
$C_1 \oplus C_{\bullet}$	Q	ASPT	R
$C_2 \oplus C_{\bullet}$	I	APCH	R
$C_3 \oplus C_{\bullet}$	Q	APCH	R
$C_4 \oplus C_{\bullet}$	I	OWCH	R
$C_5 \oplus C_{\bullet}$	Q	OWCH	R
$C_6 \oplus C_{\bullet}$	I	TRCH(0)	R
$C_7 \oplus C_{\bullet}$	Q	TRCH(0)	R
$C_8 \oplus C_{\bullet}$	I	TRCH(1)	R
$C_9 \oplus C_{\bullet}$	Q	TRCH(1)	R
$C_{10} \oplus C_{\bullet}$	I	TRCH(2)	R
$C_{11} \oplus C_{\bullet}$	Q	TRCH(2)	R

## ES 2 376 867 T3

TABLA 5b (continuación)

5	Secuencia	Cuadratura	Canal lógico o señal piloto	Dirección
	$C_{12} \oplus C_{\bullet}$	I	TRCH(3)	R
	$C_{13} \oplus C_{\bullet}$	Q	TRCH(3)	R
10	$C_{14} \oplus C_{\bullet}$	I	reservado	-
	$C_{15} \oplus C_{\bullet}$	Q	reservado	-
	....	....	....	....
	....	....	....	....
15	$C_{44} \oplus C_{\bullet}$	I	reservado	-
	$C_{45} \oplus C_{\bullet}$	Q	reservado	-
20	$C_{46} \oplus C_{\bullet}$	I	TRCH(3)	Directa (F)
	$C_{47} \oplus C_{\bullet}$	Q	TRCH(3)	F
	$C_{48} \oplus C_{\bullet}$	I	TRCH(2)	F
	$C_{49} \oplus C_{\bullet}$	Q	TRCH(2)	F
25	$C_{50} \oplus C_{\bullet}$	I	TRCH(1)	F
	$C_{51} \oplus C_{\bullet}$	Q	TRCH(1)	F
	$C_{52} \oplus C_{\bullet}$	I	TRCH(0)	F
30	$C_{53} \oplus C_{\bullet}$	Q	TRCH(0)	F
	$C_{54} \oplus C_{\bullet}$	I	OWCH	F
	$C_{55} \oplus C_{\bullet}$	Q	OWCH	F
35	$C_{56} \oplus C_{\bullet}$	I	APCH	F
	$C_{57} \oplus C_{\bullet}$	Q	APCH	F
	$C_{58} \oplus C_{\bullet}$	I	INACTIVIDAD	-
40	$C_{59} \oplus C_{\bullet}$	Q	INACTIVIDAD	-
	$C_{60} \oplus C_{\bullet}$	I	reservado	-
	$C_{61} \oplus C_{\bullet}$	Q	reservado	-
45	$C_{62} \oplus C_{\bullet}$	I	reservado	-
	$C_{63} \oplus C_{\bullet}$	Q	reservado	-

50 Para los códigos globales, los valores semilla para el registro de desplazamiento de 36 bits se eligen para evitar el uso del mismo código, o cualquier desplazamiento cíclico del mismo código, dentro de la misma área geográfica para evitar las interferencias perjudiciales o ambigüedad. Ningún código asignado es igual a un desplazamiento cíclico de un código global.

### 55 *Señales piloto*

Las señales piloto se utilizan para la sincronización, la recuperación de la fase portadora y para la estimación de la respuesta al impulso del canal de radio.

60 La RCS 104 transmite una referencia de portadora piloto de enlace directo como una secuencia de código piloto compleja para proporcionar una referencia de tiempo y fase para todas las SU 111, 112, 115, 117 y 118 en su área de servicio. El nivel de potencia de la señal piloto global (GLPT) se configura para proporcionar una cobertura adecuada en todo el área de servicio de la RCS, cuya área depende del tamaño de la célula. Con solo una señal piloto en el enlace directo, la reducción de la capacidad del sistema producida por la energía de la señal piloto es insignificante.

65 Las SU 111, 112, 115, 117 y 118 transmiten, cada una, una referencia portadora piloto como una secuencia de códigos de expansión piloto modulada en cuadratura (de valores complejos) para proporcionar una referencia de tiempo y fase a la RCS para el enlace inverso. La señal piloto transmitida por la SU, de la disposición de la divulgación

## ES 2 376 867 T3

es de 6 dB menor que la potencia del canal del POTS de 32 kb/s. El canal piloto inverso es sometido al APC. El piloto de enlace inverso asociado a una conexión particular se llama piloto asignado (ASPT). Además, hay señales piloto asociadas a los canales de acceso. Éstos se llaman pilotos de canal de acceso largos (LAXPT). Los pilotos de canal de acceso cortos (SAXPT) también están asociados a los canales de acceso y se utilizan para la adquisición de códigos de expansión y el aumento de potencia inicial.

Todas las señales piloto se forman a partir de códigos complejos, tal como se define a continuación:

$$\text{GLPT (Directo)} = \{C_2 \oplus C_1\} + j \cdot \{C_3 \oplus C_1\} \cdot \{(1) + j \cdot (0)\}$$

$$\{ \text{Código complejo} \} \cdot \{ \text{Portador} \}$$

Las señales piloto complejas son desexpandidas por la multiplicación con un conjugado de códigos de expansión:  $\{(C_2 \oplus C_1) - j \cdot (C_3 \oplus C_1)\}$ . Por el contrario, los canales de tráfico son de la forma:

$$\text{TRCH}_n(\text{directo/inverso}) = \{(C_1 \oplus C_0) + j \cdot (C_1 \oplus C_0)\} \cdot \{(\pm 1) + j(\pm 1)\}$$

$$\{ \text{Códigos complejos} \} \cdot \{ \text{Símbolo de dato} \}$$

que forman así una constelación configurada en  $\frac{\pi}{4}$  radianes con respecto a las constelaciones de la señal piloto.

La constelación del GLPT se muestra en la Figura 3a, y la constelación del canal de tráfico  $\text{TRCH}_n$  se muestra en la Figura 3b.

### *Asignación de canales lógicos de los canales FBCH, SBCH y de tráfico*

El FBCH es un canal de enlace directo global usado para difundir información dinámica sobre la disponibilidad de servicios y los AXCH. Los mensajes se envían continuamente por este canal y cada mensaje tarda aproximadamente 1 ms. El mensaje del FBCH es de 16 bits de largo, continuamente repetido, y es alineado con la época. El FBCH tiene el formato definido en la Tabla 6.

TABLA 6  
*Formato del FBCH*

Bit	Definición
0	Semáforo 0
1	Semáforo 1
2	Semáforo 2
3	Semáforo 3
4-7	bits indicadores de servicio
8	Semáforo 0
9	Semáforo 1
10	Semáforo 2
11	Semáforo 3
12-15	bits indicadores de servicio



## ES 2 376 867 T3

Para el FBCH, el bit 0 se transmite primero. Tal como se utiliza en la tabla 6, un semáforo corresponde a un canal de acceso (AXCH) e indica si el canal de acceso en particular está actualmente en uso (en rojo) o no está en uso (en verde). Una lógica "1" indica que el semáforo está en verde, y una lógica "0" indica que el semáforo está en rojo. Los valores de los bits de los semáforos pueden cambiar de octeto a octeto, y cada mensaje de 16 bits contiene distintos bits indicadores de servicio que describen los tipos de servicios que están disponibles para los AXCH.

Una disposición de la presente divulgación usa un bit indicador de servicio de la siguiente manera para indicar la disponibilidad de servicios o AXCH. Los bits indicadores de servicio {4, 5, 6, 7, 12, 13, 14, 15} en su conjunto pueden ser un número binario sin signo, con el bit 4 como el MSB (bit más significativo) y el bit 15 como el LSB (bit menos significativo). Cada incremento del tipo de servicio tiene una medida nominal asociada de la capacidad requerida, y el FBCH transmite de forma continua la capacidad disponible. Esta se gradúa para tener un valor máximo equivalente al mayor incremento posible de un solo servicio. Cuando una SU requiere un nuevo servicio o un aumento en el número de portadores, compara la capacidad necesaria con la indicada por el FBCH, y luego se considera bloqueada si la capacidad no está disponible. Los canales FBCH y de tráfico están alineados con la época.

Las tramas de información de difusión lenta contienen información del sistema u otra general, que está disponible para todas las SU y las tramas de información de búsqueda contienen información sobre las solicitudes de llamada para las SU particulares. Las tramas de información de difusión lenta y las tramas de información de búsqueda son multiplexadas juntas en un solo canal lógico que forma el canal de difusión lenta (SBCH). Como se definió anteriormente, la época de código es una secuencia de 29 877 20 chips que tiene una duración de época que está en función de la velocidad de chips definida en la Tabla 7. Con el fin de facilitar el ahorro de energía, el canal se divide en N ciclos de "Reposo" y cada ciclo se subdivide en M ranuras, que son de 19 ms de largo, a excepción del ancho de banda de 10,5 Mhz que tiene ranuras de 18 ms.

TABLA 7

*Diseño del formato del canal SBCH*

Ancho de banda (MHz)	Velocidad de código de expansión (MHz)	Longitud de la época (ms)	Ciclos/Época N	Longitud del ciclo (ms)	Ranuras/ciclo M	Longitud de la ranura (ms)
7,0	5,824	5130	5	1026	54	19
10,0	8,320	3591	3	1197	63	19
10,5	8,512	3510	3	1170	65	18
14,0	11,648	2565	3	855	45	19
15,0	12,480	2394	2	1197	63	19

La ranura # 1 del ciclo de reposo se utiliza siempre para la información de difusión lenta. Las ranuras # 2 a # M-1 se usan para grupos de búsqueda a menos que se introduzca información de difusión lenta extendida. El patrón de ciclos y ranuras en una disposición de la presente divulgación funciona continuamente a 16 kb/s.

Dentro de cada ciclo de reposo la SU enciende el receptor y vuelve a adquirir el código piloto. A continuación, logra el acople con la portadora con una precisión suficiente para obtener una demodulación y decodificación Viterbi satisfactorias. El tiempo de estabilización para lograr el acople con la portadora puede ser de hasta 3 ranuras de duración. Por ejemplo, una SU asignada a la ranura # 7 enciende el receptor en el inicio de la ranura # 4. Después de haber reconocido su ranura, la SU o bien ha reconocido su dirección de localización e inició una solicitud de acceso, o no reconoce su dirección de localización en cuyo caso se vuelve al modo de reposo. La Tabla 8 muestra los ciclos de trabajo de los diferentes anchos de banda, asumiendo una duración del despertar de 3 ranuras.

TABLA 8

*Ahorro de energía con ciclos de reposo*

Ancho de banda (MHz)	Ranuras/ciclo	Ciclo de trabajo
7,0	54	7,4%
10,0	63	6,3%
10,5	65	6,2%
14,0	45	8,9%
15,0	63	6,3%

*Rastreo del código de expansión y detección del AMF en el rastreo del código de expansión de canales de trayectoria múltiple*

Se describen tres métodos de rastreo del código de expansión de CDMA en entornos de desvanecimiento de trayectoria múltiple que rastrean la fase del código de una señal de espectro expandido de trayectoria múltiple recibida. El primero es el circuito de rastreo de la técnica anterior que simplemente rastrea la fase del código de expansión con el valor más alto de la señal de salida del detector, el segundo es un circuito de rastreo que rastrea el valor medio de la fase del código del grupo de señales de trayectoria múltiple, y el tercero es el circuito de rastreo del baricentro que rastrea la fase del código de una media optimizada de la regla del mínimo cuadrado medio ponderado de los componentes de la señal de trayectoria múltiple. A continuación se describen los algoritmos por los que se rastrea la fase del código de expansión de la señal de CDMA recibida.

Un circuito de rastreo tiene características de funcionamiento que revelan la relación entre el error de temporización y el voltaje de control que acciona un oscilador controlado por voltaje (VCO) de un circuito de rastreo de la fase del código de expansión. Cuando hay un error de temporización positivo, el circuito de rastreo genera un voltaje de control negativo para compensar el error de temporización. Cuando hay un error de temporización negativo, el circuito de rastreo genera un voltaje de control positivo para compensar el error de temporización. Cuando el circuito de rastreo genera un valor cero, este valor corresponde a la alineación perfecta de tiempo llamado el "punto de cierre". Las Figuras 3c y 3d muestran el circuito de rastreo básico. La señal recibida  $r(t)$  se aplica al filtro adaptado de chips 301, que maximiza la relación de ruido a señal con chips.

En la Figura 3c, la señal de salida del filtro adaptado de chips  $x(t)$  es muestreada por el muestreador 302 a una velocidad de muestreo de dos veces la velocidad de chip para producir las muestras  $x[nT]$  y  $x[nT + T/2]$ . Las muestras  $x[nT]$  y  $x[nT + T/2]$  se utilizan por un circuito de rastreo 304 para determinar si la fase del código de expansión  $c(t)$  del generador de códigos 303 es correcta. El circuito de rastreo 304 produce una señal de error  $e(t)$  como una entrada para el generador de códigos 303. El generador de códigos 303 usa esta señal  $e(t)$  como una señal de entrada para ajustar la fase del código que genera.

La Figura 3d muestra un sistema de rastreo de la fase del código de expansión similar al mostrado en la Figura 3c, pero la señal de salida del filtro acoplado de chips  $x(t)$  es muestreada por el muestreador 306 a una velocidad de muestreo equivalente a la velocidad de chip para producir sólo las muestras  $x'[nT]$ . El circuito de rastreo 308 usa las muestras  $x'[nT]$  de una manera similar a la del circuito de rastreo 304 de la Figura 3c. La configuración de la Figura 3d puede ser utilizada para rastrear la fase del código una vez que se ha producido una adquisición inicial de la fase del código expandido. En tal situación, la temporización de chip aproximada puede recuperarse mediante un circuito normal de recuperación de temporización 310 desde un reloj CLK del generador de códigos de adquisición, por ejemplo, y la señal de temporización puede ser utilizada por el generador de códigos 303 y el muestreador 306 para muestrear la señal  $x(t)$  en el tiempo de muestreo deseado aproximado durante un período de chip. Por consiguiente, para relacionar la operación del circuito de rastreo 308 de la configuración de la Figura 3d con la descripción siguiente de los métodos de rastreo asumiendo una configuración como la descrita en 3c, las muestras anteriores  $x[nT]$ , cuando se muestrea a una velocidad de chip doble, pasan a ser las muestras pares de  $x'[nT]$  cuando se muestrea a la velocidad de chip y las últimas muestras  $x[nT + T/2]$  pasan a ser las muestras impares de  $x'[nT]$ .

En un sistema de CDMA, la señal transmitida por el usuario de referencia es escrita en la representación de paso bajo como

$$s(t) = \sum_{k=-\infty}^{\infty} c_k P_{T_c}(t - kT_c) \quad (7)$$

donde  $C_k$  representa los coeficientes del código de expansión,  $P_{T_c}(t)$  representa la forma de ondas de chip del código de expansión, y  $T_c$  es la duración del chip. Supongamos que el usuario de referencia no está transmitiendo los datos de manera que sólo el código de expansión modula a la portadora. Con referencia a la Figura 3c, la señal recibida es

$$r(t) = \sum_{i=1}^M a_i s(t - \tau_i) \quad (8)$$

Aquí,  $a_i$  se debe al efecto de desvanecimiento del canal de trayectoria múltiple en la trayectoria  $i$ ésima y  $\tau_i$ , es el retardo de tiempo aleatorio asociado a la misma trayectoria. El receptor pasa la señal recibida por un filtro adaptado, que se aplica como un receptor de correlación y se describe abajo. Esta operación se hace en dos pasos: primero la señal es pasada por un filtro adaptado de chips y muestreada para recuperar los valores de chip del código de expansión, entonces esta secuencia de chips se correlaciona con la secuencia de códigos generada localmente.

## ES 2 376 867 T3

La Figura 3c muestra el filtro adaptado de chips 301, adaptado a la forma de ondas del chip  $P_{T_c}(t)$  y al muestreador 302. Idealmente, la señal  $x(t)$  en el terminal de salida del filtro adaptado de chips es

$$x(t) = \sum_{i=1}^M \sum_{k=-\infty}^{\infty} a_i c_k g(t - \tau_i - kT_c) \quad (9)$$

donde

$$g(t) = P_{T_c}(t) * h_R(t) \quad (10)$$

Aquí,  $h_R(t)$  es la respuesta de impulso del filtro acoplado de chips y “\*” designa convolución. El orden de las sumas puede reescribirse como

$$x(t) = \sum_{k=-\infty}^{\infty} c_k f(t - kT_c) \quad (11)$$

donde

$$f(t) = \sum_{i=1}^M a_i g(t - \tau_i) \quad (12)$$

En el canal de trayectoria múltiple descrito arriba, el muestreador muestrea la señal de salida del filtro adaptado para producir  $x(nT)$  en los puntos de nivel de potencia máximo de  $g(t)$ . En la práctica sin embargo la forma de ondas  $g(t)$  está muy distorsionada debido al efecto de la recepción de la señal de trayectoria múltiple y no se dispone de una alineación perfecta del tiempo de las señales.

Cuando la distorsión de la trayectoria múltiple en el canal es insignificante y se dispone de una estimación perfecta del tiempo, es decir,  $a_i = 1$ ,  $\tau_i = 0$ , y  $a_i = 0$ ,  $i = 2, \dots, M$ , la señal recibida es  $r(t) = s(t)$ . Entonces, con este modelo ideal de canal, la salida del filtro adaptado de chips pasa a ser

$$x(t) = \sum_{k=-\infty}^{\infty} c_k g(t - kT_c) \quad (13)$$

Sin embargo, cuando hay un desvanecimiento de la trayectoria múltiple, la forma de onda del valor de chip del código de expansión recibido se distorsiona y tiene un número de máximos locales que pueden cambiar de un intervalo de muestreo a otro dependiendo de las características del canal.

Para canales con desvanecimiento de la trayectoria múltiple con características de canal que cambian rápidamente, no es factible tratar de situar el máximo de la forma de onda  $f(t)$  en cada intervalo de período de chip. En vez de eso, se puede obtener una referencia de tiempo a partir de las características de  $f(t)$  que posiblemente no cambien tan rápidamente. Se describen tres métodos de rastreo en base a las distintas características de  $f(t)$ .

### *Método de rastreo del código de expansión de la técnica anterior*

Los métodos de rastreo de la técnica anterior incluyen un circuito de rastreo de códigos en el que el receptor intenta determinar el momento en el que se produce el valor máximo de salida del filtro adaptado de la forma de onda de chip y muestrea la señal de acuerdo con éste. Sin embargo, en los canales con desvanecimiento de la trayectoria múltiple, la forma de ondas del código desexpandido del receptor puede tener varios máximos locales, especialmente en un entorno móvil. En lo sucesivo,  $f(t)$  representa la forma de ondas de la señal recibida del chip del código de expansión convuelto con la respuesta de impulso de canal. La característica de respuesta de frecuencia de  $f(t)$  y el máximo de esta característica pueden cambiar más bien rápidamente haciendo impracticable rastrear el máximo de  $f(t)$ .

Se define  $\tau$  como el tiempo estimado que el circuito de rastreo calcula durante un intervalo de muestreo particular. Asimismo define la siguiente función de error

$$\varepsilon = \begin{cases} \int_{\{\tau-t>\delta\}} f(t) dt, & |\tau-t| > \delta \\ \varepsilon = 0 & |\tau-t| < \delta \end{cases} \quad (14)$$

Los circuitos de rastreo de la técnica anterior calculan un valor de la señal de entrada que minimiza el error  $\varepsilon$ . Se puede escribir

$$\min \varepsilon = 1 - \max_{\tau} \int_{\tau-\delta}^{\tau+\delta} f(t) dt \quad (15)$$

Suponiendo que  $f(\tau)$  tiene una forma lisa en los valores dados, el valor de  $\tau$  para el que  $f(\tau)$  es máximo minimiza el error  $\varepsilon$ , así que el circuito de rastreo rastrea el punto máximo de  $f(\tau)$ .

*Método de rastreo del valor ponderado de la mediana*

El método de rastreo de la mediana ponderada de una disposición de la presente divulgación minimiza el error ponderado absoluto, definido como

$$\varepsilon = \int_{-\infty}^{\infty} |t - \tau| f(t) dt \quad (16)$$

Este método de rastreo calcula el valor de la “mediana” de la señal de  $f(t)$  reuniendo información de todas las trayectorias, donde  $f(\tau)$  es como en la ecuación 12. En un entorno de desvanecimiento de trayectoria múltiple, la forma de onda  $f(t)$  puede tener múltiples máximos locales, pero sólo una mediana.

Para minimizar  $\varepsilon$ , se toma el derivado de la ecuación (16) con respecto a  $\tau$  y el resultado es igualado a cero, lo que da

$$\int_{-\infty}^{\tau} f(t) dt = \int_{\tau}^{\infty} f(t) dt \quad (17)$$

El valor de  $\tau$  que satisface (17) es llamado la “mediana” de  $f(t)$ . Por lo tanto, el método de rastreo de la mediana de la presente disposición rastrea la mediana de  $f(t)$ . La Figura 4 muestra una aplicación del circuito de rastreo basado en minimizar el error ponderado absoluto definido arriba. La señal  $x(t)$  y su versión desviada en medio chip  $x(t+T/2)$  se muestrean por el A/D 401 a una velocidad  $1/T$ . La ecuación siguiente determina la característica operadora del circuito de la Figura 4:

$$\varepsilon(\tau) = \sum_{n=1}^{2L} |f(\tau - nT/2)| - |f(\tau + nT/2)| \quad (18)$$

El rastreo de la mediana de un grupo de señales de trayectoria múltiple mantiene la energía recibida de los componentes de la señal de trayectoria múltiple sustancialmente iguales en los lados anterior y posterior del punto de la mediana de la fase  $C_n$  del código de expansión correcto generado localmente. El circuito de rastreo consiste en un A/D 401 que muestrea una señal de entrada  $x(t)$  para formar las muestras con una desviación de medio chip. Las muestras con una desviación de medio chip son agrupadas alternativamente en muestras pares llamadas conjunto anterior de muestras  $x(nT+\tau)$  y muestras impares llamadas conjunto posterior de muestras  $x(nT+(T/2)+\tau)$ . El primer filtro adaptativo 402 de bancos de correlación multiplica cada muestra anterior expandiendo las fases del código  $c(n+1), c(n+2), \dots, c(n+L)$ , donde  $L$  es pequeña comparada con la longitud del código y aproximadamente igual al número de chips de retardo entre la señal de trayectoria múltiple anterior y posterior. La salida de cada correlacionador es aplicada a un primer banco de suma y volcado 404 respectivo. Las magnitudes de los valores de salida de las  $L$  señales de suma y volcado son calculadas en el calculador 406 y entonces sumadas en el sumador 408 para dar un valor de salida proporcional a la energía de la señal en las señales de trayectoria múltiple anteriores. De forma similar, un segundo

filtro adaptativo adaptado 403 de bancos de correlación en las muestras posteriores opera en las muestras posteriores, utilizando las fases de código  $c(n-1)$ ,  $c(n-2)$ .... $c(n-L)$ , y cada señal de salida es aplicada a un respectivo circuito de suma y volcado en un integrador 405. Las magnitudes de las  $L$  señales de salida de suma y volcado son calculadas en el calculador 407 y entonces sumadas en el sumador 409 para dar un valor para la energía de la señal de trayectoria múltiple posterior. Por último, el substractor 410 calcula la diferencia y produce la señal de error  $\varepsilon(t)$  de los valores de la energía de la señal anterior y posterior.

El circuito de rastreo ajusta por medio de la señal de error  $e(\tau)$  las fases de código  $c(t)$  generadas localmente para hacer que la diferencia entre los valores anteriores y posteriores tiendan a 0.

*Método de rastreo del baricentro*

El circuito de rastreo del código de expansión óptimo de una disposición de la presente divulgación recibe el nombre de circuito de rastreo de la media cuadrática ponderada (o del baricentro). Definiendo  $\tau$  como el tiempo estimado durante el cual el circuito de rastreo calcula, basado en alguna característica de  $f(t)$ , el circuito de rastreo del baricentro minimiza el error de la media cuadrática ponderada definido como

$$\varepsilon = \int_{-\infty}^{\infty} |t - \tau|^2 f(t) dt \tag{19}$$

Esta función dentro de la integral tiene una forma cuadrática, que tiene un mínimo único. El valor de  $\tau$  que minimiza  $\varepsilon$  puede hallarse tomando la derivada de la ecuación anterior con respecto a  $\tau$  e igualando a cero, lo que da

$$\int_{-\infty}^{\infty} (-2t + 2\tau) f(t) dt = 0 \tag{20}$$

Por lo tanto, el valor de  $\tau$  que satisface la ecuación (21)

$$\tau - \frac{1}{\beta} \int_{-\infty}^{\infty} t f(t) dt = 0 \tag{21}$$

es la estimación de tiempo que el circuito de rastreo calcula, donde  $\beta$  es un valor constante.

En base a estas observaciones, en la Figura 5a se muestra una realización de un circuito de rastreo ilustrativo que minimiza el error ponderado cuadrático. La ecuación siguiente determina la señal de error  $\varepsilon(\tau)$  del circuito de rastreo del baricentro:

$$\varepsilon(\tau) = \sum_{n=1}^{2L} n \left[ |f(\tau - nT/2)| - |f(\tau + nT/2)| \right] = 0 \tag{22}$$

El valor que satisface  $\varepsilon(\tau) = 0$  es la estimación perfecta del tiempo.

La energía de la señal de trayectoria múltiple anterior y posterior en cada lado del punto del baricentro son iguales. El circuito de rastreo del baricentro mostrado en la Figura 5a consiste en un convertidor A/D 501 que muestrea una señal de salida  $x(t)$  para formar las muestras con una desviación de medio chip. Las muestras con una desviación de medio chip son agrupadas alternativamente como un conjunto anterior de muestras  $x(nT+\tau)$  y muestras impares y un conjunto posterior de muestras  $x(nT+(T/2)+\tau)$ . El primer filtro adaptativo adaptado 502 de bancos de correlación multiplica cada muestra anterior y cada muestra posterior por las fases del código de expansión positivas  $c(n+1)$ ,  $c(n+2)$ ....,  $c(n+L)$ , donde  $L$  es pequeña comparada con la longitud del código y aproximadamente igual al número de chips de retardo entre la señal de trayectoria múltiple anterior y posterior. La señal de salida de cada correlacionador es aplicada a uno de los respectivos circuitos de suma y volcado del primer banco de suma y volcado 504. El valor de la magnitud de cada circuito de suma y volcado del banco de suma y volcado 504 es calculado por el respectivo calculador en el banco del calculador 506 y aplicado a un amplificador de ponderación correspondiente del primer banco de ponderación 508. La señal de salida de cada amplificador de ponderación representa la energía de la señal ponderada en una señal de componente de trayectoria múltiple.

Los valores de la energía de la señal de trayectoria múltiple anterior ponderada son sumados en el sumador de muestras 510 para dar un valor de salida proporcional a la energía de la señal en el grupo de señales de trayectoria múltiple que corresponde a las fases de código positivas que son las señales de trayectoria múltiple anteriores. De forma similar, un segundo filtro adaptativo adaptado 503 de bancos de correlación opera en las muestras anteriores y posteriores, utilizando las fases de código de expansión negativas  $c(n-1)$ ,  $c(n-2)$ ,...,  $c(n-L)$ , y cada señal de salida es aplicada a un respectivo circuito de suma y volcado en un integrador 505 separado. El valor de la magnitud de las  $L$  señales de suma y volcado es calculado por el respectivo calculador del banco del calculador 507 y luego ponderado en el banco de ponderación 509. Los valores de la energía de la señal de trayectoria múltiple posterior ponderada son sumados en el sumador de muestras 511 para dar un valor de energía para el grupo de señales de trayectoria múltiple que corresponde a las fases de código negativas que son las señales de trayectoria múltiple posteriores. Por último, el sumador 512 calcula la diferencia de los valores de la energía de la señal anterior y posterior para producir el valor de la muestra de error  $\varepsilon(\tau)$ .

El circuito de rastreo de la Figura 5a produce la señal de error  $\varepsilon(\tau)$  que se usa para ajustar la fase del código  $c(nt)$  generado localmente para mantener la energía media ponderada igual en los grupos de señales de trayectoria múltiple anteriores y posteriores. La disposición mostrada usa los valores de ponderación que aumenta según aumenta la distancia desde el baricentro. La energía de la señal en las señales de trayectoria múltiple anteriores y posteriores es probablemente menor que los valores de las señales de trayectoria múltiple cerca del baricentro. Por consiguiente, la diferencia calculada por el sumador 510 es más sensible a las variaciones en el retardo de las señales de trayectoria múltiple anteriores y posteriores.

*Detector cuadrático para el rastreo*

En la nueva disposición del método de rastreo, el circuito de rastreo ajusta la fase de muestreo para que sea “óptima” y robusta para una trayectoria múltiple. Supongamos que  $f(t)$  representa la forma de onda de la señal recibida como en la ecuación 12 arriba. El método particular de optimización comienza con un bucle cerrado de retardo con una señal de error  $\varepsilon(\tau)$  que acciona el bucle. La función  $\varepsilon(\tau)$  debe tener sólo cero en  $\tau = \tau_0$  donde  $\tau_0$  es óptimo. La forma óptima para  $\varepsilon(\tau)$  tiene la forma canónica:

$$\varepsilon(\tau) = \int_{-\infty}^{\infty} w(t, \tau) |f(t)|^2 dt \tag{23}$$

donde  $w(t, \tau)$  es una función de ponderación que relaciona  $f(t)$  al error  $\varepsilon(\tau)$ , y la relación indicada por la ecuación (24) también confirma

$$\varepsilon(\tau + \tau_0) = \int_{-\infty}^{\infty} w(t, \tau + \tau_0) |f(t)|^2 dt \tag{24}$$

De la ecuación (24) se deduce que  $w(t, \tau)$  equivale a  $w(t-\tau)$ . Teniendo en cuenta la pendiente  $M$  de la señal de error alrededor de un punto de cierre  $\tau_0$ :

$$M = \left. \frac{d\varepsilon(\tau)}{d\tau} \right|_{\tau_0} = - \int_{-\infty}^{\infty} w'(t-\tau_0) g(t) dt \tag{25}$$

donde  $w'(t, \tau)$  es el derivado de  $w(t, \tau)$  con respecto a  $\tau$ , y  $g(t)$  es el promedio de  $|f(t)|^2$ .

El error  $\varepsilon(\tau)$  tiene una parte determinista y una parte de ruido. Suponiendo que  $z$  es el componente de ruido en  $\varepsilon(\tau)$ , entonces  $|z|^2$  es la potencia de ruido media en la función de error  $\varepsilon(\tau)$ . Por consiguiente, el circuito de rastreo óptimo maximiza la relación

$$F = \frac{M^2}{|z|^2} \tag{26}$$

A continuación se describe la aplicación del detector cuadrático. El valor de error discreto  $e$  de una señal de error  $\varepsilon(\tau)$  se genera realizando la operación

$$e = y^T B y \tag{27}$$

donde el vector  $y$  representa los componentes de la señal recibida  $y_i$ ,  $i = 0, 1, \dots, L-1$ , como se muestra en la Figura 5b. La matriz  $B$  es una matriz  $L$  por  $L$  y los elementos se determinan calculando los valores de tal manera que la relación  $F$  de la ecuación (26) se maximice.

El detector cuadrático descrito arriba puede ser utilizado para aplicar el sistema de rastreo del baricentro descrito arriba con referencia a la Figura 5a. Para esta aplicación, el vector  $y$  es la señal de salida de los circuitos de suma y volcado 504:  $y = \{f(\tau-LT), f(\tau-LT+T/2), f(\tau-(L-1)T), \dots, f(\tau), f(\tau+T/2), f(\tau+T), \dots, f(\tau+LT)\}$  y la matriz  $B$  está indicada en la tabla 9.

TABLA 9  
Matriz  $B$  para la forma cuadrática del sistema de rastreo del baricentro

L	0	0	0	0	0	0	0	0	0	0
0	L-1/2	0	0	0	0	0	0	0	0	0
0	0	L-1	0	0	0	0	0	0	0	0
⋮	⋮	⋮	⋱	⋮	⋮	⋮	⋮	⋮	⋮	⋮
0	0	0	0	1/2	0	0	0	0	0	0
0	0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	-1/2	0	0	0	0
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋱	⋮	⋮	⋮
0	0	0	0	0	0	0	0	-L+11	0	0
0	0	0	0	0	0	0	0	0	-L+12	0
0	0	0	0	0	0	0	0	0	0	-L

*Determinación del valor mínimo de L necesario*

El valor de  $L$  en la sección anterior determina el número mínimo de correlacionadores y elementos de suma y volcado.  $L$  se escoge lo más pequeño posible sin comprometer la funcionalidad del circuito de rastreo.

La característica de trayectoria múltiple del canal es tal que la forma de onda de chip recibida  $f(t)$  se expande en  $QT_c$  segundos, o los componentes de trayectoria múltiple ocupan un período de  $Q$  chips de duración. El valor de  $L$  escogido es  $L = Q$ .  $Q$  se halla midiendo las características particulares del canal de transmisión por RF para determinar el retardo de propagación de la señal de componente de trayectoria múltiple anterior y posterior.  $QT_c$  es la diferencia entre el primer y el último tiempo de llegada del componente de trayectoria múltiple en un receptor.

*Correlacionador vectorial adaptativo*

Una disposición de la presente divulgación utiliza un correlacionador de vectores adaptativo (AVC) para estimar la respuesta de impulso de canal y para obtener un valor de referencia para combinar coherentemente los componentes de señal de trayectoria múltiple recibidos. La disposición descrita emplea una serie de correlacionadores para estimar la respuesta compleja del canal que afecta a cada componente de trayectoria múltiple. El receptor compensa la respuesta de canal y combina coherentemente los componentes de la señal de trayectoria múltiple recibidos. A este procedimiento se le conoce como combinación de la relación máxima.

Haciendo referencia a la Figura 6, la señal de entrada  $x(t)$  al sistema incluye ruido de interferencia de otros canales de mensaje, señales de trayectoria múltiple de los canales de mensaje, ruido térmico y señales de trayectoria múltiple de la señal piloto. La señal es proporcionada al AVC 601 que, en la disposición ilustrativa, incluye un medio de desexpansión 602, medios de estimación del canal para estimar la respuesta de canal 604, medios de corrección para corregir una señal en cuanto a los efectos de la respuesta de canal 603, y el sumador 605. El medio de desexpansión de AVC 602 se compone de múltiples correlacionadores de códigos, donde cada correlacionador utiliza una fase diferente del código piloto  $c(t)$  proporcionado por el generador de códigos piloto 608. La señal de salida de este medio de desexpansión corresponde a un nivel de potencia de ruido si el código piloto local del medio de desexpansión no está en fase con la señal de código de entrada. Alternativamente, ésta corresponde a un nivel de potencia de señal piloto recibida más el nivel de potencia de ruido si las fases del código piloto de entrada y el código piloto generado localmente son el mismo. En una disposición, como se muestra en la Figura 6, las señales de salida de los correlacionadores del medio de desexpansión son corregidas en cuanto a la respuesta del canal por el medio de corrección 603 y se aplican al sumador 605 que reúne toda la potencia de la señal piloto de trayectoria múltiple. En otra disposición, no mostrada, la señal  $x(t)$  y no la señal de desexpansión se proporciona directamente al medio de corrección 603, y es entonces desexpandida por un circuito de desexpansión similar al medio de desexpansión 602.

El medio de estimación de la respuesta de canal 604 recibe la señal piloto combinada y las señales de salida del medio de desexpansión 602, y proporciona una señal de estimación de respuesta de canal,  $w(t)$ , al medio de corrección 603 del AVC, y la señal estimada  $w(t)$  está también disponible para el filtro adaptativo adaptado (AMP) descrito abajo. La señal de salida del medio de desexpansión 602 también se proporciona al medio de decisión de adquisición 606 que decide, en base a un algoritmo particular como una prueba secuencial de la relación de probabilidad (SPRT), si los niveles de salida presentes de los circuitos de desexpansión corresponden a la sincronización del código localmente generado para la fase de código de entrada deseada. Si el detector no encuentra sincronización, entonces los medios de decisión de adquisición envían una señal de control  $a(t)$  al generador de códigos piloto 608 para desplazar su fase en uno o más períodos de chip. Cuando se encuentra la sincronización, el medio de decisión de adquisición informa al circuito de rastreo 607, que logra y mantiene una sincronización cercana entre las secuencias de códigos generados localmente y recibidos.

En la Figura 7 se muestra una aplicación ilustrativa del AVC Piloto utilizada para desexpandir el código de expansión. La disposición descrita asume que la señal de entrada  $x(t)$  ha sido muestreada con un período de muestreo  $T$  para formar las muestras  $x(nT+\tau)$ , y está compuesta de ruido de interferencia de otros canales de mensaje, señales de trayectoria múltiple de canales de mensaje, ruido térmico y señales de trayectoria múltiple del código piloto. La señal  $x(nT+\tau)$  se aplica a los  $L$  correlacionadores, donde  $L$  es el número de fases de código sobre el que existe la incertidumbre dentro de las señales de trayectoria múltiple. Cada correlacionador 701, 702, 703 comprende un multiplicador 704, 705, 706, que multiplica la señal de entrada con una fase particular de la señal de código de expansión piloto  $c((n+i)T)$ , y circuitos de suma y volcado 708, 709, 710. La señal de salida de cada multiplicador 704, 705, 706 se aplica a un respectivo circuito de suma y volcado 708, 709, 710 para realizar una integración distinta. Antes de sumar la energía de la señal contenida en las salidas de los correlacionadores, el AVC compensa la respuesta de canal y la rotación de la fase de la portadora de las diferentes señales de trayectoria múltiple. Cada salida de cada suma y volcado 708, 709, 710 se multiplica con un corrector de fase de desrotación [conjugado complejo de  $ep(nT)$ ] a partir del bucle de cierre de la fase digital (DPLL) 721 por el respectivo multiplicador 714, 715, 716 para representar el desplazamiento de fase y frecuencia de la señal portadora. El AMF del Rake piloto calcula los factores de ponderación  $w_k$ ,  $k = 1, \dots, L$ , para cada señal de trayectoria múltiple haciendo pasar la salida de cada multiplicador 714, 715, 716 por un filtro de paso bajo (LPF) 711, 712, 713. Cada señal de trayectoria múltiple desexpandida es multiplicada por su correspondiente factor de ponderación en un respectivo multiplicador 717, 718, 719. Las señales de salida de los multiplicadores 717, 718, 719 son sumadas en un sumador principal 720, y la señal de salida  $p(nT)$  del acumulador 720 consiste en las señales piloto de trayectoria múltiple desexpandidas combinadas en ruido. La señal de salida  $p(nT)$  también es introducida en el DPLL 721 para producir la señal de error  $ep(nT)$  para rastrear la fase de la portadora.

Las Figuras 8a y 8b muestran disposiciones alternativas del AVC que puede ser utilizado para la detección y para la combinación de componentes de la señal de trayectoria múltiple. Los AVC de las señales de mensaje de las Figuras 8a y 8b utilizan los factores de ponderación producidos por el AVC Piloto para corregir las señales de trayectoria múltiple con los datos de mensaje. La señal del código de expansión,  $c(nT)$ , es el código de expansión que extiende la secuencia utilizada por un canal de mensaje particular y es síncrona con la señal del código de expansión piloto. El valor  $L$  es el número de correlacionadores en el circuito de AVC.

El circuito de la Figura 8a calcula la decisión variable  $Z$  que es dada por

$$Z = w_1 \sum_{i=1}^N x(iT + \tau)c(iT) + w_2 \sum_{i=1}^N x(iT + \tau)c((i+1)T) + \dots + w_L \sum_{i=1}^L x(iT + \tau)c((i+L)T) \quad (28)$$



donde N es el número de chips en la ventana de correlación. Equivalentemente, la estadística de decisión es dada por

$$\begin{aligned}
 Z &= x(T + \tau) \sum_{i=1}^L w_i c(iT) + x(2T + \tau) \sum_{i=1}^L w_i c((i+1)T) \\
 &+ \dots + x(NT + \tau) \sum_{i=1}^L w_i c((i+N)T) \\
 &= \sum_{k=1}^N x(kT - \tau) \sum_{i=1}^L w_i c((i+k-1)T)
 \end{aligned} \tag{29}$$

En la Figura 8b se muestra la aplicación alternativa que resulta de la ecuación (29).

Haciendo referencia a la Figura 8a, la señal de entrada  $x(t)$  es muestreada para formar  $x(nT+\tau)$ , y está compuesta de ruido de interferencia de otros canales de mensaje, señales de trayectoria múltiple de canales de mensaje, ruido térmico y señales de trayectoria múltiple del código piloto. La señal  $x(nT+\tau)$  se aplica a los L correlacionadores, donde L es el número de fases de código sobre el que existe la incertidumbre dentro de las señales de trayectoria múltiple. Cada correlacionador 801, 802, 803 comprende un multiplicador 804, 805, 806, que multiplica la señal de entrada por una fase particular de la señal de código de expansión del canal piloto y un respectivo circuito de suma y volcado 808, 809, 810. La señal de salida de cada multiplicador 804, 805, 806 se aplica a un respectivo circuito de suma y volcado 808, 809, 810 que realiza una integración distinta. Antes de sumar la energía de señal contenida en las señales de salida de los correlacionadores, el AVC compensa las señales de trayectoria múltiple diferentes. Cada señal de trayectoria múltiple desexpandida y su correspondiente factor de ponderación, que se obtiene del factor de ponderación de trayectoria múltiple correspondiente del AVC piloto son multiplicados en un respectivo multiplicador 817, 818, 819. Las señales de salida de los multiplicadores 817, 818, 819 son sumadas en un sumador principal 820, y la señal de salida  $z(nT)$  del acumulador 820 consiste en los niveles muestreados de una señal de mensaje de desexpansión en ruido.

La disposición alternativa de la divulgación incluye una nueva aplicación del circuito de desexpansión del AVC para los canales de mensaje que realiza la suma y volcado para cada componente de señal de trayectoria múltiple simultáneamente. La ventaja de este circuito es que sólo se necesita un circuito de suma y volcado y un sumador. Haciendo referencia a la Figura 8b, el generador de secuencias de códigos de mensaje 830 proporciona una secuencia de códigos de mensaje al registro de desplazamiento 831 de longitud L. La señal de salida de cada registro 832, 833, 834, 835 del registro de desplazamiento 831 corresponde a la secuencia de códigos de mensaje desplazada en fase por un chip. El valor de salida de cada registro 832, 833, 834, 835 es multiplicado en los multiplicadores 836, 837, 838, 839 con el correspondiente factor de ponderación  $w_k$ ,  $k = 1, \dots, L$  obtenido del AVC Piloto. Las señales de salida de los L multiplicadores 836, 837, 838, 839 son sumados por el circuito sumador 840. Entonces la señal de salida del circuito sumador y la señal de entrada del receptor  $x(nT+\tau)$  es multiplicada en el multiplicador 841 e integrada por el circuito de suma y volcado 842 para producir la señal de mensaje  $z(nT)$ .

En la Figura 8c se muestra una tercera disposición del correlacionador de vectores adaptativo. La disposición mostrada utiliza la estadística del mínimo cuadrado (LMS) para aplicar el correlacionador de vectores y determina los factores de desrotación para cada componente de trayectoria múltiple a partir de la señal de trayectoria múltiple recibida. El AVC de la Figura 8c es similar a la aplicación del AVC piloto utilizado para desexpandir el código de expansión piloto mostrado en la Figura 7. El bucle cerrado de fase digital 721 es remplazado por el bucle cerrado de fase 850 teniendo un oscilador controlado por voltaje 851, un filtro de bucle 852, un limitador 853 y un separador de componentes imaginario 854. La diferencia entre la señal de salida desexpandida corregida, dos, y una señal de salida desexpandida ideal es proporcionada por el sumador 855, y la señal de diferencia es un valor de error desexpandido,  $ide$ , que es utilizado además por los circuitos de desrotación para compensar los errores en los factores de desrotación.

En un entorno de señales de trayectoria múltiple, la energía de señal de un símbolo transmitido es expandida por los componentes de la señal de trayectoria múltiple. La ventaja de la adición de la señal de trayectoria múltiple es que una parte sustancial de energía de señal es recuperada en una señal de salida desde el AVC. Por consiguiente, un circuito de detección tiene una señal de entrada del AVC con una relación mayor de señal a ruido (SNR), y así puede detectar la presencia de un símbolo con una relación de error a bit más baja (BER). Además, la medición de la salida del AVC es una indicación buena de la potencia de transmisión del transmisor y una buena medida del ruido de interferencia del sistema s.

#### *Filtro adaptativo adaptado*

Una disposición de la presente divulgación incluye un Filtro adaptativo adaptado (AMF) para combinar óptimamente los componentes de la señal de trayectoria múltiple en una señal recibida de mensaje de espectro expandido. El AMF es una línea de retardo conectada que mantiene los valores desplazados de la señal de mensaje muestreada y los

## ES 2 376 867 T3

combina después de corregirlos para la respuesta de canal. La corrección para la respuesta de canal se hace utilizando la estimación de respuesta de canal calculada en el AVC que opera en la señal de secuencia piloto. La señal de salida del AMF es la combinación de los componentes de trayectoria múltiple que son sumados para dar un valor máximo. Esta combinación corrige la distorsión de la recepción de la señal de trayectoria múltiple. Los distintos circuitos de desexpansión de mensajes operan en esta señal combinada de componentes de trayectoria múltiple AMF.

La Figura 8d muestra una disposición ilustrativa del AMF. La señal muestreada del convertidor A/D 870 es aplicada a la línea de retardo de L etapas 872. Cada etapa de esta línea de retardo 872 mantiene la señal correspondiente a un componente de señal de trayectoria múltiple diferente. La corrección para la respuesta de canal es aplicada a cada componente de señal retardado multiplicando el componente en el respectivo multiplicador del banco de multiplicadores 874 con el respectivo factor de ponderación  $w_1, w_2, \dots, w_L$  del AVC correspondiente al componente de señal retardado. Todos los componentes de señal ponderados son sumados en el sumador 876 para dar la señal de componente de trayectoria múltiple combinada  $y(t)$ .

La señal de componente de trayectoria múltiple combinada  $y(t)$  no incluye la corrección debido a la desviación de fase y frecuencia de la señal portadora. La corrección de la desviación de fase y frecuencia de la señal portadora se hace para  $y(t)$  multiplicando  $y(t)$  con la fase de portadora y corrección de frecuencia (corrector de fase de desrotación) en el multiplicador 878. La corrección de fase y frecuencia es producida por el AVC como se ha descrito anteriormente. La Figura 8d muestra cómo se aplica la corrección antes de los circuitos de desexpansión 880, pero las realizaciones alternativas de la invención pueden aplicar la corrección después de los circuitos de desexpansión.

### *Método para reducir el tiempo de readquisición con localización virtual*

Una consecuencia de determinar la diferencia en la fase de código entre la secuencia de códigos piloto generada localmente y una secuencia de códigos de expansión recibida es que se puede calcular un valor aproximado para la distancia entre la estación base y una unidad de abonado. Si la SU tiene una posición relativamente fija con respecto a la RCS de la estación base, la incertidumbre de la fase de código de expansión recibida se reduce para las tentativas posteriores en la readquisición por parte de la SU o la RCS. El tiempo necesario para que la estación base adquiera la señal de acceso de una SU que se ha “descolgado” contribuye al retardo entre el descolgado de la SU y la recepción de un tono de marcado desde la PSTN. Para sistemas que requieren un retardo corto, como de 150 msec para la señal de marcado después de detectar que se ha descolgado, es deseable un método que reduzca el tiempo de adquisición y de establecimiento del canal portador. Una disposición de la presente divulgación utiliza este método de reducir la readquisición utilizando localización virtual. Los detalles adicionales de esta técnica están descritos en la solicitud de patente de EE. UU. titulada “VIRTUAL LOCATING OF A FIXED SUBSCRIBER UNIT TO REDUCE RE-ACQUISITION TIME” presentada en la misma fecha que la presente e incorporada aquí como referencia.

La RCS adquiere la señal de CDMA de la SU buscando sólo aquellas fases de código recibidas correspondientes al retardo de propagación más grande del sistema particular. Es decir, la RCS asume que todas las SU están a una distancia fija predeterminada de la RCS. La primera vez que la SU establece un canal con la RCS, el patrón de búsqueda normal es realizado por la RCS para adquirir el canal de acceso. El método normal comienza buscando las fases de código que corresponden al retardo más largo posible y ajusta gradualmente la búsqueda a las fases de código con el retardo más corto posible. Sin embargo, después de la adquisición inicial, la SU puede calcular el retardo entre la RCS y la SU midiendo la diferencia de tiempo entre enviar un mensaje de acceso corto a la RCS y recibir un mensaje de reconocimiento, y utilizando el canal piloto global recibido como una referencia de tiempo. La SU también puede recibir el valor de retardo al haber calculado la RCS la diferencia de retardo en el viaje de ida y vuelta a partir de la diferencia de fase de código entre el código piloto global generado en la RCS y la secuencia piloto asignada recibida desde la SU, y entonces enviando a la SU el valor en un canal de control predeterminado. Una vez que la SU conoce el retardo del viaje de ida y vuelta, la SU puede ajustar la fase de código del piloto asignado generado localmente y las secuencias de códigos de expansión sumando el retardo necesario para hacer que a la RCS le parezca que la SU está a la distancia fija predeterminada de la RCS. Aunque el método se explica para el retardo más grande, se puede usar un retardo correspondiente a cualquier localización predeterminada en el sistema.

Una segunda ventaja del método de reducir la readquisición mediante localización virtual es que se puede conseguir una conservación del uso de la potencia de la SU. Obsérvese que una SU que esté “desactivada” o en un modo de reposo debe comenzar el proceso de adquisición del canal portador con un nivel de potencia de transmisión bajo e ir subiendo la potencia hasta que la RCS pueda recibir su señal para minimizar la interferencia con otros usuarios. Como el tiempo de readquisición posterior es más corto, y dado que la localización de las SU es relativamente fija en relación con la RCS, la SU puede subir la potencia de transmisión más rápidamente porque la SU esperará un período más corto antes de aumentar la potencia de transmisión. La SU espera un período más corto porque sabe, dentro de un intervalo de error pequeño, cuándo debe recibir una respuesta de la RCS si la RCS ha adquirido la señal de la SU.

### *El Sistema de comunicación de espectro expandido*

#### *La estación de ondas portadoras de radio (RCS)*

La Estación de ondas portadoras de radio (RCS) actúa como una interfaz central entre la SU y el elemento de red de control de procesamiento remoto, tal como una unidad de distribución de radio (RDU). La interfaz de la RDU de la presente disposición sigue la norma G.704 y una interfaz según una versión modificada de DECT V5.1, aunque

## ES 2 376 867 T3

la presente divulgación puede soportar todas las interfaces que pueden conmutar el control de llamadas y los canales de tráfico. La RCS recibe los canales de información de la RDU, incluidos los datos de control de llamadas y datos del canal de tráfico, tales como, aunque no exclusivamente, ADPCM a 32 kb/s, PCM a 64 kb/s y RDSI, así como los datos de configuración y de mantenimiento del sistema. La RCS también termina los canales portadores de la interfaz de radio CDMA con las SU, cuyos canales incluyen tanto los datos de control como los datos del canal de tráfico. En respuesta a los datos de control de llamadas de ya sea la RDU o una SU, la RCS asigna canales de tráfico a los canales portadores en el enlace de comunicación de RF y establece una conexión de comunicación entre la SU y la red telefónica a través de una RDU.

Como se muestra en la Figura 9, la RCS recibe los datos de control de llamadas y de información de mensajes en los MUXS 905, 906 y 907 a través de las líneas de interfaz de 901, 902 y 903. Aunque se muestra el formato E1, se pueden soportar otros formatos de telecomunicaciones similares de la misma manera como se describe a continuación. Los MUX que se muestran en la Figura 9 se pueden aplicar utilizando circuitos similares a los mostrados en la Figura 10. El MUX que se muestra en la Figura 10 incluye un generador de señales 1001 del reloj del sistema que consiste en osciladores de acople de fase (no mostrados) que generan señales de reloj para la autopista de datos 1002 de PCM de la línea (que forma parte de la autopista de datos 910 de PCM), y el bus de alta velocidad (HSB) 970; y el controlador MUX 1010 que sincroniza el reloj del sistema del 1001 a la interfaz de línea 1004. Se contempla que los osciladores de acople de fase puedan proporcionar señales de temporización para la RCS en ausencia de sincronización a una línea. La interfaz 1011 de línea de MUX separa los datos de control de llamadas de los datos de información de mensaje. En referencia a la Figura 9, cada MUX ofrece una conexión con el controlador de acceso Inalámbrico (WAC) 920 a través de la autopista de datos 910 de PCM. El controlador MUX 1010 también controla la presencia de diferentes tonos presentes en la señal de información por medio del detector de tonos 1030.

Además, el controlador MUX 1010 proporciona la red del canal D de RDSI que señala localmente a la RDU. La interfaz de línea 1011 del MUX 1011, tal como un FALC 54, incluye una interfaz E1 1012, que consta de un par de conexiones de transmisión (no mostradas) y un par de conexiones de recepción (no mostradas) del MUX conectado a la RDU o al conmutador de RSDI de la oficina central (CO) a la velocidad de datos de 2.048 Mbps. Los pares de conexiones de transmisión y recepción están conectados a la interfaz E1 1012, que traduce los pares codificados de transmisión/recepción de tres niveles diferenciales en niveles para usar por el entramador 1015. La interfaz de línea 1011 utiliza bucles acoplados a una fase interna (no mostrados) para producir relojes derivados de E1 de 2.048 MHz y 4.096 MHz, así como un pulso de sincronización de trama de 8 KHz: La interfaz de línea puede operar en modo de reloj maestro o reloj esclavo. Aunque la disposición ilustrativa se muestra utilizando una interfaz E1, se contempla que se puedan utilizar otros tipos de líneas telefónicas que transmitan múltiples llamadas, por ejemplo, las líneas T1 o líneas de interfaz a una centralita privada (PBX).

El entramador 1015 de interfaz de línea entrama los flujos de datos mediante el reconocimiento de los patrones de entramado en el canal-1 (intervalo de tiempo 0) de la línea de entrada, e introduce y extrae los bits de servicio y genera/comprueba la información de calidad del servicio de la línea.

Siempre que aparezca una señal E1 válida en la interfaz E1 1012, el FALC 54 recuperará una señal de reloj de PCM de 2,048 MHz de la línea E1. Este reloj, a través del reloj del sistema 1001, se utiliza en todo el sistema como una señal de reloj de la autopista de datos de PCM. Si la Línea E1 falla, el FALC 54 continúa enviando una señal de reloj de PCM derivada de una señal del oscilador o(t) conectada a la entrada de la sincronización (no mostrada) del FALC 54. Este reloj de PCM sirve al sistema de la RCS hasta que otro MUX con una línea E1 operativa asuma la responsabilidad de generar las señales de reloj del sistema.

El entramador 1015 genera un pulso de sincronización de la trama recibida, que a su vez puede ser utilizado para activar la interfaz de PCM 1016 para transferir datos en la autopista de datos 1002 de PCM de la línea y en el sistema de la RCS para que los usen otros elementos. Como todas las líneas E1 tienen la trama sincronizada, todas las autopistas de datos de PCM de la línea también tienen la trama sincronizada. A partir de este pulso de sincronización de PCM de 8 kHz, el generador de señales 1001 del reloj del sistema del MUX utiliza un bucle acoplado a la fase (no mostrado) para sintetizar el reloj  $PN \times 2$  [por ejemplo, 15,96 MHz] ( $W_0(t)$ ). La frecuencia de esta señal de reloj es diferente para los diferentes anchos de banda de transmisión, como se describe en la Tabla 7.

El MUX incluye un controlador MUX 1010, tal como un controlador de comunicaciones integrado Quad de 25 MHz, que contiene un microprocesador 1020, la memoria del programa 1021, y el multiplexor por división de tiempo (TDM) 1022. El TDM 1022 se acopla para recibir la señal proporcionada por el entramador 1015, y extrae la información colocada en las ranuras de tiempo 0 y 16. La información extraída dirige la forma en la que el controlador MUX 1010 procesa el enlace de datos D con el protocolo de acceso de enlace (LAPD). Los mensajes de control de llamadas y modificación de la portadora, tales como aquellos definidos como mensajes de la capa de red V5.1, son pasados al WAC, o los usa en controlador MUX 1010 localmente.

La autopista de datos de PCM 1002 de la línea de la RCS está conectada y tiene su origen en el entramador 1015 a través de la interfaz de PCM 1016, y comprende un flujo de datos de 2,048 MHz, en la dirección tanto de transmisión como de recepción. La RCS también contiene un bus de alta velocidad (HSB) 970, que es el enlace de comunicación entre el MUX, el WAC y la MIU. El HSB 970 soporta una velocidad de datos de, por ejemplo, 100 Mbit/seg. Cada uno de entre el MUX, el WAC y la MIU accede al HSB utilizando arbitraje. La RCS de la presente divulgación también puede incluir varios MUX que requieran de una tarjeta que sea "maestra" y el resto "esclavos". Se puede encontrar

## ES 2 376 867 T3

información sobre la aplicación del HSB en una solicitud de patente de EE. UU. titulada PARALLEL PACKETIZED INTERMODULE ARBITRATED HIGH SPEED CONTROL AND DATA BUS, solicitada en la misma fecha que la presente y que se incorpora aquí como referencia.

5 En referencia a la Figura 9, el controlador de acceso inalámbrico (WAC) 920 es el controlador del sistema de la RCS que gestiona las funciones de control de llamadas y la interconexión de los flujos de datos entre los MUX 905, 906, 907 y las unidades de interfaz de módem (MIU), 931, 932, 933. El WAC 920 también controla y supervisa otros elementos de la RCS tales como el VDC 940, la RF 950 y los amplificadores de potencia 960. El WAC 920 como se muestra en la Figura 11, asigna canales portadores a los módems en cada MIU 931, 932, 933 y asigna los  
10 datos de mensaje en la autopista de datos 910 de PCM de la línea desde los MUX 905, 906, 907 a los módems en las MIU 931, 932, 933. Esta asignación se realiza a través de la autopista de datos 911 de PCM del sistema por medio de un intercambio de ranuras de tiempo en el WAC 920. Si hay más de un WAC por motivos de redundancia, los WAC determinan la relación maestro-esclavo con un segundo WAC. El WAC 920 también genera mensajes y la información de localización en respuesta a las señales de control de llamadas desde los MUX 905, 906, 907 recibidos  
15 de un procesador remoto, tal como una RDU, genera datos de difusión que se transmiten al módem maestro 934 de la MIU y controla la generación por el MM 934 de la MIU de la secuencia de códigos de expansión pilo del sistema global. El WAC 920 también está conectado a un gestor de red externa (NM) 980 para el acceso por parte del personal de mantenimiento o los usuarios.

20 En referencia a la Figura 11, el WAC incluye un intercambiador de ranuras de tiempo (TSI) 1101, que transfiere la información de una ranura de tiempo en una autopista de datos de PCM de la línea o autopista de datos de PCM del sistema a otra ranura de tiempo en la misma o distinta autopista de datos de PCM de la línea o autopista de datos de PCM del sistema. El TSI 1101 se conecta con el controlador WAC 1111 de la Figura 11, que controla la asignación o transferencia de información de una ranura de tiempo a otra ranura de tiempo y guarda esta información en la  
25 memoria 1120. La disposición ilustrativa de la invención tiene cuatro autopistas de datos de PCM 1102, 1103, 1104, 1105 conectadas al TSI. El WAC también está conectado al HSB 970, a través del cual el WAC se comunica con un segundo WAC (no mostrado), a los MUX y a la MIU.

30 En referencia a la Figura 11, el WAC 920 incluye un controlador WAC 1111 que emplea, por ejemplo, un microprocesador 1112, como un MC Motorola 68040 y un procesador de comunicaciones 1113, como el procesador de comunicaciones MC Motorola 68360 QUICC, y un oscilador de reloj 1114 que recibe una señal de sincronización del reloj  $w(t)$  del generador de reloj del sistema. El generador de reloj se encuentra en un MUX (no mostrado) para proporcionar temporización al controlador WAC 1111. El controlador WAC 1111 también incluye memoria 1120 como memoria Flash Prom 1121 y SRAM 1122. La memoria flash Prom 1121 contiene el código del programa para  
35 el controlador WAC 1111 y es reprogramable para nuevos programas de software descargados de una fuente externa. La SRAM 1122 se proporciona para contener los datos temporales escritos en y leídos de la memoria 1120 por el controlador WAC 1111.

40 Un bus de baja velocidad 912 está conectado al WAC 920 para transferir las señales de control y estado entre el transmisor/receptor 950 de RF, el VDC 940, la RF 950 y el amplificador de potencia 960, como se muestra en la Figura 9. Las señales de control se envían desde el WAC 920 para activar o desactivar los transmisores/receptores 950 de RF o el amplificador de potencia 960, y las señales de estado se envían desde los transmisores/receptores 950 de RF o el amplificador de potencia 960 para supervisar la presencia de una condición por defecto.

45 En referencia a la Figura 9, la RCS ilustrativa contiene al menos una MIU 931, que se muestra en la Figura 12 y que se describe ahora en detalle. La MIU de la disposición ilustrativa incluye seis módems de CDMA, pero la divulgación no se limita a este número de módems. La MIU incluye una autopista de datos de PCM 1201 del sistema conectada a cada uno de los módems de CDMA 1210, 1211, 1212, 1215 a través de una interfaz de PCM 1220, un bus 1221 del canal de control conectado al controlador de la MIU 1230 y cada uno de los módems de CDMA 1210, 1211, 1212,  
50 1213, un generador de señales de reloj (CLK) 1231 de la MIU y un combinador 1232 de salida de módem. La MIU provee a la RCS de las siguientes funciones: el controlador de la MIU recibe instrucciones sobre la asignación de canales de CDMA del WAC y le asigna un módem a una señal de información del usuario que se aplica a la interfaz de línea del MUX y un módem para recibir el canal de CDMA de la SU; también combina los datos del módem de transmisión de CDMA para cada uno de los módems de CDMA de la MIU; multiplexa los datos de mensajes de transmisión I y Q de los módems de CDMA para su transmisión al VDC; recibe los datos de mensajes analógicos I y Q del VDC, distribuye los datos I y Q a los módems de CDMA, transmite y recibe los datos digitales de AGC, distribuye los datos de AGC a los módems de CDMA, y envía la información de mantenimiento y estado de la tarjeta  
55 de la MIU al WAC 920.

60 El controlador 1230 de la MIU de la disposición ilustrativa de la presente divulgación contiene un microprocesador de comunicaciones 1240, como el procesador MC 68360 "QUICC" e incluye una memoria 1242 que tiene una memoria Flash Prom 1243 y una memoria SRAM 1244. La memoria Flash Prom 1243 está prevista para contener el código del programa para los microprocesadores 1240 y la memoria 1243 se puede descargar y reprogramar para soportar las nuevas versiones del programa. La SRAM 1244 está prevista para contener el espacio para los datos temporales  
65 que necesita el microprocesador MC68360 1240 cuando el controlador 1230 de la MIU lee o escribe datos en la memoria.

## ES 2 376 867 T3

El circuito CLK 1231 de la MIU proporciona una señal de temporización al controlador 1230 de la MIU y también proporciona una señal de temporización a los módems de CDMA. El circuito CLK 1231 de la MIU recibe y es sincronizado a la señal  $w(t)$  de reloj del sistema. El generador 1213 de señales de reloj del controlador también recibe y sincroniza a la señal  $pn(t)$  de reloj del código de expansión que es distribuida a los módems de CDMA 1210, 1211, 1212, 1215 desde el MUX.

La RCS de la presente disposición incluye un módem 1210 del sistema contenido en una MIU. El módem 1210 del sistema incluye un expansor de difusión (no mostrado) y un generador de pilotos (no mostrado). El módem de difusión proporciona la información de difusión utilizada por el sistema ilustrativo y los datos de mensajes de difusión son transferidos desde el controlador 1230 de la MIU al módem 1210 del sistema. El módem del sistema también incluye cuatro módems adicionales (no mostrados) que se utilizan para transmitir las señales CT1 a CT4 y AX1 a AX4. El módem 1210 del sistema proporciona señales de datos de mensajes de difusión I y Q sin ponderar que se aplican al VDC. El VDC añade la señal de datos de mensajes de difusión a los datos de transmisión del módem de CDMA de la MIU de todos los módems de CDMA 1210, 1211, 1212, 1215, y la señal piloto global.

El generador de pilotos (PG) 1250 proporciona la señal piloto global que es utilizada por la presente divulgación, y la señal piloto global es proporcionada a los módems de CDMA 1210, 1211, 1212, 1215 por el controlador 1230 de la MIU. Sin embargo, otras disposiciones de la presente divulgación no requieren que el controlador de la MIU genere la señal piloto global sino que incluyen una señal piloto global generada por cualquier forma de generador de secuencias de códigos de CDMA. En la disposición descrita de la divulgación, la señal piloto global I y Q sin ponderar también es enviada al VDC donde se le asigna un peso, y se añade a los datos de transmisión del módem de CDMA de la MIU y la señal de datos de mensajes de difusión.

La temporización del sistema en la RCS se obtiene de la interfaz E1. Hay cuatro MUX en una RCS, tres de los cuales (905, 906 y 907) se muestran en la Figura 9. Hay dos MUX situados en cada bastidor. Uno de los dos MUX de cada bastidor es designado como el maestro y uno de los maestros es designado como el maestro del sistema. El MUX que es el maestro del sistema obtiene una señal de reloj de PCM de 2,048 Mhz de la interfaz E1 utilizando un bucle acoplado a la fase (no mostrado). A su vez, el MUX maestro del sistema divide la señal de reloj de PCM de 2,048 Mhz en frecuencia por 16 para obtener una señal de reloj de 128 KHz de referencia. La señal de reloj de 128 KHz de referencia es distribuida desde el MUX que es el maestro del sistema a todos los otros MUX. A su vez, cada MUX multiplica la señal de reloj de 128 KHz de referencia en frecuencia para sintetizar la señal de reloj del sistema que tiene una frecuencia que es dos veces la frecuencia de la señal de reloj de PN. El MUX también divide la señal de reloj de 128 KHz en frecuencia por 16 para generar la señal de sincronización de la trama de 8 KHz que es distribuida a las MIU. La señal de reloj del sistema para la disposición ilustrativa tiene una frecuencia de 11,648 Mhz para un canal de CDMA de banda ancha de 7 MHz. Cada MUX divide también la señal de reloj del sistema en frecuencia por 2 para obtener la señal de reloj de PN y divide posteriormente la señal de reloj de PN en frecuencia por 29 877 120 (la longitud de la secuencia de PN) para generar la señal de sincronización de PN que indica los límites de la época. La señal de sincronización de PN del MUX maestro del sistema también es distribuida a todos los MUX para mantener el alineamiento de fase de las señales de reloj generadas internamente para cada MUX. La señal de sincronización de PN y la señal de sincronización de la trama se alinean. Los dos MUX que son designados como los MUX maestros para cada bastidor distribuyen entonces la señal de reloj del sistema y la señal de reloj de PN a las MIU y al VDC.

La interfaz 1220 de la autopista de datos de PCM conecta la autopista de datos 911 de PCM del sistema a cada módem de CDMA 1210, 1211, 1212, 1215. El controlador WAC transmite la información de control del módem, incluidas las señales de control de mensajes de tráfico para cada señal de información del usuario respectivo, al controlador 1230 de la MIU a través del HSB 970. Cada módem de CDMA 1210, 1211, 1212, 1215 recibe una señal de control de mensajes de tráfico, que incluye la información de señalización, desde el controlador 1111 de la MIU. Las señales de control de mensajes de tráfico también incluyen la información del control de llamadas (CC) y la información de la secuencia de códigos de expansión y códigos de desexpansión.

La MIU también incluye el combinador 1232 de datos de transmisión que añade los datos de transmisión del módem de CDMA ponderados, incluidos los datos de transmisión del módem en fase (I) y en cuadratura (Q) desde los módems de CDMA 1210, 1211, 1212, 1215 en la MIU. Los datos I de transmisión del módem se añaden por separado de los datos Q de transmisión del módem. La señal combinada de salida con los datos I y Q de transmisión del módem del combinador 1232 de datos de transmisión se aplica al multiplexor I y Q 1233 que crea un único canal de mensajes de transmisión de CDMA compuesto de los datos I y Q de transmisión del módem multiplexados en un flujo de datos digitales.

El circuito de entrada de datos del receptor (RDI) 1234 recibe los datos analógicos diferenciales I y Q del circuito de distribución de vídeo (VCD) 940 que se muestra en la Figura 9 y distribuye los datos analógicos diferenciales I y Q a cada uno de los módems de CDMA 1210, 1211, 1212, 1215 de la MIU. El circuito de distribución de control de ganancia automático (AGC) 1235 recibe la señal de datos de AGC del VDC y distribuye los datos de AGC a cada uno de los módems de CDMA de la MIU. El circuito de TRL 1233 recibe la información de los semáforos y distribuye de manera similar los datos de los semáforos a cada uno de los módems 1210, 1211, 1212, 1215.

El módem de CDMA

El módem de CDMA proporciona la generación de secuencias de códigos de expansión de CDMA y la sincronización entre el transmisor y el receptor. También proporciona cuatro canales bidireccionales (TR0, TR1, TR2, TR3) programables a 64, 32, 16 y 8 Ksim/seg cada uno, para la expansión y la transmisión a una potencia específica. El módem de CDMA mide la intensidad de la señal recibida para permitir el control automático de la potencia, genera y transmite señales piloto y codifica y decodifica usando la señal de corrección de errores directa (FEC). El módem en una SU también lleva a cabo la conformación de los pulsos de los códigos de expansión del transmisor usando un filtro FIR. El módem de CDMA también es utilizado por la unidad de abonado (SU), y en la siguiente explicación se señalan claramente aquellas características que son utilizadas únicamente por la SU. Las frecuencias de funcionamiento del módem de CDMA se dan en la Tabla 10.

TABLA 10

Frecuencia de funcionamiento

Ancho de banda (MHz)	Velocidad de chips (MHz)	Velocidad de símbolos (KHz)	Ganancia (Chips/Símbolo)
7	5,824	64	91
10	8,320	64	130
10,5	8,512	64	133
14	11,648	64	182
15	12,480	64	195

Cada módem de CDMA 1210, 1211, 1212, 1215 de la Figura 12, y como se muestra en la Figura 13, se compone de una sección de transmisión 1301 y una sección de recepción 1302. También se incluyen en el módem de CDMA un centro de control 1303 que recibe los mensajes de control CNTRL del sistema externo. Estos mensajes se utilizan, por ejemplo, para asignar códigos de expansión particulares, activar la expansión o desexpansión o asignar velocidades de transmisión. Además, el módem de CDMA tiene un medio generador 1301 de códigos utilizado para generar los distintos códigos de expansión y desexpansión utilizados por el módem de CDMA. La sección de transmisión 1301 sirve para transmitir la información de entrada y las señales de control  $m_i(t)$ ,  $i = 1, 2, \dots, I$  como señales de información de usuario procesadas en espectro expandido  $sc_j(t)$ ,  $j = 1, 2, \dots, J$ . La sección de transmisión 1301 recibe el código piloto global en el generador de códigos 1304, que es controlado por el medio de control 1303. Las señales de información de usuario procesadas en espectro expandido son en última instancia añadidas a otras señales procesadas de manera similar y transmitidas como canales de CDMA por el enlace de mensajes directo de RF de CDMA, por ejemplo, para las SU. La sección de recepción 1302 recibe los canales de CDMA como  $r(t)$  y desexpande y recupera la información de usuario y las señales de control  $rc_k(t)$ ,  $k = 1, 2, \dots, K$  transmitidas por el enlace de mensajes inverso de RF de CDMA, por ejemplo, a la RCS desde las SU.

Sección de transmisión del módem de CDMA

Haciendo referencia a la Figura 14, el medio generador de códigos 1304 incluye una lógica de control de temporización de transmisión 1401 y un generador 1402 de PN de códigos de expansión, y la sección de transmisión 1301 incluye un receptor de señales de entrada de módem (MISR) 1410, codificadores de convolución 1411, 1412, 1413, 1414, expansores 1420, 1421, 1422, 1423, 1424 y un combinador 1430. La sección de transmisión 1301 recibe los canales de datos de mensajes MESSAGE, codifica convolucionalmente cada canal de datos de mensajes en el codificador convolucional respectivo 1411, 1412, 1413, 1414, modula los datos con una secuencia aleatoria de códigos de expansión en el expansor respectivo 1420, 1421, 1422, 1423, 1424, y combina los datos modulados de todos los canales, incluyendo el código piloto recibido en la disposición descrita desde el generador de códigos, en el combinador 1430 para generar los componentes I y Q para la transmisión por RF. La sección del transmisor 1301 de la presente disposición soporta cuatro canales programables (TR0, TR1, TR2, TR3) a 64, 32, 16, 8 kb/s. Los datos del canal de mensajes son una señal multiplexada una vez recibida desde la autopista de datos de PCM 1201 a través de la interfaz de PCM 1220 e introducida en el MISR 1410.

La Figura 15 es un diagrama de bloques de un MISR 1410 ilustrativo. Para la disposición ilustrativa de la presente divulgación, un contador es ajustado por la señal de sincronización de la trama de 8 KHz MPCMSYNC y se incrementa en MPCMCLK en 2,048 MHz desde el circuito de temporización 1401. El comparador 1502 compara la salida del contador con los valores del TRCFG correspondientes a la ubicación de la ranura de tiempo para los datos de los canales de mensajes TR0, TR1, TR2, TR3 y los valores de TRCFG se reciben del controlador de la MIU en el MCTRL 1230. El comparador envía la señal de recuento a los registros 1505, 1506, 1507 y 1508 que registra el tiempo de los datos de los canales de mensajes en los búferes 1510, 1511, 1512, 1513 utilizando la señal de temporización TXPCN-CLK obtenida del reloj del sistema. Los datos de mensajes siempre son proporcionados por la señal MSGDAT desde el

## ES 2 376 867 T3

MESSAGE de la señal de la autopista de datos de PCM cuando las señales de habilitación TR0EN, TR1EN, TR2EN y TR3EN de la lógica de control de temporización 1401 están activas. En otras disposiciones, MESSAGE también puede incluir las señales que habilitan los registros en función de una velocidad de encriptado o velocidad de datos. Si la salida del contador es igual a una de las direcciones de localización del canal, los datos de mensajes de transmisión especificados en los registros 1510, 1511, 1512, 1513 son introducidos en los codificadores convolucionales 1411, 1412, 1413, 1414 que se muestran en la Figura 14.

El codificador convolucional permite el uso de técnicas de corrección de errores directa (FEC), que son muy conocidas en la técnica. Las técnicas de FEC dependen de la introducción de redundancia en la generación de datos en forma codificada. Los datos codificados se transmiten y la redundancia de los datos permite que el dispositivo decodificador receptor detecte y corrija los errores. Una disposición de la presente divulgación emplea la codificación convolucional. Se añaden bits de datos adicionales a los datos en el proceso de codificación y son el encabezamiento de codificación. La relación de codificación se expresa como la relación de bits de datos transmitidos con respecto a los bits totales (datos de código + datos redundantes) que se transmiten y se llama la relación "R" del código.

Los códigos de convolución son códigos en los que se genera cada bit de código por la convolución de cada bit nuevo no codificado con un número de bits codificados previamente. El número total de bits utilizado en el proceso de codificación se conoce como longitud de restricción "K", del código. En la codificación convolucional, se registra el tiempo de los datos en un registro de desplazamiento con una longitud de K bits de modo que se registre el tiempo de un bit de entrada en el registro, y éste y el bit existente K-1 son codificados convolucionalmente para crear un nuevo símbolo. El proceso de convolución consiste en crear un símbolo que comprende una suma de 2 módulos de un determinado patrón de bits disponibles, incluyendo siempre el primer bit y el último bit en al menos uno de los símbolos.

La Figura 16 muestra el diagrama de bloques de un codificador de convolución  $K = 7$ ,  $R = 1/2$  adecuado para su uso como el codificador 1411 que se muestra en la Figura 14. Este circuito codifica el canal TR0 como se usa en una disposición de la presente divulgación. Un registro de siete bits 1601 con las etapas Q1 a Q7 utiliza la señal TXPNCLK para registrar el tiempo en los datos de TR0 cuando se confirma la señal de TR0EN. El valor de salida de las etapas Q1, Q2, Q3, Q4, Q6 y Q7 se combinan usando la lógica O-EXCLUSIVO 1602, 1603 para producir los respectivos datos de FEC de los canales I y Q para el canal TR0 FECTR0DI y FECTR0DQ.

Se generan dos flujos de símbolos de salida FECTR0DI y FECTR0DQ. El flujo de símbolos FECTR0DI es generado por la lógica O-EXCLUSIVO 1602 de las salidas del registro de desplazamiento correspondientes a los bits 6, 5, 4, 3 y 0, (octal 171) y es designado como el componente en fase "I" de los datos del canal de transmisión de mensajes. El flujo de símbolos FECTR0DQ es asimismo generado por la lógica O-EXCLUSIVO 1603 de las salidas del registro de desplazamiento de los bits 6, 4, 3, 1 y 0, (octal 133) y es designado como componente en cuadratura "Q" de los datos del canal de transmisión de mensajes. Se transmiten dos símbolos para representar un solo bit codificado creando la redundancia necesaria para permitir que la corrección de errores tenga lugar en el extremo receptor.

Haciendo referencia a la Figura 14, la señal de reloj de habilitación de desplazamiento para los datos del canal de transmisión de mensajes es generada por la lógica de temporización de control 1401. Los datos de salida del canal de mensajes de transmisión codificados convolucionalmente se aplican al respectivo expansor 1420, 1421, 1422, 1423, 1424, que multiplica los datos del canal de mensajes de transmisión por su secuencia preasignada de códigos de expansión desde el generador de códigos 1402. Esta secuencia de códigos de expansión es generada por el control 1303, como se ha descrito anteriormente, y se denomina secuencia de signatura de pseudoruido aleatoria (código de PN).

La señal de salida de cada expansor 1420, 1421, 1422, 1423, 1424 es un canal de datos de transmisión expandido. El funcionamiento del expansor es el siguiente: la expansión de la salida del canal  $(I + jQ)$ , multiplicada por una secuencia aleatoria  $(PNI + jPNQ)$  da el componente en fase I del resultado que se compone de  $(I \text{ xor } PNI)$  y  $(-Q \text{ xor } PNQ)$ . El componente en cuadratura Q del resultado es  $(Q \text{ xor } PNI)$  y  $(I \text{ xor } PNQ)$ . Puesto que no hay entrada de datos del canal a la lógica del canal piloto ( $I = 1$ , los valores de Q están prohibidos), la señal de salida expandida para los canales piloto da las respectivas secuencias PNI para el componente I y PNQ para el componente Q.

El combinador 1430 recibe los canales de datos de expansión expandidos I y Q y combina los canales en una señal de datos de transmisión de módem I (TXIDAT) y una señal de datos de transmisión de módem Q (TXQDAT). Los datos de transmisión expandidos I y los datos de transmisión expandidos Q se suman por separado.

Para una SU, la sección de transmisión 1301 del módem de CDMA incluye los filtros FIR para recibir los canales I y Q del combinador para proporcionar la conformación del pulso, el control espectral de cerca y la corrección  $x/\sin(x)$  para la señal transmitida. Unos filtros FIR separados pero idénticos reciben los flujos de datos de transmisión expandidos I y Q a la velocidad de chips, y la señal de salida de cada uno de los filtros es el doble de la velocidad de chips. Los filtros FIR ilustrativos son 28 filtros simétricos pares de derivación que aumentan (interpolan) el índice de muestreo por 2. El sobremuestreo se produce antes de la filtración, por lo las 28 derivaciones se refieren a 28 derivaciones al doble de la velocidad de chips, y el sobremuestreo se lleva a cabo ajustando cualquier otra muestra a cero. Los coeficientes ilustrativos se muestran en la Tabla 11.

## ES 2 376 867 T3

TABLA 11

*Valores de los coeficientes*

5	<b>Coef. Nº:</b>	<b>0</b>	<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>	<b>5</b>	<b>6</b>	<b>7</b>	<b>8</b>	<b>9</b>	<b>10</b>	<b>11</b>	<b>12</b>	<b>13</b>
	<b>Valor:</b>	<b>3</b>	<b>-11</b>	<b>-34</b>	<b>-22</b>	<b>19</b>	<b>17</b>	<b>-32</b>	<b>-19</b>	<b>52</b>	<b>24</b>	<b>-94</b>	<b>-31</b>	<b>277</b>	<b>468</b>
	<b>Coef. Nº:</b>	<b>14</b>	<b>15</b>	<b>16</b>	<b>17</b>	<b>18</b>	<b>19</b>	<b>20</b>	<b>21</b>	<b>22</b>	<b>24</b>	<b>25</b>	<b>26</b>	<b>27</b>	
10	<b>Valor</b>	<b>277</b>	<b>-31</b>	<b>-94</b>	<b>24</b>	<b>52</b>	<b>-19</b>	<b>-32</b>	<b>17</b>	<b>19</b>	<b>-22</b>	<b>-34</b>	<b>-11</b>	<b>3</b>	

### *Sección de recepción del módem de CDMA*

En referencia a las Figuras 9 y 12, el receptor de RF 950 de la presente disposición acepta los canales de CDMA de entrada analógica I y Q, que se transmiten a los módems de CDMA 1210, 1211, 1212, 1215 a través de la MIU 931, 932, 933 del VDC 940. Estas señales de los canales de CMDA I y Q son muestreados por la sección de recepción 1302 del módem de CDMA (que se muestra en la Figura 13) y se convierte en una señal de mensaje de recepción digital I y Q utilizando un conversor 1730 analógico a digital (A/D) que se muestra en la Figura 17. La relación de muestreo del conversor A/D de la disposición ilustrativa de la presente divulgación es equivalente a la relación de códigos de desexpansión. Las señales de mensaje de recepción digitales I y Q se desexpanden entonces con correlacionadores utilizando seis secuencias de códigos de expansión diferentes complejas correspondientes a las secuencias de códigos de desexpansión de los cuatro canales (TR0, TR1, TR2, TR3), la información de APC y el código piloto.

La sincronización del tiempo del receptor a la señal recibida se separa en dos fases, hay una fase de adquisición inicial y luego una fase de rastreo después de haber adquirido la temporización de la señal. La adquisición inicial se realiza cambiando la fase de la secuencia de códigos piloto generada con respecto a la señal recibida y comparando la salida del desexpansor del piloto con un umbral. El método utilizado se conoce como búsqueda secuencial. Se calculan dos umbrales (de adaptación y descarte) del desexpansor auxiliar. Una vez que la señal se adquiere, el proceso de búsqueda se detiene y comienza el proceso de rastreo. El proceso de rastreo mantiene el generador de códigos 1304 (que se muestra en las Figuras 13 y 17) utilizado por el receptor en sincronización con la señal entrante. El circuito de rastreo utilizado es el bucle cerrado de retardo (DLL) y se implementa en los bloques de adquisición y rastreo 1701 y de IPM 1702 de la Figura 17.

En la Figura 13, el controlador 1303 del módem implementa el circuito cerrado de fase (PLL) y un algoritmo de software en la lógica PLL de SW 1724 de la Figura 17, que calcula la fase y el desplazamiento de frecuencia en la señal recibida con respecto a la señal transmitida. Los cambios de fase calculados se utilizan para rotar al revés los cambios de fase en los bloques de rotación y combinación 1718, 1719, 1720, 1721, de las señales de datos de trayectoria múltiple que hay que combinar para producir señales de salida correspondientes a los canales de recepción TR0', TR1', TR2', TR3'. Entonces se realiza la decodificación Viterbi de los datos en los decodificadores Viterbi 1713, 1714, 1715, 1716 para eliminar la codificación convolucional en cada uno de los canales de mensajes recibidos.

La Figura 17 indica que el generador de códigos 1304 proporciona las secuencias de códigos  $PN_i(t)$ ,  $i = 1, 2, \dots, I$  utilizadas por los desexpansores 1703, 1704, 1705, 1706, 1707, 1708, 1709 del canal de recepción. Las secuencias de códigos generadas se temporizan en respuesta a la señal SYNK de la señal de reloj del sistema y son determinadas por la señal de CCNTRL desde el controlador 1303 del módem que se muestra en la Figura 13. Haciendo referencia a la Figura 17, la sección del receptor del módem de CDMA 1302 incluye el filtro adaptativo adaptado (AMF) 1710, los desexpansores 1703, 1704, 1705, 1706, 1707, 1708, 1709 de canales, el AVC piloto 1711, el AVC auxiliar 1712, decodificadores Viterbi 1713, 1714, 1715, 1716, la interfaz de salida del módem (MOI) 1717, La lógica de rotación y combinación 1718, 1719, 1720, 1721, el generador 1722 de pesos de AMF y la lógica de estimación de cuantiles 1723.

En otra disposición de la divulgación, el receptor del módem de CDMA también incluye un integrador de error de bit para medir la BER del canal y desactivar la lógica de inserción de códigos entre los decodificadores Viterbi 1713, 1714, 1715, 1716 y la MOI 1717 para insertar códigos inactivos en el caso de pérdida de datos de mensaje.

El filtro adaptativo adaptado (AMF) 1710 resuelve la interferencia de trayectoria múltiple introducida por el canal de aire. El AMF 1710 ilustrativo utiliza un filtro FIR complejo de 11 etapas, como se muestra en la Figura 18. Las señales de mensajes digitales I y Q recibidas se reciben en el registro 1820 del conversor A/D 1730 de la Figura 17 y se multiplican en los multiplicadores 1801, 1802, 1803, 1810, 1811, por los pesos W1 a W11 de los canales I y Q recibidos del generador 1722 de pesos de AMF de la Figura 17. En la disposición ilustrativa, el A/D 1730 proporciona los datos de señales de mensajes digitales recibidas I y Q como 2 valores complementarios, 6 bits para I y 6 bits para Q, cuyo tiempo se registra a través de un registro 1820 de desplazamiento de 11 etapas que responde a la señal RXPNCCLK de reloj del código de expansión recibida. La señal RXPNCCLK es generada por la sección de temporización 1401 de la lógica generadora de códigos 1304. Cada etapa del registro de desplazamiento se deriva y se multiplica con una operación compleja en los multiplicadores 1801, 1802, 1803, 1810, 1811 por los valores de peso individuales (6 bits de I y 6 bits de Q) para proporcionar productos ponderados de 11 derivaciones que se suman en el sumador 1830, y se limitan a valores de siete bits para I y 7 bit para Q.



## ES 2 376 867 T3

La sección de recepción 1302 del módem de CDMA (que se muestra en la Figura 13), prevé expansores de canal independientes 1703, 1704, 1705, 1706, 1707, 1708, 1709 (que se muestran en la Figura 17) para desexpandir los canales de mensajes. La disposición descrita desexpande 7 canales de mensajes, cada desexpansor aceptando una señal de código de desexpansión de 1 bit para I y 1 bit para Q para realizar una correlación compleja de este código contra una entrada de datos de 8 bits para I y 8 bits para Q. Los 7 desexpansores corresponden a los 7 canales: El canal de tráfico 0 (TR0'), TR1', TR2', TR3', AUX (un canal de repuesto), el de control automático de potencia (APC) y el piloto (PLT).

El AVC piloto 1711 que se muestra en la Figura 19 recibe los valores PCI y PCQ de las secuencias de códigos de expansión pilotos I y Q en el registro de desplazamiento 1920 en respuesta a la señal de temporización RXPNCCLK, e incluye 11 desexpansores individuales 1901 a 1911 cada un correlacionando los datos de la señal de mensajes digital recibida I y Q con una versión retardada de chip de la misma secuencia de códigos piloto. Las señales OE1, OE2,... OE11 son utilizadas por el control 1303 del módem para permitir la operación de desexpansión. Las señales de salida de los desexpansores se combinan en el combinador 1920 formando la señal de correlación DSPRDAT del AVC piloto 1711, el cual es recibido por la lógica de ACQ y rastreo 1701 (como se muestra en la Figura 17), y en última instancia por el controlador 1303 del módem (que se muestra en la Figura 13). La lógica de ACQ y rastreo 1701 utiliza el valor de la señal de correlación para determinar si el receptor local está sincronizado con su transmisor remoto.

El AVC auxiliar 1712 también recibe los datos de la señal de mensajes de recepción digital I y Q y, en la disposición descrita, incluye cuatro desexpansores separados 2001, 2002, 2003, 2004, como se muestra en la Figura 20. Cada desexpansor recibe y correlaciona los datos de mensajes recibidos digitales I y Q con las versiones retardadas de la misma secuencia de códigos de desexpansión PARI y PARQ que son proporcionados por la entrada del generador de códigos 1304 para, y contenidos en, el registro de desplazamiento 2020. Las señales de salida de los desexpansores 2001, 2002, 2003, 2004 se combinan en el combinador 2030 que proporciona la señal de correlación de ruido ARDSPRDAT. La secuencia de códigos de expansión del AVC auxiliar no se corresponde con ninguna secuencia de códigos de expansión de transmisión del sistema. Las señales OE1, OE2,... OE4 son utilizadas por el control 1303 del módem para permitir la operación de desexpansión. El AVC auxiliar 1712 proporciona una señal de correlación de ruido ARDSPRDAT a partir de la cual el estimador de cuantiles 1733 calcula las estimaciones de cuantiles, y proporciona una medida del nivel de ruido de la lógica de ACQ y rastreo 1701 (que se muestra en la Figura 17) y del controlador 1303 del módem (que se muestra en la Figura 13).

Cada señal de salida del canal desexpandido correspondiente a los canales de mensajes recibidos TR0', TR1', TR2' y TR3' es introducida en el decodificador Viterbi 1713, 1714, 1715, 1716 correspondiente mostrado en la Figura 17, que lleva a cabo la corrección de errores directa en los datos codificados convolucionalmente. Los decodificadores Viterbi de la disposición ilustrativa tienen una longitud de restricción de  $K = 7$  y una tasa de  $R = 1/2$ . Las señales de los canales de mensajes desexpandidos decodificados son transferidas desde el módem de CDMA hacia la autopista de datos de PCM 1201 y la MOIK 1717. El funcionamiento de la MOI es esencialmente el mismo que el funcionamiento de la MISR de la sección de transmisión 1301 (que se muestra en la Figura 13) pero al revés.

La sección de recepción 1302 del módem de CDMA implementa varios algoritmos diferentes en las distintas fases de adquisición, rastreo y desexpansión de la señal de mensajes de CDMA recibida.

Cuando la señal recibida se pierde momentáneamente (o se degrada mucho) el algoritmo de inserción del código de inactividad introduce los códigos de inactividad en lugar de los datos de mensajes recibidos perdidos o degradados para impedir que el usuario pueda escuchar irrupciones de ruido alto en una llamada de voz. Los códigos de inactividad se envían a la MOI 1717 (que se muestra en la Figura 17) en lugar de la señal de salida del canal de mensajes decodificado de los descodificadores Viterbi 1713, 1714, 1715, 1716. El código de inactividad utilizado para cada canal de tráfico es programado por el controlador 1303 de módem escribiendo el patrón apropiado IDLE en la MOI, que en la presente disposición es una palabra de 8 bits para un flujo de 64 kb/s o una palabra de 4 bits para un flujo de 32 kb/s.

### *Algoritmos del módem para la adquisición y rastreo de la señal piloto recibida*

Los algoritmos de adquisición y rastreo son utilizados por el receptor para determinar la fase de código aproximada de una señal recibida, sincronizar los desexpansores locales del receptor del módem con la señal piloto entrante, y rastrear la fase de la secuencia de códigos piloto generada localmente con la secuencia de códigos piloto recibida. Haciendo referencia a las Figuras 13 y 17, los algoritmos son realizados por el controlador del módem 1303, que proporciona señales de ajuste del reloj al generador de códigos 1304. Estas señales de ajuste hacen que el generador de códigos para los desexpansores ajuste las secuencias de códigos generadas localmente en respuesta a los valores de salida medidos del Rake piloto 1711 y los valores cuantiles de los estimadores de cuantiles 1723B. Los valores cuantiles son estadísticas de ruido medido de los canales en fase y en cuadratura de los valores de salida del correlacionador de vectores AUX 1712 (mostrado en la Figura 17). La sincronización del receptor a la señal recibida se separa en dos fases, una fase de adquisición inicial y una fase de rastreo. La fase inicial de adquisición se realiza situando el reloj de la secuencia de códigos de expansión piloto generada localmente a una velocidad más alta o más baja que la velocidad del código de expansión de la señal recibida, disminuyendo la secuencia de códigos de expansión piloto generada localmente y realizando una prueba de la relación de probabilidad secuencial (SPRT) en la salida del correlacionador de vectores piloto 1711. La fase de rastreo mantiene la secuencia de códigos de expansión generada localmente en sincronización con la señal piloto entrante. Se puede encontrar información sobre los estimadores de cuantiles 1723B

## ES 2 376 867 T3

en la solicitud de patente de EE. UU. n° 08/218,198 titulada "ADAPTIVE POWER CONTROL FOR A SPREAD SPECTRUM COMMUNICATIONS SYSTEM" que se incorpora aquí como referencia en cuanto a sus enseñanzas sobre los sistemas adaptativos de control de potencia.

5 El algoritmo frío de adquisición de la SU es utilizado por el módem de CDMA de la SU cuando se activa la primera vez, y por lo tanto no conoce la fase correcta del código de expansión piloto, o cuando una SU intenta readquirir la sincronización con la señal piloto entrante pero ha tardado demasiado tiempo. El algoritmo de adquisición frío se divide en dos subfases. La primera subfase consiste en una búsqueda sobre el código de longitud 233415 utilizado por el FBCH. Una vez que esta fase de subcódigo es adquirida, se sabe que el código de longitud 233415 x 128 del piloto se encuentra dentro de una ambigüedad de 128 fases posibles. La segunda subfase es una búsqueda de estas 128 posibles fases. Para no perder la sincronización con el FBCH, en la segunda fase de la búsqueda, es deseable alternar entre rastrear el código de FBCH e intentar adquirir el código piloto.

15 La adquisición de la RCS del algoritmo del piloto de acceso corto (SAXPT) es utilizado por un módem de CDMA de la RCS para adquirir la señal piloto del SAXPT en una SU. Los detalles adicionales de esta técnica están descritos en la solicitud de patente de EE. UU. titulada "A METHOD OF CONTROLLING INITIAL POWER RAMP-UP IN CDMA SYSTEMS BY USING SHORT CODES" presentada en la misma fecha que la presente e incorporada aquí como referencia. El algoritmo es un algoritmo de búsqueda rápida porque el SAXPT es una secuencia corta de códigos de longitud N, donde N = chips/símbolo y oscila de 45 a 195, dependiendo del ancho de banda del sistema. 20 La búsqueda realiza ciclos por todas las fases posibles hasta completar la adquisición.

La adquisición de la RCS del algoritmo del piloto de acceso largo (LAXPT) empieza inmediatamente después de la adquisición del SAXPT. Se conoce la fase del código de las SU de entre varias duraciones de símbolo, así que en la disposición ilustrativa de la divulgación es posible que haya de 7 a 66 fases para buscar en el retardo del viaje de ida y vuelta de la RCS. Este límite es el resultado de sincronizar la señal piloto de la SU con la señal piloto global de la RCS. 25

El algoritmo de readquisición empieza cuando se produce la pérdida del cierre del código (LOL). Se usa un algoritmo de búsqueda z para acelerar el proceso suponiendo que la fase de código no se ha desviado demasiado de donde estaba la última vez que el sistema se cerró. La RCS utiliza un ancho máximo de las ventanas de búsqueda z limitado por el retardo de la propagación del viaje de ida y vuelta. 30

El período de rastreo previo sigue inmediatamente a los algoritmos de adquisición o readquisición y precede inmediatamente el algoritmo de rastreo. El rastreo previo es un período de duración fija durante el cual los datos recibidos proporcionados por el módem no se consideran válidos. El período de rastreo previo permite que otros algoritmos de módem, como los utilizados por el ISW PLL 1724, ACQ y Rastreo, GEN de peso de AMF 1722, se preparen y adapten al canal actual. El período de rastreo previo tiene dos partes. La primera parte es el retardo mientras el bucle de rastreo del código se para. La segunda parte es el retardo mientras se realizan los cálculos de peso de la conexión del AMF por el Gen de peso de AMF 1722 para producir coeficientes de peso establecidos. También en la segunda parte del período de rastreo previo, se deja parar el bucle de rastreo de la portadora por el SW PLL 1724, y se realizan las estimaciones escalares de los cuantiles en el estimador de cuantiles 1723A. 35 40

El proceso de rastreo se introduce después de finalizar el período de rastreo previo. Este proceso es de hecho un ciclo repetitivo y es la única fase del proceso durante la que los datos recibidos proporcionados por el módem pueden ser considerados válidos. Las operaciones siguientes son realizadas durante esta fase: actualización del peso de la conexión del AMP, rastreo de la portadora, rastreo del código, actualización de los cuantiles escalares, verificación del cierre del código, desrotación y sumado de símbolos y control de la potencia (directo e inverso). 45

Si se detecta el LOL, el receptor del módem termina el algoritmo de rastreo e introduce automáticamente el algoritmo de readquisición. En la SU, un LOL hace que el transmisor se cierre. En la RCS, el LOL hace que el control de la potencia directo se desactive manteniendo la potencia de transmisión constante al nivel inmediatamente anterior a la pérdida de cierre. También hace que la información de retorno del control de la potencia sea transmitida para asumir un patrón de 010101..., haciendo que la SU mantenga su potencia de transmisión constante. Esto puede realizarse utilizando la función de verificación de cierre de señal que genera la señal de reinicio para el circuito de adquisición y rastreo 1701. 50 55

Se mantienen dos conjuntos de estadísticas de cuantiles, uno por el estimador de cuantiles 1723B y el otro por el estimador de cuantiles escalar 1723A. Ambos son utilizados por el controlador de módem 1303. El primer conjunto es la información del cuantil "vectorial", llamado así porque es calculado a partir del vector de cuatro valores complejos generados por el receptor de AVC AUX 1712. El segundo conjunto es la información de cuantil escalar, que es calculada a partir de la única señal AUX de valor complejo que sale de desexpansor AUX 1707. Los dos conjuntos de información representan conjuntos diferentes de estadísticas de ruido que se usan para mantener una probabilidad predeterminada de falsa alarma ( $P_{fa}$ ). Los datos del cuantil vectorial son utilizados por los algoritmos de adquisición y readquisición aplicados por el controlador de módem 1303 para determinar la presencia de una señal recibida en el ruido, y la información del cuantil escalar es utilizada por el algoritmo de verificación de cierre de códigos. 60 65

## ES 2 376 867 T3

Para ambos casos, vectorial y escalar, la información de cuantil consiste en valores calculados de lambda0 a lambda2, que son valores límites que se utilizan para estimar la función de distribución de probabilidad (p.d.f) de la señal recibida desexpandida y determinar si el módem está cerrado para el código PN. El valor Aux\_Power utilizado en la siguiente subrutina C es la magnitud cuadrada de la salida de señal AUX de la serie del correlacionador escalar para los cuantiles escalares y la suma de las magnitudes cuadradas para el caso vectorial. En ambos casos los cuantiles se calculan utilizando la siguiente subrutina C:

```

5   for(n = 0;n < 3;n++) {
10      lambda [n] += (lambda [n] < Aux_Power) ? CG[n] : GM[n];
      }

```

15 donde CG[n] son constantes positivas y GM[n] son constantes negativas (se usan valores diferentes para cantidades escalares y vectoriales).

Durante la fase de adquisición, la búsqueda de la señal piloto entrante con la secuencia de códigos piloto generada localmente emplea una serie de pruebas secuenciales para determinar si el código piloto generado localmente tiene la fase correcta de código con respecto a la señal recibida. Los algoritmos de búsqueda utilizan la Prueba Secuencial de Relación de Probabilidad (SPRT) para determinar si las secuencias de códigos recibidas y generadas localmente están en fase. La velocidad de adquisición es aumentada por el paralelismo resultante de tener un receptor multibarras. Por ejemplo, en la disposición descrita de la divulgación, el Rake piloto principal 1711 tienen un total de 11 barras que representan un período total de fase de 11 períodos de chips. Para la adquisición se aplican 8 pruebas secuenciales de relación de probabilidad (SPRT), con cada SPRT observando una ventana de 4 chips. Cada ventana está desviada de la ventana anterior por un chip y en una secuencia de búsqueda cualquier fase de código dada es cubierta por 4 ventanas. Si las 8 pruebas SPRT son rechazadas, entonces el conjunto de ventanas es movido en 8 chips. Si se acepta cualquiera de las SPRT, entonces se ajusta la fase de código de la secuencia de códigos piloto generada localmente para intentar centrar la fase de la SPRT aceptada en el AVC piloto. Es probable que más de una SPRT alcance el umbral de aceptación al mismo tiempo. Se usa una tabla de consulta que cubre las 256 combinaciones posibles de aceptación/rechazo y el controlador de módem utiliza la información para estimar la fase de código central correcta en el Rake piloto 1711. Cada SPRT se aplica como sigue (todas las operaciones se realizan a una velocidad de símbolo de 64 k): Se designa los valores de nivel de salida de las barras como I\_Finger[n] y Q\_Finger[n], donde n = 0...10 (inclusive, 0 es la barra anterior (más avanzada), entonces la potencia de cada ventana es:

$$\text{Ventana de Potencia}[i] = \sum_n (I\_Finger^2[n] + Q\_Finger^2[n])$$

Para aplicar las SPRT el controlador de módem realiza para cada una de las ventanas los cálculos siguientes que son expresados como una subrutina de pseudocódigo:

```

45   /* find bin for Power */
      tmp = SIGMA[0];
      for (k = 0;k< 3; k++) {
50         if (Power > lambda [k]) tmp = SIGMA[k+1];
      }
      test_statistic += tmp; /* update statistic */
55   if(test_statistic > ACCEPTANCE_THRBSHOLD)you've got ACQ;
      else if (test_statistic < DIS34ISSAL_THRWHOLD) {
          forget this code phase;
60     } else keep trying - get more statistics;

```

donde lambda[k] son como se ha definido en la sección anterior en la estimación de cuantiles y SIGMA[k], ACCEPTANCE\_THRESHOLD y DISMISSAL\_THRBSHOLD son constantes predeterminadas. Obsérvese que SIGMA[k] es negativo para valores bajos de k, y positivo para valores correctos de k, de manera que los umbrales de aceptación y rechazo puedan ser constantes en lugar de una función de cuántos valores de símbolos de datos se han acumulado en la estadística.

## ES 2 376 867 T3

El controlador de módem determina en qué espacio delimitado por los valores de  $\lambda[k]$  desciende el nivel de potencia que permita que el controlador de módem desarrolle una estadística aproximada.

Para el presente algoritmo, el voltaje de control es formado como  $\varepsilon = y^T B y$ , donde  $y$  es un vector formado a partir de los valores de salida de valor complejo del correlacionador de vectores piloto 1711, y  $B$  es una matriz que consiste en los valores constantes predeterminados para maximizar las características operadoras mientras se minimiza el ruido como se ha descrito anteriormente con referencia al detector cuadrático.

Para comprender el funcionamiento del detector cuadrático, es útil considerar lo siguiente. Se hace pasar una señal de espectro expandido (CDMA)  $s(t)$  a través de un canal de trayectoria múltiple con una respuesta de impulso  $h_c(t)$ . La señal de banda base expandida es descrita por la ecuación (30).

$$s(t) = \sum_i C_i p(t - iT_c) \quad (30)$$

donde  $C_i$  es un símbolo de código de expansión complejo,  $p(t)$  es un pulso de chip predefinido y  $T_c$  es la separación de tiempo de chip, donde  $T_c = 1/R_c$  y  $R_c$  es la velocidad de chip.

La señal de banda base recibida es representada por la ecuación (31)

$$r(t) = \sum_i C_i q(t - iT_c - \tau) + n(t) \quad (31)$$

donde  $q(t) = p(t) * h_c(t)$ ,  $\tau$  es un retardo desconocido y  $n(t)$  es ruido acumulativo. La señal recibida es procesada por un filtro,  $h_R(t)$ , así que la forma de onda,  $x(t)$  que hay que procesar viene dada por la ecuación (32).

$$x(t) = \sum_i C_i f(t - iT_c - \tau) + z(t) \quad (32)$$

donde  $f(t) = q(t) * h_R(t)$  y  $z(t) = n(t) * h_R(t)$ .

En el receptor ilustrativo, las muestras de la señal recibida son tomadas a la velocidad de chip, es decir,  $1/T_c$ . Estas muestras,  $x(mT_c + \tau')$ , son procesadas por una serie de correlacionadores que calculan, durante el período  $r^o$  de correlación, las cantidades dadas por la ecuación (33)

$$v_k^{(r)} = \sum_{m=r_L}^{r_L+L-1} x(mT_c + \tau') C_{m+k}^* \quad (33)$$

Estas cantidades están compuestas por un componente de ruido  $W_k^{(r)}$  y un componente determinístico  $y_k^{(r)}$  dado por la ecuación (34).

$$y_k^{(r)} = E[v_k^{(r)}] = Lf(kT_c + \tau' - \tau) \quad (34)$$

En la continuación, el índice de tiempo  $r$  puede ser suprimido para facilitar la escritura, aunque debe observarse que la función  $f(t)$  cambia lentamente con el tiempo.

Las muestras son procesadas para ajustar la fase de muestreo,  $\tau'$ , de una manera óptima para ser procesada posteriormente por el receptor, tal como el filtrado adaptado. Este ajuste se describe abajo. Para simplificar la representación del proceso, es útil describirlo en términos de la función  $f(t+\tau)$ , donde debe ajustarse el desplazamiento de tiempo  $\tau$ . Se observa que la función  $f(t+\tau)$  es medida en presencia de ruido. Así, puede ser problemático ajustar la fase  $\tau'$  en base a las mediciones de la señal  $f(t+\tau)$ . Para representar el ruido, se introduce la función  $v(t)$ :  $v(t) = f(t) + m(t)$ , donde el término  $m(t)$  representa un proceso de ruido. El procesador del sistema puede derivarse en base a las consideraciones de la función  $v(t)$ .

El proceso es no coherente y por lo tanto se basa en la función de la potencia de la envolvente  $|v(t+\tau)|^2$ . La expresión funcional  $e(\tau')$  dada en la ecuación (35) sirve para describir el proceso.

$$e(\tau') = \int_{-\infty}^0 |v(t + \tau' - \tau)|^2 dt - \int_0^{\infty} |v(t + \tau' - \tau)|^2 dt \quad (35)$$

El parámetro de desplazamiento se ajusta para  $e(\tau')=0$ , que ocurre cuando la energía en el intervalo  $(-\infty, \tau' - \tau]$  iguala a la del intervalo  $[\tau' - \tau, \infty)$ . La característica del error es monótonica y por lo tanto tiene un solo punto de cruce en cero. Esta es la calidad deseable de la expresión funcional. Una desventaja de la expresión funcional es que está mal definida porque las integrales no están limitadas cuando hay ruido. No obstante, la expresión funcional  $e(\tau')$  puede transformarse en la forma dada por la ecuación (36).

$$e(\tau') = \int_{-\infty}^{\infty} w(t) |v(t + \tau' - \tau)|^2 dt \quad (36)$$

donde la función típica  $w(t)$  es igual a  $\text{sgn}(t)$ , la función signo.

Para optimizar la función típica  $w(t)$ , es útil definir una figura de mérito,  $F$ , como se indica en la ecuación (37).

$$F = \frac{[e(\tau'_0 + T_A) - e(\tau'_0 - T_A)]^2}{\text{VAR}\{e(\tau'_0)\}} \quad (37)$$

El numerador de  $F$  es la pendiente numérica de la característica media de error en el intervalo  $[-T_A, T_A]$  que rodea el valor rastreado,  $\tau'_0$ . La media estadística es tomada con respecto al ruido así como el canal aleatorio,  $h_c(t)$ . Es deseable especificar una característica estadística del canal para realizar este promedio estadístico. Por ejemplo, el canal puede ser modelado como un canal de Dispersión Estacionaria Sin Correlacionar de Sentido Amplio (WSSUS) con respuesta de impulso  $h_c(t)$  y un proceso de ruido blanco  $U(t)$  que tiene una función de intensidad  $g(t)$  como se muestra en la ecuación (38).

$$h_c(t) = \sqrt{g(t)}U(t) \quad (38)$$

La variancia de  $e(\tau)$  es calculada como el valor medio cuadrático de la fluctuación

$$v(t) = \sum v(k/W) \text{sinc}\{(Wt - k)\pi\} \quad (40)$$

donde “ $e(\tau)$ ” Es el promedio de  $e(\tau)$  con respecto al ruido.

La optimización de la figura de mérito  $F$  con respecto a la función  $w(t)$  puede ser llevada a cabo utilizando métodos variacionales muy conocidos de optimización.

Una vez que se determina el  $w(t)$  óptimo, el procesador resultante puede ser aproximado exactamente por un procesador cuadrático de muestras que se deriva como sigue.

Por el teorema de muestreo, la señal  $v(t)$ , con un límite de banda en un ancho de banda  $W$ , puede ser expresada en función de sus muestras como se ilustra en la ecuación (40).

$$v(t) = \sum v(k/W) \text{sinc}\{(Wt - k)\pi\} \quad (40)$$

## ES 2 376 867 T3

La sustitución de esta expansión en la ecuación (z+6) tiene como resultado una forma cuadrática infinita en las muestras  $v(k/W+\tau'-\tau)$ . Suponiendo que el ancho de banda de señal sea igual a la velocidad de chip, esto permite el uso de un esquema de muestreo que es temporizado por la señal de reloj de chip para ser utilizado para obtener las muestras. Estas muestras,  $v_k$  está representadas por la ecuación (41).

$$v_k = v(kT_c + \tau' - \tau) \quad (41)$$

Esta suposición lleva a una simplificación de la aplicación. Es válido que el error de solapamiento sea pequeño.

En la práctica, la forma cuadrática que se deriva es truncada. En la Tabla 12 se da un ejemplo normalizado de la matriz B. Para este ejemplo, se considera un perfil exponencial  $g(t)=\exp(-t/\tau)$  de expansión del retardo con  $\tau$  igual a un chip. También se considera un parámetro de apertura  $T_A$  igual a uno y a medio chip. El pulso de chip subyacente tiene un espectro de coseno elevado con un exceso de ancho de banda del 20%.

TABLA 12  
*Ejemplo de matriz B*

0	0	0	0	0	0	0	0	0	0	0
0	0	-0,1	0	0	0	0	0	0	0	0
0	-0,1	0,22	0,19	0	0	0	0	0	0	0
0	0	0,19	1	0,45	-0,2	0	0	0	0	0
0	0	-0,19	0,45	0,99	0,23	0	0	0	0	0
0	0	0	-0,2	0,23	0	-0,18	0,17	0	0	0
0	0	0	0	0	-0,18	-0,87	-0,42	0,18	0	0
0	0	0	0	0	0,17	-0,42	-0,92	-0,16	0	0
0	0	0	0	0	0	0,18	-0,16	-0,31	0	0
0	0	0	0	0	0	0	0	0	-0,13	0
0	0	0	0	0	0	0	0	0	0	0

El rastreo de códigos se aplica a través de un detector de fase de bucle que se aplica como sigue. El vector  $y$  se define como un vector de columna que representa los 11 valores complejos del nivel de salida del AVC piloto 1711, y B designa una matriz simétrica de coeficientes con valor real 11 x 11, con valores predeterminados para optimizar la aplicación con los valores de salida del AVC piloto no coherentes y. La señal de salida e del detector de fase es dada por la ecuación (42):

$$\epsilon = y^T B y \quad (42)$$

Los cálculos siguientes se realizan para aplicar un filtro de bucle proporcional e integral y el VCO:

$$x[n] = x[n-1] + \beta \epsilon$$

$$z[n] = z[n-1] + x[n] + \alpha \epsilon$$

para  $\beta$  y  $\alpha$  que son constantes escogidas de la modelación del sistema para optimizar la aplicación del sistema para el canal de transmisión y la aplicación particulares, y donde  $x[n]$  es el valor de salida del integrador del filtro de

## ES 2 376 867 T3

bucle y  $z[n]$  es el valor de salida de VCO. Los ajustes de la fase del código son hechos por el controlador de módem siguiendo la subrutina C:

```
5      if (z > zmx) {  
        delay phase 1/16 chip;  
        z -= zmax;  
10     } else if (z < -zmax) {  
        advance phase 1/16 chip;  
        z += zmax;  
15     }  
}
```

Se podría utilizar una fase de retardo diferente en el pseudocódigo anterior conforme a la presente invención.

20 El algoritmo de actualización de peso intermedio de AMF del generador de peso del AMF 1722 se produce periódicamente para desrotar y escalar la fase de cada valor de barra del Rake piloto 1711 realizando una multiplicación compleja del valor de la barra del AVC piloto con el conjugado complejo del valor de salida actual del bucle de rastreo de la portadora y aplicar el producto a un filtro de paso bajo y formar el conjugado complejo de los valores del filtro para producir los valores de peso intermedio del AMF, que son escritos periódicamente en los filtros AMF del módem de CDMA.

25 El algoritmo de verificación de cierre, mostrado en la Figura 17, es aplicado por el controlador de módem 1303 realizando operaciones de SPRT en la señal de salida de la serie escalar de correlacionadores. La técnica de SPRT es igual que la de para los algoritmos de adquisición, excepto en que los umbrales de aceptación y rechazo son cambiados para aumentar la probabilidad de detección del cierre.

30 El rastreo de la portadora se realiza a través de un segundo bucle de orden que opera en los valores de salida pilotos de la serie escalar correlacionada. La salida del detector de fase es la versión muy limitada del componente de cuadratura del producto de la señal de salida piloto (de valor complejo) de la serie escalar correlacionada y la señal de salida del VCO. El filtro de bucle es un diseño proporcional e integral. El VCO es una pura suma del error de fase  $\Phi$  acumulado, que se convierte en el corrector de fase complejo  $\cos \Phi + j \sin \Phi$  usando una tabla de consulta en la memoria.

35 La descripción anterior del algoritmo de adquisición y rastreo se centra en un método no coherente porque el algoritmo de adquisición y rastreo descrito requiere una adquisición no coherente seguido de un rastreo no coherente porque durante la adquisición no hay una referencia coherente disponible hasta que el AMF, el AVC piloto, el AVC auxiliar y el DPLL estén en un estado de equilibrio. Sin embargo, en la técnica se sabe que el rastreo y combinación coherentes siempre es óptimo porque en el rastreo y combinación no coherente se pierde la información de salida de la fase de salida de cada barra del AVC piloto. Por consiguiente, otra disposición de la divulgación emplea un sistema de adquisición y rastreo de dos pasos, en el que primero se aplica el algoritmo de adquisición y rastreo no coherente descrito anteriormente y entonces el algoritmo cambia a un método de rastreo coherente. El método de combinación y rastreo coherente es similar al descrito anteriormente, excepto en que la señal de error rastreada es de la forma:

$$\epsilon = y^T A y \quad (43)$$

50 donde  $y$  se define como un vector de columna que representa los 11 valores complejos del nivel de salida del AVC piloto 1711, y  $A$  designa una matriz simétrica de coeficientes con valor real  $11 \times 11$ , con valores predeterminados para optimizar la aplicación con los valores de salida del AVC piloto coherentes y. Abajo se muestra una matriz  $A$  ilustrativa.

55

60

65

ES 2 376 867 T3

$$\begin{array}{r}
 \\
 \\
 5 \\
 \\
 \\
 10 \\
 \mathbf{A} = \\
 \\
 15 \\
 \\
 20 \\
 \\
 \end{array}
 \begin{array}{r}
 \mathbf{1\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0} \\
 \mathbf{0\ 1\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0} \\
 \\
 \mathbf{0\ 0\ 1\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0} \\
 \mathbf{0\ 0\ 0\ 1\ 0\ 0\ 0\ 0\ 0\ 0\ 0} \\
 \mathbf{0\ 0\ 0\ 0\ 1\ 0\ 0\ 0\ 0\ 0\ 0} \\
 \mathbf{0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0} \\
 \mathbf{0\ 0\ 0\ 0\ 0\ 0\ -1\ 0\ 0\ 0\ 0} \\
 \mathbf{0\ 0\ 0\ 0\ 0\ 0\ 0\ -1\ 0\ 0\ 0} \\
 \mathbf{0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ -1\ 0\ 0} \\
 \mathbf{0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ -1\ 0} \\
 \mathbf{0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ 0\ -1}
 \end{array}
 \tag{44}$$

Haciendo referencia a la Figura 9, la tarjeta del controlador de distribución de vídeo (VDC) 940 de la RCS se conecta a cada MIU 931, 932, 933 y a los transmisores/receptores de RF 950. El VDC 940 se muestra en la Figura 21. La circuitería del combinador de datos (DCC) 2150 incluye un demultiplexador de datos 2101, sumador de datos 2102, filtros FIR 2103, 2104, y un accionador 2111. El DCC 2150 1) recibe la señal de datos ponderada MDAT I y Q del módem de CDMA de cada uno de los MIU, 931, 932, 933, 2) suma los datos I y Q con los datos digitales del canal portador de cada MIU 931, 932, 933, 3) y suma el resultado con la señal de mensaje de datos de transmisión BCAST y el código de expansión piloto global GPILOT proporcionados por el módem principal de MIU 1210, 4) forma la banda de las señales sumadas para la transmisión, y 5) produce la señal de datos analógica para la transmisión al transmisor/receptor de RF.

Los filtros FIR 2103, 2104 son utilizados para modificar los datos I y Q del módem de transmisión de CDMA del MIU antes de la transmisión. El WAC transfiere los datos con el coeficiente del filtro FIR a través del enlace con el puerto de serie 912 a través del controlador VDC 2120 y los filtros FIR 2103, 2104. Cada filtro FIR 2103, 2104 se configura separadamente. Los filtros FIR 2103, 2104 emplean un muestreo ascendente para operar al doble de la velocidad de chip, así que los valores cero de los datos se envían después de cada valor DATI y DATQ del módem de transmisión de CDMA del MIU para producir FTXI y FTXQ.

El VDC 940 distribuye la señal de AGC AGCDATA del AGC 1750 de los MIU 931, 932, 933 al transmisor/receptor de RF 950 a través de la interfaz de distribución (DI) 2110. La VDC DI 2110 recibe los datos RXI y RXQ del transmisor/receptor de RF y distribuye la señal como VDATAI y VDATAQ a los MIU 931, 932, 933.

Haciendo referencia a la Figura 21, el VDC 940 también incluye un controlador de VDC 2120 que monitoriza las señales de información de estado y defecto MIUSTAT de las MIU y se conecta al enlace de serie 912 y HSBS 970 para comunicar con el WAC 920 mostrado en la Figura 9. El controlador de VDC 2120 incluye un microprocesador, como un microcontrolador Intel 8032, un oscilador (no mostrado) que proporciona señales de temporización, y una memoria (no mostrada). La memoria del controlador de VDC incluye una Flash Prom (no mostrada) para contener el código del programa del controlador para el microprocesador 8032, y una SRAM (no mostrada) para contener los datos temporales escritos en y leídos de la memoria por el microprocesador.

Haciendo referencia a la Figura 9, la presente divulgación incluye un transmisor/receptor de RF 950 y una sección de amplificador de potencia 960. Haciendo referencia a la Figura 22, el transmisor/receptor de RF 950 está dividido en tres secciones: el módulo de transmisor 2201, el módulo de receptor 2202, y el sintetizador de frecuencia 2203. El sintetizador de frecuencia 2203 produce una frecuencia portadora de transmisión TFREQ y una frecuencia portadora de recepción RFREQ en respuesta a una señal de control de frecuencia FREQCTRL recibida del WAC 920 en el enlace de serie 912. En el módulo de transmisor 2201, las señales de datos I y Q analógicas de entrada TXI y TXQ del VDC son aplicadas al modulador de cuadratura 2220, que también recibe una señal de frecuencia portadora de transmisión TFREQ del sintetizador de frecuencia 2203 para producir una señal portadora de transmisión modulada en cuadratura TX. Después se aplica la señal modulada portadora de transmisión analógica, una señal de RF elevada TX, al amplificador de potencia de transmisión 2252 del amplificador de potencia 960. La señal portadora de transmisión amplificada es pasada entonces a través de los componentes pasivos de alta potencia (HPPC) 2253 a la antena 2250, que transmite la señal de RF elevada al canal de comunicación como una señal de RF de CDMA. En una disposición de la divulgación, el amplificador de potencia de transmisión 2252 comprende ocho amplificadores de aproximadamente 60 vatios de pico a pico cada uno.



## ES 2 376 867 T3

El HPPC 2253 comprende un pararrayos, un filtro de salida, un acoplador direccional de 10 dB, un aislador, y una terminación de alta potencia unida al aislador.

Una señal de RF de CDMA de recepción es recibida en la antena 2250 desde el canal de RF y pasada por el HPPC 2253 al amplificador de potencia de recepción 2251. El amplificador de potencia de recepción 2251 incluye, por ejemplo, un transistor de potencia de 30 vatios accionado por un transistor de 5 vatios. El módulo de recepción de RF 2202 tiene una señal RX portadora de recepción modulada en cuadratura del amplificador de potencia de recepción. El módulo de recepción 2202 incluye un demodulador de cuadratura 2210 que toma la señal RX modulada portadora de recepción y la señal de frecuencia portadora de recepción RFREQ del sintetizador de frecuencia 2203, demodula sincronamente la portadora, y proporciona los canales I y Q analógicos. Estos canales son filtrados para producir las señales RXI y RXQ, que son transferidas al VDC 940.

### *La unidad de abonado*

La Figura 23 muestra la unidad de abonado (SU) de una disposición de la presente invención. Como puede observarse, la SU incluye una sección de RF 2301 que incluye un modulador de RF 2302, un demodulador de RF 2303, y un divisor/aislador 2304, que reciben los canales lógicos globales y asignados que incluyen los mensajes de tráfico y control y las señales piloto globales en la señal del canal de RF de CDMA de enlace directo, y transmite las señales de piloto inverso y de los canales asignados en el enlace inverso del canal de RF de CDMA de enlace inverso. Los enlaces directo e inverso son recibidos y transmitidos, respectivamente, a través de las antenas 2305. La sección de RF emplea, en una disposición ilustrativa, un receptor convencional de conversión dual superheterodino que tiene un demodulador síncrono que responde a la señal ROSC. La selectividad de este receptor es proporcionada por un filtro SAW de 70 MHz transversal (no mostrado). El modulador de RF incluye un modulador sincrónico (no mostrado) que responde a la señal portadora TOSC para producir una señal portadora modulada en cuadratura. Esta señal se intensifica en frecuencia mediante un circuito de mezcla de compensación (no mostrado).

La SU también incluye una interfaz de línea de abonado 2310, incluyendo la funcionalidad de un generador de control (CC), una interfaz de datos 2320, un codificador de ADPCM 2321, un decodificador de ADPCM 2322, un controlador de SU 2330, un generador de señales de reloj de SU 2331, una memoria de 2332, y un módem de CDMA 2340, que es esencialmente el mismo que el módem de CDMA 1210 que se describió anteriormente en referencia a la Figura 13. Cabe señalar que la interfaz de datos 2320, el codificador de ADPCM 2321 y el decodificador de ADPCM 2322 se proporcionan normalmente como un chip codificador/decodificador estándar de ADPCM.

La señal del canal de RF de CDMA de enlace directo se aplica al demodulador de RF 2303 para producir la señal de CDMA de enlace directo. La señal de CDMA de enlace directo es suministrada al módem de CDMA 2340, que adquiere la sincronización con la señal piloto global, produce la señal de sincronización piloto global para el reloj 2331, para generar las señales de temporización del sistema, y desexpande la pluralidad de canales lógicos. El módem de CDMA 2340 adquiere también los mensajes de tráfico RMESS y los mensajes de control RCTRL y proporciona las señales de mensajes de tráfico RMESS a la interfaz de datos 2320 y recibe las señales de los mensajes de control RCTRL al controlador de SU 2330.

Las señales de mensajes de control recibidas RCTRL incluyen una señal de identificación del abonado, una señal de codificación y las señales de modificación del portador. La RCTRL también puede incluir información de control y otras de señalización de telecomunicaciones. La señal de mensajes de control recibida RCTRL se aplica al controlador de SU 2330, que comprueba que la llamada es para la SU a partir del valor de identificación del abonado obtenido de la RCTRL. El controlador SU 2330 determina el tipo de información de usuario contenida en la señal de mensajes de tráfico de la señal de codificación y la señal de modificación de la velocidad del portador. Si la señal de codificación indica que el mensaje de tráfico está codificado por ADPCM, se envía el mensaje de tráfico RVMESS al decodificador de ADPCM 2322 enviando un mensaje de selección a la interfaz de datos 2320. El controlador SU 2330 emite una señal de codificación de ADPCM y una señal de velocidad del portador obtenidas de la señal de codificación al decodificador de ADPCM 2322. La señal de mensajes de tráfico RVMESS es la señal de entrada al decodificador de ADPCM 2322, donde se convierte la señal de mensajes de tráfico en una señal de información digital RINF en respuesta a los valores de la señal de codificación de ADPCM introducida.

Si el controlador de la SU 2330 determina que el tipo de información de usuario contenida en la señal de mensajes de tráfico de la señal de codificación no está codificada por ADPCM, entonces la RDMESS pasa a través del codificador ADPCM sin codificar. La señal de mensaje de tráfico RDMESS es transferida desde la interfaz de datos 2320 directamente al controlador de interfaz (IC) 2312 de la interfaz de línea de abonado 2310.

La señal de información digital RINF o RDMESS se aplica a la interfaz de línea de abonado 2310, que incluye un controlador de interfaz (IC) 2312 y una interfaz de línea (LI) 2313. Para la disposición ilustrativa, el IC es un controlador de interfaz de PCM extendido (EPIC) y la LI es un circuito de interfaz de línea de abonado (SLIC) para el POTS, que corresponde a las señales de tipo RINF, y una interfaz RDSI para la RDSI que corresponde a las señales de tipo RDMESS. Los circuitos del EPIC y del SLIC son muy conocidos en la técnica. La interfaz de línea de abonado 2310 convierte la señal de información digital RINF o RDMESS al formato definido por el usuario. El formato definido por el usuario es proporcionado al IC 2312 por el controlador de la SU 2330. La LI 2310 incluye circuitos para llevar a cabo funciones tales como la conversión de ley A o ley  $\mu$ , generar tonos de marcado y generar o interpretar bits de señalización. La interfaz de línea también produce la señal de información del usuario a la SU de usuario 2350 según

## ES 2 376 867 T3

ha sido definida por la interfaz de línea de abonado, por ejemplo voz del POTS, datos de banda de voz o servicio de datos RDSI.

5 Para un canal de RF de CDMA de enlace inverso, se aplica una señal de información de usuario a la LI 2313 de la interfaz de línea de abonado 2310, que emite una señal de tipo de servicio y una señal de tipo de información al controlador de la SU. El CI 2312 de la interfaz de línea de abonado 2310 produce una señal de información digital TINF que es la señal de entrada al codificador de ADPCM 2321 si la señal de información de usuario debe ser codificada por ADPCM, como para el servicio POTS. Para los datos u otra información de usuario no codificados por ADPCM, el IC 2312 pasa el mensaje de datos TDMESS directamente a la interfaz de datos 2320. El módulo de control de llamadas (CC), incluida en la interfaz de línea de abonado 2310, obtiene la información de control de llamadas de la señal de información de usuario, y pasa la información de control de llamadas CCINF al controlador de SU 2330. El codificador de ADPCM 2321 también recibe la señal de codificación y las señales de modificación del portador del controlador de la SU 2330 y convierte la señal de información digital de entrada en la señal de mensajes de tráfico de salida TVMESS en respuesta a las señales de codificación y de modificación del portador. El controlador de la SU 2330 también emite la señal de control inverso que incluye la información de control de llamada de la señal de codificación y la señal de modificación del canal portador al módem de CDMA. La señal de mensajes de salida TVMESS se aplica a la interfaz de datos 2320. La interfaz de datos 2320 envía la información de usuario al módem de CDMA 2340 como señal de mensaje de transmisión TMESS. El módem de CDMA 2340 expande el mensaje de salida y los canales de control inversos TCTRL recibidos del controlador de la SU 2330 y produce la señal de CDMA de enlace inverso. La señal de CDMA de enlace inverso es proporcionada a la sección de transmisión de RF 2301 y modulada por el modulador de RF 2302 para producir la señal del canal de RF de CDMA de enlace inverso transmitida desde la antena 2305.

25 El controlador de la SU 2330 recibe los datos RFDAT del demodulador de RF 2303 y modulador de RF 2302 concernientes a las características operadoras de la sección de RF 2301, incluyendo, por ejemplo, las mediciones de la ganancia de la señal, la potencia de la señal y el cambio de frecuencia. En respuesta a los datos RFDAT, el controlador de la SU 2330 puede ajustar los parámetros operativos programables en la sección de RF 2301.

30 En la presente invención, la memoria 2332 está compuesta de dos componentes de memoria: una primera memoria para contener un programa para que el controlador de la SU 2330 lo cargue y lo use, y una segunda memoria para escribir y guardar información durante la operación. La primera memoria puede ser una memoria programable, como una memoria FLASH. El controlador de la SU 2330 puede recibir un nuevo programa transmitido a la SU desde el módem de CDMA 2340 o desde un dispositivo externo (no mostrado). A recibir el nuevo programa, el controlador de la SU puede guardar el nuevo programa en la segunda memoria, determinar que el programa ha sido recibido correctamente, guardar el programa en la primera memoria reprogramando la primera memoria, y entonces reiniciar y cargar el nuevo software.

40 Asimismo, se puede proporcionar una interfaz opcional para un dispositivo opcional de monitorización 2352 a través del controlador de la SU 2330. El Controlador de la SU 2330 puede recibir los datos MODAT del módem de CDMA 2340 que puede indicar valores actuales de los parámetros del sistema, como, por ejemplo, niveles de interferencia de ruido del sistema, número de llamadas establecidas, parámetros de control de la potencia directa e inversa, tiempo para acceder a un canal, tiempo para establecer un canal, y el número de llamadas interrumpidas. El controlador de la SU 2330 puede reunir y guardar esta información en la memoria 2332 y proporcionar la información al monitor opcional 2352 si ha sido preparado por un usuario o automáticamente.

### 45 *Procedimiento de conexión y establecimiento de llamadas*

El proceso de establecimiento del canal portador consta de dos procedimientos: el proceso de conexión de llamada para una conexión de llamada entrante de una unidad de procesamiento de llamadas remota, como una RDU (conexión de llamadas entrantes), y el proceso de conexión de llamada para una llamada saliente desde la SU (conexión de llamadas salientes). Antes de que cualquier canal portador pueda establecerse entre una RCS y una SU, la SU debe registrar su presencia en la red con el procesador de llamadas remotas, como la RDU. Cuando la señal de descolgar es detectada por la SU, la SU no sólo comienza a establecer un canal portador, sino que también inicia el procedimiento para que una RCS obtenga un enlace terrestre entre la RCS y el procesador de control remoto. Tal y como se incorpora en la presente memoria como referencia, el proceso de establecer la conexión de la RCS y la RDU se detalla en la norma DECT V5.1.

60 Para el procedimiento de conexión de llamada entrante que se muestra en la Figura 24, en primer lugar 2401, el WAC 920 (que se muestra en la Figura 9) recibe, a través de uno de los MUX 905, 906 y 907, una solicitud de llamada entrante de una unidad de procesamiento de llamadas remota. Esta solicitud identifica la SU objetivo y que se desea una conexión de llamada con la SU. El WAC emite periódicamente el canal SBCH con indicadores de localización para cada SU y emite periódicamente los semáforos FBCH para cada canal de acceso. En respuesta a la solicitud de llamada entrante, el WAC, en la etapa 2420, comprueba primero si la SU identificada ya está activa con otra llamada. Si es así, el WAC devuelve una señal de ocupado para la SU a la unidad de procesamiento remota a través del MUX, de lo contrario se establece el indicador de localización.

65 A continuación, en la etapa 2402, el WAC comprueba el estado de los módems de la RCS y, en la etapa 2421, determina si hay un módem para la llamada. Si un módem está disponible, los semáforos del FBCH indican que uno o

## ES 2 376 867 T3

más canales AXCH están disponibles. Si no hay un canal disponible después de un cierto período de tiempo, entonces el WAC devuelve una señal de ocupado de la SU a la unidad de procesamiento remota a través del MUX. Si un módem de la RCS está disponible y la SU no está activa (en modo de reposo), el WAC establece el indicador de localización para la SU identificada en el SBCH para indicar una solicitud de llamada entrante. Mientras tanto, el canal de acceso a los módems busca continuamente la señal piloto de acceso corta (SAXPT) de la SU.

En la etapa 2403, una SU en reposo entra periódicamente en modo vigilia. En el modo vigilia, el módem de la SU sincroniza con la señal piloto de enlace descendente, espera a que los filtros AMF y el circuito cerrado en fase del módem de la SU se establezcan y lee el indicador de localización en la ranura que le ha sido asignada en el SBCH para determinar si hay una llamada para la SU 2422. Si no hay ningún indicador de localización establecido, la SU detiene el módem de la SU y vuelve al modo de reposo. Si se establece un indicador de localización para una conexión de llamada entrante, el módem de la SU comprueba el tipo de servicio y los semáforos en el FBCH para un AXCH disponible.

A continuación, en la etapa 2404, el módem de la SU selecciona un AXCH disponible y comienza un incremento de la potencia de transmisión rápida del SAXPT correspondiente. Durante un período, el módem de la SU continúa aumentando la potencia rápida en el SAXPT y los módems de acceso continúan la búsqueda del SAXPT.

En la etapa 2405, el módem de la RCS adquiere el SAXPT de la SU y comienza a buscar el LAXPT de la SU. Cuando se adquiere el SAXPT, el módem informa al controlador WAC, y el controlador WAC establece el semáforo correspondiente al módem en "rojo" para indicar que el módem está ocupado. Los semáforos son periódicamente emitidos sin dejar de intentar la adquisición del LAXPT.

El módem de la SU comprueba, en la etapa 2406, el semáforo del FBCH y del AXCH. Cuando el semáforo del AXCH está rojo, la SU asume que el módem de la RCS ha adquirido el SAXPT y comienza a transmitir el LAXPT. El módem de la SU continúa aumentando la potencia del LAXPT a una velocidad más lenta hasta recibir los mensajes de Sinc-Ind en el CTCH correspondiente. Si la SU es errónea porque el semáforo se estableció de hecho en respuesta a otra SU al adquirir el AXCH, el módem de la SU se desconecta transcurrido un tiempo porque no se ha recibido mensajes de Sinc-Ind. La SU espera aleatoriamente durante un período de tiempo, recoge un nuevo canal AXCH, y se repiten las etapas 2404 y 2405 hasta que el módem de la SU reciba los mensajes de Sync-Ind. Se puede encontrar información sobre el método de aumento de la potencia de la disposición ilustrativa de esta divulgación en la solicitud de patente de EE. UU. titulada METHOD OF CONTROLLING INITIAL POWER RAMP-UP IN CDMA SYSTEMS BY USING SHORT CODES presentada en la misma fecha que la presente e incorporada aquí como referencia.

Después, en la etapa 2407, el módem de la RCS adquiere el LAXPT de la SU y comienza a enviar mensajes de Sinc-Ind en el CTCH correspondiente. El módem espera 10 ms a que se establezcan los filtros del correlacionador del vector AUX y piloto y el circuito cerrado en fase, pero continúa enviando mensajes de Sinc-Ind en el CTCH. El módem entonces comienza a buscar un mensaje de solicitud de acceso a un canal portador (MAC\_ACC\_REQ), desde el módem de la SU.

El módem de la SU, en la etapa 2408, recibe el mensaje de Sinc-Ind y bloquea el nivel de potencia de transmisión del LAXPT. El módem de la SU comienza entonces a enviar mensajes repetidos de solicitud de acceso a un canal de tráfico portador (MAC\_ACC\_REQ) a niveles de potencia fija, y queda en espera de detectar un mensaje de confirmación de la solicitud (MAC\_BEARER\_CFM) del módem de la RCS.

A continuación, en la etapa 2409, el módem de la RCS recibe un mensaje MAC\_ACC\_REQ, el módem empieza entonces a medir el nivel de potencia del AXCH e inicia el canal de APC. El módem de la RCS envía el mensaje MAC\_BEARER\_CFM a la SU y empieza a detectar la confirmación de MAC\_BEARER\_CFM\_ACK del mensaje MAC\_BEARER\_CFM.

En la etapa 2410, el módem de la SU recibe el mensaje MAC\_BEARER\_CFM y comienza a obedecer los mensajes de control de potencia de APC. El SU deja de enviar el mensaje MAC\_ACC\_REQ y envía al módem de la RCS el mensaje de MAC\_BEARER\_CFM\_ACK. La SU comienza a enviar los datos cero en el AXCH. La SU espera 10 ms para establecer el nivel de potencia de transmisión de enlace ascendente.

El módem de la RCS, en la etapa 2411, recibe el mensaje MAC\_BEARER\_CFM\_ACK y deja de enviar los mensajes MAC\_BEARER\_CFM. Las mediciones de potencia del APC continúan.

A continuación, en la etapa 2412, los módems de tanto la SU como la RCS han sincronizado las subépocas, obedecen los mensajes de APC, miden los niveles de potencia recibidos y calculan y envían mensajes de APC. La SU espera 10 ms para establecer el nivel de potencia de enlace descendente.

Por último, en la etapa 2413, el canal portador se establece y se inicia entre los módems de la SU y la RCS. El WAC recibe la señal de establecimiento del portador del módem de la RCS, reasigna el canal AXCH y pone el semáforo correspondiente en verde.

Para la conexión de llamadas salientes que se muestra en la Figura 25, la SU es puesta en modo activo por la señal de descolgado en la interfaz de usuario en la etapa 2501.

## ES 2 376 867 T3

A continuación, en la etapa 2502, la RCS indica los canales AXCH disponibles mediante el establecimiento de los semáforos correspondientes.

5 En la etapa 2503, la SU se sincroniza con el piloto de enlace descendente, espera a que se establezcan los filtros del correlacionador del vector del módem de la SU y el circuito cerrado en fase y la SU comprueba el tipo de servicio y los semáforos de un canal AXCH disponible.

10 Las etapas 2504 a 2513 son idénticas a las etapas de procedimiento 2404 a 2413 para el procedimiento de conexión de llamada entrante de la Figura 24, por lo que no se explican en detalle.

15 En los procedimientos anteriores para la conexión de llamadas entrantes y la conexión de llamadas salientes, el proceso de aumento de potencia consta de los siguientes eventos. La SU empieza desde una potencia de transmisión muy baja y aumenta su nivel de potencia mientras transmite el código SAXPT corto, una vez que el módem de la RCS detecta el código corto apaga el semáforo. Al detectar que el semáforo cambió, la SU sigue aumentando, a una velocidad más lenta esta vez enviando el LAXPT. Una vez que el módem de la RCS adquiere el LAXPT y envía un mensaje en el CTCH para indicarlo, la SU mantiene su potencia de transmisión (TX) constante y envía el mensaje de solicitud de acceso al MAC. Este mensaje se contesta con un mensaje MAC\_BEARER\_CFM en el CTCH. Una vez que la SU recibe el mensaje MAC\_BEAEER\_CFM cambia al canal de tráfico (TRCH), que es el tono de marcado para el POTS.

20 Cuando la SU captura un canal AXCH de usuario específico, la RCS asigna un código semilla para la SU a través del CTCH. El código semilla es utilizado por el generador de códigos de expansión en el módem de la SU para producir el código asignado para el piloto inverso del abonado, y los códigos de expansión de los canales asociados para el tráfico, control de llamadas y señalización. La secuencia de códigos de expansión piloto inversa de la SU se sincroniza en fase a la secuencia de códigos de expansión global piloto del sistema de la RCS y los códigos de expansión de tráfico, control de llamadas y señalización se sincronizan en fase con la secuencia de códigos de expansión piloto inversa de la SU.

30 Si la unidad de abonado consigue capturar un canal de usuario específico, la RCS establece un enlace terrestre con la unidad de procesamiento remota que corresponda al canal de usuario específico. Para la norma DECT V5.1, una vez que se ha establecido el enlace completo de la RDU a la LE utilizando el mensaje ESTABLISHMENT V5.1, la LE devuelve el correspondiente mensaje ESTABLISHMENT ACK V5.1 a la RDU, y a la unidad de abonado se le envía un mensaje CONNECT que indica que la conexión se ha completado.

35 *Soporte de tipos de servicio especiales*

### *Recuperación de la llamada interrumpida*

40 La RCS y la SU monitorizan cada una la señal del canal portador de CDMA para evaluar la calidad de la conexión del canal portador de CDMA. La calidad del enlace se evalúa utilizando la prueba secuencial de relación de probabilidad (SPRT) empleando una estimación de cuantil adaptativo. El proceso de SPRT utiliza mediciones de la potencia de la señal recibida; y si el proceso de SPRT detecta que el generador de códigos de expansión local ha perdido la sincronización con el código de expansión de la señal recibida o si detecta la ausencia o nivel bajo de una señal recibida, la SPRT declara una pérdida de cierre (LOL).

45 Cuando se declara la condición de LOL, el módem del receptor de cada RCS y SU empieza una búsqueda z de la señal de entrada con el generador de códigos de expansión local. La búsqueda z es bien conocida en la técnica de adquisición y detección del código de expansión de CDMA y está descrita por Robert E. Ziemer y Roger L. Peterson en Digital Communications and Spread Spectrum Systems, en las páginas 492-94, que se incorpora aquí como referencia. El algoritmo de la búsqueda z de la presente invención prueba los grupos de ocho fases de código de expansión delante y detrás de la última fase conocida en incrementos cada vez más grandes de fases de código de expansión.

55 Durante la condición de LOL detectada por la RCS, la RCS continúa transmitiendo a la SU en los canales asignados, y continúa transmitiendo señales de potencia de control a la SU para mantener el nivel de potencia de transmisión de la SU. El método de transmitir señales de control de la potencia se describe abajo. La readquisición satisfactoria tiene lugar deseablemente dentro de un período determinado de tiempo. Si la readquisición es satisfactoria, la conexión de llamada continúa, de otro modo la RCS rechaza la conexión de llamada desactivando y liberando el módem de RCS asignado por el WAC, y transmite una señal de terminación de llamada a un procesador remoto de la llamada, como el RDU, como se ha descrito anteriormente.

60 Cuando la condición de LOL es detectada por la SU, la SU detiene la transmisión al RCS en los canales asignados lo que fuerza a la RCS a una condición de LOL, y comienza el algoritmo de readquisición. Si la readquisición es satisfactoria, la conexión de llamada continúa, y si no es satisfactoria, la RCS rechaza la conexión de llamada desactivando y liberando el módem de SU como se ha descrito anteriormente.

65

*Control de la potencia**General*

5 La característica de control de la potencia de la presente divulgación es utilizada para minimizar la cantidad de potencia de transmisión utilizada por una RCS y las SU del sistema, y la subcaracterística de control de la potencia que actualiza la potencia de transmisión durante la conexión del canal portador se define como un control de potencia automático (APC). Los datos de APC son transferidos de la RCS a una SU en el canal APC directo y de una SU a la RCS en el canal de APC inverso. Cuando no hay un enlace de datos activo entre las dos, la subcaracterística de control de potencia de mantenimiento (MPC) actualiza la potencia de transmisión de la SU.

15 Los niveles de potencia de transmisión de los canales directos e inversos asignados son controlados por el algoritmo de APC para mantener la relación suficiente de potencia de señal a potencia de ruido de interferencia (SIR) en esos canales, y para estabilizar y minimizar la potencia de salida del sistema. La presente divulgación utiliza un mecanismo de control de la potencia de bucle cerrado en el que un receptor decide que el transmisor debería aumentar o disminuir gradualmente su potencia de transmisión. Esta decisión es transmitida de vuelta al respectivo transmisor a través de la señal de control de potencia en el canal de APC. El receptor toma la decisión de aumentar o disminuir la potencia del transmisor basado en dos señales de error. Una señal de error es una indicación de la diferencia entre las potencias de las señales desexpandidas medidas y deseadas, y la otra señal de error es una indicación del promedio de la potencia total recibida.

20 Como se utiliza en la disposición descrita de la divulgación, el término control de potencia cerca del extremo se usa para denominar el ajuste de la potencia de salida del transmisor según la señal de APC recibida en el canal de APC desde el otro extremo. Esto significa el control inverso de la potencia para la SU y el control directo de potencia para la RCS; y el término APC lejano del extremo se utiliza para denominar al control de la potencia directa para la SU y el control de la potencia inversa para la RCS (ajustando la potencia de transmisión del extremo opuesto).

30 Para conservar la potencia, el módem de la SU termina la transmisión y se apaga mientras espera una llamada, definido como fase de reposo. La fase de apagado automático se termina por una señal de activación desde el controlador de la SU. El circuito de adquisición del módem de la SU introduce automáticamente la fase de readquisición, y empieza el proceso de adquirir el piloto en la parte inferior del enlace, como se ha descrito anteriormente.

*Algoritmos de control de potencia de bucle cerrado*

35 El control de la potencia cercano al extremo consiste en dos pasos: primero, se establece la potencia de transmisión inicial; y segundo, se ajusta la potencia de transmisión continuamente según la información recibida del extremo alejado utilizando el APC.

40 Para la SU, la potencia de transmisión inicial se establece en un valor mínimo y entonces se aumenta, por ejemplo, a razón de 1 dB/ms hasta que expire el temporizador de aumento (no mostrado) o la RCS cambie el correspondiente valor de semáforo en el FBCH a "rojo" indicando que la RCS ha cerrado al piloto corto SAXPT de la SU. La expiración del temporizador hace que la transmisión de SAXPT se cierre, a menos que el valor del semáforo se ponga en rojo primero, en cuyo caso la SU sigue aumentando la potencia de transmisión pero a una velocidad mucho más baja que antes de que se detectara la señal en "rojo".

45 Para la RCS, la potencia de transmisión inicial se ajusta en un valor fijo, correspondiente al valor mínimo necesario para un funcionamiento seguro determinado experimentalmente para el tipo de servicio y el número actual de usuarios del sistema. Los canales globales, como el piloto global o, FBCH, siempre son transmitidos a la potencia inicial fija, mientras que los canales de tráfico son cambiados al APC.

50 Los bits del APC son transmitidos como señales de un bit hacia arriba o hacia abajo en el canal de APC. En la disposición descrita, el flujo de datos del APC de 64 kb/s no es codificado o interpolado.

55 El control de potencia del extremo lejano consiste en la información de control de potencia de transmisión del extremo cercano que se usa para ajustar su potencia de transmisión.

El algoritmo de APC hace que la RCS o la SU transmita +1 si se mantiene la siguiente desigualdad, de otro modo sería -1.

$$60 \quad \alpha_1 e_1 - \alpha_2 e_2 > 0 \quad (45)$$

65

Aquí, la señal de error  $e_1$  se calcula como

$$e_1 = P_d - (1 + \text{SNR}_{\text{REQ}}) P_N \quad (46)$$

5

donde  $P_d$  es la señal desexpandida más la potencia de ruido,  $P_N$  es la potencia de ruido desexpandido y  $\text{SNR}_{\text{REQ}}$  es la relación ruido a señal desexpandida deseada para el tipo particular de servicio; y

10

$$e_2 = P_r - P_o \quad (47)$$

15

donde  $P_r$  es una medida de la potencia recibida y  $P_o$  es el punto de ajuste del circuito de control automático de ganancia (AGC). Los pesos  $\alpha_1$  y  $\alpha_2$  en la ecuación (33) son escogidos para cada tipo de servicio y la velocidad de actualización del APC.

#### *Control de la potencia de mantenimiento*

20

Durante la fase de reposo de la SU, la potencia del ruido de interferencia del canal de RF de CDMA puede cambiar. La presente divulgación incluye una característica de control de la potencia de mantenimiento (MPC) que ajusta periódicamente la potencia de transmisión inicial de la SU con respecto a la potencia del ruido de interferencia del canal de CDMA. El MPC es el proceso por el cual el nivel de la potencia de transmisión de una SU se mantiene muy próximo al nivel mínimo para que la RCS detecte la señal de la SU. El proceso de MPC compensa los cambios de frecuencias bajas en la potencia de transmisión de la SU necesaria.

25

30

La característica de control de mantenimiento utiliza dos canales globales: uno es llamado el canal de estado (STCH) en el enlace inverso, y el otro es llamado el canal de verificación (CUCH) en el enlace directo. Las señales transmitidas en estos canales no llevan datos y se generan de la misma manera que se generan los códigos cortos utilizados en el aumento de la potencia inicial. Los códigos del STCH y del CUCH son generados desde una rama "reservada" del generador de código global.

35

El proceso de MPC es como sigue. A intervalos aleatorios, la SU envía un código de expansión con longitud de símbolo periódicamente durante 3 ms en el canal de estado (STCH). Si la RCS detecta la secuencia, contesta enviando una secuencia de códigos de longitud de símbolo dentro de los próximos 3 ms en el canal de verificación (CUCH). Cuando la SU detecta la respuesta de la RCS, reduce su potencia de transmisión en un tamaño de paso particular. Si la SU no ve ninguna respuesta de la RCS dentro de ese período de 3 ms, aumenta su potencia de transmisión en el tamaño de paso. Utilizando este método, la respuesta de la RCS es transmitida a un nivel de potencia que es suficiente para mantener una probabilidad de detección de 0,99 en todas las SU.

40

45

La velocidad de cambio de la carga de tráfico y el número de usuarios activos están relacionados con la potencia del ruido de interferencia del canal de CDMA. La velocidad de actualización y el tamaño del paso de la señal de actualización de la potencia de mantenimiento para la presente divulgación se determinan utilizando los métodos de la teoría de la cola muy conocidos en la técnica de la teoría de la comunicación, tal como se plantea en "*Fundamentals of Digital Switching*" (Plenum-Nueva York) editado por McDonald e incorporado aquí como referencia. Al modelar el proceso de principio de llamada como una variable aleatoria exponencial con una media de 6,0 min, el cómputo numérico muestra que el nivel de la potencia de mantenimiento de una SU debe ser actualizado una vez cada 10 segundos o menos para poder seguir los cambios en el nivel de interferencia utilizando un tamaño de paso de 0,5 dB. La modelación del proceso de principio de llamada como una variable de Poisson aleatoria con tiempos exponenciales de llegada intermedia, una velocidad de llegada de  $2 \times 10^{-4}$  por segundo por usuario, una velocidad de servicio de 1/360 por segundo y una población total de 600 abonados en el área de servicio de la RCS también da por cómputo numérico que una velocidad de actualización de una vez cada 10 segundos es suficiente cuando se utiliza un tamaño de paso de 0,5 dB.

50

55

El ajuste de la potencia de mantenimiento es realizado periódicamente por la SU que cambia de la fase de reposo a la fase de vigilia y realiza el proceso de MPC. Por consiguiente, el proceso para la característica de MPC se muestra en la Figura 26 y es como sigue: primero, en la etapa 2601, las señales se intercambian entre la SU y la RCS que mantienen un nivel de potencia de transmisión que es cercano al nivel necesario para la detección: la SU envía periódicamente un código de expansión de longitud de símbolo en el STCH, y la RCS envía periódicamente un código de expansión de longitud de símbolo en el CUCH como respuesta.

60

Después, en la etapa 2602, si la SU recibe una respuesta dentro de 3 ms después de que se haya enviado el mensaje de STCH, disminuye su potencia de transmisión en un tamaño particular de paso en la etapa 2603; pero si la SU no recibe una respuesta en los 3 ms después del mensaje de STCH, aumenta su potencia de transmisión en el mismo tamaño de paso en la etapa 2604.

65

La SU espera, en la etapa 2605, durante un período de tiempo antes de enviar otro mensaje de STCH, este período de tiempo es determinado por un proceso aleatorio que promedia 10 segundos.

## ES 2 376 867 T3

Así, se ajusta la potencia de transmisión de los mensajes de STCH de la SU en base a la respuesta de la RCS periódicamente, y se fija la potencia de transmisión de los mensajes de CUCH.

En una disposición alternativa de la presente divulgación, se realiza un método ligeramente diferente de control de la potencia de mantenimiento en el que la estación base calcula realmente la potencia de la señal recibida de mensaje de una SU y transmite un mensaje a la SU para el ajuste de la potencia. Este proceso es similar al proceso de inicialización de la potencia de transmisión antes del establecimiento de llamada, como se ha descrito anteriormente.

La SU se despierta de la fase de reposo y transmite inicialmente un mensaje a la estación base. La potencia de transmisión inicial se establece en un valor mínimo y entonces se aumenta, por ejemplo, a razón de 1 dB/ms hasta que expire el temporizador de aumento (no mostrado) o la RCS cambie el correspondiente valor de semáforo en el FBCH a "rojo" indicando que la RCS ha cerrado al piloto corto SAXPT de la SU. La expiración del temporizador hace que la transmisión de SAXPT se cierre, a menos que el valor del semáforo se ponga en rojo primero, en cuyo caso la SU sigue aumentando la potencia de transmisión pero a una velocidad mucho más baja que antes de que se detectara la señal en "rojo".

Para la RCS, la potencia de transmisión inicial se ajusta en un valor fijo, correspondiente al valor mínimo necesario para un funcionamiento seguro determinado experimentalmente para el tipo de servicio y el número actual de usuarios del sistema. Los canales globales, como el piloto global o, FBCH, siempre son transmitidos a la potencia inicial fija, mientras que los canales de tráfico son cambiados al APC.

Si la RCS detecta el mensaje enviado por la SU, la RCS mide la potencia recibida y la relación de ruido a señal de la señal recibida y determina si la potencia de la señal debe ser aumentada (relación de error de bit inaceptable) o disminuida (potencia de transmisión excesiva). La RCS entonces puede comunicar el ajuste necesario a la SU en uno de dos métodos.

En el primer método, se determina un valor medido, que puede ser un valor de error y puede incluir información de la potencia total de ruido recibida en la estación base, y este valor es comunicado a la SU por un canal de mensaje. Para este método, la SU ajusta entonces su potencia de transmisión y vuelve a la fase de reposo.

En el segundo método, la RCS determina otra vez un valor medido, pero utiliza en su lugar este valor para transmitir los datos de APC en el canal de APC a la SU. Los bits del APC son transmitidos como señales de un bit arriba o abajo (+1 o -1) en el canal de APC para aumentar o disminuir la potencia de transmisión de la SU. El SU entonces responde a los datos de APC, que es una cadena de varios +1 o una cadena de varios -1, hasta que la RCS mida un nivel de potencia de transmisión inicial aceptable. Entonces la RCS modifica los datos de APC para formar una cadena alternante de varios +1 y -1, que indica que la SU debe mantener la potencia de transmisión cerca de un nivel constante, que pasa a ser el nivel de potencia inicial. En este momento, la SU puede volver a la fase de reposo.

### Asignación de la señal de control de potencia a los canales lógicos para el APC

Las señales de control de potencia se asignan a los canales lógicos especificados para controlar los niveles de potencia de transmisión de los canales directos e inversos asignados. Los canales globales inversos también son controlados por el algoritmo de APC para mantener una relación suficiente de potencia de señal a potencia de ruido de interferencia (SIR) en esos canales inversos, y para estabilizar y minimizar la potencia de salida del sistema. La presente divulgación utiliza un método de control de la potencia de bucle cerrado en el que un receptor decide periódicamente aumentar o disminuir gradualmente la potencia de salida del transmisor en el otro extremo. El método también devuelve esa decisión al respectivo transmisor.

TABLA 13

*Asignaciones de canal de la señal de APC*

Enlace Canales y Señales	Estado de Llamada/Conexión	Método de control de potencia	
		Valor inicial	Continuo
Enlace inverso AXCH AXPT	Estableciéndose	Igual que el determinado al aumentar la potencia	Bits de APC en canal de APC directo
Enlace inverso APC, OW, TRCH, señal piloto	En progreso	Nivel establecido durante el establecimiento de llamada	Bits de APC en canal de APC directo
Enlace directo APC, OW, TRCH	En progreso	Valor fijo	Bits de APC en canal de APC inverso

## ES 2 376 867 T3

Los enlaces directos e inversos son controlados independientemente. Para una llamada/conexión en proceso, la potencia del enlace directo (el APC de los TRCH, y OW) es controlada por los bits del APC transmitidos en el canal inverso del APC. Durante el proceso de llamada/establecimiento de conexión, la potencia del enlace inverso (AXCH) también es controlada por los bits del APC transmitidos en el canal directo del APC. La Tabla 13 resume los métodos específicos de control de potencia para los canales controlados.

La SIR requerida de los canales asignados TRCH, APC y OW y la señal piloto asignada inversa para la SU particular son fijadas en proporción la una con respecto a la otra y estos canales son sometidos a un desvanecimiento casi idéntico, por lo que se controla la potencia de todos juntos.

### *Control de potencia directa adaptativa*

El proceso de AFPC intenta mantener la SIR mínima requerida en los canales directos durante una llamada/conexión. El proceso recursivo del AFPC, mostrado en la Figura 27, consiste en los pasos de tener que formar la SU las dos señales de error  $e_1$  y  $e_2$  en la etapa 2701 donde

$$e_1 = P_d - (1 + \text{SNR}_{\text{REQ}}) P_N \quad (36)$$

$$e_2 = P_r - P_o \quad (37)$$

y  $P_d$  es la potencia de la señal desexpandida más ruido,  $P_N$  es la potencia del ruido desexpandido,  $\text{SNR}_{\text{REQ}}$  es la relación requerida de señal a ruido para el tipo de servicio,  $P_r$  es una medida de la potencia recibida total y  $P_o$  es el punto establecido del AGC. Luego, el módem de la SU forma la señal combinada de error  $\alpha_1 e_1 + \alpha_2 e_2$  en la etapa 2702. Aquí los pesos  $\alpha_1$  y  $\alpha_2$  son escogidos para cada tipo de servicio y la velocidad de actualización del APC. En la etapa 2703, la SU limita mucho la señal combinada de error y forma un único bit de APC. La SU transmite el bit de APC a la RCS en la etapa 2704 y el módem de la RCS recibe el bit en la etapa 2705. La RCS aumenta o disminuye su potencia de transmisión a la SU en la etapa 2706 y el algoritmo vuelve a comenzar desde la etapa 2701.

Para la disposición ilustrativa, se ha determinado que el valor para la potencia de ruido  $P_N$  puede ser muestreada y promediada sobre por lo menos un símbolo de datos, y para una mayor exactitud puede muestrearse y promediarse sobre varios símbolos. Además, el inventor ha determinado que el cálculo del error en la ecuación 36 puede tener una tendencia que haga deseable ajustar el valor  $P_N$  en un valor constante.

### *Control de potencia inversa adaptativa*

El proceso de ARPC mantiene la SIR mínima deseada en los canales inversos para minimizar la potencia de salida inversa de todo el sistema durante ambos el establecimiento de llamada y la conexión y mientras la llamada/conexión está en progreso. El proceso recursivo del ARPC, mostrado en la Figura 28, empieza en la etapa 2801 donde el módem de la RCS forma las dos señales de error  $e_1$  y  $e_2$  en la etapa 2801 donde

$$e_1 = P_d - (1 + \text{SNR}_{\text{REQ}}) P_N \quad (38)$$

$$e_2 = P_n - P_o \quad (39)$$

y  $P_d$  es la potencia de la señal desexpandida más ruido,  $P_N$  es la potencia del ruido desexpandido,  $\text{SNR}_{\text{REQ}}$  es la relación deseada de señal a ruido para el tipo de servicio,  $P_n$  es una medida de la potencia promedio recibida por la RCS y  $P_o$  es el punto establecido del AGC. El módem de la RCS forma la señal combinada de error  $\alpha_1 e_1 + \alpha_2 e_2$  en la etapa 2802 y limita mucho esta señal de error para determinar un único bit de APC en la etapa 2803. La RCS transmite el bit de APC a la SU en la etapa 2804 y el bit es recibido por la SU en la etapa 2805. Finalmente, la SU ajusta su potencia de transmisión según el bit de APC recibido en la etapa 2806 y el algoritmo vuelve a comenzar desde la etapa 2801.

Para la disposición ilustrativa, se ha determinado que el valor para la potencia de ruido  $P_N$  puede ser muestreada y promediada sobre por lo menos un símbolo de datos, y para una mayor exactitud puede muestrearse y promediarse sobre varios símbolos. Además, el inventor ha determinado que el cálculo del error en la ecuación 38 puede tener una tendencia que haga deseable ajustar el valor  $P_N$  en un valor constante.



## ES 2 376 867 T3

TABLA 14

*Símbolos/Umbrales utilizados para el cálculo del APC*

Tipo de Servicio o Llamada	Estado de Llamada/Conexión	Símbolo (y Umbral) usado para la decisión del APC
Indiferente	Estableciéndose	AXCH
RDSI D SU	En progreso	Un símbolo a 1/64-kb/s del TRCH (RSDI-D)
RDSI IB+D SU	En progreso	TRCH (RDSI-B)
RDSI 2B+D SU	En progreso	TRCH (uno RDSI-B)
POTS SU (64 KBPS PCM)	En progreso	Un símbolo a 1/64-KBPS del TRCH, usar umbral a 64 KBPS para la PCM
POTS SU (32 KBPS ADPCM)	En progreso	Un símbolo a 1/64-KBPS del TRCH, usar umbral a 32 KBPS para la ADPCM
Llamada silenciosa de mantenimiento (cualquier SU)	En progreso	OW (continuo durante una llamada de mantenimiento)

### *Tipos de SIR y de canales múltiples*

La SIR requerida para los canales en un enlace está en función del formato de canal (por ejemplo TRCH, AY), del tipo de servicio (por ejemplo RSDI B, 32 KBPS ADPCM POTS), y el número de símbolos sobre los que los bits de datos son distribuidos (por ejemplo dos símbolos de 64 kb/s son integrados para formar un solo símbolo de 32 kb/s de ADPCM POTS). La potencia de salida del desexpansor correspondiente a la SIR requerida para cada canal y tipo de servicio es predeterminada. Mientras una llamada/conexión está en progreso, los canales lógicos de CDMA de varios usuarios están activos al mismo tiempo; cada uno de estos canales transfiere un símbolo cada período de símbolo. La SIR del símbolo del canal de SIR nominalmente más alto es medida, comparada a un valor umbral y usada para determinar la decisión del paso arriba/abajo del APC cada período de símbolo. La Tabla 14 indica el símbolo (y el umbral) utilizado para calcular el APC por servicio y tipo llamada.

### *Parámetros de APC*

La información de APC siempre es transmitida como un solo bit de información, y la velocidad de datos del APC equivale a la velocidad de actualización del APC. La velocidad de actualización del APC es de 64 kb/s. Esta velocidad es lo suficientemente alta para admitir el desvanecimiento de Rayleigh y Doppler esperado, y permite una relación de error de bit (BER) relativamente alta (~0,2) en los canales de enlace ascendente y enlace descendente del APC, lo que minimiza la capacidad dedicada al APC.

El paso hacia arriba/abajo de la potencia indicado por un bit de APC está nominalmente entre 0,1 y 0,01 dB. El rango dinámico para el control de la potencia es de 70 dB en el enlace inverso y 12 dB en el enlace directo para la disposición ilustrativa del presente sistema.

### *Disposición alternativa de multiplexado de la información del APC*

Los canales lógicos de APC y OW dedicados descritos anteriormente también pueden ser multiplexados juntos en un canal lógico. La información de APC es transmitida a 64 kb/s. continuamente mientras que la información de OW ocurre en ráfagas de datos. El canal lógico multiplexado incluye la información del APC a 64 kb/s sin codificar y sin interpolar sobre, por ejemplo, el canal en fase y la información del OW en el canal de cuadratura de la señal de QPSK.

### *Aplicación del control de potencia de bucle cerrado*

El control de la potencia en un bucle cerrado durante una conexión de llamada responde a dos variaciones diferentes en la potencia general del sistema. Primero, el sistema responde a la conducta local como cambios en el nivel de potencia de una SU, y segundo, el sistema responde a cambios en el nivel de potencia de todo el grupo de usuarios activos en el sistema.

En la Figura 29 se muestra el sistema de control de potencia de la disposición ilustrativa de la presente divulgación. Como se muestra, la circuitería usada para ajustar la potencia transmitida es similar para la RCS (mostrada como el módulo de control de potencia de la RCS 2901) y la SU (mostrada como el módulo de control de potencia de la SU 2902). Empezando por el módulo de control de la potencia de la RCS 2901, la señal del canal de RF del enlace

## ES 2 376 867 T3

inverso es recibida en la antena de RF y demodulada para producir la señal de CDMA inversa RMCH. La señal RMCH es aplicada al amplificador de ganancia variable (VGA1) 2910 que produce una señal de entrada para el circuito de control de ganancia automático (AGC) 2911. El AGC 2911 produce una señal de control del amplificador de ganancia variable en el VGA1 2910. Esta señal mantiene el nivel de la señal de salida de VGA1 2910 en un valor casi constante. La señal de salida de VGA1 es desexpandida por el demultiplexador-desexpansor (demux) 2912, que produce una señal de mensaje de usuario desexpandida MS y un bit de APC directo. El bit de APC directo se aplica al integrador 2913 para producir la señal de control de APC directa. La señal de control de APC directa controla el enlace directo VGA2 2914 y mantiene la señal del canal de RF del enlace directo en un nivel mínimo deseado para la comunicación.

La potencia de señal de la señal de mensaje de usuario desexpandida MS del módulo de potencia de la RCS 2901 es medida por el circuito de medición de potencia 2915 para producir una indicación de la potencia de señal. La salida del VGA1 es también desexpandida por el desexpansor AUX que desexpande la señal utilizando un código sin correlacionar de expansión y de ahí obtiene una señal de ruido desexpandida. La medición de la potencia de esta señal es multiplicada por 1 más la relación deseada de señal a ruido (SNRR) para formar la señal umbral S1. La diferencia entre la potencia de la señal desexpandida y el valor umbral S1 es producida por el sustractor 2916. Esta diferencia es la señal de error ES1, que es una señal de error relacionada al nivel de potencia de transmisión de la SU particular. De forma similar, la señal de control para el VGA1 2910 es aplicada al circuito de graduación de la velocidad 2917 para reducir la velocidad de la señal de control para el VGA1 2910. La señal de salida del circuito de graduación 2917 es una señal de nivel de potencia del sistema graduada SP1. La lógica de cálculo del umbral 2918 calcula el valor umbral de la señal del sistema SST de la señal de datos de potencia del canal de usuario de la RCS RCSUSR. El complemento de la señal de nivel de potencia del sistema graduada, SP1, y el valor umbral de la potencia de señal del sistema SST son aplicados al sumador 2919 que produce la segunda señal de error ES2. Esta señal de error es relacionada al nivel de potencia de transmisión del sistema de todas las SU activas. Las señales de error de entrada ES1 y ES2 son combinadas en el combinador 2920 para producir una entrada combinada de señal de error para el modulador delta (DM1) 2921, y la señal de salida del DM1 es la señal del flujo de bits del APC inverso que tiene bits de valor +1 o -1, que para la presente disposición es transmitido como una señal.

El bit de APC inverso es aplicado al circuito de expansión 2922, y la señal de salida del circuito de expansión 2922 es la señal de mensaje de APC directa de espectro expandido. Las señales de tráfico y OW directas también se proporcionan a los circuitos de expansión 2923, 2924, produciendo señales de mensaje de tráfico directas 1, 2,... N. El nivel de potencia de la señal de APC directa, el OW directo y las señales de mensaje de tráfico son ajustadas por los respectivos amplificadores 2925, 2926 y 2927 para producir las señales de los canales APC, OW y TRCH directas con el nivel de potencia ajustado. Estas señales son combinadas por el sumador 2928 y aplicadas al VAG2 2914, que produce la señal de canal de RF de enlace directo.

La señal del canal de RF de enlace directo incluyendo la señal de APC directa expandida es recibida por la antena de RF de la SU y demodulada para producir la señal de CDMA directa FMCH. Esta señal es proporcionada al amplificador de ganancia variable (VGA3) 2940 La señal de salida de VGA3 es aplicada al circuito de control de ganancia automático (AGC) 2941 que produce una señal de control de amplificador de ganancia variable para VGA3 2940. Esta señal mantiene el nivel de la señal de salida de VGA3 a un nivel casi constante. La señal de salida de VGA3 2940 es desexpandida por el demultiplexador-desexpansor 2942, que produce una señal de mensaje de usuario desexpandida SUMS y un bit de APC inverso. El bit de APC inverso se aplica al integrador 2943 que produce la señal de control de APC inversa. Esta señal de control de APC inversa es proporcionada al VGA4 inverso del APC 2944 para mantener la señal de canal de RF de enlace inverso a un nivel de potencia mínimo.

La señal de mensaje de usuario desexpandida SUMS también es aplicada al circuito de medición de potencia 2945 para producir una señal de medición de potencia que es sumada al complemento del valor umbral S2 en el sumador 2946 para producir la señal de error ES3. La señal ES3 es una señal de error relacionada con el nivel de potencia de transmisión para la SU particular. Para obtener el umbral S2, la indicación de potencia de ruido desexpandido del desexpansor AUX es multiplicada por 1 más la relación deseada de señal a ruido SNRR. El desexpansor AUX desexpande los datos de entrada utilizando un código de expansión sin correlacionar, por lo que su salida es una indicación de la potencia de ruido desexpandido.

De forma similar, la señal de control para el VGA3 es aplicada al circuito de graduación de la velocidad para reducir la velocidad de la señal de control para VGA3 para producir un nivel de potencia recibida graduada RP1 (véase la Fig. 29). El circuito de cálculo del umbral calcula el umbral de la señal recibida RST de la señal de potencia medida de la SU SUUSR. El complemento del nivel de potencia recibida graduada, RP1, y el umbral de la señal recibida RST son aplicados al sumador que produce la señal de error ES4. Este error es relacionado a la potencia de transmisión de la RCS para todas las otras SU. Las señales de error de entrada ES3 y ES4 son combinadas en el combinador e introducidas en el modulador delta DM2 2947. La señal de salida de DM2 2947 es la señal directa de la corriente de bits del APC, donde los bits tienen el valor +1 o -1. En la disposición ilustrativa de la presente divulgación, la señal es transmitida como una señal de 64 kb/seg.

La señal directa de la corriente de bits del APC es aplicada al circuito de expansión 2948, para producir la señal inversa de salida de espectro expandido del APC. Las señales de tráfico y OW inversas también se proporcionan a los circuitos de expansión 2949, 2950, produciendo señales de mensaje de tráfico y OW inversas 1, 2,... N, y el piloto inverso es generado por el generador de pilotos inversos 2951. El nivel de potencia de la señal inversa de mensaje de

## ES 2 376 867 T3

APC, la señal de mensaje de OW inversa, el piloto inverso y las señales inversas de mensaje de tráfico son ajustadas por los amplificadores 2952, 2953, 2954, 2955 para producir las señales que son combinadas por el sumador 2956 y la entrada al VGA4 del APC inverso 2944. Es este VGA4 2944 el que produce la señal del canal de RF del enlace inverso.

5

Durante el proceso de conexión de llamada y de establecimiento de canal portador, el control de potencia de bucle cerrado de la presente divulgación es modificado y se muestra en la Figura 30. Como se muestra, los circuitos usados para ajustar la potencia transmitida son diferentes para la RCS, mostrado como el módulo de control de potencia de la RCS inicial 3001, y para la SU, mostrado como el módulo de control de potencia de la SU inicial 3002. Empezando por el módulo de control de la potencia de la RCS inicial 3001, la señal del canal de RF del enlace inverso es recibida en la antena de RF y demodulada produciendo la señal de CDMA inversa IRMCH que es recibida por el primer amplificador de ganancia variable (VGA1) 3003. La señal de salida de VGA1 es detectada por el circuito de control de ganancia automático (AGC) 3004 que proporciona una señal de control de amplificador de ganancia variable al VGA1 3003 para mantener el nivel de la señal de salida de VGA1 a un nivel casi constante. La señal de salida de VGA1 es desexpandida por el demultiplexador-desexpansor 3005, que produce una señal de mensaje de usuario desexpandida IMS. La señal de control de APC directa, ISET, es ajustada a un valor fijo, y es aplicada al amplificador de ganancia variable de ganancia (VGA2) 3006 del enlace directo para ajustar la señal del canal de RF del enlace directo en un nivel predeterminado.

10

15

20

25

30

35

La potencia de señal de la señal de mensaje de usuario desexpandida IMS del módulo de potencia de la RCS inicial 3001 es medida por el circuito de medición de potencia 3007, y la medida de la potencia de salida restada de un valor umbral S3 en el sustractor 3008 para producir la señal de error ES5, que es una señal de error relacionada con el nivel de potencia de transmisión de una SU particular. El umbral S3 es calculado multiplicando la medida de la potencia desexpandida obtenida del desexpansor AUX por 1 más la relación deseada de señal a ruido SNRR. El desexpansor AUX desexpande la señal utilizando un código de expansión sin correlacionar, por lo que su señal de salida es una indicación de la potencia de ruido desexpandida. De forma similar, la señal de control es aplicada al circuito de graduación de la velocidad 3009 para reducir la velocidad de la señal de control del VGA1 para producir una señal de potencia graduada del sistema SP2. La lógica de cálculo del umbral 3010 determina el valor umbral de la señal del sistema inicial (ISST) calculada a partir de la señal de datos de potencia del canal de usuario (IRCSUSR). El complemento de la señal de nivel de potencia graduada del sistema SP2 y la ISST son proporcionadas al sumador 3011 que produce una segunda señal de error ES6, que es una señal de error relacionada con el nivel de potencia de transmisión del sistema de todas las SU activas. El valor de ISST es la potencia de transmisión deseada para un sistema que tiene la configuración particular. Las señales de error de entrada ES3 y ES6 son combinadas en el combinador 3012 para producir una entrada de señal de error combinada para el modulador delta (DM3) 3013. El DM3 produce la señal del flujo de bits de APC inversa inicial, que tiene bits de valor +1 o -1, que en la disposición ilustrativa es transmitida como una señal de 64 kb/s.

40

La señal inversa de la corriente de bits del APC es aplicada al circuito de expansión 3014, para producir la señal directa inicial de espectro expandido del APC. La información del CTCH es expandida por el expansor 3016 para formar la señal de mensaje de CTCH expandida. Las señales de APC y CTCH expandidas son graduadas por los amplificadores 3015 y 3017, y combinadas por el combinador 3018. La señal combinada es aplicada al VGA2 3006 que produce la señal del canal de RF del enlace directo.

45

50

La señal del canal de RF de enlace directo incluyendo la señal de APC directa expandida es recibida por la antena de RF de la SU y demodulada para producir la señal de CDMA directa inicial (IFMCH) que es aplicada al amplificador de ganancia variable (VGA3) 3020. La señal de salida de VGA3 es detectada por el circuito de control de ganancia automático (AGC2) 3021 que produce una señal de control de amplificador de ganancia variable para el VGA3 3020. Esta señal mantiene el nivel de potencia de salida del VGA3 3020 en un valor casi constante. La señal de salida de VGA3 es desexpandida por el demultiplexador-desexpansor 3022, que produce un bit de APC inverso inicial que depende del nivel de salida de VGA3. El bit de APC inverso es procesado por el integrador 3023 para producir la señal de control de APC inversa. La señal de control de APC inversa es proporcionada al VGA4 inverso del APC 3024 para mantener la señal de canal de RF de enlace inverso a un nivel de potencia definido.

55

60

La señal de AXCH del canal global es expandida por el circuito de expansión 3025 para proporcionar la señal de canal de AXCH expandida. El generador piloto inverso 3026 proporciona una señal piloto inversa, y la potencia de señal de AXCH y la señal piloto inversa son ajustadas por los respectivos amplificadores 3027 y 3028. La señal del canal de AXCH expandida y la señal piloto inversa son sumadas por el sumador 3029 para producir la señal de CDMA de enlace inverso. La señal de CDMA de enlace inverso es recibida por el VGA4 3021 de APC inverso que produce la salida de señal de canal de RF de enlace inverso para el transmisor de RF.

### *Gestión de la capacidad del sistema*

65

El algoritmo de gestión de la capacidad del sistema de la presente divulgación optimiza la capacidad máxima de usuario para un área de RCS, llamada célula. Cuando la SU entra en un cierto valor de potencia de transmisión máxima, la SU envía un mensaje de alarma a la RCS. La RCS pone los semáforos que controlan el acceso al sistema, en "rojo" lo que, como se ha descrito anteriormente, es un indicador que impide el acceso a las SU. Esta condición permanece efectiva hasta que termina la llamada de alarma de la SU, o hasta que la potencia de transmisión de la SU que emitió la alarma, medida en la SU, sea un valor inferior a la potencia de transmisión máxima. Cuando varias

## ES 2 376 867 T3

5 SU envían mensajes de alarma, la condición permanece efectiva hasta que cualquiera de todas las llamadas de alarma de las SU, o hasta que la potencia de transmisión de la SU que emitió la alarma, medida en la SU, sea inferior a la potencia de transmisión máxima. Una disposición alternativa monitoriza las mediciones de la relación de error de bit del decodificador FEC, y mantiene los semáforos de la RCS en “rojo” hasta que la relación de error de bit sea inferior a un valor predeterminado.

10 La estrategia de bloqueo de la presente divulgación incluye un método que utiliza la información de control de la potencia transmitida desde la RCS a una SU, y las medidas de potencia recibidas en la RCS. La RCS mide su nivel de potencia de transmisión, detecta que se ha alcanzado un valor máximo y determina cuándo bloquear a nuevos usuarios. Una SU que se prepare para entrar en el sistema se bloquea a sí misma si la SU alcanza la potencia de transmisión máxima antes de completar con éxito la asignación de un canal portador.

15 Cada usuario adicional en el sistema tiene el efecto de aumentar el nivel de ruido para todos los otros usuarios, lo que disminuye la relación de señal a ruido (SNR) que cada usuario experimenta. El algoritmo de control de la potencia mantiene una SNR deseada para cada usuario. Por lo tanto, en ausencia de cualquier otra limitación, la adición de un nuevo usuario en el sistema tiene sólo un efecto transitorio y se recupera la SNR deseada.

20 La medición de la potencia de transmisión en la RCS se hace midiendo el valor cuadrático medio (rms) de la señal combinada de la banda base o midiendo la potencia de transmisión de la señal de RF y retroalimentándola a los circuitos de control digitales. La medición de la potencia transmitida también puede hacerse determinando las SU si la unidad ha alcanzado su potencia máxima de transmisión. El nivel de potencia de transmisión de la SU se determina midiendo la señal de control del amplificador de RF, y graduando el valor en base al tipo de servicio, como POTS, FAX o RSDI.

25 La información de que una SU ha alcanzado la potencia máxima es transmitida a la RCS por la SU en un mensaje en los canales asignados. La RCS también determina la condición midiendo los cambios del APC inverso porque, si la RCS envía mensajes de APC a la SU para aumentar la potencia de transmisión de la SU, y la potencia de transmisión de la SU medida en la RCS no se aumenta, la SU ha alcanzado la potencia máxima de transmisión.

30 La RCS no utiliza semáforos para bloquear a nuevos usuarios que han acabado aumentando utilizando los códigos cortos. Estos usuarios son bloqueados negándoles el tono de marcado y dejándolos en pausa. La RCS envía todos los 1 (órdenes de bajada) en el canal de APC para hacer que la SU baje su potencia de transmisión. La RCS también envía o ningún mensaje de CTCH o un mensaje con una dirección inválida que forzaría a la FSU a abandonar el procedimiento de acceso y a volver a empezar. La SU sin embargo no comienza el proceso de adquisición inmediatamente porque los semáforos están en rojo.

35 Cuando la RCS alcanza su límite de potencia de transmisión, se obliga a bloquearse de la misma manera como cuando una SU alcanza su límite de potencia de transmisión. La RCS apaga todos los semáforos en el FBCH, comienza a enviar los bits de 1 del APC (órdenes de bajada) a aquellos usuarios que han completado su aumento de códigos cortos pero a los que aún no se les ha dado tono de marcado y o no envía ningún mensaje de CTCH a estos usuarios o envía mensajes con direcciones inválidas para forzarlos a abandonar el proceso de acceso.

45 El proceso de autobloqueo de la SU es como sigue. Cuando la SU empieza a transmitir por el AXCH, el APC comienza su operación de control de potencia utilizando el AXCH y la potencia de transmisión de la SU aumenta. Mientras la potencia de transmisión aumenta bajo el control del APC, este es vigilado por el controlador de la SU. Si se alcanza el límite de potencia de transmisión, la SU abandona el procedimiento de acceso y vuelve a empezar.

### *Sincronización del sistema*

50 La RCS es sincronizada o a la señal del reloj de la red de PSTN por una de las interfaces de línea, como se muestra en la Figura 10, o al oscilador del reloj del sistema de la RCS, que funciona libremente para proporcionar una señal de tiempo principal para el sistema. El canal piloto global, y por lo tanto todos los canales lógicos dentro del canal de CDMA, son sincronizados a la señal del reloj del sistema de la RCS. El piloto global (GLPT) es transmitido por la RCS y define el tiempo en el transmisor de la RCS.

55 El receptor de la SU es sincronizado al GLPT, y así se comporta como un esclavo para el oscilador del reloj de la red. Sin embargo, el tiempo de la SU es retardado por el retardo de propagación. En la presente disposición de la divulgación, el módem de la SU extrae una señal de reloj de 64 KHz y de 8 KHz del canal de recepción de RF de CDMA y un circuito oscilador de PLL crea las señales de reloj de 2 MHz y 4 MHz.

60 El transmisor de la SU y por lo tanto el LAXPT o ASPT son esclavos del tiempo del receptor de la SU.

65 El receptor de la RCS es sincronizado al LAXPT o al ASPT transmitido por la SU, sin embargo, su tiempo puede ser retardado por el retardo de la propagación. Por lo tanto, el tiempo del receptor de la RCS es aquel del transmisor de la RCS retardado en dos veces el retardo de la propagación.

Además, el sistema puede ser sincronizado a través de una referencia recibida de un receptor del sistema de posicionamiento global (GPS). En un sistema de este tipo, un receptor GPS en cada RCS proporciona una señal

## ES 2 376 867 T3

de reloj de referencia a todos los submódulos de la RCS. Como cada RCS recibe la misma referencia de tiempo del GPS, todas las señales de reloj de sistema en todas las RCS están sincronizadas.

### *Unidad de configuración de prueba de la RCS*

5

La RCS, como se ha descrito anteriormente y se muestra en la Figura 9, puede ser configurada para hacer pruebas, como se muestra en la Figura 31. Las pruebas se pueden hacer para, por ejemplo, iniciar un enlace de comunicación a una SU y medir los parámetros del sistema descritos anteriormente. Proporcionar tales medidas a un usuario puede ser útil para ajustar óptimamente los distintos parámetros programables de la RCS, lo que puede proporcionar un funcionamiento mejorado del sistema pues la RCS se utiliza generalmente en un lugar fijo.

10

Es posible que la configuración de prueba, sin embargo, no requiera el soporte de un gran número de usuarios, y por lo tanto, de canales de comunicación. Para dicha configuración, la funcionalidad del WAC 920 de la Figura 9 puede incorporarse en el MIU 931. Para dicha incorporación, las funciones de control del sistema del WAC pueden ser aplicadas en el controlador de la MIU 1230 mostrado en la Figura 12. Si solamente hay un MUX 905, la función de intercambio de la ranura de tiempo del TSI 1101 se simplifica y puede que incluso no sea necesaria. También se puede incorporar el TSI 1101 en una unidad de MUX configurada especialmente.

15

Como se muestra en la Figura 31, la configuración de prueba incluye una interfaz de línea telefónica opcional 3101; un MUX 3102; una MIU principal 3131, inclusive un módem de CDMA principal 934, módems de CDMA 3135, 3136, un circuito de distribución de canal (CDC) 3738 y un controlador de sistema 3120; MIU adicionales opcionales 3132; un VDC 940; un transmisor/receptor de RF 950 y un amplificador de potencia 960. Además, la unidad de prueba incluye un dispositivo de entrada y visualización (IDD) 3152 que puede ser, por ejemplo, un PC que tenga un programa de interfaz de usuario personalizado. El funcionamiento del VDC 940, transmisor/receptor de RF 950 y amplificador de potencia 960 es el mismo que el descrito anteriormente con respecto a la RCS.

20

25

La interfaz de línea telefónica opcional 3101 puede utilizarse para proporcionar una señalización u otras señales de telefonía, así como para proporcionar una interfaz entre un teléfono (entrada analógica) y la línea de transporte que tiene un formato correspondiente. Por consiguiente, la interfaz de línea telefónica 3101 puede recibir una señal analógica, muestrear y cuantizar la señal en una señal digital, y proporcionar la señal digital con señales telefónicas de control asociadas (por ejemplo señalización de red), como un canal en el grupo de canales multiplexados. Por comodidad, al canal para la transmisión a una SU se le llama canal directo. Como una llamada telefónica es bidireccional, o una SU puede establecer por sí misma un enlace de comunicación con el teléfono, a un canal para la transmisión desde la SU al teléfono se le llama canal inverso. El canal inverso también es proporcionado como uno de un grupo de canales inversos multiplexados a la interfaz de línea telefónica 3101, que recibe señales de control de telefonía del canal inverso y proporciona una señal analógica inversa al teléfono.

30

35

El MUX 3102 es configurado para aceptar un grupo de señales digitales multiplexadas que tienen un formato de línea, y para separar la codificación del formato de línea y las señales de control de telefonía desde los canales. Esta información y los canales, teniendo cada uno una señal digital correspondiente a un canal de comunicación de usuario, es proporcionada a la MIU principal 3131. La funcionalidad del MUX es como se ha descrito anteriormente con referencia a la Figura 10.

40

La MIU principal 3131, inclusive el módem de CDMA principal 934, realiza las funciones descritas anteriormente con referencia a la Figura 12 hasta la Figura 20. Sin embargo, la MIU 2131 de la configuración de prueba puede contener las modificaciones siguientes: 1) con referencia a la Figura 12, la interfaz de PCM 1220 puede incluir componentes adicionales de interfaz para proporcionar una funcionalidad de intercambio de ranura de tiempo; y 2) el controlador de sistema 3120 de la Figura 31 puede estar formado con el controlador de la MIU 1230 de la Figura 12 mediante las modificaciones siguientes: 1) un aumento opcional en la capacidad de memoria 1242 para el almacenamiento de datos del módem, 2) la adición de una interfaz I/O para la comunicación con un dispositivo externo, 3) la adición de un enlace de control CTRL1 para comunicar con y supervisar la MIU adicional opcional 3132 y los módems de la MIU 3132 (no mostrados), 4) la adición de un enlace de control CTRL1 para comunicar con y supervisar el funcionamiento del VDC 940, el transmisor/receptor de RF 950 y el amplificador de potencia 960, y 5) el soporte del canal de comunicación enrutado por el CDC 3738.

45

50

55

El Controlador del sistema 3120 puede recibir las señales de datos  $MODAT_k$ ,  $k = 1, 2, \dots, N$ , del módem de CDMA principal 934 y cada uno de los módems de CDMA 3135 y 3136. Cada señal de datos  $MODAT_k$  correspondiente puede indicar los valores actuales de los parámetros del sistema, como, por ejemplo, niveles de interferencia de ruido del sistema, número de llamadas establecidas, parámetros de control de potencia directa e inversa, tiempo para acceder a un canal, tiempo para establecer un canal, y el número de llamadas interrumpidas. El controlador de sistema 3120 puede reunir y guardar esta información en la memoria (no mostrada) y proporcionar la información al IDD 3152 a través de la interfaz I/O (no mostrada) si ha sido preparado por un usuario o automáticamente.

60

El IDD 3152 suele ser un terminal remoto, como un PC, que puede tener programas de software que soporten una interfaz de humano-máquina, en el que las órdenes con valores particulares de los parámetros del sistema son analizadas y formadas en una petición al controlador de sistema 3120. Además, el IDD 3152 también puede tener programas de software que reciban los valores particulares de los parámetros del sistema (como, por ejemplo, una señal de datos digital que tenga un formato de registro de datos predeterminado) y formateen los datos en un formato

65

predeterminado de presentación. El formato de presentación puede ser, por ejemplo, gráficos, valores, historia, o presentación en tiempo real de valores cambiantes.

5 Aunque la divulgación se ha descrito en función de múltiples disposiciones ilustrativas, el experto en la materia entenderá que la divulgación puede ser realizada con modificaciones a estas disposiciones que estén dentro del ámbito de la divulgación como las definidas en las siguientes reivindicaciones.

### 10 **Referencias citadas en la descripción**

*Esta lista de referencias citadas por el solicitante se ha elaborado únicamente como ayuda para el lector. No forma parte del documento de Patente Europea. Aunque se ha prestado mucha atención en la compilación de las mismas no se puede evitar incurrir en errores u omisiones, declinando la OEP toda responsabilidad a este respecto.*

### 15 **Documentos de patente citados en la descripción**

- US 66977596 A [0001]
- US 5107225 A [0009]
- US 5228056 A [0004][0034]
- US 5103459 A [0012]
- US 5166951 A [0005]
- US 5193094 A [0012]
- US 4901307 A [0006]
- US 5228054 A [0013]
- US 5109390 A [0007]
- GB 2301747 A [0015]
- US 5299226 A [0009]
- US 218198 A [0196]
- US 5093840 A [0009]

### 30 **Literatura no patente citada en la descripción**

- Robert E. **Ziemer**; Roger L. **Peterson**. Digital Communications and Spread Spectrum Systems, 492-94 [0266]

35

40

45

50

55

60

65

# ES 2 376 867 T3

## REIVINDICACIONES

1. Unidad de abonado inalámbrica que comprende:

5 un medio controlador (2330) para guardar un programa recibido por la unidad de abonado en un primer medio de memoria (2332) y para determinar si el programa fue recibido correctamente;

10 si el programa se recibió correctamente, el medio controlador (2330) almacena el programa en un segundo medio de memoria (2332); y

el medio controlador (2330) reinicia la unidad de abonado y carga el programa.

15 2. Unidad de abonado según la reivindicación 1 en la que el programa es recibido por un medio de módem (2340) de la unidad de abonado.

3. Unidad de abonado según la reivindicación 2 en la que el medio de módem (2340) es un medio de módem de CDMA (2340).

20 4. Unidad de abonado según cualquiera de las reivindicaciones anteriores en la que el programa es recibido desde un dispositivo externo.

25 5. Unidad de abonado según cualquiera de las reivindicaciones anteriores en la que el medio controlador (2330) utiliza el programa guardado en el primer medio de memoria (2332) para reprogramar el segundo medio de memoria (2332).

30 6. Unidad de abonado según cualquiera de las reivindicaciones anteriores en la que el primer medio de memoria (2332) es una memoria FLASH.

7. Unidad de abonado según cualquiera de las reivindicaciones anteriores en la que el primer medio de memoria (2332) es una primera memoria (2332) y el segundo medio de memoria (2332) es una segunda memoria (2332).

35 8. Unidad de abonado según cualquiera de las reivindicaciones anteriores en la que el controlador recibe los valores actuales de los parámetros del sistema.

9. Unidad de abonado según la reivindicación 8 en la que los valores actuales son proporcionados por el medio de módem (2340).

40 10. Unidad de abonado según la reivindicación 8 ó 9 en la que los valores actuales son niveles de interferencia de ruido del sistema, el número de llamadas establecidas, los parámetros de control de la potencia directa, los parámetros de control de la potencia inversa, el tiempo para acceder a un canal, el tiempo para establecer un canal o varias llamadas interrumpidas.

45 11. Método que comprende:

almacenar un programa recibido por una unidad de abonado inalámbrica en un primer medio de memoria (2332) de la unidad de abonado; determinando si el programa fue recibido correctamente; y

50 si el programa fue recibido correctamente, guardar el programa en un segundo medio de memoria (2332) de la unidad de abonado y reiniciar la unidad de abonado y cargar el programa.

55 12. Método según la reivindicación 11 en el que el programa es recibido por un medio de módem (2340) de la unidad de abonado.

13. Método según la reivindicación 12 en el que el medio de módem (2340) es un medio de módem de CDMA (2340).

60 14. Método según cualquiera de las reivindicaciones 11-13 en el que el programa es recibido desde un dispositivo externo.

15. Método según cualquiera de las reivindicaciones 11-14 que comprende reprogramar el segundo medio de memoria (2332) utilizando el programa guardado en el primer medio de memoria (2332).

65 16. Método según cualquiera de las reivindicaciones 11-15 en el que el primer medio de memoria (2332) es una memoria FLASH.

## ES 2 376 867 T3

17. Método según cualquiera de las reivindicaciones 11-16 en el que el primer medio de memoria (2332) es una primera memoria (2332) y el segundo medio de memoria (2332) es una segunda memoria (2332).

5 18. Método según cualquiera de las reivindicaciones 11-17 que comprende recibir los valores actuales de los parámetros del sistema por la unidad de abonado.

19. Método según la reivindicación 18 en el que los valores actuales son proporcionados por el medio de módem (2340).

10 20. Método según la reivindicación 18 ó 19 en el que los valores actuales son niveles de interferencia de ruido del sistema, el número de llamadas establecidas, los parámetros de control de la potencia directa, los parámetros de control de la potencia inversa, el tiempo para acceder a un canal, el tiempo para establecer un canal o varias llamadas interrumpidas.

15

20

25

30

35

40

45

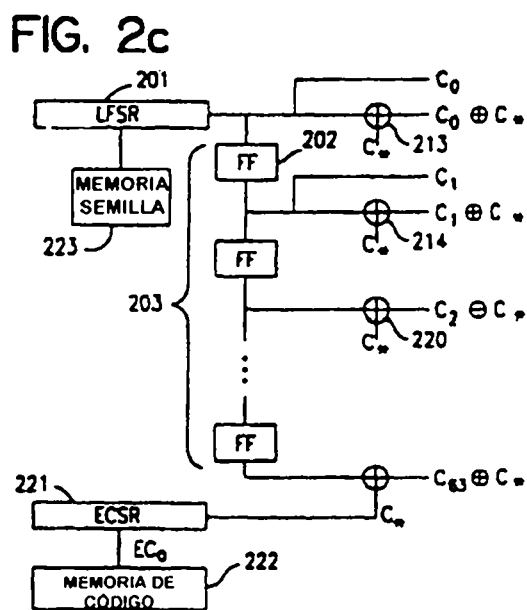
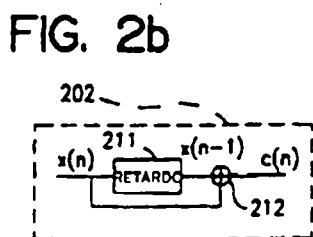
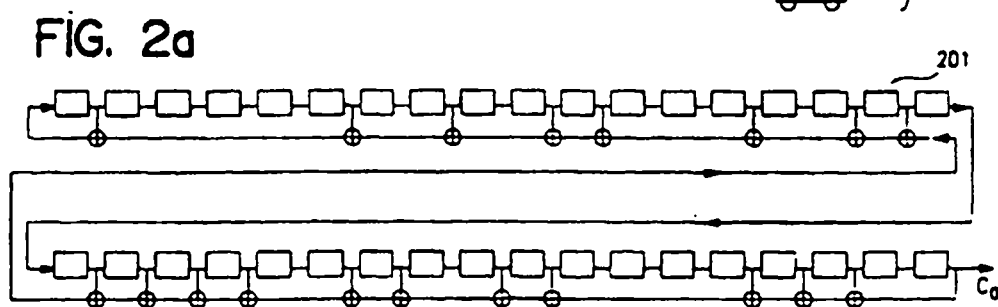
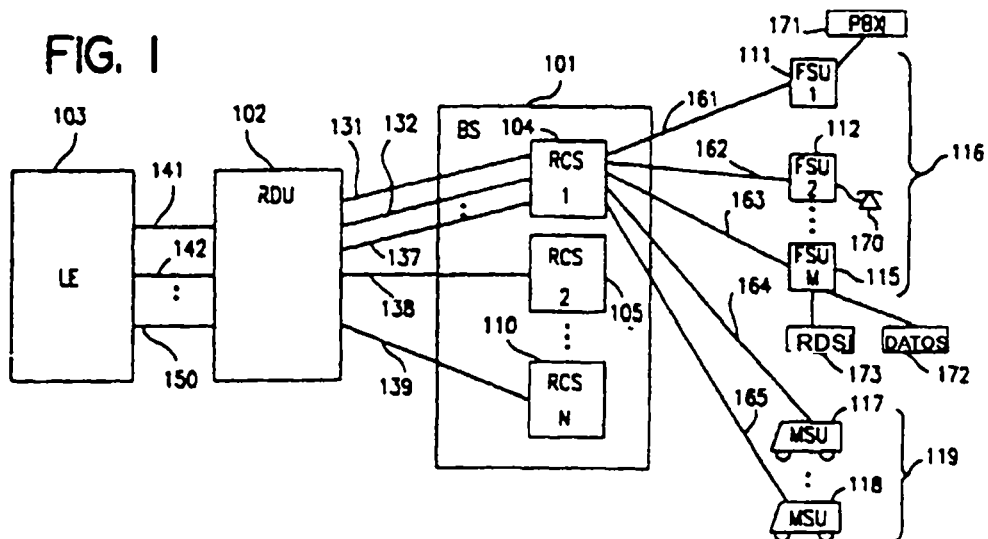
50

55

60

65







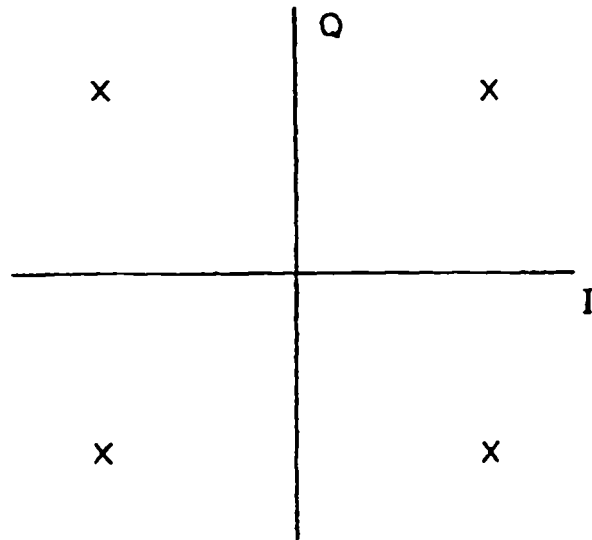


FIG. 3a

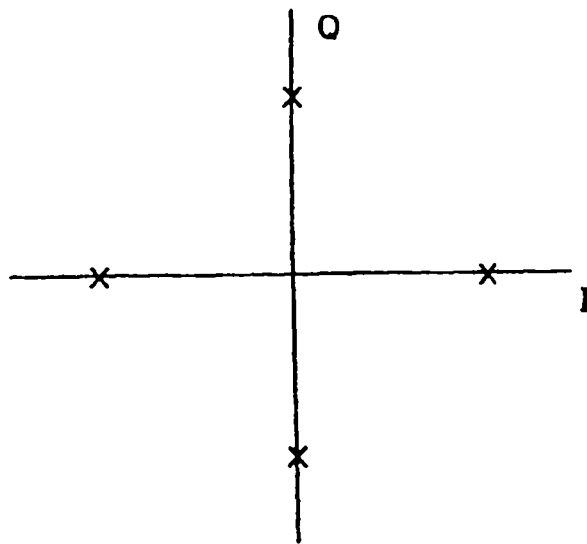


FIG. 3b

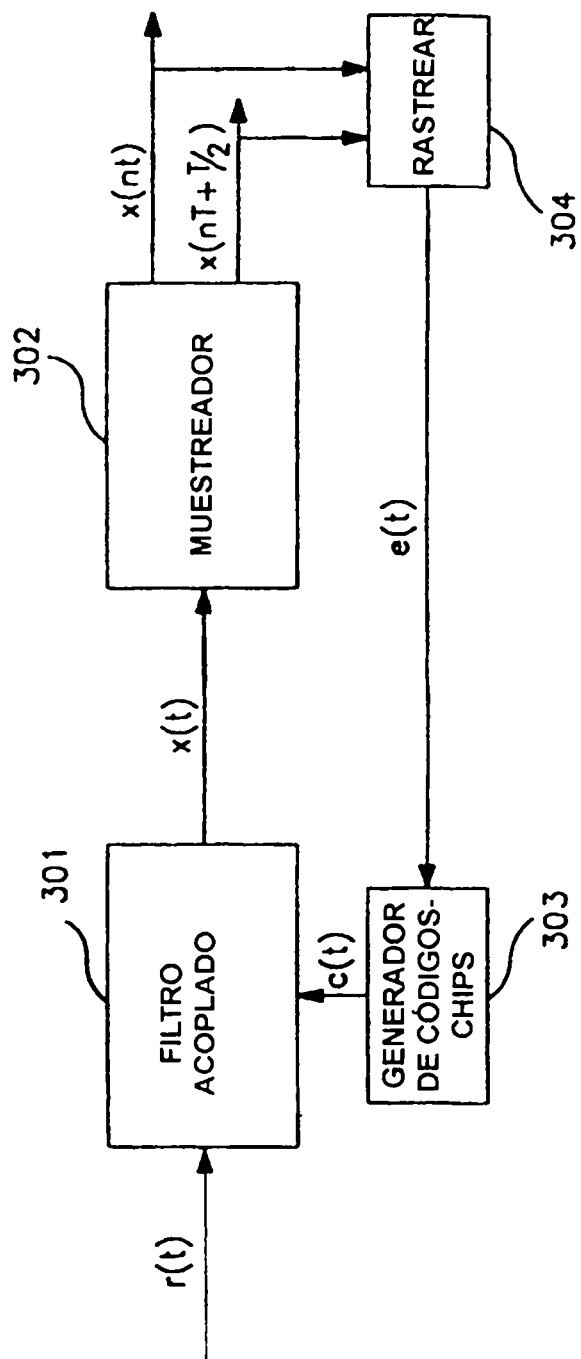


FIG. 3c

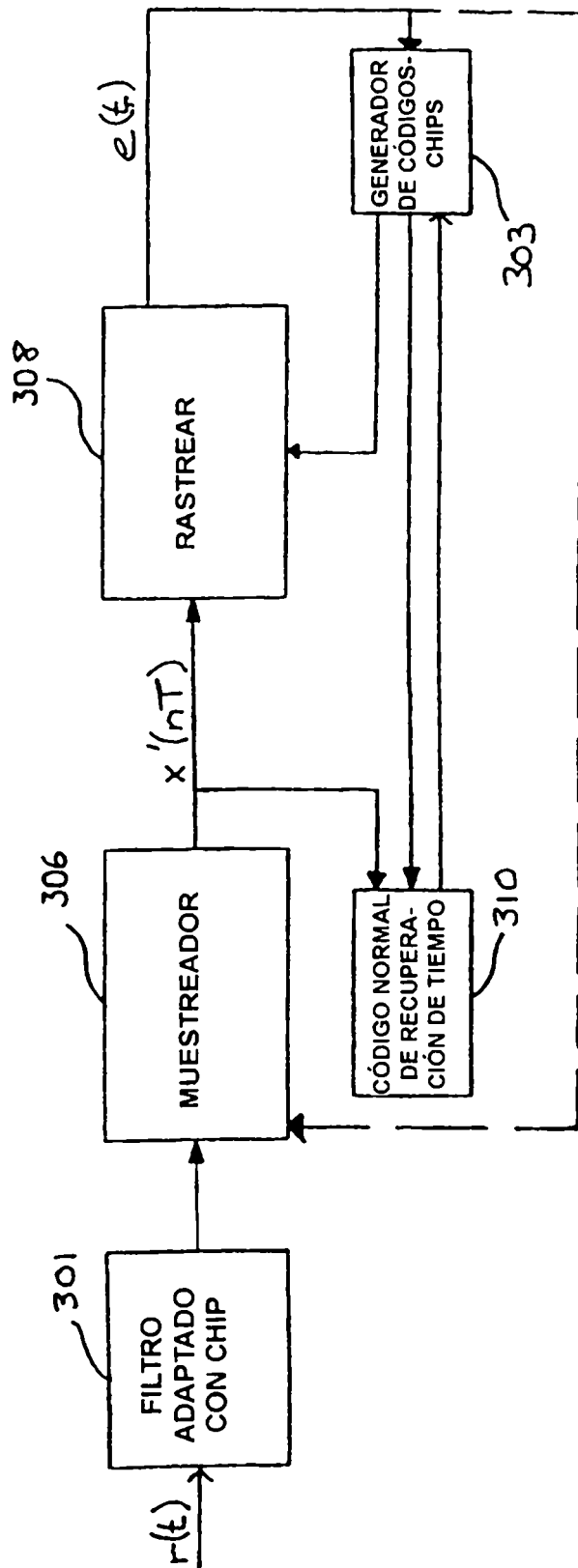
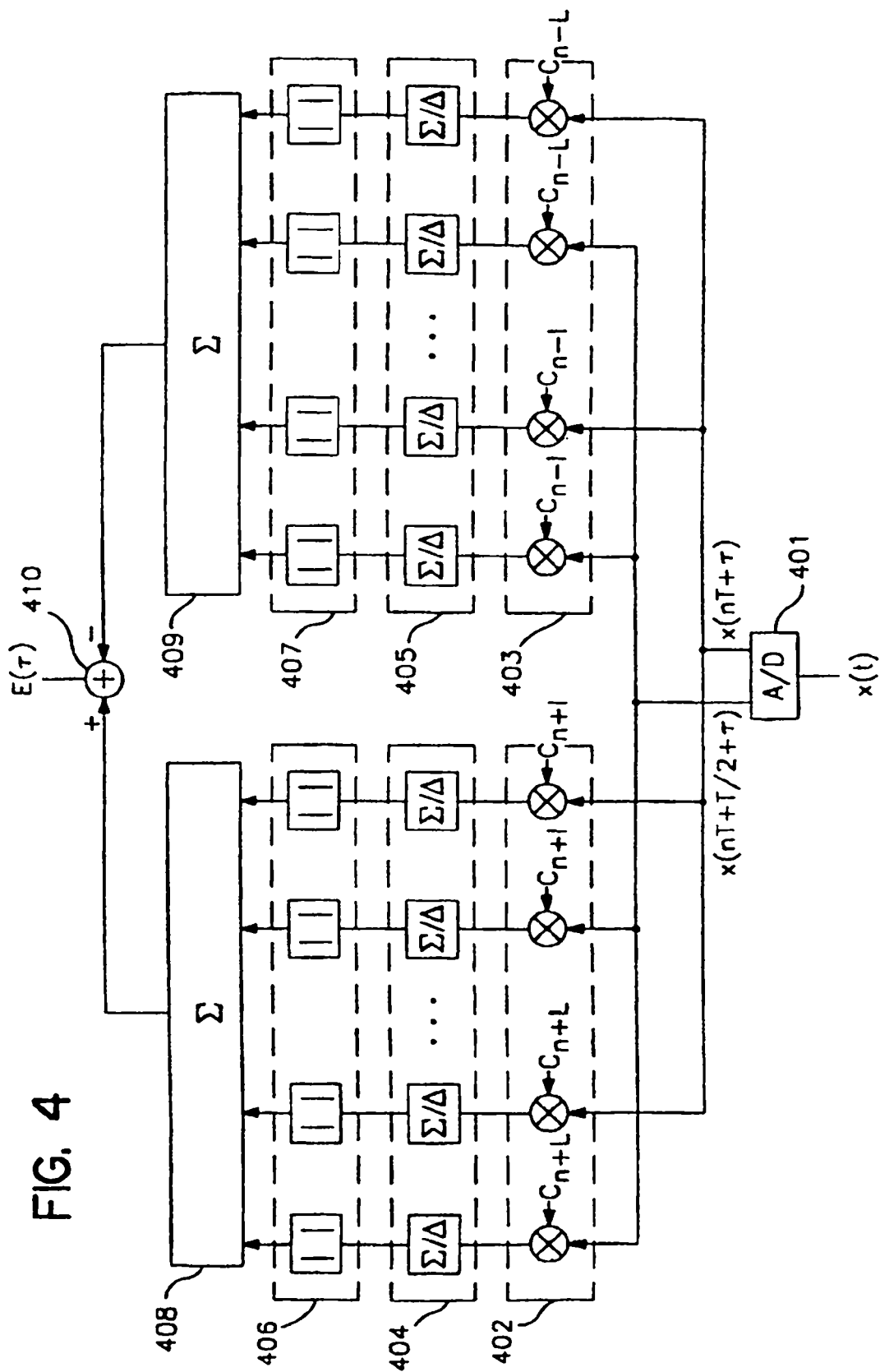


FIG. 3d



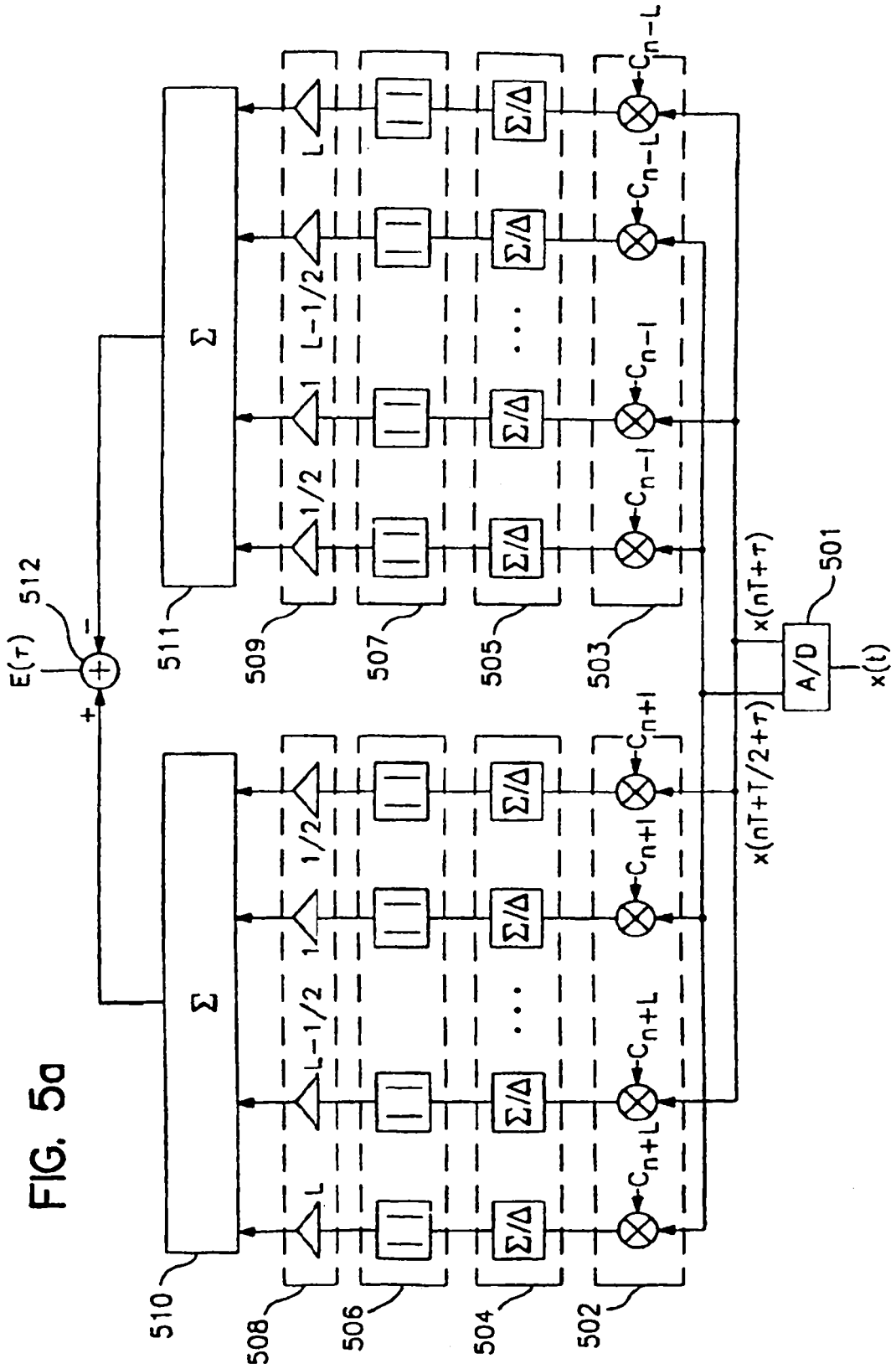
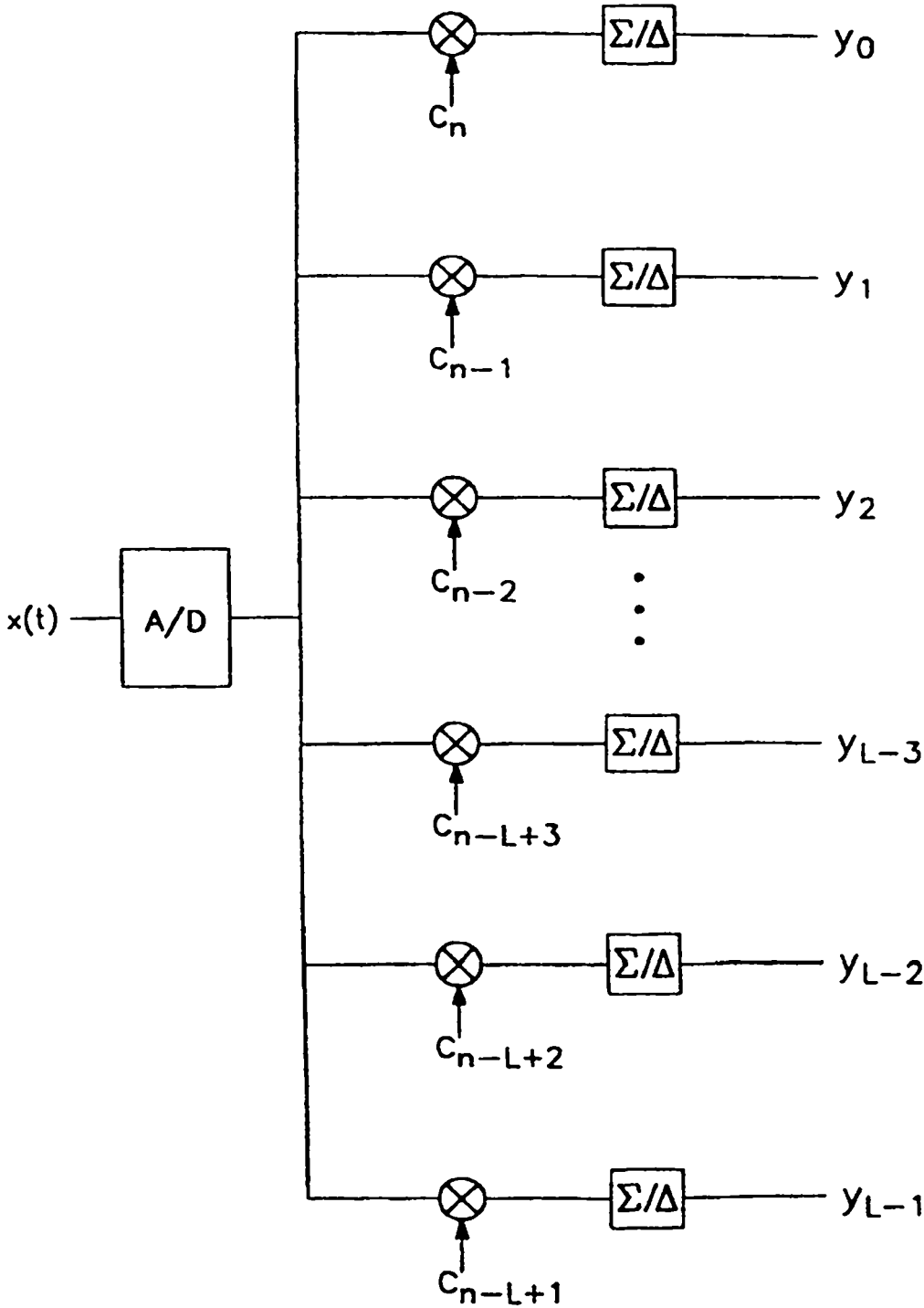


FIG. 5b





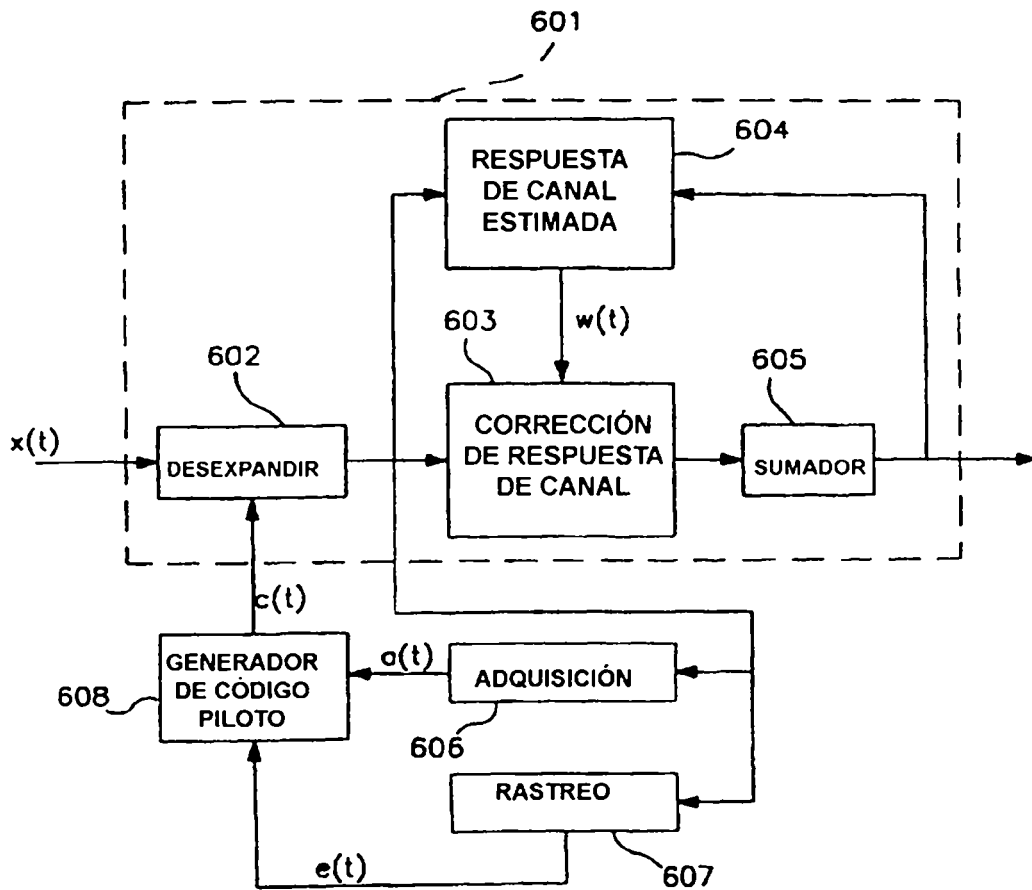


FIG. 6

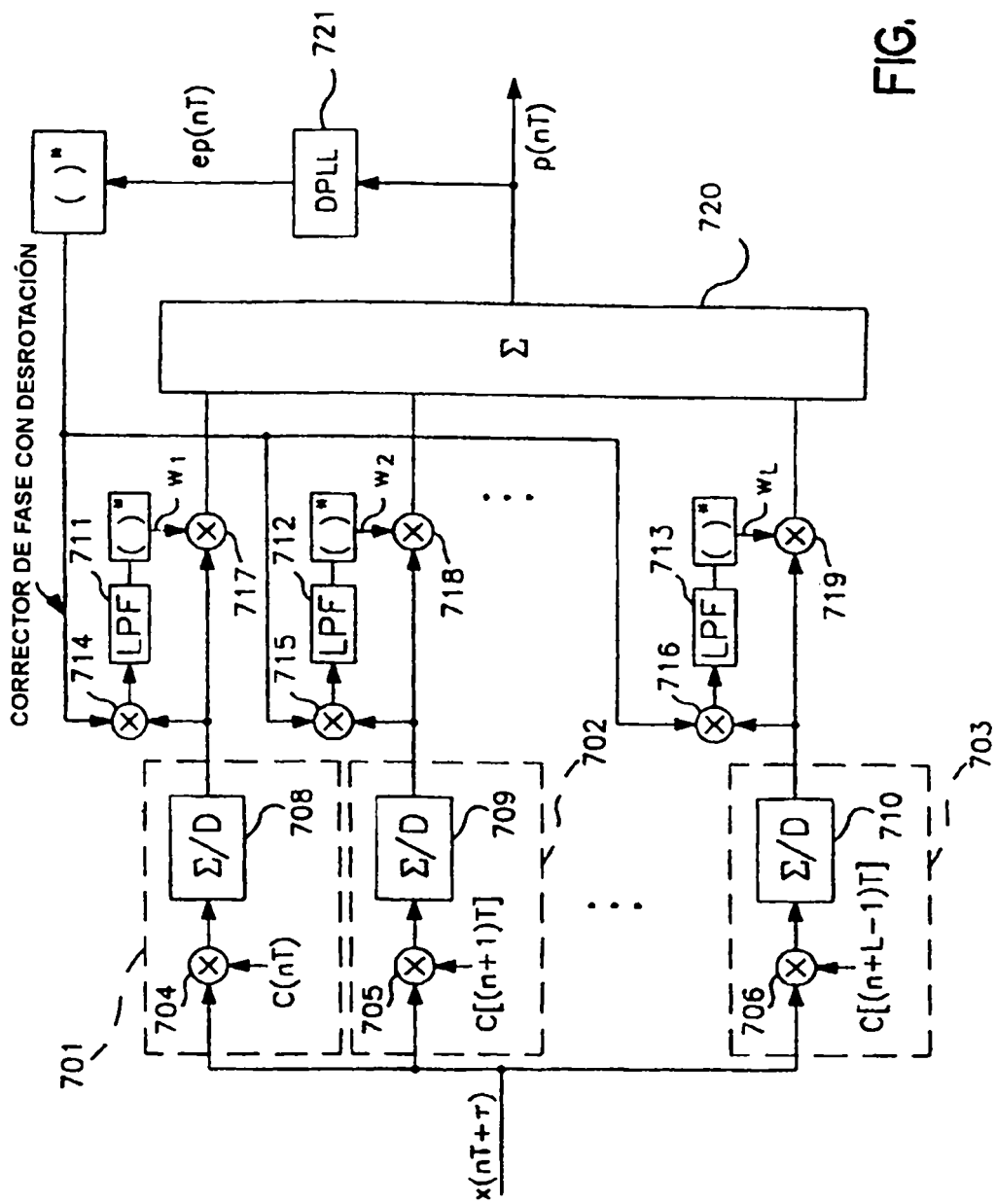


FIG. 7

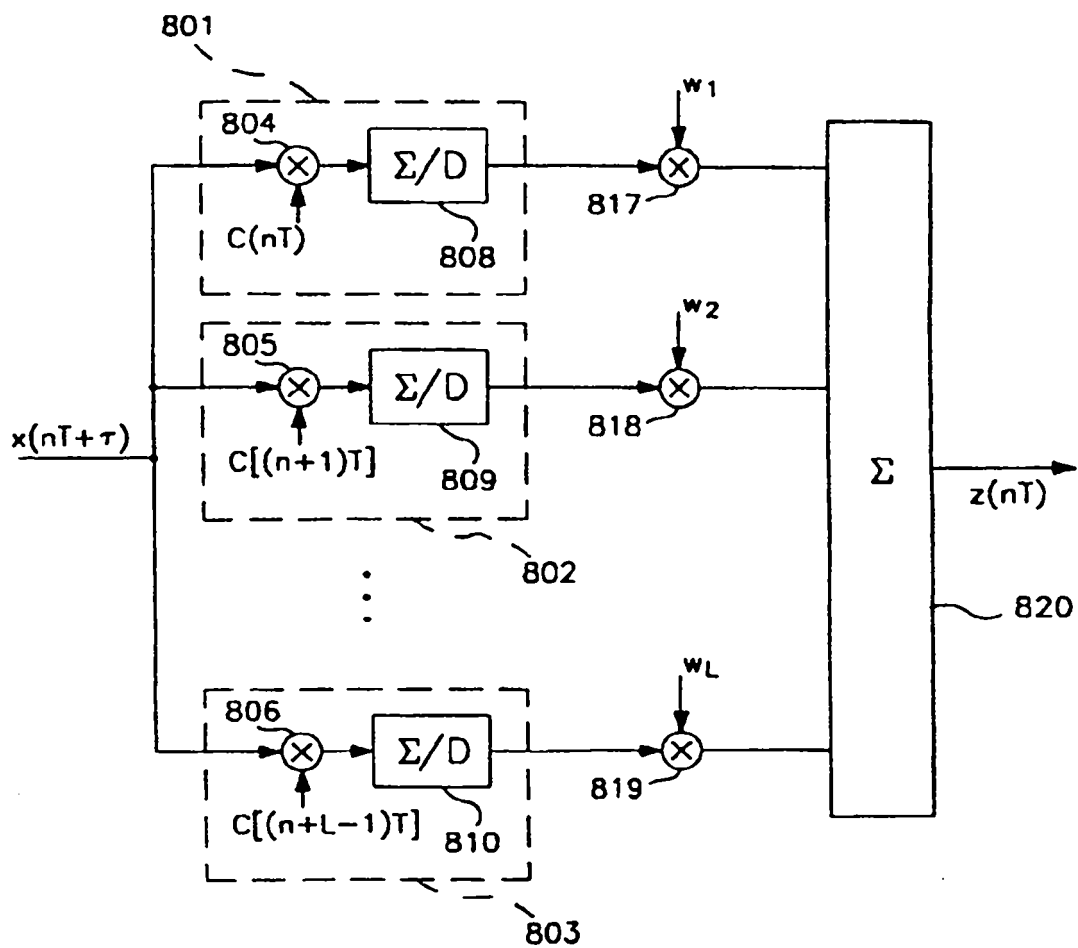


FIG. 8a

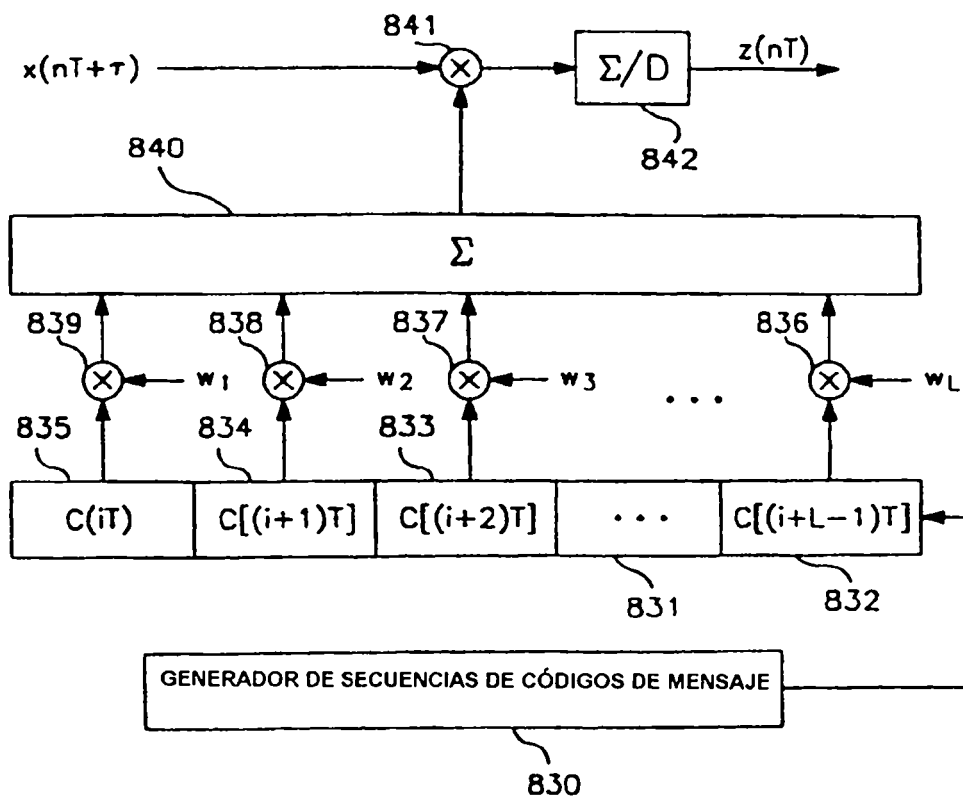


FIG. 8b

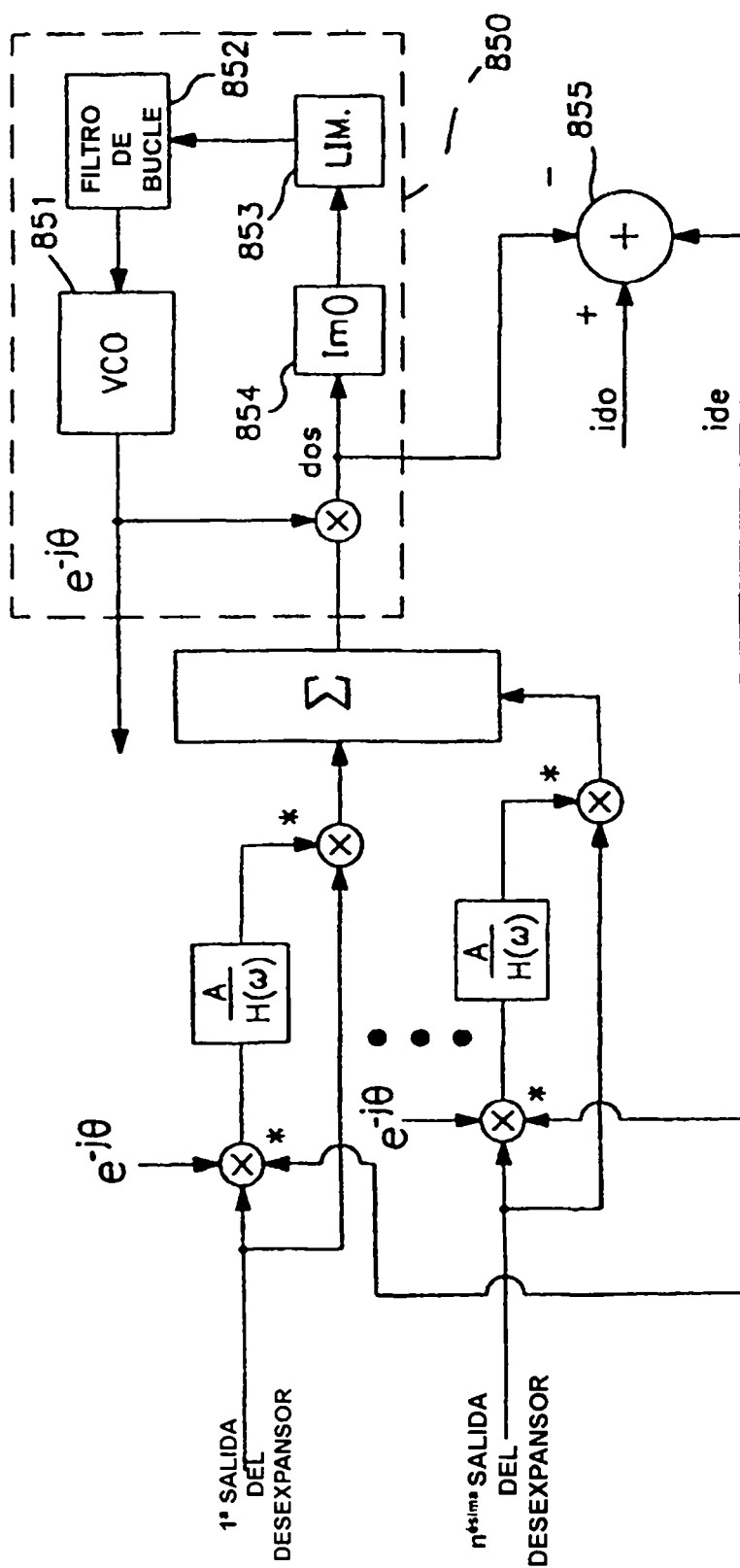


FIG. 8c

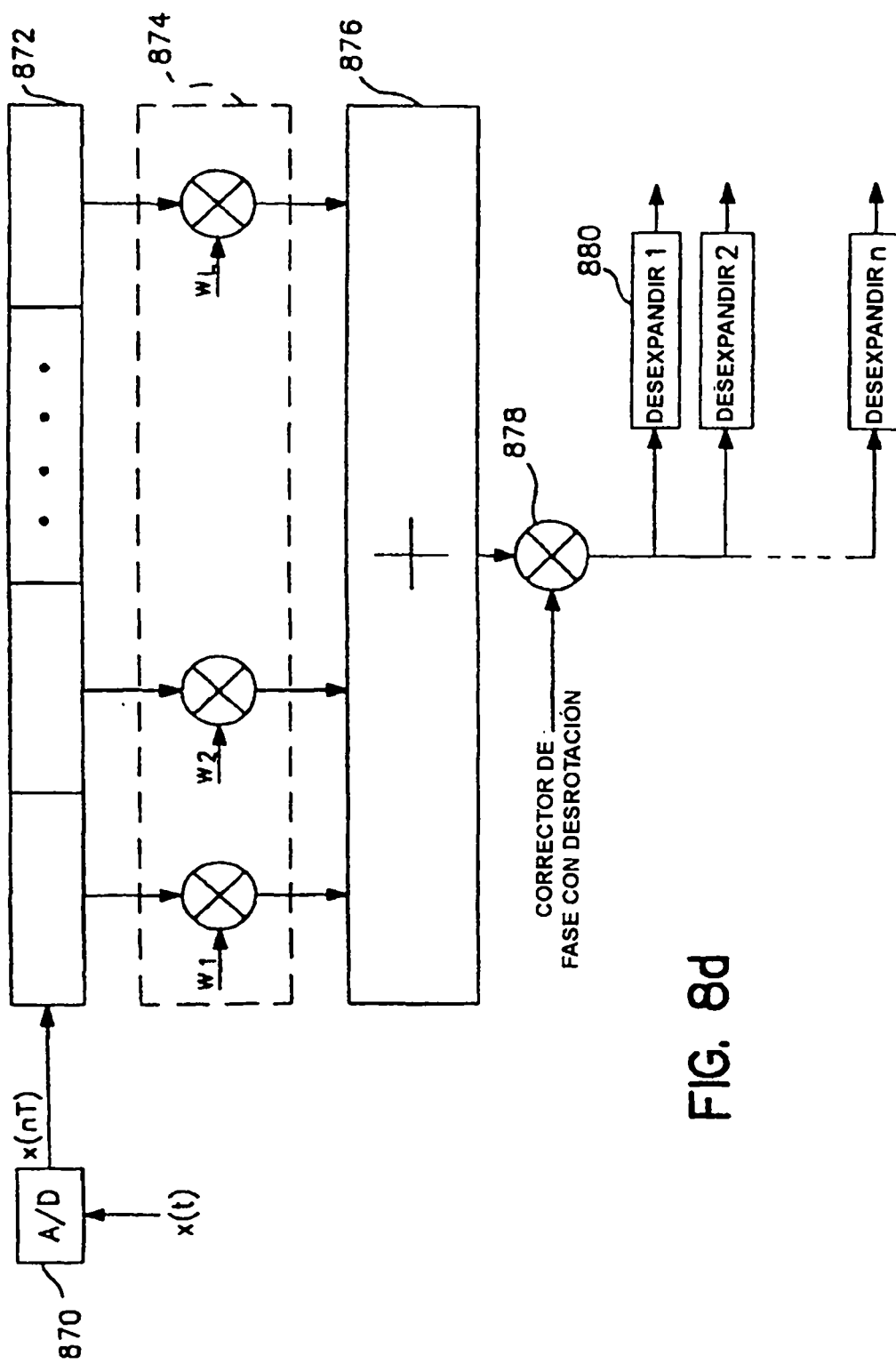


FIG. 8d

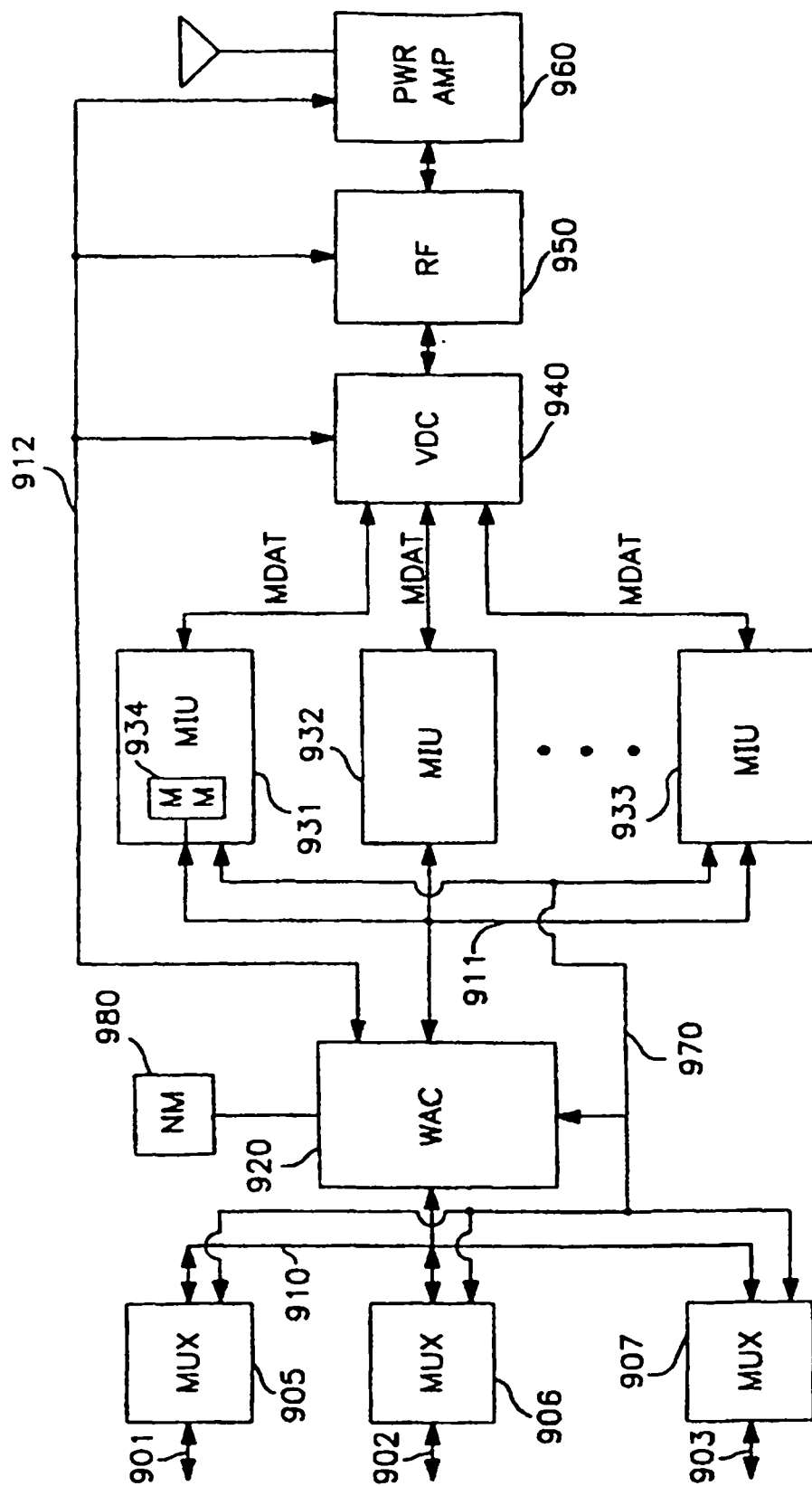


FIG. 9

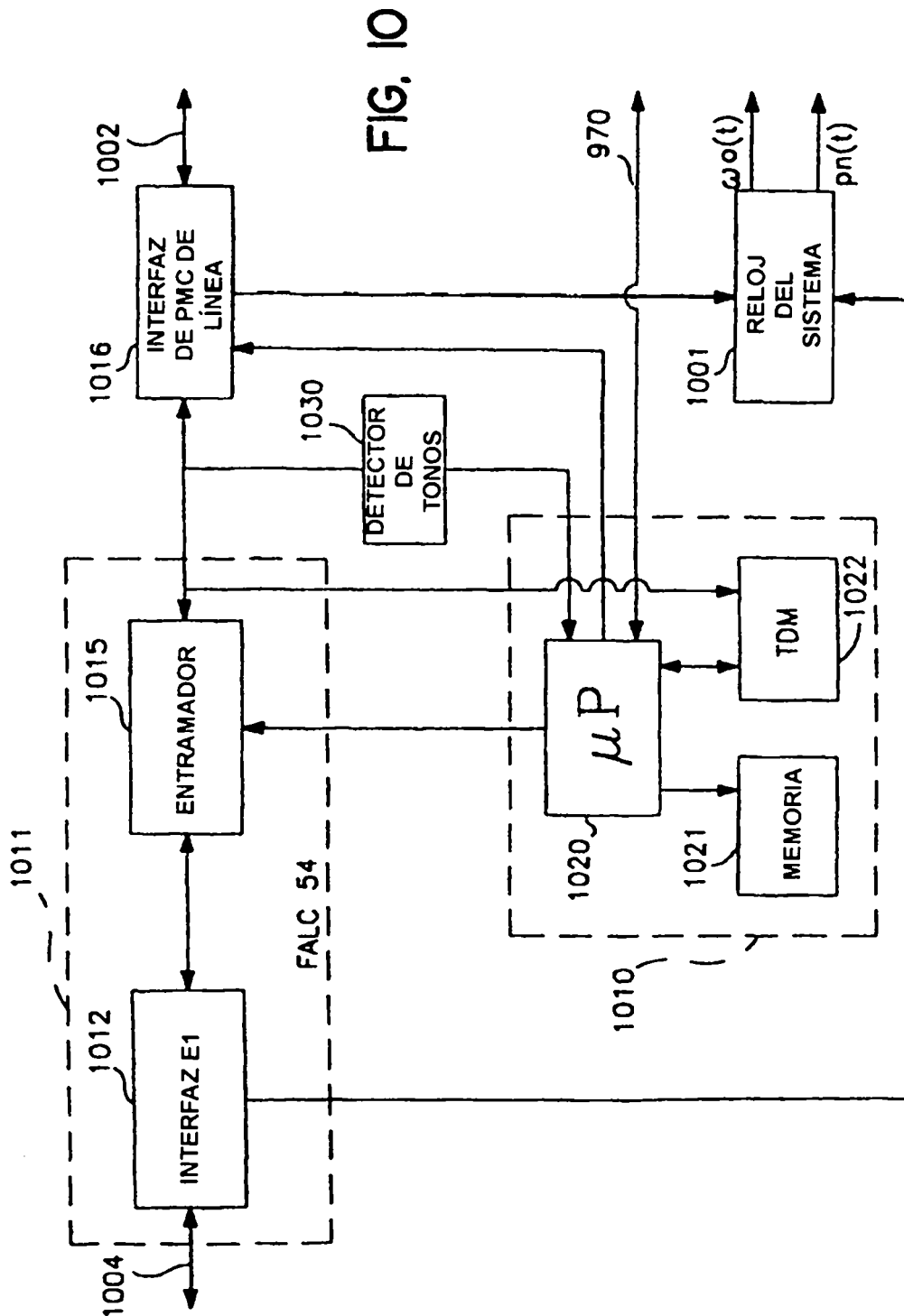
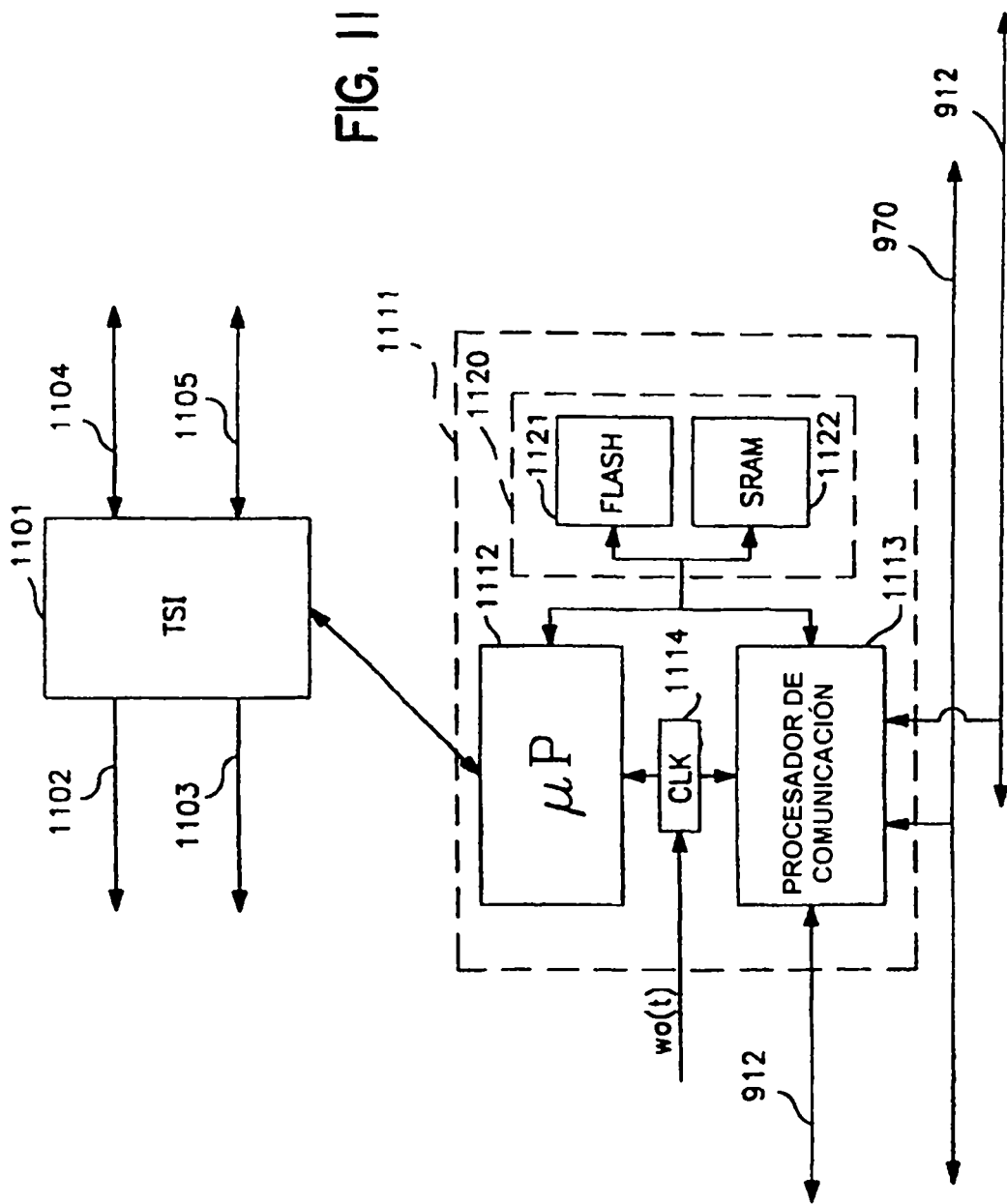


FIG. 10





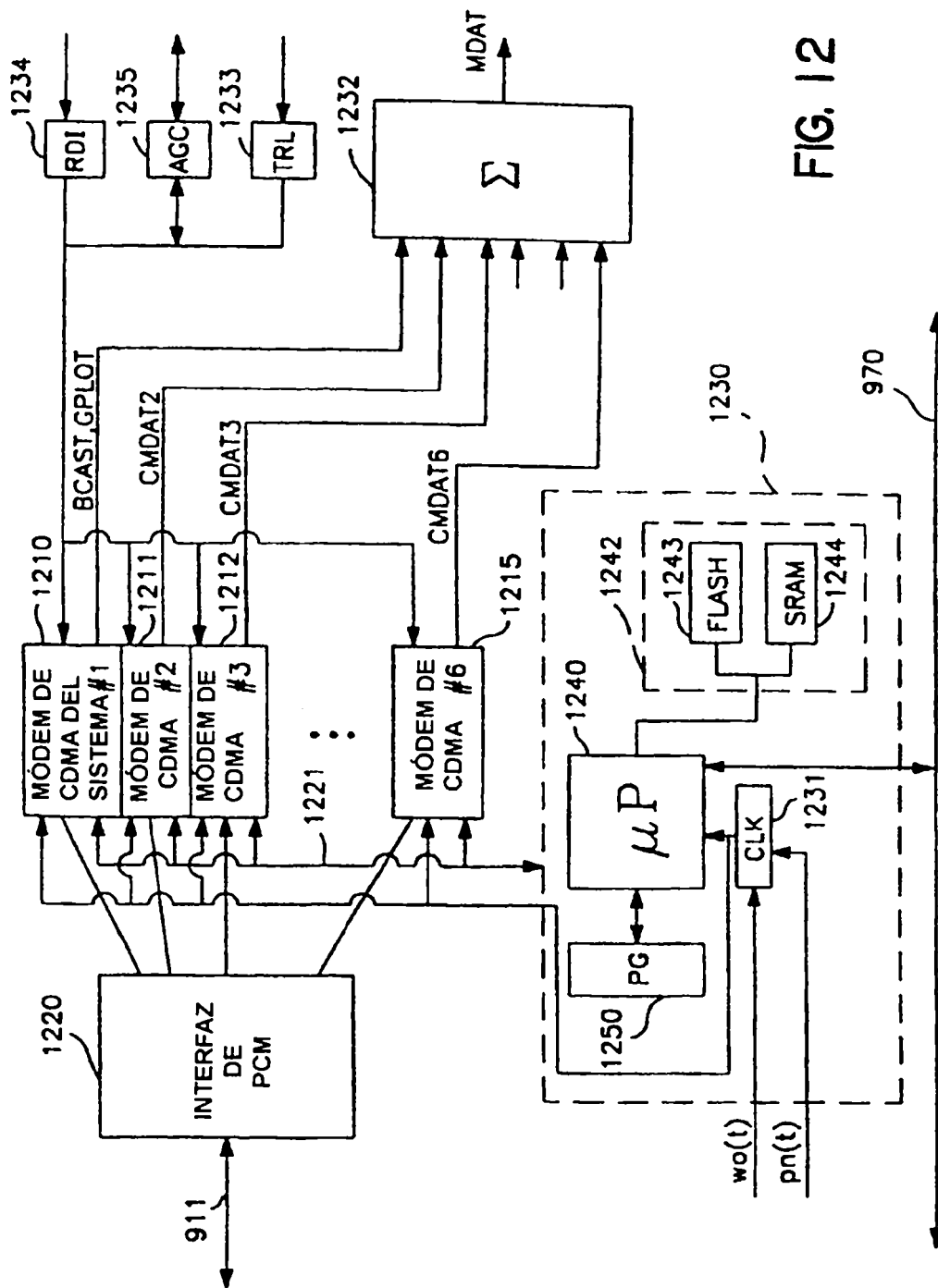


FIG. 12

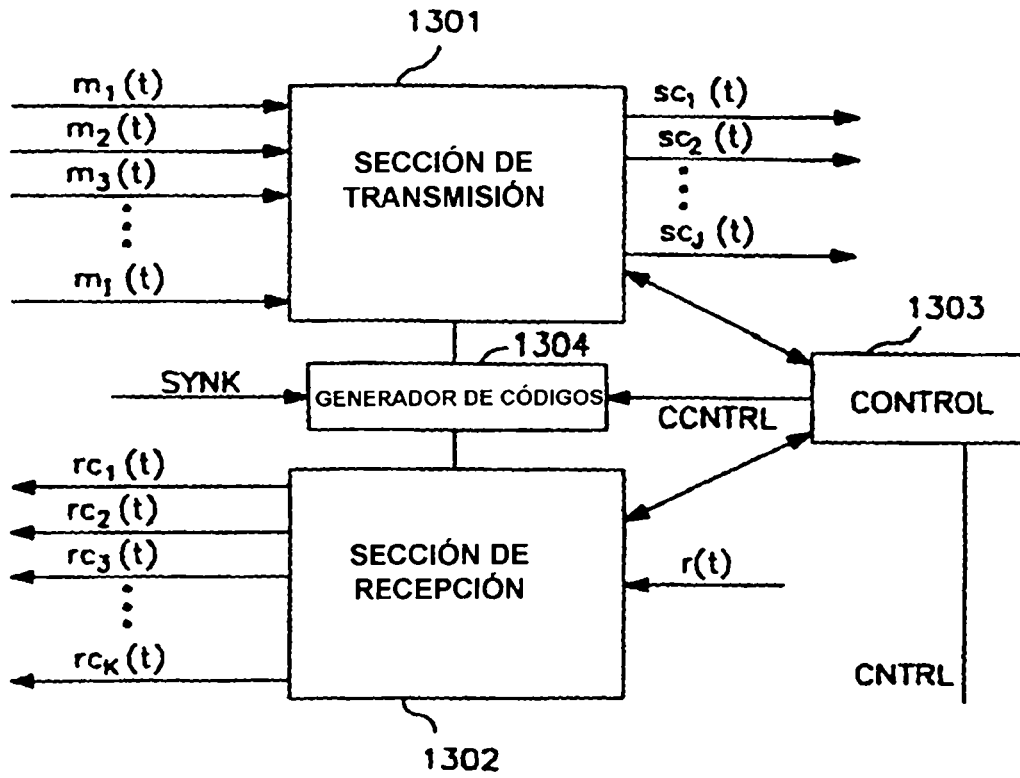


FIG. 13

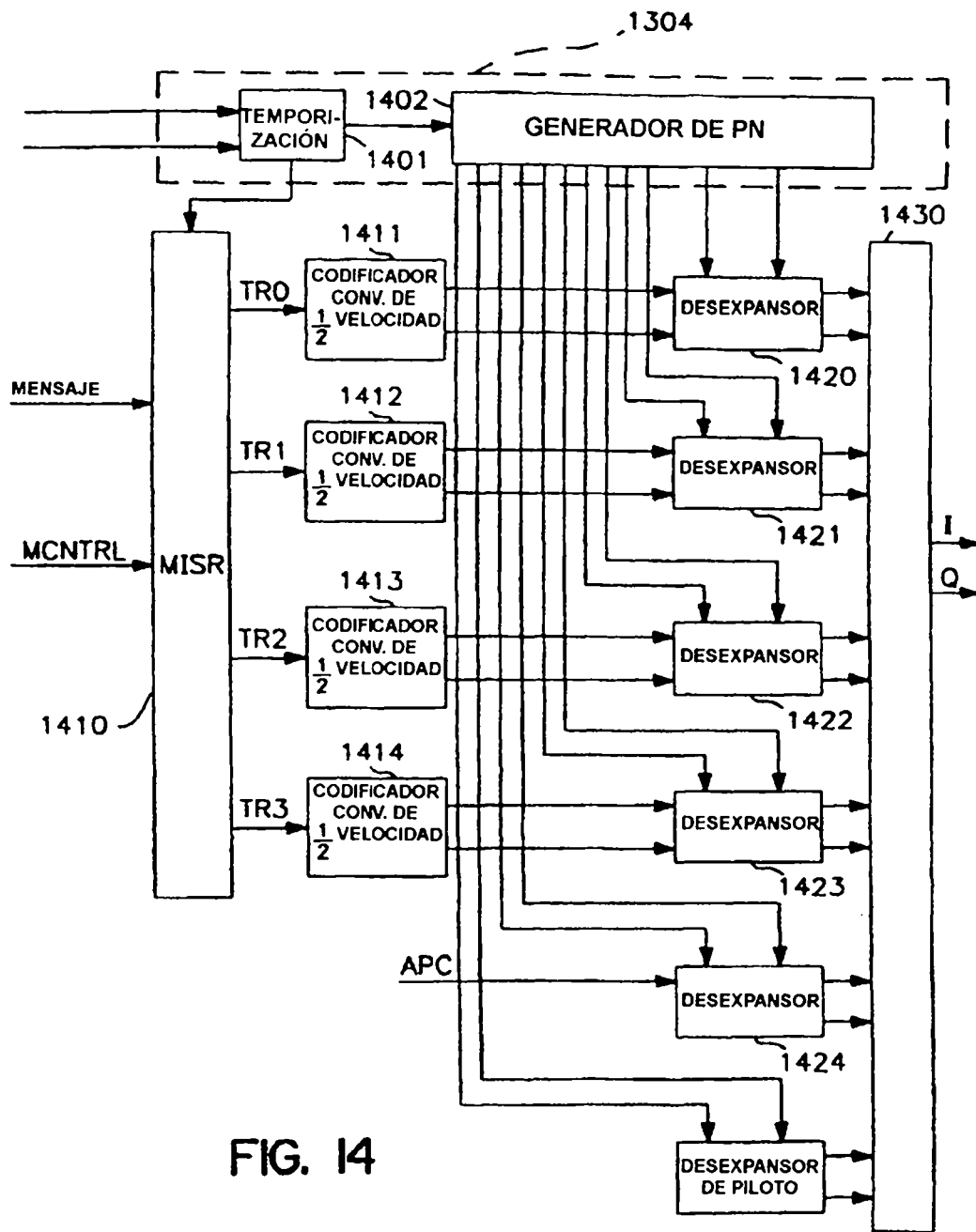
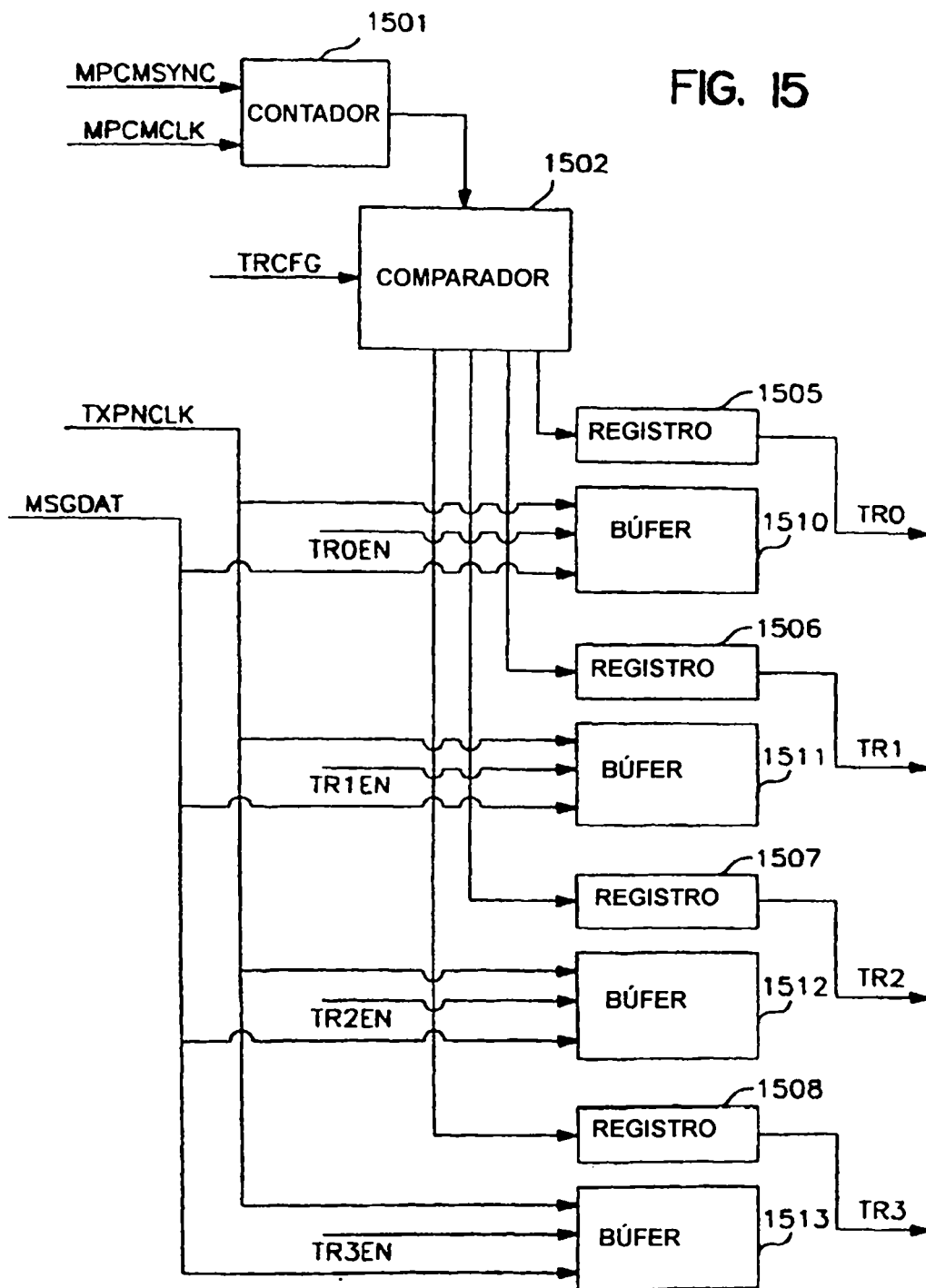


FIG. 14

FIG. 15



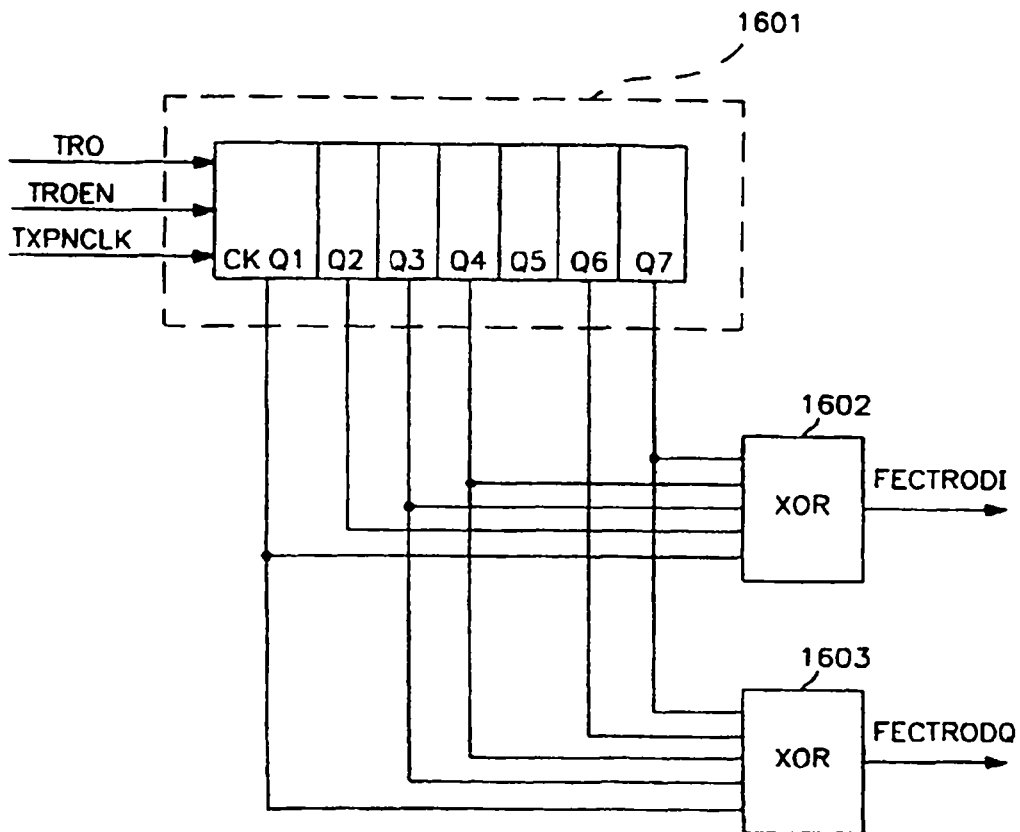


FIG. 16

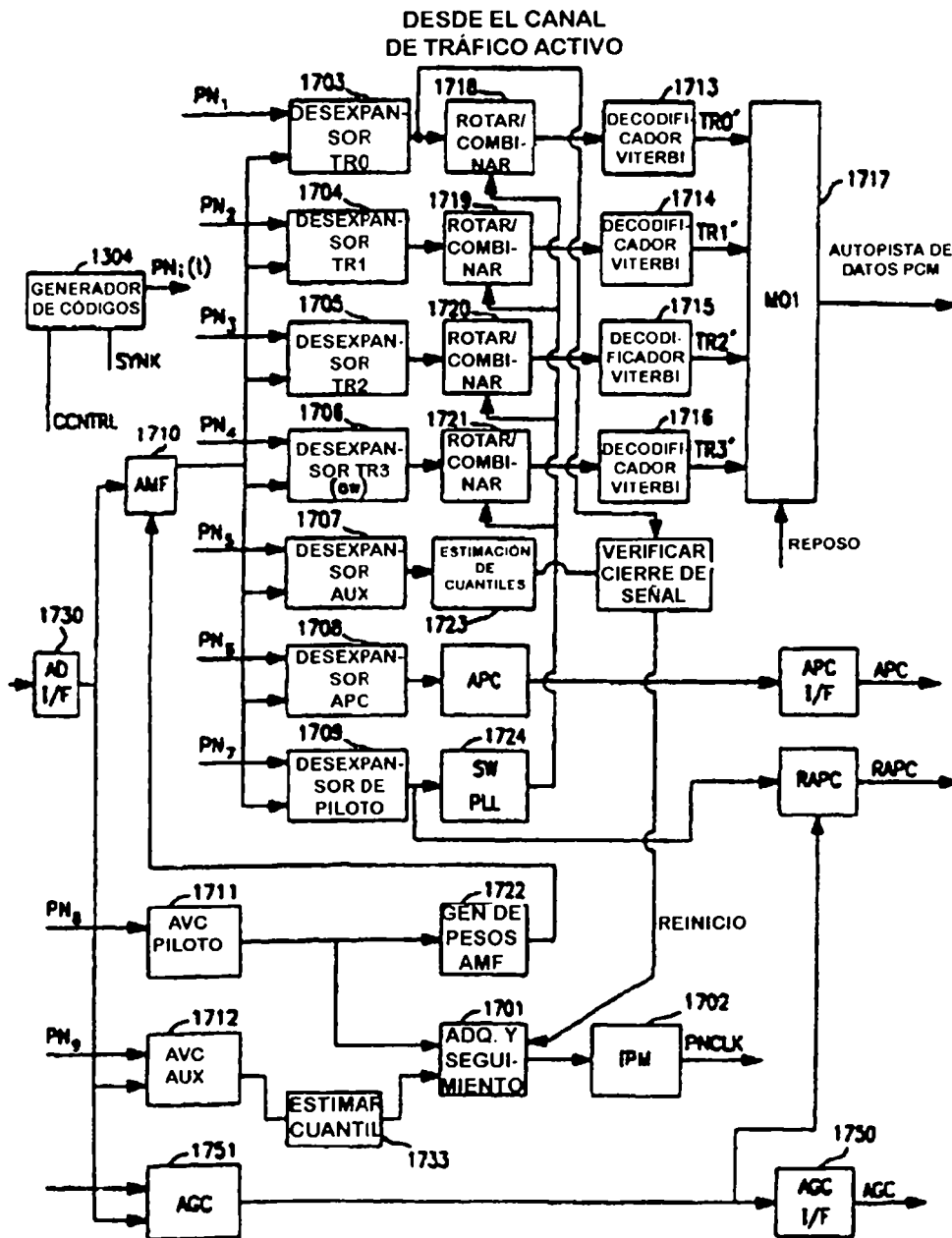


FIG. 17

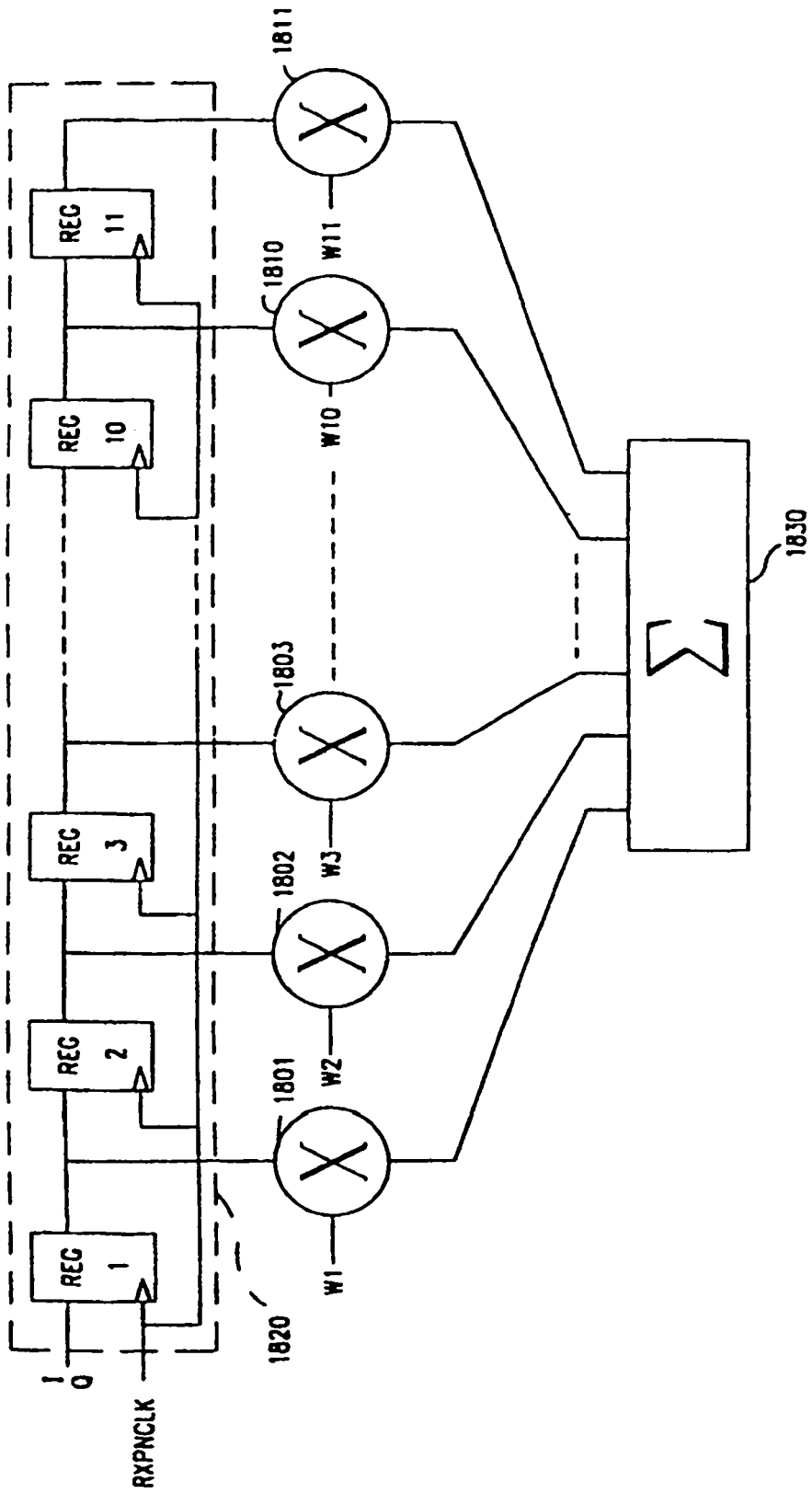


FIG. 18



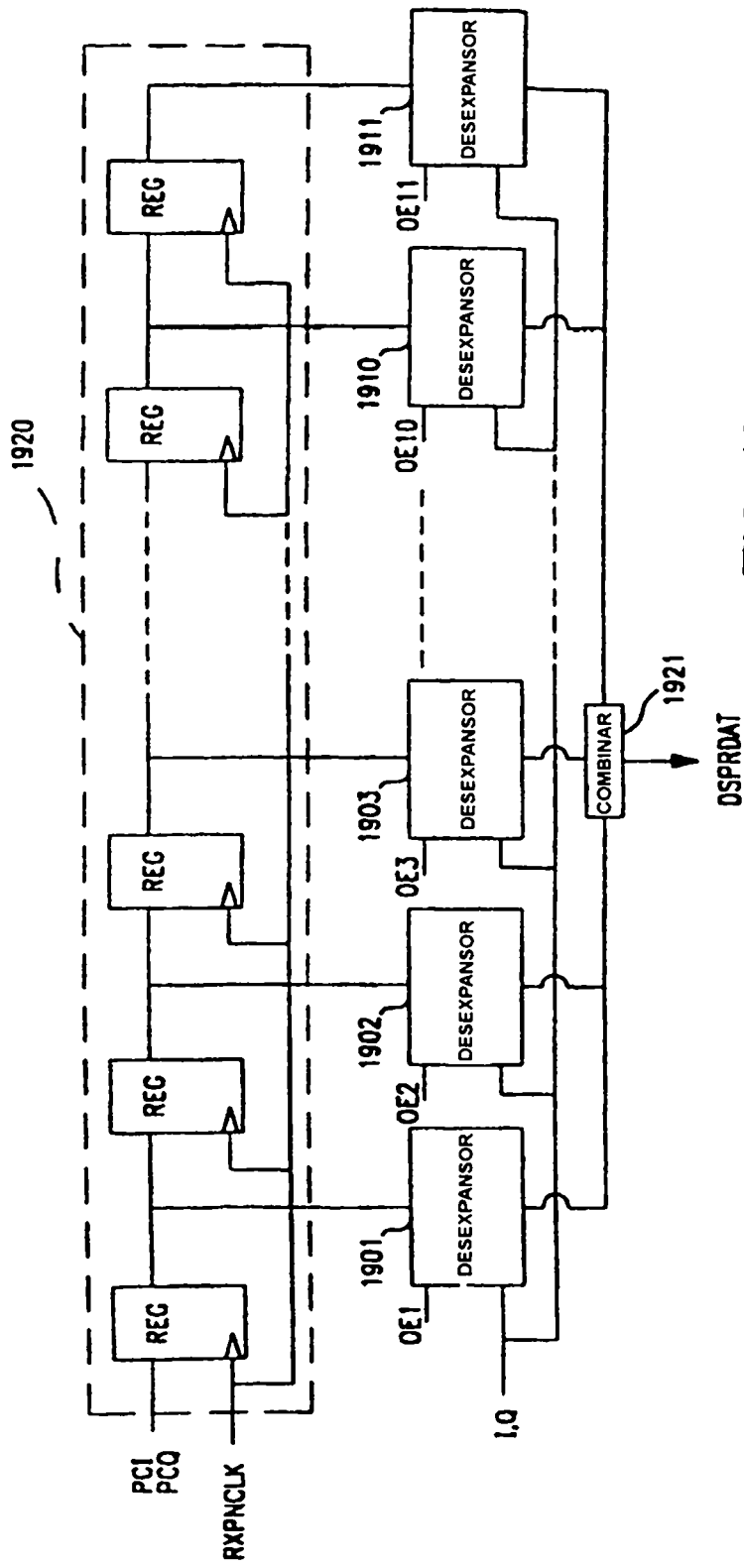


FIG. 19

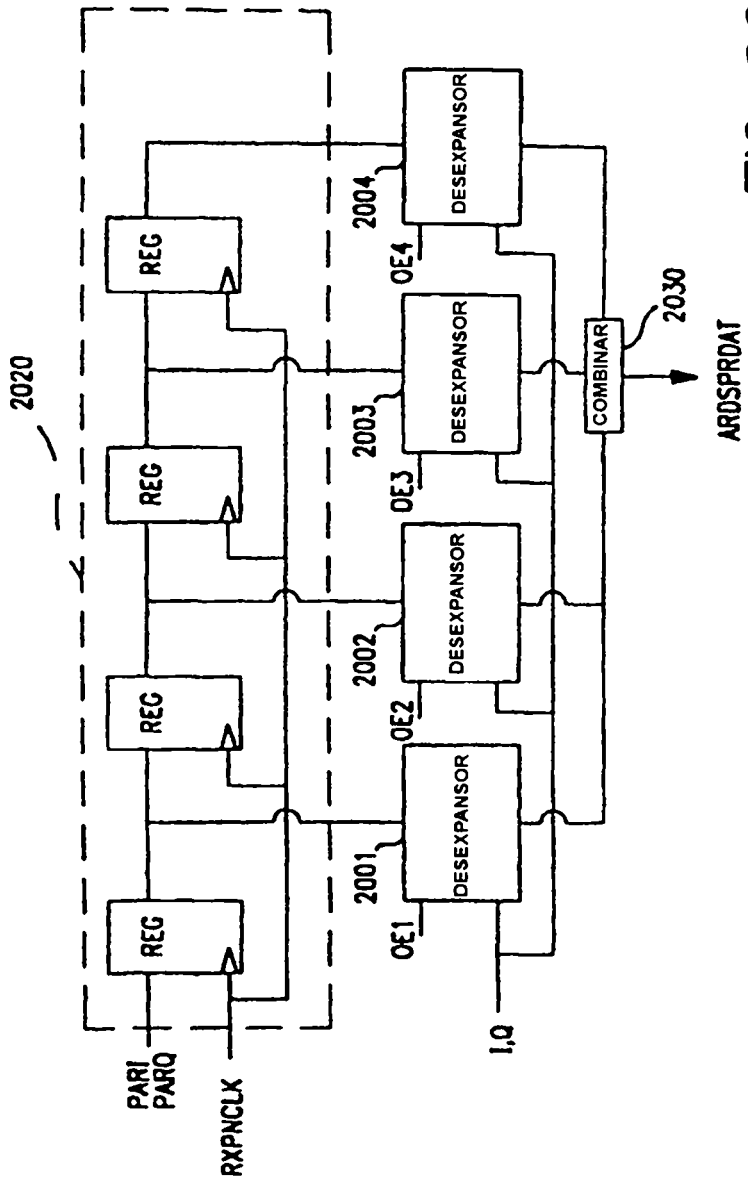
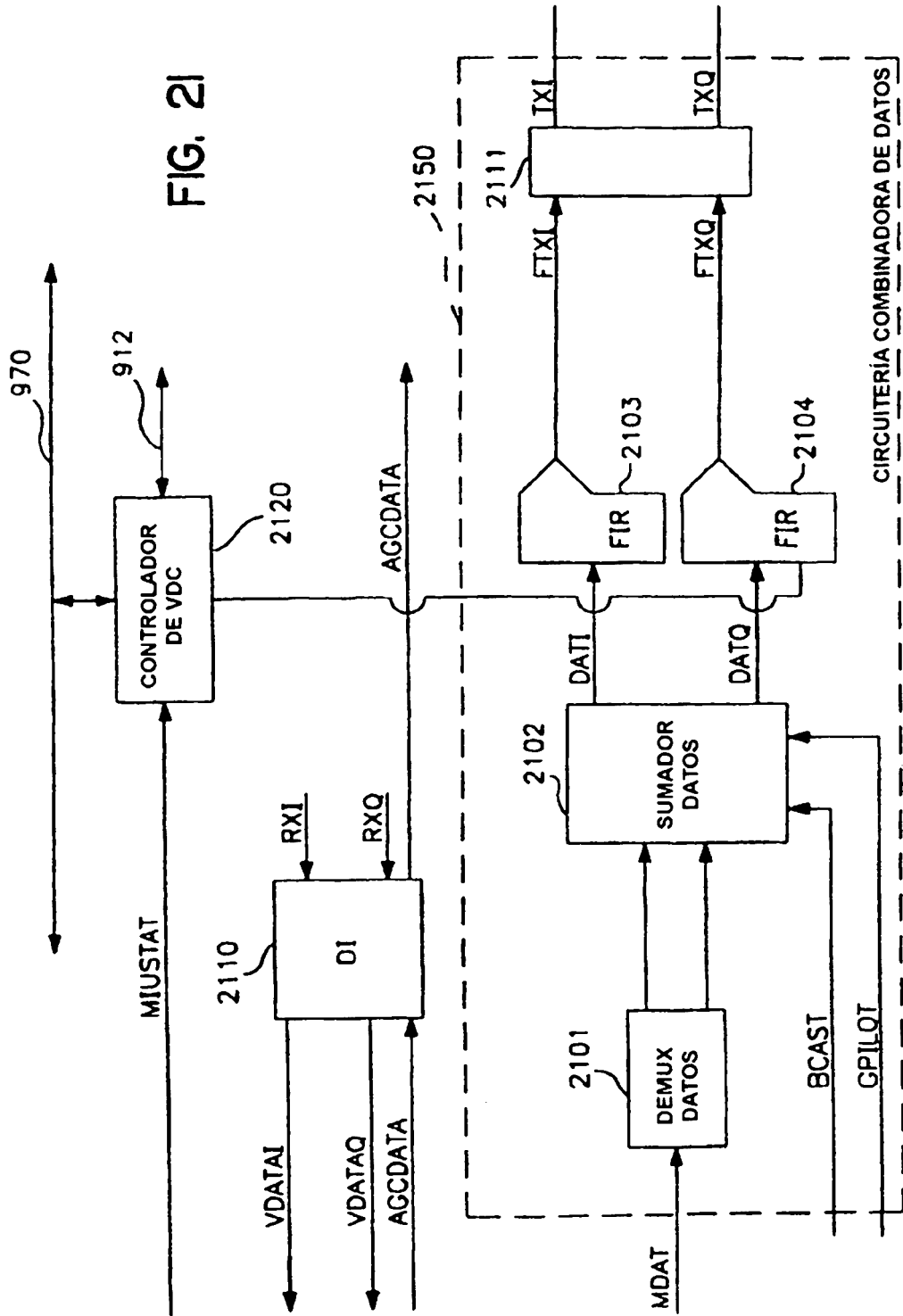


FIG. 20



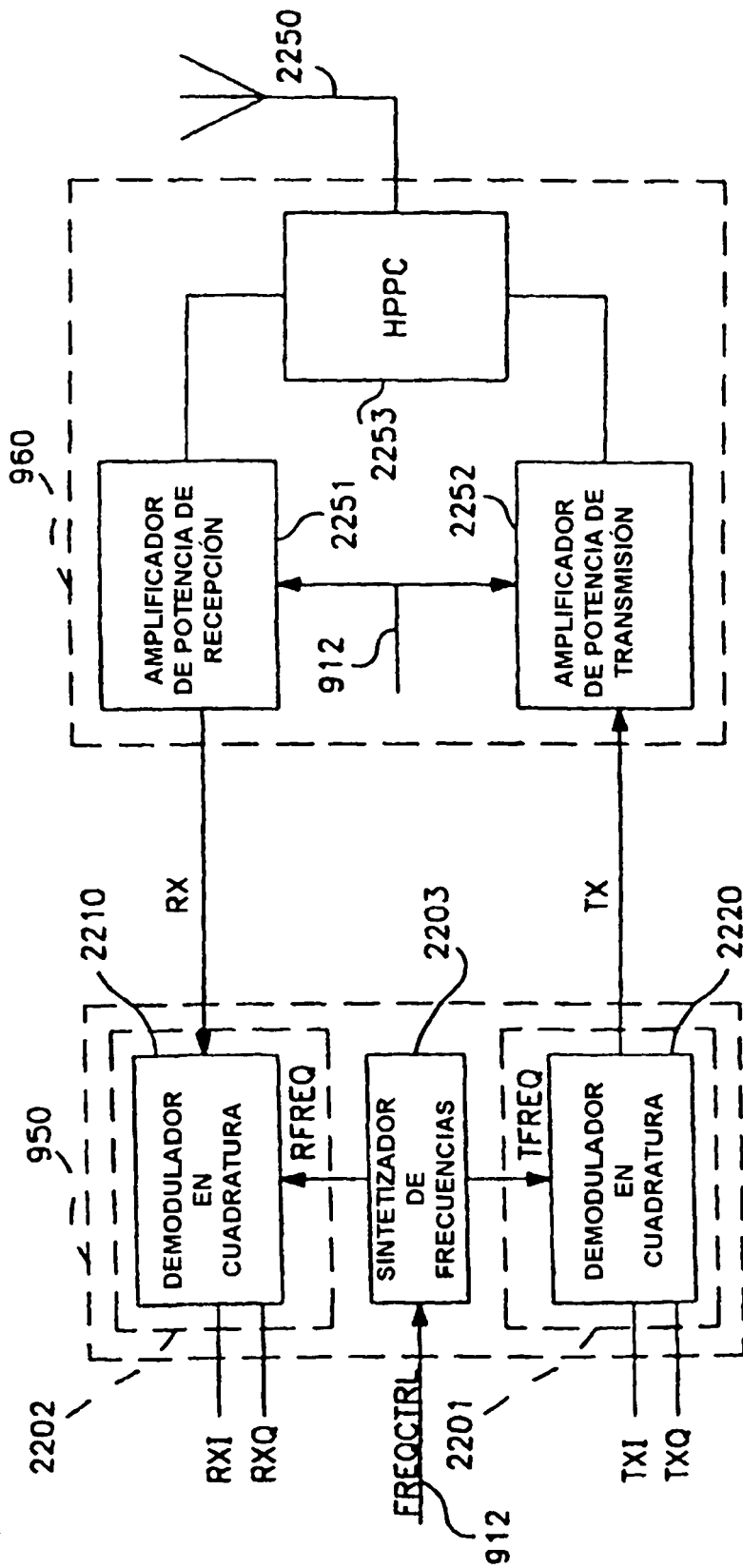


FIG. 22

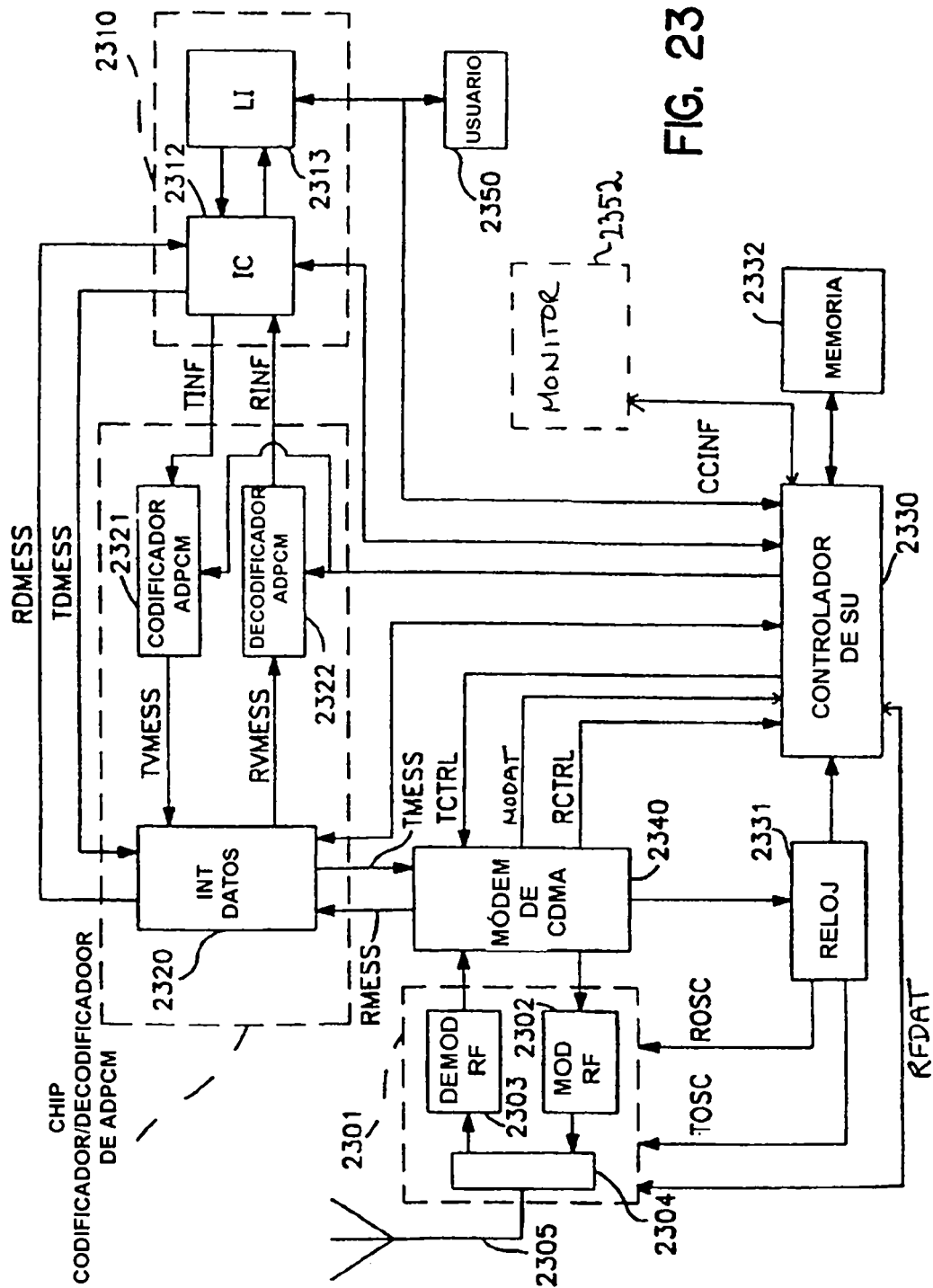


FIG. 23

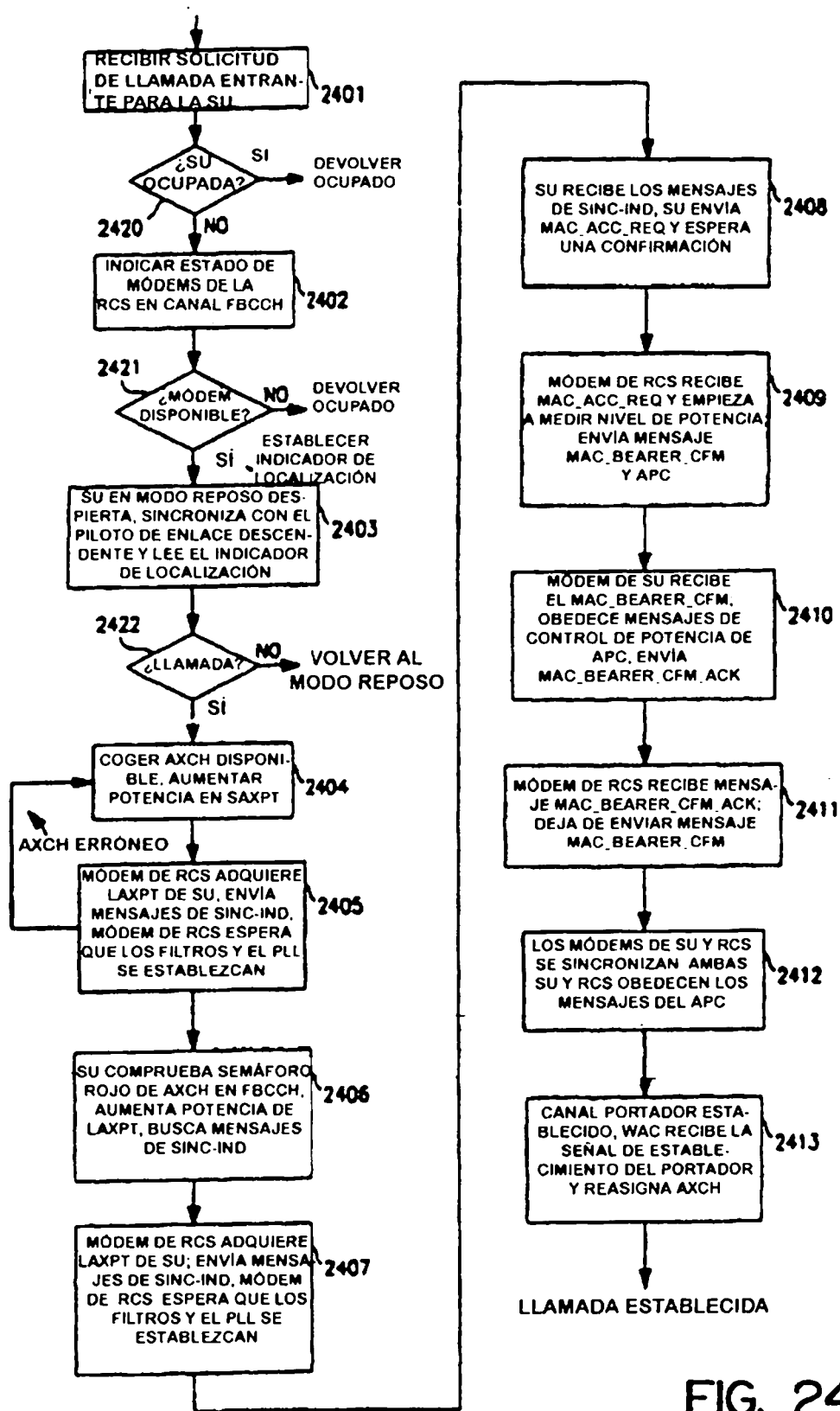


FIG. 24

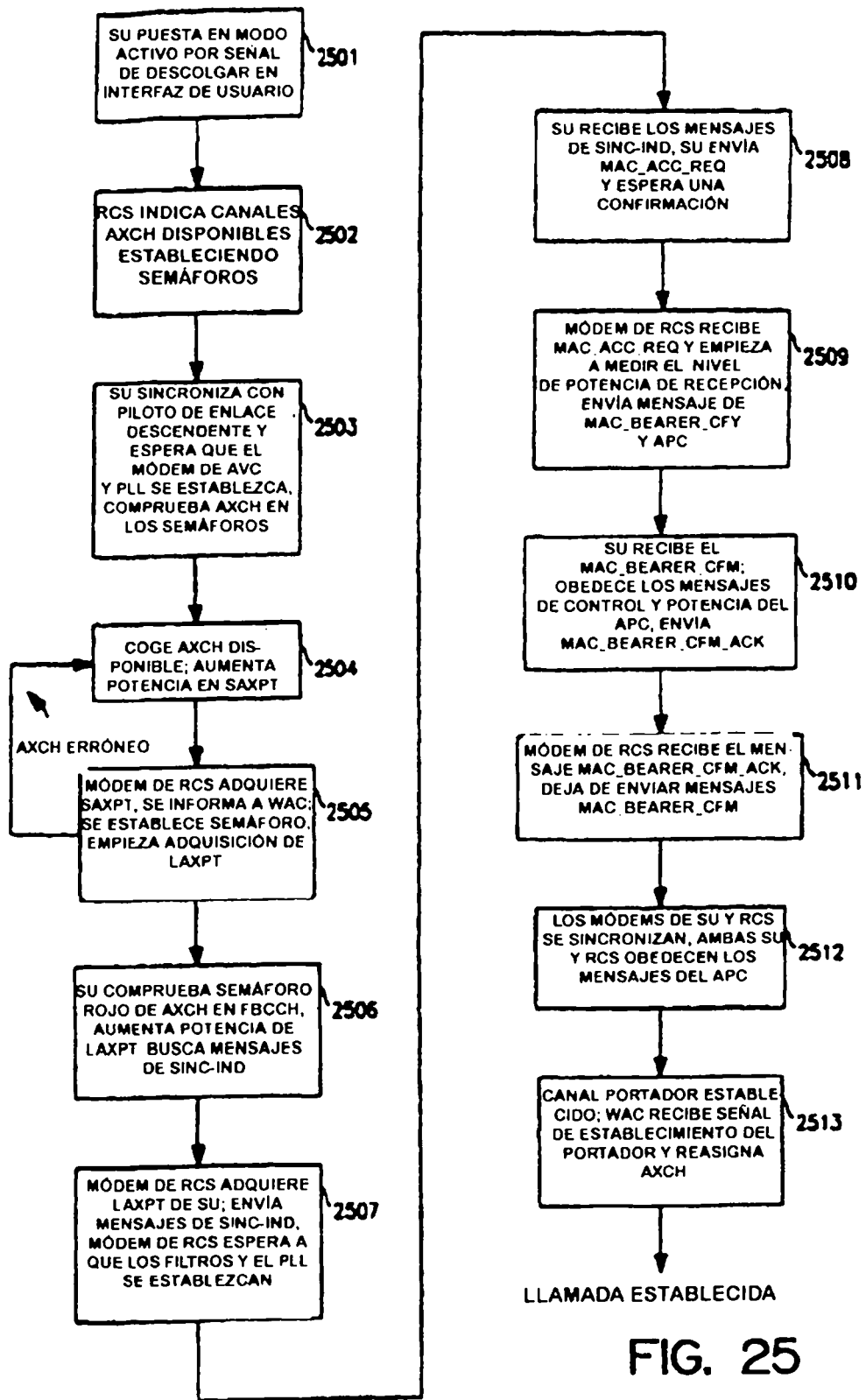


FIG. 25

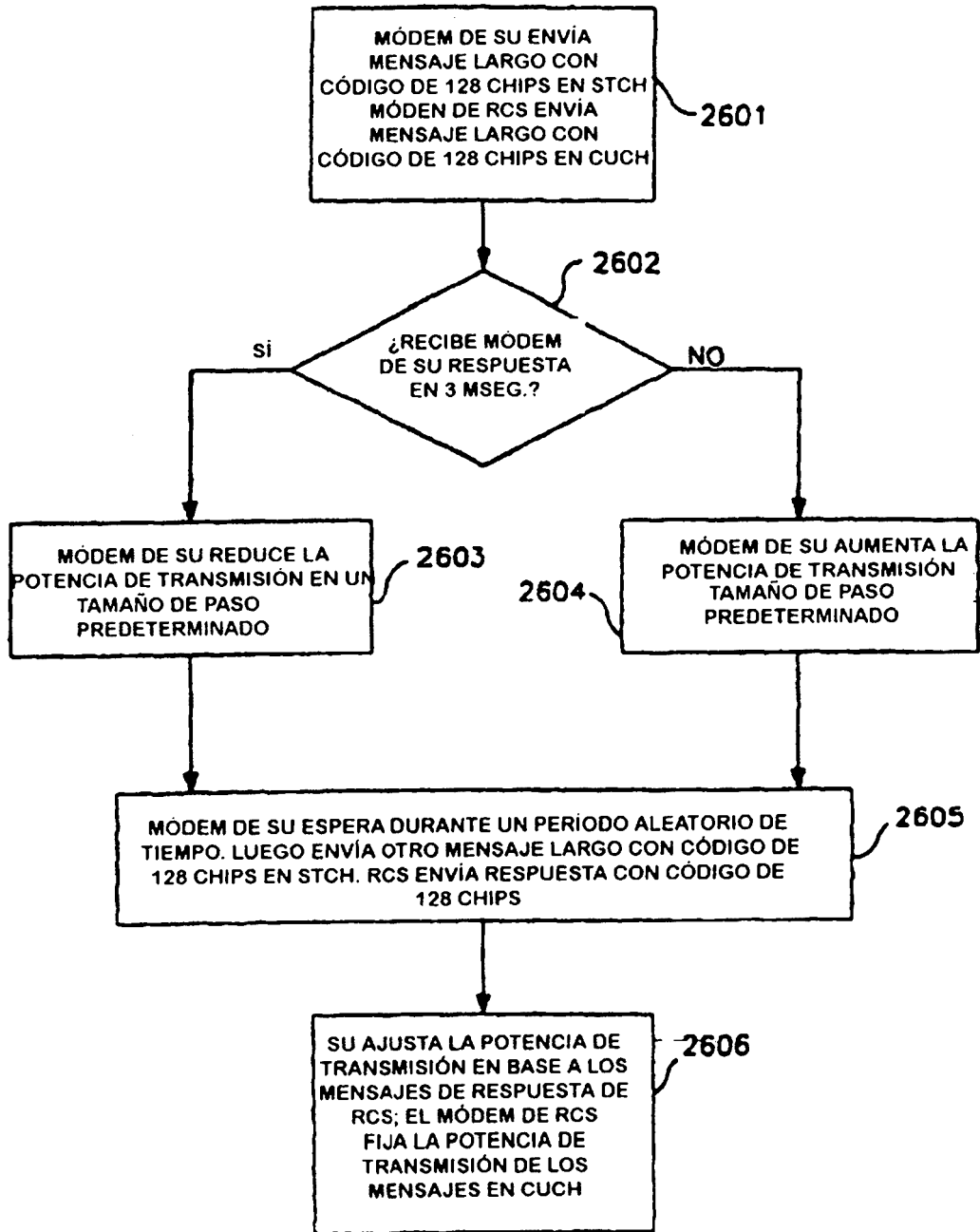


FIG. 26



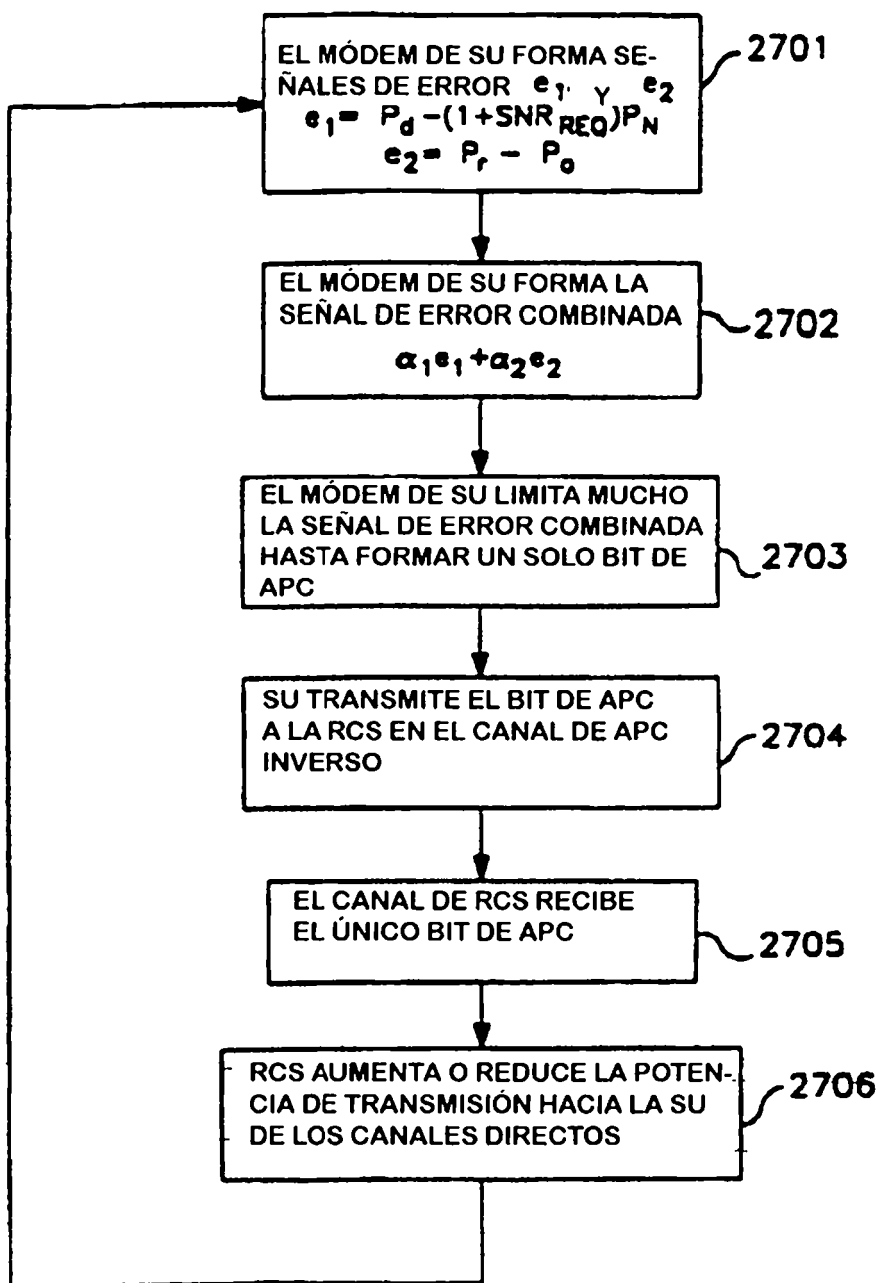


FIG. 27

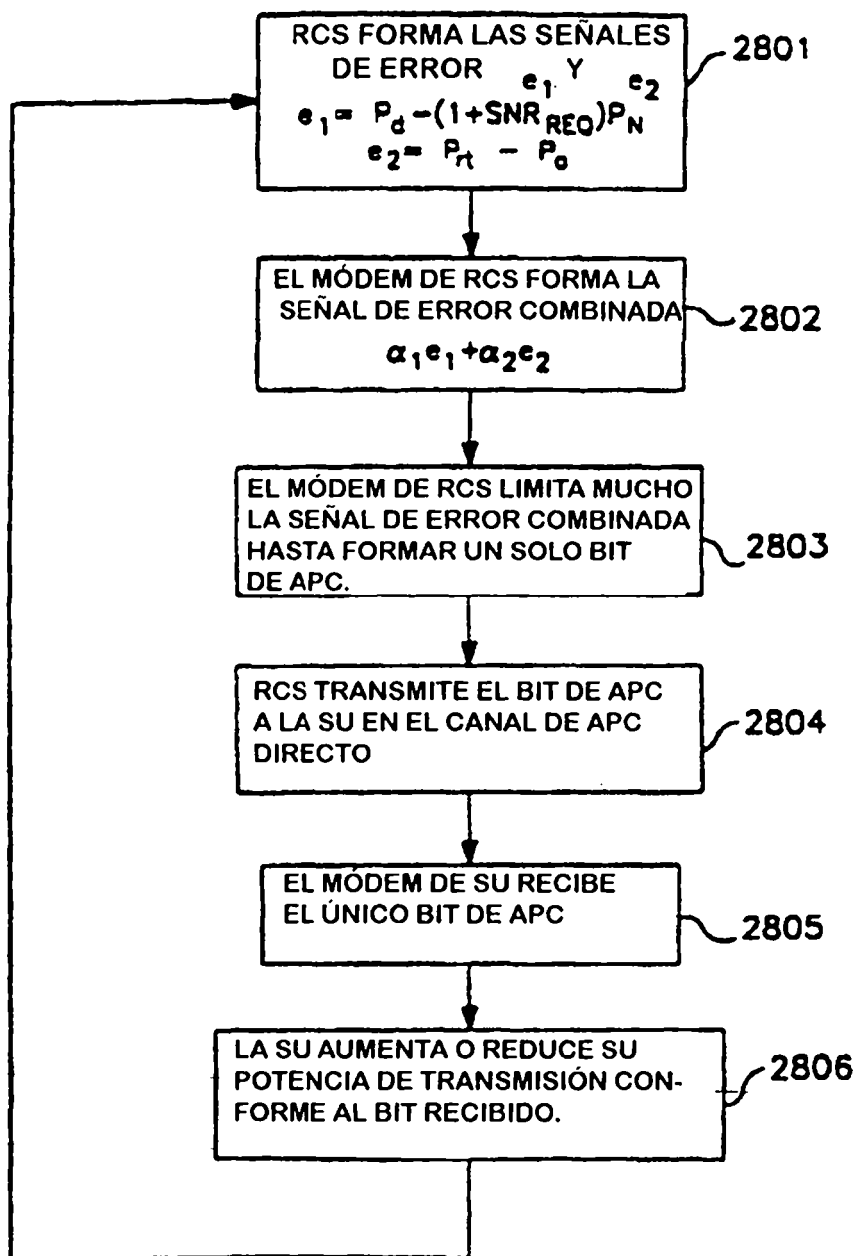


FIG. 28



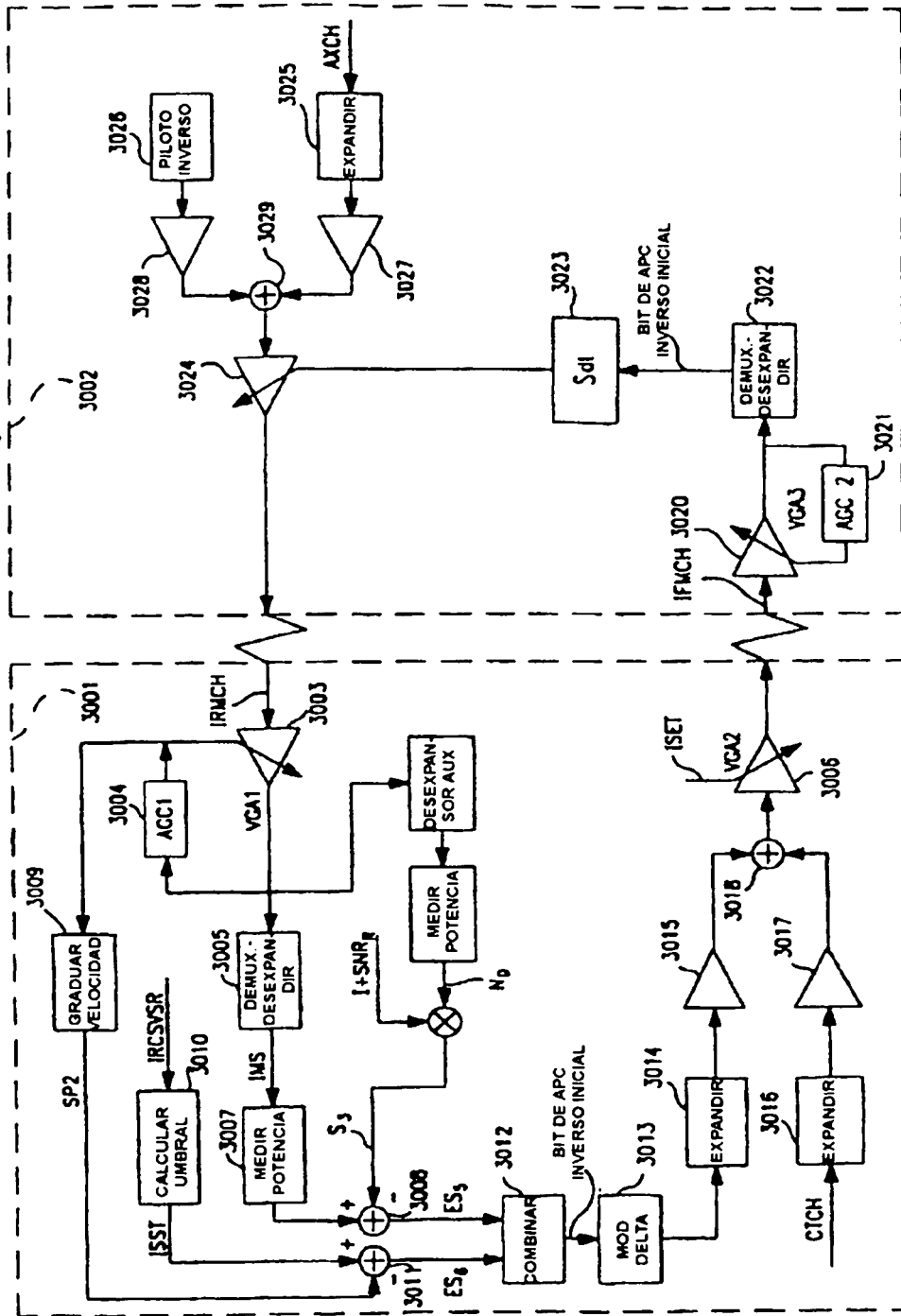


FIG. 30

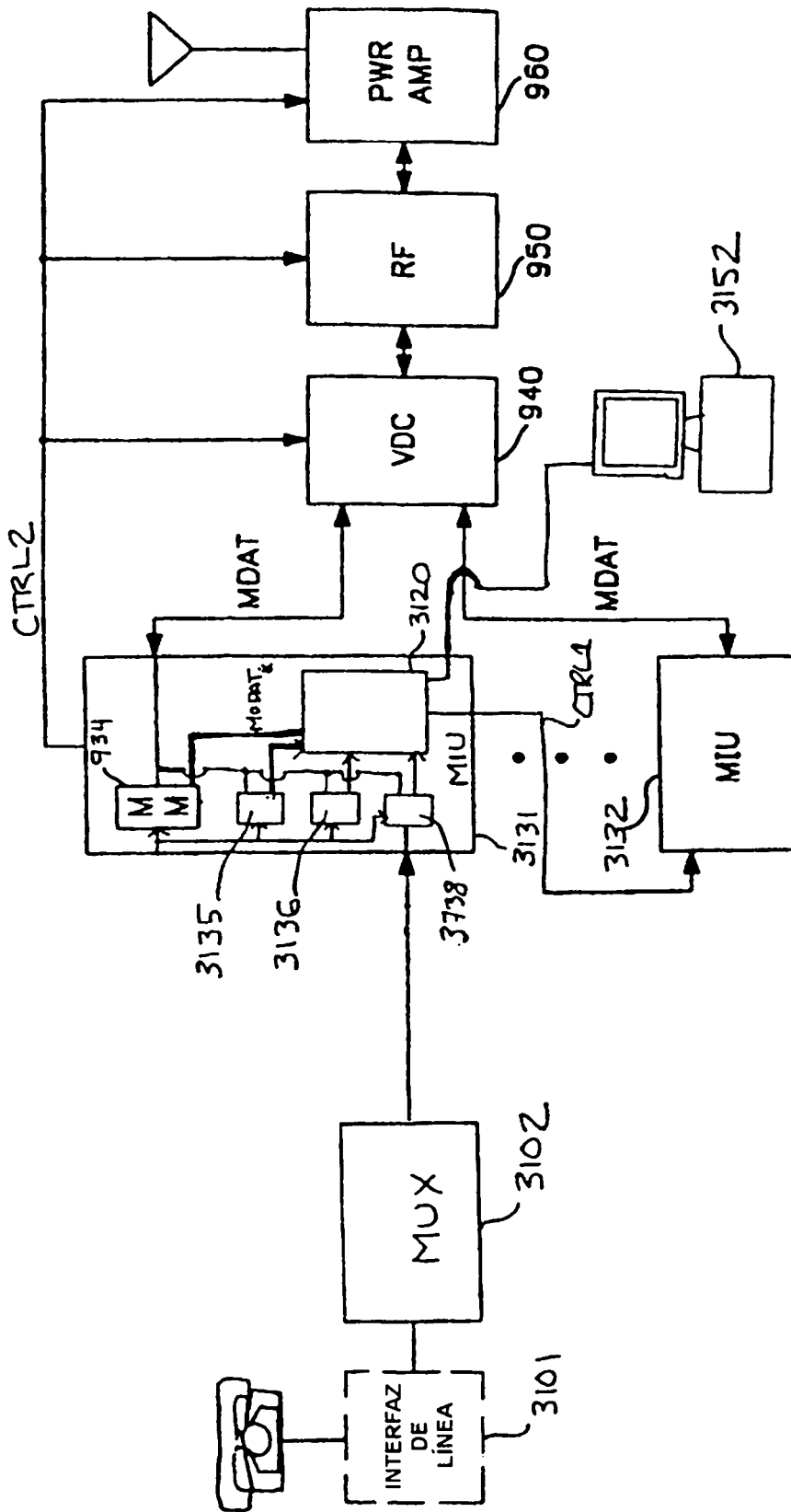


FIG. 31