

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 378 209**

51 Int. Cl.:
H04L 29/06 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **00301491 .7**
96 Fecha de presentación: **24.02.2000**
97 Número de publicación de la solicitud: **1032177**
97 Fecha de publicación de la solicitud: **30.08.2000**

54 Título: **APARATO DE PROCESAMIENTO DE SEÑALES CON SECCIONES DE PROCESAMIENTO EN TRES CAPAS.**

30 Prioridad:
26.02.1999 JP 4980699

45 Fecha de publicación de la mención BOPI:
10.04.2012

45 Fecha de la publicación del folleto de la patente:
10.04.2012

73 Titular/es:
Seiko Epson Corporation
4-1, Nishi-shinjuku 2-chome Shinjuku-ku
Tokyo 163-0811, JP

72 Inventor/es:
Kurose, Mitsukazu;
Hanaoka, Kunihiro;
Akashita, Shoji y
Tomioka, Osamu

74 Agente/Representante:
Ungría López, Javier

ES 2 378 209 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Aparato de procesamiento de señales con secciones de procesamiento en tres capas

5 **Antecedentes de la invención**

1. Campo de la invención

10 La presente invención se refiere a un aparato de procesamiento de señales y a un sistema de procesamiento de señales y, más particularmente, a un aparato de procesamiento de señales que comprende secciones de procesamiento en capas de procesamiento superior, intermedia e inferior y un sistema de procesamiento de señales para su uso en un sistema de comunicación en paquetes que comprende dos aparatos de procesamiento de señales conectados entre sí a través de un bus.

15 2. Descripción de la técnica relacionada

20 En los años recientes, la conexión en redes de los ordenadores ha avanzado rápidamente y, adicionalmente, han venido a estar disponibles comercialmente varias clases de unidades periféricas de ordenador. Junto a esto, los estados de conexión entre ordenadores y entre un ordenador y varias clases de unidades periféricas se convierten en complicados. También, las unidades periféricas se convierten en multifuncionales, las cantidades de comunicación entre terminales de comunicación se incrementa y se requiere por lo tanto una norma de comunicación a alta velocidad más conveniente.

25 En tales circunstancias, se han propuesto ya algunas normas de interfaz de la siguiente generación. Entre ellas, se ha propuesto la interfaz IEEE 1394 como una interfaz para transferir los datos a una elevada velocidad entre dispositivos y ordenadores digitales domésticos y unidades periféricas. Esta norma de interfaz ha sido propuesta por el IEEE (The Institute of Electrical and Electronic Engineers, Inc.) y se especificó como una norma IEEE 1394 - Norma IEEE 1995 para un bus serie de alto rendimiento. Es una norma de interfaz serie muy adecuada que se considera que se usará localmente debido al soporte para transferencia síncrona, conectar y usar activo y un estado
30 de conexión para un alto grado de libertad en tanto se mantiene una elevada velocidad de transferencia de cientos de megabits por segundo.

35 Adicionalmente, un SBP-2 (Protocolo de Bus Serie 2) es uno de los protocolos de aplicación que usan el sistema de comunicación en paquetes de IEEE 1394. El SBP-2 tiene funciones para transferir eficientemente comandos y datos entre varias clases de unidades o dispositivos tales como una unidad de disco, una unidad de cinta magnética, una impresora, un escáner, una cámara digital o similares y la notificación de un estado de operación del comando, los resultados de la operación o un estado sobre si se ha completado o no la transferencia de datos a una sección de procesamiento de la capa de aplicación que se sitúa de modo que sea superior respecto a una sección de procesamiento de la capa SBP-2.

40 La Fig. 7 es un diagrama de tiempos que muestra la secuencia de comunicación en un primer ejemplo de la técnica anterior, que se realiza entre los aparatos de procesamiento de señales 1a y 2a, de aparatos de comunicación en paquetes conectados entre sí a través de un bus de datos serie en conformidad con la norma de interfaz IEEE 1394.

45 Con referencia a la Fig. 7, en el primer ejemplo, el aparato de procesamiento de señales 1a comprende una sección de procesamiento de la capa superior 11a que tiene una memoria de datos 112a, una sección de procesamiento de la capa intermedia 12a que tiene una memoria de datos 121a y una sección de procesamiento de la capa inferior 13a que tiene una memoria de datos 131a. Por otro lado, el aparato de procesamiento de señales 2a comprende una sección de procesamiento de la capa superior 21a que tiene una memoria de datos 212a, una sección de
50 procesamiento de la capa intermedia 22a que tiene una memoria de datos 221a y una sección de procesamiento de la capa inferior 23a que tiene una memoria de datos 231a.

55 En el primer ejemplo, cuando se transmite el paquete de datos 511 desde el aparato de procesamiento de señales 1a al aparato de procesamiento de señales 2a, en primer lugar, se envía una señal de solicitud de transmisión de datos 510 desde la sección de procesamiento de la capa superior 11a a la sección de procesamiento de la capa intermedia 12a del aparato de procesamiento de señales 1a. Los datos de transferencia 511 que construyen una parte de los datos 509 se transmiten también junto con la señal de solicitud de transmisión de datos 510. En este caso, los datos de transferencia 511 son una pieza de los datos obtenidos mediante la división de los datos 509 por la sección de procesamiento de la capa superior 11a en paquetes de datos que tiene cada uno un tamaño igual o
60 más pequeño que una capacidad de memoria de la memoria de datos 131a de la sección de procesamiento de la capa inferior 13a debido a la limitación de la capacidad de memoria de la memoria de datos 131a. Los datos de transferencia 511 transmitidos junto con la señal de solicitud de transmisión de datos 510 se almacenan temporalmente en la memoria de datos 121a de la sección de procesamiento de la capa intermedia 12a. La sección de procesamiento de la capa intermedia 12a genera y produce la salida de una señal de Solicitud de Lectura/Escritura 513 a una sección de procesamiento de la capa inferior 13a y transmite los datos de transferencia 512 almacenados en la memoria de datos 121a a la sección de procesamiento de la capa inferior 13a.

La señal de Solicitud de Lectura/Escritura 513 representa la solicitud de transferencia que se envía por la sección de procesamiento de la capa intermedia 12a para transferir los datos de transferencia 512 almacenados en la memoria de datos 121a de la sección de procesamiento de la capa intermedia 12a a la sección de procesamiento de la capa intermedia 22a del aparato de procesamiento de señales 2a y la señal de Solicitud de Lectura/Escritura 513 es una parte de las señales de control o medios para el control de la orden de configuración de los datos de transferencia, confirmación de la llegada de los datos de transferencia al aparato de procesamiento de señales 2a de la otra parte, control de retransmisión y similares. Estas señales de control incluyen una señal de Indicación (Notificación de Transferencia), una señal de Respuesta (Notificación de Respuesta) y una señal de Confirmación (Notificación de Confirmación), que se describirán en el presente documento a continuación.

En respuesta a la Solicitud de Lectura/Escritura 513, la sección de procesamiento de la capa inferior 13a transmite los datos de transferencia 514 transmitidos desde la sección de procesamiento de la capa intermedia 12a a través de la memoria de datos 131a de la sección de procesamiento de la capa inferior 13a y el bus de datos serie a la sección de procesamiento de la capa inferior 23a del aparato de procesamiento de señales 2a.

Los datos de transferencia 514 se almacenan temporalmente en la memoria de datos 131a de la sección de procesamiento de la capa inferior 23a. Posteriormente, la sección de procesamiento de la capa inferior 23a genera y produce la salida de una señal de Indicación 516 a la sección de procesamiento de la capa intermedia 22a del aparato de procesamiento de señales 2a y, a continuación, transmite los datos de transferencia 515 almacenados en la memoria de datos 231a a la sección de procesamiento de la capa intermedia 22a. La sección de procesamiento de la capa intermedia 22a almacena temporalmente los datos de transferencia 517 recibidos junto con la señal de Indicación 516 dentro de la memoria de datos 221a de la sección de procesamiento de la capa intermedia 22a. A continuación la sección de procesamiento de la capa intermedia 22a genera y produce la salida de una señal de Respuesta 518 para la sección de procesamiento de la capa inferior 23a y adicionalmente genera y produce la salida de una señal de Notificación de Llegada 519 para los datos de transferencia 517 a la sección de procesamiento de la capa superior 21a del aparato de procesamiento de señales 2a.

El resultado comprobado de la coincidencia de los datos de transferencia 517 transmitidos por la sección de procesamiento de la capa intermedia 22a se incluye en la señal de Respuesta 518 anterior. Si no hay problema con respecto a los datos de transferencia 517, se incluye un código indicativo de Completado en la señal de Respuesta 518. Por otro lado, si hay algún problema, se incluye un código indicativo de un Error en la señal Respuesta 518. En respuesta a la señal de Notificación de Llegada 519, la sección de procesamiento de la capa superior 21a recibe los datos de transferencia 517 almacenados en la memoria de datos 221a de la sección de procesamiento de la capa intermedia 22a.

La señal de Respuesta 518 enviada por la sección de procesamiento de la capa intermedia 22a a la sección de procesamiento de la capa inferior 23a se recibe por la sección de procesamiento de la capa inferior 13a del aparato de procesamiento de señales 1a. La señal de Respuesta 518 anterior se transmite adicionalmente como una señal de Confirmación 520 desde la sección de procesamiento de la capa inferior 13a a la sección de procesamiento de la capa intermedia 12a. Si el código de la señal de Confirmación 520 es "Error", los datos de transferencia 512 se retransmiten por la sección de procesamiento de la capa intermedia 12a. Por otro lado, si el código de la señal de Confirmación 520 es "Completado", se transmite una señal de Notificación de Completado 521, indicativa de que la transmisión de los datos de transferencia 511 al aparato de procesamiento de señales 2a se ha completado, desde la sección de procesamiento de la capa intermedia 12a a la sección de procesamiento de la capa superior 11a. En respuesta a la señal de Notificación de Completado 521, la sección de procesamiento de la capa superior 11a envía una señal de solicitud de transmisión de datos de una nueva transferencia de datos 522 a la sección de procesamiento de la capa intermedia 12a.

Mediante la repetición del proceso mencionado anteriormente, se completa la transmisión de los datos 509 desde el aparato de procesamiento de señales 1a al aparato de procesamiento de señales 2a.

Como una técnica de aplicación del primer ejemplo de la técnica anterior, existe una técnica de transmisión de modo continuo de una pluralidad de datos de transferencia sin espera a una señal de Respuesta a los datos de transferencia desde el aparato de destino de la transmisión después de haber transmitido los datos de transferencia por medio de la sección de procesamiento de la capa intermedia del aparato de procesamiento de señales en el lado de transmisión a la sección de procesamiento de la capa inferior. Se hace referencia a esta técnica de aplicación como un segundo ejemplo de la técnica anterior.

La Fig. 8 es un diagrama de tiempos que muestra una secuencia de comunicación en el segundo ejemplo de la técnica anterior que se realiza entre los aparatos de procesamiento de señales 1b y 2b.

Con referencia a la Fig. 8, en el segundo ejemplo, el aparato de procesamiento de señales 1b comprende una sección de procesamiento de la capa superior 11b, una sección de procesamiento de la capa intermedia 12b y una sección de procesamiento de la capa inferior 13b. Por otro lado, el aparato de procesamiento de señales 2b comprende una sección de procesamiento de la capa superior 21b, una sección de procesamiento de la capa intermedia 22b y una sección de procesamiento de la capa inferior 23b.

Como se muestra en la Fig. 8, en una forma similar a la del primer ejemplo de la técnica anterior, los datos de transferencia 601 se transmiten desde la sección de procesamiento de la capa superior 11b a través de la sección de procesamiento de la capa intermedia 12b a la sección de procesamiento de la capa inferior 13b del aparato de procesamiento de señales 1b. En ese momento, en la sección de procesamiento de la capa intermedia 12b, sin esperar a la recepción de ninguna señal de Respuesta 603 desde el aparato de procesamiento de señales 2b a los datos de transferencia 601 transmitidos a la sección de procesamiento de la capa inferior 13b, se transmiten los datos de transferencia 602 que no han sido transmitidos aún a la sección de procesamiento de la capa inferior 13b. En caso de que se reciba la señal de Respuesta 603, se comprueba el código de los datos recibidos en una forma similar a la del primer ejemplo de la técnica anterior. Si el código de los datos recibidos es "Error", se retransmiten los datos de transferencia 602. Por otro lado, si el código de los datos recibidos es "Completado", se envía una señal de Notificación de Completado, indicativa de que se ha completado la transmisión, desde la sección de procesamiento de la capa intermedia 12b a la sección de procesamiento de la capa superior 11b. En respuesta a la señal de Notificación de Completado, la sección de procesamiento de la capa superior 11b envía una señal de solicitud de transmisión de datos para una nueva transferencia de datos a la sección de procesamiento de la capa intermedia 12b.

En el primer ejemplo de la técnica anterior, mediante la secuencia de reconocimiento entre las respectivas secciones de procesamiento de las capas usando la secuencia de comunicación mencionada anteriormente, se puede confirmar si se han transferido o no los datos sin ningún problema. Adicionalmente, dado que se proporcionan señales de control o medios para retransmitir los datos incluso en el caso en que tenga lugar un fallo y los datos no hayan llegado al aparato de procesamiento de señales de destino, hay un efecto ventajoso en que los datos se pueden transmitir con certeza.

En el segundo ejemplo de la técnica anterior, dado que la sección de procesamiento de la capa intermedia 12b del aparato de procesamiento de señales 1b del lado de transmisión de los datos de transferencia transmite datos de transferencia no transmitidos sin espera a ninguna señal de Respuesta desde el aparato de procesamiento de señales 2b del destino de la transmisión, no es necesario proporcionar ningún tiempo de espera desde la transmisión de los datos de transferencia hasta la llegada de la señal de Respuesta a los datos de transferencia desde el aparato de procesamiento de señales 1b del destino de la transmisión. Como resultado, se puede realizar una comunicación de datos a alta velocidad. Se lleva ciertamente a cabo la secuencia de reconocimiento entre las secciones de procesamiento de las capas respectivas y se asegura la fiabilidad de la transmisión de datos.

En el primer ejemplo convencional, sin embargo, cada vez que la sección de procesamiento de la capa superior 11a confirma la señal de Respuesta a todos los datos de transferencia transmitidos por la sección de procesamiento de la capa superior 11a, se transmiten los siguientes datos de transferencia desde la sección de procesamiento de la capa superior 11a. En consecuencia, el número de secuencias de reconocimiento entre la sección de procesamiento de la capa superior 11a y la sección de procesamiento de la capa intermedia 12a aumenta remarcablemente y esto conduce a perturbaciones en la comunicación de datos a alta velocidad entre los aparatos de procesamiento de señales 1a y 2a.

En el segundo ejemplo de la técnica anterior, se transmite la siguiente transferencia de datos antes de recibir la señal de Respuesta desde el aparato de procesamiento de señales 2b del lado de recepción. En consecuencia, cuando tiene lugar un fallo en los datos de transferencia y el aparato de procesamiento de señales 2b del lado de recepción envía una señal de Respuesta de "Error" para los datos de transferencia o no devuelve una señal de Respuesta, tras la retransmisión de los datos de transferencia en los que tiene lugar un fallo desde el aparato de procesamiento de señales 1b del lado de transmisión, es necesario proporcionar un proceso de control de error con una gran cantidad de cálculos para disponer correctamente el orden de una pluralidad de datos de transferencia en el aparato de procesamiento de señales 1b. El proceso de control de error convierte en pesada la carga de la aplicación y esto conduce a interferencias para una comunicación de datos a alta velocidad.

Sumario de la invención

Un objeto esencial de la presente invención es por lo tanto proporcionar un aparato de procesamiento de señales y un sistema de procesamiento de señales capaz de realizar comunicaciones de datos a elevada velocidad mediante la simplificación de las secuencias de reconocimiento y de control de error sin apartarse de las señales o medios de control convencional, concretamente, mediante el uso de estas señales de control.

Para conseguir el objetivo mencionado anteriormente, de acuerdo con un aspecto de la presente invención, se proporciona un sistema de procesamiento de señales como se define en la reivindicación 1.

Breve descripción de los dibujos

Estos y otros objetivos y características de la presente invención serán más claros a partir de la descripción tomada en conjunto con las realizaciones preferidas de la misma con referencia a los dibujos adjuntos, a todo lo largo de los que las partes similares se designan por números de referencia iguales y en los que:

la Fig. 1 es un diagrama de bloques que muestra una configuración de un sistema de comunicación por paquetes que comprende aparatos de procesamiento de señales 1 y 2 que se conectan a través de un bus de datos serie 3, de acuerdo con una primera realización preferida de la presente invención;

5 la Fig. 2 es un diagrama de tiempos que muestra una secuencia de comunicación entre los aparatos de procesamiento de señales 1 y 2 de la Fig. 1;

la Fig. 3 es un diagrama de tiempos que muestra una secuencia de comunicación entre los aparatos de procesamiento de señales 1 y 2 de acuerdo con una segunda realización proporcionada solamente como técnica antecedente;

10 la Fig. 4 es un diagrama de tiempos que muestra una secuencia de comunicación en un primer ejemplo de un proceso de control de error que se realiza entre los aparatos de procesamiento de señales 1 y 2 de acuerdo con la segunda realización;

la Fig. 5 es un diagrama de tiempos que muestra una secuencia de comunicación en un segundo ejemplo de un proceso de control de error que se realiza entre los aparatos de procesamiento de señales 1 y 2 de acuerdo con la segunda realización;

15 la Fig. 6 es un diagrama de tiempos que muestra una secuencia de comunicación en un tercer ejemplo de un proceso de control de error que se realiza entre los aparatos de procesamiento de señales 1 y 2 de acuerdo con la segunda realización;

la Fig. 7 es un diagrama de tiempos que muestra una secuencia de comunicación en un primer ejemplo de la técnica anterior que se realiza entre los aparatos de procesamiento de señales 1a y 2a y

20 la Fig. 8 es un diagrama de tiempos que muestra una secuencia de comunicación en un segundo ejemplo de la técnica anterior que se realiza entre los aparatos de procesamiento de señales 1b y 2b.

Descripción detallada de las realizaciones preferidas

25 Se describirá a continuación una realización preferida de acuerdo con la presente invención con referencia a los dibujos adjuntos. La siguiente realización preferida es un ejemplo de la presente invención y el alcance técnico de la invención no está limitado por la presente realización preferida. Solamente la primera realización forma parte de la presente invención. La segunda realización se proporciona solamente como técnica antecedente.

30 PRIMERA REALIZACIÓN PREFERIDA

La Fig. 1 es un diagrama de bloques que muestra una configuración del sistema de comunicación en paquetes que comprende los aparatos de procesamiento de señales 1 y 2 que se conectan a través de un bus de datos serie 3, de acuerdo con una primera realización preferida de la presente invención y la Fig. 2 es un diagrama de tiempos que muestra una secuencia de comunicación entre los aparatos de procesamiento de señales 1 y 2 de la Fig. 1. Se describirán ahora los detalles de los aparatos de procesamiento de señales 1 y 2 de acuerdo con la primera realización preferida.

40 El aparato de procesamiento de señales de acuerdo con la realización preferida se realiza mediante, por ejemplo, hardware como se muestra en el diagrama de bloques de la Fig. 1.

Con referencia a la Fig. 1, el sistema de comunicación en paquetes de la presente realización preferida comprende un sistema de procesamiento de señales que incluye el aparato de procesamiento de señales 1 de un aparato de comunicación en paquetes y el aparato de procesamiento de señales 2 de un aparato de comunicación en paquetes, que se conectan a través del bus de datos serie 3 en conformidad con la norma de interfaz IEEE 1394. El aparato de procesamiento de señales 1 comprende fundamentalmente la sección de procesamiento de la capa de aplicación 11 de una sección de procesamiento de la capa superior, una sección de procesamiento SBP-2 12 de una sección de procesamiento de la capa intermedia o de transporte y una sección de procesamiento de la capa de transacción 13. También, el aparato de procesamiento de señales 2 comprende fundamentalmente una sección de procesamiento de la capa de aplicación 21 de una sección de procesamiento de la capa superior, una sección de procesamiento SBP-2 22 de una sección de procesamiento de la capa intermedia o de transporte y una sección de procesamiento de la capa de transacción 23.

55 El aparato de procesamiento de señales 1 comprende una CPU (unidad de central de proceso) 110, una ROM (memoria sólo de lectura) 111, una RAM (memoria de acceso aleatorio) 112, una interfaz SBP-2 120 conectada a una memoria de datos 121 y una interfaz IEEE 1394 130 conectada a una memoria 131 para la transmisión y recepción, en la que estos circuitos 110, 111, 112, 120 y 130 se conectan a través de un bus interno 14.

60 La sección de procesamiento de la capa de aplicación 11 está constituida por la CPU 110, la ROM 111 y la RAM 112. La CPU 110 es de un ordenador digital y ejecuta los programas del sistema operativo y programas de aplicación almacenados en la ROM 11 para controlar la operación y procesos de la señal. La ROM 111 almacena programas básicos tales como programas de operación, programas de aplicación y datos requeridos para la ejecución de estos programas. La RAM 112 funciona como una memoria de trabajo de la CPU 110 y una memoria de datos de la sección de procesamiento de la capa de aplicación 11 y almacena temporalmente parámetros y datos necesarios para la operación y procesos del aparato de procesamiento de señales 1.

La sección de procesamiento de la capa SBP-2 12 está formada por la interfaz SBP-2 120 y la memoria de datos 121. La interfaz SBP-2 120 realiza la conversión de la señal y transmite y recibe datos en paquetes a y desde una interfaz SBP-2 220 del aparato de procesamiento de señales 2, usando la memoria de datos 121 de acuerdo con un protocolo de comunicación en conformidad con el SBP-2 descrito en el ANSI NCTIS 325-1998 de la norma de interfaz IEEE 1394.

El aparato de procesamiento de la transacción 13 está constituido por la interfaz IEEE 1394 130 y la memoria de datos 131. La interfaz IEEE 1394 130 realiza la conversión de la señal y transmite y recibe datos en paquetes a y desde una interfaz IEEE 1394 230 del aparato de procesamiento de señales 2, usando la memoria de datos 131 de acuerdo con un protocolo de comunicación en conformidad con la norma de interfaz IEEE 1394.

El aparato de procesamiento de señales 1 transmite datos en paquetes de transferencia desde la sección de procesamiento de la capa de aplicación 11 a través de la sección de procesamiento de la capa SBP-2 12 a la sección de procesamiento de la capa de transacción 13, posteriormente, transmite los datos en paquetes de transferencia desde la sección de procesamiento de la capa de transacción 13 al aparato de procesamiento de señales 2 de un aparato de destino a través del bus de datos serie 3, recibe una señal de respuesta enviada desde el aparato de procesamiento de señales 2 en respuesta a los datos en paquetes de transferencia de la sección de procesamiento de la capa de transacción 13 y transmite la señal de respuesta recibida a través de la sección de procesamiento de la capa SBP-2 12 a la sección de procesamiento de la capa de aplicación 11.

En el aparato de procesamiento de señales 1, la memoria de datos 131 tiene una primera capacidad de memoria de un tamaño limitado predeterminado para los datos de transferencia y almacena temporalmente los datos en paquetes de transferencia tras la transmisión de los datos en paquetes de transferencia a través del bus de datos serie 3. La memoria de datos 121 tiene una segunda capacidad de memoria más grande que el tamaño limitado para datos de transferencia y almacena temporalmente los datos en paquetes de transferencia tras la recepción de los datos en paquetes de transferencia desde la sección de procesamiento de la capa de aplicación 11 y transfiere los datos en paquetes de transferencia recibidos a la sección de procesamiento de la capa de transacción 13.

La sección de procesamiento de la capa de aplicación 11 transmite los datos en paquetes de transferencia de un tamaño, que es mayor que la primera capacidad de memoria y que es igual a, o más pequeño que, la segunda capacidad de memoria, a la sección de procesamiento de la capa SBP-2 12. La sección de procesamiento de la capa SBP-2 12 recibe los datos en paquetes de transferencia transmitidos desde la sección de procesamiento de la capa de aplicación 11, divide los datos en paquetes de transferencia en una pluralidad de datos en paquetes divididos que tiene cada uno un tamaño igual a, o más pequeño que, el tamaño limitado para los datos de transferencia y transmite los datos en paquetes divididos a la sección de procesamiento de la capa de transacción 13. Cuando hay datos en paquetes divididos no transmitidos tras la recepción de la señal de respuesta desde la sección de procesamiento de la capa de transacción 13, la sección de procesamiento de la capa SBP-2 12 transmite los datos en paquetes divididos no transmitidos a la sección de procesamiento de la capa de transacción 13 sin la transmisión de ninguna señal de respuesta a la sección de procesamiento de la capa de aplicación 11.

El aparato de procesamiento de señales 2 comprende una CPU 210, una ROM 211, una RAM 212, una interfaz SBP-2 220 conectada a una memoria de datos 221 y una interfaz IEEE 1394 230 conectada a una memoria de datos 231 para la transmisión y recepción, en una forma similar a la del aparato de procesamiento de señales 1, en el que estos circuitos 210, 211, 212, 220 y 230 se conectan a través de un bus interno 24.

La sección de procesamiento de la capa de aplicación 21 está constituida por la CPU 210, la ROM 211 y la RAM 212. La sección de procesamiento de la capa SBP-2 22 está constituida por la interfaz SBP-2 220 y la memoria de datos 221. El aparato de procesamiento de la transacción 23 está constituido por la interfaz IEEE 1394 230 y la memoria de datos 231.

El aparato de procesamiento de señales 2 transmite datos en paquetes de transferencia recibidos por la sección de procesamiento de la capa de transacción 23 desde el aparato de procesamiento de señales 1 de un aparato de origen a través del bus de datos serie 3, a la sección de procesamiento de la capa de aplicación 21 a través de la sección de procesamiento de la capa SBP-2 22, transmite una señal de respuesta a los datos en paquetes de transferencia desde la sección de procesamiento de la capa SBP-2 22 a la sección de procesamiento de la capa de transacción 23, posteriormente, transmite la señal de respuesta desde la sección de procesamiento de la capa de transacción 23 al aparato de procesamiento de señales 1 a través del bus de datos serie 3.

En el aparato de procesamiento de señales 2, la memoria de datos 231 tiene una tercera capacidad de memoria predeterminada. La sección de procesamiento de la capa SBP-2 22 recibe la pluralidad de datos en paquetes de transferencia desde la sección de procesamiento de la capa de transacción 23 de modo que los datos en paquetes de transferencia recibidos no son más grandes que la tercera capacidad de memoria, almacena la pluralidad de datos en paquetes de transferencia recibidos dentro de la memoria de datos 221. Tanto en un primer caso en el que se completa la recepción de la pluralidad de los datos en paquetes de transferencia desde la sección de procesamiento de la capa de transacción 23 como en un segundo caso en el que se completa la transmisión de los datos de transferencia desde el aparato de procesamiento de señales 1, la sección de procesamiento de la capa

SBP-2 22 transmite la pluralidad de datos en paquetes de transferencia almacenados en la memoria de datos 231 a la sección de procesamiento de la capa de aplicación 21.

5 En el sistema de comunicación en paquetes, la interfaz IEEE 1394 130 se conecta a la interfaz IEEE 1394 230 a través del bus de datos serie 3. En las realizaciones preferidas, por ejemplo, el aparato de procesamiento de señales 1 se usa como un aparato transmisor para los datos en paquetes a ser transferidos y el aparato de procesamiento de señales 2 se usa como un aparato receptor para los mismos.

10 A continuación, se describirá con referencia a la Fig. 2 el proceso de la secuencia de comunicación que se ejecuta por el sistema de comunicación en paquetes de la primera realización preferida.

15 Con referencia a la Fig. 2, en primer lugar, la sección de procesamiento de la capa de aplicación 11 del aparato de procesamiento de señales 1 lee los datos 49 desde la RAM 112. La sección de procesamiento de la capa de aplicación 11 envía una señal de solicitud de transmisión de datos 50 a la sección de procesamiento de la capa SBP-2 12 y, a continuación, transmite los datos 49 a la sección de procesamiento de la capa SBP-2 12. Los datos 49 se almacenan temporalmente en la memoria de datos 121 de la sección de procesamiento de la capa SBP-2 12. En este caso, dado que el tamaño de los datos 49 no está limitado por la capacidad de memoria de la memoria de datos 131 de la sección de procesamiento de la capa de transacción 13, a diferencia de la técnica anterior, debido a que la capacidad de memoria de la memoria de datos 121 es más grande que la del tamaño ilimitado para transferencia de datos, el número de transmisiones y recepciones se puede reducir en comparación con la técnica anterior.

25 La sección de procesamiento de la capa SBP-2 divide los datos 49 almacenados en la memoria de datos 121 en una pluralidad de datos en paquetes de transferencia en los que cada uno tiene un tamaño que se puede almacenar en la memoria de datos 131 de la sección de procesamiento de la capa de transacción 5. A continuación, la sección de procesamiento de la capa SBP-2 12 genera y produce la salida de una señal de solicitud de Lectura/Escritura 52 que es la misma que la de la técnica anterior hacia la sección de procesamiento de la capa de transacción 13 y transmite el paquete de cabecera de los datos en paquetes de transferencia 51 entre los datos en paquetes de transferencia que se dividen como se ha descrito anteriormente. Los datos de transferencia transmitidos 51 se almacenan temporalmente en la memoria de datos 131 en la sección de procesamiento de la capa de transacción 13.

30 La sección de procesamiento de la capa de transacción 13 transmite los datos en paquetes de transferencia 53 almacenados en la memoria de datos 131 al aparato de procesamiento de señales 2 a través del bus de datos serie 3. Cuando los datos en paquetes de transferencia transmitidos 53 se reciben normalmente mediante el aparato de procesamiento de señales 2, el aparato de procesamiento de señales 2 genera y produce la salida de una señal de Respuesta 57 a los datos en paquetes de transferencia 53. La señal de Respuesta 57 se recibe mediante la sección de procesamiento de la capa de transacción 13 del aparato de procesamiento de señales 1 y se transmite adicionalmente como una señal de Confirmación 58 desde la sección de procesamiento de la capa de transacción 13 a la sección de procesamiento de la capa SBP-2 12. Cuando el código de la señal de Confirmación 58 indica "Completado", la sección de procesamiento de la capa SBP-2 12 genera y produce la salida de una señal de solicitud de Lectura/Escritura 60 hacia la sección de procesamiento de la capa de transacción 13 sin la transmisión de ninguna señal de Notificación de Completado de la Transmisión de los datos de transferencia 53 hacia la sección de procesamiento de la capa de aplicación 13 a diferencia de la técnica anterior y envía los segundos datos en paquetes de transferencia 59 entre los datos en paquetes de transferencia 49 que no se han transmitido aún y que están almacenados en la memoria de datos 121. Por otro lado, cuando el código de la señal de Confirmación 58 indica "Error", los datos en paquetes de transferencia 51 se retransmiten con el procedimiento mencionado anteriormente.

50 El proceso de envío o generación y producción de salida de la señal de Solicitud de Lectura/Escritura y la transmisión de los datos en paquetes de transferencia que no se han transmitido aún, se repite hasta que todos los datos en paquetes de transferencia no transmitidos almacenados en la memoria de datos 121 de la sección de procesamiento de la capa SBP-2 12 se han transmitido completamente desde la sección de procesamiento de la capa SBP-2 12 a la sección de procesamiento de la capa de transacción 13.

55 Como se ha descrito anteriormente, en la presente realización preferida, después de que los datos 49 a ser transmitidos se transmiten desde la sección de procesamiento de la capa de aplicación 11 a la sección de procesamiento de la capa SBP-2 12, se omite la secuencia de reconocimiento entre la sección de procesamiento de la capa SBP-2 12 y la sección de procesamiento de la capa de aplicación 11 hasta que todos los datos 49 se hayan transmitido completamente. Cuando la sección de procesamiento de la capa SBP-2 12 transmite todos los datos en paquetes de transferencia no transmitidos almacenados en la memoria de datos 121 y se recibe la señal de Confirmación indicativa de "Completado" con respecto a todos los datos de transferencia 49, la sección de procesamiento de la capa SBP-2 12 envía una señal de Notificación de Completado 62 indicativa del completado de la transmisión de los datos de transferencia 49 a la sección de procesamiento de la capa de aplicación 11.

65 En tal caso cuando el tamaño de datos de los datos de transferencia 49 es mayor que el tamaño de datos que se puede almacenar por la memoria de datos 121, concretamente, la capacidad de memoria de la memoria de datos 121, la sección de procesamiento de la capa de aplicación 11 puede dividir los datos de transferencia 49 en una

pluralidad de datos en paquetes que tengan un tamaño de datos que se pueda almacenar por la memoria de datos 121, concretamente, que tengan un tamaño de datos igual a, o más pequeño que, la capacidad de memoria de la memoria de datos 121 y, a continuación, envía los datos en paquetes divididos a la sección de procesamiento de la capa SBP-2 12. También, en el instante de tiempo en el que la sección de procesamiento de la capa de aplicación 11 recibe la señal de Notificación de Completado desde la sección de procesamiento de la capa SBP-2 12, los datos no transmitidos entre los datos de transferencia 49 se transmiten a la sección de procesamiento de la capa SBP-2 12.

Como se ha descrito anteriormente, la sección de procesamiento de la capa SBP-2 12 está provista con la memoria de datos 121 que tiene la capacidad de memoria que es suficientemente más grande para recibir y almacenar los datos de transferencia desde la sección de procesamiento de la capa de aplicación 11. Adicionalmente, los datos de transferencia 49 se transmiten a la sección de procesamiento de la capa SBP-2 12 sin ser limitados por la capacidad de memoria de la memoria de datos 121 para la transmisión de la sección de procesamiento de la capa de transacción 13, la sección de procesamiento de la capa SBP-2 12 divide los datos de transferencia 49 en una pluralidad de datos en paquetes de transferencia que tiene cada uno un tamaño que es igual a, o más pequeño que, la capacidad de memoria de la memoria de datos 131 para la transmisión de la sección de procesamiento de la capa de transacción 13, y transmite los datos en paquetes de transferencia divididos a la sección de procesamiento de la capa de transacción 13. En el caso en que la sección de procesamiento de la capa SBP-2 12 reciba la señal de respuesta a los datos de transferencia desde el aparato de procesamiento de señales 2 del aparato de destino, cuando hay datos en paquetes de transferencia divididos que no se han transmitido aún, los datos de transferencia no transmitidos se transmiten sin notificar a la sección de procesamiento de la capa de aplicación 11. Esto conduce a la simplificación de la secuencia de reconocimiento entre la sección de procesamiento de la capa de aplicación 11 y la sección de procesamiento de la capa SBP-2 12 del aparato de procesamiento de señales 1. Como resultado, se puede realizar la transmisión a una velocidad más elevada en comparación con la técnica anterior.

A continuación, se describirá ahora en detalle con referencia la Fig. 2 el proceso del aparato de procesamiento de señales 2 del lado de recepción de datos, concretamente, el lado destino.

Con referencia a la Fig. 2, en primer lugar, se reciben por la sección de procesamiento de la capa de transacción 23 del aparato de procesamiento de señales 2, los datos en paquetes de transferencia 54 transmitidos desde el aparato de procesamiento de señales 1 a través del bus de datos serie 3 mediante la sección de procesamiento de la capa de transacción 23. Los datos en paquetes de transferencia recibidos 54 se almacenan temporalmente en la memoria de datos 231 para recepción de la sección de procesamiento de la capa de transacción 23. A continuación, la sección de procesamiento de la capa de transacción 23 genera y produce la salida de la señal de Indicación 55 a la sección de procesamiento de la capa SBP-2 22 del aparato de procesamiento de señales 2 y transmite los datos en paquetes de transferencia 54 almacenados en la memoria de datos 231 para recepción en la sección de procesamiento de la capa SBP-2 22. La sección de procesamiento de la capa SBP-2 22 almacena temporalmente los datos en paquetes de transferencia 54 recibidos junto con la señal de Indicación 55 dentro de la memoria de datos 221 de la sección de procesamiento de la capa SBP-2 22.

La sección de procesamiento de la capa SBP-2 22 genera y produce la salida de una señal de Respuesta 57 a los datos en paquetes de transferencia 54 a la sección de procesamiento de la capa transacción 23. Cuando se recibe el código de la señal de Respuesta 57 indicativo de "Completado" por el aparato de procesamiento de señales 1 a través de la sección de procesamiento de la capa de transacción 23 y el bus de datos serie 3, el aparato de procesamiento de señales 2 puede notificar al aparato de procesamiento de señales 1 la recepción de los datos en paquetes de transferencia 51 por el aparato de procesamiento de señales 2 sin ningún problema. Cuando los datos en paquetes de transferencia recibidos 56 no se reciben normalmente, la sección de procesamiento de la capa SBP-2 22 envía la Respuesta 57 indicativa de "Error", de modo que solicite la retransmisión de los datos de transferencia 51 al aparato de procesamiento de señales 1.

Mediante la realización de la serie de procesos en el aparato de procesamiento de señales 2 una pluralidad de veces, la pluralidad de datos en paquetes de transferencia de la pluralidad de paquetes transmitidos desde el aparato de procesamiento de señales 1 se almacenan en la memoria de datos 221. Cuando no hay ninguna parte almacenada de datos de transferencia transmitidos nuevamente en la capacidad de memoria de la memoria de datos 221 o cuando la transmisión de los datos en paquetes de transferencia desde el aparato de procesamiento de señales 1 se completa, la sección de procesamiento de la capa SBP-2 22 genera y produce la salida de una señal de Notificación de Llegada 61 a la sección de procesamiento de la capa de aplicación 21 del aparato de procesamiento de señales 2. La sección de procesamiento de la capa de aplicación 21 que ha recibido la señal de Notificación de Llegada 61 recibe la pluralidad de datos en paquetes de transferencia almacenados en la memoria de datos 221 de la sección de procesamiento de la capa SBP-2 22, de golpe o recibe todos los datos en paquetes de transferencia uno cada vez.

Como se ha mencionado anteriormente, la sección de procesamiento de la capa SBP-2 22 está provista con la memoria de datos 221 que tiene la capacidad de memoria suficientemente grande para recibir una pluralidad de datos en paquetes de transferencia desde la sección de procesamiento de la capa de transacción 23 y la pluralidad de datos en paquetes de transferencia se almacenan temporalmente en la memoria de datos 221 de la sección de

procesamiento de la capa SBP-2 22 y, a continuación, se transmiten de golpe a la sección de procesamiento de la capa de aplicación 21. Esto conduce a una reducción del número de operaciones de transmisión y recepción realizadas entre la sección de procesamiento de la capa SBP-2 22 y la sección de procesamiento de la capa de aplicación 21 en comparación con la de la técnica anterior. Por ello, se puede realizar una recepción de datos a alta velocidad en el aparato de procesamiento de señales 2.

Mediante la combinación de los aparatos de procesamiento de señales 1 y 2, se puede proporcionar al sistema de comunicación en paquetes del sistema de procesamiento de señales con capacidad de realización de la comunicación de datos a alta velocidad.

SEGUNDA REALIZACIÓN

La Fig. 3 es un diagrama de ajuste que muestra una secuencia de comunicación entre los aparatos de procesamiento de señales 1 y 2 de acuerdo con una segunda realización proporcionada solamente como la técnica antecedente. El sistema de comunicación en paquetes del sistema de procesamiento de señales de la segunda realización tiene la misma estructura que el de la primera realización preferida mostrada en la Fig. 1. Sin embargo, la secuencia de comunicación de la segunda realización es diferente a la de la primera realización preferida. Estas diferencias se describirán en detalle a continuación en el presente documento.

El aparato de procesamiento de señales 1 de la segunda realización se caracteriza porque la sección de procesamiento de la capa SBP-2 12 divide los datos de transferencia recibidos desde la sección de procesamiento de la capa de aplicación 11 en una pluralidad de datos en paquetes divididos y transmite la pluralidad de datos en paquetes divididos a la sección de procesamiento de la capa de transacción 13 en una forma secuencial continua de un conjunto de un número plural predeterminado de datos en paquetes divididos.

Con referencia a la Fig. 3, en primer lugar, se envía una señal de solicitud de transmisión de datos 70 desde la sección de procesamiento de la capa de aplicación 11 del aparato de procesamiento de señales 1 del lado del transmisión de datos o aparato de origen a la sección de procesamiento de la capa SBP-2 12 y, a continuación, se transmiten los datos 69 desde la sección de procesamiento de la capa de aplicación 11 a la sección de procesamiento de la capa SBP-2 12. Los datos 69 se almacenan temporalmente en la memoria de datos 121 de la sección de procesamiento de la capa SBP-2 12. La sección de procesamiento de la capa SBP-2 12 divide los datos 69 almacenados en la memoria de datos 121 en una pluralidad de datos en paquetes de transferencia 71 en los que cada uno tiene un tamaño de datos que se puede almacenar en la memoria de datos 131 de la sección de procesamiento de la capa de transacción 13. La sección de procesamiento de la capa SBP-2 12 genera y produce la salida de una señal de solicitud de Lectura/Escritura 72 hacia la sección de procesamiento de la capa de transacción 13 y, a continuación, transmite los datos en paquetes de transferencia 71 a la sección de procesamiento de la capa de transacción 13. Los datos en paquetes de transferencia 71 transmitidos se almacenan temporalmente en la memoria de datos 131 para la transmisión de la sección de procesamiento de la capa de transacción 13 y se transmiten por la sección de procesamiento de la capa de transacción 13 al aparato de procesamiento de señales 2 de un lado receptor de datos o un lado de destino. En este caso, la sección de procesamiento de la capa SBP-2 12 transmite datos en paquetes de transferencia 73 continuos de N paquetes sin esperar a ninguna señal de Respuesta desde el aparato de procesamiento de señales 2. En este caso, N es el número mayor de paquetes de datos en paquetes de transferencia transmitidos y recibidos entre los aparatos de procesamiento de señales 1 y 2. Cuando no hay ningún error excepto en el comienzo de la transmisión y el final de la transmisión, los datos en paquetes de transferencia de N paquetes se transmiten y reciben siempre entre los aparatos de procesamiento de señales 1 y 2. Tras el completado de la transmisión de los datos en paquetes de transferencia de N paquetes, se transmite una pieza de datos en paquetes de transferencia cada vez que se recibe la señal de Respuesta a los datos de transferencia transmitidos desde el aparato de procesamiento de señales 2. Mediante la transmisión y recepción continua de los datos en paquetes de transferencia de N paquetes excepto para el comienzo y finalización de la comunicación entre los aparatos de procesamiento de señales 1 y 2, se puede reducir el tiempo de comunicación. Cuando tiene lugar un error en la comunicación, se puede realizar un proceso de control de error como se describe a continuación.

PRIMER EJEMPLO DE PROCESO DE CONTROL DE ERROR

La Fig. 4 es un diagrama de tiempos que muestra una secuencia de comunicación en un primer ejemplo de un proceso de control de error que se realiza entre los aparatos de procesamiento de señales 1 y 2 de acuerdo con la segunda realización.

El primer ejemplo de proceso de control de error se caracteriza por lo siguiente:

- (a) cuando la señal de Respuesta, que corresponde a los datos en paquetes divididos y que se recibe desde el aparato de procesamiento de señales 2 a través de la sección de procesamiento de la capa de transacción 13, indica que los datos en paquetes divididos se han recibido normalmente por el aparato de procesamiento de señales 2, la sección de procesamiento de la capa SBP-2 12 transmite los datos en paquetes divididos no transmitidos a la sección de procesamiento de la capa de transacción 13 y

(b) cuando una señal de Respuesta recibida indica que los datos en paquetes divididos no se han recibido normalmente por el aparato de procesamiento de señales 2, la sección de procesamiento SBP-2 12 retransmite los datos en paquetes divididos que no se han recibido normalmente por el aparato de procesamiento de señales 2, a la sección de procesamiento de la capa de transacción 13.

5 Con referencia a la Fig. 4, se describirá en detalle el proceso de control de error. Se supone que el aparato de procesamiento de señales 2 del lado de recepción ejecuta un proceso de recepción en un orden de los datos de transferencia transmitidos por el aparato de procesamiento de señales 1 del lado de transmisión y envía señales de respuesta mediante el uso del "método de Modelo Ordenado" como se describe en la norma SBP-2 que es conocida para los expertos en la materia. Para una comprensión más fácil, el número N de paquetes de datos en paquetes de transferencia a ser transmitidos o recibidos se fija en 3.

15 Con referencia a la Fig. 4, en primer lugar, se describirá un proceso de transmisión de datos cuando los datos en paquetes de transferencia se reciben con un mensaje de error por el aparato de procesamiento de señales 2 del lado de recepción. Como se ha descrito con referencia la Fig. 3, el aparato de procesamiento de señales 1 del lado de transmisión transmite continuamente datos de transferencia de tres paquetes. En este caso, cuando los datos en paquetes de transferencia 401 de número de trama P2 se reciben erróneamente por el aparato de procesamiento de señales 2 del lado de recepción, se transmite una señal de Respuesta 402 indicativa de "Error" desde el aparato de procesamiento de señales 2 al aparato de procesamiento de señales 1. La señal de Respuesta 402 se recibe como una señal de Confirmación 403 por el aparato de procesamiento de señales 1 del lado de transmisión. El aparato de procesamiento de señales 1 retransmite los datos en paquetes de transferencia 404 de número de trama P2. Dado que una respuesta 405 indicativa de "Completado" a los datos en paquetes de transferencia de número de trama P1 ya se han recibido por el aparato de procesamiento de señales 1 del lado de transmisión, con respecto a la señal de Respuesta 405, los datos en paquetes de transferencia 406 de número de trama P4 se transmiten como datos en paquetes de transferencia no transmitidos al aparato de procesamiento de señales 2 del lado de recepción. Como resultado, el orden de los números de trama de los datos en paquetes de transferencia recibidos por el aparato de procesamiento de señales 2 del lado de recepción es 1, - , 3, 4, 2 y 5.

30 Cuando los datos en paquetes de transferencia se reciben erróneamente por el aparato de procesamiento de señales 2 del lado de recepción, después del proceso de retransmisión de datos mostrado en la Fig. 4, el aparato de procesamiento de señales 2 ordena la pluralidad de datos en paquetes de transferencia recibidos por el aparato de procesamiento de señales 2 del lado de recepción de acuerdo con el orden de los números de trama, en el que el orden está de acuerdo con una regla predeterminada. Esto es, una trama retransmitida debida a un error coincide con una trama localizada antes por unos números enteros del número N. En este ejemplo, la trama retransmitida debido al error coincide con la trama localizada antes en una vez el número N = 3.

SEGUNDO EJEMPLO DE PROCESOS DE CONTROL DE ERROR

40 La Fig. 5 es un diagrama de tiempos que muestra una secuencia de comunicación en un segundo ejemplo de un proceso de control de error que se realiza entre los aparatos de procesamiento de señales 1 y 2 de acuerdo con la segunda realización.

El segundo ejemplo de proceso de control de error se caracteriza por lo siguiente:

45 (a) en respuesta a una señal de Respuesta, que corresponde a cada uno de los datos en paquetes divididos, que se recibe desde el aparato de procesamiento de señales 2 del aparato de destino a través de la sección de procesamiento de la capa de transacción 13 e indica que los datos en paquetes divididos se han recibido normalmente por el aparato de procesamiento de señales 2, cuando la señal de Respuesta recibida es una señal de Respuesta que corresponde a los datos en paquetes divididos predeterminados, la sección de procesamiento de la capa intermedia 12 transmite los datos en paquetes divididos no transmitidos a la sección de procesamiento de la capa de transacción 13 y en el que cuando la señal de Respuesta recibida es diferente de una señal de Respuesta que corresponde a los datos en paquetes divididos más antiguos entre los datos en paquetes divididos cuya señal de Respuesta correspondiente no se ha recibido por la sección de procesamiento a la capa SBP-2 12, la sección de procesamiento de la capa SBP-2 12 retransmite a la sección de procesamiento de la capa de transacción 13, los datos en paquetes divididos más antiguos entre los datos en paquetes divididos cuya señal de Respuesta correspondiente no se ha recibido por la sección de procesamiento de la capa SBP-2 12 y transmite los datos divididos no transmitidos a la sección de procesamiento de la capa de transacción 13.

60 Con referencia a la Fig. 5, se describirá el proceso de retransmisión de datos cuando los datos en paquetes de transferencia no se reciben por el aparato de procesamiento de señales 2 del lado de recepción.

65 Como se ha descrito con referencia la Fig. 3, se transmiten datos continuos en paquetes de transferencia de tres paquetes por el aparato de procesamiento de señales 1 del lado de transmisión. En este caso, cuando se pierden por alguna razón los datos en paquetes de transferencia 421 de número de trama P2, el aparato de procesamiento de señales 2 del lado de recepción transmite señales de Respuesta 422 y 423 a los datos en paquetes de

transferencia de números de trama P1 y P3. El aparato de procesamiento de señales 1 del lado de transmisión transmite nuevamente los datos en paquetes de transferencia 424 de número de trama P4 en respuesta a la señal de Respuesta 422. Cuando la señal de Respuesta 423 se recibe por el aparato de procesamiento de señales 1, dado que la señal de Respuesta 423 es diferente que una señal de Respuesta que corresponde a los datos en paquetes de transferencia más antiguos (en este caso, los datos en paquetes de transferencia de número de trama 2) entre los datos en paquetes de transferencia que se han transmitido pero no confirmado, antes del envío de nuevo de los datos en paquetes de transferencia 425 de número de trama P5, los datos en paquetes de transferencia, que se puede recibir normalmente por el aparato de procesamiento de señales 2 del lado de recepción no han sido confirmados, se retransmiten en el orden de transmisión. En este caso, solamente los datos en paquetes de transferencia de número de trama 2 se retransmiten desde el aparato de procesamiento de señales 1 al aparato de procesamiento de señales 2. Después de esto, los datos de transferencia 425 se transmiten desde el aparato de procesamiento de señales 1 al aparato de procesamiento de señales 2. Como resultado, el orden de los números de trama de los datos en paquetes de transferencia recibidos por el aparato de procesamiento de señales 2 del lado de recepción es 1, - , 3, 4, 2 y 5.

Cuando los datos en paquetes de transferencia no se han recibido por el aparato de procesamiento de señales 2 del lado de recepción, el aparato de procesamiento de señales 2 realiza el proceso de retransmisión de datos mostrado en la Fig. 5 y ordena la pluralidad de datos en paquetes de transferencia recibidos por el aparato de procesamiento de señales 2 sobre el lado de recepción de acuerdo con el orden de los números de trama, donde el orden está de acuerdo a una regla predeterminada. Esto es, una trama retransmitida debido a un error coincide con una trama situada antes en un número entero de veces al número N. En este caso, la trama retransmitida debido a un error coincide con la trama situada antes en una vez el número N = 3. Esta regla es la misma que la del primer ejemplo del proceso de control de error mostrado en la Fig. 4.

Como se ha mencionado anteriormente, cuando el número de datos en paquetes de transferencia transmitidos de una vez se fija en un número N predeterminado y sucede un error en los datos en paquetes de transferencia transmitidos, el aparato de procesamiento de señales 1 realiza un proceso de retransmisión predeterminado, a continuación el orden de los números de trama de los datos en paquetes de transferencia recibidos por el aparato de procesamiento de señales 1 del lado de recepción está de acuerdo con la regla predeterminada mencionada anteriormente relativa a N. Mediante el uso de la regla, la operación de control u ordenación del orden de los números de trama cuando cualquier dato en paquetes de transferencia no se ha recibido normalmente se puede realizar más simple. Adicionalmente, dado que la regla predeterminada mencionada anteriormente relativa a N es la misma que la del primer y segundo ejemplos del proceso de control de error mostrado en las Figs. 4 y 5, se puede usar también la misma operación de control u ordenación del orden de los números de trama. Como resultado, la carga del proceso de control de error se aligera y se puede realizar una comunicación a alta velocidad en el sistema de comunicación en paquetes mostrado en la Fig. 1.

TERCER EJEMPLO DEL PROCESO DE CONTROL DE ERROR

La Fig. 6 es un diagrama de tiempos que muestra una secuencia de comunicación en un tercer ejemplo de un proceso de control de error que se realiza entre los aparatos de procesamiento de señales 1 y 2 de acuerdo con la segunda realización.

El tercer ejemplo de proceso de control de error se caracteriza por lo siguiente:

(a) en respuesta a una señal de Respuesta que corresponde a cada uno de los datos en paquetes divididos, que se recibe desde el aparato de procesamiento de señales 2 del aparato de destino a través de la sección de procesamiento de la capa de transacción 13 e indica que los datos en paquetes divididos se han recibido normalmente por el aparato de procesamiento de señales 2, cuando la señal de Respuesta recibida es una señal de respuesta que corresponde a los datos en paquetes divididos predeterminados, la sección de procesamiento de la capa SBP-2 12 transmite los datos en paquetes divididos no transmitidos a la sección de procesamiento de la capa de transacción 13 y

(b) cuando cualquier señal de Respuesta que corresponde a unos datos en paquetes divididos transmitidos no se reciben por la sección de procesamiento de la capa SBP-2 12 dentro de un intervalo de tiempo T1 predeterminado desde la transmisión de los datos en paquetes divididos, la sección de procesamiento de la capa SBP-2 12 retransmite a la sección de procesamiento de la capa de transacción 13, los datos en paquetes divididos transmitidos cuya señal de Respuesta correspondiente no se ha recibido por la sección de procesamiento de la capa SBP-2 12 y transmite los datos en paquetes divididos no transmitidos a la sección de procesamiento de la capa de transacción 13.

En el caso de la Fig. 6, no se recibe ninguna señal de Respuesta que corresponda a unos datos en paquetes divididos transmitidos de número de trama P2 por parte de la sección de procesamiento de la capa SBP-2 12 dentro de un intervalo de tiempo T1 predeterminado desde la transmisión de los datos en paquetes divididos de número de trama P2, la sección de procesamiento de la capa SBP-2 12 retransmite a la sección de procesamiento de la capa de transacción 13, los datos en paquetes divididos transmitidos de número de trama P2 cuya señal de Respuesta correspondiente no se ha recibido por la sección de procesamiento de la capa SBP-2 12.

El tercer ejemplo del proceso de control de error tiene una acción y efectos ventajosos similares a los del segundo ejemplo del proceso de control de error.

5 El tercer ejemplo del proceso de control de error se puede combinar con el segundo ejemplo del proceso de control de error.

REALIZACIONES MODIFICADAS

10 El número de datos de transferencia transmitidos continuamente no se limita a tres sino que se puede establecer de acuerdo con el rendimiento u otros similares de los aparatos de procesamiento de señales 1 y 2.

15 Como el protocolo de comunicación usado en las secciones de procesamiento de las capas SBP-2 12 y 22, se puede usar también un protocolo de comunicación distinto al SBP-2. Adicionalmente, la presente invención se puede aplicar también a un hardware distinto al de la norma de interfaz IEEE 1394.

EFFECTOS VENTAJOSOS DE LAS REALIZACIONES PREFERIDAS

20 De acuerdo con el aparato de procesamiento de señales 1 de la realización preferida, después de que se transmitan los datos en paquetes de transferencia desde la sección de procesamiento de la capa de aplicación 11 a la sección de procesamiento de la capa SBP-2 12, no es necesario que la sección de procesamiento de la capa de aplicación 11 confirme ninguna señal de Respuesta a los datos en paquetes de transferencia transmitidos hasta que los datos en paquetes de transferencia almacenados en la memoria de datos 121 de la sección de procesamiento de la capa SBP-2 12 se transmitan completamente. En consecuencia, se omite la secuencia de reconocimiento entre la sección de procesamiento de la capa SBP-2 12 y la sección de procesamiento de la capa de aplicación 11 y, como resultado, la transmisión de los datos se puede realizar a una velocidad más alta que la de la técnica anterior.

30 De acuerdo con el aparato de procesamiento de señales 2 de la realización preferida, la sección de procesamiento de la capa SBP-2 22 está provista con la memoria de datos 221 que tiene la capacidad de memoria suficiente para recibir una pluralidad de datos en paquetes de transferencia de paquetes desde la sección de procesamiento de la capa de transacción 23 y, a continuación, la pluralidad de datos en paquetes de transferencia recibidos se almacenan temporalmente en la memoria de datos 221 de la sección de procesamiento de la capa SBP-2 22 y se transmiten a la sección de procesamiento de la capa de aplicación 23 de una vez. Esto conduce a que la secuencia de reconocimiento entre la sección de procesamiento a la capa SBP-2 22 y la sección de procesamiento de la capa de aplicación 21 se puede omitir. Como resultado, los datos en paquetes de transferencia se pueden recibir a una velocidad más alta que la de la técnica anterior.

40 Adicionalmente, de acuerdo con el sistema de procesamiento de señales de las realizaciones preferidas, no es necesario que el aparato de procesamiento de señales 1 del lado de transmisión, después de la transmisión de los datos en paquetes de transferencia desde la sección de procesamiento de la capa de aplicación 11 a la sección de procesamiento de la capa SBP-2 12, confirme ninguna señal de Respuesta a los datos en paquetes de transferencia transmitidos hasta que los datos en paquetes de transferencia almacenados en la memoria de datos 121 de la sección de procesamiento de la capa SBP-2 12 se transmitan completamente. La secuencia de reconocimiento entre la sección de procesamiento de la capa SBP-2 12 y la sección de procesamiento de la capa de aplicación 11 se puede omitir por lo tanto y los datos en paquetes de transferencia se pueden transmitir en consecuencia a una velocidad más alta que la de la técnica anterior.

50 En el aparato de procesamiento de señales 2 del lado de recepción, la sección de procesamiento de la capa SBP-2 22 esa provista con la memoria de datos 221 que tiene la capacidad de memoria suficiente para recibir una pluralidad de paquetes de los datos en paquetes de transferencia desde la sección de procesamiento de la capa de transacción 23. La pluralidad de datos en paquetes de transferencia recibidos se almacena temporalmente en la memoria de datos 221 de la sección de procesamiento de la capa SBP-2 22 y la pluralidad de datos en paquetes de transferencia se transmiten de una vez a la sección de procesamiento de la capa de aplicación 21. Esto conduce a la omisión de la secuencia de reconocimiento entre la sección de procesamiento de la capa SBP-2 22 y la sección de procesamiento de la capa de aplicación 23. Los datos en paquetes de transferencia se pueden recibir en consecuencia a una velocidad más alta que la de la técnica anterior. En el sistema de procesamiento de señales constituido mediante la combinación de los aparatos de procesamiento de señales 1 y 2, la comunicación de datos se puede establecer a una velocidad más alta que la de la técnica anterior.

60 De acuerdo con el aparato de procesamiento de señales 1 de la realización preferida, el número de datos en paquetes de transferencia transmitidos desde la sección de procesamiento de la capa SBP-2 12 a la sección de procesamiento de la capa de transacción 13 se fija en un número predeterminado. Cuando tiene lugar un error en los datos en paquetes de transferencia, los datos en paquetes de transferencia se pueden retransmitir de acuerdo con el orden de la llegada de datos en base a la regla predeterminada mencionada anteriormente. Como resultado, se simplifica el proceso de control de error y la transmisión de los datos se puede establecer a una velocidad más alta que la de la técnica anterior.

65

5 De acuerdo con el aparato de procesamiento de señales 2 de la realización preferida, en el caso en el que la sección de procesamiento de la capa SBP-2 22 reciba y almacene una pluralidad de datos en paquetes de transferencia desde la sección de procesamiento de la capa de transacción 23, cuando los datos en paquetes de transferencia se retransmiten debido a algún error, los datos en paquetes de transferencia se pueden ordenar de acuerdo con la regla predeterminada mencionada anteriormente por el aparato de procesamiento de señales 2. En consecuencia, el proceso de control de error se simplifica y se puede suprimir la carga del control de error. Como resultado, la recepción de datos se puede establecer a una velocidad más alta que la de la técnica anterior.

10 De acuerdo con el sistema de procesamiento de señales de la realización preferida, en el aparato de procesamiento de señales 1 del lado de transmisión, el número de datos en paquetes de transferencia transmitidos desde la sección de procesamiento de la capa SBP-2 12 a la sección de procesamiento de la capa de transacción 13 se fija en un número predeterminado. En consecuencia, cuando tiene lugar un error en los datos en paquetes de transferencia, los datos en paquetes de transferencia se pueden transmitir de acuerdo con el orden de llegada de los datos en paquetes de transferencia en base a la regla predeterminada mencionada anteriormente. Como resultado,
15 el proceso del control de error se puede simplificar y la transmisión de datos se puede establecer a una velocidad más alta que la de la técnica anterior. En el caso en que la sección de procesamiento de la capa SBP-2 22 recibe y almacena una pluralidad de datos en paquetes de transferencia desde la sección de procesamiento de la capa de transacción 23 del aparato de procesamiento de señales 2, cuando los datos en paquetes de transferencia se retransmiten debido a algún error, los datos en paquetes de transferencia se pueden ordenar de acuerdo con la
20 regla predeterminada mencionada anteriormente. En consecuencia, el proceso de control de error se simplifica y se puede suprimir la carga del control de error. Como resultado, la recepción de los datos se puede establecer a una velocidad más alta que la de la técnica anterior. Por ello, en el sistema de procesamiento de señales constituido mediante la combinación de los aparatos de procesamiento de señales 1 y 2, se puede establecer la comunicación de datos a una velocidad más alta que la de la técnica anterior.

25 Aunque la presente invención se ha descrito completamente en conexión con las realizaciones preferidas de la misma con referencia a los dibujos adjuntos, se ha de indicar que son evidentes varios cambios y modificaciones para los expertos en la materia. Tales cambios y modificaciones se han de entender como incluidos dentro del alcance de la presente invención como se define por las reivindicaciones adjuntas.
30

REIVINDICACIONES

1. Un sistema de procesamiento de señales para la transmisión y recepción de datos entre un primer aparato de procesamiento de señales (1) y un segundo aparato de procesamiento de señales (2) a través de un bus (3),
 5 comprendiendo el sistema de procesamiento de señales dichos primer y segundo aparatos de procesamiento de señales mediante los que
 dicho primer aparato de procesamiento de señales (1) comprende una primera sección de procesamiento de la capa superior (11), una primera sección de procesamiento de la capa intermedia (12) y una primera sección de procesamiento de la capa inferior (13), transmitiendo dicho primer aparato de procesamiento de señales (1) datos de
 10 transferencia desde dicha primera sección de procesamiento de la capa superior (11) a través de dicha primera sección de procesamiento de la capa intermedia (12) a dicha primera sección de procesamiento de la capa inferior (13), posteriormente, la transmisión de los datos de transferencia desde dicha primera sección de procesamiento de la capa inferior (13) a dicho segundo aparato de procesamiento de señales (2) a través de un bus (3), la recepción de la señal de respuesta enviada desde dicho segundo aparato de procesamiento de señales (2) en respuesta a los
 15 datos de transferencia en dicha primera sección de procesamiento de la capa inferior (13) y la transmisión de la señal de Respuesta recibida a través de dicha primera sección de procesamiento de la capa intermedia (12) a dicha primera sección de procesamiento de la capa superior (11),
 dicho segundo aparato de procesamiento de señales (2) comprende una segunda sección de procesamiento de la capa superior (21), una segunda sección de procesamiento de la capa intermedia (22) y una segunda sección de procesamiento de la capa inferior (23), transmitiendo dicho segundo aparato de procesamiento de señales (2) los
 20 datos de transferencia recibidos mediante dicha segunda sección de procesamiento de la capa inferior (23) desde dicho primer aparato de procesamiento de señales (1) a través de dicho bus (3), a dicha segunda sección de procesamiento de la capa superior (21) a través de dicha segunda sección de procesamiento de la capa intermedia (22), transmitiendo una señal de respuesta a los datos de transferencia desde dicha segunda sección de procesamiento de la capa intermedia (22) a dicha segunda sección de procesamiento de la capa inferior (23),
 25 posteriormente, la transmisión de la señal de respuesta desde dicha segunda sección de procesamiento de la capa inferior (23) a dicho primer aparato de procesamiento de señales (1) a través de dicho bus (3),
 dicha primera sección de procesamiento de la capa inferior (13) comprende una primera unidad de almacenamiento (131) que tiene una primera capacidad de memoria de un tamaño limitado predeterminado para los datos en paquetes divididos, almacenando temporalmente dicha primera unidad de memoria (131) los datos en paquetes divididos tras la transmisión de los datos en paquetes divididos a través de dicho bus (3),
 30 dicha primera sección de procesamiento de la capa intermedia (12) comprende una segunda unidad de almacenamiento (121) que tiene una segunda capacidad de memoria más grande que el tamaño limitado para los datos en paquetes divididos, almacenando temporalmente dicha segunda unidad de almacenamiento (121) los datos en paquetes de transferencia tras la recepción de los datos en paquetes de transferencia desde dicha primera sección de procesamiento de la capa superior (11) y transferir los datos en paquetes de transferencia recibidos a dicha primera sección de procesamiento de la capa inferior (13),
 dicha primera sección de procesamiento de la capa superior (11) transmite los datos en paquetes de transferencia de un tamaño, que es más grande que la primera capacidad de memoria y que es igual a o más pequeño que la
 40 segunda capacidad de memoria, a dicha primera sección de procesamiento de la capa intermedia (12),
 dicha primera sección de procesamiento de la capa intermedia (12) recibe los datos en paquetes de transferencia transmitidos desde dicha primera sección de procesamiento de la capa superior (11), divide los datos en paquetes de transferencia en una pluralidad de datos en paquetes divididos en los que cada uno tiene un tamaño igual a o más pequeño que el tamaño limitado para los datos en paquetes divididos y transmite los datos en paquetes
 45 divididos a dicha primera sección de procesamiento de la capa inferior (13),
 cuando hay datos en paquetes divididos no transmitidos tras la recepción de la señal de respuesta desde dicha primera sección de procesamiento de la capa inferior (13), dicha primera sección de procesamiento de la capa intermedia (12) transmite los datos en paquetes divididos no transmitidos a dicha primera sección de procesamiento de la capa inferior (13) sin transmitir ninguna señal de respuesta a dicha primera sección de procesamiento de la
 50 capa superior (11),
 dicha segunda sección de procesamiento de la capa intermedia (22) comprende una tercera unidad de almacenamiento (221) que tiene una tercera capacidad de memoria predeterminada,
 dicha segunda sección de procesamiento de la capa intermedia (22) recibe una pluralidad de datos de transferencia desde dicha segunda sección de procesamiento de la capa inferior (23) de modo que los datos de transferencia recibidos no sean más grandes que la tercera capacidad de memoria, almacena la pluralidad de datos de transferencia recibidos en dicha tercera unidad de almacenamiento (221) y en la que en cualquiera de los casos siguientes:
- (a) un primer caso en el que se completa la recepción de la pluralidad de datos de transferencia desde dicha
 60 segunda sección de procesamiento de la capa inferior (23) y
 (b) un segundo caso en el que se completa la transmisión de los datos de transferencia desde dicho primer aparato de procesamiento de señales (1)
2. El sistema de procesamiento de señales como se reivindica la reivindicación 1, en el que dicho bus (3) es un
 65 circuito cableado en conformidad con la norma de interfaz IEEE 1394 y

en el que se usa un protocolo en conformidad con SBP-2, Protocolo de Bus Serie 2, descrito en la norma de interfaz IEEE 1394 como un protocolo de aplicación usado en cada una de dichas primera y segunda secciones de procesamiento de las capas intermedias (12, 22).

Fig. 1

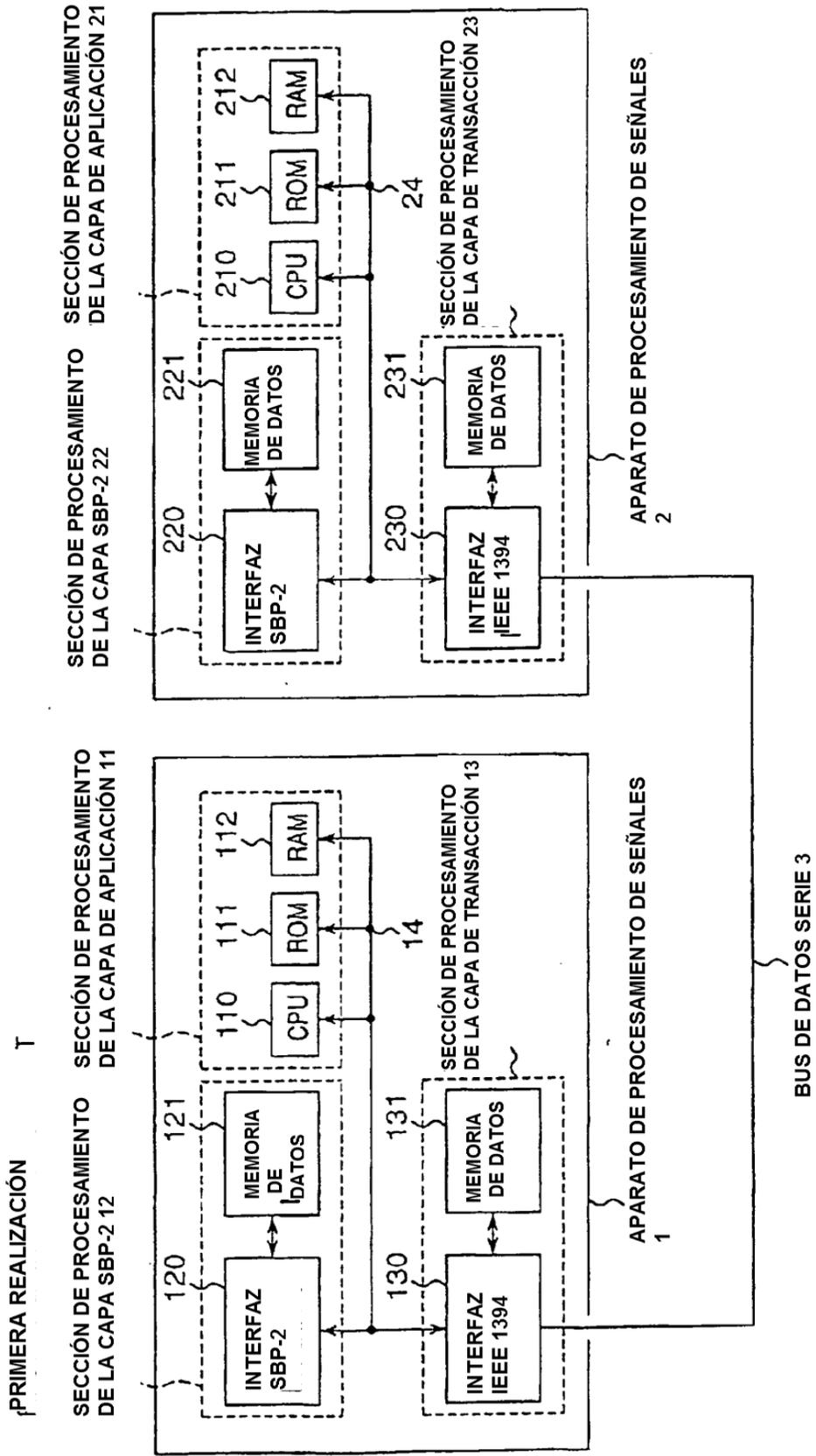


Fig.2

PRIMERA REALIZACIÓN PREFERIDA

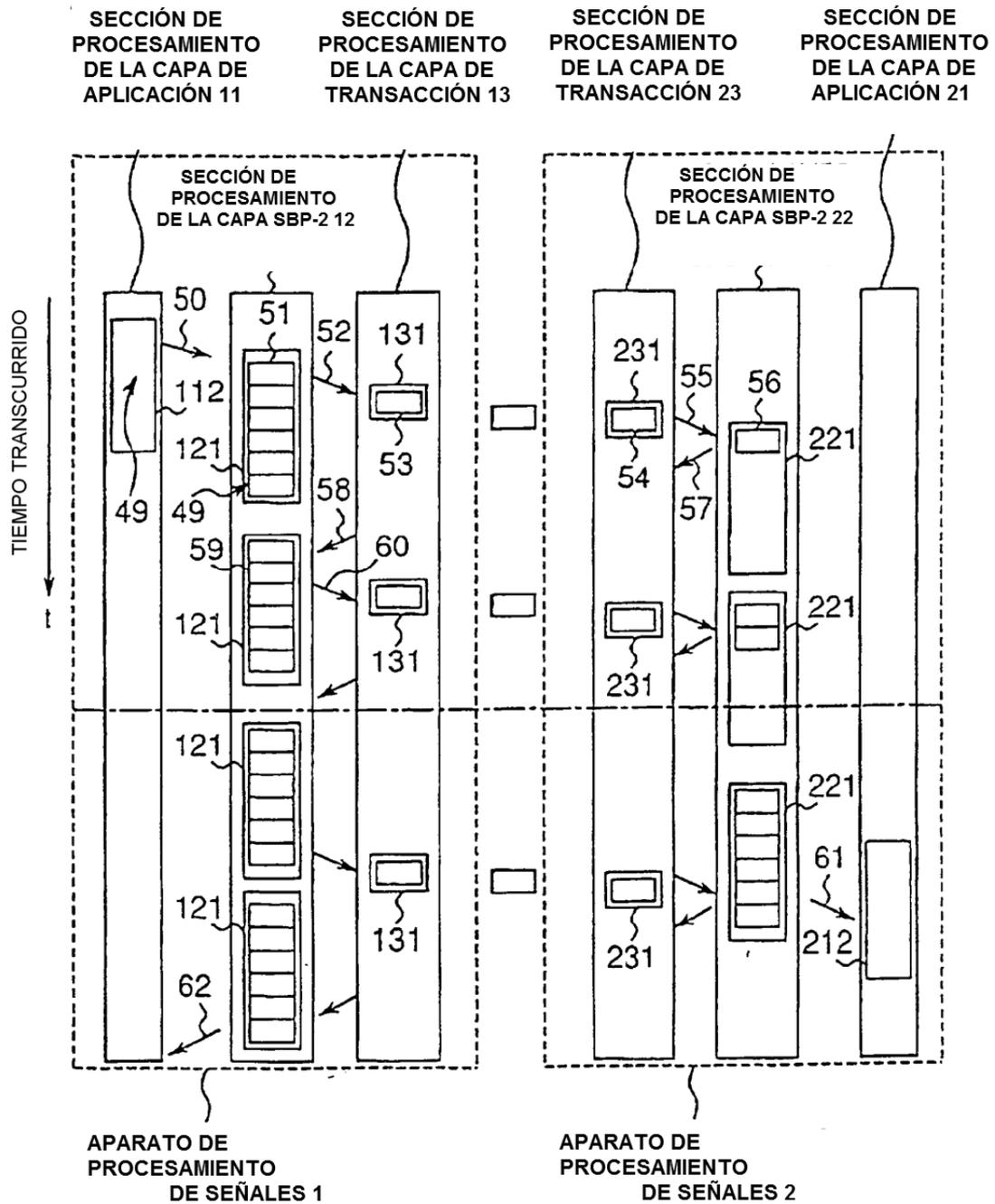


Fig.3

SEGUNDA REALIZACIÓN PREFERIDA

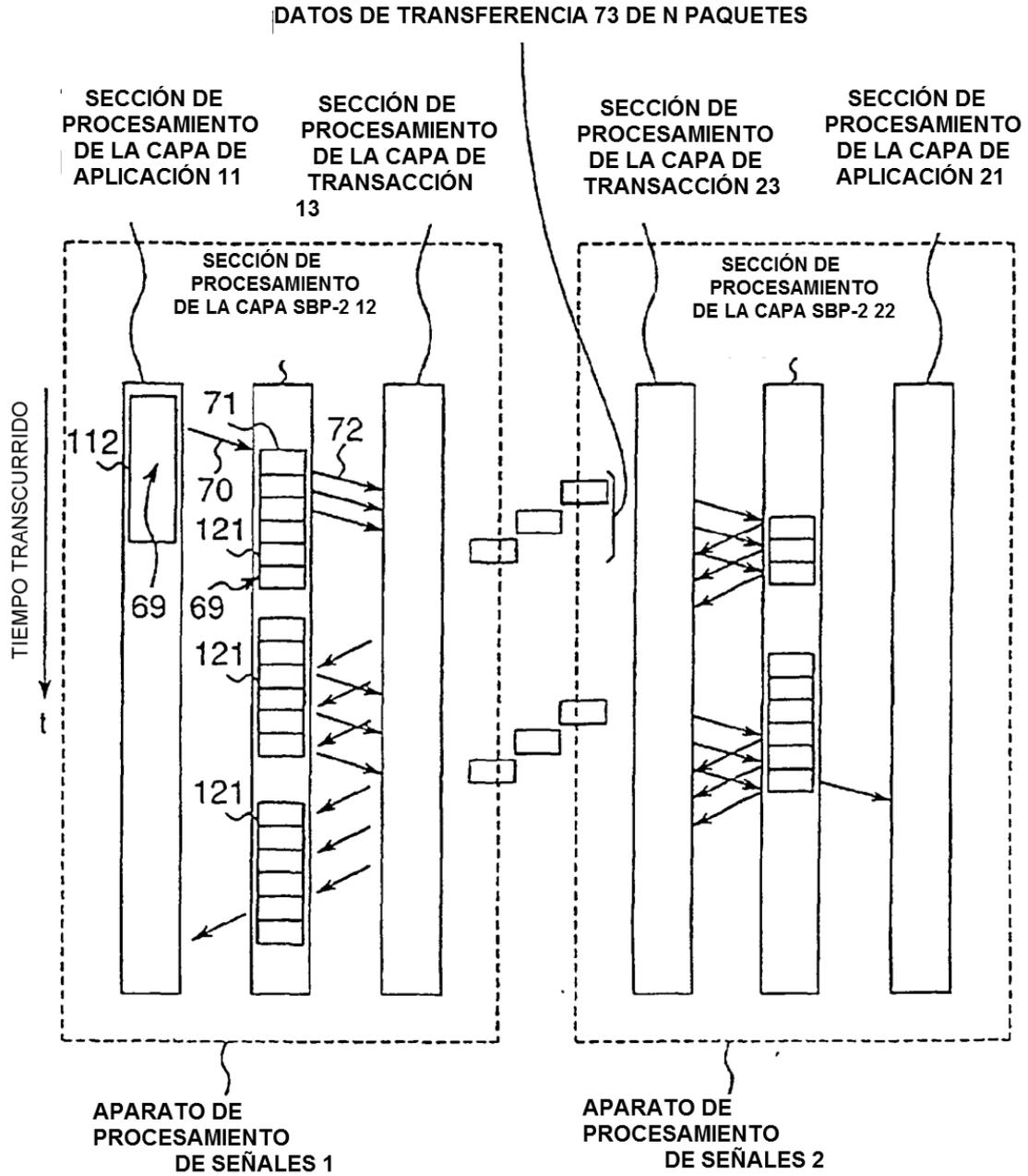


Fig.4

PRIMER EJEMPLO DEL PROCESO DE CONTROL DE ERROR

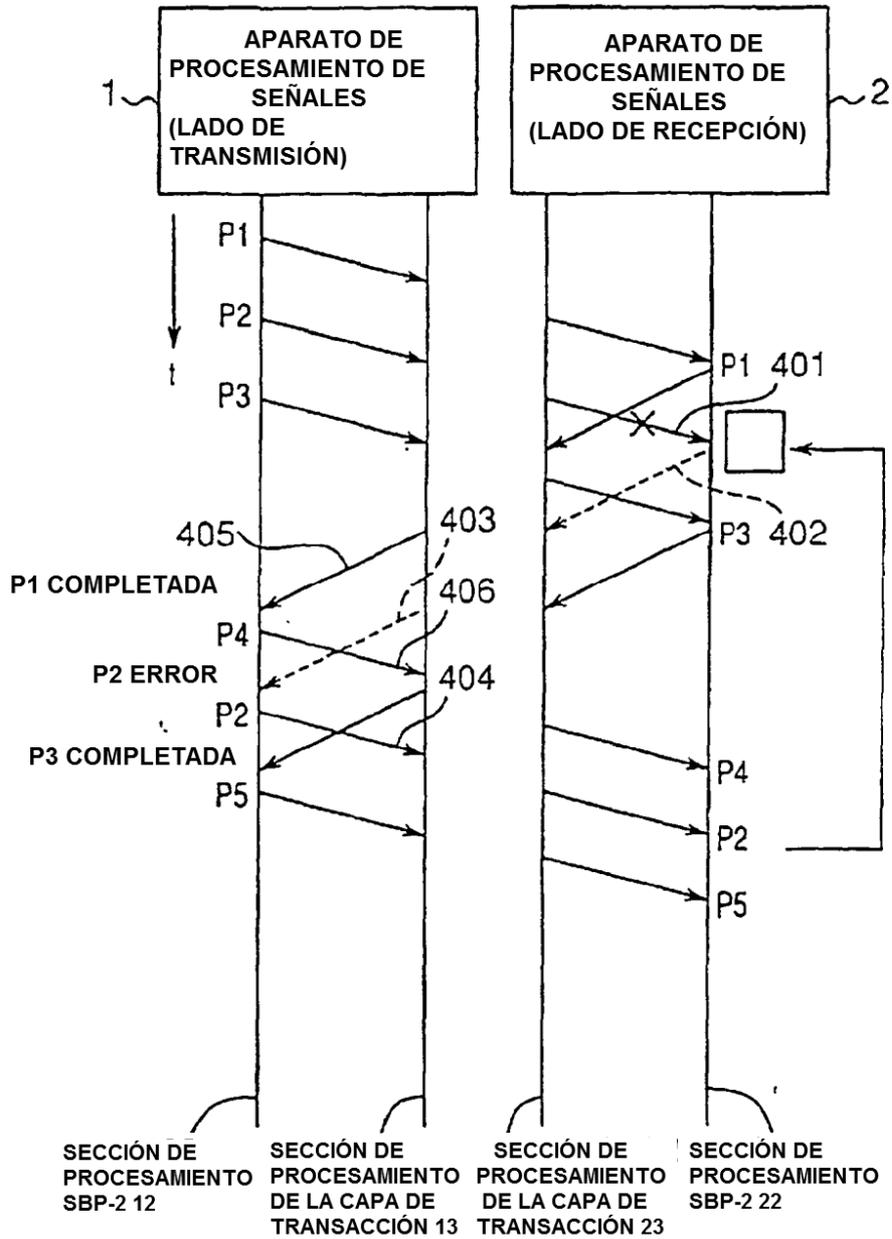


Fig.5

SEGUNDO EJEMPLO DEL PROCESO DE CONTROL DE ERROR

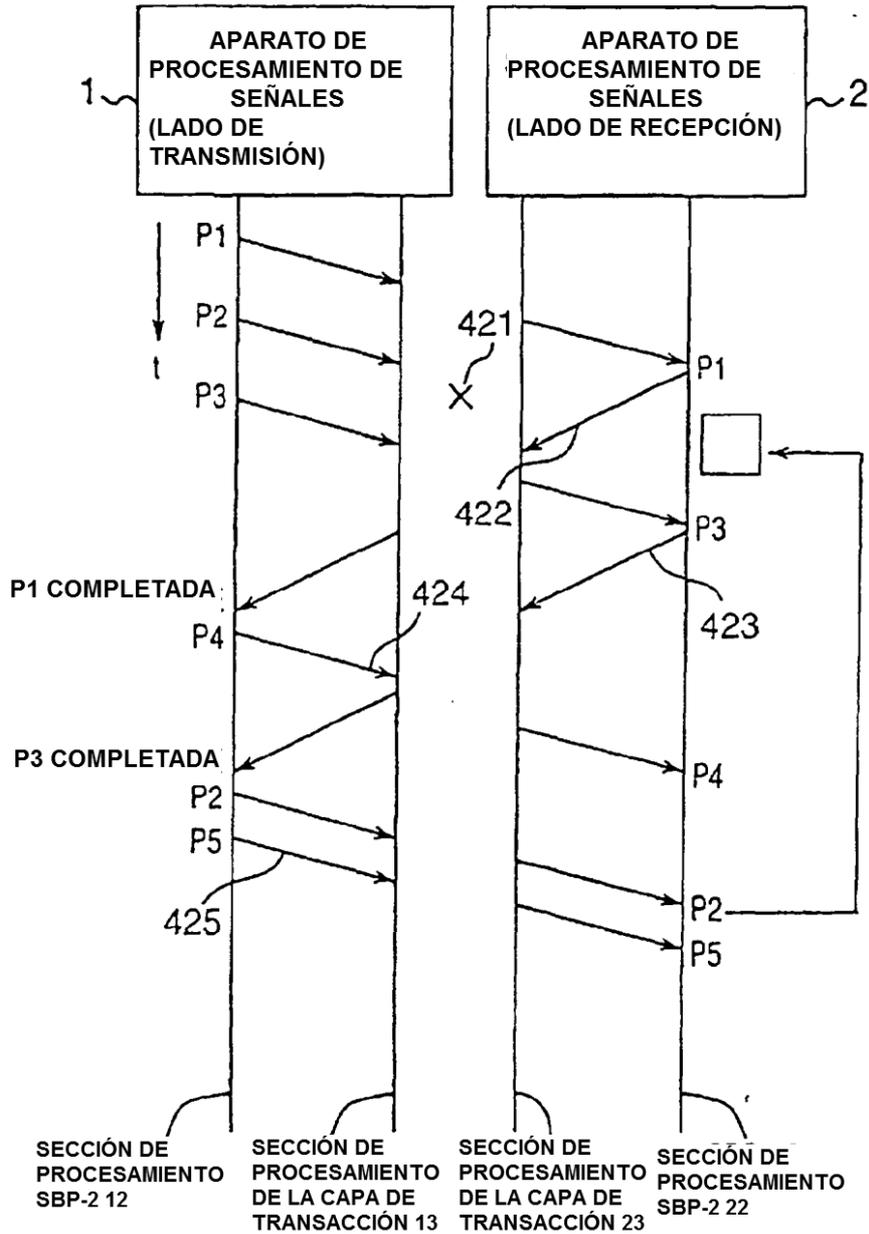


Fig.6

TERCER EJEMPLO DEL PROCESO DE CONTROL DE ERROR

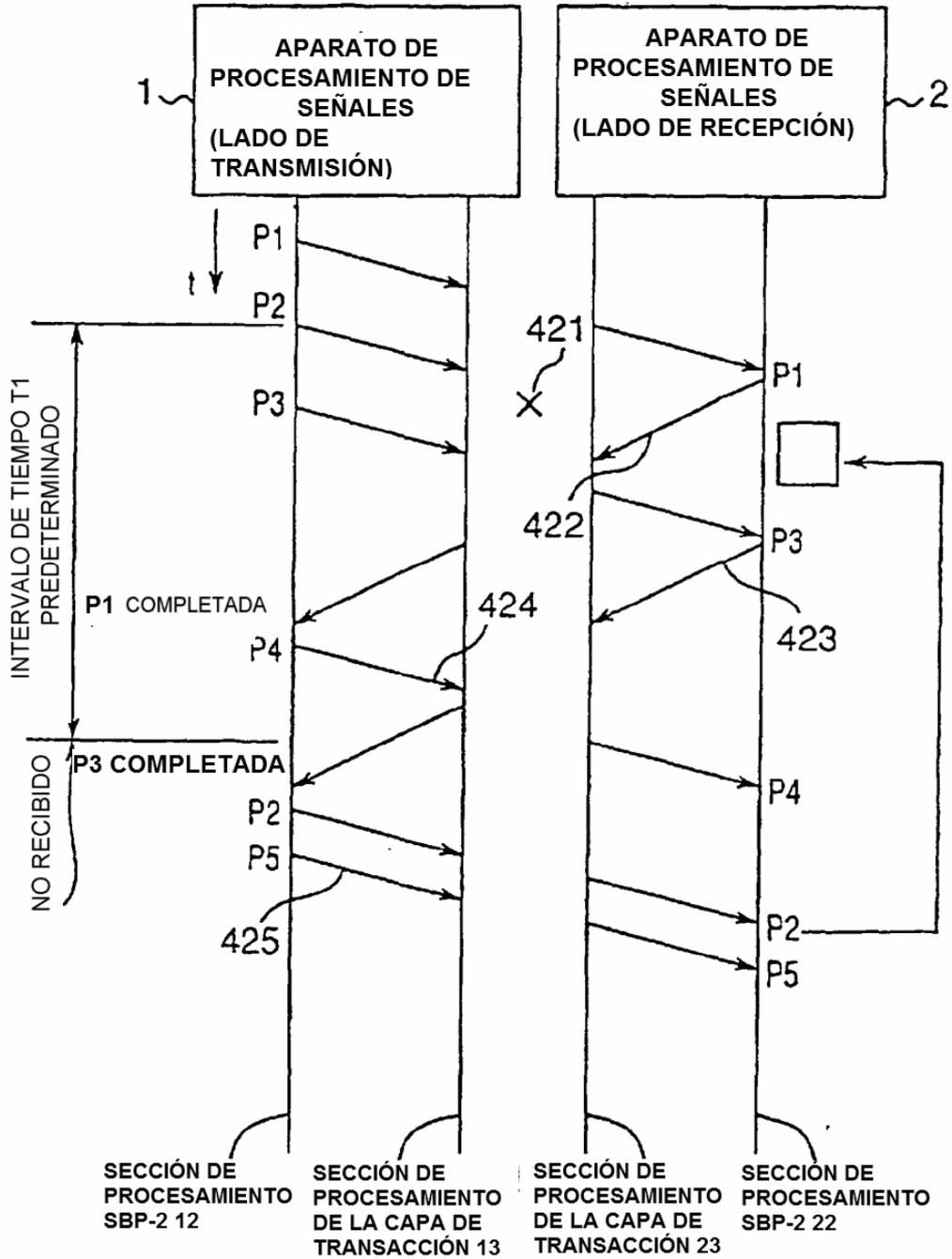


Fig.7

PRIMER EJEMPLO DE LA TÉCNICA ANTERIOR

SECCIÓN DE PROCESAMIENTO DE LA CAPA SUPERIOR 11a SECCIÓN DE PROCESAMIENTO DE LA CAPA INFERIOR 13a SECCIÓN DE PROCESAMIENTO DE LA CAPA INFERIOR 23a SECCIÓN DE PROCESAMIENTO DE LA CAPA SUPERIOR 21a

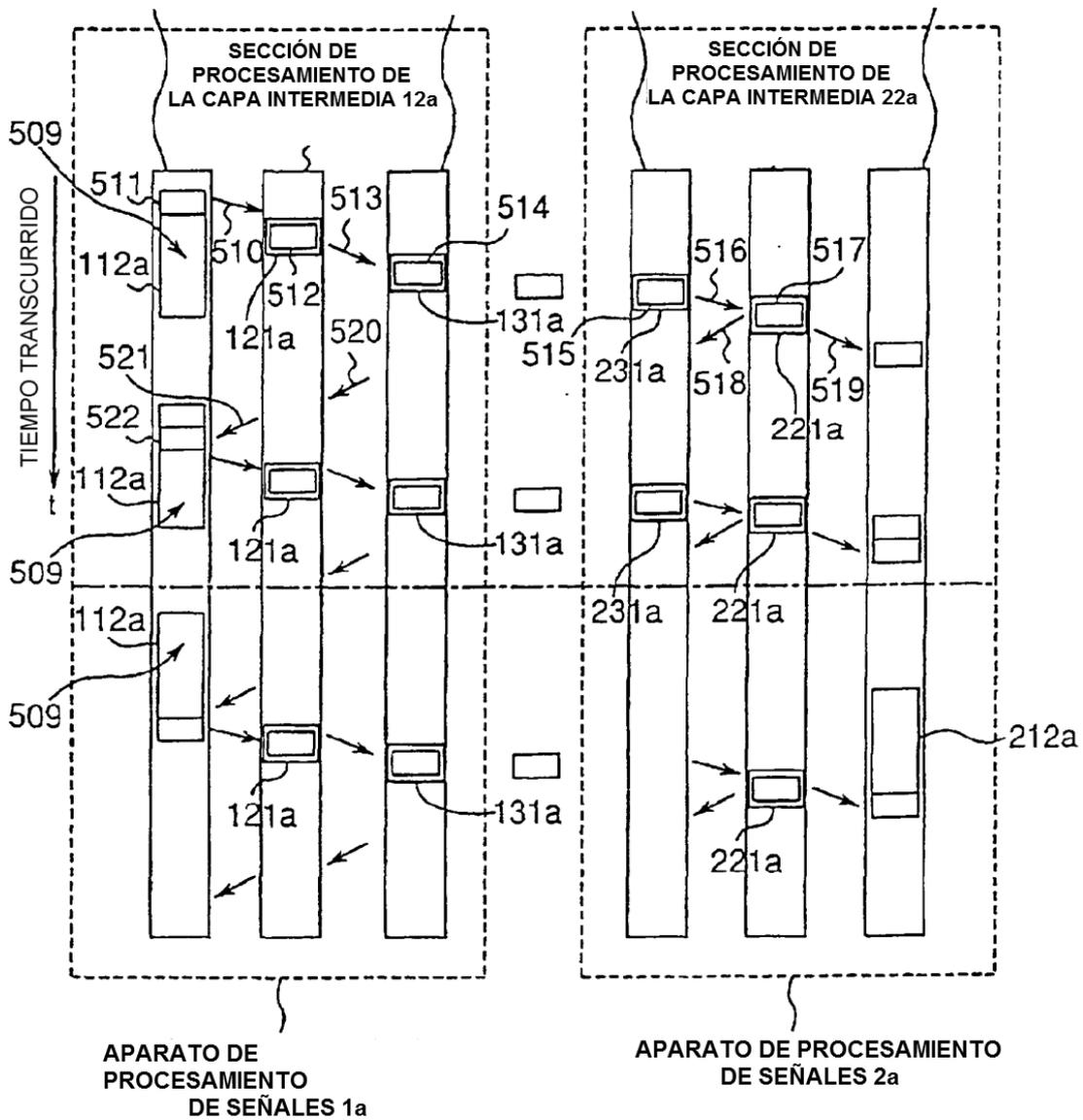


Fig.8

SEGUNDO EJEMPLO DE LA TÉCNICA ANTERIOR

