(19) OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA

(11) Número de publicación: **2 378 211**

(51) Int. Cl.:
G06F 13/38 (2006.01)
H04L 12/56 (2006.01)

(12) TRADUCCIÓN DE PATENTE EUROPEA T3

(96) Número de solicitud europea: **09801335 .2**
(96) Fecha de presentación: **09.12.2009**
(97) Número de publicación de la solicitud: **2271994**
(97) Fecha de publicación de la solicitud: **12.01.2011**

(54) Título: **Gestión de créditos cuando la granularidad de los recursos es superior a la granularidad de los créditos**

(30) Prioridad:
29.12.2008 US 344949

(45) Fecha de publicación de la mención BOPI:
10.04.2012

(45) Fecha de la publicación del folleto de la patente:
10.04.2012

(73) Titular/es:
Apple Inc.
1 Infinite Loop
Cupertino, CA 95014, US

(72) Inventor/es:
WANG, James y
CHEN, Zongjian

(74) Agente/Representante:
Fàbrega Sabaté, Xavier

ES 2 378 211 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Gestión de créditos cuando la granularidad de los recursos es superior a la granularidad de los créditos.

Esta invención se refiere a sistemas digitales y, más concretamente, a la gestión de créditos para mecanismos de control de flujo basado en créditos para interfaces en sistemas digitales.

Descripción de la técnica anterior

Los sistemas digitales suelen incluir interfaces de flujo controlado entre los circuitos integrados (ICs) del sistema, entre los sistemas, y a veces incluso dentro de un IC. El mecanismo de control de flujo existe normalmente para evitar que ocurran desbordamientos de la memoria tampón u otras situaciones de pérdida de datos en un receptor. Por ejemplo, un mecanismo de control de flujo común se basa en créditos. Un receptor en la interfaz puede emitir el número de créditos que tiene disponibles para diversos tipos de transmisiones, y un transmisor puede registrar los créditos. A continuación, el transmisor puede transmitir en la interfaz y descontar los créditos de cada transmisión. Una vez que se han agotado los créditos, el transmisor debe dejar de transmitir. El receptor, a medida que completa el procesamiento de las transmisiones recibidas, libera los créditos consumidos por cada transmisión y transmite los créditos liberados de vuelta al transmisor.

Los créditos anunciados por el receptor pueden por lo general estar limitados por los recursos disponibles en el receptor para gestionar las transmisiones. Por ejemplo, generalmente se proporcionan memorias tampón para almacenar las transmisiones recibidas. Las memorias tampón disponibles indican cuántos créditos pueden ser anunciados para cada tipo de transmisión. En algunos casos, las memorias tampón se implementan como una memoria. Si la memoria no puede ser asignada en la misma granularidad que los créditos (o en una granularidad más fina), entonces se dan ineficiencias en el uso de la memoria. En general, debe asignarse un gránulo de memoria entero para almacenar cualquier cantidad de datos hasta el gránulo de memoria entero. Dado que pueden transmitirse datos en menos del gránulo de memoria (o en algunos múltiplos no enteros del gránulo de memoria), el número de créditos que puede ofrecerse es menor de lo que podría esperarse en base al conocimiento del tamaño de la memoria. El ancho de banda alcanzable en la interfaz es por tanto menor de lo que sería posible si pudiese asignarse la memoria con mayor granularidad.

El documento US 2005/0169290 A1 describe un dispositivo de impresión que puede mantener una tasa de transferencia óptima con un dispositivo externo mediante una gestión óptima de la memoria tampón y un procedimiento de gestión de las memorias tampón de recepción del mismo. En el dispositivo de impresión según esta invención, se da por hecho que los datos recibidos en las unidades de paquetes utilizando una interfaz inalámbrica desde el dispositivo externo se almacenan en una pluralidad de memorias tampón de recepción. Se determina una cantidad máxima de datos admisibles que puede utilizarse para recibir los datos desde el dispositivo externo en base al número de memorias tampón (s) de recepción vacías confirmadas. A continuación, la cantidad transmisible de datos notificada del dispositivo externo se compara con la cantidad máxima de datos admisible en recepción. Cuando se recibe una solicitud del dispositivo externo, el dispositivo de impresión responde al dispositivo externo para cambiar la cantidad de datos transmisibles notificada, según el resultado de la comparación.

RESUMEN

En una forma de realización, un dispositivo comprende un receptor acoplado a una memoria tampón. El receptor comprende una unidad de gestión de créditos configurada para gestionar los créditos de control de flujo para una interfaz a la que se acopla el receptor durante su uso. Cada paquete recibido en la interfaz comprende una cabecera de paquete y opcionalmente datos de paquete. Los datos de paquete se miden en términos de créditos de datos en los créditos de control de flujo en función de un tamaño de los datos de paquete, en el que cada crédito de datos representa un número fijo de bytes de datos. La memoria tampón se configura para almacenar las cabeceras de paquete y los datos de paquete correspondientes a los paquetes que son recibidos en la interfaz por el receptor, en el que la memoria tampón puede ser asignada por el receptor en unidades de memoria tampón que son N veces el tamaño del crédito de datos, donde N es un número entero mayor que uno. Un número total de créditos de datos es igual a N veces un número de unidades de memoria tampón en la memoria tampón que está disponible para almacenar los datos de paquete, y la unidad de gestión de créditos se configura para reservar una pluralidad de los créditos de datos totales en base a un número máximo de créditos de datos que no son utilizables si los datos de paquete no llenan una unidad de memoria tampón y en base además a un número de paquetes autorizados a estar en vuelo simultáneamente. La unidad de gestión de créditos se configura para liberar uno o más créditos de datos en respuesta a la recepción de datos de paquete para un paquete dado que implica menos del número máximo de créditos de datos no utilizables. La unidad de gestión de créditos se configura para liberar uno o más créditos de datos antes de que el paquete dado sea consumido. También se contempla un procedimiento correspondiente.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

La siguiente descripción detallada hace referencia a los dibujos adjuntos, que se describen brevemente a continuación.

La Fig. 1 es un diagrama de bloques de una forma de realización de un sistema digital.
La Fig. 2 es un diagrama de bloques de una forma de realización de la asignación de la memoria tampón.
La Fig. 3 es un diagrama de bloques de una forma de realización de un receptor mostrado en la Fig. 1.
La Fig. 4 es un diagrama de flujo que ilustra la operación de una forma de realización del receptor mostrado en la Fig. 3 durante la inicialización del sistema mostrado en la Fig. 1.
La Fig. 5 es un diagrama de flujo que ilustra la operación de una forma de realización del receptor mostrado en la Fig. 3 en respuesta a la recepción de un paquete en el sistema mostrado en la Fig. 1.
La Fig. 6 es un diagrama de flujo que ilustra la operación de una forma de realización del receptor mostrado en la Fig. 3 en respuesta a un paquete que está siendo consumido por un destino en el sistema mostrado en la Fig. 1.
La Fig. 7 es un diagrama de bloques de otra forma de realización de un receptor mostrado en la Fig. 1.
La Fig. 8 es un diagrama de flujo que ilustra la operación adicional de una forma de realización del receptor mostrado en la Fig. 7 durante la inicialización del sistema mostrado en la Fig. 1.
La Fig. 9 es un diagrama de flujo que ilustra la operación adicional de una forma de realización del receptor mostrado en la Fig. 7 en respuesta a la recepción de un paquete en el sistema mostrado en la Fig. 1.
Las Figs. 10 y 11 son pseudocódigos que ilustran los detalles adicionales de una forma de realización del receptor mostrado en la Fig. 7.

Aunque la invención es susceptible de diversas modificaciones y formas alternativas, se muestran las formas de realización específicas de las mismas a modo de ejemplo en los dibujos y se describirán en detalle en este documento. Debe entenderse, no obstante, que los dibujos y la descripción detallada al respecto no pretenden limitar la invención a la forma descrita concreta, sino por el contrario, la invención debe cubrir todas las modificaciones, equivalentes y alternativas que se encuentran dentro del alcance de la presente invención como se define en el las reivindicaciones adjuntas. Los títulos utilizados en este documento sólo tienen fines organizativos y no están destinados a ser utilizados para limitar el alcance de la descripción. Tal como se utiliza a lo largo de esta solicitud, la palabra "puede" se utiliza en un sentido permisivo (es decir, en el sentido de tener potencial para), más que el sentido obligatorio (es decir, en el sentido de deber). De manera similar, las palabras "incluyen", "que incluye" e "incluye" significan incluyendo, pero sin limitarse a.

DESCRIPCIÓN DETALLADA DE LA FORMA DE REALIZACIÓN

A continuación, volviendo a la Fig. 1, se muestra un diagrama de bloques de una forma de realización de un sistema 10. En la forma de realización ilustrada, el sistema 10 incluye un transmisor 12, un receptor 14, una memoria tampón memoria tampón16, y opcionalmente un destino de paquetes 18. El transmisor se acopla a una interfaz 20 a la que también se acopla el receptor 14. La memoria tampón memoria tampón16 se acopla al receptor 14 y al destino 18.

El transmisor 12 se configura para mantener los créditos de cabecera y los créditos de datos, que indican la cantidad de cabeceras de paquete y tráfico de datos de paquete que es capaz de aceptar actualmente el receptor 14. Por ejemplo, en la Fig. 1, el transmisor 12 puede incluir un registro de créditos de cabecera 22 y un registro de créditos de datos 24. Durante la inicialización del sistema 10, y posiblemente en otros instantes durante la operación en los que se reinicia la interfaz 20, el receptor 14 puede determinar el número de créditos de cabecera y de créditos de datos que serán anunciados al transmisor 12. El transmisor 12 puede inicializar los registros 22 y 24 con los créditos anunciados. A medida que el transmisor 12 transmite las cabeceras de paquete y los datos de paquete, el transmisor 12 puede descontar los créditos consumidos por los datos y las cabeceras transmitidas. El receptor 14 puede transmitir los créditos liberados de vuelta al transmisor 12, que puede añadir los créditos liberados a los registros 22 y 24. De esta manera, en cualquier instante en el tiempo dado, el transmisor 12 puede controlar cuánta información se está transmitiendo por la interfaz 20 en respuesta a los créditos en los registros 22 y 24. Si no hay suficientes créditos disponibles para una transmisión dada, por ejemplo, el transmisor 12 puede retardar la transmisión hasta que esté disponible el número necesario de créditos.

En general, el anuncio de créditos se refiere a cualquier mecanismo para que el receptor 14 informe al transmisor 12 del número de créditos que están disponibles. De manera similar, la liberación de créditos puede referirse a cualquier mecanismo para determinar que los créditos consumidos a través de una transmisión en la interconexión 20 están disponibles para ser devueltos al transmisor 12, y el mecanismo para devolverlos. Los mecanismos para llevar a cabo el anuncio y la liberación son específicos de la aplicación en base a la definición de la interfaz 20, pero pueden incluir generalmente la transmisión en la interfaz 20 del receptor 14 al transmisor 12. Por ejemplo, puede definirse un paquete que transmita créditos liberados, o los campos en las cabeceras utilizadas para todos los paquetes pueden incluir créditos liberados. Los paquetes que transmiten créditos liberados pueden transmitirse durante la inicialización para anunciar el número de créditos deseado. Si se están anunciando más créditos de los que pueden transmitirse en los campos de los paquetes, entonces pueden transmitirse múltiples paquetes.

En general, los paquetes transmitidos en la interfaz 20 pueden incluir una cabecera (que define el tipo de paquete y puede proporcionar otra información de control) y, opcionalmente, pueden incluir datos (o una "carga útil"). La cabecera puede fijarse en tamaño, y por tanto cada cabecera puede consumir un crédito de cabecera cuando es transmitida por el transmisor 12. Otras formas de realización pueden implementar cabeceras de tamaños variables y el número de créditos de cabecera necesarios para un paquete dado puede depender del tamaño de su cabecera. La carga útil de datos puede ser variable en tamaño. Por consiguiente, puede definirse un crédito de datos para

representar un número fijo de bytes de datos (denominado "unidad de datos"), y el número de créditos de datos requerido para un paquete dado puede ser el tamaño de la carga útil dividida por el tamaño del crédito de datos. El tamaño del crédito de datos puede ser parte de la definición de la interfaz 20. Por ejemplo, en una forma de realización, la interfaz 20 puede ser la interfaz de Interconexión de Componentes Periféricos Express (PCIe), y un crédito de datos puede representar 16 bytes.

El receptor 14 comprende una unidad de gestión de créditos 26, y puede comprender uno o más registros de créditos 28 para almacenar los valores utilizados por la unidad de gestión de créditos 26 para gestionar los créditos para el transmisor 12. Más adelante se proporcionan detalles adicionales de diversas formas de realización. El receptor 14 puede incluir también otros diversos circuitos para comunicarse en la interfaz 20, para comunicarse con la memoria tampón 16, etc. Además, aunque la Fig. 1 ilustra el transmisor 12 transmitiendo al receptor 14, la comunicación puede ser bidireccional en la interfaz 20. Es decir, la funcionalidad de transmisor puede existir en ambos lados de la interfaz 20, y la funcionalidad de receptor también puede existir en ambos lados. Para mayor simplicidad en el análisis, la presente descripción se referirá al transmisor 12 transmitiendo al receptor 14, pero se entiende que los paquetes pueden transmitirse del lado del receptor 14 de la Fig. 1 al lado del transmisor 12.

En la forma de realización ilustrada, la interfaz 20 puede comprender un par de enlaces unidireccionales de punto a punto. Los paquetes pueden transmitirse a través de los enlaces. En otras formas de realización, la interfaz 20 puede tener otras definiciones. Por ejemplo, la interfaz 20 podría ser un bus, con transmisiones de datos y direcciones. Las transmisiones de direcciones pueden tener un flujo controlado por los créditos de dirección (similares a los créditos de cabecera), y las transmisiones de datos pueden tener un flujo controlado por los créditos de datos. Puede utilizarse cualquier conjunto de créditos, en base a la definición de la interfaz 20. En general, los conjuntos de créditos pueden ser denominados créditos de control de flujo.

El destino 18 puede referirse en general a cualquier circuito que consume paquetes de la memoria tampón 16. El destino 18 puede ser parte de un dispositivo que incluye el receptor 14 (por ejemplo, un IC) o puede estar separado. Por ejemplo, el receptor 14 puede ser un conmutador que recibe paquetes y los reenvía por otra interfaz, en cuyo caso el consumo del paquete de la memoria tampón 16 puede ser el reenvío del paquete por la otra interfaz.

La memoria tampón 16 puede comprender cualquier tipo de memoria accesible para el receptor 14. Por ejemplo, la memoria tampón 16 puede comprender memoria del sistema, como una memoria dinámica de acceso aleatorio (DRAM) acoplada a un controlador de memoria configurado para interconectarse con la DRAM. Por ejemplo, pueden soportarse diversos módulos de memoria DRAM, como módulos únicos de memoria en línea (SIMMs), módulos dobles de memoria en línea (DIMMs), etc. Puede utilizarse cualquier tecnología DRAM (por ejemplo, DRAM síncrona (SDRAM), SDRAM de doble tasa de datos (DDR), DDR2 SDRAM, DDR3 SDRAM, Rambus DRAM (RDRAM), etc.). En estas formas de realización, el receptor 14 puede generar órdenes de escritura en el controlador de memoria para escribir las cabeceras de paquete y los datos de paquete en la memoria 16. El destino 18 puede generar órdenes de lectura en el controlador de memoria para leer las cabeceras de paquete y los datos de paquete. En otras formas de realización, la memoria tampón 16 puede incluir memoria privada para el receptor 14, o compartida por el receptor 14 y uno o más receptores y/o transmisores del sistema 10. La memoria tampón 16 puede comprender, por ejemplo, memoria caché u otra memoria tampón dedicada. La memoria tampón 16 puede comprender RAM estática (SRAM) en algunas formas de realización.

La memoria tampón 16 puede asignarse para almacenar las cabeceras de paquete y los datos de paquete. Concretamente, la memoria tampón 16 puede asignarse con una granularidad más gruesa que los créditos de datos (y/o que los créditos de cabecera, en algunas formas de realización). La memoria tampón 16 puede asignarse en gránulos denominados unidades de memoria tampón (BUs) en este documento. De esta manera, en la Fig. 1 se muestran las BUs de cabecera 30 y las BUs de datos 32. El resto de esta descripción puede utilizar una forma de realización en la que los créditos de cabecera tienen la misma granularidad que las BUs, y créditos de datos que tienen una granularidad más fina. No obstante, se contemplan formas de realización en las que los créditos de cabecera tienen también una granularidad más fina que las BUs y puede utilizarse un mecanismo similar al mecanismo de créditos de datos para los créditos de cabecera.

Dado que la granularidad BU es más gruesa que la granularidad DU, la memoria tampón 16 puede no utilizarse plenamente para almacenar datos. La Fig. 2 es un diagrama de bloques de un ejemplo que ilustra una utilización inferior a la plena, para un caso en el que la BU es 4 veces el tamaño de una DU. Otras formas de realización pueden incluir en general una BU que es N veces el tamaño de una DU, donde N es un número entero mayor que uno. En algunas formas de realización, N puede ser una potencia de 2.

En general, la carga útil de datos de diversos paquetes puede estar entre 0 y M DUs, donde M es un número entero mayor que 0. El tamaño de M puede depender de la implementación, y puede depender de la definición de la interfaz 20 (por ejemplo, la interfaz 20 puede definir un tamaño máximo de carga útil de datos por paquete). No obstante, M no tendrá necesariamente ninguna relación particular con N. Es decir, M/N no necesita ser un número entero para un paquete dado.

La Fig. 2 ilustra las BUs en el lado derecho, con líneas de puntos que se extienden hacia el interior de las cargas útiles de datos almacenadas en el ejemplo. En el lado izquierdo, las líneas continuas ilustran las DUs. Como se ha mencionado anteriormente, existen 4 DUs por BU en este ejemplo. En la Fig. 2 se muestra una carga útil de 5 DU 40. Las primeras 4 DUs se almacenan en BU0, y ocupan toda la BU. La quinta DU se almacena en BU1. Ya que la memoria tampón 16 se asigna para almacenar datos de carga útil en la granularidad BU, la totalidad de la BU1 se asigna a la carga útil 40, dejando 3 DUs no utilizadas en BU1. Visto de otra manera, 3 DUs de la memoria tampón no son utilizables hasta que el paquete correspondiente a la carga útil 40 es consumido, y puede constituir esencialmente un error de contabilidad con respecto al número de DUs (y por tanto de créditos de datos) consumidas por el transmisor 12 para transmitir la carga útil 40. Es decir, el transmisor 12 consume 5 créditos para transmitir la carga útil 40, pero la carga útil 40 ocupa realmente 8 créditos de memoria tampón 16.

En la Fig. 2 se ilustra otra carga útil 42, que es de 4 DUs en este ejemplo. Por consiguiente, la carga útil 42 se almacena en la BU2, y no hay ninguna DU no utilizada. También se muestra una tercera carga útil 44, que es de 6 DUs, ocupando la BU3 y 2 DUs de la BU4 en la Fig. 2. Por consiguiente, 2 DUs más de la memoria tampón 16 quedan sin utilizar. En general, un paquete puede ocupar hasta P BUs, donde una o más DUs en la última BU ocupada pueden quedar sin utilizar si la carga útil no es un múltiplo par de N DUs. En otros casos, las DUs no utilizadas pueden existir al comienzo de las BUs ocupadas por una carga útil (por ejemplo, si no se necesita alinear la carga útil con el comienzo de una BU), o al comienzo y al final. En cualquier caso, puede definirse un error máximo posible para una carga útil de datos, en base al número de DUs que corresponden a una BU (N). El error máximo se produce si una DU ocupa una BU, y por tanto el error máximo para una carga dada es N-1 DUs (o N-1 créditos de datos).

Por consiguiente, para un número dado Y de BUs que pueden asignarse para almacenar los datos de paquete, se anuncian al transmisor 12 menos de Y * N créditos de datos. La unidad de gestión de créditos 26 pueden reservar créditos de datos que de lo contrario podrían ser anunciados para garantizar que no se produce el desbordamiento en la memoria tampón 16. Concretamente, el peor caso de error total puede producirse cuando cada carga útil de datos incurre en el error máximo (N-1). Si pueden transmitirse hasta C paquetes (por ejemplo, el número de créditos de cabecera es C), entonces el peor caso de error global puede ser C-1 veces N-1. Se utiliza C-1 porque el último error de la carga útil de datos no es detectable, ya que el transmisor 12 no puede transmitir otro paquete cuando los créditos de cabecera se han agotado.

Cuando se recibe un paquete dado con una carga útil de datos, si la carga útil incurre en menos error que el máximo, algunos créditos de datos pueden ser liberados inmediatamente (antes de que se consuma el paquete). Es decir, las DUs no utilizadas en la memoria tampón 16 para la carga útil de datos son menos la cantidad contabilizada por los créditos reservados que la unidad de gestión de créditos 26 no emitió al transmisor 12. Por ejemplo, en la Fig. 2, la carga útil 42 realiza cero errores, y por tanto pueden liberarse tres créditos de datos (N-1-0) en respuesta a la recepción de la carga útil 42. La carga útil 44 realiza 2 errores, y por tanto puede liberarse un crédito de datos (N-1-2) en respuesta a la recepción de la carga útil 44.

Una vez que se consume el paquete, los créditos reservados pueden necesitarse nuevamente (ya que el siguiente paquete que se recibe puede tener una carga útil que realice el número máximo de DUs no utilizadas). Por consiguiente, los créditos restantes que realmente fueron consumidos por el transmisor pueden ser liberados cuando se consume el paquete. Es decir, el número de créditos liberados en el momento en que se consume el paquete es igual al número de créditos reales correspondientes a la carga útil menos el número de créditos liberados cuando se recibió el paquete.

Liberando los créditos correspondientes a errores no realizados, es posible transmitir paquetes adicionales que de lo contrario podrían retardarse debido a la falta de créditos de datos disponibles. Es decir, el ancho de banda en la interfaz 20 puede ser utilizado más eficientemente.

La Fig. 3 es un diagrama de bloques de una forma de realización del receptor 14 en mayor detalle para implementar la liberación precoz de créditos de datos para cargas útiles de datos que incurren en menos DUs no utilizadas que el número máximo de DUs no utilizadas. En la forma de realización ilustrada, se muestra la unidad de gestión de créditos 26, y se acopla a un registro de error DU máximo 28A y un registro de créditos de datos liberados (DCrs) 28B. Los registros 28A-28B pueden ser parte de los registros Cr 28 mostrados en la Fig. 1. En la Fig. 3 también se muestra una DCr FIFO 28C, que puede implementarse como uno o más registros Cr 28 o como memoria FIFO u otra memoria. De manera alternativa, puede no implementarse la DCr FIFO 28C, y en cambio los datos almacenados en la misma pueden ponerse en cola con los paquetes recibidos (por ejemplo, en la memoria tampón 16).

La unidad de gestión de créditos 26 puede referirse al número máximo de DUs no utilizadas para calcular los créditos que se liberarán en diversos puntos. El registro de error DU máximo 28A puede almacenar este valor. La unidad de gestión de créditos 26 puede generar el valor, o éste valor puede ser programado en el registro 28A mediante software. En algunas formas de realización, la DU y la BU pueden ser fijas y pueden definirse de modo predeterminado en la unidad de gestión de créditos 26, y puede eliminarse el registro 28A.

En uno forma de realización, la unidad de gestión de créditos 26 puede acumular créditos liberados para ser transmitidos al transmisor 12 en el registro de créditos de datos liberados 28B. La unidad de gestión de créditos 26 puede utilizar cualquier mecanismo para determinar cuándo deben transmitirse los créditos liberados. Por ejemplo, los créditos liberados pueden transmitirse una vez que se ha acumulado un determinado número de créditos (por ejemplo, por encima de un umbral programable), después de transcurrido un determinado período de tiempo desde la última transmisión de créditos liberados, una combinación de tiempo transcurrido y número de créditos liberados, etc. Puede utilizarse un registro similar para acumular créditos de cabecera liberados, o pueden utilizarse los campos en el mismo registro.

La DCr FIFO 28C puede almacenar un número de créditos de datos (#DCs) para cada paquete que se almacena en la memoria tampón 16. A medida que los paquetes son consumidos desde la memoria tampón, puede leerse el número correspondiente de créditos de datos de la DCr FIFO 28C y liberarse. La unidad de gestión de créditos 26 puede calcular el número de créditos de datos para cada paquete recibido en base al número total de créditos de datos consumido para transmitir el paquete y el número de créditos de datos liberados en respuesta a la recepción del paquete.

La Fig. 4 es un diagrama de flujo que ilustra la operación de una forma de realización del receptor 14 durante la inicialización del sistema 10. Aunque los bloques se muestran en un orden concreto para facilitar su comprensión, pueden utilizarse otros órdenes. Los bloques pueden llevarse a cabo en paralelo en una lógica combinatoria dentro del receptor 14. Los bloques, las combinaciones de bloques, y/o el diagrama de flujo en su conjunto pueden ser segmentados a lo largo de múltiples ciclos de reloj.

La unidad de gestión de créditos 26 puede determinar un error DU potencial total (DU_Err) en base al número de créditos de cabecera que se anunciarán al transmisor 12 (header_credits) y el número de DUs por BU (N). Concretamente, el DU_Err viene dado por (N-1) * (header_credits-1) (bloque 50). La unidad de gestión de créditos 26 puede determinar el número de DUs (créditos de datos) que se anunciarán al transmisor 12 (DU_Adv). Concretamente, el DU_Adv puede calcularse como el número total de DUs en la memoria tampón 16 (N * el número de BUs asignadas para almacenar datos de paquete) menos el DU_Err determinado en el bloque 50 (bloque 52). Efectivamente, el DU_Err puede ser el número de créditos de datos reservados para gestionar las DUs no utilizadas que pudieran producirse en las BUs dentro de la memoria tampón 16. La unidad de gestión de créditos 26 pueden anunciar los créditos de cabecera y el DU_Adv para los créditos de datos (bloque 54). Además, la unidad de gestión de créditos 26 pueden fijar el Max_DU_Err en el registro 28A a N-1 y también puede inicializar los créditos de datos liberados en el registro 28B a cero (bloque 56).

La Fig. 5 es un diagrama de flujo que ilustra la operación de una forma de realización del receptor 14 en respuesta a la recepción de un paquete en la interfaz 20. Aunque los bloques se muestran en un orden concreto para facilitar su comprensión, pueden utilizarse otros órdenes. Los bloques pueden llevarse a cabo en paralelo en una lógica combinatoria dentro del receptor 14. Los bloques, las combinaciones de bloques, y/o el diagrama de flujo en su conjunto pueden ser segmentados a lo largo de múltiples ciclos de reloj.

La unidad de gestión de créditos 26 puede determinar el error de datos realizado en la carga útil (es decir, el número de DUs que están sin utilizar en la(s) BU(s) que almacena(n) los datos de carga útil) (bloque 60). La unidad de gestión de créditos 26 puede determinar el error de datos no realizado = Max_DU_Err - el error de datos realizado (bloque 62). El error de datos no realizado es el número de créditos de datos que pueden ser liberados tras la recepción del paquete. La unidad de gestión de créditos 26 puede sumar el error de datos realizado a los créditos de datos liberados en el registro DCr 28B (bloque 64). Además, la unidad de gestión de créditos 26 puede almacenar el número de créditos de datos que serán liberados cuando el paquete sea consumido desde la memoria tampón 16 en la DCr FIFO 28C (bloque 66). Concretamente, el número escrito en la FIFO es el número real de créditos de datos correspondiente a la carga útil menos el error de datos no realizado.

La Fig. 6 es un diagrama de flujo que ilustra la operación de una forma de realización del receptor 14 en respuesta a un paquete que se consume de la memoria tampón 16. En general, un paquete se consume cuando ha sido leído de la memoria tampón 16 por el destino 18 o bien el paquete ya no necesita ser almacenado en la memoria tampón 16 (por ejemplo, el paquete ha sido descartado). Aunque los bloques se muestran en un orden concreto para facilitar su comprensión, pueden utilizarse otros órdenes. Los bloques pueden llevarse a cabo en paralelo en una lógica combinatoria dentro del receptor 14. Los bloques, las combinaciones de bloques, y/o el diagrama de flujo en su conjunto pueden ser segmentados a lo largo de múltiples ciclos de reloj.

La unidad de gestión de créditos 26 puede leer el número de créditos de datos de la entrada en la DCr FIFO 28C y puede sumar el número de créditos de datos a los créditos de datos liberados en el registro 28B, liberando así los créditos de datos (bloques 70 y 72). En una forma de realización, los paquetes pueden ser consumidos en el orden recibido y el número de créditos de datos puede ser leído de la cabeza de la FIFO. Si los paquetes son consumidos en un orden diferente, puede proporcionarse un desfase en la FIFO a la entrada deseada.

Hay que reseñar que las Figs. 4-6 ilustran las operaciones relacionadas con la liberación precoz de créditos de datos en base al número real de DUs no utilizadas en una BU en comparación con el número máximo que se reserva para

cada carga útil. El receptor 14 y/o la unidad de gestión de créditos 26 pueden incluir también una operación adicional en cada punto descrito anteriormente.

Otra forma de realización del receptor 14 puede implementar la gestión adaptativa de créditos, además de o en lugar de la liberación precoz de los créditos de datos analizada anteriormente. Con la gestión adaptativa de créditos, el receptor 14 intenta ajustar la memoria tampón 16 que se asigna a las cabeceras y la memoria tampón 16 que se asigna a los datos, al tráfico que está siendo recibiendo realmente en la interfaz 20. Es decir, a medida que aumenta el tamaño de las cargas útiles de datos, tener más créditos de datos y menos créditos de cabecera puede permitir un uso más eficiente del ancho de banda de la interfaz (ya que cada paquete sólo requiere todavía un crédito de cabecera, pero múltiples créditos de datos para la carga útil). A medida que se reduce el tamaño de las cargas útiles de datos, tener menos créditos de datos y más créditos de cabecera puede permitir un uso más eficiente del ancho de banda de la interfaz (ya que está aumentando la relación entre créditos de cabecera requeridos y créditos de datos requeridos para cada paquete).

Por consiguiente, la unidad de gestión de créditos 26 puede monitorizar el tamaño de las cargas útiles de datos recibidas por el receptor 14, y puede modificar dinámicamente la cantidad de memoria tampón asignada a las cabeceras (por ejemplo, el tamaño de las BUs de cabecera 30) y la cantidad de memoria tampón asignada a la carga útil de datos (por ejemplo, el tamaño de las BUs de datos 32). De manera alternativa, la cantidad de memoria asignada a las cabeceras puede ser suficientemente grande para adaptar el mayor número de cabeceras deseado, pero pueden gestionarse los créditos para aumentar o reducir el número de créditos de cabecera y el número de créditos de datos disponible para el transmisor. Esa gestión dinámica de créditos puede permitir un uso aún más eficiente de la memoria tampón 16, ya que el número de créditos de cabecera afecta al número de créditos de datos que se reservará en base a las DUs no utilizadas en las BUs, como se ha analizado anteriormente.

En una forma de realización, la cabecera y los créditos de datos (y las correspondientes asignaciones de memoria tampón) pueden ser inicializados para paquetes con cargas útiles de datos de aproximadamente la mitad del tamaño esperado de las cargas útiles. Por ejemplo, en una forma de realización, la interfaz 20 puede ser la interfaz PCIe, y el tamaño de las cargas útiles de datos puede estar entre 0 y 256 bytes, y los créditos pueden ser inicializados para cargas útiles de 128 bytes. A continuación, puede llevarse a cabo el ajuste dinámico en respuesta al tamaño real de las cargas útiles experimentado durante la operación.

La Fig. 7 es un diagrama de bloques de una forma de realización del receptor 14 en mayor detalle para implementar una forma de realización de la gestión dinámica de créditos junto con la liberación precoz de créditos de datos que se ha analizado anteriormente. La forma de realización de la Fig. 7 puede incluir los registros 28A y 28B, y la FIFO 28C, como se ha analizado anteriormente. Además, se incluyen un registro de créditos de cabecera liberados (HCrs) 28D, un registro de créditos extra de cabecera máximos (MaxExHead) 28E, un registro del número máximo de créditos de cabecera nuevamente llamados (MaxRecHead) 28F, un registro de créditos de cabecera pendientes (PendHeadCr) 28G, un registro de créditos de datos pendientes (PendDataCr) 28H, un registro de créditos de datos realizados (RlzdDataCr) 28I, y un registro de créditos de cabecera realizados (RlzdHeadCr) 28J, todos acoplados a la unidad de gestión de créditos 26 como se muestra en la Fig. 7.

El registro de créditos de cabecera liberados 28D puede ser similar al registro 28B, pero puede acumular créditos de cabecera que han sido liberados. De manera alternativa, como se ha mencionado anteriormente, los créditos de cabecera liberados y los créditos de datos liberados pueden ser acumulados en dos campos del mismo registro, si se desea. Los registros MaxExHead y MaxRecHead 28E-28F pueden fijar límites a la gestión dinámica de créditos. Estos registros pueden ser configurados automáticamente por la unidad de gestión de créditos 26, como se analiza más adelante, o pueden ser programados por el software según se desee. Concretamente, el número máximo de créditos de cabecera adicionales que pueden asignarse reteniendo créditos de datos se indica mediante el registro MaxExHead 28E. El número máximo de créditos de cabecera que pueden retenerse para liberar créditos de datos adicionales se indica mediante el registro MaxRecHead 28F.

Los registros de créditos de cabecera pendientes y los créditos de datos pendientes 28G-28H pueden acumular ajustes de créditos de datos y de cabecera planeados así como los créditos liberados de datos o de cabecera solicitados para satisfacer los ajustes planeados. Estas acumulaciones pueden llevarse a cabo a medida que se producen los ajustes dinámicos, para capturar los créditos que no son gestionados en el ajuste dinámico. Por ejemplo, en una forma de realización, un aumento de un crédito de cabecera requiere una reducción de 3 créditos de datos. Si los tres créditos de datos aún no están disponibles, los créditos de datos disponibles pueden acumularse en el registro 28H. Los créditos de datos y de cabecera pendientes pueden ser valores firmados para permitir la captura de los créditos necesarios que pueden obtenerse a través de créditos liberados a continuación. Los registros de créditos de datos y créditos de cabecera realizados 28I-28J almacenan los ajustes de créditos de datos y ajustes de créditos de cabecera realizados firmados.

A continuación, volviendo a la Fig. 8, se muestra un diagrama de flujo de alto nivel que ilustra la operación de una forma de realización del receptor 14 durante la inicialización del sistema 10 para llevar a cabo la gestión adaptativa de créditos. La operación de la Fig. 8 puede ser complementaria a la operación de la Fig. 4, para las formas de realización que también implementan una liberación precoz de créditos de datos. Aunque los bloques se muestran

en un orden concreto para facilitar su comprensión, pueden utilizarse otros órdenes. Los bloques pueden llevarse a cabo en paralelo en una lógica combinatoria dentro del receptor 14. Los bloques, las combinaciones de bloques, y/o el diagrama de flujo en su conjunto pueden ser segmentados a lo largo de múltiples ciclos de reloj.

La unidad de gestión de créditos 26 puede inicializar el registro MaxExHead 28A para que sea el número máximo de cabeceras permitidas (#CMD) menos el número de créditos de cabecera asignados a un paquete de tamaño intermedio (header_credits). El #CMD puede ser un máximo en hardware, o puede ser programado mediante software en base a la asignación de las BUs de cabecera 30. El número de créditos de cabecera puede ser, por ejemplo, igual al número de BUs de datos dividido por dos para un paquete de tamaño intermedio. De esta manera, el número máximo de créditos de cabecera adicionales puede ser el espacio sin asignar restante en las BUs de cabecera 30 (bloque 80). El número máximo de créditos de cabecera nuevamente llamados (créditos de cabecera que se eliminan dinámicamente para permitir créditos de datos adicionales-MaxRecHead) puede ser inicializado como el mínimo de la mitad de los créditos de cabecera actuales o los créditos de cabecera menos la parte entera del número total de BUs de datos en la memoria tampón 16 dividido por 4 (bloque 82). Puede seleccionarse la mitad del número de créditos de cabecera como un número razonable para los paquetes más grandes. El número de BUs de datos dividido por 4 puede ser un mínimo para esta forma de realización porque la carga útil de datos máxima es 4 BUs. Hay que reseñar que, en una forma de realización, el número máximo de créditos de cabecera nuevamente llamados puede ponerse a cero si el número inicial de créditos de cabecera es menor o igual a 2. Cuando hay uno o dos créditos de cabecera, no puede lograrse ningún beneficio mediante la reducción de los créditos de cabecera ya que la falta de créditos de cabecera puede impedir el uso de créditos de datos adicionales. La unidad de gestión de créditos 26 puede anunciar el número de créditos de cabecera y los créditos de datos DU_Adv (bloque 84).

A continuación, volviendo a la Fig. 9, se muestra un diagrama de flujo de alto nivel que ilustra la operación de una forma de realización del receptor 14 en respuesta a la recepción de un paquete. La operación de la Fig. 9 puede ser complementaria a la operación de la Figura 5, para las formas de realización que también implementan una liberación precoz de créditos de datos. Aunque los bloques se muestran en un orden concreto para facilitar su comprensión, pueden utilizarse otros órdenes. Los bloques pueden llevarse a cabo en paralelo en una lógica combinatoria dentro del receptor 14. Los bloques, las combinaciones de bloques, y/o el diagrama de flujo en su conjunto pueden ser segmentados a lo largo de múltiples ciclos de reloj.

En general, la unidad de gestión de créditos 26 puede categorizar el paquete en una de 4 categorías en función del tamaño de su carga útil de datos, y puede ajustar los créditos según la categoría. De esta manera, la presente forma de realización puede realizar ajustes en base a cada paquete recibido. Otras formas de realización pueden monitorizar el tamaño del paquete sobre dos o más paquetes para realizar ajustes, según se desee.

Si el paquete no incluye una carga útil de datos (bloque de decisión 90, rama "sí"), el paquete es un paquete Cat0 y no se realizan ajustes. Si el paquete incluye una carga útil de datos que es menor o igual a 1/2 de la carga útil de los datos de paquete de tamaño intermedio (por ejemplo, 64 bytes en la forma de realización PCIe mencionada anteriormente) (bloque de decisión 92, rama "sí"), el paquete es un paquete Cat1. La carga útil de datos es relativamente pequeña para los paquetes Cat1, y por tanto la reducción de los créditos de datos y el aumento de los créditos de cabecera puede conducir a una mejor utilización del ancho de banda de la interfaz (bloque 94). Si el paquete incluye una carga útil de datos que está entre 1/2 del paquete de tamaño intermedio y 1 1/2 del paquete de tamaño intermedio (bloque de decisión 96, rama "sí"), el paquete es un paquete Cat2. En Cat2, la carga útil de los datos de paquete está aproximadamente en el tamaño medio. En el rango de tamaños de Cat2, los créditos de datos y de cabecera iniciales son calculados aproximadamente. Si los créditos pendientes y realizados no son cero, la unidad de gestión de créditos puede ajustar los créditos en la dirección opuesta del ajuste más reciente (bloque 98). Es decir, si el ajuste más reciente fue aumentar los créditos de cabecera y reducir los créditos de datos, la unidad de gestión de créditos puede aumentar los créditos de datos y reducir los créditos de cabecera. Si el ajuste más reciente fue reducir los créditos de cabecera y aumentar los créditos de datos, la unidad de gestión de créditos puede reducir los créditos de datos y aumentar los créditos de cabecera. Por último, si la carga útil de datos es grande (mayor que 1,5 veces el paquete de tamaño intermedio, bloque de decisión 96, rama "no"), el paquete es un paquete Cat3. Los paquetes de carga útil grande (Cat3) pueden beneficiarse de más créditos de datos y menos créditos de cabecera, y por tanto la unidad de gestión de créditos 26 puede reducir los créditos de cabecera y aumentar los créditos de datos (bloque 100).

Hay que reseñar que, si se utilizan los registros MaxHeadCr y MaxRecHead 28F-28G para poner límites a los ajustes dinámicos de créditos, la operación de la Fig. 9 puede estar sujeta a los límites (es decir, los créditos pueden no ajustarse como se muestra si los ajustes violasen los límites establecidos por los registros MaxHeadCr y el MaxRecHead 28F-28G).

Las Figs. 10 y 11 muestran un pseudocódigo que ilustra la operación de la Fig. 9 en mayor detalle, para una forma de realización. Los nombres de registro mostrados en la Fig. 7 se ilustran en el pseudocódigo. Además, por motivos prácticos en el pseudocódigo, se utiliza una notación vectorizada para los créditos de cabecera y de datos. Concretamente, adaptive_credits se define como {adaptive_header_credits, adaptive_data_credits} y pending_credits se define como {PendHeadCr, PendDataCr}. Los adaptive_credits son los créditos de datos y de cabecera (potencialmente ajustados). Los releasing_header_credits y los releasing_data_credits son los créditos que

se están liberando actualmente. Los releasing_data_credits pueden incluir créditos de datos liberados precozmente cuando el error de datos realizado es menor que el error máximo para un paquete dado, como se ha descrito anteriormente. Ambas variables de liberación de créditos también incluyen créditos liberados debido al consumo de paquetes de la memoria tampón 16.

La Fig. 10 ilustra la generación de los adaptive_credits. En general, los adaptive_credits son iguales a los pending_credits si se han alcanzado los límites. De lo contrario, los adaptive_credits pueden incluir los pending_credits más o menos algunos créditos dependiendo de la categoría de los paquetes recibidos (y dependiendo de los ajustes más recientes, en el caso de los paquetes Cat2). En la presente forma de realización, el ajuste más reciente es detectado sumando los créditos de cabecera pendientes y los créditos de cabecera realizados y comparándolas con cero.

Como puede verse en la Fig. 10, en la presente forma de realización, 1 crédito de cabecera es igual a 3 créditos de datos. Por lo tanto, aumentar los créditos de cabecera en 1 reduce los créditos de datos en 3, y viceversa. Otras formas de realización pueden tener diferentes relaciones entre créditos de cabecera y créditos de datos, en base al N-1.

Finalmente, en la Fig. 10, se calcula el valor intermedio remaining_pending_d. El remaining_pending_d debería ser menor o igual a 0 y menor que 3. En una forma de realización, si el PendHeadCr es negativo, el remaining_pending_d es 0.

La Fig. 11 ilustra el cálculo de los créditos realizables, en base a los créditos adaptativos determinados en la Fig. 10 y los créditos de liberación. Nuevamente, el ejemplo de la Figura 11 se basa en que 3 créditos de datos equivalen a un crédito de cabecera, lo que permite que 1 ó 2 créditos de datos queden pendientes en cualquier instante en el tiempo dado. Finalmente, en la Fig. 11 se muestra la actualización de los registros 28B, 28D y 28G-28J, donde "+=" significa incrementar el valor actual del registro por el lado derecho del signo igual, y ""-="" significa reducir el valor actual del registro por el lado derecho del signo igual.

Algunas formas de realización pueden incluir las características presentadas en las siguientes cláusulas numeradas:

1. Un dispositivo que comprende:

   un receptor que comprende una unidad de gestión de créditos configurada para gestionar los créditos de control de flujo para una interfaz a la que se acopla el receptor durante su uso, en el que cada paquete recibido en la interfaz incluye una cabecera y opcionalmente datos, y en el que la cabecera se mide en términos de uno o más créditos de cabecera para el control de flujo en la interfaz, y en el que los datos se miden en términos de uno o más créditos de datos para el control de flujo en la interfaz, representando cada crédito de datos un número fijo de bytes de datos; y
   una memoria tampón acoplada al receptor y configurada para almacenar las cabeceras de paquete y los datos de paquete correspondientes a los paquetes que son recibidos en la interfaz por el receptor;
   en el que la unidad de gestión de créditos se configura para ajustar dinámicamente una primera cantidad de la memoria tampón utilizada para almacenar las cabeceras de paquete y una segunda cantidad de la memoria tampón utilizada para almacenar los datos de paquete en respuesta a un tamaño de los datos de paquete en uno o más paquetes recibidos, y en el que la unidad de gestión de créditos se configura para liberar créditos de datos y créditos de cabecera a un transmisor en la interfaz en respuesta a los ajustes dinámicos.

2. El dispositivo según la cláusula 1 en el que la unidad de gestión de créditos aumenta la primera cantidad y reduce la segunda cantidad, y en el que la unidad de gestión de créditos se configura para retener uno o más créditos de datos correspondientes a un paquete consumido y en su lugar liberar uno o más créditos de cabecera para efectuar la modificación.

3. El dispositivo según la cláusula 2 en el que un crédito de cabecera representa N-1 veces el número fijo de bytes de datos que están representados por un crédito de datos, y en el que la unidad de gestión de créditos se configura para retener N-1 créditos de datos para liberar un crédito de cabecera.

4. El dispositivo según la cláusula 2 ó 3 en el que la unidad de gestión de créditos se configura para aumentar la primera cantidad y reducir la segunda cantidad en respuesta a la recepción de uno o más paquetes con datos de paquete más pequeños en tamaño que un primer umbral.

5. El dispositivo según cualquiera de las cláusulas 1-4 en el que la unidad de gestión de créditos reduce la primera cantidad y aumenta la segunda cantidad, y en el que la unidad de gestión de créditos se configura para retener uno o más créditos de cabecera correspondientes a un paquete consumido y en su lugar liberar uno o más créditos de datos para efectuar el ajuste en el transmisor.

6. El dispositivo según la cláusula 5, en el que la unidad de gestión de créditos se configura para reducir la primera cantidad y aumentar la segunda cantidad en respuesta a la recepción de uno o más paquetes que tiene datos de paquete más grandes en tamaño que un segundo umbral.

7. El dispositivo según cualquiera de las cláusulas 1-6 en el que la unidad de gestión de créditos se configura para llevar a cabo un ajuste opuesto al ajuste llevado a cabo más recientemente en respuesta a la recepción de uno o más paquetes que tiene datos de paquete más grandes en tamaño que un primer umbral y menores en tamaño que un segundo umbral.

8. El dispositivo según cualquiera de las cláusulas 1-7 en el que la unidad de gestión de créditos se configura para determinar un tamaño mínimo de la primera cantidad y un tamaño máximo de la primera cantidad, y en el que la unidad de gestión de créditos se configura para limitar la modificación dinámica de la primera cantidad y de la segunda cantidad en base al tamaño mínimo y al tamaño máximo.

9. Un procedimiento, en un receptor configurado para gestionar créditos de control de flujo para una interfaz a la que se acopla el receptor durante su uso, en el que cada paquete recibido en la interfaz comprende una cabecera y opcionalmente datos, y en el que la cabecera se mide en términos de un crédito de cabecera para el control de flujo en la interfaz, y en el que los datos se miden en términos de uno o más créditos de datos para el control de flujo en la interfaz, representando cada crédito de datos un número fijo de bytes de datos, comprendiendo el procedimiento:

ajustar dinámicamente una primera cantidad de los créditos de cabecera y una segunda cantidad de los créditos de datos, el ajuste dinámico en respuesta a un tamaño de los datos de paquete en uno o más paquetes recibidos; y
liberar créditos de datos y créditos de cabecera a un transmisor en la interfaz en respuesta a los ajustes dinámicos.

10. El procedimiento según la cláusula 9 en el que el ajuste dinámico incluye aumentar la primera cantidad y reducir la segunda cantidad, y en el que la liberación comprende retener uno o más créditos de datos correspondientes a un paquete consumido y en su lugar liberar uno o más créditos de cabecera para efectuar el ajuste en el transmisor.

11. El procedimiento según la cláusula 9 ó 10 en el que el ajuste dinámico comprende reducir la primera cantidad y aumentar la segunda cantidad, y en el que la liberación comprende retener uno o más créditos de cabecera correspondientes a un paquete consumido y en su lugar liberar uno o más créditos de datos para efectuar el ajuste en el transmisor.

Numerosas variaciones y modificaciones se pondrán de manifiesto para los expertos en la materia una vez que la descripción anterior se comprenda plenamente. Se pretende que las siguientes reivindicaciones se interpreten para abarcar todas esas variaciones y modificaciones.

REIVINDICACIONES

1. Un dispositivo que comprende:

un receptor que comprende una unidad de gestión de créditos configurado para gestionar créditos de control de flujo para una interfaz a la que se acopla el receptor durante su uso, en el que cada paquete recibido en la interfaz comprende una cabecera de paquete y opcionalmente datos de paquete, y en el que los datos de paquete se miden en términos de créditos de datos en los créditos de control de flujo en función de un tamaño de los datos de paquete, en el que cada crédito de datos representa un número fijo de bytes de datos; y
una memoria tampón acoplada al receptor y configurada para almacenar cabeceras de paquete y datos de paquete correspondientes a los paquetes que son recibidos en la interfaz por el receptor, en el que la memoria tampón puede ser asignada por el receptor en unidades de memoria tampón que son N veces el tamaño del crédito de datos, en el que N es un número entero mayor que uno; y

en el que un número total de créditos de datos es igual a N veces un número de unidades de memoria tampón en la memoria tampón que están disponibles para almacenar datos de paquete, y **caracterizado porque** la unidad de gestión de créditos se configura para reservar una pluralidad de los créditos de datos totales en base a un número máximo de créditos de datos que no son utilizables si los datos de paquete no llenan una unidad de memoria tampón y en base además a un número de paquetes que están autorizados a estar en vuelo simultáneamente, y en el que la unidad de gestión de créditos se configura para liberar uno o más créditos de datos en respuesta a la recepción de datos de paquete para un paquete dado que implica menos del número máximo de créditos de datos no utilizables, en el que la unidad de gestión de créditos se configura para liberar uno o más créditos de datos antes de que el paquete dado sea consumido.

2. El dispositivo según la reivindicación 1 en el que la unidad de gestión de créditos se configura para liberar créditos de datos adicionales en respuesta al consumo del paquete dado, en el que un número de créditos de datos adicionales es igual a un número de créditos de datos correspondientes a los datos de paquete del paquete dado menos el uno o más créditos de datos liberados en respuesta a la recepción del paquete dado.

3. El dispositivo según la reivindicación 1 ó 2 en el que el receptor se configura para anunciar un número de créditos de datos a un transmisor en la interfaz durante la inicialización del dispositivo, en el que el número de créditos de datos anunciado no es mayor que el número total de créditos de datos menos los créditos de datos reservados.

4. El dispositivo según cualquiera de las reivindicaciones 1-3 en el que el número máximo de créditos de datos que no son utilizables para un paquete dado es igual a N-1.

5. El dispositivo según cualquiera de las reivindicaciones 1-4 en el que la unidad de gestión de créditos se configura para ajustar dinámicamente una primera cantidad de la memoria tampón utilizada para almacenar las cabeceras de paquete y una segunda cantidad de la memoria tampón utilizada para almacenar datos de paquete en respuesta a la monitorización de un tamaño de los datos de paquete incluidos en los paquetes recibidos.

6. El dispositivo según la reivindicación 5 en el que un crédito de cabecera representa N-1 veces el número fijo de bytes de datos que son representados por un crédito de datos, y en el que la unidad de gestión de créditos se configura para retener N-1 créditos de datos para liberar un crédito de cabecera.

7. Un procedimiento que comprende:

recibir un paquete de una interfaz, en el que el paquete comprende datos de paquete que consumen uno o más créditos de datos en un transmisor en la interfaz en base a un tamaño de datos de paquete, en el que cada crédito de datos representa un número fijo de bytes de datos;
almacenar datos de paquete en una memoria tampón, en el que puede asignarse la memoria tampón para que almacene datos de paquete en unidades de memoria tampón que son N veces el tamaño del crédito de datos, en el que N es un número entero mayor que uno, y en el que hasta N-1 créditos de datos no son utilizables en respuesta a que los datos de paquete no llenan una unidad de memoria tampón asignada para almacenar datos de paquete; y
en respuesta a la recepción del paquete y antes de que el paquete sea consumido, determinar que los datos de paquete implican menos de N-1 créditos de datos no utilizables, y liberar uno o más créditos de datos que son utilizables en respuesta a la determinación.

8. El procedimiento según la reivindicación 7 que comprende adicionalmente reservar una pluralidad de créditos de datos de un número total de créditos de datos, en el que el número total de créditos de datos es igual a N veces un número de unidades de memoria tampón en la memoria tampón que están disponibles para almacenar datos de paquete, en el que un número de la pluralidad de créditos de datos se basa en N-1 créditos de datos que no son utilizables si los datos de paquete no llenan una unidad de memoria tampón y se basa demás en un número de paquetes autorizados a estar en vuelo simultáneamente.

9. El procedimiento según la reivindicación 8 que comprende adicionalmente anunciar un número de créditos de datos a un transmisor en la interfaz durante la inicialización, en el que el número de créditos de datos anunciados no es mayor que el número total de créditos de datos menos los créditos de datos reservados.

10. El procedimiento según cualquiera de las reivindicaciones 7-9 que comprende adicionalmente liberar créditos de datos adicionales en respuesta al consumo del paquete, en el que un número de los créditos de datos adicionales es igual a un número de los créditos de datos correspondientes a los datos de paquete del paquete dado menos el uno o más créditos de datos liberados en respuesta a la recepción del paquete dado.

11. El procedimiento según cualquiera de las reivindicaciones 7-10 que comprende adicionalmente transmitir una indicación de los créditos de datos liberados a un transmisor.

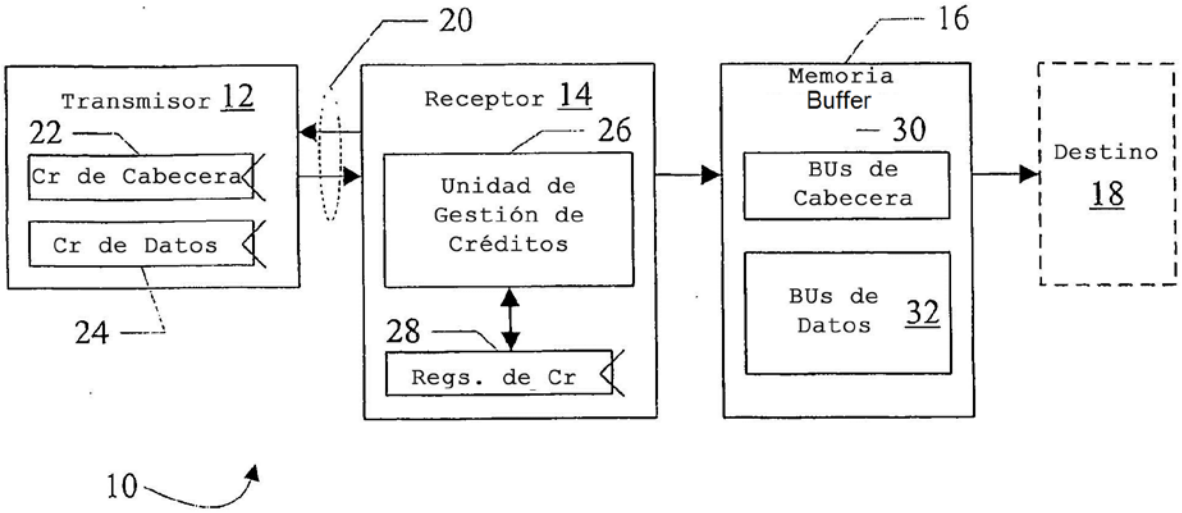
20
16
Transmisor 12
22
Cr de Cabecera
Cr de Datos
24
Receptor 14
26
Unidad de Gestión de Créditos
28
Regs. de Cr
Memoria Buffer
30
BUs de Cabecera
BUs de Datos
32
Destino
18
10

Fig. 1

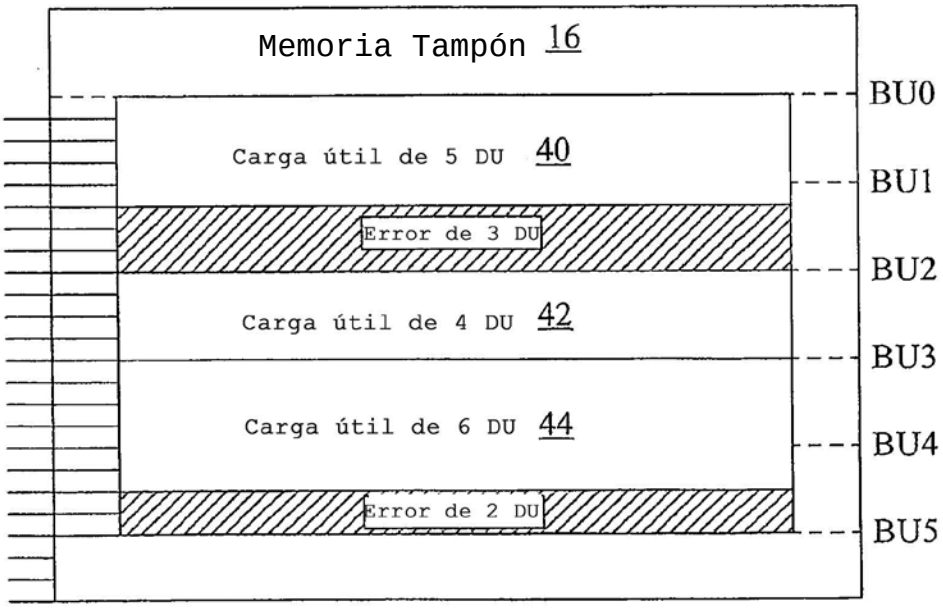
Memoria Tampón 16
Carga útil de 5 DU 40
Error de 3 DU
Carga útil de 4 DU 42
Carga útil de 6 DU 44
Error de 2 DU
BU0
BU1
BU2
BU3
BU4
BU5

Fig. 2

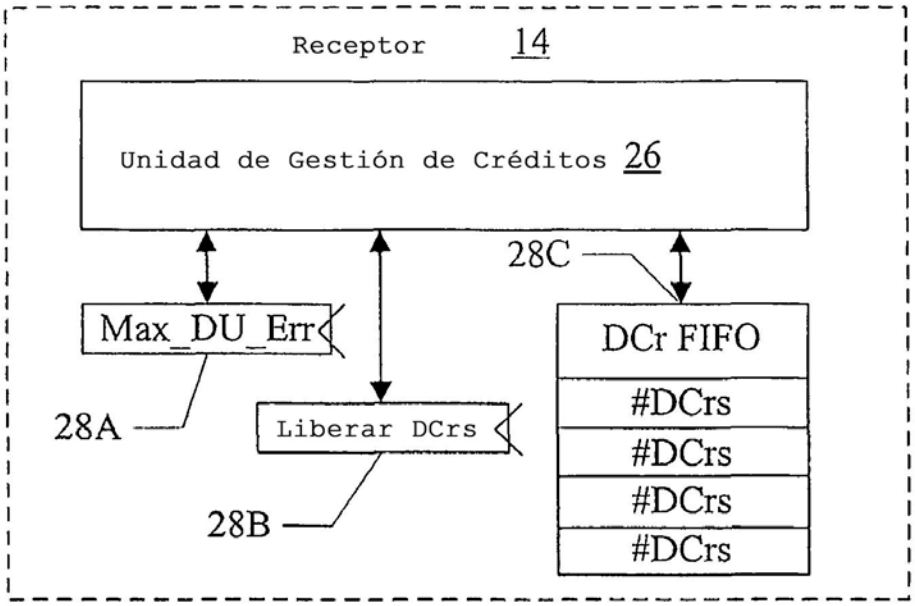
Receptor 14
Unidad de Gestión de Créditos 26
28C
Max_DU_Err
DCr FIFO
#DCrs
#DCrs
#DCrs
#DCrs
28A
Liberar DCrs
28B

Fig. 3

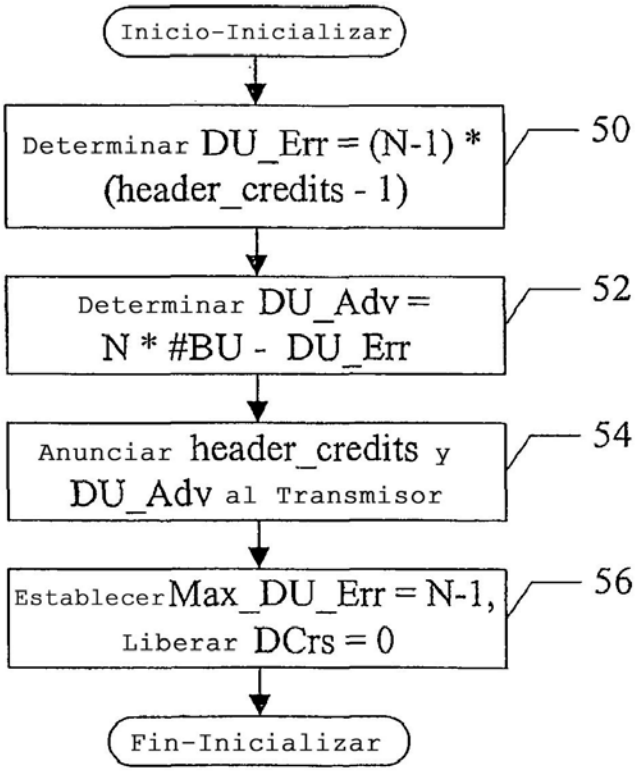
Inicio-Inicializar
Determinar DU_Err = (N-1) * (header_credits - 1)
50
Determinar DU_Adv = N * #BU - DU_Err
52
Anunciar header_credits y DU_Adv al Transmisor
54
Establecer Max_DU_Err = N-1, Liberar DCrs = 0
56
Fin-Inicializar

Fig. 4

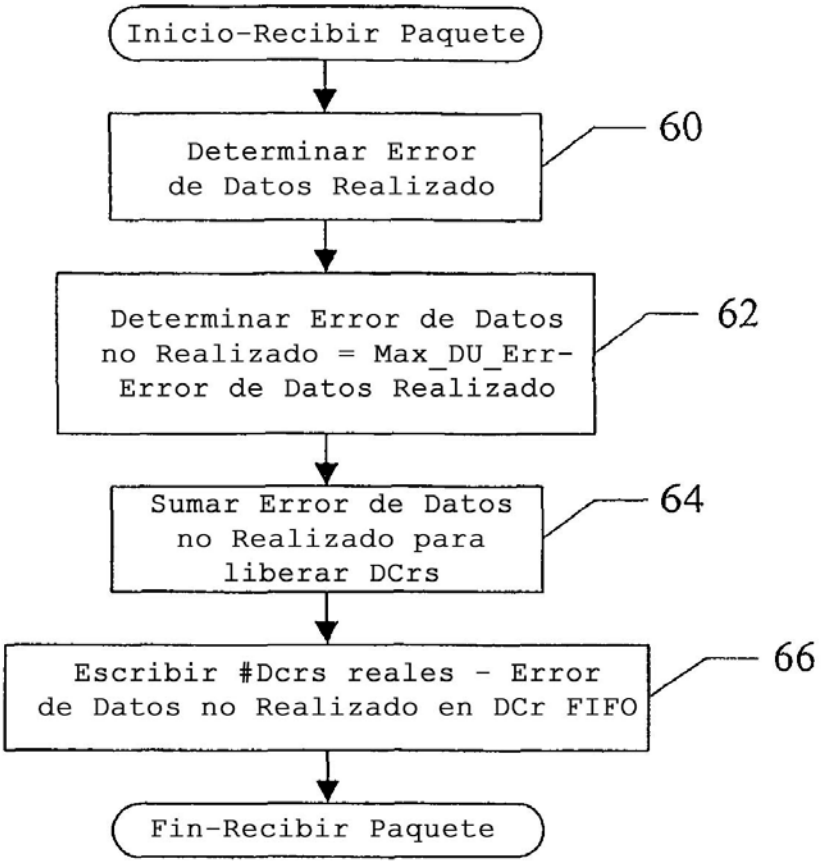
Inicio-Recibir Paquete
Determinar Error de Datos Realizado
60
Determinar Error de Datos no Realizado = Max_DU_Err- Error de Datos Realizado
62
Sumar Error de Datos no Realizado para liberar DCrs
64
Escribir #Dcrs reales - Error de Datos no Realizado en DCr FIFO
66
Fin-Recibir Paquete

Fig. 5

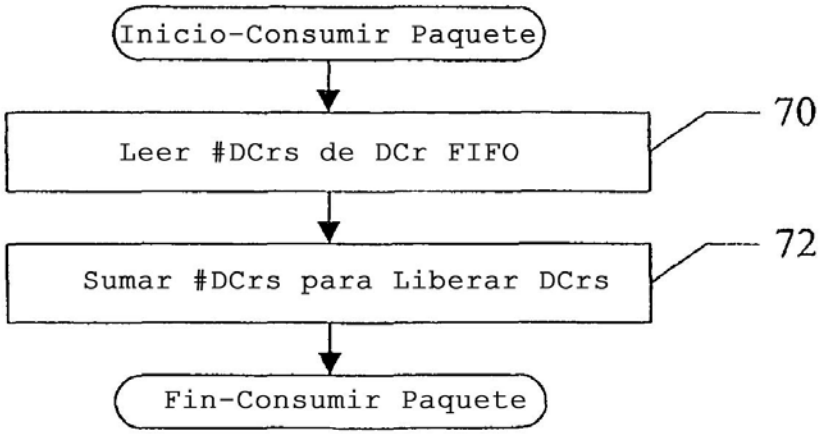
Inicio-Consumir Paquete
Leer #DCrs de DCr FIFO
70
Sumar #DCrs para Liberar DCrs
72
Fin-Consumir Paquete

Fig. 6

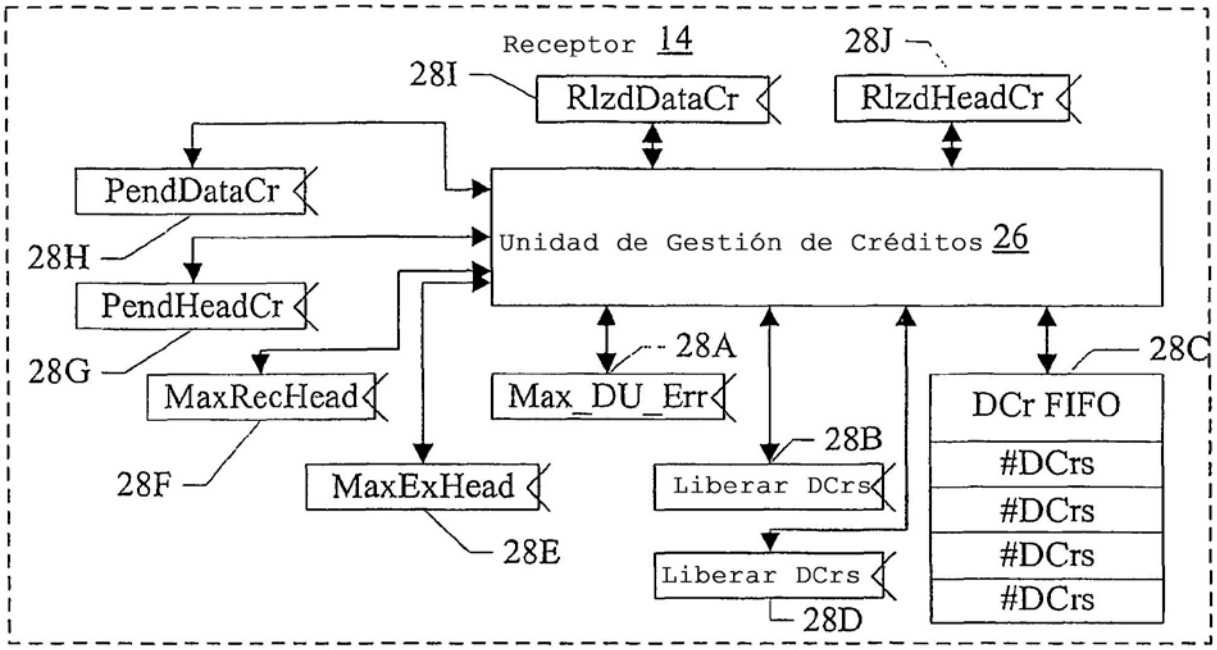
Receptor 14
28I
RlzdDataCr
28J
RlzdHeadCr
PendDataCr
28H
PendHeadCr
28G
Unidad de Gestión de Créditos 26
28A
28C
MaxRecHead
Max_DU_Err
DCr FIFO
#DCrs
#DCrs
#DCrs
#DCrs
28B
28F
MaxExHead
Liberar DCrs
28E
Liberar DCrs
28D

Fig. 7

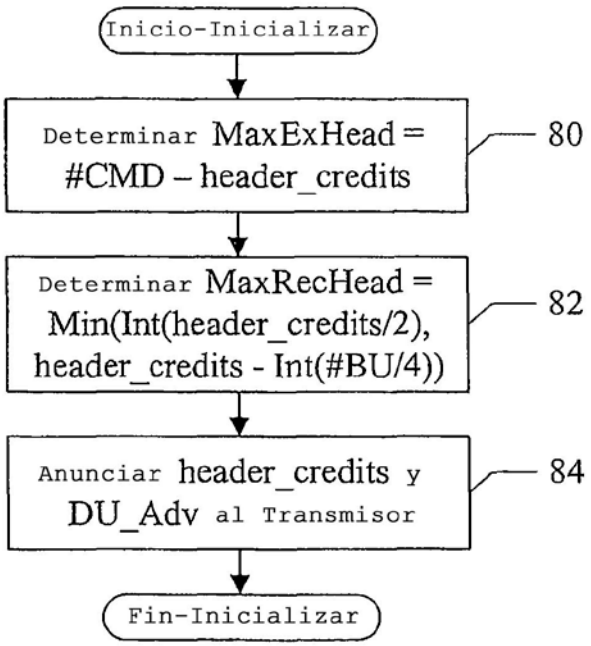
Inicio-Inicializar
Determinar MaxExHead = #CMD – header_credits
80
Determinar MaxRecHead = Min(Int(header_credits/2), header_credits - Int(#BU/4))
82
Anunciar header_credits y DU_Adv al Transmisor
84
Fin-Inicializar

Fig. 8

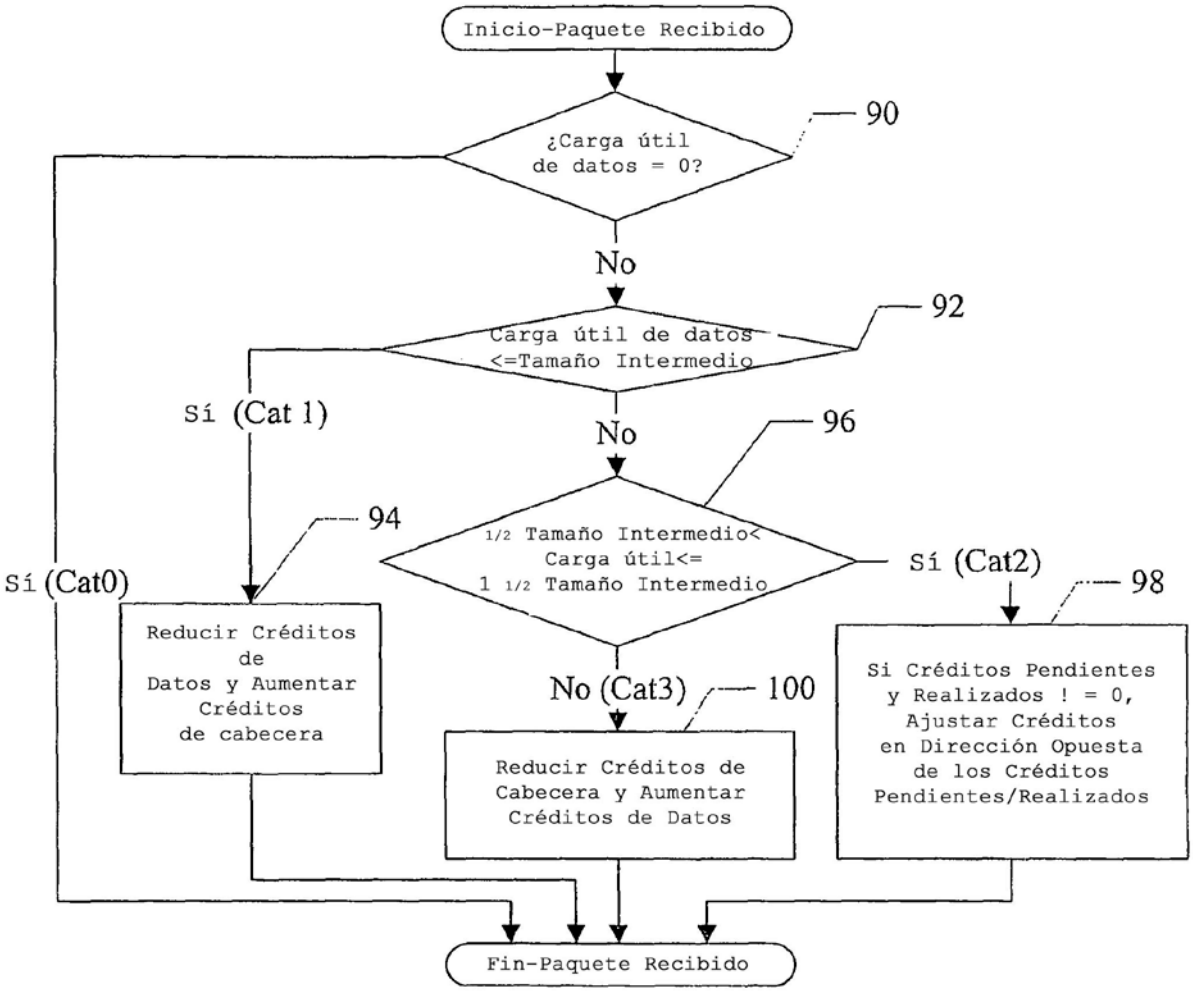
Inicio-Paquete Recibido
¿Carga útil de datos = 0?
90
No
Carga útil de datos <=Tamaño Intermedio
92
Sí (Cat 1)
No
96
1/2 Tamaño Intermedio< Carga útil<= 1 1/2 Tamaño Intermedio
94
Sí (Cat0)
Sí (Cat2)
98
Reducir Créditos de Datos y Aumentar Créditos de cabecera
No (Cat3)
100
Reducir Créditos de Cabecera y Aumentar Créditos de Datos
Si Créditos Pendientes y Realizados ! = 0, Ajustar Créditos en Dirección Opuesta de los Créditos Pendientes/Realizados
Fin-Paquete Recibido

Fig. 9

```
if ((rcv_packet == false) or (rcv_packet == Cat0){
  adaptive_credits = pending_credits;
}
 elsif (rcv_packet == Cat1) {
  if ((RlzdHeadCr + PendHeadCr) == MaxExHead)
    adaptive_credits = pending_credits;
  else
    adaptive_credits = pending_credits + {1, -3};
}
elsif (rcv_packet == Cat3) {
  if ((RlzdHeadCr + PendHeadCr) == -(MaxRecHead))
    adaptive_credits = pending_credits;
  else
    adaptive_credits = pending_credits + {-1, 3};
}
else { // (rcv_packet == Cat2)
  if ((RlzdHeadCr + PendHeadCr) == 0)
    adaptive_credits = pending_credits;
  elsif ((RlzdHeadCr + PendHeadCr) < 0)
    adaptive_credits = pending_credits + {1, -3};
  else // ((RlzdHeadCr + PendHeadCr) > 0)
    adaptive_credits = pending_credits + {-1, 3};
}

remaining_pending_d = (PendHeadCr * 3) + PendDataCr;
```

Fig. 10

```
if (adaptive_header_credit == 0) {
  realizable_header_credit = 0;
  realizable_data_credit = remaining_pending_d;
}
elsif (adaptive_header_credit < 0) {
  if (releasing_header_credit > -adaptive_header_credit)
    realizable_header_credit = adaptive_header_credit;
  else
    realizable_header_credit = -releasing_header_credit;
    realizable_data_credit = 3 * realizable_header_credit;
}
else { // (adaptive_header_credit > 0)
  maximum_realizable_header_credit =
            ((releasing_data_credit + remaining_pending_d) / 3);
  if (maximum_realizable_header_credit > adaptive_header_credit)
    realizable_header_credit = adaptive_header_credit;
  else
    realizable_header_credit = maximum_realizable_header_credit;
  if (realizable_header_credit != 0)
    realizable_data_credit =
            3 * realizable_header_credit - remaining_pending_d;
  elsif (remaining_pending_d < 2)
    if (releasing_data_credit > (2 - remaining_pending_d))
      realizable_data_credit = 2 - remaining_pending_d;
    else
      realizable_data_credit = releasing_data_credit;
  else
    realizable_data_credit = 0;
}

RlzdHeadCr += realizable_header_credit;
RlzdDataCr -= realizable_data_credit;
PendHeadCr = adaptive_header_credit - realizable_header_credit;
PendDataCr = adaptive_data_credit + realizable_data_credit;
Release HCrs += releasing_header_credit + realizable_header_credit;
Release DCrs += releasing_data_credit - realizable_data_credit;
```

Fig. 11