

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 378 617**

51 Int. Cl.:
H04L 27/26
H04L 5/00

(2006.01)

(2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **09732957 .7**
96 Fecha de presentación: **27.03.2009**
97 Número de publicación de la solicitud: **2281377**
97 Fecha de publicación de la solicitud: **09.02.2011**

54 Título: **Sistema y método de recepción y procesamiento de señales de multicomunicación**

30 Prioridad:
14.04.2008 US 44588 P
26.11.2008 US 324381

45 Fecha de publicación de la mención BOPI:
16.04.2012

45 Fecha de la publicación del folleto de la patente:
16.04.2012

73 Titular/es:
Telefonaktiebolaget L M Ericsson (PUBL)
164 83 Stockholm, SE

72 Inventor/es:
LINDOFF, Bengt;
ANDGART, Niklas y
NORDSTRÖM, Fredrik

74 Agente/Representante:
de Elzaburu Márquez, Alberto

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

ES 2 378 617 T3

DESCRIPCIÓN

Sistema y método de recepción y procesamiento de señales de multicomunicación.

CAMPO TÉCNICO

La presente invención se refiere en general al campo de la comunicación inalámbrica, y en particular a un receptor de multiportadora, que recibe datos en señales de portadora de componente múltiple.

ANTECEDENTES

En cada generación, los sistemas de comunicación inalámbrica se caracterizan por tasas de datos cada vez más altas. Mientras algunos incrementos de las tasas de datos pueden ser atribuidos a mejoras en la modulación, codificación y similar, los incrementos significativos en las tasas de datos requieren por lo general anchos de banda de sistema más altos. Por ejemplo, el IMT avanzado, un sistema de comunicación inalámbrica propuesto de cuarta generación (4G), contempla anchos de banda de hasta 100 MHz. Sin embargo, el espectro de radio es un recurso limitado. Puesto que muchos operadores y sistemas compiten por recursos de radio limitados, es improbable que puedan estar libres 100 MHz de espectro contiguo para tales sistemas.

Una propuesta para incrementar las exigencias de ancho de banda en espectro limitado, fragmentado, consiste en agregar espectro no contiguo, según se ha representado en la Figura 1. Desde un punto de vista de banda de base, esto puede incrementar de forma efectiva el ancho de banda del sistema suficientemente para soportar hasta 1 Gb/s, una exigencia de rendimiento para los sistemas 4G. La transmisión de datos en partes no continuas del espectro introduce también flexibilidad, puesto que la utilización del espectro puede ser adaptada al uso del espectro existente y a la posición geográfica. Adicionalmente, se pueden aplicar ventajosamente diferentes sistemas de modulación y codificación a diferentes porciones del espectro.

Una evolución posible de los sistemas celulares actuales, tal como la Evolución a Largo Plazo (LTE) de 3GPP, para soportar espectro no contiguo, consiste en introducir portadoras de componente múltiple. En un sistema de portadora de componente múltiple, cada porción separada de espectro puede ser considerada un sistema Release 8 de LTE. Un terminal móvil de 4G estará en ese caso capacitado para recibir múltiples portadoras de LTE, de diferentes anchos de banda, y transmitidas a diferentes frecuencias de portadora, y en ese terminal pueden ser introducidas nuevas áreas problemáticas.

El documento "Discusión sobre requisitos potenciales para una función de agregación de espectro", Joint 3 GPP TSG-RAN WG2 + WG3 Sesión núm. 49, Seúl, 7-11-11.2005, describe un sistema con portadoras de componente múltiple en porciones de espectro no contiguas.

SUMARIO

De acuerdo con una o más realizaciones de la presente invención, un receptor de portadora de componente múltiple recibe y procesa a la entrada una pluralidad de señales de portadora de componente. Las señales de portadora de componente son inspeccionadas para determinar estimaciones de desplazamientos de temporización entre las portadoras. Una unidad de control selecciona una primera señal de portadora de componente que tiene datos programados respecto al receptor. Si los datos están programados respecto al receptor en otras señales de portadora de componente, la unidad de control genera señales de control de ajuste de desplazamiento de temporización y de frecuencia para alinear en tiempo y en frecuencia una con otra las señales de portadora de componente respecto a la primera señal de portadora de componente. Todas las señales relevantes de portadora de componente son combinadas a continuación, y un único símbolo de OFDM, que abarca todas las portadoras relevantes de componente, es presentado a una FFT para detección de símbolo.

Una realización se refiere a un método, en un receptor de un sistema de comunicación inalámbrica, de recepción y procesamiento de señales que comprenden dos o más portadoras de componente separadas en frecuencia. Dos o más señales de portadora de componente son recibidas y procesadas a la entrada. Se determina el desplazamiento de temporización y de frecuencia relativa entre una primera señal de portadora de componente y una o más de otras señales de portadora de componente. Al menos se ajusta una de entre la temporización y la frecuencia de la una o más de las otras señales de portadora de componente con el fin de alinearlas en el tiempo y alinearlas en frecuencia con la primera señal de portadora de componente. Las señales de portadora de componente alineadas en el tiempo y alineadas en frecuencia son sumadas para generar una señal única, combinada. La señal combinada es procesada mediante Transformada Rápida de Fourier para detectar los símbolos transmitidos.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

La Figura 1 es un gráfico de frecuencia que muestra portadoras de componente múltiple;

La Figura 2 es un diagrama de flujo de un método de recepción y procesamiento de señales de portadora de componente múltiple;

La Figura 3 es un diagrama de bloques funcional de un receptor de portadora de componente múltiple, de FFT simple, que implementa ajustes de temporización y frecuencia y que combina señales de portadora de componente;

La Figura 4 es un diagrama de bloques funcional de una cadena receptora de terminal de entrada simple para un receptor de portadora de componente múltiple con un filtro de componente de portadora para separar señales de portadora de componente;

La Figura 5 es un diagrama de bloques funcional de múltiples cadenas receptoras de terminal de entrada para un receptor de portadora de componente múltiple.

DESCRIPCIÓN DETALLADA

Aunque la propuesta de LTE de portadora de componente múltiple puede parecer conceptualmente sencilla, es una tarea poco trivial diseñar un terminal móvil capacitado para recibir y procesar señales de portadora de LTE múltiple. La propuesta de espectro agregado requiere que el receptor de radio sea capaz de recibir dos (o más) portadoras separadas moduladas por OFDM. Debido al desalineamiento entre las diferentes portadoras de componentes que se pone de relieve a partir de la diferente propagación de canal de radio, los Intervalos de Tiempo de Transmisión (TTI) no coincidirán en el terminal móvil. Esto es particularmente cierto en el caso de un Sistema Distribuido de Antena (DAS)/Transmisión Coordinada Multipunto (CoMP), donde las señales de las diferentes portadoras de componente son transmitidas desde diferentes antenas de estación de base que están físicamente separadas entre sí por una distancia significativa.

Otra fuente de desplazamiento de tiempo es el uso de diferentes cadenas de terminal de entrada de receptor para procesar las diferentes portadoras de componente. Algunas de las portadoras pueden requerir un filtrado más avanzado (más pronunciado), debido a las exigencias de bloqueo, lo que introduce más retardo de tiempo en el receptor de radio.

Una solución a este desalineamiento de señales de portadoras de componente consiste en calcular una Transformada Rápida de Fourier (FFT) por separado para cada señal de portadora de componente. Una desventaja de tal solución consiste en que el procesamiento de FFT debe ser llevado a cabo por separado en cada señal de portadora de componente. Esto requiere o bien una FFT más rápida, que trabaje a una velocidad de muestreo más alta, para procesar señales de portadora de componente múltiple, o múltiples FFTs. Una FFT más rápida introduce una mayor complejidad y un mayor coste, y múltiples FFTs consumen más área de silicio. Ambas soluciones incrementan el consumo de potencia. Otro problema que se presenta en sistemas de portadora de componente múltiple consiste en que diferentes portadoras de componente pueden no adaptarse a la misma trama espacial de subportadora. Esto puede ocurrir cuando la distancia entre las frecuencias de portadora de componente (es decir, las frecuencias centrales de las portadoras de componente) no es un múltiplo entero de la separación de subportadora o cuando se utilizan dos cadenas de terminal de entrada de receptor diferentes, y cada cadena de terminal de entrada introduce un error de frecuencia diferente. Una solución a este tipo de problema consiste en llevar a cabo un procesamiento de FFT separado para cada señal de portadora de componente, tras la separación en el dominio analógico o digital. Esto tiene las mismas limitaciones y desventajas que se han descrito en lo que antecede. Con el fin de direccionar al menos algunas de estas cuestiones, se pueden utilizar los métodos y los receptores que se discuten en la presente memoria.

La Figura 2 representa un método 100, realizado en un receptor de sistema de comunicación inalámbrica, de recepción y procesamiento de señales que comprende dos o más portadoras de componente separadas en frecuencia, de acuerdo con una o más realizaciones de la presente invención. Las portadoras de componente pueden ser, según se describe en lo que sigue mediante un ejemplo no limitativo, portadoras de Multiplexado por División de Frecuencia Ortogonal (OFDM), o algún otro tipo de portadora que utilice algún tipo de Transformadas Rápidas de Fourier, tal como la portadora de Código de Acceso Múltiple por División de Frecuencia de Portadora Simple (SC-FDMA). El receptor recibe y procesa a la entrada las dos o más señales de portadora de componente, cada una de ellas transmitida a frecuencias de portadora separadas (etapa 102). Según se conoce en el estado de la técnica, el proceso de filtrado de entrada incluye amplificación de bajo ruido, filtrado y digitalización. El receptor determina el desplazamiento relativo de temporización y de frecuencia entre las señales de portadora de componente (etapa 104). Para dos señales de portadora de componente, se determina el desplazamiento relativo de temporización y de frecuencia entre ellas. Para tres o más señales de portadora de componente, se selecciona una señal de portadora de componente de referencia (mencionada en la presente memoria como "primera" señal de portadora de componente, solamente como término de referencia), y se determinan los desplazamientos de temporización y frecuencia para todas las demás señales de portadora de componente en relación con la primera señal de portadora de componente. La temporización puede ser determinada, por ejemplo, mediante correlación con

sincronización dedicada o símbolos de referencia, también conocidos en el estado de la técnica como símbolos piloto.

El receptor obtiene información acerca de las frecuencias de portadora para las respectivas portadoras de componente, tal como monitorizando un canal de control sobre una portadora de componente de anclaje, o maestro. El receptor obtiene también información relativa a si los datos programados para el receptor están incluidos en una sola señal de portadora de componente, o en una pluralidad de señales de portadora de componente (etapa 106). Si los datos están solamente en una señal de portadora de componente (etapa 108), esa señal es recibida y procesada en FFT de manera convencional (etapa 114). Si los datos para el receptor están en una pluralidad de señales de portadora de componente (etapa 106), el receptor ajusta al menos una de entre la temporización y la frecuencia de todas las demás señales de portadora de componente con el fin de alinearlas en el tiempo y alinearlas en frecuencia con la primera señal de portadora de componente (etapa 110). Las señales de portadora de componente son alineadas en el tiempo de tal modo que la mayoría de la energía de componente multitrayectoria para todas las portadoras de componente cae dentro del prefijo cíclico de un símbolo. Las señales de portadora de componente son alineadas en frecuencia de manera que son alineadas sobre la misma trama de subportadora. El receptor suma entonces las señales de portadora de componente alineadas en el tiempo y alineadas en frecuencia para producir una única señal combinada (etapa 112). La señal combinada, que comprende un símbolo de OFDM que abarca todas las señales de portadora de componente combinadas, es procesada a continuación en conjunto en FFT para detectar el símbolo transmitido (etapa 114).

La Figura 3 representa el ajuste en el tiempo y en la frecuencia, y la combinación de, por ejemplo, dos señales de portadora de componente en un controlador 10 del receptor. Las señales digitalizadas, de banda de base, para portadoras de componente 1 y 2, son recibidas desde ADCs de los circuitos de procesamiento de terminal de entrada, y son proporcionadas a estimadores de temporización 12, 14. Los estimadores de temporización 12, 14 estiman la temporización relativa entre las dos portadoras. Una unidad de control 16 almacena la información de temporización (que es actualizada sobre una base regular). La unidad de control 16 recibe información de si los datos programados para el terminal están en una sola o en múltiples señales de portadora de componente. Si los datos están en múltiples señales de portadora de componente, la unidad de control 16 calcula y presenta a la salida señales de control de frecuencia y de tiempo.

La señal de control de frecuencia $e^{j\Delta f t}$, donde Δf es el desplazamiento de frecuencia entre las portadoras de componente 1 y 2, controla un mezclador 18 operativo para ajustar la frecuencia de señal de portadora de componente 2 con el fin de alinearla sobre la misma trama de subportadora que la señal de portadora de componente 1. La señal τ de control de tiempo controla una unidad de retardo 20 que retarda la señal de portadora de componente 2 de modo que la energía de componente multitrayectoria para ambas señales de portadora de componente 1 y 2 cae dentro del prefijo cíclico de un símbolo.

La unidad de control 16 presenta a la salida señales de temporización que controlan la activación periódica de las señales de portadora de componente 1 y 2 (representadas funcionalmente como conmutadores 22) en un sumador 24, que las combina para generar un símbolo de OFDM completo que abarca ambas portadoras de componente 1 y 2. El símbolo combinado es procesado mediante una unidad 26 de FFT.

Aunque el controlador 10 ha sido representado como operando sobre dos señales de portadora de componente, la extensión a tres o más resulta sencilla. Si la señalización del canal de control indica datos programados para el receptor sobre dos o más señales de portadora de componente, se selecciona una primera señal de portadora de componente, y todas las demás señales de portadora de componente son alineadas en tiempo y en frecuencia con la primera señal de portadora de componente. Las señales son combinadas a continuación para procesar en FFT un símbolo de OFDM completo que abarca todas las portadoras de componente relevantes.

La Figura 4 representa una cadena 30 de receptor de terminal de entrada simple, operativa para recibir y procesar a la entrada dos o más señales de portadora de componente, de acuerdo con una realización de la presente invención. Una señal compuesta es recibida en una antena 34 y amplificada con bajo ruido en el receptor 34, y filtrada en un filtro 36 analógico de frecuencia variable, en base a la información relativa a las frecuencias de portadora de componente y a la información de ancho de banda obtenida, por ejemplo, a partir de un canal de control. El filtro analógico 36 puede comprender un filtro pasa banda que elimine bloqueadores potenciales fuera de, y entre, las portadoras de componente. La señal compuesta es digitalizada a continuación mediante un Convertidor de Analógico a Digital 38.

Las señales de portadora de componente son separadas de la señal compuesta mediante una unidad 40 de Filtro de Portadora de Componente. En una realización, los filtros de portadora de componente están implementados como filtros pasa banda digitales. En otra realización, los filtros de portadora de componente están implementados como conversión de frecuencia seguido de un filtro pasa bajo. Los expertos en la materia reconocerán fácilmente que la metodología de filtro particular empleada no es una limitación de la presente invención.

Las señales de portadora de componente separadas son propagadas a continuación hasta una unidad 42 de ajuste de tiempo y de frecuencia. La unidad 42 de ajuste de tiempo y de frecuencia incluye elementos del controlador de receptor de portadora de componente múltiple de la Figura 3, tal como los estimadores de temporización 12, 14, la unidad de control 16, el mezclador 18, la unidad de retardo 20, y la unidad de conmutación 22.

Después de que las señales de portadora de componente han sido alineadas en tiempo y en frecuencia, las mismas se combinan en el sumador 46, y el símbolo de OFDM completo, que abarca ambas portadoras de componente (según se ha representado en la Figura 4), es procesado mediante la FFT 48. Mientras que la cadena 30 de terminal de entrada ha sido representada como separadora de una señal compuesta en dos señales de portadora de componente, la presente invención no se limita a esta realización, y la ampliación a tres o más señales de portadora compuesta es sencilla.

La Figura 5 representa una arquitectura 50 de receptor de terminal de entrada que posee una pluralidad de cadenas de receptor de terminal de entrada (dos, en la realización representada), de acuerdo con una realización de la presente invención. En el caso de datos programados para un receptor en dos señales de portadora de componente, cada cadena A, B de terminal de entrada está operativa para recibir y procesar a la entrada una señal de portadora de componente simple. Una señal compuesta es recibida en las antenas 52A y 52B. Las señales de portadora de componente son amplificadas selectivamente en frecuencia en los circuitos receptores 54A, 54B, y filtradas selectivamente en filtros 56A, 56B analógicos de frecuencia variable. Aunque no se ha representado en la Figura 5 por motivos de claridad, la información relacionada con la frecuencia de portadora de componente y el ancho de banda para datos programados respecto al receptor se obtienen desde, por ejemplo, un canal de control. Las señales de portadora de componente son digitalizadas mediante los ADCs 58A, 58B.

Las señales separadas de portadora de componente son propagadas a continuación hasta una unidad 62 de ajuste de tiempo y de frecuencia que incluye, al igual que la unidad 42 de la Figura 4, elementos del controlador de receptor de portadora de componente múltiple de la Figura 3. Después de que las señales de portadora de componente han sido alineadas en el tiempo y en la frecuencia, éstas son combinadas en un sumador 66, y un símbolo de OFDM completo que abarca ambas portadoras de componente (según se ha representado en la Figura 5), es procesado mediante la FFT 68.

En una realización, se proporciona una pluralidad de cadenas A, B, ..., separadas, de terminal de entrada, de portadora simple, y se utilizan según se necesitan en base al número de señales de portadora de componente que tienen datos programados para el receptor. En otra realización (no representada), una o más cadenas separadas de receptor de terminal de entrada pueden incluir una unidad 40 de filtro de portadora de componente (véase la Figura 4), y por ello pueden recibir y procesar a la entrada dos o más señales de portadora de componente. En esta realización. Un receptor que tiene dos cadenas de receptor de terminal de entrada puede recibir y procesar a la entrada tres o más señales de portadora de componente.

De acuerdo con realizaciones de la presente invención, solamente se requiere una FFT por símbolo de OFDM que abarca todas las portadoras de componente relevantes. Esto reduce la tasa de procesamiento de FFT requerida y/o requiere solamente una FFT por receptor. Esto permite un receptor de bajo coste y complejidad, de área de selección más pequeña, y de consumo de potencia más bajo.

Los expertos en la materia reconocerán que los diagramas de bloques de las Figuras 3, 4 y 5 son diagramas funcionales a los efectos de explicar las características de realizaciones correspondientes de la presente invención, y que no son limitativos. Por ejemplo, se pueden combinar varias funciones, o uno o más de los bloques funcionales pueden ser omitidos, en cualquier implementación particular. Adicionalmente, uno cualquiera o todos los bloques funcionales, tales como los estimadores de temporización 12, 14; la unidad de control 16; la unidad de retardo 20; los conmutadores 22; los sumadores 24, 46, 66; las unidades de FFT 26, 48, 68; el filtro 40 de componente de portadora; y las unidades 42, 62 de ajuste de tiempo y de frecuencia, pueden ser implementados como circuitos de hardware, circuitos lógicos programables o configurables con firmware asociado, módulos de software que se ejecutan en un Procesador de Señal Digital (DSP) u otro controlador, o cualquier combinación de hardware, firmware y software.

La presente invención puede ser llevada a cabo, por supuesto, de otras formas distintas a las definidas específicamente en la presente memoria sin apartarse de las características esenciales de la invención. Las presentes realizaciones han de ser consideradas en todos los aspectos como ilustrativas y no limitativas y todos los cambios que estén dentro del significado y de la gama de equivalencia de las reivindicaciones anexas se considera que están abarcados por las mismas.

REIVINDICACIONES

- 5 1.- Un método, en un receptor de sistema de comunicación inalámbrica, de recepción y procesamiento de señales que comprenden dos o más portadoras de componente separadas en frecuencia, que comprende:

10 recibir (102) y procesar a la entrada dos o más señales de portadora de componente; y que está **caracterizado por**:
determinar (104) el desplazamiento de temporización y de frecuencia relativa entre una primera señal de portadora de componente y una o más de otras señales de portadora de componente;
ajustar (110) al menos una de entre la temporización y la frecuencia de la una o más señales de portadora de componente con el fin de alienarlas en el tiempo y alinearlas en frecuencia con la primera señal de portadora de componente, y
15 sumar (112) las señales de portadora de componente alineadas en el tiempo y alineadas en frecuencia para generar una señal única, combinada.
- 2.- El método de la reivindicación 1, que comprende además procesar mediante Transformada Rápida de Fourier (114) la señal combinada para detectar símbolos transmitidos.
- 20 3.- El método de la reivindicación 1, en el que el ajuste de la temporización de la una o más de las otras señales de portadora de componente con el fin de alinearlas en el tiempo con la primera señal de portadora de componente comprende retardar una o más de las otras señales de portadora de componente.
- 25 4.- El método de la reivindicación 1, en el que el ajuste de la frecuencia de la una o más de las otras señales de portadora de componente comprende desplazar en frecuencia una o más de las otras señales de portadora de componente con el fin de alinearlas sobre la misma trama de sub-portadora que la primera señal de portadora de componente.
- 30 5.- El método de la reivindicación 1, en el que el ajuste de la temporización de la una o más de las otras señales de portadora de componente con el fin de alienarlas en el tiempo con la primera señal de portadora de componente comprende retardar una o más de las otras señales de portadora de componente de modo que una mayor parte de la energía de componente multitrayectoria para todas las portadoras de componente caiga dentro de un prefijo cíclico del símbolo de datos.
- 35 6.- El método de la reivindicación 1, en el que el ajuste de al menos una de entre la temporización y la frecuencia de la una o más de las otras señales de portadora de componente con el fin de alinearlas en el tiempo y alinearlas en frecuencia con la primera señal de portadora de componente comprende averiguar cuáles de las señales de portadora de componente incluyen datos dedicados para el receptor, y ajustar la temporización y/o la frecuencia de solamente esas señales de portadora de componente.
- 40 7.- El método de la reivindicación 1, en el que recibir y procesar a la entrada las dos o más señales de portadora de componente comprende uno de entre: procesar todas las señales de portadora de componente recibidas en una única cadena de receptor de terminal de entrada; procesar cada señal de portadora de componente recibida en una
45 cadena de receptor de terminal de entrada diferente; o procesar una o más señales de portadora de componente recibidas en una primera cadena de receptor de terminal de entrada, y procesar una o más señales de portadora de componente recibidas en una segunda cadena de receptor de terminal de entrada.
- 50 8.- El método de la reivindicación 1, en el que las señales de portadora de componente múltiple comprenden señales de Multiplexado por División de Frecuencia Ortogonal (OFDM).
- 9.- Un receptor (50) operativo para recibir y procesar señales que comprenden dos o más portadoras de componente separadas en frecuencia, que comprende:

55 uno o más circuitos de receptor de terminal de entrada (54A, 54B) operativos para recibir y procesar a la entrada dos o más señales de portadora de componente; y que está **caracterizado por**:
un estimador de temporización (12, 14) asociado a cada señal de portadora de componente, siendo cada estimador de temporización operativo para estimar la temporización relativa entre una primera portadora de componente y una o más de otras portadoras de componente;
60 una unidad de control (16) operativa para recibir estimaciones de temporización desde los estimados de temporización e información de control, y operativa para generar señales de control de frecuencia y de temporización;
un mezclador (18) operativo para recibir una de las señales de portadora de componente y dicha señal de control de frecuencia y para generar una señal de portadora de componente alineada en frecuencia con la
65 primera portadora de componente;

- una unidad de retardo (20) operativa para recibir la señal de portadora de componente alineada en frecuencia y dicha señal de control de temporización, y operativa para generar una señal de portadora de componente alineada en el tiempo con la primera portadora de componente, y
- 5 un sumador (24) operativo para combinar la primera señal de portadora de componente y una o más señales de portadora de componente alineadas en el tiempo y alineadas en frecuencia, para generar una señal única, combinada.
- 10.- El receptor de la reivindicación 9, que comprende además una unidad (26) de Transformada Rápida de Fourier, operativa para detectar símbolos en la señal combinada.
- 10 11.- El receptor de la reivindicación 9, en el que la unidad de retardo precede al mezclador en la trayectoria de una o más señales de portadora de componente.
- 15 12.- El receptor de la reivindicación 9, en el que el mezclador es operativo para generar una señal de portadora de componente alineada en frecuencia con la primera portadora de componente de tal modo que las portadoras de componente están adaptadas sobre la misma trama de subportadora.
- 20 13.- El receptor de la reivindicación 9, en el que uno o más circuitos de receptor de terminal de entrada comprenden un circuito de receptor de terminal de entrada dedicado a cada señal de portadora de componente que va a ser procesada.
- 25 14.- El receptor de la reivindicación 9, en el que uno o más circuitos de receptor de terminal de entrada comprenden uno o más circuitos de receptor de terminal de entrada, cada uno de ellos operativo para procesar una o más señales de portadora de componente.
- 15.- El receptor de la reivindicación 9, en el que uno o más circuitos de receptor de terminal de entrada comprenden una pluralidad de circuitos de receptor de terminal de entrada, en el que al menos un circuito de receptor de terminal de entrada es operativo para procesar dos o más señales de portadora de componente.

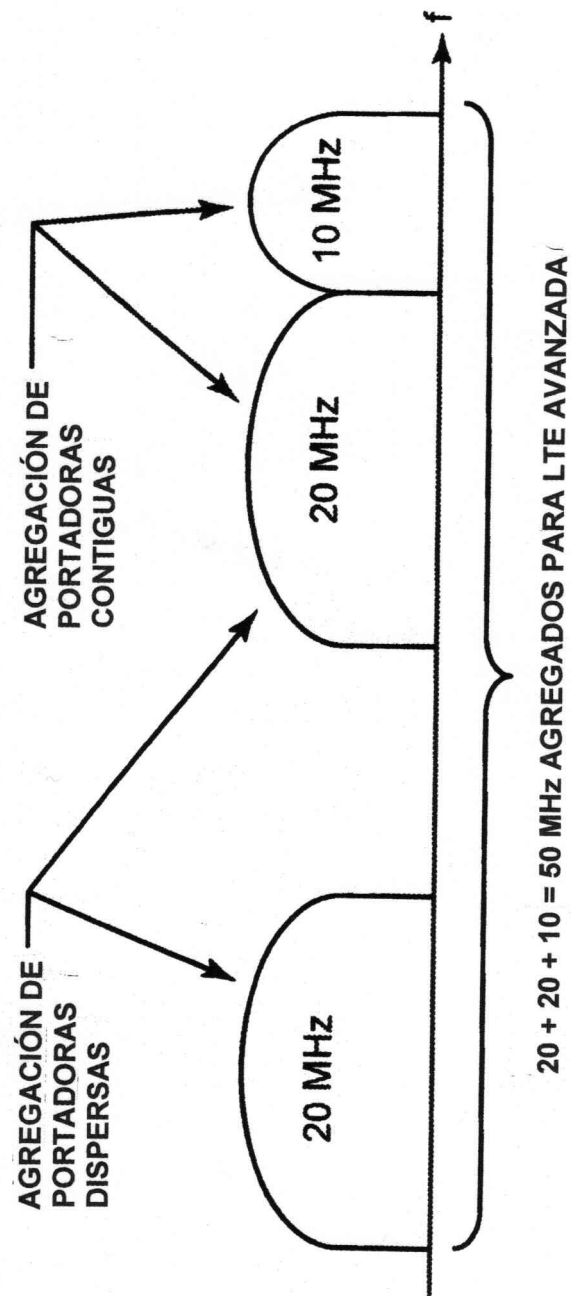


FIG. 1

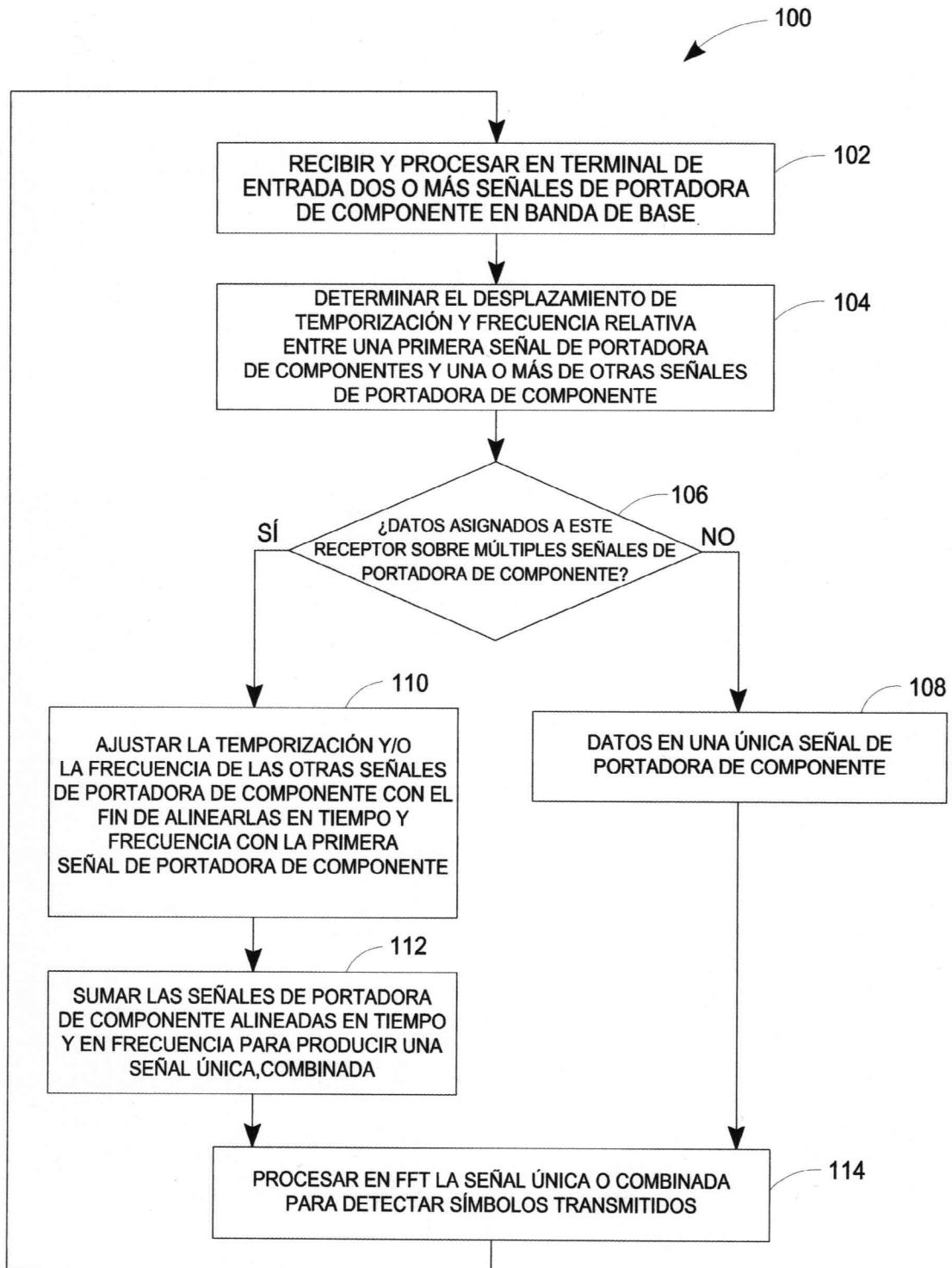


FIG. 2

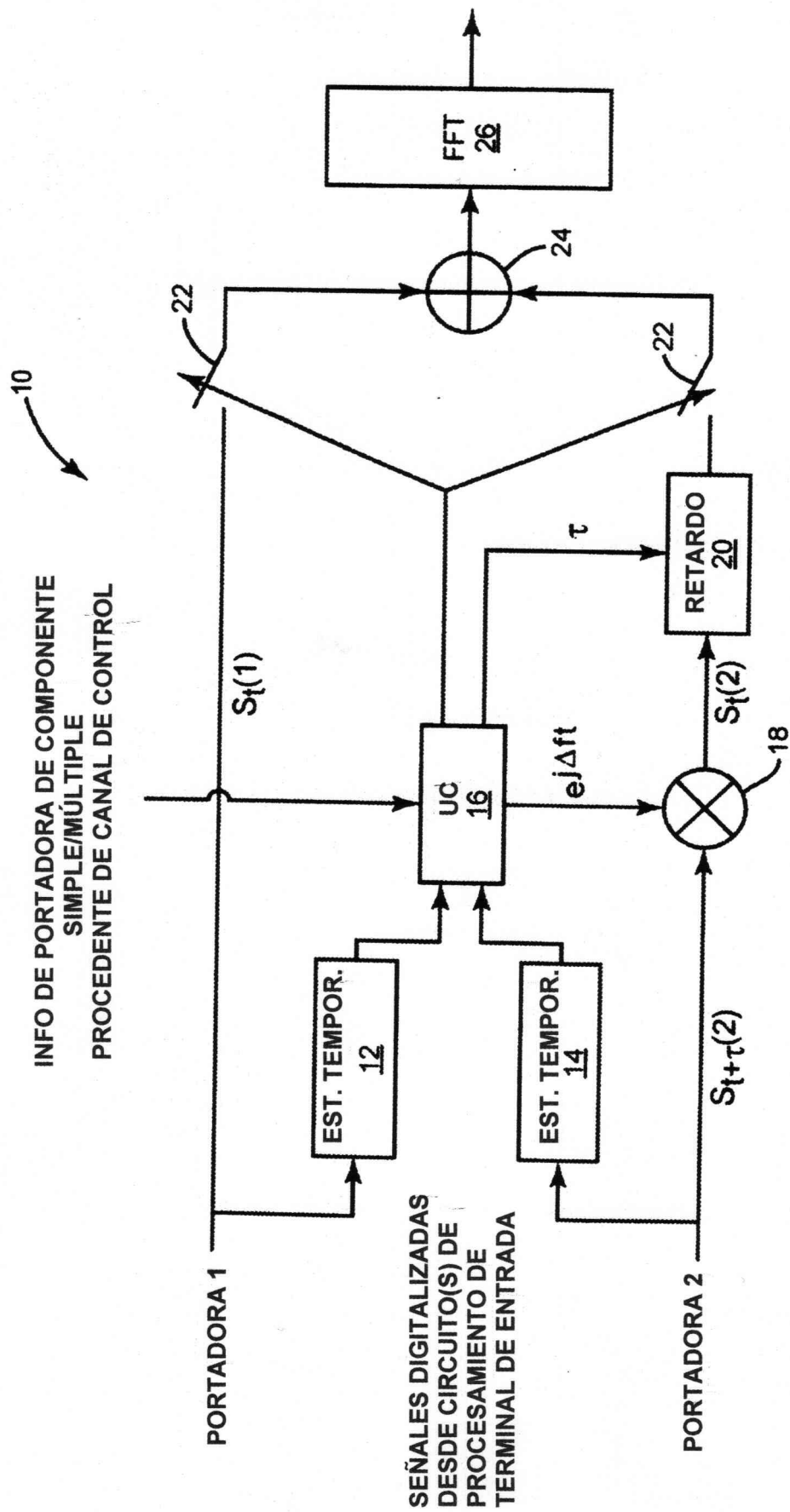
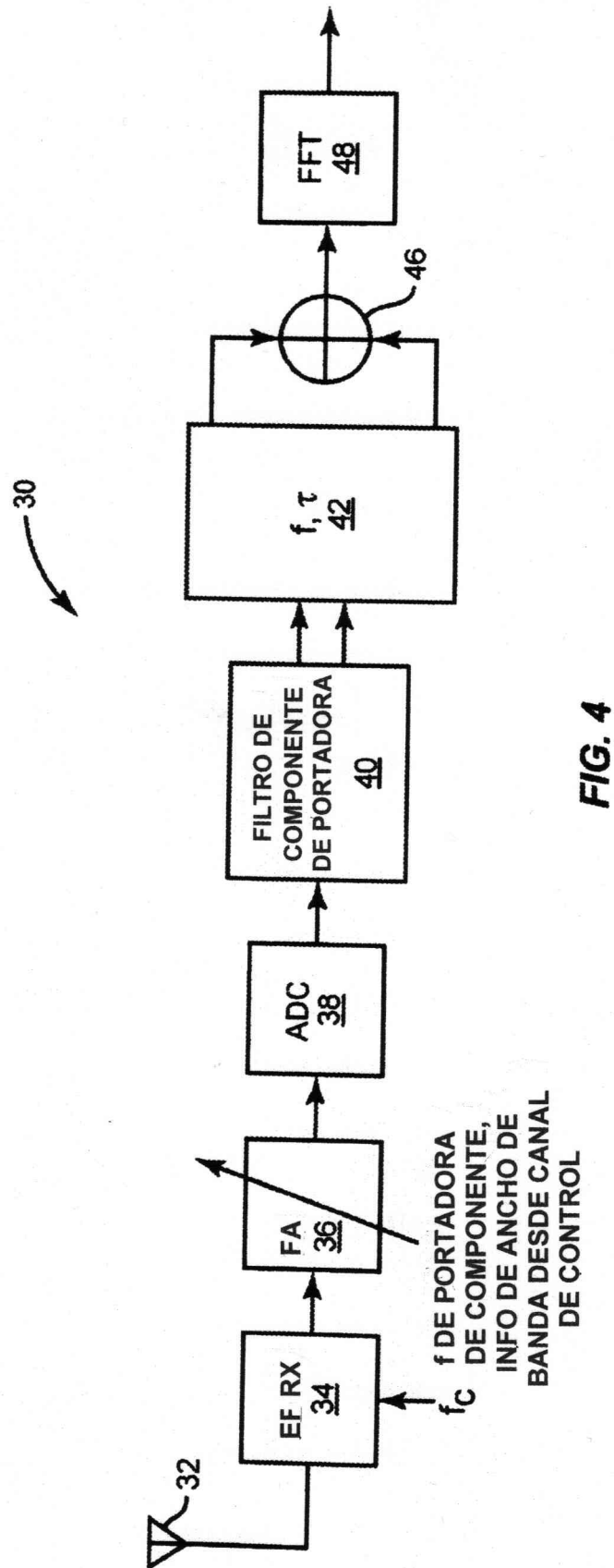


FIG. 3



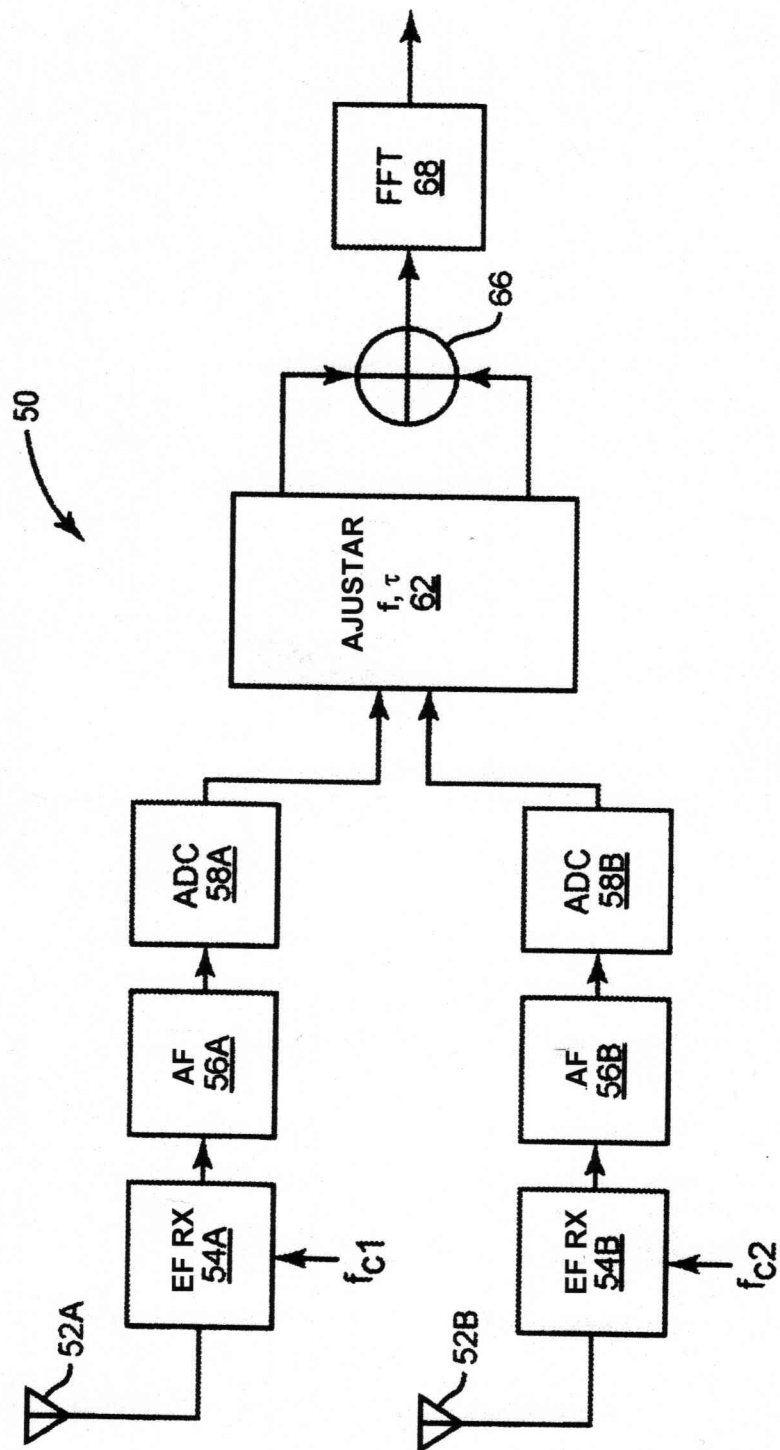


FIG. 5