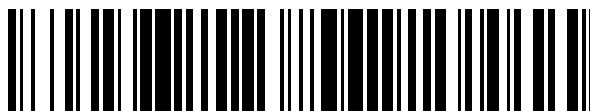


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 378 828**

51 Int. Cl.:
H02M 3/335 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **05803948 .8**
96 Fecha de presentación: **13.10.2005**
97 Número de publicación de la solicitud: **1805881**
97 Fecha de publicación de la solicitud: **11.07.2007**

54 Título: **Alimentación de corriente para un sistema electrónico**

30 Prioridad:
18.10.2004 DE 102004050665

45 Fecha de publicación de la mención BOPI:
18.04.2012

45 Fecha de la publicación del folleto de la patente:
18.04.2012

73 Titular/es:
**MK-ELEKTRONIK-GMBH
KIRCHDORFER STR. 1
87748 FELLHEIM, DE**

72 Inventor/es:
KAUFMANN, Michael

74 Agente/Representante:
Isern Jara, Jorge

ES 2 378 828 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Alimentación de corriente para un sistema electrónico

5 La invención se refiere a una alimentación de corriente para un sistema electrónico de circuitos integrados electrónicos de alta frecuencia de trabajo. En las últimas décadas, la potencia de cálculo de los ordenadores se duplicó, cada vez, en promedio cada año y medio, de acuerdo con la "Ley de Moore". Este incremento de la potencia se ha conseguido gracias a estructuras de semiconductores cada vez más pequeñas, con el resultado de una cada vez mayor densidad de integración y, de este modo, un aumento constante de la frecuencia de reloj. Esto produjo para la alimentación de corriente de estos sistemas una reducción paulatina de la tensión de trabajo con el aumento correspondiente de la corriente de servicio. Adicionalmente, además, debido al aumento requerido de la precisión de regulación se incrementan, junto con la frecuencia de reloj, considerablemente los requerimientos dinámicos a la alimentación de corriente.

15 En los procesadores de alto rendimiento actuales que operan con una frecuencia de reloj de 2 a 3 GHz, aproximadamente, en el caso de variaciones dinámicas de la corriente de carga de 350 A/μs, aproximadamente, la tensión de trabajo no deberá sobreoscilar en más de $\pm 5\%$ ($\pm 0,05$ a $0,075$ V, aproximadamente) para no menoscabar un funcionamiento impecable del procesador.

20 Con una longitud de las líneas conductoras de corriente de, por ejemplo, sólo 1,5 cm, con 1 cm de anchura y una distancia entre conductores de 1,5 mm (placa de circuito impreso a doble cara) se produce una inductancia de línea de 3 nH, aproximadamente. De este modo, ya una variación de corriente dinámica de 350 A/μs induce en la línea de alimentación de corriente picos de tensión de ± 1 V, aproximadamente, o sea $\pm 70\%$, aproximadamente, de la tensión de trabajo a $U_B = 1,5$ V.

25 En el estado actual de la técnica se trata de solucionar estos requerimientos dinámicos mediante transformadores CC/CC de point-of-load de alta frecuencia de trabajo - en la variante actual como transformadores multifase de voltaje descendentes con rectificación sincrónica y control de fases y regulación digital - así como con un mayor número de condensadores de desacoplamiento distribuidos sobre la superficie del chip, minimizando un elevado número de contactos de alimentación de corriente distribuidos sobre todo el chip de memoria la inductancia de la línea de alimentación.

Para poder sustituir condensadores de desacoplamiento altamente capacitivos mediante un número reducido de condensadores pequeños con menor ESR y baja inductancia, también se usan circuitos DRC (Dynamic Load Transient Response Circuit), por ejemplo, de la Cía. Ericsson o de acuerdo con la patente US 6.472.855 B2.

30 Pese a la aplicación de dichas técnicas, los esfuerzos para continuar aumentando la frecuencia de reloj se toparon con una limitación física (en las revistas profesionales ha sido expresada como un "problema de potencia"). La frecuencia de reloj de 15 GHz, predicha en diciembre de 2003 para el año 2005, parece inalcanzable a la luz del estado actual de la técnica. Mediante medidas de diseño adicionales a nivel de chip, como la arquitectura X, la división en varias zonas de alimentación de corriente conectadas con condensadores de desacoplamiento externos, y otras medidas se pudo alcanzar, en todo caso, una frecuencia de reloj de 4 GHz, aproximadamente, como frecuencia de corte superior, tampoco ya superable por medio de reducciones adicionales de estructuras.

40 Ni las frecuencias de corte de células de transistores superiores a 70 GHz, ya alcanzables mediante anchuras características de 90 nm, ni la posible evacuación térmica de calor de 1 kW/cm^2 (a $\Delta T \approx 5^\circ\text{C}$ entre el chip y la temperatura de vapor) con enfriamiento por evaporación (por ejemplo, tubo termosifón bifásico) pueden ser agotadas al máximo de acuerdo con el estado actual de la técnica.

45 Los responsables de los fallos que ocasionan caídas de sistema incontrolables en el caso de superar las frecuencias de reloj posibles actualmente son los picos de la tensión de trabajo (transientes) proporcionales a la frecuencia de reloj y a la corriente de servicio, los cuales, pese al número relativamente grande de condensadores de desacoplamiento bondeados al chip superan, a partir de una frecuencia de reloj determinada, considerablemente, el intervalo de la tensión de trabajo todavía seguro de $\pm 10\%$ o quedan, notablemente, por debajo del mismo. Son las variaciones dinámicas de la corriente de servicio causadas mediante las fluctuaciones de la paridad de bits (ruidos de paridad) dependientes del software y flujo de datos, con la frecuencia de reloj que genera dichos picos de tensión en la inductancia y ESR de los condensadores de desacoplamiento.

Ejemplo de cálculo

50 con los datos operativos de un procesador típico, 1,5 V de tensión de trabajo U_B a 40 A de consumo de corriente, 2 GHz de frecuencia de reloj, 20 condensadores de desacoplamiento del tamaño 1210 (3,2 x 2,4 x 2,5 mm):

$40\text{A}/20 \rightarrow 2\text{A}/\text{condensador} \rightarrow$ a 1% de ruido de corriente con 0,25 ns de amplitud de impulso resulta una variación dinámica de la corriente de $\pm 0,02\text{A}/0,25 \text{ ns} \approx \pm 8 \cdot 10^7 \text{ A/s}$ en el condensador de desacoplamiento.

55 Con una distancia media de los condensadores de 2,5 mm/2 + 0,25 mm del chip es posible estimar la inductancia formada mediante el chip por medio de la fórmula $L_C = \mu_0 \cdot A/l$:

$$L_c = \mu_0 \cdot 1,5 \text{ mm} \cdot 2,5 \text{ mm} / 2, 5 \text{ mm} \approx 1,9 \text{ nH}$$

De este modo, la tensión inducida en esta inductancia por el ruido de corriente resulta ser:

$$\pm 8 \cdot 10^7 \text{ A/s} \cdot 1,9 \text{ nH} \approx \pm 0,15 \text{ V}$$

5 Este valor corresponde a los picos de tensión de trabajo de $\pm 10\%$ U_B apenas todavía admitidos para una operación sin fallos.

10 Para acentuar el problema es necesario agregar que con el aumento de la densidad de integración (de 130 nm \rightarrow 90 nm \rightarrow 65 nm \rightarrow 45 nm de anchura característica, esta última correspondiente a la longitud de compuerta de C-MOS) la tensión de trabajo debe ser reducida de 2V a 0.9V con el aumento de la corriente de servicio, pudiendo apenas aumentar la cantidad de condensadores de desacoplamiento cuyos tamaños y distancias de chips no pueden ser reducidos. Esto explica la barrera considerada, generalmente, como "límite físico" para un aumento adicional de la frecuencia de reloj.

15 Por el documento US 6.310.792 B1 se conoce una fuente de alimentación para un sistema electrónico prevista para circuitos integrados operados a alta frecuencia o circuitos integrados sincronizados con compensación de variaciones dinámicas de corriente de servicio. Dicho documento se refiere a suministros de corriente point-of-load de acuerdo con el estado actual de la técnica, en los cuales los elementos para la estabilización dinámica de la tensión de trabajo están separados de los consumidores mediante líneas de conexión de longitud e inductancia insuficientes dados a conocer. Soluciones semejantes también se conocen de los documentos US 2003/039092 A1 y US 2004/174147 A1. El objetivo de la invención es eliminar estas desventajas directamente en el lugar de origen.

20 De conformidad con la invención, en una alimentación de corriente para sistemas electrónicos del tipo mencionado anteriormente, se consigue y alcanza dicho objetivo emplazando circuitos dinámicos de compensación de variaciones de corriente en la proximidad inmediata de los lugares de origen de las variaciones de corriente, por ejemplo en mecanismos de adición, memorias caché, drivers de bus de datos, entre otros, o integrándolos en el circuito integrado mismo.

25 El desplazamiento del mantenimiento constante dinámico de la tensión de trabajo (mediante circuitos de compensación de variación de corriente) desde el intervalo milimétrica de la placa de circuito impreso al intervalo micrométrico a nivel de chip semiconductor reduce la inductancia de la conducción de corriente hacia la carga (conexiones a consumidores de corriente) en el mismo factor de escala. De conformidad con la invención, a igual amplitud de tolerancia para los transientes de tensión de trabajo es posible incrementar, teóricamente, la frecuencia de reloj en el factor de escala recíproco.

30 De este modo, es posible realizar circuitos de compensación de variación de corriente sencillos, por ejemplo, con unos pocos transistores (integrador Miller) acoplados capacitivamente degenerativos por medio de la tensión de trabajo conectados en paralelo a la tensión de trabajo de la CPU en sitios adecuados en o al chip semiconductor como reguladores shunt. En función del caso de aplicación es posible regular con 1 a 10%, aproximadamente, de corriente de derivación (proporción local de corriente de servicio) casi completamente todas las variaciones de corriente dinámicas que se presenten y reducir las en las líneas de alimentación de corriente para la alimentación de corriente externa al 1%, aproximadamente, de la generada mediante el IC (circuito integrado).

40 La invención tiene la ventaja de que las fuentes de ruido de corriente ya no pueden inducir picos de tensión que en las líneas de alimentación de corriente y en los condensadores de desacoplamiento menoscaban la operación segura. Esto permite, además de un incremento de la frecuencia de reloj en el factor de más o menos 10, también una reducción en 90%, aproximadamente, del número de condensadores de desacoplamiento y de contactos de conducción de tensión de alimentación al chip, con lo cual es posible reducir, considerablemente, los costes de producción e incrementar, ostensiblemente, la confiabilidad. Con el uso de la invención es posible simplificar otra vez, notablemente, la arquitectura del chip, por lo cual se reducen, considerablemente, los costes de diseño y los tiempos de diseño.

45 Las variaciones de corriente de servicio dependientes del programa de 20% a 110%, aproximadamente, con un máximo de 3% de la frecuencia de reloj deberán continuar siendo reguladas mediante la alimentación de corriente principal del procesador, manteniendo el U_B en $\pm 10\%$. Para todavía poder satisfacer estos requisitos también a frecuencias de reloj de 25 GHz, aproximadamente, resulta necesario emplazar la alimentación principal de corriente a la menor distancia posible del microprocesador (o sea, directamente encima) y optimizarlo, adicionalmente, respecto del estado actual de la técnica. Una alimentación de corriente optimizada de esta manera en las diversas subfunciones que permita efectos sinérgicos de estos perfeccionamientos para incrementar el grado de efectividad con un considerable aumento de la fiabilidad y una reducción simultánea de los costes de fabricación se describe en las siguientes configuraciones.

55 Una configuración de la invención consiste en que el emplazamiento de la alimentación de corriente de baja tensión se realiza encima del soporte de chip del circuito integrado. De este modo, se consigue que líneas de alimentación de corriente al circuito integrado lo más cortas posibles permitan acortar el tiempo de regulación de la tensión de alimentación del circuito integrado. Además, de este modo, se consigue prescindir del espacio requerido hasta ahora

sobre la pletina de soporte del circuito integrado para la alimentación de corriente.

5 Otra configuración consiste en que el circuito integrado y la alimentación de corriente de baja tensión son enfriados mediante un bloque de refrigeración común. De este modo, se consigue eliminar el gasto de una refrigeración separada para la alimentación de corriente, y resulta posible una protección térmica común para la carga y la alimentación. Además de ello, al diseñar el bloque de refrigeración como parte mecánica de la alimentación de corriente de baja tensión también puede servir para la alimentación de corriente al consumidor.

10 Otra configuración consiste en que la regulación de la alimentación de corriente de baja tensión se lleva a cabo en el lado primario - con o sin separación galvánica – antes de la transformación a las tensiones de alimentación del circuito integrado. De este modo, es posible conseguir efectuar la regulación en la corriente primaria, reducida en la relación de transmisión del transformador. Ello reduce los costes de fabricación e incrementa el grado de efectividad de la alimentación de corriente.

15 Se consigue, además, poder ahorrar los módulos convertidores de circuito intermedio CC hasta ahora necesarios, ya que la alimentación de corriente de baja tensión con separación galvánica se puede operar directamente en el bus de alimentación (por ejemplo, 48 V). De conformidad con la invención se consigue, además, que ya no pueda presentarse un aumento de la tensión de alimentación que ponga en riesgo el circuito integrado a causa del fallo de una etapa del rectificador síncrono o de su regulación.

20 Otra configuración consiste en que la inductancia de dispersión de un transformador de convertidor de frecuencia en contrafase se usa como inductancia de la memoria para la alimentación de corriente de baja tensión. De este modo, se consigue ahorrar las inductancias de la memoria adicionales necesarias de acuerdo con el estado previo de la técnica.

Otra configuración consiste en que la frecuencia de modulación de la duración de impulsos del lado primario es un múltiplo de la frecuencia del convertidor en contrafase. De este modo, se consigue que la frecuencia de conmutación para los rectificadores síncronos sea de 20 a 50 veces menor que de acuerdo con el estado previo de la técnica, produciendo, de este modo, pérdidas de conmutación correspondientemente menores.

25 Otra configuración consiste en que los arrollamientos secundarios en contrafase compuestos, en cada caso, de una doble espira se aplican sobre los núcleos exteriores del transformador y se conectan en paralelo en el rectificador síncrono. De este modo, de conformidad con la invención, a igual carga de corriente se reduce a la mitad el número de los transistores que se requieren para la rectificación síncrona, respecto del estado previo de la técnica.

30 Otra configuración consiste en que mediante el sobredimensionamiento en términos de capacidad, la alimentación de corriente puede servir, adicionalmente, como convertidor de point-of-load para circuitos periféricos. De este modo, se consigue prescindir del espacio requerido para la alimentación de corriente a circuitos periféricos.

Los dibujos representan los ejemplos de realización principales de la invención, mostrando concretamente:

35 la figura 1, un diagrama de bloques de la alimentación de corriente para sistemas electrónicos con la compensación de variaciones de corriente dinámicas, directamente en el lugar de su origen,

la figura 2, en principio, una estructura mecánica de la alimentación de corriente para sistemas electrónicos y circuito integrado a alimentar, con refrigeración común.

40 Una alimentación de corriente para sistemas electrónicos requiere de una conexión (1.1 y 1.2) de red o de bus de alimentación (1.1 o 1.2). La modulación de la duración de impulsos (2) determina el consumo de corriente del convertidor de frecuencia en contrafase (3). El convertidor de frecuencia en contrafase (3) forma una tensión rectangular a partir del valor medio integrado de la tensión de salida del modulador de la duración de impulsos. Mediante el transformador del convertidor de frecuencia en contrafase (4) se transforma la tensión de salida del convertidor de frecuencia en contrafase a la tensión de alimentación de corriente principal deseada, así como a las tensiones auxiliares necesarias. En el rectificador síncrono (5) se rectifican y conectan en paralelo las tensiones en contrafase transformadas para la alimentación de corriente principal. La generación de la tensión auxiliar (7) es proporcionada por un arrollamiento secundario adicional en el transformador del convertidor de frecuencia en contrafase (4). Simultáneamente, este arrollamiento secundario sirve para controlar al rectificador síncrono (6). El amplificador de regulación (8) alimentado por el generador de tensión auxiliar (7) compara la tensión de la alimentación de corriente principal con una referencia instalada y transmite la desviación de la regulación por medio de un optoacoplador (9) para el control del modulador de la duración de impulsos (2). El alimentador de tensión auxiliar (7) también alimenta, además de la alimentación de corriente principal (12.1) (por ejemplo 1V/250A), el sistema electrónico de regulación del circuito de compensación de variaciones de corriente (10) dinámicas. De este modo, se regulan, casi completamente, las variaciones de la tensión en la carga (11).

55 Las funciones de protección térmica se pueden realizar mediante una señal de control que parte del circuito de compensación de variación de corriente (10) dinámico o del circuito integrado (11). Al alcanzar una magnitud a ser escogida por debajo de la temperatura de chip admisible (por ejemplo, -30K en comparación con la temperatura máxima de chip admisible), el amplificador de control (8) se ve motivado a reducir de manera controlada la

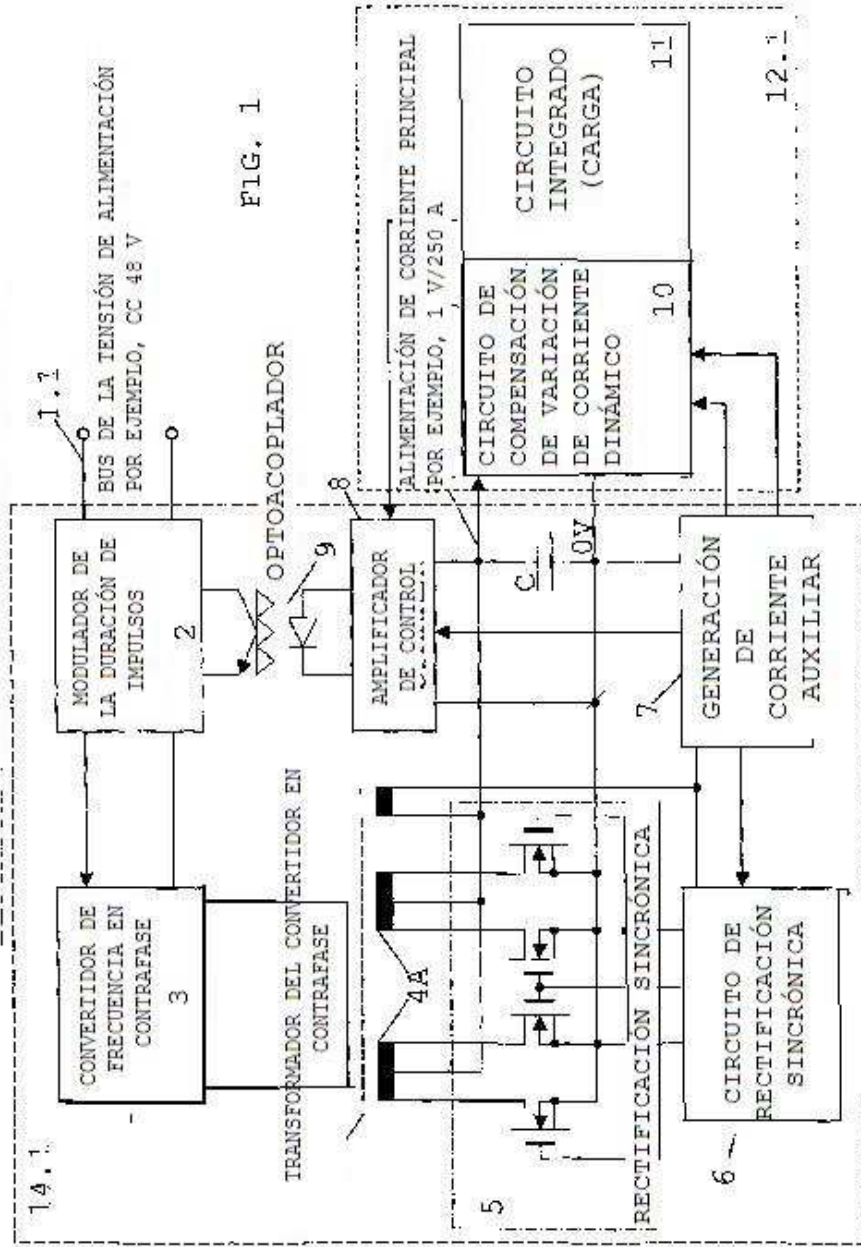
alimentación de corriente principal y las tensiones auxiliares. Con un diseño redundante es posible, al superar una temperatura especificada, permitir al amplificador de control (8) reducir, automáticamente, la alimentación de corriente principal y las tensiones auxiliares.

- 5 En la estructura mecánica se aplica sobre el soporte de chip (12.2), que debe estar atravesado hasta arriba mediante contactos, un bloque de refrigeración (13) de material conductor eléctrica y térmicamente (por ejemplo, cobre). Dicho bloque de refrigeración está segmentado para permitir una conducción de corriente positiva y negativa, las conexiones para las tensiones auxiliares atraviesan el bloque de refrigeración. Los arrollamientos secundarios del transformador para la alimentación de corriente principal se forman mediante partes moldeadas conductoras que envuelven los núcleos exteriores del transformador y se conectan con los segmentos conductores de positivo y negativo del bloque de refrigeración, y sirven como soportes de los MOSFET del rectificador sincrónico, así como para la evacuación térmica del mismo. Los condensadores (C) puentean los segmentos conductores de positivo y negativo y actúan como condensadores de integración para el suministro de corriente (14.1) y como condensadores de desacoplamiento para la carga (11) y el circuito de compensación de variación de corriente (10) dinámica.
- 10
- 15 Sobre la carga (11) y el circuito de compensación de variación de corriente (10) dinámica se aplican en el bloque de refrigeración cámaras de evaporación para el fluido refrigerante, el cual se alimenta por medio del tubo (15.1) interior de la tubería coaxial (15). En el estado agregado de vapor, el fluido refrigerante puede ser descargado a través del tubo (15.2) exterior.

REIVINDICACIONES

- 5 1. Disposición compuesta de un circuito (11) operado o sincronizado a alta frecuencia, en particular un microprocesador, circuitos de compensación de variaciones de corriente (10) dinámicas conectados en paralelo como regulador shunt al nivel de chip semiconductor del circuito integrado de la tensión de alimentación, una
 10 2. Disposición según la reivindicación 1, caracterizada porque el emplazamiento de la alimentación de corriente principal de baja tensión (14.2 con bloque de refrigeración 13) se realiza, directamente, encima del chip semiconductor (12.2), de modo que se posibilitan conexiones acortadas de alimentación de corriente para la tensión de alimentación principal al chip semiconductor (12.2) y se prescinda del requerimiento de espacio separado sobre la placa de soporte para dicha alimentación de corriente.
- 15 3. Disposición según una de las reivindicaciones precedentes, caracterizada porque el chip semiconductor (12.2) y la alimentación de corriente principal de baja tensión (14.2) son enfriados por medio de un bloque de refrigeración común (13), que sirve, adicionalmente, como parte mecánica de la alimentación de corriente principal de baja tensión (14.2) como alimentación de corriente al chip semiconductor (12.2), y como soporte para sus condensadores de desacoplamiento (C) exteriores.
- 20 4. Disposición según una de las reivindicaciones precedentes, caracterizada porque la regulación de tensión de la modulación de duración de los impulsos (PWM) sobre la tensión de alimentación de corriente principal (14.1) que se realiza sobre el lado primario antes de la transformación ahorra convertidores de tensión de circuito intermedio de acuerdo con el estado actual de la técnica, y porque, claramente, aumenta el grado de eficacia y fiabilidad con la simultánea reducción considerable de los costes de fabricación.
- 25 5. Disposición según una de las reivindicaciones precedentes, caracterizada porque la inductancia de dispersión del transformador de convertidor de frecuencia en contrafase (4) se usa como inductancia de la memoria.
- 30 6. Disposición según una de las reivindicaciones precedentes, caracterizada porque la frecuencia de conmutación de los rectificadores sincrónicos es, correspondientemente a la frecuencia del convertidor en contrafase, 20 a 50 veces, aproximadamente, inferior que la frecuencia de modulación de la duración de impulsos del lado primario (múltiples veces mayor), de modo que, respecto del estado actual de la técnica, se generan en la rectificación sincrónica pérdidas por conmutación 20 a 50 veces menores.
- 35 7. Disposición según una de las reivindicaciones precedentes, caracterizada porque los arrollamientos secundarios en contrafase compuestos, cada uno, de un arrollamiento doble se colocan sobre los núcleos exteriores del transformador (4A) y se conectan en paralelo por medio del rectificador sincrónico (5), hecho que respecto del estado actual de la técnica permite la reducción a la mitad del número de transistores del rectificador sincrónico (siempre que la carga de corriente sea igual que en el estado actual de la técnica), con lo cual también se reducen a la mitad la necesidad de espacio y los costes y aumenta el grado de eficiencia, gracias a los semiconductores ahorrados.
- 40 8. Disposición según una de las reivindicaciones precedentes, caracterizada porque con el uso de los perfeccionamientos reivindicados bajo las reivindicaciones 2 a 7, inclusive, se posibilita, en sinergia, además del ahorro de espacio un sobredimensionamiento de la potencia (por encima del requerimiento de potencia del chip semiconductor 12.2), para alimentar de corriente circuitos periféricos adicionales y ahorrar, de este modo, los convertidores de point-of-load necesarios según el estado actual de la técnica y sus requerimientos de espacio sobre la placa de soporte.
- 45 9. Disposición según una de las reivindicaciones precedentes, caracterizada porque, respecto del estado actual de la técnica, se reduce en 90 %, aproximadamente, el número de condensadores de desacoplamiento sobre el chip semiconductor y en los contactos de conducción de tensión de alimentación al chip semiconductor, pudiendo realizarse, adicionalmente, un incremento de la potencia en más del factor 10 mediante el aumento de la frecuencia de reloj.
- 50 10. Disposición según una de las reivindicaciones precedentes, caracterizada porque la arquitectura del chip está simplificada, lo cual produce una menor superficie de chip y, correspondientemente, un consumo de corriente menor.

DIAGRAMA DE BLOQUES DE LA ALIMENTACIÓN DE CORRIENTE



CONSTRUCCIÓN MECÁNICA FUNDAMENTAL

CONEXIONES PARA BUS DE ALIMENTACIÓN

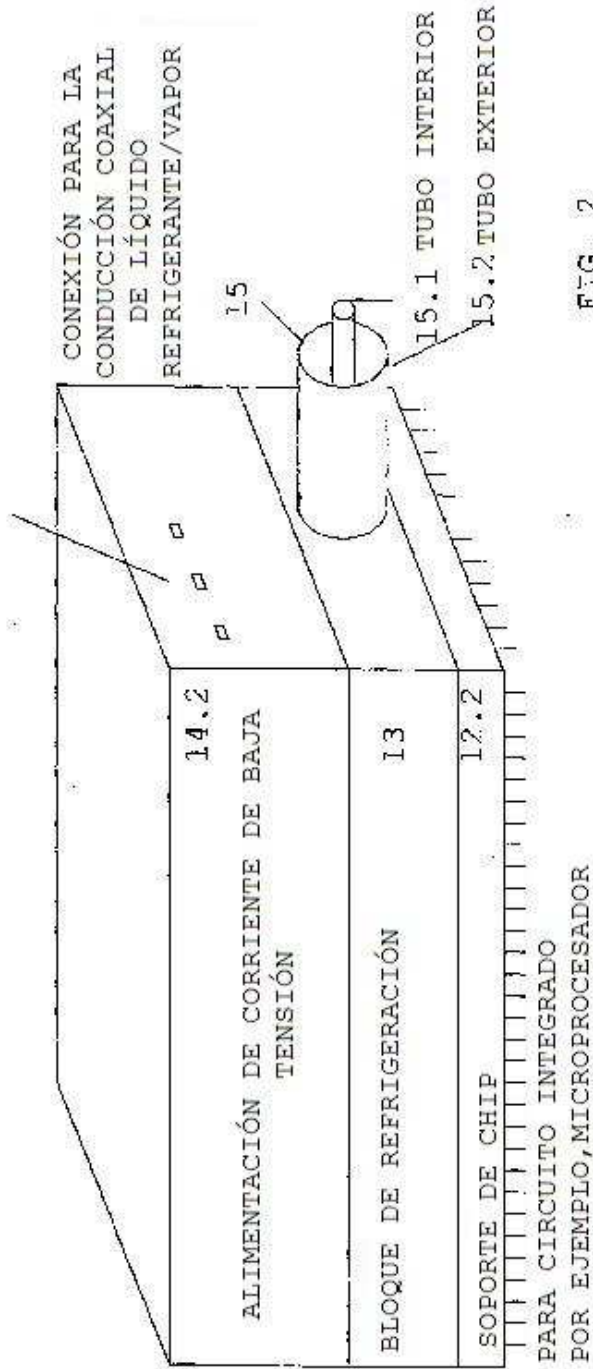


FIG. 2