

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 380 202**

51 Int. Cl.:

H03L 1/00 (2006.01)

H03L 7/00 (2006.01)

H04B 1/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **09781512 .0**

96 Fecha de presentación: **05.08.2009**

97 Número de publicación de la solicitud: **2319180**

97 Fecha de publicación de la solicitud: **11.05.2011**

54 Título: **Oscilador de cuarzo de elevada precisión y bajo consumo**

30 Prioridad:
14.08.2008 FR 0804604

45 Fecha de publicación de la mención BOPI:
09.05.2012

45 Fecha de la publicación del folleto de la patente:
09.05.2012

73 Titular/es:
THALES
45, rue de Villiers
92200 Neuilly-sur-Seine, FR

72 Inventor/es:
SIMONDIN, Jean-Pierre

74 Agente/Representante:
Carpintero López, Mario

ES 2 380 202 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Oscilador de cuarzo de elevada precisión y bajo consumo

5 El objeto de la presente invención se refiere a un oscilador de cuarzo de bajo consumo capaz de suministrar una señal estable en el tiempo a partir de un oscilador digital de baja potencia y de un oscilador de cuarzo compensado en temperatura del tipo TCXO corregido en temperatura y que presenta un consumo más elevado. Se utiliza principalmente para la conservación de la hora en unos equipos en funcionamiento, en suspensión o durante la parada, en unos contextos en los que la fuente de alimentación está reducida, por ejemplo, con unas pilas de baja potencia.

10 La conservación de la hora en los equipos de comunicaciones por radio digitales autónomos se asegura habitualmente por un oscilador de cuarzo cuya salida, generalmente después de un divisor, incrementa regularmente un contador. La hora se puede deducir de este contador. La precisión de la hora suministrada debe respetar unos criterios ligados, en particular, a la cadencia de las comunicaciones de radio y al tiempo de inactividad entre estas comunicaciones. Por otro lado, los impulsos producidos por el oscilador después de la división pueden servir para controlar unos secuenciadores que gestionan el estado del equipo de radio, en particular durante la parada del equipo o cuando éste último está en suspensión, o incluso provocar unas interrupciones de los procesadores. Estos impulsos deben respetar unas limitaciones de oscilación de fase, más conocida bajo el término de "jitter".

La realización de un dispositivo así supone encontrar el compromiso más satisfactorio entre varios objetivos contradictorios, a saber:

- 20
- Los costes de diseño y fabricación tan reducidos como sea posible,
 - El funcionamiento bajo una tensión reducida que debe respetar un bajo consumo para permitir la conservación de la hora con una fuente de energía integrada (pila o acumulador) durante una duración que puede sobrepasar un año en ciertos casos,
 - 25 • El mantenimiento de una precisión en el tiempo a corto, medio y a veces largo plazo, suficiente para mantener unas funciones operativas del equipo, principalmente su capacidad para comunicar después de un tiempo de inactividad. Esta última limitación debe tener en cuenta la variación de las condiciones de funcionamiento del dispositivo: tensión de alimentación que disminuye con el tiempo, temperatura que puede variar entre unos límites definidos, velocidad de variación de esta temperatura.

30 Una primera solución propuesta por la técnica anterior se refiere a la realización de un reloj preciso y de bajo consumo en base al empleo de un oscilador de cuarzo de frecuencia moderada, inferior a 10 MHz, que funciona en baja potencia, seguido de un divisor. Las variaciones relativamente elevadas de un oscilador así en función de la temperatura se compensan por una calibración por aprendizaje con un número suficiente de temperaturas y un almacenamiento de los parámetros en una memoria no volátil. La corrección se asegura por un circuito procesador que periódicamente se pone servicio para leer la memoria no volátil, para generar una tensión analógica que se aplica sobre un diodo varicap que ajusta entonces la frecuencia del oscilador en función del valor memorizado. Las variaciones del oscilador en función de la temperatura son suficientemente reducidas para que una cadencia de corrección bastante lenta (por ejemplo cada 10 segundos) sea suficiente para tolerar unas variaciones bastante rápidas en la temperatura, por ejemplo 3°C/min. La concepción de un oscilador así es delicada y el coste de realización elevado. Por otro lado, el consumo se mantiene aun relativamente importante debido a la elevada frecuencia del cuarzo y desciende difícilmente por debajo de 400 microamperios. Uno de los inconvenientes de esta técnica anterior es que se refiere a un oscilador de cuarzo que funciona con baja potencia y requiere una concepción específica, delicada y costosa, con un consumo relativamente elevado.

45 Con el fin de reducir el consumo, una solución consiste en reducir la frecuencia del oscilador a un valor que corresponde al utilizado generalmente en los relojes de pulsera, es decir 32768 kHz. La estabilidad propia del oscilador es entonces netamente menos adecuada y su compensación por calibración en función de la temperatura es más difícil. En general no se alcanza la precisión deseada, por ejemplo de 2 ppm en una amplia gama de temperaturas que pueda variar entre -40°C y 85°C.

Otra solución consiste en emplear 2 osciladores:

- 50
- Un oscilador de frecuencia elevada, de más de 10 MHz, de gran precisión, compensado en temperatura, de envejecimiento limitado, pero de consumo relativamente elevado; un componente de ese tipo es conocido bajo la abreviatura anglosajona de TCXO (Temperature Compensated Crystal Oscillator); su coste es relativamente bajo. Este oscilador es el reloj principal del equipo y se utiliza en el funcionamiento para marcar la cadencia de los procesadores; no se alimenta cuando el equipo está en suspensión o durante la parada.
 - 55 • Un oscilador de baja frecuencia, generalmente del orden de 32768 kHz, poco preciso, no compensado en temperatura, de envejecimiento más elevado, pero de muy bajo consumo y de bajo coste; este oscilador se mantiene en funcionamiento en la suspensión y a veces durante la parada.

Los inconvenientes generados por la utilización del oscilador de baja frecuencia se compensan en general por una o varias de las soluciones siguientes:

- 5 • La calibración del oscilador de baja frecuencia en fábrica en función de la temperatura y el almacenamiento del error en una memoria no volátil (error medido en el curso de la calibración); la aplicación periódica de la corrección durante la suspensión o la parada,
- La calibración automática del oscilador de baja frecuencia con relación al oscilador de alta frecuencia cuando el equipo está en funcionamiento y el almacenamiento del error en una memoria no volátil,
- La calibración automática del oscilador de baja frecuencia durante las comunicaciones con una estación base y el almacenamiento del error en una memoria no volátil,
- 10 • La toma en consideración de los parámetros típicos del oscilador de baja frecuencia: el envejecimiento probable, la variación en función de la tensión de alimentación.

En el caso de utilización de dos osciladores, la solución no se concibe en general para una generación de un reloj permanente compensado, de precisión, independiente del resto del equipo. En el caso en que el reloj se genere físicamente, la conmutación entre los dos osciladores produce una incertidumbre sobre su fase, incertidumbre que puede ser incompatible con la precisión temporal deseada y con la oscilación especificada. Este es el caso de la solicitud de Patente EP 1 585 223 que describe un procedimiento y un circuito para determinar un factor de calibración entre una señal de reloj rápida y de precisión elevada y una señal de reloj más lenta. La presente invención propone aplicar la señal del reloj más lenta (20 a 100 kHz) a un divisor de rango variable, cuyo rango sea estable y se ajuste periódicamente incluso durante la parada, después de un contaje de la señal de reloj rápida durante un periodo de la señal del reloj más lenta. Este procedimiento no permite esperar una precisión importante debido al reducido tiempo de contaje y a la importante variación de la frecuencia entre cada rango de división. Alude a una precisión mejor que el 5%, en lugar del objetivo de 2 ppm o de 0,0002% indicado anteriormente para la presente invención.

Las soluciones propuestas por la técnica anterior se revelan pues que o bien son demasiado costosas, o bien de demasiado consumo para un sistema que funciona con pilas o que tiene una reducida autonomía de potencia o de energía, o bien insuficientemente precisas en frecuencia o fase.

El objeto de la presente invención consiste principalmente en remediar al menos los problemas antes citados y basarse en la utilización de un oscilador de baja frecuencia A que presenta como particularidad consumir poco permanentemente, cuya frecuencia F_A se elige para que sea un múltiplo de la frecuencia de la señal deseada, dicho oscilador está acoplado a un oscilador de cuarzo compensado en temperatura cuya frecuencia en el del orden de 10 a 30 MHz, que presenta una elevada estabilidad. Cualquier otro dispositivo que presente unas características comparables a las de un oscilador de cuarzo compensado en temperatura que presente una elevada estabilidad.

El oscilador compensado en temperatura TCXO se pone periódicamente bajo tensión para medir el error del oscilador de baja frecuencia A. Un circuito lógico de corrección de acuerdo con la invención permite principalmente compensar digitalmente el error por un divisor de rango variable y anticipar digitalmente las variaciones regulares de frecuencia. Esto permite obtener el mantenimiento de un reloj estable durante la suspensión o la parada.

La invención se refiere a un oscilador de baja frecuencia de precisión y de bajo consumo caracterizado porque comprende en combinación al menos los elementos siguientes:

- 40 • Un oscilador de baja frecuencia A de bajo consumo, que funciona a una frecuencia F_A y que emite una señal S_A ,
- Un oscilador de cuarzo compensado en temperatura TCXO B utilizado como referencia de frecuencia, que funciona a una frecuencia F_B ,
- Un circuito digital adaptado para suministrar una frecuencia F_{cor} estable que comprende al menos:
 - 45 o Una entrada que recibe una señal de alimentación,
 - o Una entrada que recibe permanentemente una señal S_A resultante del oscilador A,
 - o Una entrada que recibe la señal S_B resultante del oscilador B durante la calibración, realizada con una cadencia R_1 , cuando se activa un conmutador por el secuenciador que gestiona el conjunto de los componentes que forman el circuito,
 - o Un contador que cuenta el número de impulsos emitidos por el oscilador TCXO B durante un periodo dado de manera que representa el error entre los osciladores A y B
 - 50 o Una memoria que memorice el número N_B resultante del contador así como unos números N_{B-1} , N_{B-2} , N_{B-3} ,... N_{B-n} de impulsos emitidos por el oscilador B y contados por el contador durante unos periodos precedentes,
 - o Un módulo de cálculo de corrección adaptado para analizar los resultados del contaje N_B en un momento dado y los de los contajes N_{B-n} registrados anteriormente y para deducir una corrección a aplicar al contaje N_B
 - 55 o Un sumador que recibe los valores resultantes del contador y del módulo de cálculo de corrección y cuya salida proporciona un número que representa un error corregido E que se memoriza,
 - o Un acumulador, en el que se suma dicho error corregido con una cadencia R_2 , que comprende un valor

de umbral predefinido M , cuando el valor del acumulador tomado en valor absoluto, sobrepasa el valor de umbral predefinido M , dicho acumulador proporciona a un divisor de rango variable, por un lado un indicador del sobrepaso y por otro lado, el signo de este sobrepaso; en el caso de sobrepaso, se sustrae de o se suma al acumulador dicho valor de umbral predefinido M para anular el sobrepaso,
 5 o Un divisor de rango variable que tiene un valor nominal K , en caso de sobrepaso del valor del acumulador, el rango de la división K se modifica en $K+1$ o $K-1$ de acuerdo con el signo del valor del error contenido en dicho acumulador, durante un período de la señal de salida $Scorr$, dicho divisor

de rango variable produce la señal deseada y corrige $Scorr$. El oscilador A es, por ejemplo, un oscilador que funciona a una frecuencia F_A cuyo valor se elige de manera tal que dicho oscilador tenga un bajo consumo, una
 10 precisión y una estabilidad con la temperatura controlados. Éste valor de frecuencia es, por ejemplo, sensiblemente igual a 32768 Hz.

El oscilador TCXO B es un oscilador que funciona a una frecuencia F_B elegida con el fin de que dicho oscilador presente un bajo consumo, un bajo volumen y un bajo precio de coste, tal como un valor de frecuencia comprendida en el intervalo comprendido entre 10 y 30 MHz.

15 El circuito puede ser un componente fabricado con tecnología CMOS o cualquier otra tecnología de bajo consumo en la forma de un ASIC, de un CPLD, de un FPGA o de un microprocesador.

El oscilador se puede alimentar por un regulador dispuesto en la tensión de alimentación y un circuito compuesto por una resistencia R y un condensador de acumulación C situado entre la alimentación del regulador.

El oscilador de acuerdo con la invención se utiliza principalmente en el dominio de las radiocomunicaciones.

20 La invención se refiere también a un procedimiento para proporcionar una señal $Scorr$ de frecuencia estable en el tiempo a partir de un oscilador de baja frecuencia de precisión y de bajo consumo A, que emite a una frecuencia F_A una señal S_A caracterizada porque comprende en combinación al menos las etapas siguientes:

determinar una primera cadencia R_1 fija para la medición periódica del error de frecuencia del oscilador A:

25 Etapa 1a: poner bajo tensión un oscilador de cuarzo compensado en temperatura TCXO B y esperar a su estabilización,

Etapa 2a: contar en un contador unos períodos o transiciones de la señal S_B , emitidos por el oscilador B (número de impulsos emitidos) durante la duración T (duración del contaje) definida a partir del periodo de la señal S_A ,

30 Etapa 3a: poner en tensión el oscilador de cuarzo compensado en temperatura TCXO B, memorizar el número N_B que corresponde al contaje de la etapa 2a y poner al día los números N_{B-1} , N_{B-2} , N_{B-3} ,... N_{B-n} de impulsos emitidos por el oscilador B durante los períodos precedentes y contados por el contador durante unos periodos precedentes,

35 Etapa 4a: comparar el resultado del contaje N_B obtenido durante la duración T con los de las medidas precedentes N_{B-1} , N_{B-2} , N_{B-3} ,... N_{B-n} , determinar una ley de variación polinómica con el fin de estimar la corrección a aplicar a N_B , para obtener finalmente un error medio E probable para el próximo período de la cadencia R_1 y memorizar este valor E ,

Determinar una segunda cadencia R_2 y ejecutar las etapas siguientes:

40 Etapa 1b: aumentar el error medio memorizado E en un acumulador con la cadencia R_2 ,

Etapa 2b: Cuando el valor del acumulador, tomado en valor absoluto, sobrepasa el valor de umbral predefinido M , transmitir entonces a un divisor de rango variable que tiene un valor nominal K , por un lado un indicador del sobrepaso, y por otro lado, el signo de este sobrepaso y ejecutar las operaciones siguientes:

- Modificar el rango de división K en $K+1$ o $K-1$ según el signo del valor del error contenido en el acumulador, durante un período de la señal de salida $Scorr$
- Restar, o añadir, al acumulador el valor de umbral M para anular el sobrepaso.

45 De acuerdo con un modo de realización, la cadencia R_2 se determina a partir del error máximo admisible igual en valor absoluto al valor de umbral del acumulador M y a la amplitud de la corrección temporal aplicada a cada sobrepaso del acumulador.

Otras características y ventajas del dispositivo de acuerdo con la invención aparecerán mejor con la lectura de la descripción a continuación de un ejemplo de realización dado a modo ilustrativo y en ningún caso limitativo con las
 50 figuras anexas que representan:

- La figura 1, un ejemplo de arquitectura de acuerdo con la invención que comprende los dos osciladores antes citados del circuito digital de compensación del error.
- La figura 2, un diagrama de funcionamiento general de la arquitectura de la figura 1 y
- La figura 3, las etapas puestas en práctica para medir el error de frecuencia.

La figura 1 representa un ejemplo de arquitectura de un oscilador de baja frecuencia de precisión y de bajo consumo de acuerdo con la invención. Con el objetivo de hacer más comprensible el objetivo de la presente mención, se da el ejemplo para una frecuencia de salida del oscilador de baja frecuencia comprendido típicamente entre 1024 Hz y algunos Hz y su estabilidad requerida es del orden de 2 ppm en un año en el intervalo de temperaturas de -40 a 85°C y en presencia de variaciones máximas de temperatura de alrededor de 3°C por minuto. El requisito de consumo puede ser del orden de 100 μ A con unos impulsos de corriente inferiores a 1 mA.

Una alimentación simbolizada por la letra V llega a alimentar a un circuito digital 1 y también a un primer oscilador de cuarzo A de baja frecuencia y a un oscilador del tipo TCXO B.

La frecuencia del oscilador A es típicamente del orden de 32768 Hz, frecuencia utilizada en relojería y en los circuitos de conservación de la hora de los equipos electrónicos (Real Time Clock). El oscilador A es la fuente de la señal de salida deseada, por división. Esta señal no se conmutará nunca sobre el oscilador TCXO B, con el fin de mantener una fase continuada durante los pasos de los modos de suspensión o parada al modo de funcionamiento normal. El oscilador B está alimentado durante un corto periodo, con una cadencia regular. El oscilador B TCXO funciona con una frecuencia comprendida típicamente, por ejemplo, entre 10 y 30 MHz. Su puesta en marcha y la de sus circuitos asociados (descritos a continuación) conducen a un consumo no despreciable del orden de varios mA. La obtención de un consumo medio bajo, típicamente de 100 μ A supone una puesta en servicio del TCXO durante una reducida parte del tiempo. Por ejemplo, para una calibración del oscilador A en 0,1 ppm, el tiempo de puesta en servicio del TCXO será de aproximadamente 0,5 segundos, lo que conduce a un período de puesta en servicio del orden de un minuto. Durante este intervalo relativamente importante, la temperatura puede variar sensiblemente y modificar la frecuencia del oscilador A. Los osciladores a 32768 Hz tienen generalmente una precisión mediocre (por ejemplo de +/-20 ppm a la temperatura ambiente) y, sobre todo, fuertes variaciones en función de la temperatura (variación parabólica que alcanza -160 ppm a -40°C y +90°C que se traducen en una pendiente de 4,5 ppm/°C. Para un objetivo de resistencia a las variaciones de temperatura de 3°C/min, es posible también conseguir una relación de frecuencia FA del oscilador A de 13,5 ppm/min con un oscilador estándar a 32768 Hz a la temperatura de -40°C. Esto conduce a la necesidad de compensar de manera predictiva las variaciones de frecuencia, gracias a la toma en consideración de las medidas precedentes del error.

Para el TCXO B se utilizará la frecuencia más baja posible para limitar el consumo, pero que permita respetar un reducido coste y obtener una buena estabilidad del oscilador. El conjunto de los circuitos se alimenta con una tensión reducida, por ejemplo 2,5 V, por medio de un regulador lineal 2 de baja caída de tensión con el fin de garantizar la estabilidad máxima del TCXO.

Una arquitectura que permite obtener los rendimientos enunciados anteriormente se describe en la figura 1. Los dos osciladores A y TCXO B están conectados a un circuito digital o procesador 1. El procesador tiene principalmente por función:

- Desencadenar regularmente unas operaciones de puesta en servicio del TCXO B, y de medida del oscilador A con relación al TCXO B, mediante el contaje de períodos o de impulsos,
- Procesar el resultado de la medida (almacenamiento, cálculo del error probable),
- Aplicar unas correcciones regulares del reloj en función de este error.

El procesador tiene una primera entrada 1a que recibe la alimentación después del paso por un regulador 2. Una segunda entrada 1b recibe la señal SA resultante del oscilador A a una frecuencia F_A . Una tercera entrada 1c recibe la señal S_B resultante del oscilador TCXO con una frecuencia F_B . El oscilador B se alimenta periódicamente gracias a un interruptor 3 accionado por una línea conectada a un secuenciador 4. El secuenciador 4 tiene principalmente por función gestionar las diferentes etapas puestas en práctica y controlar los diferentes componentes del procesador 1 así como los dos osciladores A y B. Las salidas del secuenciador son una señal 4a de autorización del contaje en el contador 6, 4b de registro en una zona de memoria 5, 4c de mando hacia un bloque de cálculo 8, 4d de cálculo y memorización del error E en un sumador, 4e hacia un acumulador 9. El secuenciador tiene también una salida para la señal SWB que acciona el interruptor 3. Recibe como entrada 4f la señal S_A resultante del oscilador A.

La salida del contador 6 corresponde al error medido antes de la corrección. Una zona de memoria 5 registra los últimos valores del error calculados al partir del contaje N_B de la señal S_B realizada en el contador 6, a saber el número N_B resultante del contador así como los números N_{B-1} , N_{B-2} , N_{B-3} ,... N_{B-n} medidos anteriormente.

A partir de estos valores memorizados, el bloque de cálculo 8 determina una ley a seguir por el error en función del tiempo y deduce la corrección probable a aplicar a la última medida del error (previsión de la variación media del error), de manera que compense en media las variaciones de frecuencia (por tanto de temperatura) en el período siguiente entre 2 operaciones de medida del oscilador A con relación al TCXO B.

Esta corrección se añade a la última medida del error en el sumador 7. En la salida del sumador el valor obtenido corresponde al error corregido. La salida del sumador 7 se memoriza y se añade a un acumulador 9 con una cadencia R_2 definida por el secuenciador 4. Cuando el valor del acumulador 9 sobrepasa un valor de umbral M predefinido, entonces este último se suministra a un divisor de rango variable 10, que tiene un valor nominal K, por un lado un indicador del sobrepaso y por el otro lado el signo de este sobrepaso. El divisor de rango variable

produce la señal deseada y corregida Scor. El valor de umbral M se sustrae del, o se añade al, acumulador, de acuerdo con el signo del sobrepaso.

5 El procesador o circuito digital 1 es un circuito de procesador digital de bajo consumo estático y dinámico, que podrá estar basado, por ejemplo, en la tecnología de semiconductores CMOS (abreviatura anglosajona de Complementary Metal Oxide Semiconductor) o cualquier otra tecnología de bajo consumo, en la forma de un ASIC (Application Specific Integrated Circuit), de un circuito integrado programable CPLD (Complex Programmable Logic Device) de un microprocesador o cualquier otro dispositivo equivalente.

En la figura 1 se representa también un condensador de acumulación C y una resistencia en serie R asociada, conectadas al regulador lineal 2. Sus parámetros físicos se eligen principalmente para asegurar:

- 10
- Una caída de tensión de cresta compatible con la tensión de alimentación disponible y con la tensión de alimentación de los componentes,
 - Un coste, un volumen, unas variaciones en la gama climática y un consumo residual lo más bajos posibles.

15 Una disposición así permite suministrar los impulsos de corriente necesarios durante la puesta en servicio del TCXO y limitar la corriente extraída de la fuente de energía, por ejemplo, una pila de litio a través de la resistencia en serie R. La pila en este caso se conecta indirectamente al nivel de V en la figura 1. En ciertos casos de aplicaciones, se pueden encontrar otros circuitos electrónicos entre la pila y V.

20 Después de haber descrito un ejemplo de arquitectura en la figura 1, las figuras 2 y 3 van a permitir seguir el desarrollo funcional de un sistema así y la medición del error de frecuencia. En ausencia de corrección, la señal suministrada por el procesador 1 corresponde a la señal del oscilador A a una frecuencia F_A dividida por el divisor de rango variable 10 que tiene regulado su factor de división con un valor nominal K.

La figura 2 esquematiza un "cronograma" del encadenamiento de las secuencias de funcionamiento del oscilador de acuerdo con la invención y la figura 3 un cronograma de las señales para la medición del error.

25 El secuenciador 4 determina una primera cadencia R_1 fija dependiente de la deriva potencial del oscilador A con la temperatura, de la velocidad de variación de esta temperatura y de la calidad de la compensación descrita a continuación. La medición del cálculo del error se va a efectuar con esta cadencia. Para esto, el procesador a través del secuenciador 4, ejecutará entonces las operaciones siguientes:

30 Etapa 1a: la puesta en tensión del oscilador TCXO B y alcanzar una estabilización en su funcionamiento. El tiempo de estabilización viene dado por el constructor del TCXO B. El tiempo de estabilización es por ejemplo del orden de 10 ms;

35 Etapa 2a: contar unos períodos o transiciones de la señal S_B , emitidos por el oscilador B (número de impulsos emitidos) durante una duración T (duración del conteo) definida a partir del periodo de la señal S_A , (señal 4a de autorización del conteo en el bloque 6). Debe ser contado un número suficiente de eventos para asegurar la precisión deseada; por ejemplo si se solicita una precisión de $0,5 \cdot 10^{-7}$, entonces es necesario contar $1/0,5 \cdot 10^{-7} = 2 \cdot 10^7$ eventos; si cada evento es un período de la señal B y la frecuencia del TCXO B es de 20 MHz, entonces es necesario contar durante una duración de $T = 2 \cdot 10^7 / 20 \cdot 10^6 = 1$ segundo.

40 El conteo se realiza por el contador binario 6 de capacidad limitada. La elección de los parámetros (número de eventos, tamaño del contador 6, corrección numérica del resultado) es tal que el resultado de este conteo (binario con signo) es nulo si las señales S_A y S_B son perfectamente sincronas. El tamaño del contador 6 se determina en función del error máximo que se pueda producir entre la señal S_A y la señal S_B . El error máximo E_{max} es igual a la suma de los errores máximos de cada uno de los osciladores A y B, en función de la temperatura, del envejecimiento y de las variaciones de tensión de la alimentación; como el contador es binario, se elige la potencia de 2 inmediatamente superior al error máximo calculado anteriormente; este valor se denomina M a continuación en el documento.

45 Etapa 3a: puesta en tensión el oscilador TCXO B. La señal 4b corresponde al registro en el bloque de memoria 5. La memoria memoriza el número N_B y asimismo los números N_{B-1} , N_{B-2} , N_{B-3} ,... N_{B-n} medidos anteriormente,

50 Etapa 4a: el resultado del conteo N_B obtenido durante la duración T se compara con las de las medidas precedentes. Se calcula una ley de variación polinómica (de grado dependiente del número de valores precedentes registrados) por el bloque de cálculo 8 (señal 4c) con el fin de estimar la corrección a aplicar a N_B , para obtener finalmente un error medio E probable para el próximo período de la cadencia R_1 . Este resultado E se memoriza (señal 4d de cálculo y memorización del error E en el bloque 7).

Simultáneamente a estas operaciones ejecutadas con una cadencia R_1 , el secuenciador determina una segunda cadencia R_2 fija dependiente del error máximo a corregir. La parte inferior de la figura 2 esquematiza las etapas y operaciones ejecutadas con esta segunda cadencia.

55 Etapa 1b: el resultado precedente E se añade al acumulador 9 con la cadencia R_2 (véase la señal 4e en la figura 2).

Etapa 2b: Cuando el valor del acumulador 9, tomado en valor absoluto, sobrepasa el valor máximo predefinido M, entonces el procesador 1 ejecutará las operaciones siguientes:

- Modificar el rango de división K en K+1 o K-1 según el signo del valor del error contenido en el acumulador, durante un período de la señal de salida Scorr
- Restar del, o añadir al, acumulador el valor máximo M para anular el sobrepaso, de acuerdo con el signo de este último. Esto es equivalente a una reposición a cero: la aplicación de la corrección (cambio del rango de división) se debe acompañar con la descarga del acumulador del equivalente a esta corrección.

5 La cadencia R_2 (que se expresará en duraciones en segundos) se determina a partir del error máximo admisible, que es igual en valor absoluto M, expresado en número de eventos del contaje del TCXO B durante la duración T, y de la amplitud de la corrección temporal aplicada a cada sobrepaso del acumulador, lo que depende de la frecuencia del oscilador A. Con esta finalidad el cambio del rango de división para un periodo de la señal Scorr (de frecuencia media F_A) modifica la duración del período Scorr en más o menos un período de la señal del oscilador A.

10 Se proporciona un ejemplo para ilustrar las diferentes operaciones y etapas antes citadas.

15 Ejemplo: $F_A = 32768$ Hz, $F_B = 20$ MHz, contaje de los períodos durante $T = 1$ segundo, error máximo de los osciladores = 200 ppm o $2 \cdot 10^{-4}$; el valor de M debe ser superior a $20 \cdot 10^6 \times 2 \cdot 10^{-4} = 4000$, que es en la práctica 4096 para tomar una potencia de 2 entera; el error relativo máximo admisible del dispositivo es por tanto de $4096 / 10 \cdot 10^6 = 2,048 \cdot 10^{-4}$; este error relativo produce un error temporal máximo en cada período R_2 , de $R_2 \times 2,048 \cdot 10^{-4}$, error que debe ser igual a la capacidad de corrección calculada anteriormente, de 1 periodo de la señal A: $R_2 \times 2,048 \cdot 10^{-4} = 1 / F_A$, lo que permite calcular $R_2 = (32768 \times 2,048 \cdot 10^{-4}) = 0,149$ s.

Se proporciona un ejemplo para una mejor comprensión del significado del valor de R_1 en el caso de una predicción lineal.

20 Determinación de la cadencia R_1 (expresada en una duración en segundos)

25 Ejemplo: corrección predictiva lineal (un único valor precedente memorizado); pendiente de la variación de la frecuencia máxima en función de la temperatura = 5 ppm/°C; pendiente de variación de la temperatura en función del tiempo = 3°C/min; error máximo temporal admisible durante el comienzo de esta variación de temperatura $\Delta t = 180 \mu s$ (es decir 0,1 ppm en 30 min). La pendiente de la frecuencia/tiempo P es de 5 ppm/°C \times 3°C/min = 15 ppm/min o $2,5 \cdot 10^{-7}$ /s.

30 La corrección predictiva no puede evitar un error durante el comienzo de la variación de frecuencia. Se puede tener en el caso más desfavorable (comienzo de la variación justo después de una medición de la frecuencia), un error de frecuencia creciente durante todo el período R_1 . Se demuestra que la derivada temporal Δt correspondiente al fin del período R_1 es igual a $(R_1)^2 \times P / 2$. Durante el periodo R_1 siguiente, el error temporal se compensa exactamente por la corrección predictiva (se conocen 2 valores sucesivos de la frecuencia lo que permite determinar la pendiente P y corregirla).

En el caso indicado, el valor de R_1 máximo vale por tanto:

$$R_1 \geq \sqrt{(2 \Delta t / P)} = \sqrt{(2 \times 180 \cdot 10^{-6} / 2,5 \cdot 10^{-7})} = 37,9 \text{ s}$$

35 El sistema de acuerdo con la invención presenta principalmente como ventaja proporcionar un oscilador de baja frecuencia que tiene una precisión elevada del orden de algunas ppm y un bajo consumo de alrededor de 10 veces inferior al de un oscilador TCXO clásico.

Este bajo consumo se asegura mediante el empleo de un oscilador de cuarzo de baja frecuencia permanente.

40 La estabilidad con la temperatura se asegura mediante el empleo de un TCXO de calibración y la estabilidad durante las variaciones de temperatura se obtiene por medio de un algoritmo predictivo puesto en práctica en el procesador antes citado y sus componentes.

La generación de una señal sin rupturas de fase se asegura mediante la ausencia de conmutaciones entre los 2 osciladores. Los impulsos de consumo se reducen mediante el empleo de un condensador de acumulación. Se asegura el bajo coste mediante la ausencia de calibración por la temperatura y el empleo de componentes corrientes.

45

REIVINDICACIONES

1. Oscilador de baja frecuencia de precisión y de bajo consumo, **caracterizado porque** comprende en combinación al menos los elementos siguientes:

- 5 • Un oscilador de baja frecuencia A de bajo consumo, adaptado para funcionar a una frecuencia F_A y para emitir una señal S_A ,
- Un oscilador de cuarzo compensado en temperatura TCXO B utilizado como referencia de frecuencia, adaptado para funcionar a una frecuencia F_B ,
- Un circuito digital (1) adaptado para suministrar una frecuencia F_{cor} estable que comprende al menos:
 - 10 o Una entrada (1a) para recibir una señal de alimentación,
 - o Una entrada (1b) para recibir permanentemente una señal S_A resultante del oscilador A,
 - o Una entrada (1c) para recibir la señal S_B resultante del oscilador B durante la calibración, realizada con una cadencia R_1 , cuando se activa un conmutador (3) por un secuenciador (4) que gestiona el conjunto de los componentes que forman el circuito,
 - 15 o Un contador (6) adaptado para contar el número de impulsos emitidos por el oscilador B durante un período dado, de manera que represente el error entre los osciladores A y B,
 - o Una memoria (5) que memoriza el número N_B resultante del contador (6), así como los números N_{B-1} , N_{B-2} , N_{B-3}, \dots, N_{B-n} de impulsos emitidos por el oscilador B y contados por el contador (6) durante unos períodos precedentes,
 - 20 o Un módulo (8) de cálculo de corrección que permite analizar los resultados del contaje N_B en un momento dado y los de los contajes N_{B-n} registrados anteriormente y deducir una corrección a aplicar al contaje N_B ,
 - o Un sumador (7) receptor de los valores resultantes del contador y del módulo de cálculo de corrección y para proporcionar a su salida un número que representa un error corregido E que se memoriza,
 - 25 o Un acumulador (9) en el que se suma dicho error corregido con una cadencia R_2 , que comprende un valor de umbral predefinido M; cuando el valor del acumulador (9), tomado en valor absoluto, sobrepasa dicho valor de umbral predefinido M, dicho acumulador (9) está adaptado para proporcionar a un divisor de rango variable (10), por un lado un indicador del sobrepaso y por otro lado, el signo de este sobrepaso; en el caso de sobrepaso, se sustrae del, o se suma al, acumulador (9) dicho valor de umbral predefinido M para anular el sobrepaso,
 - 30 o Un divisor de rango variable (10) que tiene un valor nominal K, en caso de sobrepaso del valor del acumulador (9), el rango de la división K se modifica en $K+1$ o $K-1$ de acuerdo con el signo del valor del error contenido en el acumulador, durante un período de la señal de salida $Scorr$, dicho divisor de rango variable está adaptado para producir la señal deseada y corregida $Scorr$.

35 2. Oscilador de acuerdo con la reivindicación 1 **caracterizado porque** el oscilador A es un oscilador que funciona a una frecuencia F_A cuyo valor se elige con el fin de que dicho oscilador tenga un bajo consumo, una precisión y una estabilidad con la temperatura controlados.

3. Oscilador de acuerdo con la reivindicación 2 **caracterizado porque** el valor de la frecuencia F_A es igual a 32768 Hz.

40 4. Oscilador de acuerdo con una de las reivindicaciones 1 ó 3 **caracterizado porque** el oscilador TCXO B es un oscilador adaptado para funcionar a frecuencia F_B elegida en el intervalo comprendido entre 10 y 30 MHz.

5. Oscilador de acuerdo con una de las reivindicaciones 1 a 4 **caracterizado porque** el circuito es un componente fabricado con tecnología CMOS o cualquier otra tecnología de bajo consumo en la forma de un ASIC, de un CPLD, de un FPGA o de un microprocesador.

45 6. Oscilador de acuerdo con una de las reivindicaciones 1 a 5 **caracterizado porque** comprende un regulador (2) dispuesto en la tensión de alimentación y un circuito compuesto por una resistencia R y un condensador de acumulación C situado entre la alimentación y el regulador (2).

7. Utilización de un oscilador de acuerdo con una de las reivindicaciones 1 a 6 para unas radiocomunicaciones.

50 8. Procedimiento para proporcionar una señal $Scorr$ de frecuencia estable en el tiempo a partir de un oscilador de baja frecuencia de precisión y de bajo consumo de acuerdo con la reivindicación 1, **caracterizado porque** comprende en combinación al menos las etapas siguientes:

Determinar una primera carencia R_1 fija para medir periódicamente el error de frecuencia del oscilador A:

- 55 Etapa 1a: poner bajo tensión un oscilador de cuarzo compensado en temperatura TCXO B y esperar a su estabilización,
- Etapa 2a: contar en un contador (6) unos períodos o transiciones de la señal S_B , emitida por el oscilador B, número de impulsos emitidos durante la duración T o duración del contaje, definida a partir del periodo de la señal S_A ,

Etapa 3a: poner en tensión el oscilador de cuarzo compensado en temperatura TCXO B, memorizar el número N_B que corresponde al contaje de la etapa 2a y poner al día los números N_{B-1} , N_{B-2} , N_{B-3} ,... N_{B-n} de impulsos emitidos por el oscilador B durante los períodos precedentes y contados por el contador (6),

5 Etapa 4a: comparar el resultado del contaje N_B obtenido durante la duración T con los de las medidas precedentes N_{B-1} , N_{B-2} , N_{B-3} ,... N_{B-n} , determinar una ley de variación polinómica con el fin de estimar la corrección a aplicar a N_B , para obtener finalmente un error medio E probable para el próximo período de la cadencia R_1 y memorizar este valor E,

Determinar una segunda cadencia R_2 y ejecutar las etapas siguientes:

Etapa 1b: aumentar el error medio memorizado E en un acumulador con la cadencia R_2 ,

10 Etapa 2b: Cuando el valor del acumulador (9), tomado en valor absoluto, sobrepasa el valor de umbral predefinido M, transmitir entonces a un divisor de rango variable (10), que tiene un valor nominal K, por un lado un indicador del sobrepaso y, por otro lado, el signo de este sobrepaso y ejecutar las operaciones siguientes:

15 - Modificar el rango de división K en K+1 o K-1 de acuerdo con el signo del valor del error contenido en el acumulador, durante un período de la señal de salida Scorr.

- Restar del, o añadir al, acumulador el valor de umbral predefinido M para anular el sobrepaso.

9. Procedimiento de acuerdo con la reivindicación 8 **caracterizado porque** se determina la cadencia R_2 a partir del error máximo admisible igual en valor absoluto al valor de umbral predefinido del acumulador M y de la amplitud de la corrección temporal aplicada a cada sobrepaso del acumulador.

20

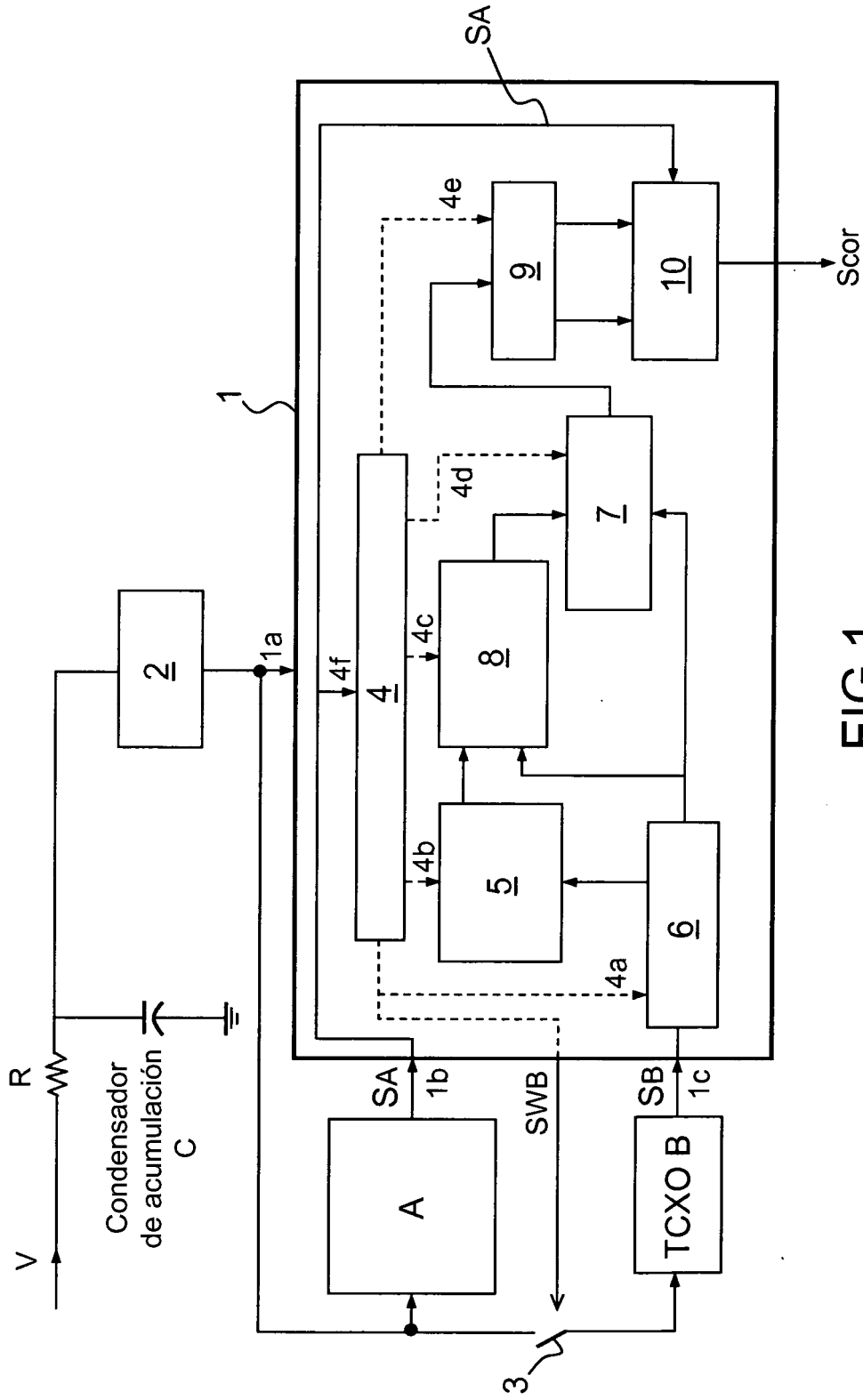


FIG.1

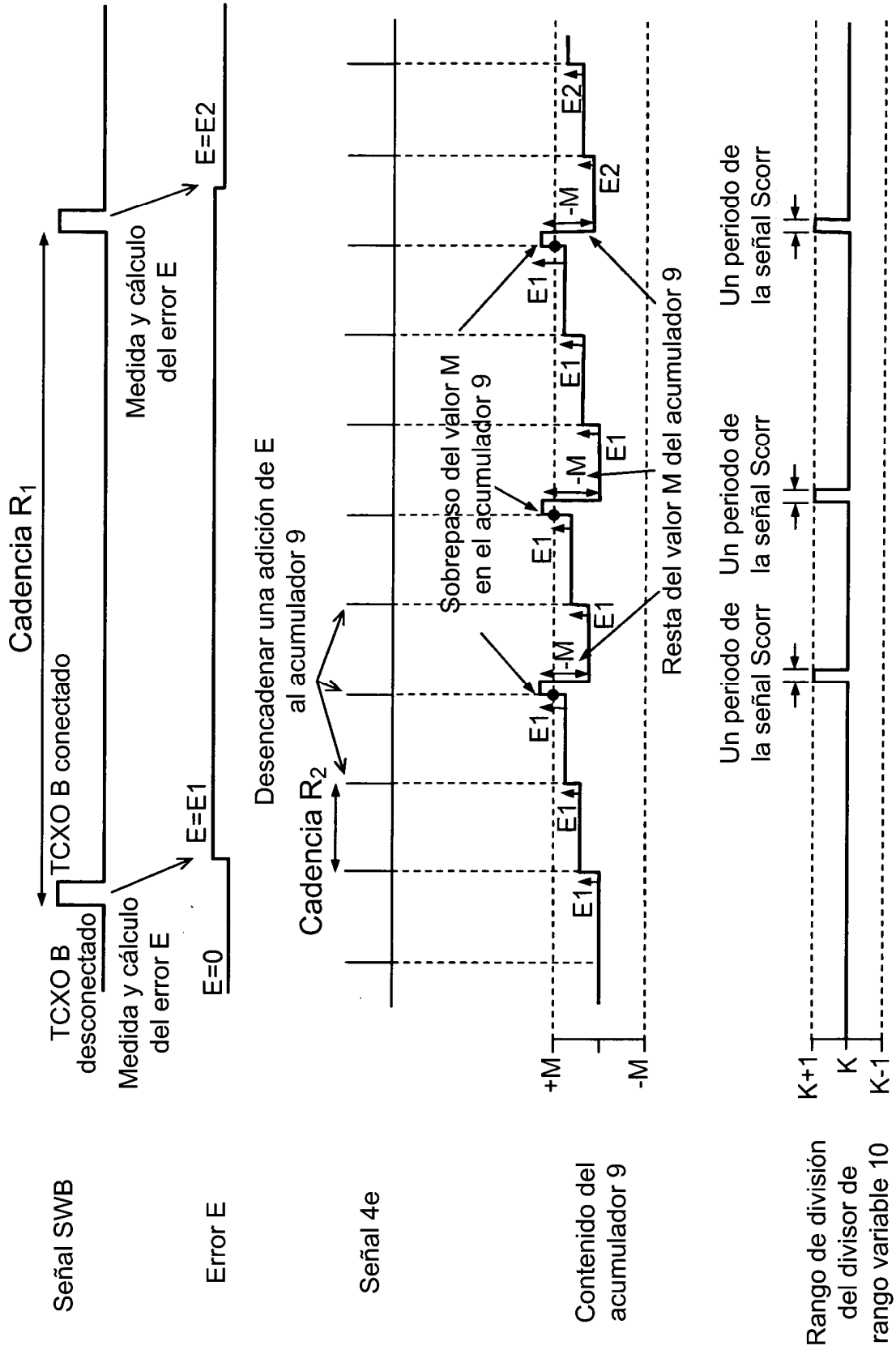


FIG.2

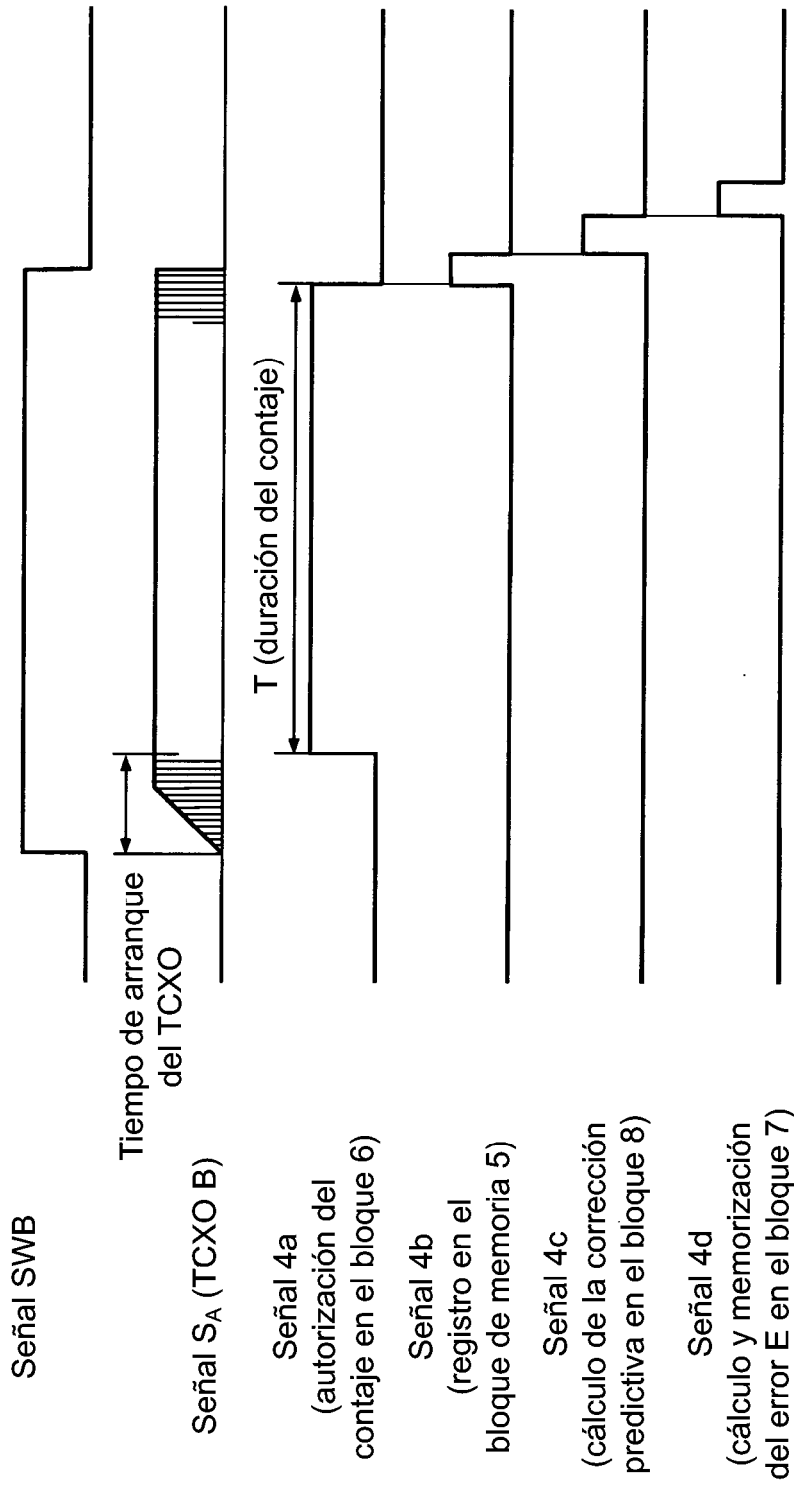


FIG.3