

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 381 432**

51 Int. Cl.:  
**G06F 12/10** (2006.01)

12

### TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **09714687 .2**
- 96 Fecha de presentación: **17.02.2009**
- 97 Número de publicación de la solicitud: **2248025**
- 97 Fecha de publicación de la solicitud: **10.11.2010**

54 Título: **Traducción dinámica de direcciones con calificador con excepción de traducción**

30 Prioridad:  
**26.02.2008 US 37268**

45 Fecha de publicación de la mención BOPI:  
**28.05.2012**

45 Fecha de la publicación del folleto de la patente:  
**28.05.2012**

73 Titular/es:  
**International Business Machines Corporation  
One New Orchard Road  
Armonk, NY 10504, US**

72 Inventor/es:  
**GREINER, Dan;  
HELLER, Lisa;  
OSISEK, Damian y  
PFEFFER, Erwin**

74 Agente/Representante:  
**de Elzaburu Márquez, Alberto**

**ES 2 381 432 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

**DESCRIPCIÓN**

Traducción dinámica de direcciones con calificador de excepción de traducción

**Campo de la invención**

5 La presente invención se refiere, en general, a sistemas y a procedimientos para la traducción de una dirección virtual en un sistema informático y, más particularmente, a sistemas y a procedimientos de traducción de una dirección virtual a una dirección real o absoluta de un bloque de datos en un sistema informático que tiene una función de traducción dinámica de direcciones en la que la traducción de direcciones virtuales se produce a través de una jerarquía de tablas de traducción.

**Antecedentes de la invención**

10 La traducción dinámica de direcciones (DAT) proporciona la capacidad de interrumpir la ejecución de un programa en un momento arbitrario, salvar el mismo y sus datos en un almacenamiento auxiliar, tal como un dispositivo de almacenamiento de acceso directo y, en un momento posterior, devolver al programa y los datos a diferentes posiciones de almacenamiento (memoria) para la reanudación de la ejecución. La transferencia del programa y sus datos entre el almacenamiento principal y auxiliar puede ser realizado por partes, y la devolución de la información al almacenamiento principal puede tener lugar en respuesta a un intento por parte de la CPU de acceder a ella en el momento que es necesaria para su ejecución. Estas funciones pueden ser realizadas sin un cambio o una inspección del programa y sus datos, no requieren ninguna convención de programación explícita en el programa trasladado, y no afectan a la ejecución del programa, excepto por el retardo de tiempo implicado.

20 Con un soporte apropiado por parte de un sistema operativo, la función de traducción dinámica de direcciones puede ser usada para proporcionar a un usuario un sistema en el que el almacenamiento parece ser más grande que el almacenamiento principal que está disponible en la configuración. Este almacenamiento principal aparente se denomina, frecuentemente, almacenamiento virtual, y las direcciones usadas para designar las posiciones en el almacenamiento virtual se denominan, frecuentemente, direcciones virtuales. El almacenamiento virtual de un usuario puede exceder, en mucho, el tamaño del almacenamiento principal que está disponible en la configuración y, normalmente, es mantenido en el almacenamiento auxiliar. Se considera que el almacenamiento virtual está compuesto de bloques de datos, denominados, comúnmente, páginas (denominadas también segmentos y regiones). Sólo las páginas del almacenamiento virtual, referenciadas más recientemente, son asignadas para ocupar bloques de almacenamiento principal físico. Conforme el usuario hace referencia a páginas del almacenamiento virtual que no aparecen en el almacenamiento principal, las mismas son introducidas para reemplazar las páginas en el almacenamiento principal que tienen una menor probabilidad de ser necesitadas. En algunos casos, el almacenamiento virtual es asignado al almacenamiento principal durante un período de tiempo largo (o permanentemente), independientemente de si el almacenamiento es referenciado o no. El intercambio de páginas del almacenamiento puede ser realizado por el sistema operativo sin el conocimiento del usuario.

35 Los programas usan direcciones (o direcciones virtuales) para acceder al almacenamiento virtual. El programa puede extraer instrucciones desde el almacenamiento virtual o cargar datos o almacenar datos desde el almacenamiento virtual usando direcciones virtuales. Las direcciones virtuales asociadas con un rango del almacenamiento virtual definen un espacio de direcciones. Con un soporte apropiado por parte de un sistema operativo, la función de traducción dinámica de direcciones puede ser usada para proporcionar un número de espacios de direcciones. Estos espacios de direcciones pueden ser usados para proporcionar grados de aislamiento entre los usuarios. Dicho soporte puede consistir en un espacio de direcciones completamente diferente para cada usuario, proporcionando, de esta manera, un aislamiento completo, o puede proporcionarse un área compartida mediante la asignación de una porción de cada espacio de direcciones a una única área de almacenamiento común. También, se proporcionan instrucciones que permiten que un programa semi-privilegiado acceda a más de uno de dichos espacio de direcciones.

45 La traducción dinámica de direcciones permite la traducción de direcciones virtuales desde múltiples espacios de direcciones diferentes. En un procesador IBM<sup>®</sup> System z, por ejemplo, estos espacios de direcciones se denominan espacio de direcciones primario, espacio de direcciones secundario y espacios de direcciones especificados por registro de acceso. Un programa privilegiado puede hacer también que el espacio de direcciones local sea accedido. La traducción dinámica de direcciones puede ser especificada para direcciones de datos e instrucciones generadas por la CPU.

50 Como es común en la técnica, la DAT es realizada usando porciones sucesivas de la dirección virtual como índices, para seleccionar las entradas en una serie de tablas de traducción (por ejemplo, tablas de primera región, de segunda región, de tercera región, de segmentos y de páginas). Cada entrada de tabla intermedia, si está marcada como válida, contiene el origen, el desplazamiento y la longitud de la siguiente tabla de nivel inferior, que es indexada, a continuación, por la

siguiente porción de la dirección virtual, hasta que se alcanza una entrada de "hoja", que contiene una dirección de marco real o absoluta. La porción restante de la dirección virtual es usada, a continuación, como un índice de byte en es marco, para completar el resultado de la traducción.

5 La virtualización es usada para mejorar la eficiencia y la flexibilidad en los entornos informáticos. Antes de la virtualización, típicamente, se ejecutaba un único sistema operativo en una máquina. En un entorno virtualizado, un servidor o programa hipervisor tiene el control de los recursos de la máquina. Este servidor crea múltiples contenedores, máquinas virtuales, en las que pueden ejecutarse instancias, separadas e independientes, de sistemas operativos, denominadas clientes, que comparten recursos, tales como procesadores y memoria, bajo el control del servidor.

10 En un entorno de cliente paginable (máquina virtual), por ejemplo, en un procesador IBM® System z, la traducción dinámica de direcciones ocurre en dos niveles: una página virtual de cliente está respaldada por un marco real de cliente, y estos marcos de cliente están, a su vez, representados como memoria virtual de servidor, dividida en páginas virtuales de servidor que están respaldadas por los marcos reales de servidor. Debido a que la traducción de direcciones es gestionada de manera independiente por el cliente y el servidor, un marco de cliente de cualquier tamaño puede ser asignado a un área virtual de servidor, compuesta de páginas de cualquier tamaño. De esta manera, un marco de cliente  
15 podría consistir en una página de servidor, muchas páginas de servidor (marco de cliente grande en páginas de servidor pequeñas), o una porción de una página de servidor (marcos de cliente pequeños en una página de servidor grande). La memoria puede ser gestionada de manera más eficiente, y la memoria intermedia de traducción adelantada (TLB) en la máquina puede ser usada de manera más eficiente, cuando el servidor usa el mismo tamaño de página que el marco de cliente que respalda. De esta manera, por ejemplo, un marco de cliente de 1 Megabyte es tratado como una unidad por el  
20 cliente, y debería estar respaldado por un marco de servidor de 1 Megabyte, en lugar de 256 marcos de 4 Kilobytes, paginados de manera separada. Esto permite que una única entrada TLB mapee la totalidad del megabyte de las direcciones virtuales de cliente a las direcciones absolutas de servidor correspondientes.

Con el fin de que el tamaño de página de servidor se ajuste al tamaño de marco de cliente, el servidor debe ser capaz de determinar qué tamaño de marco pretende usar el cliente en las diferentes áreas de la memoria de cliente. En algunos  
25 casos, el cliente puede utilizar una instrucción de gestión de marco que indica el tamaño previsto de marco de cliente y, a continuación, la gestión de esa instrucción por el firmware o el servidor puede proporcionar un marco de servidor, ajustado en tamaño, para respaldar el marco de cliente. Sin embargo, si el cliente no usa esta instrucción en el momento de implementación, o, si más tarde, cambia el tamaño de marco, los tamaños de servidor y de cliente ya no coinciden. En particular, si el servidor ha paginado una porción de la memoria de cliente y, a continuación, el cliente la referencia, se  
30 emite una excepción de traducción de servidor, de manera que el servidor tiene la oportunidad de proporcionar una memoria de respaldo con los contenidos de los marcos de cliente preferentes. Esta interrupción ofrece una oportunidad adicional para que el servidor asigne un marco que se ajusta al tamaño de marco de cliente.

Lo que se necesita es una función de traducción dinámica de direcciones mejorada, que proporcione una funcionalidad adicional, hasta ahora desconocida en la técnica, que informe, de manera efectiva y eficiente, al procesador de servidor  
35 para que asigne un marco de tamaño apropiado con el que respaldar el marco de cliente en respuesta a si la interrupción fue causada por la ejecución en una configuración servidor o cliente y, si ha sido en una configuración de cliente, si la interrupción está relacionada con un marco de cliente, grande o pequeño, identificado por una entrada de hoja de la tabla de DAT de cliente, o a un marco de cliente referenciado de alguna otra manera.

El documento US 2004/024953A1 describe un procedimiento de uso de una pluralidad de espacios de memoria virtuales para proporcionar una compatibilidad binaria eficiente entre una pluralidad de arquitecturas fuente y una única arquitectura  
40 objetivo.

### Resumen de la invención

Se proporciona un procedimiento según la reivindicación 1 y un producto de programa informático y un sistema correspondiente, que proporciona un calificador de excepción de traducción para una función de traducción dinámica de  
45 direcciones que traduce una dirección virtual a una dirección real o absoluta de un bloque de datos en el almacenamiento principal de una sistema informático que tiene una arquitectura de máquina.

En una realización ejemplar, se obtiene una dirección virtual a ser traducida. Se obtiene una dirección de origen de una primera tabla de traducción de una jerarquía de tablas de traducción usadas en la traducción. La jerarquía de tablas de traducción consiste en una o más de entre una primera tabla de regiones, una segunda tabla de regiones, una tercera  
50 tabla de regiones, una tabla de segmentos y, opcionalmente, una tabla de páginas. A continuación, prosigue la traducción dinámica de direcciones de la dirección virtual a una dirección real o absoluta de un bloque de datos en el almacenamiento principal. Si, por ejemplo, la traducción no puede ser completada, si una de las entradas de la tabla necesaria para la traducción está marcada con no válida, entonces, se produce una interrupción de excepción de traducción. En respuesta a un evento de interrupción de excepción de traducción de servidor que se ha producido durante

la traducción de la dirección virtual, los bits son almacenados en un calificador de excepción de traducción, para indicar que la excepción de traducción era una excepción de DAT de servidor que se ha producido durante la ejecución de un programa de servidor, y una excepción de DAT de servidor que se ha producido mientras se ejecutaba un programa de cliente. El campo TXQ es capaz de indicar también que la excepción de traducción era una excepción de DAT de cliente que se ha producido mientras se ejecutaba el programa de cliente; que la excepción de DAT de servidor estaba relacionada con una dirección derivada de una entrada de tabla de hoja de cliente; que la excepción de DAT de servidor estaba relacionada con una dirección derivada de una dirección real de marco de página de cliente; y que la excepción de DAT de servidor estaba relacionada con una dirección derivada desde una dirección absoluta de marco de segmento de cliente. El campo TXQ es capaz de indicar además un tamaño de un marco de cliente al que pertenece la excepción de DAT de servidor y que se necesita un tamaño de marco más grande o más pequeño, de manera que el servidor o el firmware puede proporcionar un tamaño apropiado de marco de servidor con el cual respaldar un marco de cliente. Se proporcionan otras realizaciones.

A continuación, la invención se describirá en conexión con ciertas realizaciones ilustradas.

### Breve descripción de los dibujos

Las figuras adjuntas, en las que los números de referencia similares hacen referencia a elementos idénticos o a elementos funcionalmente similares a lo largo de las vistas separadas y que, junto con la descripción detallada a continuación, se incorporan a la especificación y forman parte de la misma, sirven para ilustrar adicionalmente diversas realizaciones y para explicar diversos principios y ventajas, todas según la presente invención.

La Fig. 1 ilustra una realización de un sistema informático servidor de la técnica anterior en la que se realizará una traducción dinámica mejorada de direcciones de cliente y servidor;

La Fig. 2 proporciona un ejemplo de un sistema informático servidor emulado de la técnica anterior que emula el sistema informático de una arquitectura de servidor;

La Fig. 3 ilustra una realización de la técnica anterior de la manera en la que la palabra de estado de programa es usada para determinar el ASCE efectivo para la traducción dinámica de direcciones de la dirección virtual;

La Fig. 4 ilustra una realización de la técnica anterior en la que el ASCE efectivo determinado en la Fig. 3 es usado para determinar la tabla de traducción de nivel más alto en la jerarquía de tablas de traducción usadas en la traducción de la dirección virtual;

La Fig. 5A ilustra una realización del procedimiento de traducción dinámica de direcciones de una dirección virtual usando una jerarquía de tablas de traducción al nivel de la tabla de segmentos;

La Fig. 5B ilustra una continuación de la traducción dinámica de direcciones de la Fig. 5A, en la que el control de formato (FC) de la entrada de la tabla de segmentos (STE) es igual a cero;

La Fig. 5C ilustra una continuación de la traducción dinámica de direcciones de la Fig. 5A, en la que el control de formato (FC) de la entrada de la tabla de segmentos (STE) es igual a uno;

La Fig. 6 ilustra un diagrama de flujo de una realización de traducción dinámica mejorada de direcciones (EDAT) a nivel de cliente para obtener un campo de control de formato en una entrada de la tabla de segmentos;

La Fig. 7 ilustra una continuación del diagrama de flujo desde el nodo 630 de la Fig. 6 cuando el control de formato de la STE de cliente es igual a cero;

La Fig. 8 ilustra una continuación del diagrama de flujo desde el nodo 632 de la FIG. 6 cuando el control de formato de la STE de cliente es igual a uno;

La Fig. 9 ilustra un diagrama de flujo de una realización de EDAT a nivel de servidor, que puede ser invocada desde el procedimiento EDAT de cliente, para obtener un campo de control de formato en una entrada de la tabla de segmentos de servidor;

La Fig. 10 ilustra una continuación del diagrama de flujo desde el nodo 928 de la FIG. 9 cuando el de control de formato de la STE de servidor es igual a cero,

La Fig. 11 ilustra una continuación del diagrama de flujo desde el nodo 930 de la FIG. 9 cuando el control de formato de la STE de servidor es igual uno.

La Fig. 12 ilustra los contenidos del registro 1 de control;

La Fig. 13 ilustra los contenidos del registro 7 de control;

La Fig. 14 ilustra los contenidos del registro 13 de control;

La Fig. 15 ilustra los contenidos de la palabra de estado de programa;

La Fig. 16 ilustra los contenidos del registro de prefijo;

5 La Fig. 17 ilustra la relación entre las direcciones reales y absolutas;

La Fig. 18 ilustra el formato de la dirección virtual;

La Fig. 19 ilustra el formato de la dirección virtual;

La Fig. 20 ilustra los formatos de las entradas de las tablas de regiones;

La Fig. 21 ilustra el formato de una entrada extraída desde una tabla de segmentos;

10 La Fig. 22 ilustra el formato de una entrada de la tabla de segmentos; y

La Fig. 23 ilustra el formato de una entrada extraída desde una tabla de páginas.

### Descripción detallada

15 Debería entenderse que las afirmaciones realizadas en la especificación de la presente solicitud no limitan necesariamente ninguna de las diversas invenciones reivindicadas. Además, algunas afirmaciones pueden aplicarse a algunas de las características de la invención, pero no a otras. A menos que se indique lo contrario, los elementos singulares pueden representar una pluralidad de elementos, y viceversa, sin pérdida de generalidad.

20 Una persona con conocimientos ordinarios en esta materia estará familiarizada fácilmente con el direccionamiento de un almacenamiento en un entorno informático y el uso de los bits en un registro o un campo de direcciones para indicar diferentes estados y actuar sobre dichos estados. Además, una persona con conocimientos ordinarios en esta materia tendría suficiente comprensión de la técnica de los programas informáticos y suficiente conocimiento sobre el funcionamiento y las interrelaciones entre los componentes de los sistemas informáticos para implementar las enseñanzas de la presente invención en sus propios entornos informáticos, sin experimentación indebida.

### Información general

25 Se proporciona una realización ejemplar de una función mejorada de traducción dinámica de direcciones (DAT). Cuando la función DAT mejorada está instalada y habilitada, la traducción DAT puede producir una dirección real de marco de página o una dirección absoluta de marco de segmento, determinada por el control de formato de la entrada de la tabla de segmentos (STE) en la entrada de la tabla de segmentos. Tal como se usa en la presente memoria, la expresión "se aplica la DAT mejorada" significa que todas las siguientes afirmaciones son ciertas: 1) La función EDAT está instalada; 2) La función EDAT está habilitada por medio del bit 40 del registro de control 0 (CR0); y, 3) La dirección es traducida por

30 medio de las entradas de la tabla DAT.

Cuando se aplica la DAT mejorada, la función adicional siguiente está disponible en el procedimiento de DAT:

- Un bit de protección DAT es añadido a las entradas de la tabla de regiones, proporcionando una función similar a los bits de protección de DAT en las entradas de las tablas de segmentos y de páginas.
- 35 • Un control de formato de la STE es añadido a la entrada de la tabla de segmentos. Cuando el control de formato de la STE es igual a cero, la DAT prosigue tal como se define en la presente memoria, excepto que una anulación de registro de cambio en la entrada de la tabla de páginas indica si la activación del bit de cambio puede ser ignorada para la página.
- Cuando el control de formato de la STE es igual a uno, la entrada de la tabla de segmentos contiene también lo siguiente:
- 40 • Una dirección absoluta de marco de segmento (en lugar de un origen de la tabla de páginas) que especifica la ubicación en el almacenamiento absoluto del bloque de 1 Megabyte.
- Los bits de control de acceso y un bit de protección de extracción que puede ser usado, opcionalmente, en lugar de los bits correspondientes en las claves de almacenamiento individuales de segmentos.

- Un bit que determina la validez de los bits de control de acceso y el bit de protección de extracción en la entrada de la tabla de segmentos.
  - Una anulación de registro de cambio que indica si el establecimiento del bit de cambio puede ser ignorada en las claves de almacenamiento individuales de segmentos.
- 5
- Un calificador de excepción de traducción (TXQ) es almacenado cuando se produce una interrupción de excepción de DAT, para proporcionar detalles relacionados con el entorno de ejecución (servidor o cliente) en el que ocurrió la excepción, y la fuente de la dirección que estaba siendo traducida.

Sistema informático servidor

10 Un sistema emulado incluye un programa emulador que emula un sistema informático que puede proporcionar una arquitectura de servidor y una capacidad de ejecución interpretativa. La memoria del sistema emulado puede contener tanto un servidor como clientes paginables. Un programa de servidor que se ejecuta en una arquitectura de servidor emulada puede iniciar una ejecución interpretativa de un programa de cliente, el cual, a continuación, es ejecutado bajo la emulación de la función de ejecución interpretativa. Un ejemplo de una función de ejecución interpretativa y una instrucción de comienzo de ejecución interpretativa (SIE) para la ejecución de clientes paginables, se describe en "IBM® System/370 Extended Architecture", IBM® Pub. No. SA22-7095 (1985).

15 Ahora, se hace referencia a la Fig. 1, que ilustra una realización de un sistema 100 de ordenador servidor en la que se realizará una traducción dinámica mejorada de direcciones de cliente y de servidor. El entorno 100 informático servidor está basado, preferentemente, en la z/Architecture® ofrecida por International Business Machines Corporation (IBM), Armonk, Nueva York, La z/Architecture® se describe más detalladamente en: "z/Architecture® Principles of Operation", IBM® Pub. No. SA22-7832-05, 6ª Edición, (abril de 2007). Los entornos informáticos basados en z/Architecture® incluyen, por ejemplo, eServer y zSeries®, ambos de IBM®.

20 El entorno 100 informático incluye un complejo 102 procesador central (CPC) que proporciona soporte de máquina virtual. El CPC 102 incluye, por ejemplo, una o más máquinas 104 virtuales, uno o más procesadores 106, al menos un servidor 108 (por ejemplo, un programa de control, tal como un hipervisor) y un subsistema 110 de entrada/salida. El soporte de máquina virtual del CPC proporciona la capacidad de operar un gran número de máquinas virtuales, cada una de ellas capaz de alojar un sistema operativo cliente 112, tal como Linux.

25 Cada máquina virtual es capaz de funcionar como un sistema separado. Es decir, cada máquina virtual puede ser reiniciada de manera independiente, alojar un sistema operativo cliente y operar con diferentes programas. Un sistema operativo o un programa de aplicación que se ejecuta en una máquina virtual parece tener acceso a un sistema total y completo, pero, en realidad, sólo está disponible una parte del mismo.

30 En este ejemplo particular, el modelo de las máquinas virtuales es un modelo  $V = V$ , en el que la memoria de una máquina virtual está respaldada por una memoria virtual, en lugar de por una memoria real. Cada máquina virtual tiene un espacio de memoria lineal virtual. Los recursos físicos son propiedad del servidor, y los recursos físicos compartidos son repartidos por el servidor entre los sistemas operativos clientes, según sea necesario, para satisfacer sus demandas de procesamiento. Este modelo de máquina virtual  $V = V$  supone que las interacciones entre los sistemas operativos clientes y los recursos físicos compartidos de máquina son controlados por el servidor, ya que el gran número de clientes dificulta que el servidor particione, y asigne, de manera sencilla, los recursos de hardware a los clientes configurados. Uno o más aspectos del modelo  $V = V$  se describen más detalladamente en: "z/VM: Running Guest Operating Systems", de IBM® Pub. No. SC24-5997-02, (2001).

35 Los procesadores 106 centrales son recursos físicos de procesador que pueden ser asignados a una máquina virtual. Por ejemplo, la máquina 104 virtual incluye uno o más procesadores virtuales, cada uno de los cuales representa la totalidad o una parte de un recurso de procesador físico que puede ser asignado dinámicamente a la máquina virtual. Las máquinas virtuales son gestionadas por el servidor. El servidor puede ser implementado en un microcódigo que se ejecuta en uno o más procesadores o puede ser parte de un sistema operativo servidor que se ejecuta en la máquina. En un ejemplo, el servidor es un hipervisor VM, como z/VM® ofrecido por IBM®. Una realización de z/VM® se describe más detalladamente en: "z/VM: General Information Manual", de IBM® Pub. No. CG24-5991-04, (2001).

40 El sistema 110 de entrada/salida dirige el flujo de información entre los dispositivos y el almacenamiento principal. Está acoplado al complejo de procesamiento central. Puede ser parte del complejo de procesamiento central o independiente del mismo. El subsistema de E/S libera a los procesadores centrales de la tarea de comunicar directamente con los dispositivos de E/S acoplados al CPC y permite que el procesamiento de datos prosiga al mismo tiempo que el procesamiento de E/S.

Los procesadores 106 centrales pueden tener una función (función o unidad) de traducción dinámica de direcciones (DAT), para transformar direcciones de programa (direcciones virtuales) a direcciones reales de memoria. Típicamente, una función de DAT incluye una memoria intermedia de traducción adelantada para mantener en memoria caché las traducciones, de manera que los accesos posteriores al bloque de la memoria de ordenador no requieren el retraso de la traducción de dirección. Típicamente, se emplea una memoria caché entre la memoria del ordenador y el procesador. La memoria caché puede ser jerárquica, teniendo una gran memoria caché disponible para más de una CPU, y memorias caché más pequeñas, más rápidas (nivel inferior) entre la memoria caché grande y cada CPU. En algunas implementaciones, las memorias caché de nivel inferior son divididas para proporcionar memorias caché, de bajo nivel, separadas, para extraer instrucciones y accesos a datos. En una realización, una instrucción es extraída desde la memoria por una unidad de extracción de instrucciones por medio de una memoria caché. La instrucción es decodificada en una unidad de decodificación de instrucciones y es distribuida (con otras instrucciones en algunas realizaciones) a las unidades de ejecución de instrucciones. Típicamente, se emplean varias unidades de ejecución, por ejemplo, una unidad de ejecución aritmética, una unidad de ejecución en coma flotante y una unidad de ejecución de instrucción de bifurcación. La instrucción es ejecutada por la unidad de ejecución, accediendo a los operandos desde la memoria o los registros especificados por la instrucción, según sea necesario. Si un operando debe ser accedido (cargado o almacenado), desde memoria una unidad de almacenamiento de carga gestiona, típicamente, el acceso bajo el control de la instrucción que está siendo ejecutada.

En una realización, la invención puede ser puesta en práctica mediante software (denominado, a veces, código interno bajo licencia (LIC), firmware, micro-código, mili-código, pico-código, etc., cualquiera de los cuales sería consistente con la presente invención). El código de programa de software que materializa la presente invención es accedido, típicamente, por el procesador, conocido también como CPU (Unidad Central de Procesamiento) del sistema informático, desde un medio de almacenamiento a largo plazo, tal como una unidad de CD-ROM, una unidad de cinta o un disco duro. El código de programa de software puede estar materializado en cualquiera de entre una diversidad de medios conocidos, para su uso con un sistema de procesamiento de datos, tal como un disquete, un disco duro o un CD-ROM. El código puede ser distribuido en dichos medios, o puede ser distribuido a los usuarios desde la memoria del ordenador o el almacenamiento de un sistema informático sobre una red a otros sistemas informáticos, para su uso por los usuarios de dichos otros sistemas.

Como alternativa, el código de programa puede ser materializado en la memoria, y ser accedido por el procesador usando el bus del procesador. Dicho código de programa incluye un sistema operativo que controla la función y la interacción de los diversos componentes de ordenador y uno o más programas de aplicación. Normalmente, el código de programa es paginado desde medios de almacenamiento de alta densidad a una memoria de alta velocidad, donde se encuentra disponible para ser procesado por el procesador. Las técnicas y los procedimientos para materializar el código de programa de software en memoria, en medios físicos y/o distribuir el código de software a través de redes, son bien conocidos y no serán descritos adicionalmente en la presente memoria. El código de programa, cuando se crea y se almacena en un medio tangible (incluyendo, pero no limitándose a, módulos de memoria electrónica (RAM), memoria flash, discos compactos (CDs), DVDs, cinta magnética, etc) se denominan, frecuentemente, "un producto de programa informático". Típicamente, el medio del producto de programa informático puede ser leído por un circuito de procesamiento, preferentemente en un sistema informático, para su ejecución por el circuito de procesamiento.

Otro ejemplo de un entorno informático para incorporar uno o más aspectos de la presente invención, se representa en la Fig. 2. En este ejemplo, se proporciona un sistema 200 informático servidor emulado, que emula un sistema 202 informático servidor de una arquitectura de servidor. El procesador 204 servidor emulado (o procesador servidor virtual) es materializado por medio de un procesador 206 de emulación que tiene una arquitectura de conjunto de instrucciones nativas diferente de la usada por los procesadores del ordenador servidor. El sistema de ordenador servidor emulador tiene una memoria 208 que puede ser accedida por el procesador 206 de emulación. En la realización de ejemplo, la memoria 208 es dividida en una porción 210 de memoria de ordenador servidor y una porción 212 de rutinas de emulación. La memoria 210 de ordenador servidor está disponible para los programas del ordenador 202 servidor emulado y puede contener tanto un servidor como un hipervisor 214 y una o más máquinas 216 virtuales que ejecutan sistemas operativos 218 clientes, de manera análoga a los elementos con nombre similar en la Fig. 1. El procesador 206 de emulación ejecuta instrucciones nativas de un conjunto de instrucciones diseñado de una arquitectura diferente de la del procesador emulado; las instrucciones nativas se obtienen, por ejemplo, de la memoria 212 de rutinas de emulación. El procesador 206 de emulación puede acceder a una instrucción de servidor para su ejecución desde un programa en la memoria 210 del ordenador servidor, empleando una o más instrucciones obtenidas en una secuencia de rutina de acceso/ decodificación, que puede decodificar la instrucción o las instrucciones de servidor accedidas para determinar una rutina de ejecución de instrucciones nativas para emular la función de la instrucción de servidor accedida. Una de dichas instrucciones de servidor puede ser, por ejemplo, una instrucción inicio de ejecución Interpretativa (SIE), por medio de la cual el servidor intenta ejecutar un programa en una máquina virtual. Las rutinas 212 de emulación pueden incluir soporte para esta instrucción, y para ejecutar una secuencia de instrucciones de servidor en una máquina virtual, según la

definición de esta instrucción SIE.

Otras funciones que se definen para la arquitectura de sistema de ordenador servidor pueden ser emuladas por rutinas de función diseñadas, incluyendo funciones tales como registros de propósito general, registros de control, traducción dinámica de direcciones y soporte de subsistema de E/S y memoria caché del procesador, por ejemplo. Las rutinas de emulación pueden tomar ventaja también de funciones disponibles en el procesador 206 de emulación (tales como registros generales y traducción dinámica de direcciones virtuales) para mejorar el rendimiento de las rutinas de emulación. Pueden proporcionarse también hardware especial y motores de descarga para ayudar al procesador e emular la función del ordenador servidor. El ordenador servidor, en una realización, está en comunicación con una diversidad de medios 220 de almacenamiento conocidos, tales como, por ejemplo, un disquete, un disco duro o un CD-ROM. El código de programa de software puede ser distribuido sobre dichos medios o puede ser distribuido a los usuarios sobre una red 222.

#### Registros y procesador del ordenador

En una realización, una funcionalidad de instrucción de programa de la CPU se comunica con una pluralidad de registros sobre un bus de comunicación. El bus de comunicación puede ser interno o externo a la CPU. Algunos registros pueden ser de sólo lectura. Otro hardware y/o software puede leer/escribir también en una o más de los registros accesibles por la CPU. Un código de operación de instrucción (código de operación) determina qué tipo de registro debe usarse en cualquier operación de instrucción máquina particular.

#### Registros generales

Las instrucciones pueden designar información en uno o más de entre 16 registros generales. Los registros generales pueden ser usados como registros de dirección base y registros de índice en aritmética de direcciones y como acumuladores en aritmética general y en operaciones lógicas. Cada registro contiene posiciones de 64 bits. Los registros generales se identifican por los números 0-15 y son designados por un campo R de cuatro bits en una instrucción. Algunas instrucciones permiten direccionar múltiples registros generales teniendo diversos campos R. Para algunas instrucciones, el uso de un registro general específico está designado de manera implícita, más que explícita, por un campo R de la instrucción. Para algunas instrucciones, se acoplan los bits 32-63 o los bits 0-63 de dos registros generales contiguos, proporcionando un formato de 64-bit o de 128-bit, respectivamente. En estas operaciones, el programa debe designar un registro con numeración par, que contiene los 32 o 64 bits situados más a la izquierda (orden superior). El siguiente registro con numeración más alta contiene los 32 o 64 bits situados más a la derecha (orden inferior). Además de su uso como acumuladores en aritmética general y en operaciones lógicas, 15 de los 16 registros generales se usan también como dirección base y registros de índice en la generación de direcciones. En estos casos, los registros son designados por medio de un campo B o un campo X de cuatro bits en una instrucción. Un valor de cero en el campo B o X especifica que no debe aplicarse ninguna base o índice, y, de esta manera, el registro general 0 no puede ser designado como contenedor de una dirección base o índice.

#### Registros de control

Los registros de control permiten mantener y manipular la información de control fuera de la palabra de estado de programa. La CPU tiene 16 registros de control, cada uno con posiciones de 64 bits. Las posiciones de bit en los registros son asignadas a funciones particulares en el sistema, tales como registro de eventos de programa, y son usadas para especificar que una operación puede llevarse a cabo o para proporcionar información especial requerida por la función. Los registros de control son identificados por los números 0-15 y son designados por los campos R de cuatro bits en las instrucciones LOAD CONTROL y STORE CONTROL. Estas instrucciones pueden direccionar múltiples registro de control.

#### Registro de control 1

El registro de control 1 contiene el elemento de control del espacio de dirección primario (PASCE). En una realización, el registro de control 1 tiene uno de entre dos formatos, tal como se muestra en la Fig. 12, dependiendo del bit (R) de control de espacio real en el registro:

Los campos seleccionados en el elemento de control de espacio de dirección primario (PASCE) son asignados de la siguiente manera:

Origen de tabla de segmentos o la tabla de región primaria: Los bits 0-51 de la designación de la tabla de segmentos o la tabla de región primaria en el registro de control 1, con 12 ceros añadidos a la derecha, forman una dirección de 64 bits que indica el comienzo de la tabla de región primaria o la tabla de segmentos. No puede predecirse si la dirección es real o absoluta. Esta tabla se denominada tabla de región primaria o tabla de segmentos, ya que es usada para traducir las

direcciones virtuales en el espacio de direcciones primario.

Control (R) de espacio real primario: Si el bit 58 del registro de control 1 es igual a cero, el registro contiene una designación de tabla de regiones o de tabla de segmentos. Si el bit 58 es igual a uno, el registro contiene una designación de espacio real. Cuando el bit 58 es igual a uno, un valor igual a uno del bit de segmento común en una representación de memoria intermedia de traducción adelantada de una entrada de la tabla de segmentos previene que la entrada y la copia de la tabla de páginas de la memoria intermedia de traducción adelantada que designa la misma sean usadas cuando se traducen referencias al espacio de direcciones primario, incluso con una coincidencia entre la etiqueta (“token”) de origen en el registro de control 1 y el origen de la tabla en la entrada de la memoria intermedia de traducción adelantada.

Control de tipo designación primaria (DT): Cuando R es igual a cero, el tipo de designación de tabla en el registro de control 1 es especificado por los bits 60 y 61 en el registro, de la manera que se indica a continuación:

Bits 60 y 61	Tipo de designación
11	Tabla-primera-región
10	Tabla-segunda-región
01	Tabla-tercera-región
00	Tabla-segmentos

Bits de control de tipo de designación primario (DT)

Cuando R es igual a cero, los bits 60 y 61 deben ser 11 binario cuando se realiza un intento de usar la PASCE para traducir una dirección virtual en la que el bit situado más a la izquierda está en las posiciones de bits 0-10 de la dirección. De manera similar, los bits 60 y 61 deben ser 11 o 10 binario cuando el bit a uno situado más a la izquierda está en las posiciones de bits 11-21 de la dirección, y deben ser 11, 10 o 01 binario cuando el bit a uno situado más a la izquierda está en las posiciones de bit 22-32 de la dirección. En caso contrario, se reconoce una excepción de tipo ASCE.

Longitud de la tabla de región primaria o la tabla de segmentos (TL): Los bits 62 y 63 de la designación de la tabla de región primaria o la designación de la tabla de segmentos en el registro de control 1 especifica la longitud de la tabla de regiones o la tabla de segmentos variable en múltiplos de 512 entradas. La longitud de la tabla de región primaria o la tabla de segmentos, en unidades de 4.096 bytes, es uno más que el valor TL. Los contenidos del campo de longitud son usados para establecer si la porción de la dirección virtual (RFX, RSX, RTX o SX) a traducir por medio de la tabla designa una entrada incluida en la tabla.

Origen de etiqueta en espacio real primario: Los bits 0-51 de la designación del espacio real primario en el registro de control 1, con 12 ceros añadidos a la derecha, forman una dirección de 64-bits que puede ser usada en la formación y el uso de las entradas de la memoria intermedia de traducción adelantada que proporciona una traducción virtual igual a real para las referencias al espacio de direcciones primario. Aunque esta dirección es usada sólo como una etiqueta y no es usada para realizar una referencia de almacenamiento, todavía debe ser una dirección válida; de lo contrario, una entrada incorrecta de memoria intermedia de traducción adelantada pueda ser usada cuando se usan los contenidos del registro de control 1.

Los siguientes bits del registro de control 1 no son asignados y son ignorados: los bits 52, 53 y 59 si el registro contiene una designación de la tabla de regiones o una designación de tabla de segmentos, y los bits 52, 53 y 59-63, si el registro contiene una designación de espacio real.

Registro de control 7

El registro de control 7 contiene el elemento de control de espacio de direcciones secundario (SASCE). En una realización, el registro de control 7 tiene uno de los dos formatos ilustrados en la Fig. 13, dependiendo del bit (R) de control de espacio real en el registro:

Registro de control 13

El registro de control 13 contiene el elemento de control de espacio de direcciones local (HASCE). En una realización, el registro de control 13 tiene uno de los dos formatos ilustrados en la Fig. 14, dependiendo del bit (R) de control de espacio real en el Registro:

Registros de acceso

La CPU tiene 16 registros de acceso, numerados 0-15. Un registro de acceso consiste en 32 posiciones de bits que contienen una especificación indirecta de un ASCE. Un ASCE es un parámetro usado por el mecanismo de traducción dinámica de direcciones (DAT) para traducir las referencias a un espacio de direcciones correspondiente. Cuando la CPU está en un modo denominado modo de registro de acceso (controlado por los bits en la palabra de estado de programa), un campo B de instrucción, usado para especificar una dirección lógica para una referencia de operando de almacenamiento, designa un registro de acceso, y el ASCE especificado por el registro de acceso es usado por DAT para la referencia realizada. Para algunas instrucciones, se usa un campo R en lugar de un campo B. Se proporcionan instrucciones para cargar y almacenar los contenidos de los registros de acceso y para mover los contenidos de un registro de acceso a otro.

Cada uno de los registros de acceso de 1-15 puede designar cualquier espacio de direcciones, incluyendo el espacio de instrucciones actual (el espacio de direcciones primario). El registro de acceso 0 designa el espacio de instrucciones primario. Cuando uno de los registros de acceso 1-15 es usado para designar un espacio de direcciones, la CPU determina qué espacio de direcciones es designado mediante la traducción de los contenidos del registro de acceso. Cuando el registro de acceso 0 es usado para designar un espacio de direcciones, la CPU trata el registro de acceso como si designara el espacio de instrucciones primario, y no examina los contenidos reales del registro de acceso. Por tanto, los 16 registros de acceso pueden designar, en cualquier momento, el espacio de instrucciones primario y un máximo de otros 15 espacios.

#### Palabra de estado de programa (PSW)

La palabra de estado de programa incluye la dirección de instrucción, el código de condición, y otra información usada para controlar la secuenciación de instrucciones y para determinar el estado de la CPU. La palabra de estado de programa activo o de control se denomina la palabra de estado de programa actual. Gobierna el programa que se está ejecutando actualmente.

La CPU tiene una capacidad de interrupción, lo que permite que la CPU cambie rápidamente a otro programa en respuesta a condiciones excepcionales y a estímulos externos. Cuando ocurre una interrupción, la CPU coloca la palabra de estado de programa actual en una ubicación de almacenamiento asignada, llamada ubicación de vieja palabra de estado de programa, para la clase particular de interrupción. La CPU extrae una nueva palabra de estado de programa desde una segunda ubicación de almacenamiento asignada. Esta nueva palabra de estado de programa determina el siguiente programa a ser ejecutado. Cuando ha finalizado el procesamiento de la interrupción, el programa que gestiona la interrupción puede recargar la vieja palabra de estado de programa, convirtiéndola de nuevo en la palabra de estado de programa actual, de manera que el programa interrumpido puede continuar.

Hay seis clases de interrupciones: externa, E/S, comprobación de máquina, programa, reinicio y llamada de supervisor. Cada clase tiene un par distinto de ubicaciones de vieja palabra de estado de programa y nueva palabra de estado de programa asignadas permanentemente en el almacenamiento real.

#### Palabra de estado de programa actual

La palabra de estado de programa actual en la CPU contiene información necesaria para la ejecución del programa activo actualmente. La palabra de estado de programa es de 128 bits de longitud e incluye la dirección de instrucción, el código de condición y otros campos de control. En general, la palabra de estado de programa es usada para controlar la secuenciación de instrucciones de control y para mantener e indicar la mayor parte del estado de la CPU en relación al programa que está ejecutándose en la actualidad. La información de estado y control adicional está contenida en los registros de control y en ubicaciones de almacenamiento asignadas. El estado de la CPU puede ser cambiado cargando una nueva palabra de estado de programa o parte de una palabra de estado de programa.

El control es conmutado durante una interrupción de la CPU mediante el almacenamiento de la palabra de estado de programa actual, para preservar el estado de la CPU, y, a continuación, cargando una nueva palabra de estado de programa. La ejecución de LOAD PSW o LOAD PSW EXTENDED, o la exitosa conclusión de la secuencia de la carga de programa inicial, introduce una nueva palabra de estado de programa. La dirección de instrucción es actualizada mediante la ejecución de la instrucción secuencial y es reemplazada por bifurcaciones exitosas. Se proporcionan otras instrucciones que operan sobre una porción de la palabra de estado de programa.

Una palabra de estado de programa nueva o modificada se convierte en activa (es decir, la información introducida en la palabra de estado de programa actual asume el control de la CPU) cuando se completa la interrupción o la ejecución de una instrucción que cambia la palabra de estado de programa. La interrupción para el registro de eventos de programa (PER) asociada con una instrucción que cambia la palabra de estado de programa ocurre bajo el control de la máscara PER que es efectiva al principio de la operación. Los bits 0-7 de la palabra de estado de programa se denominan, colectivamente, la máscara de sistema. En una realización, la palabra de estado de programa tiene el formato ilustrado en

la Fig. 15:

A continuación, se muestra un breve resumen de las funciones de campos seleccionados de la palabra de estado de programa.

5 Modo DAT (T): El bit 5 controla si se realiza o no la traducción dinámica implícita de direcciones de las direcciones lógicas y de instrucciones usadas para acceder al almacenamiento. Cuando el bit 5 es igual a cero, DAT está desactivada y las direcciones lógicas y de instrucciones son tratadas como direcciones reales. Cuando el bit 5 es igual a uno, DAT está activada, y se invoca el mecanismo de traducción dinámica de direcciones.

10 Clave PSW: Los bits 8-11 forman la clave de acceso para las referencias de almacenamiento por la CPU. Si la referencia está sujeta a una protección controlada mediante clave, la clave PSW se corresponde con una clave de almacenamiento cuando la información es almacenada o cuando la información es extraída desde una ubicación que está protegida contra la extracción. Sin embargo, para uno de los operandos de cada uno de entre MOVE TO PRIMARY, MOVE TO SECONDARY, MOVE WITH KEY, MOVE WITH SOURCE KEY y MOVE WITH DESTINATION KEY, se usa una clave de acceso especificada como operando en lugar de la clave PSW.

15 Control de espacio de direcciones (AS): Los bits 16 y 17, en conjunción con el bit 5 de la palabra de estado de programa, controlan el modo de traducción.

20 Código de condición (CC): Los bits 18 y 19 son los dos bits del código de condición. El código de condición es establecido a 0, 1, 2 ó 3, dependiendo del resultado obtenido en la ejecución de ciertas instrucciones. La mayoría de las operaciones aritméticas y lógicas, así como algunas otras operaciones, establecen el código de condición. La instrucción BRANCH ON CONDITION puede especificar cualquier selección de los valores de código de condición como un criterio para una bifurcación.

Dirección de instrucción: Los bits 64-127 de la palabra de estado de programa son la dirección de instrucción. Esta dirección designa la ubicación del byte situado más a la izquierda de la siguiente instrucción a ser ejecutada, a menos que la CPU esté en el estado de espera (el bit 14 de la palabra de estado de programa es igual a uno).

#### Tipos y formatos de direcciones

25 Con el propósito de direccionar el almacenamiento principal, se reconocen tres tipos básicos de direcciones: absoluta, real y virtual. Las direcciones se distinguen en base a las transformaciones que se aplican a la dirección durante un acceso de almacenamiento. La traducción de direcciones convierte una dirección virtual a una dirección real. La prefijación convierte una dirección real a una dirección absoluta. Además de los tres tipos básicos de direcciones, se definen tipos adicionales que son tratadas como uno u otro de los tres tipos básicos, dependiendo de la instrucción y del modo actual.

#### 30 Dirección absoluta

Una dirección absoluta es la dirección asignada a una ubicación de almacenamiento principal. Una dirección absoluta es usada para un acceso de almacenamiento sin realizar ninguna transformación sobre ella. El subsistema de canal y todas las CPUs en la configuración se refieren a una ubicación de almacenamiento principal compartido usando la misma dirección absoluta. Normalmente, al almacenamiento principal disponible es asignado a direcciones absolutas contiguas empezando en 0, y las direcciones son asignadas en bloques completos de 4 Kilobytes, en límites integrales. Una excepción es reconocida cuando se realiza un intento para usar una dirección absoluta en un bloque que no ha sido asignado a ubicaciones físicas. En algunos modelos, pueden proporcionarse controles de reconfiguración de almacenamiento que permiten al operador cambiar la correspondencia entre direcciones absolutas y ubicaciones físicas. Sin embargo, en todo momento, una ubicación física no está asociada con más de una dirección absoluta. El almacenamiento que consiste en ubicaciones de bytes secuenciadas según sus direcciones absolutas se denomina almacenamiento absoluto.

#### Dirección real

45 Una dirección real identifica una ubicación en el almacenamiento real. Cuando se usa una dirección real para un acceso al almacenamiento principal, la misma es convertida, por medio de prefijación, para formar una dirección absoluta. En cualquier momento, hay una asignación desde una dirección real a una dirección absoluta para cada CPU en la configuración. Cuando se usa una dirección real por una CPU para acceder al almacenamiento principal, puede ser convertida a una dirección absoluta mediante prefijación. La transformación particular está definida por el valor en el registro de prefijo para la CPU. El almacenamiento que consiste en ubicaciones de byte secuenciadas según sus direcciones reales se conoce como almacenamiento real.

#### 50 Dirección virtual

Una dirección virtual identifica una ubicación en el almacenamiento virtual. Cuando se usa una dirección virtual para un acceso al almacenamiento principal, la misma es traducida por medio de la traducción dinámica de direcciones, bien a una dirección real, que puede ser sometida a prefijación para formar una dirección absoluta, o bien directamente a una dirección absoluta.

5 Dirección virtual primaria

Una dirección virtual primaria es una dirección virtual que debe ser traducida por medio del elemento de control de espacio de direcciones primario (PASCE). Las direcciones lógicas son tratadas como direcciones virtuales primarias en el modo de espacio primario. Las direcciones de instrucción son tratadas como direcciones virtuales primarias en el modo de espacio primario, el modo de espacio secundario o el modo de registro de acceso. La dirección del primer operando de MOVE TO PRIMARY y la dirección del segundo operando de MOVE TO SECONDARY son tratadas como direcciones virtuales primarias. Además, cuando se está ejecutando un cliente paginable, el almacenamiento principal (memoria), que el servidor observa como almacenamiento absoluto está representado en el espacio de direcciones primario del servidor, es decir, las direcciones absolutas de cliente son tratadas como direcciones virtuales primarias de servidor.

Dirección virtual secundaria

15 Una dirección virtual secundaria es una dirección virtual que debe ser traducida por medio del elemento de control de espacio de direcciones secundario (SASCE). Las direcciones lógicas son tratadas como direcciones virtuales secundarias en el modo de espacio secundario. La dirección del segundo operando de MOVE TO PRIMARY y la dirección del primer operando de MOVE TO SECONDARY son tratadas como direcciones virtuales secundarias.

Dirección virtual especificada por AR

20 Una dirección virtual especificada por AR es una dirección virtual que debe ser traducida por medio de un elemento de control de espacio de dirección especificado por registro de acceso. Las direcciones lógicas son tratadas como direcciones especificadas por AR en el modo de registro de acceso.

Dirección virtual local

25 Una dirección virtual local es una dirección virtual que debe ser traducida por medio del elemento de control de espacio de dirección local (HASCE). Las direcciones lógicas y las direcciones de instrucciones son tratadas como direcciones virtuales locales en el modo de espacio local.

Dirección de instrucción

30 Las direcciones usadas para extraer instrucciones desde el almacenamiento se denominan direcciones de instrucción. Las direcciones de instrucción son tratadas como direcciones reales en el modo real, como direcciones virtuales primarias en el modo de espacio primario, el modo de espacio secundario o el modo de registro de acceso, y como direcciones virtuales locales en el modo de espacio local. La dirección de instrucción en la palabra de estado de programa actual y la dirección de destino de EXECUTE son direcciones de instrucción.

Dirección efectiva

35 En algunas situaciones, es conveniente usar la expresión "dirección efectiva". Una dirección eficaz es la dirección que existe antes de realizar cualquier transformación mediante la traducción dinámica de direcciones o mediante prefijación. Una dirección efectiva puede ser especificada directamente en un registro o puede resultar de la aritmética de direcciones. La aritmética de direcciones es la adición de la base y el desplazamiento o de la base, el índice y el desplazamiento.

Prefijación

40 La prefijación proporciona la capacidad de asignar el rango de direcciones reales 0-8.191 a un bloque diferente en el almacenamiento absoluto para cada CPU, permitiendo, de esta manera, que más de una CPU compartan el almacenamiento principal para operar simultáneamente con un mínimo de interferencia, especialmente en el procesamiento de interrupciones. La prefijación hace que las direcciones reales en el rango de 0 a 8.191 tengan una correspondencia, uno a uno, con el bloque de direcciones absolutas de 8K bytes (el área de prefijo) identificado por el valor de las posiciones de bits 0-50 del registro de prefijo para la CPU, y el bloque de direcciones reales identificado por ese valor en el registro de prefijo para una correspondencia, uno-a-uno, con las direcciones absolutas 0-8.191. Las direcciones reales restantes son las mismas que las direcciones absolutas correspondientes. Esta transformación permite que cada CPU acceda a todo el almacenamiento principal, incluyendo los primeros 8K bytes y las ubicaciones designadas por los registros de prefijo de otras CPUs.

El prefijo es una cantidad 51-bits contenida en las posiciones de bit 0-50 del registro de prefijo. En una realización, el registro de prefijo tiene el formato ilustrado en la Fig. 16.

#### Formato del registro de prefijo

5 Cuando se aplica prefijación, la dirección real es transformada a una dirección absoluta usando una de las siguientes reglas, en función de los bits 0-50 de la dirección real:

1. Los bits 0-50 de la dirección, si son todos iguales a cero, son reemplazados con los bits 0-50 del prefijo.
2. Los bits 0-50 de la dirección, si son iguales a los bits 0-50 del prefijo, son reemplazados con ceros.
3. Los bits 0-50 de la dirección, si no son todos iguales a cero y no son iguales a los bits 0-50 del prefijo, permanecen sin cambios.

10 Sólo la dirección presentada al almacenamiento es traducida como prefijación. Los contenidos de la fuente de la dirección permanecen sin cambios.

La distinción entre las direcciones real y absoluta se hace incluso cuando el registro de prefijo contiene todos ceros, en cuyo caso una dirección real y su dirección absoluta correspondiente son idénticas.

#### Relación entre las direcciones reales y absolutas

15 La relación entre las direcciones real y absoluta se representa gráficamente en la Fig. 17.

#### Espacios de direcciones

Un espacio de direcciones es una secuencia consecutiva de números enteros (direcciones virtuales); junto con los parámetros de transformación específicos que permiten que cada número sea asociado con una ubicación de byte en el almacenamiento. La secuencia empieza en cero y prosigue de izquierda a derecha.

20 Cuando una dirección virtual es usada por una CPU para acceder al almacenamiento principal, la misma es convertida primero, por medio de traducción dinámica de direcciones (DAT), a una dirección real o absoluta. Una dirección real puede ser sometida adicionalmente a prefijación para formar una dirección absoluta. DAT puede usar una primera tabla de regiones, una segunda tabla de regiones, una tercera tabla de regiones, una tabla de segmentos y una tabla de páginas como parámetros de transformación. La designación (origen y longitud) de la tabla de nivel más alto para un espacio de direcciones específico es denominada un elemento de control de espacio de direcciones (ASCE), y es encontrada para su uso por parte de DAT en un registro de control o según se especifica por un registro de acceso. Como alternativa, el ASCE para un espacio de direcciones puede ser una designación de un espacio real, que indica que DAT debe traducir la dirección virtual simplemente tratándola como una dirección real y sin usar ninguna tabla.

30 DAT usa, en diferentes momentos, el ASCE en registros de control diferentes, o especificados por los registros de acceso. La elección está determinada por el modo de traducción especificado en la palabra de estado de programa actual. Hay cuatro modos de traducción disponibles: modo de espacio primario, modo de espacio de secundario, modo de registro de acceso y modo de espacio local. Los diferentes espacios de direcciones son direccionables en función del modo de traducción.

35 En cualquier momento, cuando la CPU está en el modo de espacio primario o en el modo de espacio secundario, la CPU puede traducir direcciones virtuales que pertenecen a dos espacios de direcciones (el espacio de direcciones primario y el espacio de direcciones secundario). En cualquier momento, cuando la CPU está en el modo de registro de acceso, puede traducir las direcciones virtuales de hasta 16 espacios de direcciones (el espacio de direcciones primario y hasta 15 espacios de direcciones especificados por AR). En cualquier momento, cuando la CPU está en el modo de espacio local, puede traducir direcciones virtuales del espacio de direcciones local.

40 El espacio de direcciones primario es identificado como tal porque consiste en direcciones virtuales primarias, que son traducidas por medio del elemento de control de espacio de direcciones primario (PASCE). De manera similar, el espacio de direcciones secundario consiste en direcciones virtuales secundarias traducidas por medio del elemento de control de espacio de direcciones secundario (SASCE). Los espacios de direcciones especificados por AR consisten en direcciones virtuales especificadas por AR traducidas por medio de elemento de control de espacio de direcciones especificado por registro de acceso (ASCE especificado por AR), y el espacio de direcciones local consiste en direcciones virtuales locales traducidas por medio del elemento de control de espacio de direcciones locales (HASCE). Los ASCES primario y secundario están en los registros de control 1 y 7, respectivamente. Los ASCES especificados por AR pueden estar en los registros de control 1 y 7, o en las entradas de tabla denominadas entradas de tabla ASN secundaria. El HASCE está en

el registro de control 13.

Traducción dinámica de direcciones

5 La traducción dinámica de direcciones es el procedimiento de traducción de una dirección virtual (durante una referencia de almacenamiento, por ejemplo) a la dirección de memoria principal correspondiente (dirección real o dirección absoluta en la realización). La dirección virtual puede ser una dirección virtual primaria, una dirección virtual secundaria, una dirección virtual especificada por registro de acceso o una dirección virtual local. Estas direcciones son traducidas por medio del PASCE, SASCE, ASCE especificado por AR o HASCE, respectivamente. Después de la selección del ASCE apropiado, el procedimiento de traducción es el mismo para la totalidad de los cuatro tipos de direcciones virtuales.

Modo de traducción de direccionamiento

10 Una dirección efectiva es la dirección (dirección virtual), que existe antes de que se realice cualquier transformación por la traducción dinámica de direcciones o por la prefijación. Los tres bits en la palabra de estado de programa que controlan la traducción dinámica de direcciones son el bit 5, el bit de modo DAT, y los bits 16 y 17, los bits de control del espacio de direcciones. Cuando el bit de modo DAT es igual a cero, entonces DAT está desactivado, y la CPU está en modo real. Cuando el bit de modo DAT es igual a uno, entonces DAT está activado, y la CPU está en el modo de traducción designado por los bits de control del espacio de direcciones: el valor binario 00 indica el modo de espacio primario, el valor binario 01 indica el modo de registro de acceso, el valor binario 10 indica el modo de espacio secundario, y el valor binario 11 indica el modo de espacio local. Los diversos modos se muestran a continuación, junto con la gestión de las direcciones en cada modo.

Bit PSW			DAT	Modo	Gestión de las direcciones	
5	16	17			Direcciones de instrucción	Direcciones lógicas
0	0	0	Desact.	Modo real	Real	Real
0	0	1	Desact.	Modo real	Real	Real
0	1	0	Desact.	Modo real	Real	Real
0	1	1	Desact.	Modo real	Real	Real
1	0	0	Activ.	Modo de espacio primario	Virtual primaria	Virtual primaria
1	0	1	Activ.	Modo de registro de acceso	Virtual primaria	Virtual especificada por AR
1	1	0	Activ.	Modo de espacio secundario	Virtual primaria	Virtual secundaria
1	1	1	Activ.	Modo de espacio local	Virtual local	Virtual local

20 Modos de traducción

25 La palabra de estado de programa es una palabra de 128 bits que, en parte, proporciona 2 bits que indican el modo de direccionamiento. En una realización, el bit 31 es el bit de modo de direccionamiento extendido (EA) y el bit 32 es el bit de modo de direccionamiento base (BA). Estos dos bits indican el tamaño de las direcciones. El estado de cada uno de estos dos bits es binario (1 ó 0). Si el bit EA es igual a 0 y el bit BA es igual a 0, entonces se indica un direccionamiento de 24-bits. Si se indica un direccionamiento de 24 bits, la dirección está ubicada en los bits 40-63 de una palabra de 64 bits (una entidad de 64 bits que se denomina, comúnmente, una doble palabra). Cuando la dirección de instrucción ocupa los segundos 64 bits de una entidad de 128-bit (un quadword), las posiciones de bit en la palabra de estado de programa son las siguientes. En el modo de 24 bits, la dirección de instrucción está en los bits 104-127 de la palabra de estado de programa. En el modo de 31 bits, la dirección de instrucción está en los bits 97-127 de la palabra de estado de programa. En el modo de 64 bits, la dirección de instrucción está en los bits 64-127 de la palabra de estado de programa. Si el bit EA es igual a 0 y el bit BA es igual a 1, entonces se indica un direccionamiento de 31-bits. La palabra de 64-bits apropiada contiene una dirección de 31 bits situada en las posiciones de bit 33-63. Si el bit EA es igual a 1 y el bit BA es igual a 1, entonces los bits 0-63, que son la totalidad de los 64 bits, de una palabra de 64-bits contienen la dirección. En caso contrario, se indica una condición de excepción. Una vez obtenido el modo de direccionamiento, debe determinarse el ASCE.

## Elemento de control de espacio de direcciones (ASCE)

Ahora, se hace referencia a la Fig. 3, que ilustra una realización de cómo se usa la palabra de estado de programa para determinar el elemento de control de espacio de direcciones (ASCE) efectivo para la traducción dinámica de direcciones de la dirección virtual. El ASCE puede especificar, por ejemplo, un espacio de direcciones de 2 Gigabytes (Giga =  $2^{30}$ ). O puede especificar, por ejemplo, un espacio de direcciones de 4 Terabytes (Tera =  $2^{40}$ ), de 8 Petabytes (Peta =  $2^{50}$ ) o de 16 Exabytes (Exa =  $2^{60}$ ). O puede especificar una designación de espacio real. Una designación de espacio real causa que la dirección virtual sea tratada como una dirección real en el almacenamiento sin hacer referencia a una o más tablas de traducción de direcciones.

La palabra de estado de programa 300 contiene un bit (T) 302 de traducción y bits (AS) 304 de espacio de direcciones. En 306, si el bit (T) de traducción es igual a cero, entonces la dirección es una dirección 326 real. Si, en 308, el espacio de direcciones (AS) es igual a cero (00 binario), entonces el ASCE efectivo para esta dirección virtual es el elemento de control de espacio de direcciones primario (PASCE) 310. Si, en 312, el espacio de direcciones (AS) es igual a uno (01 binario), entonces el ASCE efectivo es el elemento de control de espacio de direcciones 314 especificado por registro de acceso. Si, en 316, un espacio de direcciones (AS) es igual a dos (10 binario), entonces el ASCE efectivo es el elemento de control de espacio de direcciones secundario (SASCE) 318. De lo contrario, el espacio de direcciones (AS) es igual a tres (11 binario) y el ASCE efectivo es el elemento de control de espacio de direcciones local (HASCE) 322.

Después de la selección del ASCE efectivo, el procedimiento de traducción dinámica de direcciones es, preferentemente, el mismo para la totalidad de los cuatro tipos de direcciones virtuales.

La designación de tabla de segmentos o la designación de tabla de regiones causa que la traducción sea realizada por medio de tablas establecidas por el sistema operativo en el almacenamiento real o absoluto. Una designación de espacio real causa que la dirección virtual sea tratada simplemente como una dirección real, sin el uso de tablas en el almacenamiento.

En el procedimiento de traducción, cuando se usa una designación de tabla de segmentos o una designación de tabla de regiones, se reconocen tres tipos de unidades de información (regiones, segmentos y páginas). Una región es un bloque de direcciones virtuales secuenciales que abarcan 2 Gigabytes y comienzan en un límite de 2 Gigabytes. Un segmento es un bloque de direcciones virtuales secuenciales que abarcan 1 megabyte y comienzan en un límite de 1 Megabyte. Una página es un bloque de direcciones virtuales secuenciales que abarca 4 kilobytes y comienza en un límite de 4 kilobytes.

## Formato de dirección virtual

La traducción de una dirección virtual puede implicar la referencia a una pluralidad de tablas de traducción de una jerarquía de tablas de traducción para obtener una dirección real o absoluta. La dirección real puede ser sometida además a una operación de prefijación para formar una dirección absoluta. La dirección virtual contiene índices a entradas en tablas de traducción en la jerarquía de tablas de traducción. Consiguientemente, la dirección virtual se divide en cuatro campos principales. Los bits 0-32 se denominan índice de región (RX), los bits 33-43 se denominan índice de segmento (SX), los bits 44-51 se denominan índice de página (PX), y los bits 52-63 se denominan índice de byte (BX). En una realización, la dirección virtual tiene el formato ilustrado en la Fig. 18.

Según lo determinado por su ASCE, un espacio de direcciones virtuales puede ser un espacio de 2 Gigabytes que consiste en una región, o puede ser un espacio de hasta 16 Exabytes que consiste en hasta regiones de 8 Gigabytes. La parte RX de una dirección virtual aplicada a un espacio de direcciones de 2 Gigabytes debe ser igual a cero; de lo contrario, se reconoce una excepción. La propia parte RX de una dirección virtual se divide en tres campos. Los bits 0-10 se denominan primer índice de región (RFX), los bits 11-21 se denominan índice de segunda región (RSX) y los bits 22-32 se denominan tercer índice de región (RTX). En una realización, los bits 0-32 de la dirección virtual tienen el formato ilustrado en la Fig. 19.

Una dirección virtual en la que el RTX es la parte más a la izquierda, más significativa (una dirección de 42-bits), es capaz de direccionar 4 terabytes (2.048 regiones), una en la que el RSX es la parte más a la izquierda, más significativa (una dirección de 53 bits), es capaz de direccionar 8 Petabytes (4.194.304 regiones), y una en la que el RFX es la parte más a la izquierda, más significativa (una dirección de 64-bits), es capaz de direccionar 16 Exabytes (8,589,934,592 regiones).

Una dirección virtual en la que el RX es igual a cero puede ser traducida a una dirección real por medio de dos tablas de traducción: una tabla de segmentos y una tabla de páginas. Con la función EDAT habilitada, la traducción puede ser completada con sólo la tabla de segmentos. El RFX puede ser distinto de cero, en cuyo caso se requieren una primera tabla de regiones, una segunda tabla de regiones y una tercera tabla de regiones. Si el RFX es igual a cero, pero el RSX puede ser distinto de cero, se requieren una segunda tabla de regiones y una tercera tabla de regiones. Si el RFX y el RSX son iguales a cero, pero el RTX puede ser distinto de cero, se requiere una tercera tabla de regiones.

Una excepción es reconocida si el ASCE para un espacio de direcciones no designa el nivel más alto de tabla (comenzando con la primera tabla de regiones y continuando hacia abajo hasta la tabla de segmentos) necesario para traducir una referencia al espacio de direcciones.

#### Traducción dinámica de la dirección virtual

5 Ahora, se hace referencia a la Fig. 4, que ilustra una realización en la que el ASCE efectivo determinado en la Fig. 3 es usado para determinar la primera tabla de traducción en la jerarquía de tablas de traducción usadas en la traducción de la dirección virtual.

10 En una realización, el registro de control 1 (CR1) contiene el PASCE. El registro de control 7 (CR7) contiene el SASCE. El registro de control 13 (CR13) contiene el HASCE, y una entrada de la segunda tabla de espacio de direcciones (ASTE), que es derivada por el procedimiento de traducción de registro de acceso (ART), contiene un elemento de control de espacio de direcciones especificado por registro de acceso. Un ASCE 400 efectivo es seleccionado de una de estas ubicaciones.

15 Una primera porción del ASCE 400 efectivo contiene un origen 402 de tabla, que contiene una dirección de origen que designa una primera tabla de regiones, una segunda tabla de regiones, una tercera de región o una tabla de segmentos. Al origen de la tabla (los bits 0 ... 51) se le adjunta 12 ceros binarios para formar una dirección de origen de 64 bits de la tabla de traducción más alta en la jerarquía de tablas de traducción a ser usadas en la traducción de la dirección virtual. El ASCE 400 efectivo contiene también un bit (R) 404 de control de espacio real y los bits DT 406. Si el bit (R) de control de espacio real es igual a cero, entonces los bits DT son decodificados por el selector 408 para determinar qué dirección de origen particular es el origen 402 de la tabla. Si los bits DT tienen un valor de tres (11 binario), entonces el origen 402 de tabla indica una primera tabla 410 de regiones. Si los bits DT tienen un valor igual a dos (10 binario), entonces el origen 402 de tabla indica una segunda tabla 412 de regiones. Si los bits DT tienen un valor igual a uno (01 binario), entonces el origen 402 de tabla indica una tercera tabla 414 de regiones. De lo contrario, si los bits DT son iguales a cero (00 binario), entonces el origen 402 de tabla indica una tabla 416 de segmentos.

20 Una primera tabla de regiones, una segunda tabla de regiones o una tercera tabla de regiones se denomina, a veces, simplemente, una tabla de regiones. De manera similar, una designación de primera tabla de regiones, una designación de segunda tabla de regiones o una designación de tercera tabla de regiones se denomina, a veces, una designación de tabla de regiones. Las tablas de regiones, segmentos y páginas reflejan la asignación actual del almacenamiento real. Página es un término usado para la asignación de almacenamiento virtual. El almacenamiento real es asignado en bloques fijos. Las páginas no necesitan estar contiguas en el almacenamiento real, aunque sean asignadas a un conjunto de direcciones virtuales secuenciales.

25 Cuando el ASCE usado en una traducción es una designación de la primera tabla de regiones, el procedimiento de traducción consiste en una búsqueda en múltiples niveles usando, por ejemplo, una primera tabla de regiones, una segunda tabla de regiones, una tercera tabla de regiones, una tabla de segmentos y, opcionalmente, una tabla de páginas. Estas tablas residen en el almacenamiento real o absoluto. Cuando el ASCE es una designación de la segunda tabla de regiones, una designación de la tercera tabla de regiones o una designación de la tabla de segmentos, las búsquedas en los niveles de tablas en un nivel superior al nivel designado son omitidas, y las propias tablas de nivel más alto son omitidas.

Ahora, se hace referencia a la Fig. 5A, que ilustra una realización de la traducción dinámica de direcciones de una dirección virtual usando una jerarquía de tablas de traducción.

30 El ASCE 400 efectivo de la FIG. 4 contiene los bits 406 de tipo de designación (DT). Si el bit (R) 404 de control de espacio real del ASCE es igual a cero, entonces los bits DT son decodificados por el selector 408 para determinar qué origen 402 de tabla de dirección de origen designa. Si el bit (R) de control de espacio es igual a uno, entonces la traducción dinámica de direcciones tiene lugar tal como se muestra en el nodo D 564 de la Fig. 5B.

35 Si los bits DT tienen un valor de tres (11 binario) en el selector 408, entonces la primera tabla designada en la jerarquía de tablas de traducción es una primera tabla de regiones. El origen 402 de la tabla es sumado aritméticamente, en 502, con una parte 508 de un primer índice de región (RFX) de la dirección virtual para hacer referencia a la entrada 506 de la primera tabla de regiones en una primera tabla de regiones. El origen de la tabla (con 12 ceros añadidos a la derecha, o multiplicado por 4.096) es sumado al producto del índice multiplicado por 8 (o el índice con tres ceros añadidos a la derecha). La entrada de la primera tabla de regiones contiene un origen 504 de la segunda tabla de regiones a una tabla siguiente de nivel inferior en la jerarquía de tablas de traducción usadas en la traducción. La siguiente tabla de nivel inferior a la primera tabla de regiones es la segunda tabla de regiones. Si el bit (I) no válido de la entrada de la primera tabla de regiones es igual a uno, entonces la entrada de la primera tabla de regiones no es válida y no puede ser usada en la traducción. Se indica una condición de excepción.

Si los bits DT tienen un valor de dos (10 binario) en el selector 408, entonces la primera tabla designada en la jerarquía de tablas de traducción es una segunda tabla de regiones. El origen 402 de tabla es sumado aritméticamente, en 510, con una parte 516 de índice de segunda región (RSX) de la dirección virtual para hacer referencia a una entrada 514 de segunda tabla de regiones en una segunda tabla de regiones. El origen de la tabla (con 12 ceros añadidos a la derecha, o multiplicado por 4.096) es sumado al producto del índice multiplicado por 8 (o el índice con tres ceros añadidos a la derecha). La entrada de la segunda tabla de regiones contiene un origen 512 de la tercera tabla de regiones a una siguiente tabla de nivel inferior en la jerarquía de tablas de traducción usadas en la traducción. La siguiente tabla de nivel inferior a la segunda tabla de regiones es la tercera tabla de regiones. Si el bit (I) no válido de la entrada de la segunda tabla de regiones es igual a uno, entonces la entrada de la segunda tabla de regiones no es válida y se indica una condición de excepción.

Si los bits DT tienen un valor de uno (01 binario) en el selector 408, entonces la primera tabla designada en la jerarquía de tablas de traducción es una tercera tabla de regiones. El origen 402 de la tabla es sumado aritméticamente, en 518, con una porción 524 del tercer índice de región (RTX) de la dirección virtual para hacer referencia a una entrada 522 de la tercera tabla de regiones en una tercera tabla de regiones. El origen de la tabla (con 12 ceros añadidos a la derecha, o multiplicado por 4.096) es sumado al producto del índice multiplicado por 8 (o el índice con tres ceros añadidos a la derecha). La entrada de la tercera tabla de regiones contiene un origen 520 de la tabla de segmentos a una siguiente tabla de nivel inferior en la jerarquía de tablas de conversión usadas en la traducción. La siguiente tabla de nivel inferior a la tercera tabla de regiones es la tabla de segmentos. Si el bit (I) no válido de la entrada de la tercera tabla de regiones es igual a uno, entonces la entrada de la tercera tabla de regiones no es válida y se indica una condición de excepción.

Si los bits DT son iguales a cero (00 binario) en el selector 408, entonces la primera tabla designada en la jerarquía de tablas de traducción es una tabla de segmentos. El origen 402 de la tabla es sumado aritméticamente, en 526, con una porción 532 del índice de segmento (SX) de la dirección virtual para hacer referencia a una entrada 530 de la tabla de segmentos en una tabla de segmentos. El origen de la tabla (con 12 ceros añadidos a la derecha, o multiplicado por 4.096) es añadido al producto del índice multiplicado por 8 (o el índice con tres ceros añadidos a la derecha). La entrada de la tabla de segmentos contiene una dirección de origen a una tabla de páginas o una dirección absoluta de marco de segmento (SFAA), mostrada en 528. Si el bit (I) no válido de la entrada de la tabla de segmentos es igual a uno, entonces la entrada de la tabla de segmentos no es válida y se indica una condición de excepción.

En 538, se examina el bit de control de formato (FC) de la STE de la tabla de segmentos. Si el control de formato de la STE es igual a uno, entonces la entrada 530 de tabla de segmentos contiene una dirección absoluta 552 de marco de segmento (SFAA) y la traducción dinámica de direcciones continúa con referencia al nodo 562 en la FIG. 5C. De lo contrario, la entrada de la tabla de segmentos obtenida forma la tabla de segmentos que contiene una dirección de origen de tabla de páginas y la traducción dinámica de direcciones continúa con referencia al nodo 560 en la Fig. 5B.

Ahora, se hace referencia a la Fig. 5B. Si el control de formato de la STE en la entrada de tabla de segmentos es igual a cero, entonces la entrada de tabla de segmentos obtenida de la tabla de segmentos contiene una dirección de origen a la siguiente tabla de nivel inferior en la jerarquía de las tablas de traducción. La siguiente tabla de nivel inferior a la tabla de segmentos es una tabla de páginas. El origen 528 de la tabla de páginas, obtenido desde la entrada 530 de la tabla de segmentos de la Fig. 5A, es sumado aritméticamente, en 538, con una porción 534 de índice de página (PX) de la dirección virtual para hacer referencia a una entrada 542 de la tabla de páginas en una tabla de páginas. El origen de la tabla (con 11 ceros añadidos a la derecha, o multiplicado por 2.048) es sumado al producto del índice multiplicado por 8 (o el índice con tres ceros añadidos a la derecha). La entrada de la tabla de páginas contiene una dirección 546 real de marco de página (PFRA). Cuando los bits situados más a la izquierda de la dirección real de marco de página son concatenados, en 548, con una porción 536 de índice de byte (BX) de la dirección virtual, se obtiene una dirección 550 real de 64-bits. La dirección real de 64-bits puede ser sometida además a una operación de prefijación para formar una dirección absoluta. La dirección virtual traducida hace referencia al bloque de datos de 4 kilobytes (4.096 bytes) deseado en la memoria o el almacenamiento principal.

Preferentemente, la información usada en la traducción dinámica de una dirección virtual a una dirección de memoria es almacenada en una etiqueta de entrada de memoria intermedia de traducción adelantada junto con la dirección del bloque de memoria asociado con la dirección virtual. El subsiguiente acceso de almacenamiento puede traducir rápidamente una dirección virtual, comparando la información del ASCE y la información de dirección virtual con las etiquetas de la memoria intermedia de traducción adelantada. Si se encuentra que una etiqueta es la de la dirección virtual, puede usarse la dirección de memoria intermedia de la traducción adelantada del bloque de memoria en lugar de realizar el acceso secuencial lento de cada tabla de traducción implicada. En una realización, la dirección real de marco de página (PFRA) junto con una etiqueta que consiste, por ejemplo, en el ASCE y las porciones RX, SX y PX de la dirección virtual, son almacenados en una entrada de la memoria 544 intermedia de traducción adelantada. La traducción subsiguiente de esta dirección virtual es derivada, posteriormente, a partir de la información almacenada en la memoria intermedia de traducción adelantada.

Con referencia ahora a la Fig. 5C, si el control de formato de la STE en la entrada 530 de la tabla de segmentos es igual a uno, entonces la entrada de la tabla de segmentos contiene una dirección 552 absoluta de marco de segmento (SFAA). Cuando los bits situados más a la izquierda de la dirección absoluta del marco de segmento son concatenados, en 554, con una porción 534 del índice de página y una porción 536 del índice de byte de la dirección virtual, se obtiene una dirección 556 absoluta de 64-bit. La dirección virtual traducida hace referencia a un gran bloque de datos deseado en la memoria o almacenamiento principal. El gran bloque de datos es al menos de 1 megabyte (1.048.576 bytes) de tamaño.

En una realización, la dirección absoluta del marco de segmento (SFAA), junto con las porciones RX y SX de la dirección virtual, son almacenadas en una memoria 544 intermedia de traducción adelantada. La subsiguiente traducción de esta dirección virtual es derivada posteriormente a partir de la información almacenada en la memoria intermedia de traducción adelantada.

#### Formatos de entrada de tabla de traducción

Las realizaciones de las diversas entradas de la tabla de traducción en la jerarquía de tablas de traducción usadas en la traducción son tal como se indica a continuación.

#### Entradas de la tabla de regiones

La expresión "entrada de la tabla de regiones" significa una entrada de la primera tabla de regiones, una entrada de segunda tabla de regiones o una entrada de tercera tabla de regiones. Las entradas extraídas de la primera tabla de regiones, la segunda tabla de regiones y la tercera tabla de regiones tienen los formatos siguientes. El nivel (primero, segundo o tercero) de la tabla que contiene una entrada es identificado por los bits de tipo de tabla (TT) en la entrada.

En una realización, los formatos de la entrada de la primera tabla de regiones, la entrada de la segunda tabla de regiones y la entrada de la tercera tabla de regiones son tal como se muestra en la Fig. 20.

Origen de la segunda tabla de regiones, origen de la tercera tabla de regiones y origen de tabla de segmentos: Una entrada de la primera tabla de regiones contiene un origen de la segunda tabla de regiones. Una entrada de la segunda tabla de regiones contiene un origen de la tercera tabla de regiones. Una entrada de la tercera tabla de regiones contiene un origen de la tabla de segmentos. La descripción siguiente se aplica a cada uno de los tres orígenes de tabla. Los bits 0-51 de la entrada, con 12 ceros añadidos a la derecha, forman una dirección de 64 bits que indica el principio de la siguiente tabla de nivel inferior.

Bit (P) de protección DAT: Cuando se aplica DAT mejorado, el bit 54 es tratado como habiendo sido sometido a una operación OR con el bit de protección DAT en cada subsiguiente entrada de tabla de regiones, entrada de la tabla de segmentos, y, cuando sea aplicable, entrada de la tabla de páginas, usadas en la traducción. De esta manera, cuando el bit es igual a uno, la protección DAT es aplicada a toda la región o regiones especificadas por la entrada de la tabla de regiones. Cuando la función DAT mejorada no está instalada, o cuando la función está instalada, pero el control de habilitación de DAT mejorada es igual a cero, el bit 54 de la entrada de la tabla de regiones es ignorado.

Desplazamiento de la segunda tabla de regiones, desplazamiento de la tercera tabla de regiones y desplazamiento de tabla de segmentos (TF): Una entrada de la primera tabla de regiones contiene un desplazamiento de la segunda tabla de regiones. Una entrada de la segunda tabla de regiones contiene un desplazamiento de la tercera tabla de regiones. Una entrada de la tercera tabla de regiones contiene un desplazamiento de la tabla de segmentos. La descripción siguiente se aplica a cada uno de los tres desplazamientos de tabla. Los bits 56 y 57 de la entrada especifican la longitud de una porción de la siguiente tabla de nivel inferior, que falta en el principio de la tabla, es decir, los bits especifican la ubicación de la primera entrada existente realmente en la siguiente tabla de nivel inferior. Los bits especifican la longitud de la porción que falta en unidades de 4.096 bytes, de manera que la longitud de la porción variable que falta es un múltiplo de 512 entradas. La longitud de la porción que falta, en unidades de 4.096 bytes, es igual al valor TF. Los contenidos del campo de desplazamiento, en conjunción con el campo de longitud, los bits 62 y 63, son usados para establecer si la porción de la dirección virtual (RSX, RTX o SX) a ser traducida por medio de la siguiente tabla de nivel inferior designa una entrada que existe realmente en la tabla.

Bit (I) de región no válida: El Bit 58 en una entrada de la primera tabla de regiones o en una entrada de la segunda tabla de regiones controla si el conjunto de regiones asociadas con la entrada está disponible. El bit 58 en una entrada de la tercera tabla de regiones controla si la única región asociada con la entrada está disponible. Cuando el bit 58 es igual a cero, la traducción de dirección prosigue usando la entrada de la tabla de regiones. Cuando el bit es igual a uno, la entrada no puede ser usada para la traducción.

Bits de tipo de tabla (TT): Los bits 60 y 61 de la entrada de la primera tabla de regiones, la entrada de la segunda tabla de regiones y la entrada de la tercera tabla de regiones identifican el nivel de la tabla que contiene la entrada, de la manera

siguiente: los bits 60 y 61 deben identificar el nivel correcto de tabla, teniendo en cuenta el tipo de designación de tabla que es el ASCE que está siendo usado en la traducción y el número de niveles de tabla que se han usado hasta ahora; de lo contrario, se reconoce una excepción de especificación de traducción. La tabla siguiente muestra los bits de tipo de tabla:

Bits 60 y 61	Nivel de tabla de regiones
11	Primero
10	Segundo
01	Tercero

5 Bits de tipo de tabla para las entradas de la tabla de regiones

Longitud de la segunda tabla de regiones, longitud de la tercera tabla de regiones y longitud de la tabla de segmentos (TL): Una entrada de la primera tabla de regiones contiene una longitud de la segunda tabla de regiones. Una entrada de la segunda tabla de regiones contiene una longitud de la tercera tabla de regiones. Una entrada de la tercera tabla de regiones contiene una longitud de la tabla de segmentos. La descripción siguiente se aplica a cada una de las tres longitudes de tabla. Los bits 62 y 63 de la entrada especifican la longitud de la siguiente tabla de nivel inferior en unidades de 4.096 bytes, haciendo, de esta manera, la longitud de la tabla variable en múltiplos de 512 entradas. La longitud de la siguiente tabla de nivel inferior, en unidades de 4.096 bytes, es igual a uno más que el valor TL. Los contenidos del campo de longitud, en conjunción con el campo de desplazamiento, los bits 56 y 57, son usados para establecer si la porción de la dirección virtual (RSX, RTX o SX) a ser traducida por medio de la siguiente tabla de nivel inferior designa una entrada que existe realmente en la tabla. Todas las posiciones de bit restantes de la entrada de la tabla de regiones están reservadas para futuras extensiones posibles y deberían contener ceros; de lo contrario, el programa puede no funcionar de manera compatible en el futuro. Cuando se aplica DAT mejorada, las posiciones de bits reservadas de la entrada de la tabla de regiones deberían contener ceros, incluso si la entrada de la tabla no es válida.

Entradas de la tabla de segmentos

20 Cuando no se aplica DAT mejorada, o cuando se aplica DAT mejorada y el control de formato de la STE, el bit 53 de la entrada de la tabla de segmentos es igual a cero, la entrada extraída desde la tabla de segmentos, en una realización, tiene el formato ilustrado en la Fig. 21.

Cuando se aplica DAT mejorada y el control de formato de la STE es igual a uno, la entrada extraída desde la tabla de segmentos, en una realización, tiene el formato ilustrado en la Fig. 22.

25 Los campos seleccionados en la entrada de la tabla de segmentos son asignados de la manera siguiente:

Origen de la tabla de páginas: Cuando no se aplica DAT mejorada, o cuando se aplica DAT mejorada, pero el control de formato de la STE, el bit 53 de la entrada de la tabla de segmentos, es igual a cero, los bits 0-52, con 11 ceros añadidos a la derecha, forman una dirección de 64 bits que designa el comienzo de una tabla de páginas. No puede predecirse si la dirección es real o absoluta.

30 Dirección absoluta de marco de segmento (SFAA): Cuando se aplica DAT mejorada y el control de formato de la STE es igual a uno, los bits 0-43 de la entrada, con 20 ceros añadidos a la derecha, forman la dirección absoluta de 64-bits del segmento.

35 Control de validez ACCF (AV): Cuando se aplica DAT mejorada y el control de formato de la STE es igual a uno, el bit 47 es los bits de control de acceso y el control de validez del bit de protección de extracción (ACCF). Cuando el control AV es igual a cero, los bits 48-52 de la entrada de la tabla de segmentos son ignorados. Cuando el control AV es igual a uno, los bits 48-52 son usados tal como se describe a continuación.

Bits de control de acceso (ACC): Cuando se aplica DAT mejorada, el control de formato de la STE es igual a uno, y el control AV es igual a uno, los bits 48-51 de la entrada de la tabla de segmentos contienen los bits de control de acceso que pueden ser usados para cualquier comprobación de acceso controlado por clave que se aplica a la dirección.

40 Bit de protección de extracción (F): Cuando se aplica DAT mejorada, el control de formato de la STE es igual a uno y el control AV es igual a uno, el bit 52 de la entrada de la tabla de segmentos contiene el bit de protección de extracción que puede ser usado para cualquier comprobación de acceso controlado por clave que se aplica a la dirección.

Control de formato de la STE (FC): Cuando se aplica DAT mejorada, el bit 53 es el control de formato para la entrada de

la tabla de segmentos, tal como se indica a continuación:

- Cuando el bit FC es igual a cero, los bits 0-52 de la entrada forman el origen de la tabla de páginas, y el bit 55 está reservado.
- Cuando el bit FC es igual a uno, los bits 0-43 de la entrada forman la dirección absoluta de marco de segmento, el bit 47 es el control de validez de ACCF, los bits 48-51 son los bits de control de acceso, el bit 52 es el bit de protección de extracción y el bit 55 es la anulación de registro de cambio. Cuando no se aplica DAT mejorada, el bit 53 bits es ignorado.

Bit de protección DAT (P): El bit 54, cuando es igual a uno, indica que la protección DAT se aplica a todo el segmento.

- Cuando no se aplica DAT mejorada, el bit 54 es tratado como habiendo sido sometido a una operación OR con el bit de protección DAT en la entrada de la tabla de páginas usada en la traducción.
- Cuando se aplica DAT mejorada, el bit de protección DAT en todas y cada una de las entradas de la tabla de regiones usadas en la traducción son tratadas como habiendo sido sometidas a una operación OR con el bit de protección DAT en la entrada de la tabla de segmentos, cuando el control de formato de la STE es igual a cero, el bit de protección DAT en el STE es tratado adicionalmente como habiendo sido sometido a una operación OR con el bit de protección DAT en la entrada de la tabla de páginas.

Anulación de registro de cambio (CO): Cuando se aplica DAT mejorada, y el control de formato de la STE es igual a uno, el bit 55 de la entrada de la tabla de segmentos es la anulación de registro de cambio para el segmento.

Cuando no se aplica DAT mejorada, o cuando se aplica DAT mejorada pero el control de formato de la STE es igual a cero, el bit 55 de la entrada de la tabla de segmentos es ignorado.

Bit de segmento no válido (I): El Bit 58 controla si el segmento asociado con la entrada de la tabla de segmentos está disponible.

- Cuando el bit es igual a cero, la traducción de direcciones prosigue usando la entrada de la tabla de segmentos.
- Cuando el bit es igual a uno, la entrada de la tabla de segmentos no puede ser usada para la traducción.

Bit de segmento Común (C): El bit 59 controla el uso de copias de la memoria intermedia de traducción adelantada de la entrada de la tabla de segmentos. Cuando no se aplica DAT mejorada o cuando se aplica DAT mejorada pero el control de formato es igual a cero, el bit 59 controla también el uso de las copias de memoria intermedia de traducción adelantada de la tabla de páginas designada por la entrada de la tabla de segmentos.

- Un cero identifica un segmento privado; en este caso, la entrada de la tabla de segmentos, y cualquier tabla de páginas que designa la misma, pueden ser usadas solo en asociación con el origen de la tabla de segmentos que designa la tabla de segmentos en la que reside la entrada de la tabla de segmentos.
- Un uno identifica un segmento común; en este caso, la entrada de la tabla de segmentos, y cualquier tabla de páginas que designa la misma, pueden seguir siendo usadas para traducir direcciones correspondientes al índice de segmento, incluso cuando se especifica una tabla de segmentos diferente.

Sin embargo, las copias de la memoria intermedia de la traducción adelantada de la entrada de la tabla de segmentos y cualquier tabla de páginas para un segmento común no pueden ser usadas si el control de espacio privado, el bit 55, es igual a uno en el ASCE usado en la traducción o, si ese ASCE es una designación de espacio real. El bit de segmento común debe ser igual a cero si la entrada de tabla de segmentos es extraída desde el almacenamiento durante una traducción cuando el control de espacio privado es igual a uno en el ASCE que está siendo usado. De lo contrario, se reconoce una excepción de especificación de traducción.

Bits de tipo de tabla (TT): Los bits 60 y 61 de la entrada de la tabla de segmentos son 00 binario para identificar el nivel de la tabla que contiene la entrada. Los significados de todos los posibles valores de los bits 60 y 61 en una entrada de la tabla de regiones o una entrada de la tabla de segmentos son tal como se indica a continuación:

Bits 60 y 61	Nivel de tabla
11	Primera región
10	Segunda región

01	Tercera región
00	Segmento

Bits 60, 61 de tipo de tabla

5 Los bits 60 y 61 deben identificar el nivel de tabla correcto, teniendo en cuenta el tipo de designación de tabla que es el ASCE que está siendo usado en la traducción y el número de niveles de tabla que han sido usados hasta ahora; de lo contrario, se reconoce una excepción de especificación de traducción. Todas las otras posiciones de bit de la entrada de la tabla de segmentos están reservadas para futuras extensiones posibles y deberían contener ceros; de lo contrario, el programa puede no funcionar de manera compatible en el futuro. Cuando se aplica DAT mejorada, las posiciones de bits reservadas de la entrada de la tabla de segmentos deberían contener ceros, incluso si la entrada de la tabla no es válida.

Entradas de la tabla de páginas

En una realización, la entrada extraída desde la tabla de páginas tiene el formato ilustrado en la Fig. 23.

10 Los campos seleccionados en la entrada de la tabla de páginas son asignados tal como se indica a continuación:

Dirección real de marco de página (PFRA): Los bits 0-51 proporcionan los bits situados más a la izquierda de una dirección de almacenamiento real. Cuando estos bits son concatenados con el campo de índice de byte de 12-bits de la dirección virtual, a la derecha, se obtiene una dirección real de 64-bits.

15 Bit de página no válida (I): El bit 53 controla si la página asociada con la entrada de la tabla de páginas está disponible. Si el bit es igual a cero, la traducción de direcciones prosigue usando la entrada de la tabla de páginas. Cuando el bit es igual uno, la entrada de la tabla de páginas no puede ser usada para la traducción.

20 Bit de Protección DAT (P): El bit 54 controla si pueden realizarse accesos de almacenamiento en la página. Este mecanismo de protección es adicional a la protección controlada con clave y a los mecanismos de protección de direcciones bajas. El bit no tiene efecto sobre los accesos de extracción. Si el bit es igual a cero, los almacenamientos están autorizados en la página, dependiendo de las restricciones adicionales siguientes:

- El bit de protección DAT es igual a cero en la entrada de la tabla de segmentos usada en la traducción.
- Cuando se aplica DAT mejorada, el bit de protección DAT es igual a cero en todas las entradas de la tabla de regiones usadas en la traducción.
- Otros mecanismos de protección.

25 Si el bit es igual a uno, los almacenamientos no están permitidos. Cuando no existen condiciones de excepción de prioridad superior, un intento de almacenamiento cuando el bit de protección DAT es igual a uno causa que se reconozca una excepción de protección. El bit de protección DAT en la entrada de la tabla de segmentos es tratado como habiendo sido sometido a una operación OR con el bit 54 cuando se determina si la protección DAT es aplicada a la página. Cuando se aplica DAT mejorada, el bit de protección DAT en cualquiera de las entradas de la tabla de regiones usadas en la traducción, son tratadas también como habiendo sido sometidas a una operación OR con el bit 54 cuando se determina si se aplica la protección DAT.

35 Anulación de registro de cambio (CO): Cuando no se aplica DAT mejorada, el bit 55 de la entrada de la tabla de páginas debe contener cero; de lo contrario, se reconoce una excepción de especificación de traducción como parte de la ejecución de una instrucción que usa esa entrada para la traducción de direcciones. Cuando se aplica DAT mejorada y el control de formato de la STE es igual a cero, el bit 55 de la entrada de la tabla de páginas es la anulación de registro de cambio para la página.

La posición de bit 52 de la entrada debe contener cero; de lo contrario, se reconoce una excepción de especificación de traducción como parte de la ejecución de una instrucción que usa esa entrada para la traducción de direcciones. Las posiciones de bits 56-63 no son asignadas y se ignoran.

40 Otra realización de la traducción dinámica

Esta sección describe el procedimiento de traducción, tal como es realizado implícitamente antes de que una dirección virtual sea usada para acceder al almacenamiento principal.

La traducción de una dirección virtual es controlada por el bit de modo DAT y los bits control de espacio de direcciones en la palabra de estado de programa y por los ASCES en los registros de control 1, 7 y 13 y tal como se especifica por los

- registros de acceso. Cuando el ASCE usado en una traducción es una designación de la primera tabla de regiones, la traducción es realizada por medio de una primera tabla de regiones, una segunda tabla de regiones, una tercera tabla de regiones, una tabla de segmentos y una tabla de páginas, todas las cuales residen en almacenamiento real o absoluto.
- 5 Cuando el ASCE es un tipo de nivel inferior de designación de tabla (designación de segunda tabla de regiones, designación de tercera tabla de regiones o designación de tabla de segmentos), la traducción es realizada por medio de sólo los niveles de tabla que comienzan con el nivel designado, y los bits de la dirección virtual que requeriría, si no fuese igual a cero, el uso de un nivel o niveles más altos de la tabla debe ser todos igual a cero; de lo contrario, se reconoce una excepción de tipo ASCE. Cuando el ASCE es una designación de espacio real, la dirección virtual es tratada como una dirección real y las entradas de la tabla en el almacenamiento real o absoluto no son usadas.
- 10 El ASCE usado para una traducción de una dirección particular es denominado ASCE efectivo. Consiguientemente, cuando se traduce una dirección virtual primaria, los contenidos del registro de control 1 son usados como el ASCE efectivo. De manera similar, para una dirección virtual secundaria, se usan los contenidos del registro de control 7; para una dirección virtual especificada por AR, se usa el ASCE especificado por el registro de acceso, y para una dirección virtual, se usan los contenidos del registro de control 13.
- 15 Cuando el control de espacio real en el ASCE efectivo es igual a cero, el tipo de designación en el ASCE especifica el tipo de designación de tabla: primera tabla de regiones, segunda tabla de regiones, tercera tabla de regiones o tabla de segmentos. La porción correspondiente de la dirección virtual (índice de primera región, índice de segunda región, índice de tercera región o índice de segmento) es comparada con el campo de longitud de tabla en la designación, y es sumada al origen en la designación para seleccionar una entrada en la tabla designada. Si la entrada seleccionada está fuera de su tabla, según se determina por el campo de longitud de tabla en la designación, o si el bit I es uno en la entrada seleccionada, se reconoce una excepción de traducción de primera región, de traducción de segunda región, de traducción de tercera región o de traducción de segmento, dependiendo del nivel de tabla especificado por la designación. Si los bits de tipo de tabla en la entrada seleccionada no indican el nivel de tabla esperado, se reconoce una excepción de especificación de traducción.
- 20
- 25 La entrada de la tabla seleccionada por medio del ASCE efectivo designa la siguiente tabla de nivel inferior a ser usada. Si la tabla actual es una primera tabla de regiones, una segunda tabla de regiones o una tercera tabla de regiones, la siguiente porción de la dirección virtual (índice de segunda región, índice de tercera región o índice de segmentos, respectivamente) es comparada con el desplazamiento de la tabla y los campos de longitud de tabla en la entrada de tabla actual, y es sumada al origen en la entrada para seleccionar una entrada en la siguiente tabla de nivel inferior. Si la entrada seleccionada en la tabla siguiente se encuentra fuera de su tabla, según se determina por el desplazamiento de tabla y los campos de longitud de tabla en la entrada de la tabla actual, o si el bit I es uno en la entrada seleccionada, se reconoce una excepción de traducción de segunda región, de traducción de tercera región o de traducción de segmentos, en función del nivel de la siguiente tabla. Si los bits de tipo de tabla en la entrada seleccionada no indican el nivel de tabla esperado, se reconoce una excepción de especificación de traducción.
- 30
- 35 El procesamiento de porciones de la dirección virtual por medio de los niveles de tablas sucesivos continúa hasta que se ha seleccionado una entrada de la tabla de segmentos. La entrada de la tabla de segmentos contiene un bit de protección de página que se aplica a todas las páginas en el segmento especificado.
- La porción índice de página de la dirección virtual es sumada al origen de la tabla de páginas en la entrada de la tabla de segmentos para seleccionar una entrada en la tabla de páginas. Si el bit I es uno en la entrada de la tabla de páginas, se reconoce una excepción de traducción de página. La entrada de la tabla de páginas contiene los bits situados más a la izquierda de la dirección real que representa la traducción de la dirección virtual, y contiene un bit de protección de página que se aplica sólo a la página especificada por la entrada de la tabla de páginas.
- 40
- El campo índice de byte de la dirección virtual es usado sin modificaciones como las posiciones de bit situadas más a la derecha de la dirección real.
- 45 Con el fin de eliminar el retraso asociado con las referencias a las tablas de traducción en el almacenamiento real o absoluto, la información extraída desde las tablas es colocada también, normalmente, en una memoria intermedia especial, la memoria intermedia de traducción adelantada, y las traducciones subsiguientes que implican las mismas entradas de la tabla pueden ser realizadas usando la información registrada en la memoria intermedia de traducción adelantada. La memoria intermedia de traducción adelantada puede registrar también traducciones reales iguales a virtuales relacionadas con una designación de espacio real.
- 50 Siempre que se realiza un acceso al almacenamiento real o absoluto durante el procedimiento de traducción de direcciones con el propósito de extraer una entrada desde una tabla de regiones, una tabla de segmentos o una tabla de páginas, no se aplica la protección controlada por clave.

Búsqueda en una tabla designada por un ASCE

El control DT, los bits 60-61 del ASCE efectivo, especifica tanto el tipo de designación de la tabla del ASCE como la porción de la dirección virtual que debe ser traducida por medio de la tabla designada, tal como se indica a continuación:

<b>Bits 60 y 61</b>	<b>Tipo de designación</b>	<b>Porción de dirección virtual traducida por la tabla</b>
11	Primera tabla de regiones	Índice de primera región (bits 0-10)
10	Segunda tabla de regiones	Índice de segunda región (bits 11-21)
01	Tercera tabla de regiones	Índice de tercera región (bits 22-32)
00	Tabla de segmentos	Índice de segmento (bits 33-43)

5 Traducción por medio de la tabla designada

10 Cuando los bits 60 y 61 tienen el valor binario 11, la porción del primer índice de región de la dirección virtual, en conjunción con el origen de la primera tabla de regiones contenido en el ASCE, es usada para seleccionar una entrada de la primera tabla de regiones. La dirección de 64-bits de la entrada de la primera tabla de regiones en el almacenamiento real o absoluto es obtenida añadiendo 12 ceros a la derecha de los bits 0-51 de la designación de la primera tabla de regiones y añadiendo el primer índice de región con tres ceros situados más a la derecha y 50 ceros situados más a la izquierda añadidos. Como parte del procedimiento de búsqueda de la primera tabla de regiones, los bits 0 y 1 de la dirección virtual (que son los bits 0 y 1 del primer índice de región) son comparados con la longitud de la tabla, los bits 62 y 63 de la designación de la primera tabla de regiones, para establecer si la entrada direccionada está dentro de la primera tabla de regiones. Si el valor en el campo de longitud de la tabla es menor que el valor en las posiciones de bits correspondientes de la dirección virtual, se reconoce una excepción de traducción de primera región. La comparación con la longitud de la tabla puede ser omitida si el equivalente de una entrada de la primera tabla de regiones en la memoria intermedia de traducción adelantada es usado en la traducción. La entrada extraída desde la primera tabla de regiones designa el comienzo y especifica el desplazamiento y la longitud de la segunda tabla de regiones correspondiente.

20 Cuando los bits 60 y 61 del ASCE tienen el valor binario 10, la porción del índice de segunda región de la dirección virtual, en conjunción con el origen de la segunda tabla de regiones contenido en el ASCE, es usada para seleccionar una entrada de la segunda tabla de regiones. Los bits 11 y 12 de la dirección virtual (que son los bits 0 y 1 del índice de segunda región) son comparados con la longitud de la tabla en el ASCE. Si el valor en el campo de longitud de la tabla es menor que el valor en las posiciones de bits correspondientes de la dirección virtual, se reconoce una excepción de traducción de segunda región. La comparación con la longitud de la tabla puede ser omitida si el equivalente de una entrada de la segunda tabla de regiones en la memoria intermedia de traducción adelantada es usado en la traducción. El procedimiento de búsqueda de segunda tabla de regiones es, por lo demás, el mismo que el procedimiento de búsqueda de primera tabla; la entrada extraída de la segunda tabla de regiones designa el comienzo y especifica el desplazamiento y la longitud de la tercera tabla de regiones correspondiente.

30 Cuando los bits 60 y 61 del ASCE tienen el valor binario 01, la porción del índice de tercera región de la dirección virtual, en conjunción con el origen de la tercera tabla de regiones contenido en el ASCE, es usada para seleccionar una entrada de la tercera tabla de regiones. Los bits 22 y 23 de la dirección virtual (que son los bits 0 y 1 del índice de tercera región) son comparados con la longitud de la tabla en el ASCE. Si el valor en el campo de longitud de la tabla es menor que el valor en las posiciones de bits correspondientes de la dirección virtual, se reconoce una excepción de traducción de tercera región. El procedimiento de búsqueda de tercera tabla de regiones es, por lo demás, el mismo que el procedimiento de búsqueda de primera región, incluyendo la comprobación de los bits de tipo de tabla en la entrada de la tercera tabla de regiones. La entrada extraída desde la tercera tabla de regiones designa el comienzo y especifica el desplazamiento y la longitud de la tabla de segmentos correspondiente.

40 Cuando los bits 60 y 61 del ASCE tienen el valor binario 00, la porción índice de segmento de la dirección virtual, en conjunción con el origen de la tabla de segmentos contenido en el ASCE, es usada para seleccionar una entrada desde la tabla de segmentos. Los bits 33 y 34 de la dirección virtual (que son los bits 0 y 1 del índice de segmento) son comparados con la longitud de la tabla en el ASCE. Si el valor en el campo de longitud de la tabla es menor que el valor en las posiciones de bits correspondientes de la dirección virtual, se reconoce una excepción de traducción de segmento. La comparación con la longitud de la tabla puede ser omitida si el equivalente de una entrada de la tabla de segmentos en la memoria intermedia de traducción adelantada es usado en la traducción. El procedimiento de búsqueda de tabla de

segmentos es, por lo demás, el mismo que el procedimiento de búsqueda de la primera tabla de regiones, incluyendo la comprobación de los bits de tipo de tabla en la entrada de la tabla de segmentos. El procesamiento es tal como se indica a continuación:

- 5           • Cuando no se aplica DAT mejorada, o cuando se aplica DAT mejorada pero el control de formato de la STE es igual a cero, la entrada extraída desde la tabla de segmentos designa el comienzo de la tabla de páginas correspondiente, y el procesamiento continúa tal como se describe en "búsqueda de tabla de páginas", más adelante.
- 10          • Cuando se aplica DAT mejorada y el control de formato de la STE es igual a uno, la entrada extraída desde la tabla de segmentos contiene los bits situados más a la izquierda de la dirección absoluta del marco de segmento. Si el bit de protección DAT es uno en una entrada de la tabla de regiones usada en la traducción o en la entrada de la tabla de segmentos, y la referencia de almacenamiento para la cual se está realizando la traducción es un almacenamiento, se reconoce una excepción de protección.

#### Búsqueda en una tabla designada por una entrada de tabla de regiones

15           Cuando el ASCE efectivo es una designación de tabla de regiones, una entrada de la tabla de regiones es seleccionada tal como se ha descrito en la sección anterior. A continuación, los contenidos de la entrada seleccionada y la porción del siguiente índice de la dirección virtual son usados para seleccionar una entrada en la siguiente tabla de nivel inferior, que puede ser otra tabla de regiones o una tabla de segmentos. Cuando la entrada de tabla seleccionada por medio del ASCE es una entrada de primera tabla de regiones, la porción índice de segunda región de la dirección virtual, en conjunción con el origen de la segunda tabla de regiones contenido en la entrada de la primera tabla de regiones, es usada para seleccionar una entrada desde la segunda tabla de regiones. La dirección de 64 bits de la entrada de la segunda tabla de regiones en el almacenamiento real o absoluto es obtenida añadiendo 12 ceros a la derecha de los bits 0-51 de la entrada de la primera tabla de regiones y sumando el índice de segunda región con tres ceros situados más a la derecha y 50 ceros situados más a la izquierda añadidos.

25           Cuando se forma la dirección de una entrada de la segunda tabla de regiones, tercera tabla de regiones o tabla de segmentos, no puede predecirse si se aplica prefijación, en su caso, al origen de tabla respectivo contenido en la entrada de la tabla de nivel superior antes de la adición del valor de índice de la tabla, o se aplica prefijación a la dirección de entrada de la tabla que es formada mediante la adición del origen de la tabla y el valor índice de la tabla.

30           Como parte del procedimiento de búsqueda de la segunda tabla de regiones, los bits 11 y 12 de la dirección virtual (que son los bits 0 y 1 del índice de segunda región) son comparados con el desplazamiento de la tabla, los bits 56 y 57 de la entrada de la primera tabla de regiones, y con la longitud de la tabla, los bits 62 y 63 de la entrada de la primera tabla de regiones, para establecer si la entrada direccionada está en la segunda tabla de regiones. Si el valor en el campo de desplazamiento de la tabla es mayor que el valor en las posiciones de bits correspondientes de la dirección virtual, o si el valor en el campo de longitud de la tabla es menor que el valor en las posiciones de bits correspondientes de la dirección virtual, se reconoce una excepción de traducción de segunda región.

35           La segunda tabla de regiones designa el comienzo y especifica el desplazamiento y la longitud de la tercera tabla de regiones correspondiente.

40           Cuando la entrada de la tabla seleccionada por medio del ASCE es una entrada de la segunda tabla de regiones, o si una entrada de la segunda tabla de regiones ha sido seleccionada por medio de los contenidos de una entrada de la primera tabla de regiones, la porción índice de tercera región de la dirección virtual, en conjunción con el origen de la tercera tabla de regiones contenido en la entrada de la segunda tabla de regiones, es usada para seleccionar una entrada de la tercera tabla de regiones. Los bits 22 y 23 de la dirección virtual (que son los bits 0 y 1 del índice de tercera región) son comparados con el desplazamiento de la tabla y la longitud de la tabla en la entrada de la segunda tabla de regiones. Se reconoce una excepción de traducción de tercera región si el desplazamiento de la tabla es mayor que los bits 22 y 23 o si la longitud de la tabla es menor que los bits 22 y 23. El procedimiento de búsqueda de tercera tabla de regiones es, por lo demás, el mismo que el procedimiento de búsqueda de segunda tabla de regiones. La entrada extraída desde la tercera tabla de regiones designa el comienzo y especifica el desplazamiento y la longitud de la tabla de segmentos correspondiente.

50           Cuando la entrada de la tabla seleccionada por medio del ASCE es una entrada de la tercera tabla de regiones, o si una entrada de la tercera tabla de regiones ha sido seleccionada por medio de los contenidos de una entrada de la segunda tabla de regiones, la porción índice de segmento de la dirección virtual, en conjunción con el origen de la tabla de segmentos contenido en la entrada de la tercera tabla de regiones, es usada para seleccionar una entrada desde la tabla de segmentos. Los bits 33 y 34 de la dirección virtual (que son los bits 0 y 1 del índice de segmento) son comparados con el desplazamiento de la tabla y la longitud de la tabla en la entrada de la tercera tabla de regiones. Se reconoce una

excepción de traducción de segmento si el desplazamiento de la tabla es mayor que los bits 33 y 34 o si la longitud de la tabla es menor que los bits 33 y 34. Se reconoce una excepción de especificación de traducción si (1) el control de espacio privado, el bit 55, en el ASCE es uno y (2) el bit de segmento común, el bit 59, en la entrada extraída desde la tabla de segmentos es uno. El procedimiento de búsqueda de la tabla de segmentos es, por lo demás, el mismo que el procedimiento de búsqueda de la segunda tabla de regiones. El procesamiento es tal como se indica a continuación:

5

- Cuando no se aplica DAT mejorada, o cuando se aplica DAT mejorada pero el control de formato de la STE es igual a cero, la entrada extraída desde la tabla de segmentos designa el comienzo de la tabla de páginas correspondiente, y el procesamiento continúa tal como se describe en "búsqueda de tabla de páginas", más adelante.

10

- Cuando se aplica DAT mejorada y el control de formato de la STE es igual a uno, la entrada extraída desde la tabla de segmentos contiene los bits situados más a la izquierda de la dirección absoluta de marco de segmento. Si el bit de protección DAT es uno en la entrada de la tabla de regiones usada en la traducción o en la entrada de la tabla de segmentos, y la referencia de almacenamiento para la que se realiza la traducción es un almacenamiento, se reconoce una excepción de protección.

15

#### Búsqueda de tabla de páginas

Cuando no se aplica DAT mejorada, o cuando se aplica DAT mejorada pero el control de formato de la STE es igual a cero, la porción índice de página de la dirección virtual, en conjunción con el origen de la tabla de páginas contenido en la entrada de la tabla de segmentos, es usada para seleccionar una entrada desde la tabla de páginas.

20

La dirección de 64 bits de la entrada de la tabla de páginas en el almacenamiento real o absoluto es obtenida añadiendo 11 ceros a la derecha del origen de la tabla de páginas y sumando el índice de página, con tres bits situados más a la derecha y 53 ceros situados más a la izquierda añadidos. No puede producirse un acarreo de salida de la posición de bit 0.

25

La entrada extraída desde la tabla de páginas indica la disponibilidad de la página y contiene los bits situados más a la izquierda de la dirección real de marco de página. El bit de página no válida, el bit 53, es inspeccionado para determinar si la página correspondiente está disponible. Si este bit es igual a uno, se reconoce una excepción de traducción de página. Si la posición de bit 52 contiene un uno, se reconoce una excepción de especificación de traducción. Cuando no se aplica DAT mejorada o se aplica DAT mejorada y el control de formato de la STE es igual a cero, se reconoce también una excepción de especificación de traducción si la posición de bit 55 contiene un uno. Si el bit de protección DAT es uno en la entrada de la tabla de segmentos usada en la traducción, en la entrada de la tabla de páginas, o, cuando se aplica DAT mejorada, en cualquier entrada de la tabla de regiones usada durante la traducción, y la referencia de almacenamiento para la que se está realizando la traducción es un almacenamiento, se reconoce una excepción de protección.

30

#### Formación de direcciones reales y absolutas

Cuando el ASCE efectivo es una designación de espacio real, los bits 0-63 de la dirección virtual son usados directamente como la dirección de almacenamiento real. La dirección real puede ser sometida además a prefijación para formar una dirección absoluta. Cuando el ASCE efectivo no es una designación de espacio real y no se encuentran excepciones en el procedimiento de traducción, se aplican las siguientes condiciones:

35

- Cuando no se aplica DAT mejorada, o cuando se aplica DAT mejorada, pero el control de formato de la STE es igual a cero, la dirección real del marco de página es obtenida desde la entrada de la tabla de páginas. La dirección real del marco de página y la porción índice de byte de la dirección virtual son concatenadas, con la dirección real del marco de página formando la parte situada más a la izquierda. El resultado es la dirección de almacenamiento real que corresponde a la dirección virtual. La dirección real puede ser sometida además a prefijación para formar una dirección absoluta.

40

- Cuando se aplica DAT mejorada y el control de formato de la STE es igual a uno, la dirección absoluta del marco de segmentos y las porciones índice de página e índice de byte de la dirección virtual son concatenadas, de izquierda a derecha, respectivamente, para formar la dirección absoluta que corresponde a la dirección virtual.

45

#### Reconocimiento de excepciones durante la traducción

Las entradas de la tabla, marcadas como no válidas o que contienen direcciones no válidas o formatos no válidos, pueden causar el reconocimiento de excepciones durante el procedimiento de traducción. Las excepciones son reconocidas cuando la información contenida en las entradas de la tabla es usada para la traducción y se encuentra que es incorrecta.

50

Además, podría ocurrir una excepción, por ejemplo, una excepción de tipo ASCE, si la dirección virtual a traducir está ubicada más allá del rango que puede ser representado por la tabla de nivel superior designada por el ASCE. En un ejemplo, ocurriría una excepción de tipo ASCE como resultado del pseudocódigo siguiente:

```
If ((DT < 3 AND RFX != 0) OR (DT < 2 AND (RFX || RSX) != 0) OR (DT < 1 y RX != 0)) then asce_type_exception ();
```

- 5 Los bits DT son el tipo de designación (bits 60-61 del ASCE). El RFX es el primer índice de región (bits 0-10 de la dirección virtual). El RSX es el índice de segunda región (bits 11-21 de la dirección virtual). El RX es el índice de toda la región (bits 0-32 de la dirección virtual). Una persona con conocimientos en esta materia comprenderá fácilmente las operaciones lógicas y los operandos de comparación usados en el pseudo código.

Calificador de excepción de traducción (TXQ)

- 10 Con respecto al calificador de excepción de traducción, debe entenderse que la expresión "cuando se aplica DAT mejorada" se refiere al nivel (servidor o cliente) en el que se presenta la excepción de traducción. Por ejemplo, un TXQ es presentado en una excepción de traducción de servidor siempre que DAT mejorada es aplicada en el nivel de servidor, independientemente de si se aplica en el nivel de cliente.

- 15 Durante una interrupción de programa relacionada con DAT, se almacena una identificación de excepción de traducción (TEID). Cuando la función DAT mejorada está instalada y habilitada, un calificador de excepción de traducción (TXQ) es almacenado en tres bits de la TEID. El TXQ ayuda a una configuración de servidor a determinar si la interrupción fue causada por el servidor o el cliente. Si la excepción fue causada por el cliente, el TXQ indica si la interrupción fue causada o no por la dirección contenida en una entrada de hoja de la tabla de cliente y, si es así, si la entrada de hoja era una entrada de la tabla de segmentos o una entrada de tabla de páginas. Esto permite al servidor reconocer referencias a áreas que el cliente observa como marcos de 4 K-bytes en lugar de 1 M bytes. El TXQ está diseñado de manera que puede ser ampliado si se necesita un tamaño de marco más grande, por ejemplo, de 2 Gigabytes.
- 20

- Durante una interrupción de programa debida a una excepción de tipo ASCE, de traducción de primera región, traducción de segunda región, traducción de tercera región, traducción de segmento, o traducción de página, los bits 0-51 de la dirección virtual que causa la excepción son almacenados en las posiciones de bit 0-51 de las posiciones 168-175. Algunas veces, esta dirección se denomina dirección de excepción de traducción. Los bits 52-56 de las ubicaciones 168-175 son impredecibles.
- 25

Cuando la función DAT mejorada está instalada y habilitada en la configuración de servidor y se reconoce una excepción de tipo ASCE de traducción de región, traducción de segmento o traducción de página, los bits 57-59 contienen el calificador de excepción de traducción (TXQ), tal como se indica a continuación:

- 30
- 0 - La excepción fue causada por la configuración actualmente en ejecución (es decir, una excepción DAT de cliente es presentada durante la ejecución del cliente, o una excepción DAT de servidor durante la ejecución del servidor).
  - 1 - La excepción estaba asociada con una dirección virtual de servidor derivada de una dirección de cliente diferente de las indicadas más adelante.
- 35
- 2 - La excepción estaba asociada con una dirección virtual de servidor derivada de la dirección absoluta de marco de página de cliente.
  - 3 - La excepción estaba asociada con una dirección virtual de servidor derivada de la dirección absoluta de marco de segmento de cliente.
  - 4-7 Reservados.

- 40 Los valores de TXQ 1-3 son presentados sólo en las excepciones de servidor que han ocurrido durante la ejecución de cliente.

DAT de dos niveles

- 45 Tal como se ha explicado anteriormente, durante la ejecución de un cliente paginable, se realizan dos niveles de DAT: las direcciones virtuales de cliente son traducidas por medio de DAT de cliente y, cuando sea aplicable, realizando una prefijación a las direcciones absolutas de cliente, que son tratadas, a continuación, como direcciones virtuales de servidor en el espacio de direcciones primario del servidor, y son traducidas por medio de la DAT de servidor y, cuando sea aplicable, realizando una prefijación a las direcciones absolutas de servidor. Durante el procedimiento DAT de cliente, se hacen referencias a las entradas de la tabla de traducción de cliente, localizadas por medio de direcciones absolutas de

cliente que deben ser traducidas también por medio de DAT de servidor y, cuando sea aplicable, prefijación. El procedimiento puede resultar en excepciones DAT de cliente, basadas en contenidos y especificaciones de la tabla de cliente, y cada referencia a una dirección absoluta de cliente, para una entrada de la tabla de cliente o el objetivo final de la traducción de cliente, puede dar lugar a excepciones DAT de servidor. El TXQ apropiado debe ser generado para cada una de estas excepciones, según las especificaciones anteriores. Las Figs. 6-9 ilustran, en detalle, el procedimiento DAT de cliente, y las Figs. 9-11 ilustran el procedimiento DAT de servidor.

#### DAT de cliente

Ahora, se hace referencia a la Fig. 6, que ilustra un diagrama de flujo de una realización de traducción dinámica de direcciones de cliente hasta el punto de obtener un campo de control de formato desde una entrada de la tabla de segmentos de cliente.

En 602, se obtiene una dirección virtual de cliente a traducir. En 604, se obtienen la dirección de origen, el nivel de tabla y la longitud de la tabla de la primera tabla de traducción de más alto nivel usada en la traducción de la dirección virtual. La dirección de origen de la primera tabla de traducción usada en la traducción es tomada del campo origen de tabla en el ASCE; el nivel de la tabla y la longitud de la tabla dependen de los bits DT y TL en el ASCE, respectivamente. El desplazamiento de tabla para la tabla de traducción de más alto nivel usada es tratado siempre como cero. En 606, una porción índice de la dirección virtual de cliente a ser usada para hacer referencia a la entrada de la tabla apropiada en la tabla de traducción es comprobada, en primer lugar, con el desplazamiento de la tabla y la longitud de la tabla, que determinan los valores mínimo y máximo de índice representados en la tabla. Si, en 606, el índice está fuera de este rango, entonces no puede realizarse una traducción adicional de la dirección virtual. En una realización, en 608, una excepción de traducción de servidor es presentada apropiada para el nivel de tabla que está siendo indexado (por ejemplo, una excepción de traducción de primera región, segunda región, tercera región o de segmento). Debido a que esta es una excepción DAT de cliente encontrada mientras se está ejecutando el cliente, el TXQ se establece a cero para indicar una excepción en el nivel de configuración actual. A continuación, la traducción de esta dirección virtual es detenida, en 610. Si, en 606, el índice está dentro del rango válido, entonces, en 612, el índice multiplicado por la longitud de la entrada de la tabla es añadido al origen de la tabla para generar la dirección absoluta de cliente de una entrada de la tabla. En 614, esta dirección absoluta de cliente es tratada como una dirección virtual de servidor, y se invoca la DAT de servidor y, cuando sea aplicable una prefijación, para obtener la dirección absoluta de servidor correspondiente. Un parámetro adicional a DAT de servidor, a ser usado en la generación de un TXQ, si es necesario, indica que la fuente de la dirección a ser traducida es una dirección de cliente diferente de una dirección real de marco de página o dirección absoluta de marco de segmento. Las Figs. 9-11, explicadas más adelante, detallan el procedimiento de DAT de servidor. Si, en 616, el procedimiento DAT de servidor ha fallado, entonces, en 618, el procedimiento de traducción de servidor es terminado; el procedimiento DAT de servidor habrá generado una excepción. El TXQ para esta excepción de servidor es determinado tal como se describe en la Fig. 9. Si, en 616, el procedimiento DAT de servidor tiene éxito, entonces en 620, la entrada de tabla de traducción de cliente es extraída usando la dirección absoluta de servidor resultante. En 622, se examina el bit (!) no válido en la entrada de la tabla cliente. Si está establecido, entonces no puede realizarse una traducción adicional de la dirección virtual usando la entrada de la tabla, ya que ha sido marcada como no válida; en 608, una excepción de la traducción de cliente es presentada, con un valor TXQ que indica la configuración actual, al igual que anteriormente, y una traducción adicional de esta dirección virtual usando esta entrada de tabla de segmentos es detenida en 610. De lo contrario, en 624, si la entrada extraída desde la tabla de traducción de cliente no es una entrada de la tabla de segmentos, entonces la tabla de segmentos en la jerarquía de tablas de traducción aún no ha sido referenciada. En este caso, en 626, el origen, el desplazamiento y la longitud de una tabla siguiente de nivel inferior en la jerarquía de tablas de traducción de servidor son obtenidos desde la entrada de la tabla. El control vuelve a la etapa 606, en la que el siguiente campo índice dentro de la dirección virtual de cliente es comprobado con el desplazamiento y la longitud nuevos, y si está dentro del rango, este índice es usado para hacer referencia a la entrada de la tabla correspondiente en la tabla siguiente de nivel inferior usada en la traducción.

Por ejemplo, si la dirección de origen de la tabla de la primera tabla de traducción de cliente a ser usada en la traducción es una primera tabla de regiones, entonces la porción RFX de la dirección virtual de cliente es usada para hacer referencia a una entrada de la primera tabla de regiones con la primera tabla de regiones. Si la dirección de origen de la tabla es a una segunda tabla de regiones, entonces la porción RSX de la dirección virtual es usada para hacer referencia a una entrada de la segunda tabla de regiones dentro de la segunda tabla de regiones. Si la dirección de origen de la tabla es a una tercera tabla de regiones, entonces la porción RTX de la dirección virtual es usada para hacer referencia a una entrada de la tercera tabla de regiones dentro de la tercera tabla de regiones. Si la dirección de origen de la tabla es a una tabla de segmentos, entonces la porción SX de la dirección virtual es usada para hacer referencia a una entrada de la tabla de segmentos dentro de la tabla de segmentos. Las tablas sucesivas son referenciadas hasta que la entrada de la tabla de segmentos ha sido extraída.

Una vez extraída la entrada de la tabla de segmentos de cliente, en 628, el bit de control de formato de la entrada de la

tabla de segmentos (STE) es examinado para determinar si el control de formato está establecido para esta dirección virtual particular. Si el control de formato de la STE es igual a cero, entonces la traducción dinámica de direcciones ocurre con respecto al nodo 630. Si el control de formato de la STE es igual a uno, entonces la traducción dinámica de direcciones ocurre con respecto al nodo 632.

#### 5 Traducción dinámica de dirección de cliente (Control de formato de la STE es igual a cero)

Ahora, se hace referencia a la Fig. 7, que ilustra una continuación del diagrama de flujo desde el nodo 630 de la Fig. 6 cuando el control de formato de la STE de cliente es igual a cero.

En 710, una dirección de origen a una tabla de página de cliente es obtenida desde la entrada de la tabla de segmentos de cliente. En 712, una porción índice de página (PX) de la dirección virtual de cliente es multiplicada por la longitud de la entrada de la tabla y es sumada al origen de la tabla de páginas de cliente, para generar la dirección absoluta de cliente de una entrada de la tabla de páginas de cliente. En 714, esta dirección absoluta de cliente es tratada como una dirección virtual de servidor, y se invocan la DAT de servidor y, cuando se aplicable, una prefijación, para obtener la dirección absoluta de servidor correspondiente. Un parámetro adicional al DAT de servidor, a ser usado en la generación de un TXQ, si es necesario, indica que la fuente de la dirección a traducir es una dirección de cliente diferente a una dirección real de marco de página o dirección absoluta de marco de segmento. Si, en 716, el procedimiento DAT de servidor ha fallado, entonces en 718, el procedimiento de traducción de cliente es terminado; el procedimiento DAT de servidor habrá generado una excepción. Si, en 716, el procedimiento DAT de servidor tiene éxito, entonces en 720, la entrada de la tabla de páginas de cliente es extraída usando la dirección absoluta de servidor resultante. Un bit (I) no válido es obtenido desde la entrada de la tabla de páginas de cliente. Si, en 722, el bit (I) no válido es igual a uno, entonces la traducción de la dirección virtual no puede continuar usando esta entrada de la tabla de páginas, ya que la entrada ha sido marcada como no válida; en 724, se presenta una excepción de traducción de página de cliente, con un valor de TXQ que indica que la excepción ha surgido de la traducción en el nivel de configuración actual. La traducción adicional de la dirección virtual usando esta entrada de la tabla de páginas se detiene, en 726. Si, en 722, el bit (I) no válido es igual a cero, entonces, en 728, la dirección real de marco de página de cliente (PFRA) desde la entrada de la tabla de páginas de cliente es combinada con una parte de índice de byte (BX) de la dirección virtual de cliente, para generar la dirección real de cliente correspondiente a la dirección virtual de cliente de entrada. En 730, la dirección real de cliente es sometida además a una operación de prefijación de cliente para formar una dirección absoluta de cliente. En 732, esta dirección absoluta de cliente es tratada como una dirección virtual de servidor, y se invoca la DAT de servidor y, cuando sea aplicable, la prefijación, para obtener la dirección absoluta de servidor correspondiente. Un parámetro adicional para la DAT de servidor, para ser usado en la generación de un TXQ, si es necesario, indica que la fuente de la dirección a traducir es una dirección real de marco de página de cliente. Si, en 734, el procedimiento DAT de servidor ha fallado, entonces en 736, el procedimiento de traducción de cliente es terminado; el procedimiento DAT de servidor habrá generado una excepción. Si, en 734, el procedimiento DAT de servidor ha tenido éxito, entonces en 736, la dirección absoluta de servidor resultante es usada para acceder a un bloque de datos direccionado por la dirección virtual de cliente traducida.

#### Traducción dinámica de direcciones de cliente (Control de formato de la STE es igual a uno)

Ahora, se hace referencia a la Fig. 8 que ilustra una continuación del diagrama de flujo del nodo 632 de la FIG. 6 cuando el control de formato de la STE es igual a uno.

En 810, se obtiene una dirección absoluta de marco de segmento de cliente (SFAA) desde una porción de la entrada tabla de segmentos de cliente. En 812, la dirección absoluta de marco de segmento de cliente (SFAA) es combinada con las porciones PX y BX de la dirección virtual de cliente para generar la dirección absoluta de cliente de un bloque de datos deseado en el almacenamiento principal o en la memoria. En 814, esta dirección absoluta de cliente es tratada como una dirección virtual de servidor, y se invocan la DAT de servidor y, cuando sea aplicable, la prefijación, para obtener la dirección absoluta de servidor correspondiente. Un parámetro adicional de DAT de servidor, a ser usado en la generación de un TXQ, si es necesario, indica que la fuente de la dirección a traducir es una dirección absoluta de marco de segmento de cliente. Si, en 816, el procedimiento DAT de servidor ha fallado, entonces en 818, el procedimiento de traducción de servidor es terminado; el procedimiento DAT de servidor habrá generado una excepción. Si, en 816, el procedimiento DAT de servidor ha tenido éxito, entonces en 720, la dirección absoluta de servidor resultante es usada para acceder al bloque de datos deseado direccionado por la dirección virtual de cliente traducida.

#### 50 DAT de servidor

Ahora, se hace referencia a la Fig. 9, que ilustra un diagrama de flujo de una realización de la traducción dinámica de direcciones de servidor a nivel de servidor, que puede ser invocada desde el procedimiento EDAT de cliente, para obtener un campo de control de formato desde una entrada de la tabla de segmentos de servidor.

En 902, se obtiene una dirección virtual de servidor a traducir. En 904, se obtienen la dirección de origen, el nivel de tabla y la longitud de tabla de la tabla de traducción de servidor más alta usada en la traducción de la dirección virtual de servidor. La dirección de origen de la primera tabla de traducción de servidor usada en la traducción es tomada desde el campo de origen de tabla en el ASCE; el nivel de la tabla y la longitud de la tabla dependen de los bits DT y TL del ASCE, respectivamente. El desplazamiento de la tabla para la tabla de traducción de nivel más alto usada es tratado siempre como cero. En 906, una porción índice de la dirección virtual de servidor a ser usada para hacer referencia a la entrada de la tabla apropiada en la tabla de traducción es comprobada, en primer lugar, con el desplazamiento de la tabla y la longitud de la tabla, que determinan los valores de índice mínimo y máximo representados en la tabla. Si, en 906, el índice está fuera de este rango, entonces una traducción adicional de la dirección virtual no puede continuar; una excepción de traducción de servidor debe ser presentada, apropiada al nivel de la tabla que está siendo indexada (por ejemplo, una excepción de traducción de primera región, de segunda región, de tercera región o de segmentos). En una realización, en 908, se realiza una prueba de si un programa de cliente se está ejecutando actualmente. Si no, es decir, si se está ejecutando el servidor, entonces en 910, una excepción de traducción de servidor es presentada con el TXQ establecido, por ejemplo, a cero, para indicar una excepción en el nivel de configuración actual. Si, por el contrario, se está ejecutando un programa de cliente, entonces en 912, una excepción de traducción de servidor es presentada con el TXQ establecido al valor fuente de la dirección pasada desde la operación de traducción de cliente. En cualquier caso, el procedimiento de traducción es detenido entonces, en 914.

Si, en 906, el índice está dentro del rango válido, entonces, en 916, el índice multiplicado por la longitud de la entrada de la tabla es sumado al origen de la tabla de servidor para generar la dirección absoluta de servidor de una entrada de la tabla de servidor. En 918, la entrada de la tabla de traducción de servidor es extraída usando esta dirección absoluta de servidor. En 920, se examina el bit (I) no válido en la entrada de la tabla de servidor. Si está establecido, entonces la traducción adicional de la dirección virtual no puede seguir usando la entrada de la tabla, ya que ha sido marcada como no válida; el control es transferido a 908 para presentar una excepción de traducción de servidor con el valor apropiado de TXQ, como anteriormente, y la traducción adicional de esta dirección virtual usando esta entrada de la tabla de segmentos se detiene. De lo contrario, en 922, si la entrada extraída desde la tabla de traducción no es una entrada de la tabla de segmentos, entonces la tabla de segmentos en la jerarquía de tablas de traducción aún no ha sido referenciada. En este caso, en 924, el origen, el desplazamiento y la longitud de una tabla siguiente de nivel inferior en la jerarquía de tablas de traducción de servidor son obtenidos desde la entrada de la tabla. El control vuelve a la etapa 906, en la que el siguiente campo de índice dentro de la dirección virtual de servidor es comparado con el nuevo desplazamiento y longitud, y si está dentro del rango, este índice es usado para hacer referencia a la entrada de la tabla de servidor correspondiente en la siguiente tabla de nivel inferior usada en la traducción.

Por ejemplo, si la dirección de origen de tabla de la primera tabla de traducción de servidor a ser usada en la traducción es una primera tabla de regiones, entonces la porción RFX de la dirección virtual de servidor es usada para hacer referencia a una entrada de la primera tabla de regiones con la primera tabla de regiones. Si la dirección de origen de la tabla es a una segunda tabla de regiones, entonces la porción RSX de la dirección virtual es usada para hacer referencia a una entrada de la segunda tabla de regiones en la segunda tabla de regiones. Si la dirección de origen de la tabla es a una tercera tabla de regiones, entonces la porción RTX de la dirección virtual es usada para hacer referencia a una tercera entrada de tabla de regiones en la tercera tabla de regiones. Si la dirección de origen de la tabla es a una tabla de segmentos, entonces la porción SX de la dirección virtual es usada para hacer referencia a una entrada de la tabla de segmentos dentro de la tabla de segmentos. Las tablas sucesivas son referenciadas hasta que la entrada de la tabla de segmentos ha sido extraída.

Una vez que extraída la entrada de la tabla de segmentos de servidor, en 926, el bit de control de formato de la entrada de la tabla de segmentos (STE) es examinado para determinar si el control de formato está establecido para esta dirección virtual particular. Si el control de formato de la STE es igual a cero, entonces la traducción dinámica de direcciones ocurre con respecto al nodo 928. Si el control de formato de la STE es igual a uno, entonces la traducción dinámica de direcciones ocurre con respecto al nodo 930.

Traducción dinámica de direcciones de servidor (Control de formato de la STE es igual a cero)

Ahora, se hace referencia a la Fig. 10, que ilustra una continuación del diagrama de flujo del nodo 928 de la FIG. 9, cuando el control de formato de la STE de servidor es igual a cero.

En 1002, se obtiene una dirección de origen a una tabla de páginas de servidor desde la entrada de la tabla de segmentos de servidor. En 1004, una porción índice de páginas (PX) de la dirección virtual de servidor es multiplicada por la longitud de la entrada de la tabla y es sumada al origen de la tabla de páginas, para generar la dirección absoluta de servidor de una entrada de la tabla de páginas de servidor. En 1006, la entrada de la tabla de páginas de servidor es extraída usando esta dirección absoluta de servidor. Un bit (I) no válido es obtenido desde la entrada de la tabla de páginas de servidor. Si, en 1008, el bit (I) no válido es igual a uno, entonces la traducción de la dirección virtual no puede seguir usando esta

5 entrada de la tabla de páginas, ya que la entrada ha sido marcada como no válida; el control es transferido a 940 en la Fig. 9, para presentar una excepción de traducción de servidor con el valor TXQ apropiado, como anteriormente, y la traducción adicional de esta dirección virtual usando esta entrada de la tabla de páginas se detiene. Si, en 1008, el bit (I) no válido es igual a cero, entonces, en 1010, la dirección real de marco de páginas (PFRA) desde la entrada de la tabla de páginas es combinada con la porción índice de byte (BX) de la dirección virtual de servidor para generar la dirección real de servidor correspondiente a la dirección virtual de servidor de entrada. En 1012, esta dirección real de servidor es sometida adicionalmente a una operación de prefijación de servidor para formar una dirección absoluta de servidor. En 1014, esta dirección absoluta de servidor es devuelta como el resultado de la traducción de direcciones de servidor, para ser usada, por ejemplo, en el procedimiento DAT de cliente que la invocó, o si no, entonces para acceder a los datos objetivo durante la ejecución del servidor.

Traducción dinámica de direcciones de servidor (Control de formato de la STE es igual a uno)

Ahora, se hace referencia a la Fig. 11, que ilustra una continuación del diagrama de flujo desde el nodo 930 de la FIG. 9 cuando el control de formato de la STE de servidor es igual a uno.

15 En 1102, una dirección absoluta de marco de segmento de servidor (SFAA) es obtenida de una porción de la entrada de la tabla de segmentos de servidor. En 1104, la dirección absoluta de marco de segmento de servidor (SFAA) es combinada con las porciones PX y BX de la dirección virtual de servidor para generar la dirección absoluta de servidor de un bloque de datos deseado en el almacenamiento principal o en la memoria. En 1106, esta dirección absoluta de servidor es devuelta como el resultado de la traducción de direcciones de servidor, para ser usada, por ejemplo, en el procedimiento DAT de cliente que la invocó, o si no, entonces para acceder a los datos de destino durante la ejecución del servidor.

20 De esta manera, el campo calificador de excepción de traducción (TXQ) es capaz de indicar que la interrupción fue causada por una dirección contenida en una entrada de la tabla de hojas de cliente y si es así, si la entrada de hoja era una entrada de la tabla de segmentos o una entrada de tabla de páginas; es decir, si la excepción estaba asociada con una dirección virtual de servidor derivada desde una dirección real de marco de página de cliente o estaba asociada con una dirección virtual de servidor derivada desde una dirección absoluta de marco de segmento de cliente. Por lo tanto, el campo TXQ es capaz de indicar el tamaño apropiado del marco de servidor con el que respaldar un marco de cliente. Además, es capaz de indicar que se necesita un tamaño de marco más grande, por ejemplo, de 2 gigabytes o mayor.

Implementación comercial

30 Aunque en la presente memoria se ha mencionado la z/Architecture<sup>®</sup> de IBM<sup>®</sup>, uno o más aspectos de la presente invención pueden aplicarse igualmente a otras arquitecturas y/o entornos informáticos que emplean entidades paginables o construcciones similares.

35 Las implementaciones comerciales de la función EDAT, el TXQ y otros formatos, instrucciones y atributos divulgados en la presente memoria, pueden ser implementados en hardware o por programadores, tal como programadores de sistemas operativos, escritos, por ejemplo en lenguaje ensamblador. Dichas instrucciones de programación pueden ser almacenadas en un medio de almacenamiento destinado a ser ejecutadas de manera nativa en un entorno informático, tal como el IBM<sup>®</sup> System z servidor, o, como alternativa, en máquinas que ejecutan otras arquitecturas. Las instrucciones pueden ser emuladas en servidores existentes o futuros y en otras máquinas u ordenadores centrales. Las instrucciones pueden ser ejecutadas en máquinas en las que, en general, la ejecución se realiza en un modo de emulación.

40 En el modo de emulación, la instrucción específica que está siendo emulada es decodifica, y una subrutina es ejecutada para implementar la instrucción individual, tal como en una subrutina o controlador, o se usa alguna otra técnica para proporcionar un controlador para el hardware específico, tal como está al alcance de la experiencia de las personas con conocimientos en la materia después de la comprensión de la descripción de la presente divulgación. Se describen diversas técnicas de emulación de software y hardware en numerosas patentes US, incluyendo: 5.551.013, 5.574.873, 5.790.825, 6.009.261, 6.308.255 y 6.463.582, Muchas otras enseñanzas ilustran adicionalmente una diversidad de maneras para conseguir la emulación de un conjunto de instrucciones diseñado para una máquina objetivo.

Otras variaciones y Arquitecturas

Las diversas realizaciones descritas en la presente memoria son sólo ejemplos. Puede haber muchas variaciones de estas realizaciones.

50 Una o más de las capacidades de la presente invención pueden ser implementadas en software, firmware, hardware o alguna combinación de los mismos. Los aspectos de la invención son beneficiosos para muchos tipos de entornos, incluyendo otros entornos que tienen una pluralidad de zonas y entornos no particionados. Además, es posible que no

haya complejos de procesadores centrales, sino múltiples procesadores acoplados entre sí. Varios aspectos de la presente memoria son aplicables a entornos de procesador único.

Si el entorno está particionado lógicamente, entonces pueden incluirse más o menos particiones lógicas en el entorno. Además, puede haber múltiples complejos de procesamiento central acoplados entre sí. Además, son posibles otras variaciones.

Aunque el término "página", es usado para hacer referencia a un tamaño fijo o a un área de almacenamiento de tamaño predefinido, el tamaño de una página puede variar. De manera similar, el tamaño de un bloque puede variar. Puede haber diferentes tamaños de bloques y/o páginas. Una página puede ser equivalente a un bloque. Otras estructuras pueden ser usadas de manera alternativa o si no pueden ser implementadas mediante software y/o hardware. Además, en los ejemplos descritos en la presente memoria, puede haber muchas variaciones, incluyendo, pero sin limitarse a direcciones o palabras de diferentes tamaños; un número diferente de bits; bits en un orden diferente; más o menos o diferentes bits; más o menos o diferentes campos; campos en un orden diferente; diferentes tamaños de campo; etc. Una vez más, éstos sólo se proporcionan como un ejemplo. Muchas variaciones son posibles.

Una posible variación en el procedimiento de traducción, descrito aquí, es tratar las direcciones de entrada de la tabla DAT como reales en lugar de direcciones absolutas. Otra posible variación es realizar una transformación entre las direcciones absolutas de cliente y direcciones virtuales de servidor, tal como sumando un origen de almacenamiento principal de cliente o comparando con un límite del almacenamiento principal de cliente, a fin de restringir el almacenamiento absoluto de cliente a una porción deseada del espacio de direcciones de servidor contenedor. Todavía otra variación permitiría que las direcciones absolutas de cliente sean referenciadas en múltiples espacios de direcciones de servidor, seleccionados, por ejemplo, por los contenidos del registro de acceso.

Una unidad de procesamiento incluye entidades paginables, tales como clientes, servidores, otros procesadores, emuladores, máquinas virtuales y/u otras construcciones similares. Una memoria intermedia incluye un área de almacenamiento y/o memoria, así como diferentes tipos de estructuras de datos que incluyen, pero no se limitan a, matrices o entidades paginables. Una tabla puede incluir también otras estructuras de datos. Una instrucción puede hacer referencia a otros registros. Además, una página, un segmento y/o una región pueden ser de tamaños variables diferentes de los descritos en la presente memoria.

Uno o más aspectos de la presente invención pueden ser incluidos en un artículo de fabricación (por ejemplo, uno o más productos de programa de ordenador) que tiene, por ejemplo, un medio que puede ser leído o usado por un ordenador. El medio tiene incluido en el mismo, por ejemplo, una lógica o unos medios de código de programa legible por ordenador (por ejemplo, instrucciones, código, órdenes, etc.) para proporcionar y facilitar las capacidades de la presente invención. El artículo de fabricación puede ser incluido como una parte de un sistema informático o puede comercializarse por separado. Además, puede proporcionarse al menos un dispositivo de almacenamiento de programa legible por una máquina que materializa al menos un programa de instrucciones ejecutables por la máquina para realizar las capacidades de la presente invención.

**REIVINDICACIONES**

1. Procedimiento para la calificación de una excepción de traducción en una función de traducción dinámica de direcciones, capaz de traducir una dirección virtual a una dirección traducida de un bloque de datos en el almacenamiento (208) principal en un sistema (200) informático, comprendiendo el procedimiento:
- 5 obtener una dirección virtual a traducir;
- traducir dinámicamente la dirección virtual a una dirección real o absoluta de un bloque de datos deseado en el almacenamiento principal; y
- en respuesta a un evento de interrupción de excepción de traducción que ha ocurrido durante la traducción dinámica de direcciones de la dirección virtual,
- 10 almacenar en un calificador de excepción de traducción, bits para indicar que dicha excepción de traducción era una de entre una excepción DAT de servidor, que ha ocurrido mientras se ejecutaba un programa de servidor, y una excepción DAT de servidor que ha ocurrido mientras se ejecutaba un programa de cliente; y caracterizado por
- 15 almacenar en dicho calificador de excepción de traducción bits para indicar cualquiera de entre un tamaño de un marco de cliente al que pertenece dicha excepción DAT de servidor, y un tamaño de un marco de servidor a ser asignado para respaldar dicho marco de cliente
2. Procedimiento según la reivindicación 1, que comprende además almacenar en dicho calificador de excepción de traducción bits para indicar que dicha excepción de traducción era una excepción DAT de cliente que ha ocurrido mientras se ejecutaba dicho programa de cliente.
3. Procedimiento según la reivindicación 1 ó 2, que comprende además almacenar en dicho calificador de excepción de traducción bits para indicar que dicha excepción DAT de servidor se refiere a una dirección derivada desde una entrada de la tabla de hojas de cliente.
- 20 4. Procedimiento según la reivindicación 1, 2 ó 3, que comprende además el almacenamiento, en dicho calificador de excepción de traducción, de bits para indicar que dicha excepción DAT de servidor se refería a una dirección derivada desde una dirección real de marco de página de cliente.
- 25 5. Procedimiento según la reivindicación 1, 2, 3 ó 4, que comprende además el almacenamiento bits en dicho calificador de excepción de traducción, para indicar que dicha DAT de servidor se refería a una dirección derivada desde una dirección absoluta de marco de segmento de cliente.
6. Sistema que comprende medios adaptados para llevar a cabo todas las etapas del procedimiento según cualquier reivindicación del procedimiento anterior.
- 30 7. Programa informático que comprende instrucciones para llevar a cabo todas las etapas del procedimiento según cualquiera reivindicación del procedimiento anterior, cuando dicho programa informático es ejecutado en un sistema de ordenador.

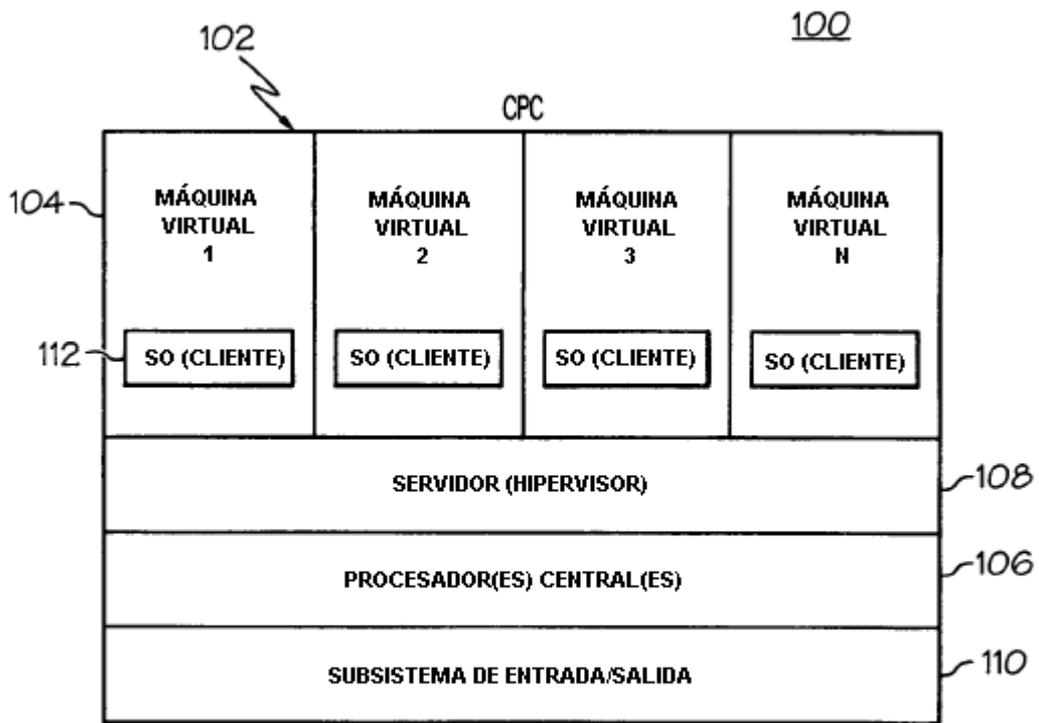


FIG. 1  
(TÉCNICA ANTERIOR)

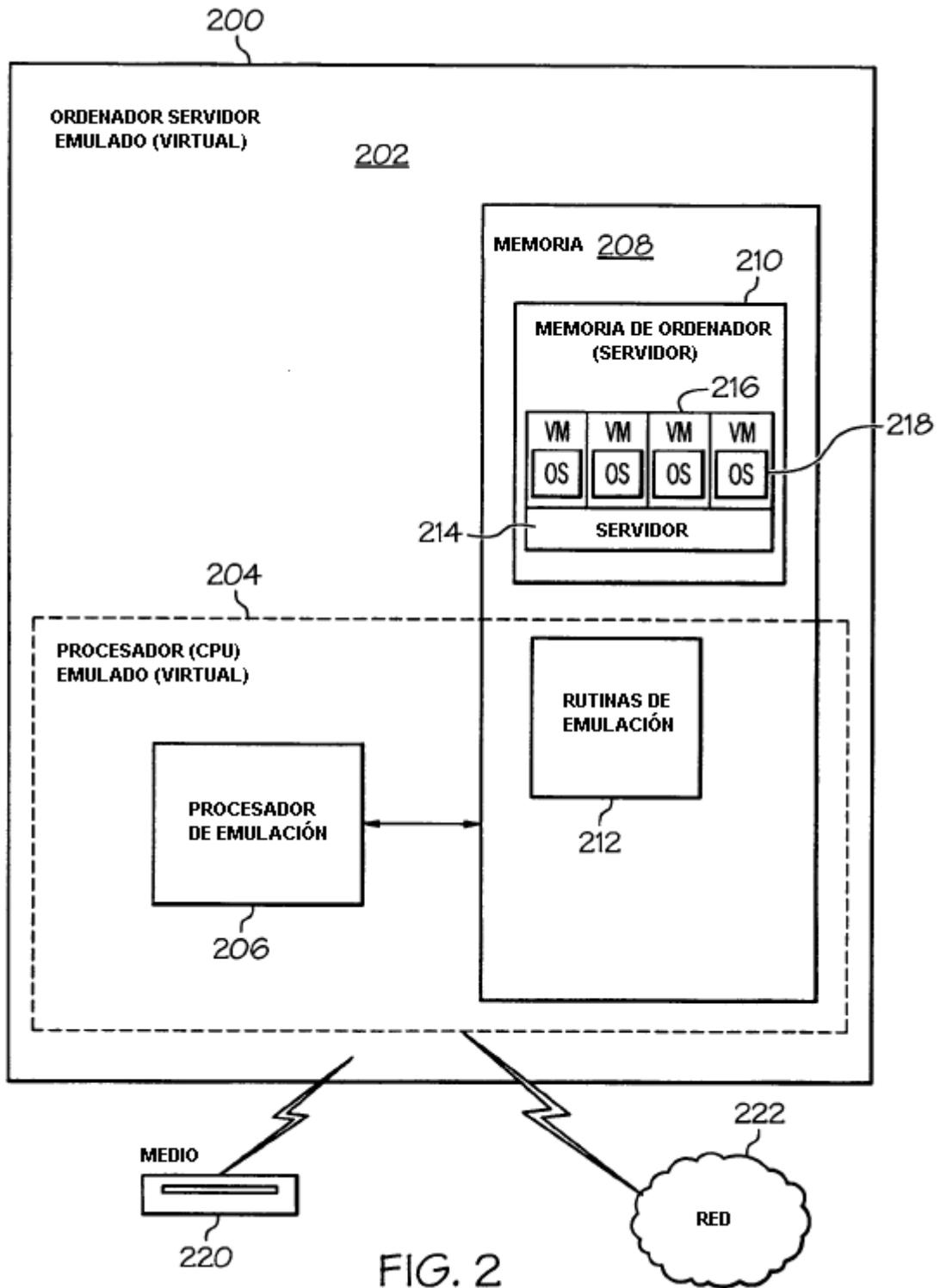


FIG. 2  
(TÉCNICA ANTERIOR)

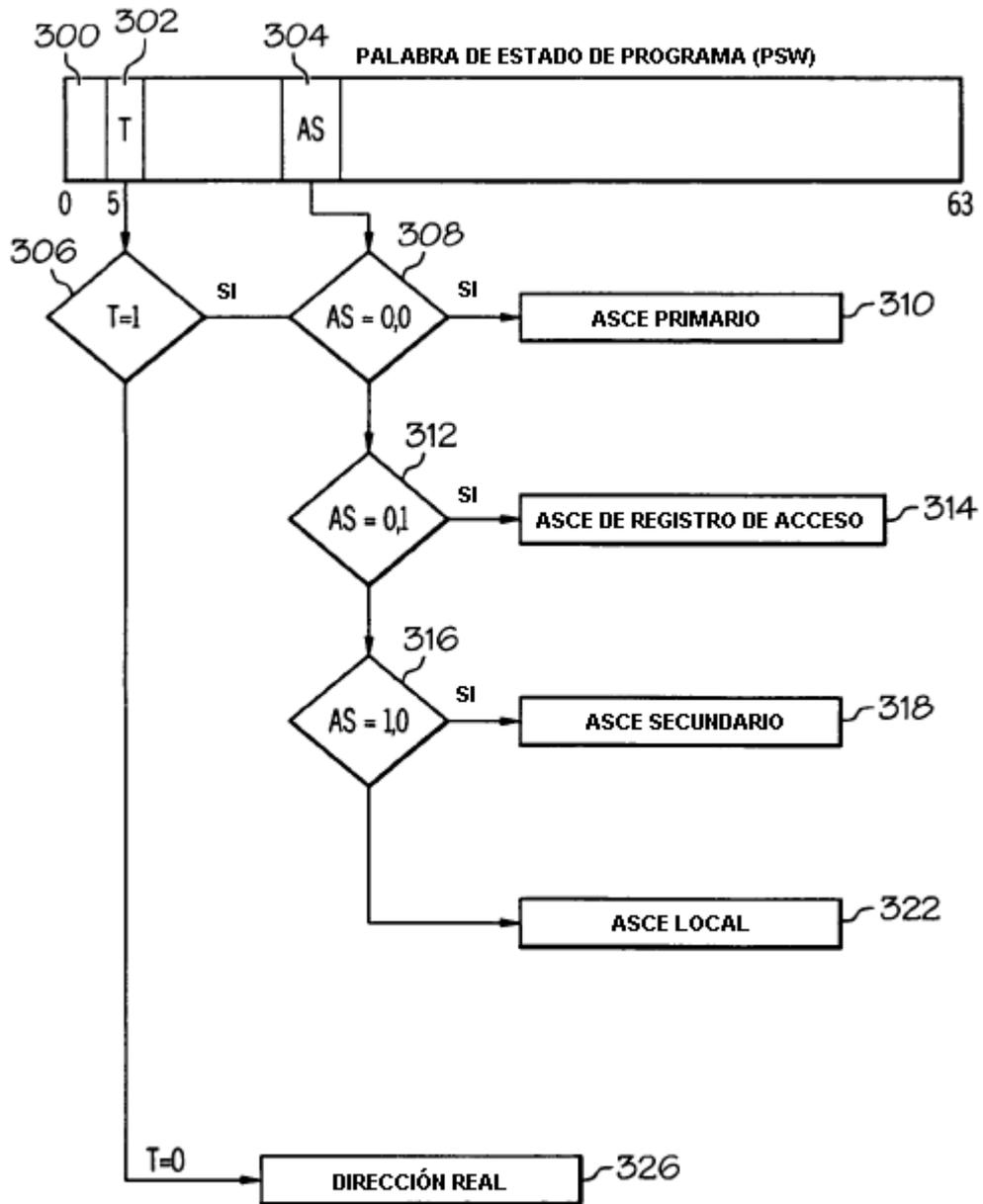


FIG. 3  
(TÉCNICA ANTERIOR)

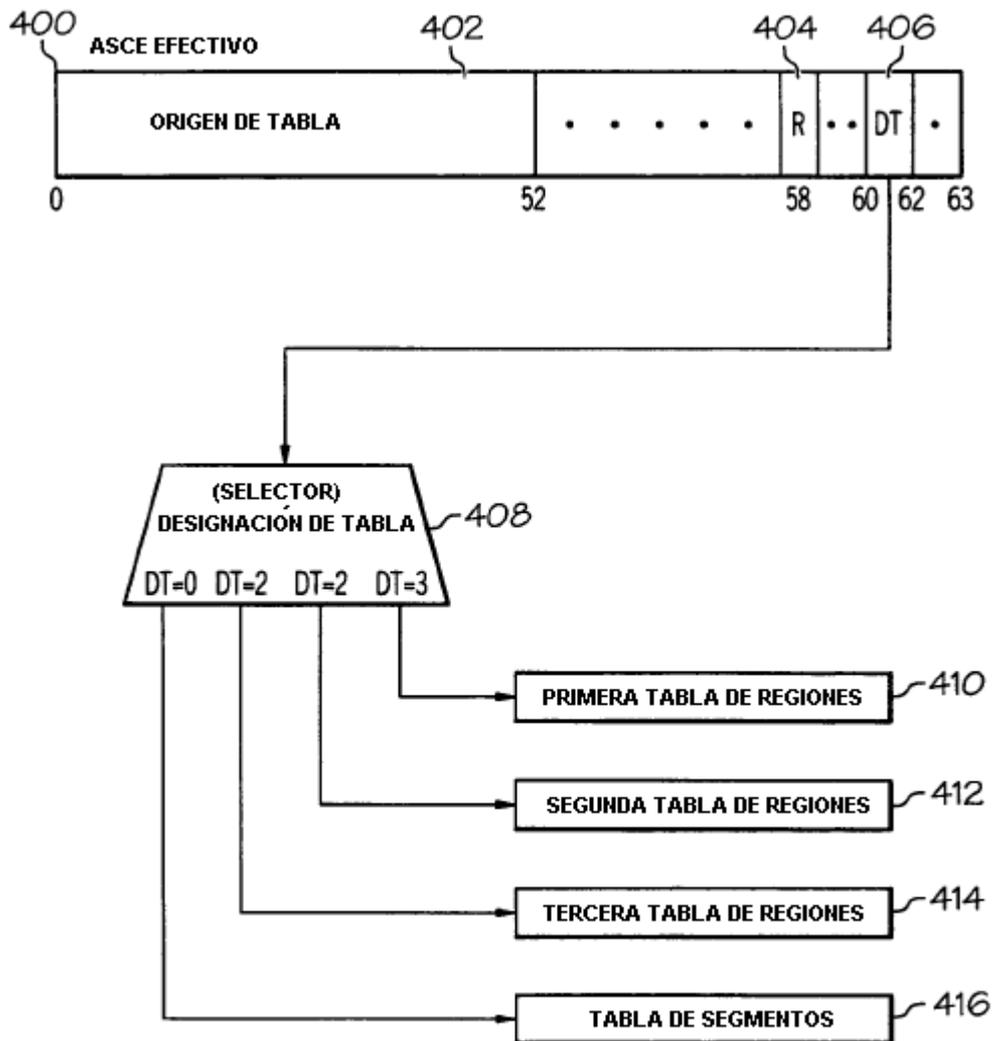


FIG. 4  
(TÉCNICA ANTERIOR)

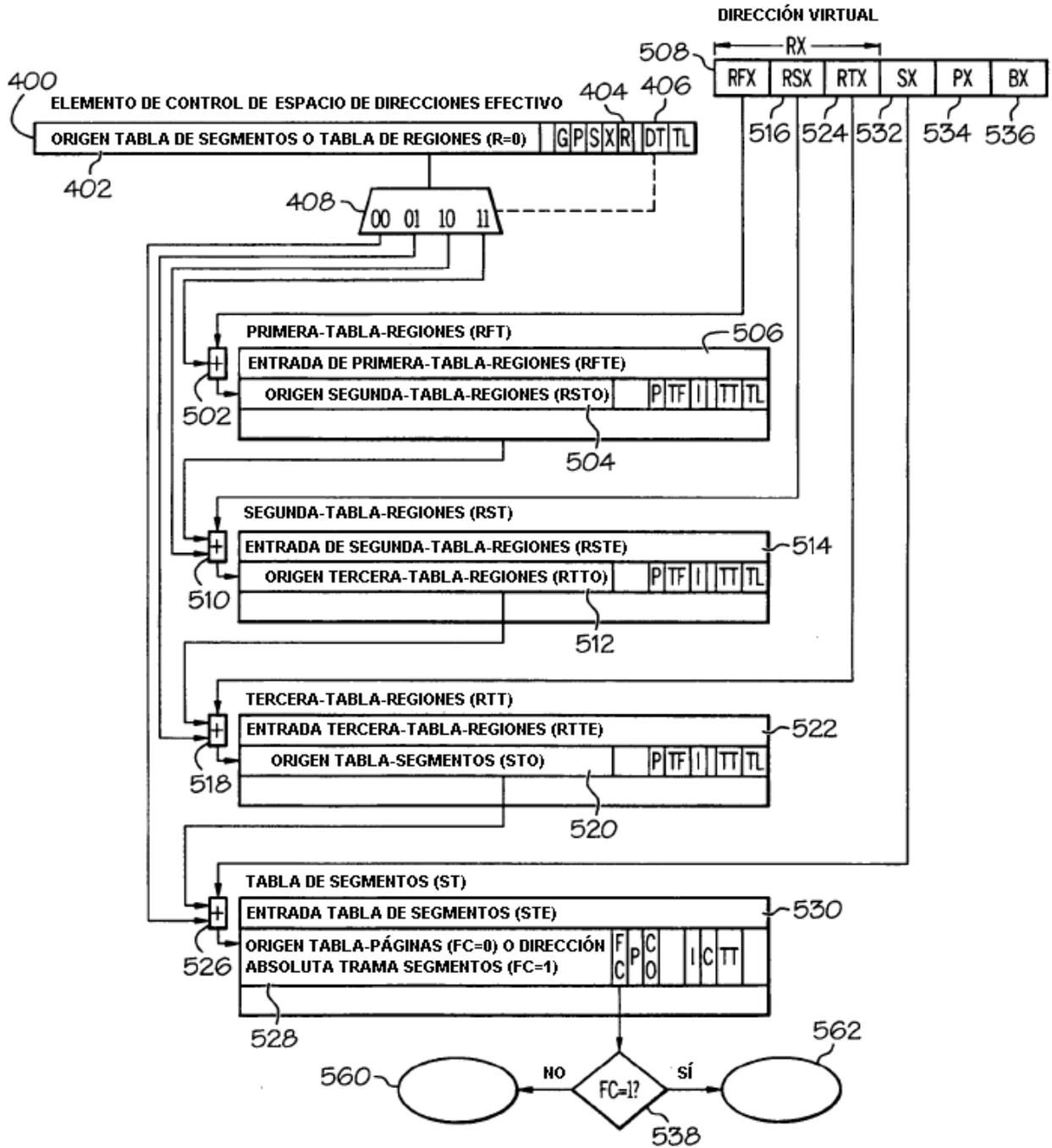


FIG. 5A

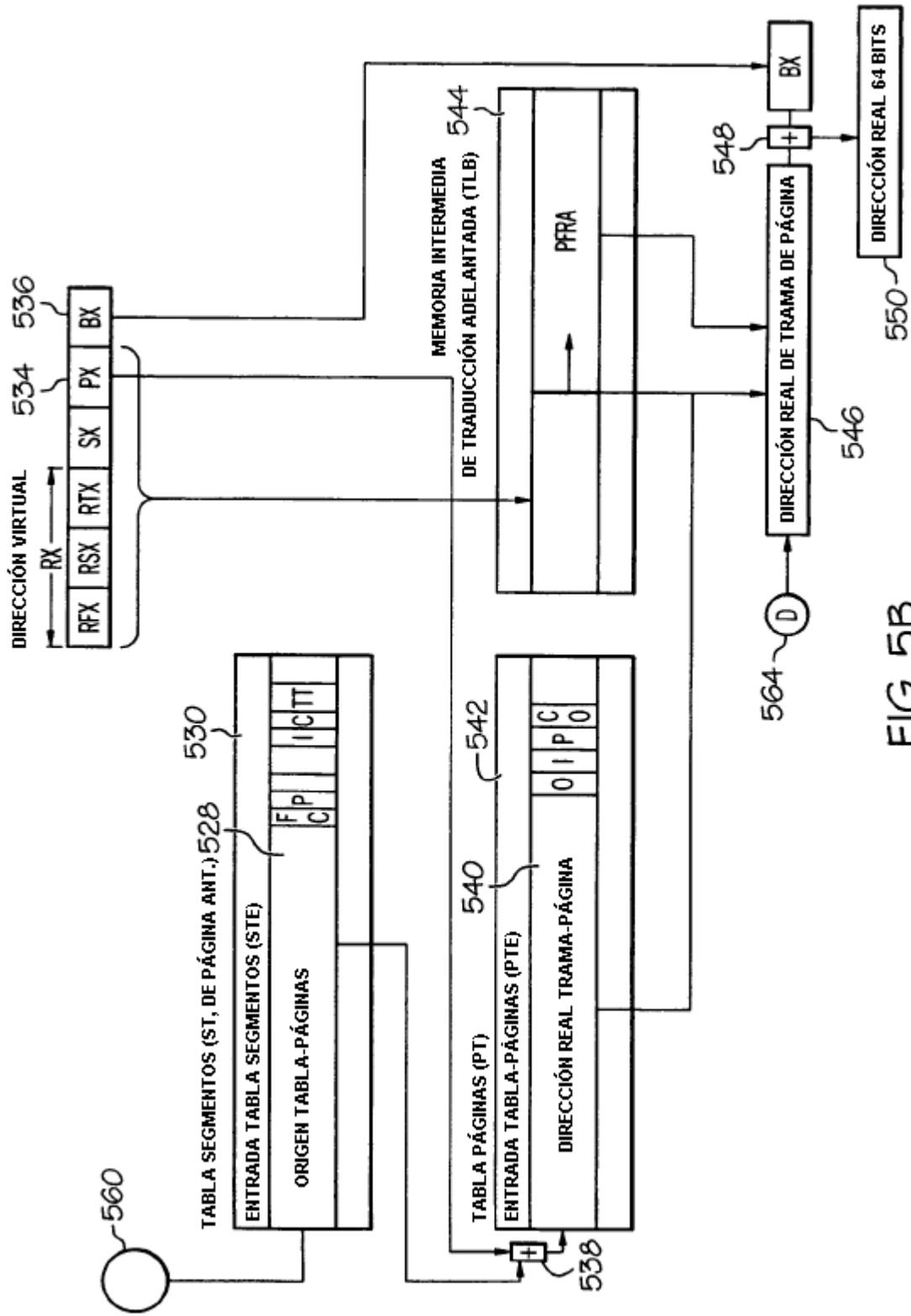


FIG. 5B

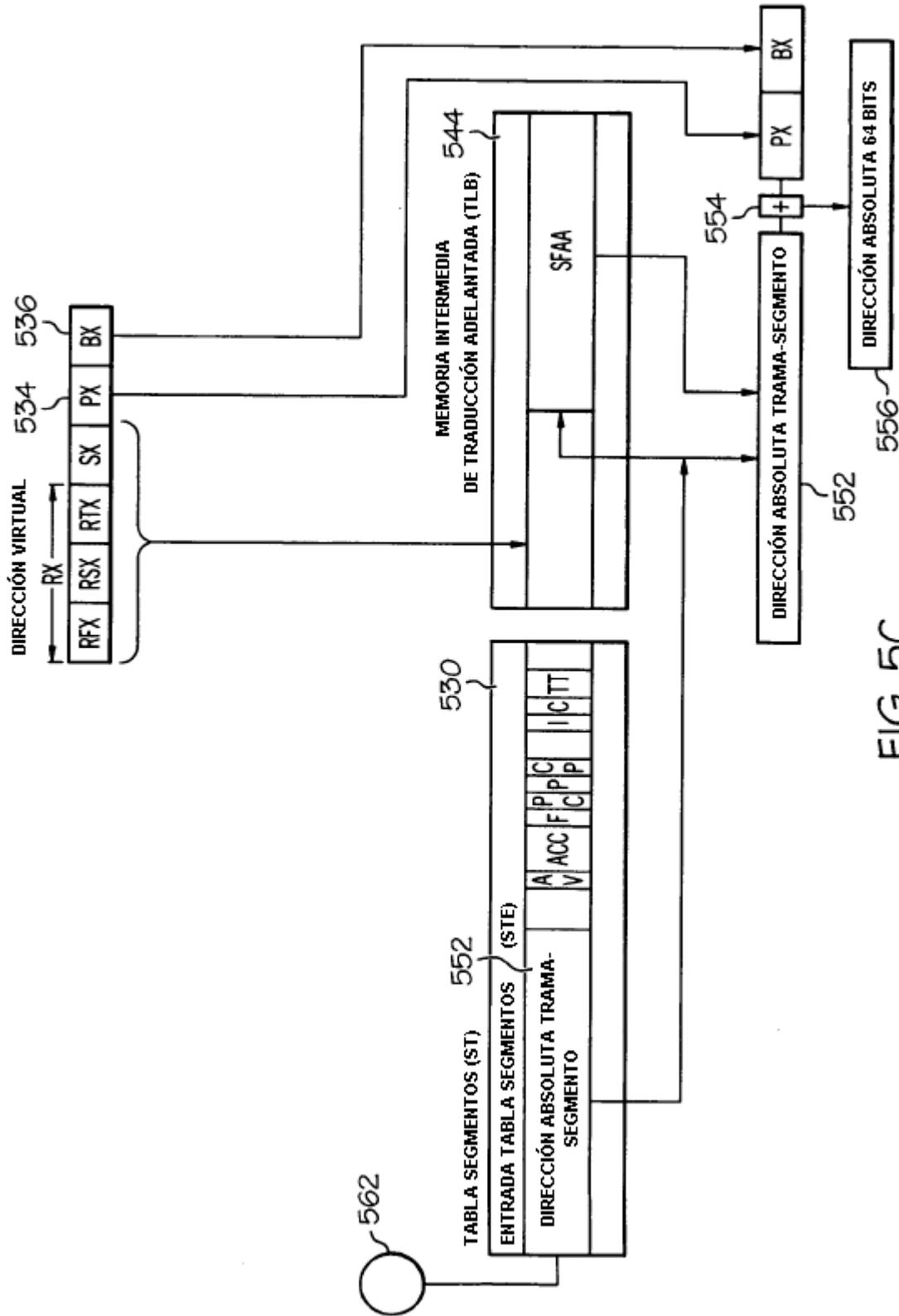


FIG. 5C

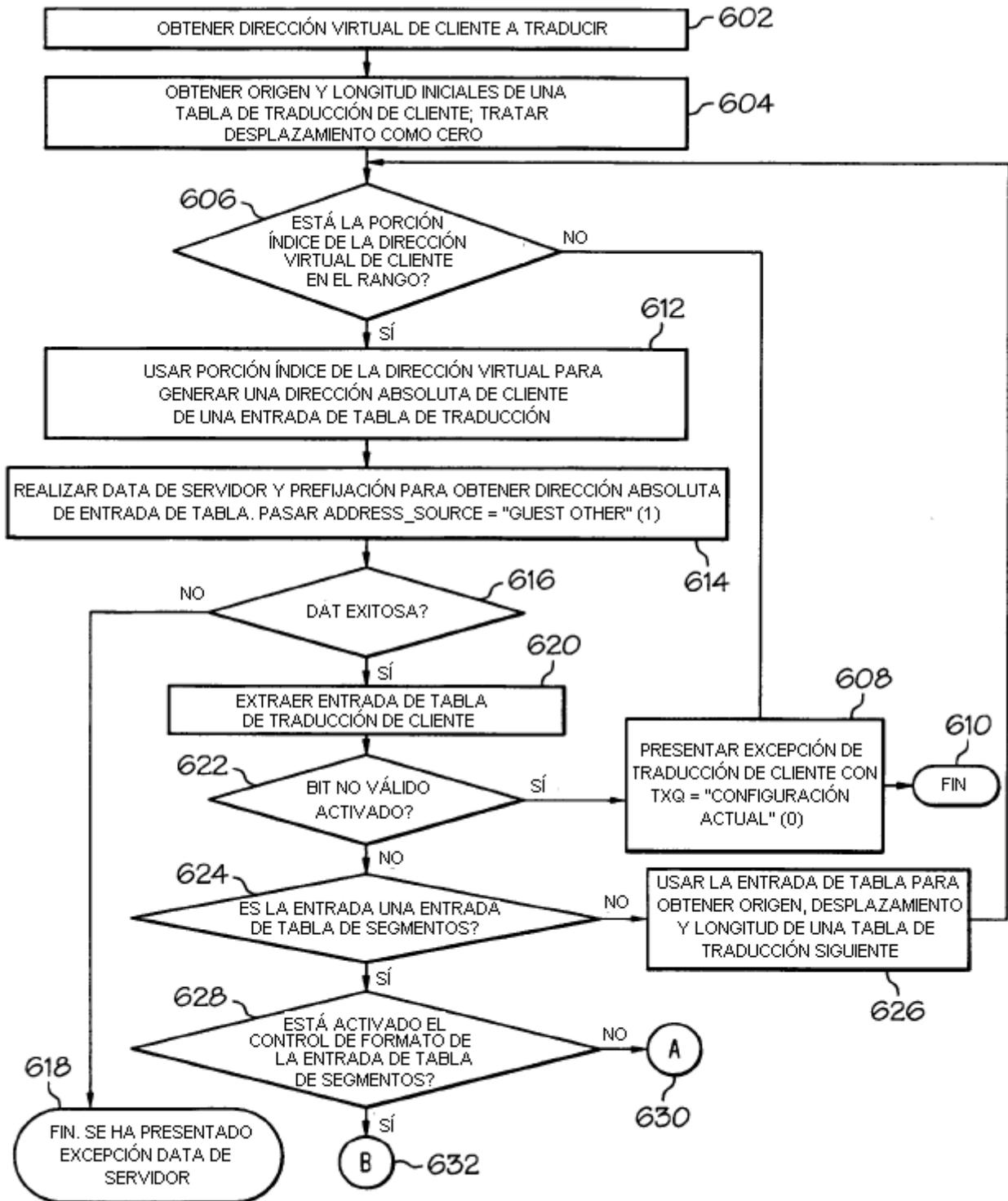


FIG. 6

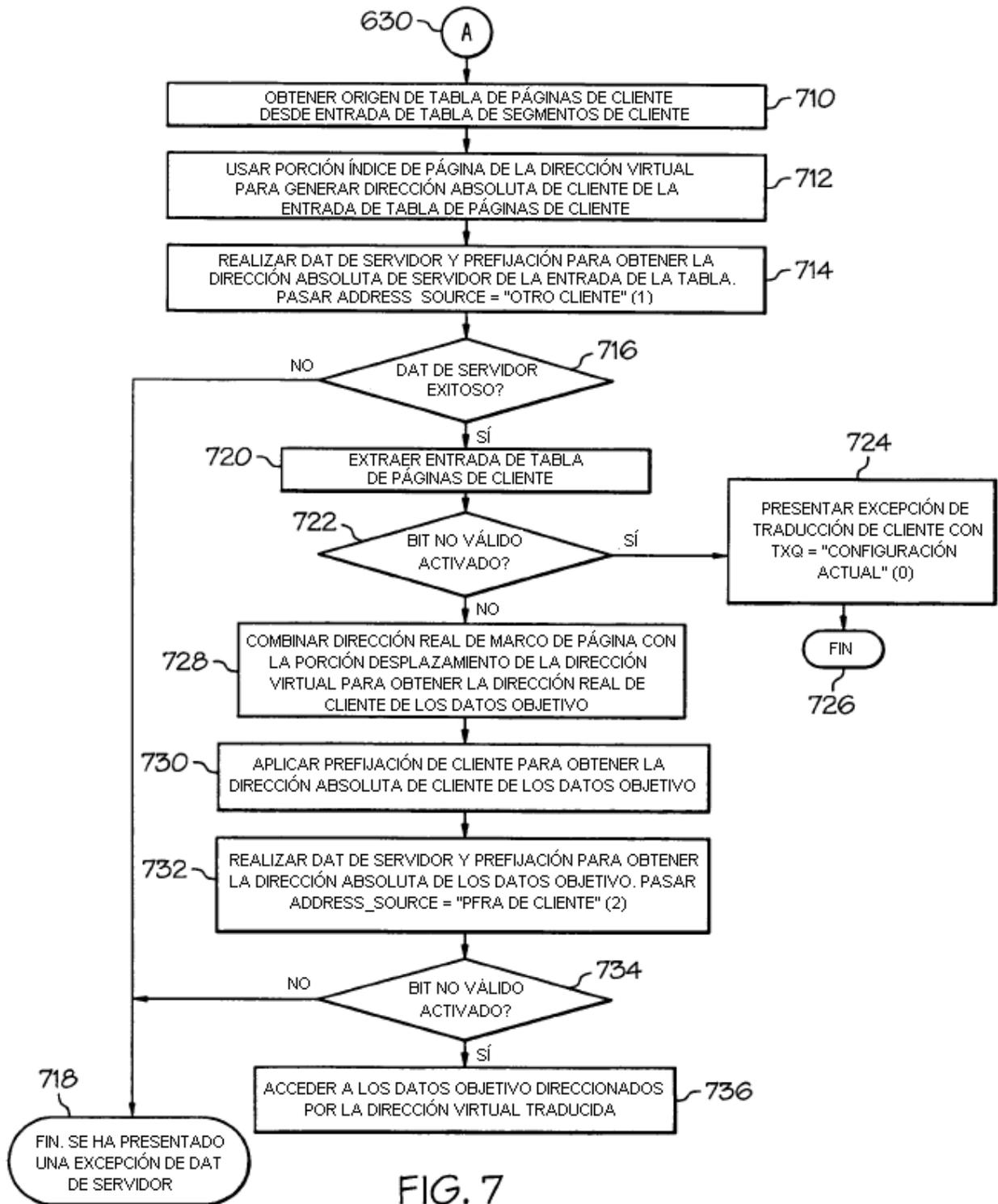


FIG. 7

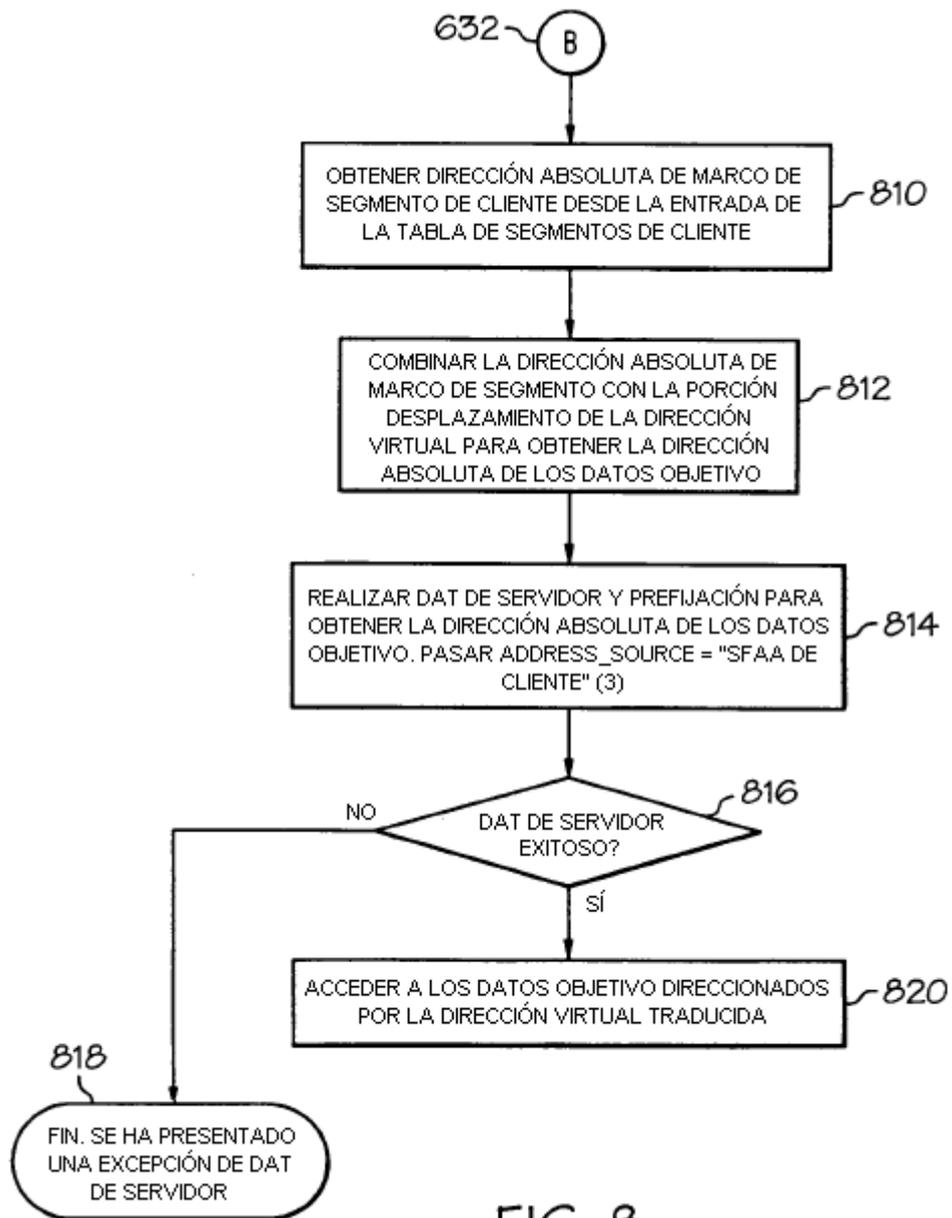


FIG. 8

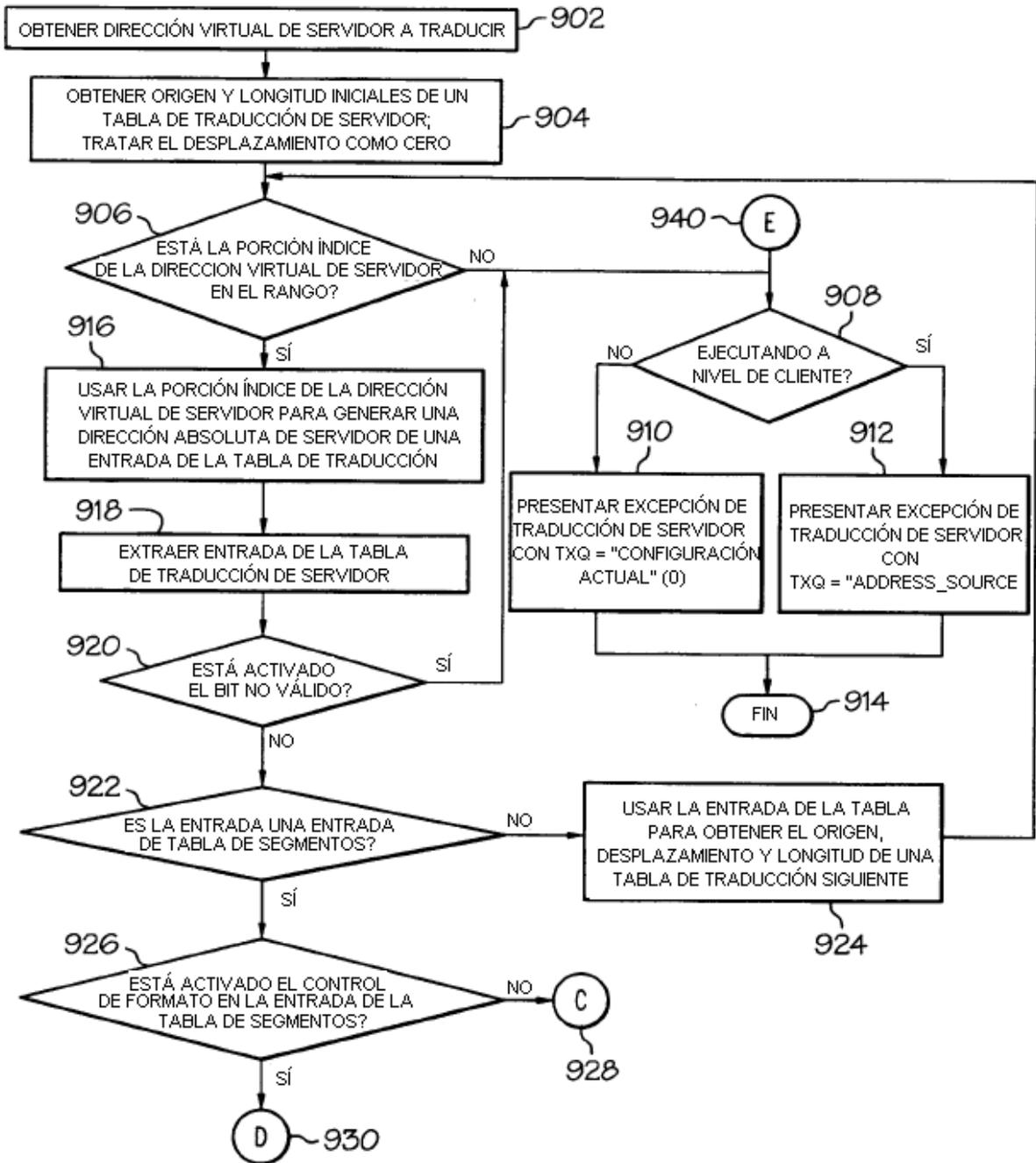


FIG. 9

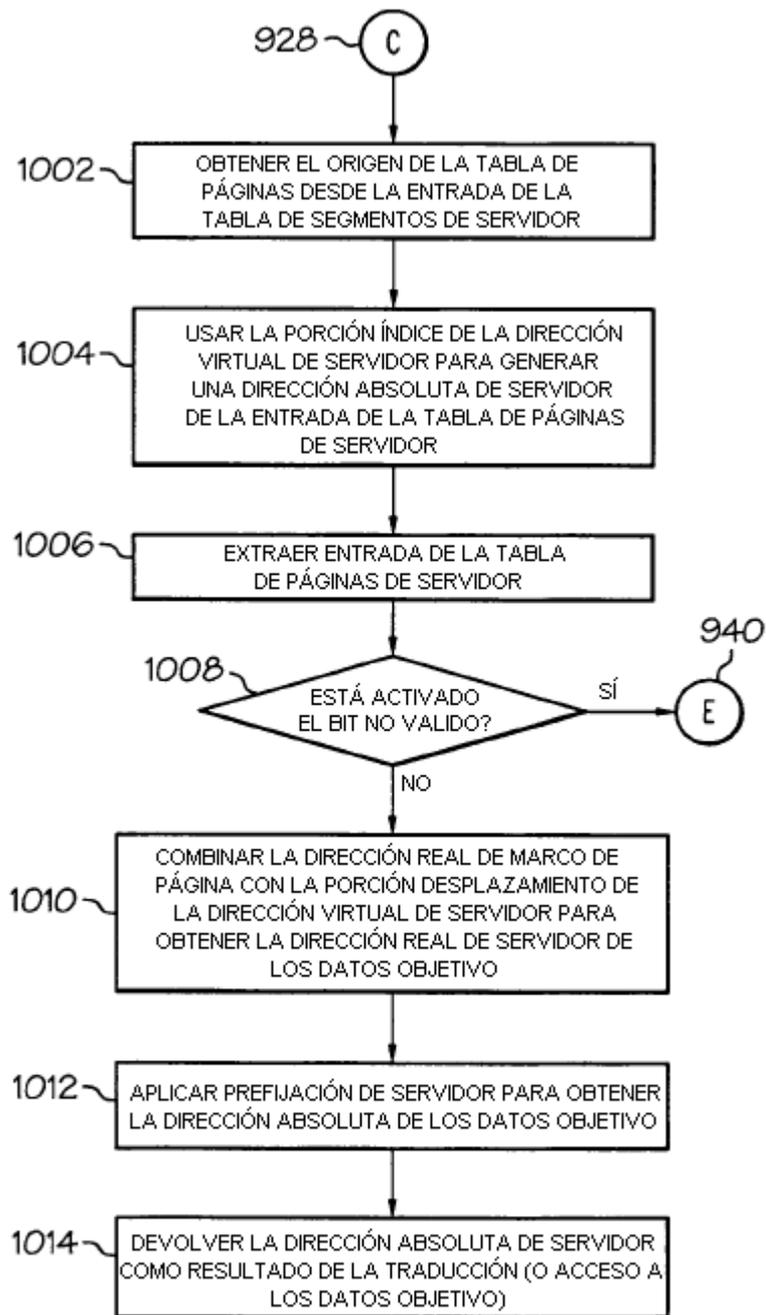


FIG. 10

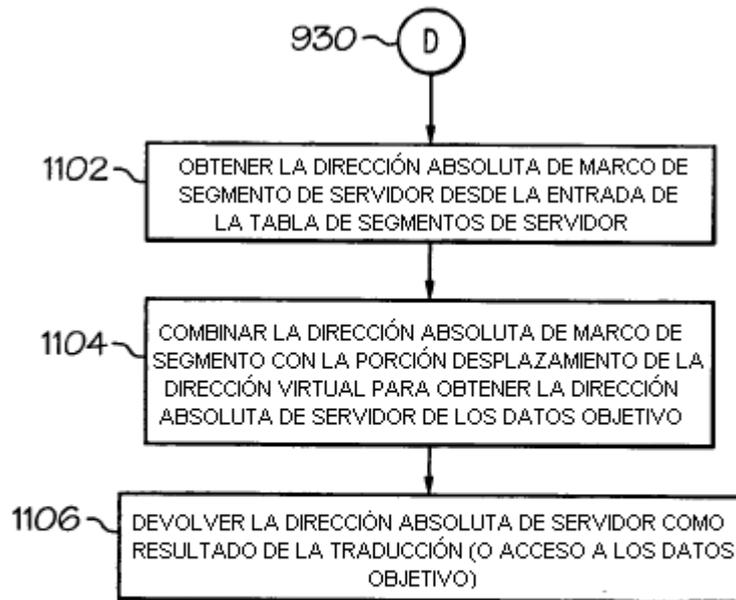
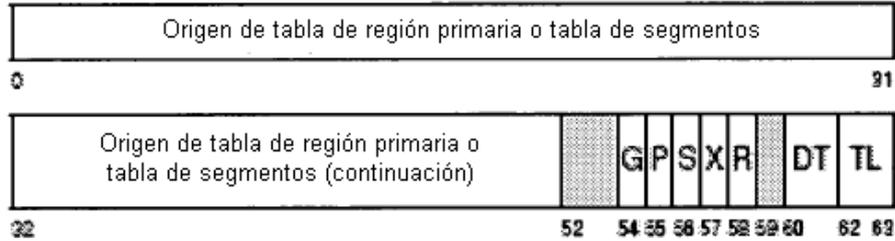
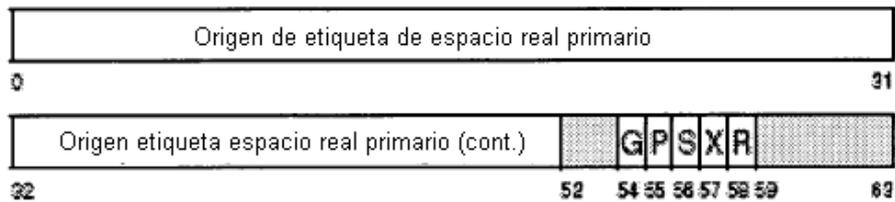


FIG. 11

**Designación de tabla de región primaria o tabla de segmentos (R = 0)**

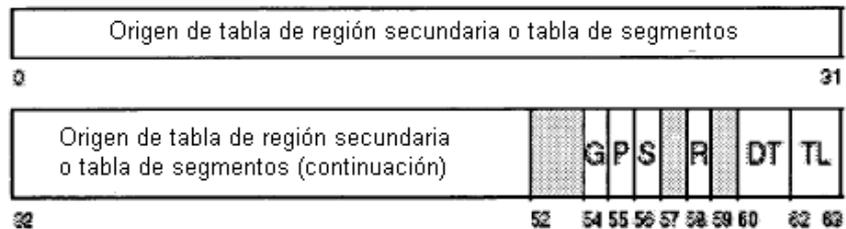


**Designación de espacio real primario (R = 1)**

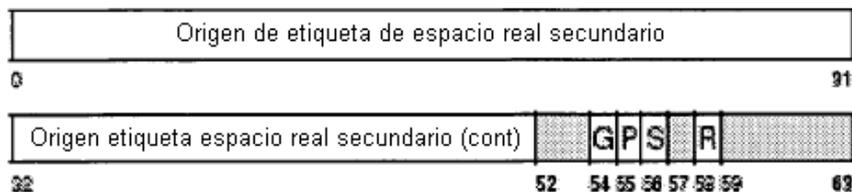


**FIG. 12**

**Designación de tabla de región secundaria o tabla de segmentos (R = 0)**

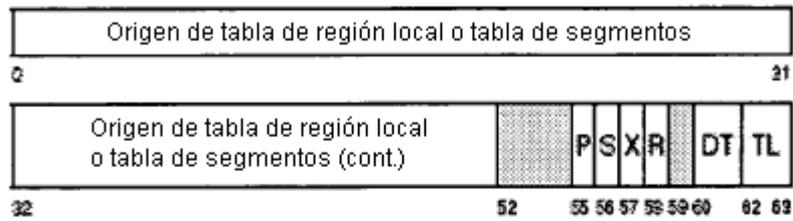


**Designación de espacio real secundario (R = 1)**

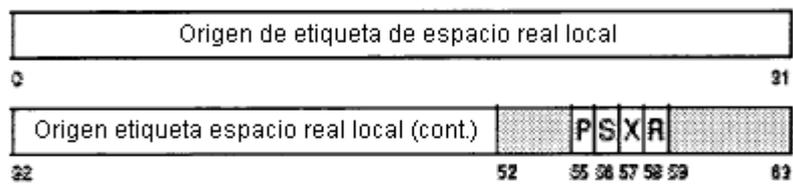


**FIG. 13**

**Designación de tabla de región local  
o tabla de segmentos (R = 0)**



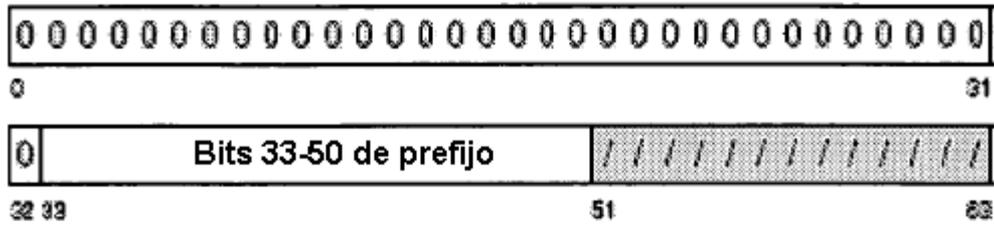
**Designación de espacio real local (R = 1)**



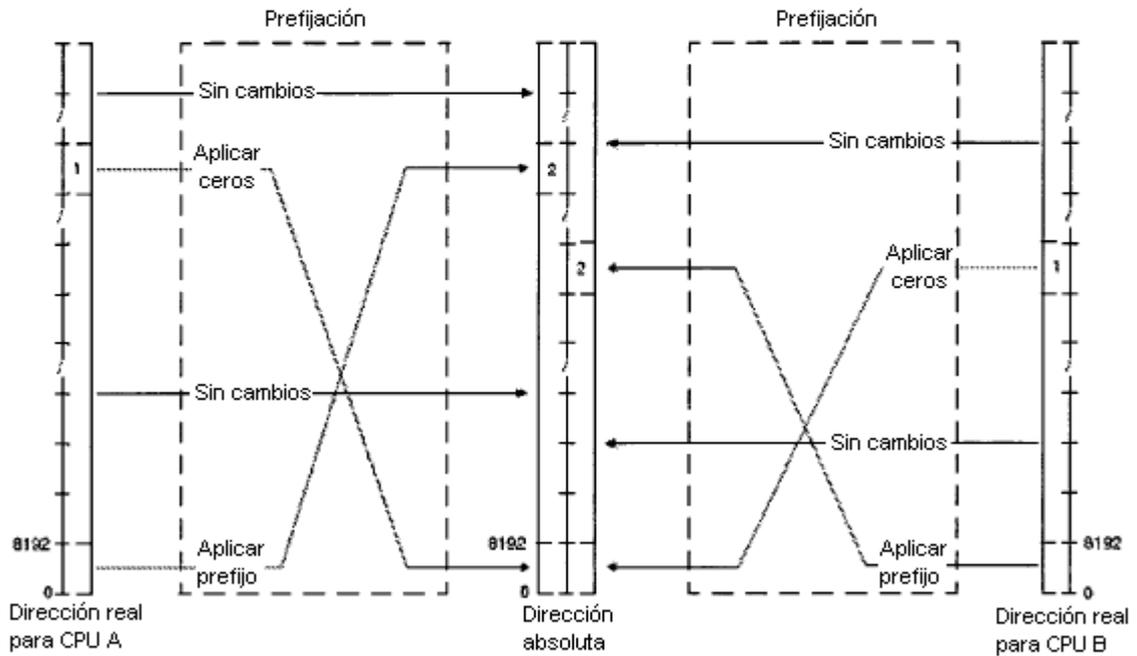
**FIG. 14**



**FIG. 15**



**FIG. 16**

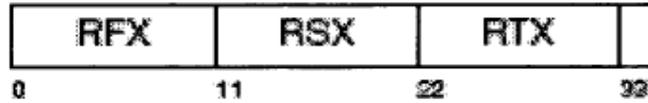


- (1) Direcciones reales en las que los bits 0-50 son iguales a los bits 0-50 del prefijo para esta CPU (A o B).
- (2) Direcciones absolutas del bloque que contiene para esta CPU (A o B) las posiciones reales 0-8.191.

**FIG. 17**

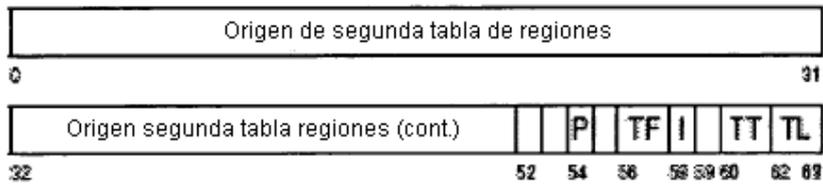


**FIG. 18**

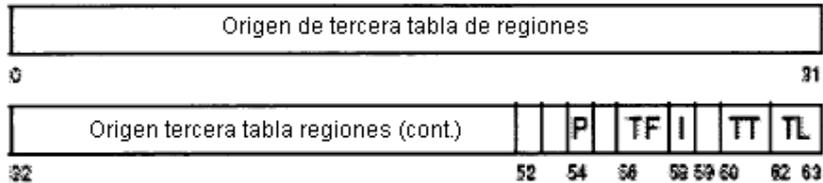


**FIG. 19**

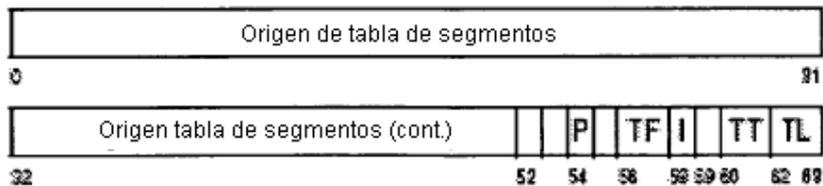
**Entrada de la primera tabla de regiones ( TT = 11)**



**Entrada de la segunda tabla de regiones (TT = 10)**

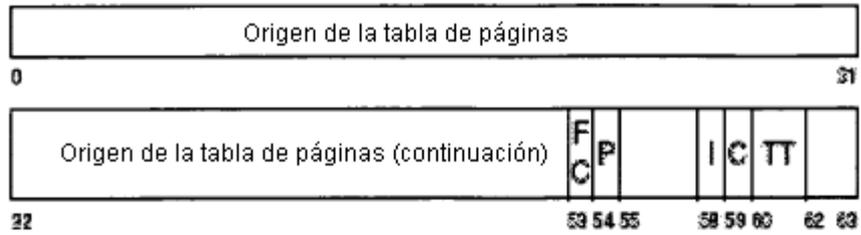


**Entrada de la tercera tabla de regiones (TT = 01)**



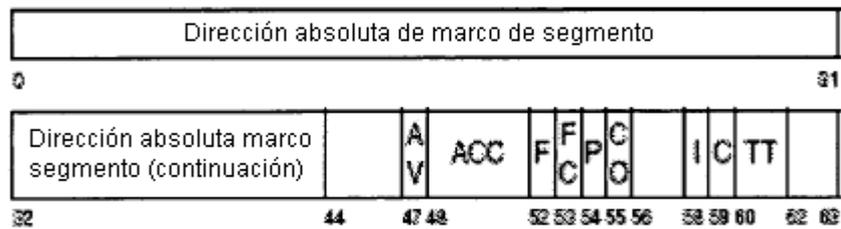
**FIG. 20**

**Entrada de la tabla de segmentos (TT = 00, FC = 0)**

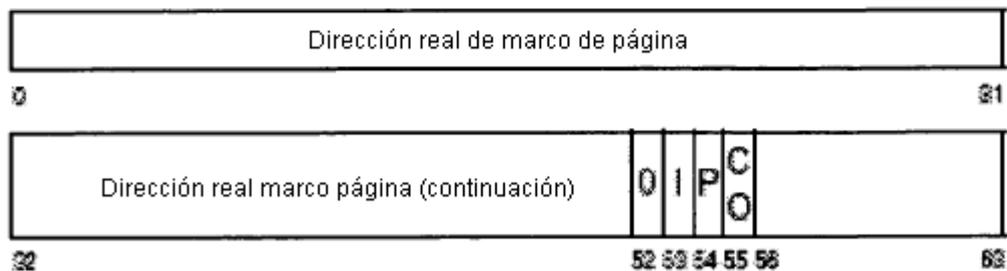


**FIG. 21**

**Entrada de la tabla de segmentos (TT = 00, FC = 1)**



**FIG. 22**



**FIG. 23**