

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 381 595**

51 Int. Cl.:
H03M 13/27 (2006.01)
H03M 13/29 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **07864260 .0**
- 96 Fecha de presentación: **12.11.2007**
- 97 Número de publicación de la solicitud: **2102989**
- 97 Fecha de publicación de la solicitud: **23.09.2009**

54 Título: **Turbo codificación con intercaladores QPP de libre contención**

30 Prioridad:
30.11.2006 US 867899 P
07.03.2007 US 683024

45 Fecha de publicación de la mención BOPI:
29.05.2012

45 Fecha de la publicación del folleto de la patente:
29.05.2012

73 Titular/es:
Motorola Mobility, Inc.
600 North US Highway 45
Libertyville, IL 60048 , US

72 Inventor/es:
NIMBALKER, Ajit;
BLANKENSHIP, Yufei W. y
CLASSON, Brian K.

74 Agente/Representante:
de Elzaburu Márquez, Alberto

ES 2 381 595 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Turbo codificación con intercaladores QPP de libre contención.

Campo de la Invención

5 La presente invención se refiere de manera general a codificación y decodificación de datos y en particular, a un método y aparato para turbo codificación y turbo decodificación.

Antecedentes de la Invención

10 Las transmisiones de datos digitales sobre enlaces cableados e inalámbricos pueden estar dañadas, por ejemplo, por ruido en el enlace o canal, por interferencia de otras transmisiones, o por otros factores ambientales. Para combatir los errores introducidos por el canal, muchos sistemas de comunicación emplean técnicas de corrección de errores para ayudar en la comunicación.

15 Una técnica utilizada para corrección de errores es la turbo codificación de un bloque de información antes de que este sea transmitido sobre el canal. Utilizando tal técnica, un codificador dentro del transmisor de un sistema de comunicación codificará un bloque de entrada \mathbf{u} de longitud K bits en un bloque de palabra de código \mathbf{x} de N bits. El bloque de palabra de código es transmitido entonces sobre el canal, posiblemente después de procesamiento adicional tal como el intercalado de canal como se define en las especificaciones IEEE 802.16e. En el receptor, el turbo decodificador toma el vector de señal recibido \mathbf{y} de longitud N como entrada, y genera una estimación $\hat{\mathbf{u}}$ del vector \mathbf{u} .

20 Típicamente el turbo codificador está compuesto de dos codificadores convolucionales constituyentes. El primer codificador constituyente toma el bloque de entrada \mathbf{u} como entrada en su orden original, y el segundo codificador constituyente toma el bloque de entrada \mathbf{u} en su orden intercalado después de pasar \mathbf{u} a través de un turbo intercalador π . La salida del turbo codificador \mathbf{x} está compuesta de los bits sistemáticos (igual al bloque de entrada \mathbf{u}), los bits de paridad del primer codificador constituyente, y los bits de paridad del segundo codificador constituyente.

25 De la misma manera el turbo decodificador dentro del receptor del sistema de comunicación está compuesto de dos decodificadores convolucionales constituyentes, uno para cada código constituyente. Los decodificadores constituyentes son separados por el intercalador π y el correspondiente desintercalador π^{-1} . Los mensajes en el formato de relaciones logarítmicas de verosimilitud (LLR) se pasan entre los decodificadores constituyentes iterativamente. La decisión $\hat{\mathbf{u}}$ se toma después de varias iteraciones.

30 El turbo intercalador π es el componente clave en el diseño de turbo código. Es responsable de aleatorizar el bloque de entrada \mathbf{u} de una manera pseudo-aleatoria, proporcionando de esta manera las palabras de código \mathbf{x} con buena distribución de peso, y por lo tanto buenas capacidades de corrección de errores. Además del rendimiento de decodificación, la definición del turbo intercalador π afecta extremadamente la implementación del turbo decodificador dentro del receptor. Para permitir alto nivel de procesamiento en paralelo sin contenciones de acceso a memoria, el turbo intercalador π necesita tener propiedades de libre contención.

35 ERICSSON: "Intercaladores Polinómicos de Permutación Cuadrática para Turbo Codificación en LTE" TDOC R1-063137 DE LA REUNIÓN #47 DEL TSG RAN WG 1 DEL 3GPP, [En línea] 10 de noviembre del 2006 (10-11-2006), páginas 1-5, XP002473949 Riga, Letonia Recuperado de Internet: URL: http://www.3gpp.org/ftp/tsg_ran/WG1_RL1/TSGR1_47/Docs/ [recuperada el 26-03-200826] propone intercaladores basados en polinomios de permutación cuadrática.

40 MOTOROLA: "Segmentación de Bloques de Código para Turbo Intercaladores de Libre Contención" TDOC R1-063062 DE LA REUNIÓN #47 DEL TSG RAN WG 1, [En línea] 10 de noviembre del 2006 (10-11-2006), páginas 1-4, XP002473950 Riga, Letonia Recuperado de Internet: URL: http://www.3gpp.org/ftp/tsg_ran/WG1_RL1/TSGR1_47/Docs/ [recuperada el 26-03-2008] propone una regla de segmentación de bloques de código modificada para turbo codificación EUTRA.

45 ROSNES E Y OTROS: "Intercaladores basados en polinomios de permutación cuadrática de distancia óptima para turbo códigos" Actas del SIMPOSIO INTERNACIONAL SOBRE TEORÍA DE LA INFORMACIÓN DEL IEEE EN 2006, 9 de Julio 2006 (09-07-2006), -14 de Julio 2006 (14-07-2006) páginas 1988-1992, XP002473952 Seattle, USA ISBN: 1-4244-0504-1 considera en detalle la distancia mínima de intercaladores basados en QPP de turbo códigos.

50 TAKESHITA O Y: "En intercaladores de libre contención y polinomios de permutación sobre anillos enteros" TRANSACCIONES DEL IEEE SOBRE TEORÍA DE LA INFORMACIÓN IEEE USA, vol.52, n° 3, marzo de 2006 (03-2006), páginas 1249-1253, XP002473953 ISSN: 0018-9448 expresa que muestra que los polinomios de permutación generan intercaladores de libre contención máximos.

Breve Descripción de los Dibujos

La FIG. 1 es un diagrama de bloques de un transmisor.

La FIG.2 es un diagrama de bloques del codificador turbo de la FIG.1.

La FIG.3 es un diagrama de bloques de un receptor.

5 La FIG.4 es un diagrama de bloques del turbo descodificador de la FIG.4.

La FIG.5 es un diagrama de flujo que muestra el funcionamiento del transmisor de la FIG.1.

La FIG.6 es un diagrama de flujo que muestra el funcionamiento del receptor de la FIG.3.

Descripción Detallada de los Dibujos

10 Para abordar la necesidad mencionada anteriormente para intercaladores de libre contención, se proporciona aquí dentro un método y aparato para seleccionar tamaños de intercalador para turbo códigos.

15 Durante el funcionamiento se recibe un bloque de información de tamaño K . Un intercalador de tamaño K' se determina donde K' está relacionada con K'' donde K'' es de un conjunto de tamaños; en el que el conjunto de tamaños comprende $K'' = a^p \times f$, $p_{\min} \leq p \leq p_{\max}$; $f_{\min} \leq f \leq f_{\max}$, en donde a es un entero, f es un entero continuo entre f_{\min} y f_{\max} , y p toma valores enteros entre p_{\min} y p_{\max} , $a > 1$, $p_{\max} > p_{\min}$, $p_{\min} > 1$. El bloque de información de tamaño K se rellena en un bloque de entrada de tamaño K' . El bloque de entrada se intercala usando un intercalador de tamaño K' . El bloque de entrada original y el bloque de entrada intercalado son codificados para obtener un bloque de palabra de código. El bloque de palabra de código es transmitido a través del canal.

En una realización adicional de la presente invención el paso de determinar el tamaño del intercalador K' que está relacionado con K'' comprende el paso de usar $K'=K''$.

20 Aún en otra realización de la presente invención el paso de determinar el tamaño del intercalador K' que está relacionado con K'' comprende el paso de usar $K'=K''$ cuando K'' no es un múltiplo de $(2^m - 1)$; de otro modo usando $K' = K'' + \delta(K'')$ cuando K'' es un múltiplo de $(2^m - 1)$, en donde m es la longitud de memoria del codificador convolucional constituyente, y $\delta(K'')$ es un entero pequeño positivo o negativo distinto a un múltiplo de $(2^m - 1)$. En una realización $m=3$.

25 En un ejemplo ARP útil para entender la presente invención el paso de intercalar el bloque de entrada comprende el paso de usar una permutación $\pi(i) = (iP_0 + A + d(i)) \bmod K'$, donde $0 \leq i \leq K' - 1$ es el índice secuencial de las posiciones de símbolo después de intercalar, $\pi(i)$ es el índice del símbolo antes del intercalamiento correspondiente a la posición i , K' es el tamaño del intercalador en símbolos, P_0 es un número que es relativamente primo con K' , A es una constante, C es un pequeño número que divide K' , y $d(i)$ es un vector oscilatorio de pequeña amplitud de la forma $d(i) = \beta(i \bmod C) + P_0 \times \alpha(i \bmod C)$ donde $\alpha(\cdot)$ y $\beta(\cdot)$ son vectores cada uno de longitud C , aplicados periódicamente para $0 \leq i \leq K' - 1$.

30 En aún otra realización de la presente invención el paso de intercalar el bloque de entrada comprende el paso de usar una permutación $\pi(i) = (f_1 \times i + f_2 \times i^2) \bmod K'$, donde $0 \leq i \leq K' - 1$ es el índice secuencial de las posiciones de los símbolos después de intercalar, $\pi(i)$ es el índice del símbolo antes del intercalamiento correspondiente a la posición i , K' es el tamaño del intercalador en símbolos, y f_1 y f_2 son los factores que definen el intercalador.

35 Anterior a describir la codificación y descodificación de datos, se proporcionan las siguientes definiciones para establecer los conocimientos necesarios:

- K indica el tamaño de un bloque de información.
- K' indica un tamaño de intercalador (es decir, el tamaño de bloque de entrada para el cual se define un turbo código intercalador).
- K'' indica una variable auxiliar que puede ser usada en la determinación de un tamaño de intercalador.

- K_{filler} denota el número de bits de relleno añadidos al bloque de información.
 - π denota el intercalador interno de turbo código.
 - La operación suelo $\lfloor x \rfloor$ indica el mayor entero menor o igual a x y la operación techo $\lceil x \rceil$ indica el menor entero mayor o igual a x .
- 5
- \mathbf{u} indica un bloque de entrada, el cual tiene una longitud de K' y es enviado al turbo codificador en el transmisor. $\hat{\mathbf{u}}$ indica el bloque de entrada estimado, el cual tiene una longitud de K' y es producido por el turbo descodificador en el receptor. Señalar que $\hat{\mathbf{u}}=\mathbf{u}$ cuando no hay error de descodificación. De otro modo $\hat{\mathbf{u}} \neq \mathbf{u}$.

10 Volviendo ahora a los dibujos, en donde números semejantes designan componentes semejantes, la FIG.1 es un diagrama de bloque del transmisor 100. Como se muestra, el transmisor 100 comprende la circuitería de inserción de relleno 109, el turbo codificador 101, la circuitería de determinación del tamaño de intercalador 103, la tabla de parámetros del intercalador 105, y el transmisor 107. El codificador 101 es preferentemente un turbo codificador 3GPP de tasa 1/3, no obstante, las técnicas descritas aquí dentro para el codificador 101 en funcionamiento pueden ser aplicadas a otros codificadores, que incluyen, pero no se limitan a turbo codificadores que realizan turbo

15 codificación con bits de cola o sin bits de cola, que se muerden la cola, turbo codificadores binarios o dúo-binarios, turbo codificadores que usan diferentes técnicas de adaptación de tasa y perforación,..., etc. La circuitería 103 determina el tamaño de intercalador K' que está relacionado con K'' , donde K'' es de un conjunto de tamaños; en donde el conjunto de tamaños comprende $K'' = a^p \times f$, $p_{min} \leq p \leq p_{max}$; $f_{min} \leq f \leq f_{max}$, en donde a es un entero, f es un entero continuo entre f_{min} y f_{max} , y p toma valores enteros entre p_{min} y p_{max} , $a > 1$, $p_{max} > p_{min}$,

20 $p_{min} > 1$.

Durante el funcionamiento del transmisor 100, el bloque de información de tamaño K necesita ser codificado por el turbo codificador 101. Para algunos sistemas de comunicación donde se usa un gran número de diferentes K , no es eficiente (y muchas veces imposible) definir un intercalador libre de contenciones (CF) para cada tamaño de bloque de información K . Es preferible si un pequeño conjunto (K') de intercaladores CF bien diseñados es capaz de cubrir

25 todos los tamaños de bloques de información. Dado un tamaño de bloque de información K , puede ser elegido un tamaño de intercalador adecuado K' por la circuitería 103 del conjunto de tamaños disponibles (por ejemplo, los tamaños de intercalador enumerados en la tabla 105). El bloque de información es rellenado entonces en un bloque de entrada de tamaño K' por la circuitería 109 y enviado como entrada al turbo codificador 101. Una adaptación típica es rellenar el bloque de información con K_{filler} bits de relleno (a través de la circuitería de inserción de

30 relleno 109). Señalar que los términos "tamaño" y "longitud" son usados intercambiamente para indicar el número de elementos en un bloque o vector.

Una vez que K' es elegida por la circuitería 103, es proporcionada al turbo codificador 101. Durante la codificación, puede ser usado un intercalador de libre contención (no se muestra en la FIG.1). Por ejemplo, el intercalador puede usar una permutación $\pi(i) = (iP_0 + A + d(i)) \bmod K'$, en donde $0 \leq i \leq K' - 1$ es el índice

35 secuencial de las posiciones de símbolo después de intercalar, $\pi(i)$ es el índice del símbolo antes del intercalamiento correspondiente a la posición i , K' es el tamaño del intercalador en símbolos, P_0 es un número que es relativamente primo con K' , A es una constante, C es un número pequeño que divide K' , y $d(i)$ es un vector "oscilatorio de pequeña amplitud" de la forma $d(i) = \beta(i \bmod C) + P_0 \times \alpha(i \bmod C)$ donde $\alpha(\cdot)$ y $\beta(\cdot)$ son

40 cada uno vectores de longitud C , aplicados periódicamente para $0 \leq i \leq K' - 1$. Como otro ejemplo, el intercalador puede usar una permutación $\pi(i) = (f_1 \times i + f_2 \times i^2) \bmod K'$ donde $0 \leq i \leq K' - 1$ es el índice secuencial de las posiciones de los símbolos después de intercalar, $\pi(i)$ es el índice del símbolo antes del intercalamiento correspondiente a la posición i , K' es el tamaño del intercalador en símbolos, y f_1 y f_2 son los factores que definen el intercalador. En general un símbolo puede estar compuesto de múltiples bits y el paso de intercalamiento puede usar un paso adicional de permutar los bits dentro de un símbolo. Sin perder generalidad, la

45 discusión de más adelante considera el caso típico donde un símbolo está compuesto de un bit solamente (de esta manera no necesita permutar bits dentro de un símbolo), y los términos "bit" y "símbolo" pueden ser usados intercambiamente.

La salida del turbo codificador 101 comprende un bloque de palabra de código \mathbf{x} , y \mathbf{x} se envía al transmisor 107 donde se transmite a través del canal. El transmisor puede realizar procesamiento adicional tal como adaptación de

50 tasa, intercalado de canales, modulación, etc..., antes de transmitir el bloque de palabra de código \mathbf{x} a través del

canal.

La FIG.2 es un diagrama de bloques del codificador 101 de la FIG.1. Como se muestra, el codificador 101 comprende el intercalador 201, la circuitería de codificación 202, y la circuitería de codificación 203. Un ejemplo del codificador es el turbo codificador definido en la especificación del 3GPP. La tasa código madre del turbo codificador definida en 3GPP tiene una tasa de código nativa de $R = 1/3$. A la salida del turbo codificador, se producen tres bits para cada bit dentro del bloque de entrada: un bit sistemático (igual al bit en el bloque de entrada), un bit de paridad a partir del codificador constituyente 1, un bit de paridad del codificador constituyente 2. Además, la salida del turbo codificador puede también incluir N_{TB} bits de cola, los cuales son usados para terminar el enrejado de los códigos constituyentes. Por ejemplo, para turbo código 3GPP, $N_{TB} = 12$ bits a la salida del turbo codificador, 6 bits de cola por código constituyente. Por otro lado, es posible usar códigos de convolucionales constituyentes que se muerden la cola, haciendo de esta manera $N_{TB} = 0$.

El intercalador 201 puede ser un intercalador de libre contención. Un intercalador $\pi(i)$, $0 \leq i \leq K'$, se dice que es de *libre contención* para un tamaño de ventana W si y sólo si satisface la siguiente restricción tanto para $\psi = \pi$ (intercalador) como $\psi = \pi^{-1}$ (desintercalador),

$$\left\lfloor \frac{\psi(j+tW)}{W} \right\rfloor \neq \left\lfloor \frac{\psi(j+vW)}{W} \right\rfloor \quad (1)$$

donde $0 \leq j < W, 0 \leq t; v < M (= K'/W)$, y $t \neq v$. Aunque no siempre es necesario, para el diseño eficiente del turbo descodificador, típicamente todas las ventanas M están llenas, donde $K'=MW$. Los términos en (1) son las direcciones de los bancos de memoria a las que se accede concurrentemente por los M procesadores cuando se escriben los valores extrínsecos a los bancos de memoria de salida durante la descodificación iterativa. Si estas direcciones de bancos de memoria son todas únicas durante cada una de las operaciones de lectura y escritura, no hay contenciones en el acceso a memoria y por lo tanto la latencia de (des)intercalado puede ser evitada, conduciendo a una implementación del descodificador de alta velocidad.

Durante el funcionamiento del turbo codificador 101, el bloque de entrada de longitud K' bits entra tanto en el intercalador 201 como en la circuitería de codificación 202. El intercalador 201 puede ser un intercalador de libre contención de tamaño K' .

El intercalador 201 intercala el bloque de entrada y pasa el bloque de entrada en orden intercalado a la circuitería de codificación 203. La circuitería de codificación 203 entonces codifica el bloque de entrada intercalado. De una manera similar, la circuitería de codificación 202 codifica el bloque de entrada original. El bloque de palabra de código x está compuesto del bloque sistemático (igual al bloque de entrada), la salida de la circuitería de codificación 202, y la salida de la circuitería de codificación 203. El bloque de palabra de código x es enviado entonces al transmisor 107 el cual puede también recibir una copia del bloque de entrada directamente.

Como un ejemplo del intercalador de libre contención, un intercalador de permutación casi regular (ARP) es dado por la siguiente expresión:

$$\pi(i) = (iP_0 + A + d(i)) \bmod K'$$

donde $0 \leq i \leq K' - 1$ es el índice secuencial de las posiciones de bit después de intercalar, $\pi(i)$ es el índice del símbolo antes del intercalamiento correspondiente a la posición i , K' es el tamaño del intercalador en símbolos, P_0 es un número que es relativamente primo con K' , A es una constante, C es un pequeño número que divide K' , y $d(i)$ es un vector oscilatorio de pequeña amplitud de la forma $d(i) = \beta(i \bmod C) + P_0 \times \alpha(i \bmod C)$ donde $\alpha(\cdot)$ y $\beta(\cdot)$ son vectores cada uno de longitud C , aplicados periódicamente para $0 \leq i \leq K' - 1$. Tanto $\alpha(\cdot)$ como $\beta(\cdot)$ están compuestos de múltiplos de C . El intercalador global $\pi(\cdot)$ interpretado de esta manera tiene propiedades cuasi-cíclicas (es decir, periódicas) con periodo C , y cuando se usa en turbo códigos que se muerden la cola, el turbo código en sí mismo llega a ser cuasi-cíclico conduciendo a un procedimiento de diseño de código simplificado.

Como otro ejemplo del intercalador de libre contención, un intercalador de Permutación de Polinomios Cuadráticos (QPP) es dado por la siguiente expresión $\pi(i) = (f_1 \times i + f_2 \times i^2) \bmod K'$ donde $0 \leq i \leq K' - 1$ es el

índice secuencial de las posiciones de los símbolos después de intercalar, $\pi(i)$ es el índice del símbolo antes del intercalamiento correspondiente a la posición i , K' es el tamaño del intercalador en símbolos, y f_1 y f_2 son los factores que definen el intercalador. Similar a los intercaladores ARP, el turbo código es también cuasi-cíclico si se muerde de cola.

- 5 Si el intercalador 201 puede satisfacer (1) para varios valores de M , entonces el descodificador puede ser implementado usando varios grados de paralelismo (uno para cada M). De esta manera es deseable elegir K' que tenga varios factores. Para un intercalador ARP de longitud K' , cualquier tamaño de ventana W , donde W es un múltiplo de C y un factor de K' , puede ser usado para descodificación de alta velocidad sin contenciones de acceso a memoria. Con una definición diferente de ventanas paralelas, es posible usar cualquier factor de K como el número de ventanas paralelas. Para un intercalador QPP, cada factor del tamaño del intercalador K' es un nivel posible de paralelismo M . Esto proporciona flexibilidad y escalabilidad en el diseño del descodificador permitiendo una amplia gama de factores de paralelismo M . De esta manera, un buen compromiso entre velocidad de descodificación y complejidad puede ser hecho en base a los requisitos del sistema (o clases de elementos de usuario).

Elegir el tamaño de intercalador K' :

- 15 Como se trató anteriormente, la circuitería de determinación del tamaño del intercalador 103 necesita determinar un tamaño de intercalador K' para un K dado. Esta sección describe una forma de seleccionar un número limitado de tamaños (es decir, K') para los cuales los intercaladores de turbo código pueden ser definidos. Como se indicó previamente, la circuitería de inserción de relleno (junto con los métodos de perforación o adaptación de tasa) puede ser usada para manejar cualquier tamaño de bloque de información K . En general, la selección del tamaño del intercalador debe tener en consideración la carga de descodificación y la degradación del rendimiento debido a los bits de relleno.

- 25 El número de bits de relleno K_{filler} rellenos en un bloque de información para formar un bloque de entrada es deseable que sea limitado a un pequeño porcentaje (por ejemplo, alrededor del 10-13%) del tamaño de bloque de información K . Esto se logra limitando la diferencia entre tamaños de intercalador adyacentes, es decir, valores K' adyacentes (suponiendo que todos los valores K' disponibles son ordenados en orden ascendente). El número de bits de relleno es minimizado eligiendo el K' disponible más pequeño tal que $K' \geq K$. El número de bits de relleno es $K_{filler} = K' - K$. No obstante, otros valores disponibles de $K' \geq K$ también pueden ser elegidos, si se desea.

Consideremos el siguiente conjunto de tamaños definido para cubrir tamaños de información entre K_{min} y K_{max} .

$$K'' = a^p \times f, \quad p_{min} \leq p \leq p_{max}; \quad f_{min} \leq f \leq f_{max}, \quad (2)$$

- 30 donde a es un entero, f es un entero continuo entre f_{min} y f_{max} , y p toma valores enteros entre p_{min} y p_{max} , $a > 1$, $p_{max} > p_{min}$, $p_{min} > 1$. Aunque no es necesario, uno puede elegir estos parámetros tales que $K_{min} = a^{p_{min}} \times f_{min}$, y $K_{max} = a^{p_{max}} \times f_{max}$, mientras se descarta cualquier tamaño que pueda no ser necesario. Este método de seleccionar un conjunto limitado de tamaños para cubrir una gama de tamaños de bloque de información es conocido como *corte semi-logarítmico*. Para un bloque de información dado de tamaño K , un tamaño K' relacionado con un K'' se basa en la tabla de corte de semi-logarítmico, y el tamaño del bloque de entrada K .

- 40 El corte de semi logaritmo es similar la operación de compresión-expansión empleada en la compresión de señales de rango dinámico grande, por ejemplo, los compansores Ley-A y Ley-mu usados en códec de habla. La norma del corte de semi logarítmico permite un diseño eficiente para cubrir una amplia gama de tamaños de bloque de información.

De las varias formas de elegir los parámetros, una forma de elegir los valores f_{min} y f_{max} es dejar K'' valores resultantes desde la línea p adyacente una con otra, es decir, $a^p \times (f_{max} + 1) = a^{p+1} \times f_{min}$, de esta manera:

$$f_{max} = a \times f_{min} - 1$$

- 45 Para un valor dado de p , la separación entre dos tamaños de bloques adyacentes K'' es dada por a^p , lo cual significa que un máximo de $a^p - 1$ bits de relleno son añadidos si el tamaño del bloque de información K está en el

grupo p y el tamaño de intercalador es igual a K'' . De esta manera, la fracción de bits de relleno K_{filler} sobre el tamaño de bloque de información K está limitada como se muestra más adelante, lo cual ocurre cuando el tamaño del bloque K es ligeramente mayor que el tamaño dado por (p, f_{min}) , y usando $K'=K''$ dado por $(p, f_{min} + 1)$ para,

$$\begin{aligned} \max\left(\frac{K_{filler}}{K}\right) &= \frac{a^p - 1}{a^p \times f_{min} + 1} \\ &\leq \frac{1}{f_{min}} \\ &= \frac{a}{(f_{max} + 1)} \end{aligned}$$

5 Alternativamente, los K'' valores resultantes del p adyacente pueden alinearse uno con otro a través de $a^p \times f_{max} = a^{p+1} \times (f_{min} - 1)$, resultando en $f_{max} = a \times f_{min} - 1$. Esto daría un límite similar $\frac{K_{filler}}{K}$. Entonces, los parámetros para el corte semi-logarítmico pueden ser sintonizados de acuerdo la gama de tamaños de bloque a ser soportados, y también sobre la fracción tolerable de bits de relleno. La elección de f_{min} requiere un equilibrio entre los dos requisitos siguientes:

- 10
- f_{min} debería ser grande para reducir la fracción de los bits de relleno;
 - f_{min} debería ser pequeño para limitar el tamaño de la tabla del intercalador, dado que el número de tamaños de bloque definidos para cada p es $f_{max} - f_{min} + 1 = (a-1) \times f_{min}$, suponiendo $f_{max} = a \times f_{min} - 1$.

15 El método de corte semi-logarítmico es muy simple porque para cualquier tamaño de bloque, el tamaño del intercalador K' a ser usado puede ser fácilmente determinado en base a una K'' calculada a partir de (2). Una vez que los tamaños del corte semi-logarítmico son definidos (K''), el tamaño de intercalador K' puede ser obtenido a partir de los tamaños del corte semi-logarítmico (sin desviarse sustancialmente), por ejemplo,

1. Usando $K'=K''$. En otras palabras, los tamaños de corte semi-logarítmico pueden ser usados como tamaños válidos de intercalador directamente.
2. Usando $K'=K''$ cuando K'' no es un múltiplo de $(2^m - 1)$, de otro modo usando $K' = K'' + \delta(K'')$ cuando K'' es un múltiplo de $(2^m - 1)$, en donde m es una longitud de memoria de un codificador convolucional constituyente, y $\delta(K'')$ es un entero positivo o negativo pequeño no igual a un múltiplo de $(2^m - 1)$. Esto es útil si los códigos convolucionales constituyentes se muerden la cola, donde los múltiplos de $(2^m - 1)$ son inválidos. Los tamaños definidos por el método de corte semi-logarítmico de (2) puede algunas veces incluir tamaños que son tamaños de intercalador inadecuados para turbo codificación. Por ejemplo, la versión que se muerden la cola del turbo codificador 3GPP de ocho estados ($m=3$) no soporta tamaños de bloque de entrada (es decir, tamaños de intercalador) que sean múltiplos de 7 (es decir, de $2^m - 1$). En tales casos, siempre que la ecuación (2) provoque un tamaño que es múltiplo de $2^m - 1$, un pequeño valor es sustraído o añadido a él de manera que el tamaño resultante ya no es un múltiplo de $2^m - 1$.

25

30 Por ejemplo, si $a=2$, $f_{min} = 8$, y $f_{max} = 15$, entonces los tamaños de intercalador de la forma $K'=K''=2^p \times 14$ son múltiplos de 7, y por lo tanto son tamaños de intercalador inválidos cuando se usa TC 3GPP que se muerde la cola. Por lo tanto, este caso debe ser manejado con ligera alteración, por ejemplo, usando $K'=K''$ cuando K'' no es un múltiplo de 7; de otro modo usando $K' = K'' + \delta(K'')$ cuando K'' es un múltiplo de 7, y $\delta(K'')$ es un entero positivo o negativo pequeño no igual a un múltiplo de 7.

35 Para los tamaños K'' que son elecciones inválidas para intercaladores que se muerden la cola, una forma simple de

determinar un tamaño de intercalador relacionado K' es sustrayendo (la adición es solo como válidas) $d \times C$ de K'' , donde d es un entero positivo pequeño y d no es un múltiplo de 7. Para un intercalador ARP, C puede ser una longitud de ciclo de intercalador ARP usada para los tamaños de bloque al lado de K' en el conjunto de tamaños disponibles. (Recordar que el tamaño de bloque de un intercalador ARP es un múltiplo de las longitudes de ciclo C). En otras palabras,

$$K' = K'' - dC \quad (3)$$

o

$$K' = K'' + dC \quad (4)$$

cuando K'' es un múltiplo de 7. Dado que C es normalmente un entero par, tal como, 4, 8, 12, o 16, este ajuste da dos ventajas, a saber, (a) K' no es múltiplo de 7, y (b) K' es un múltiplo de C y por lo tanto puede ser diseñado un intercalador ARP de tamaño K' .

Por simplicidad, el mismo d puede ser elegido para todo K'' que necesite ser ajustado. Una consideración importante para elegir d es que esta debería ser tal que todos los tamaños obtenidos por (3) y (4) tengan un número considerable de factores, el cual permite soportar una amplia gama de paralelismo para el intercalador de CF definido de esta manera.

Ejemplo de Selección del Tamaño del intercalador

Para LTE de 3GPP, no es esencial definir el intercalador de CF para cada tamaño de bloque entre 40 y 5114 bits. Un conjunto pequeño o limitado de intercaladores de CF bien diseñados es suficiente para cubrir todos los tamaños de bloque. Para tamaños de bloque indefinidos (es decir, para los cuales los intercaladores de CF no están definidos), se puede usar de manera efectiva el relleno de ceros (es decir, añadir bits de relleno), como se describió anteriormente.

Como un primer ejemplo, el conjunto de intercaladores adecuados para cubrir los tamaños del bloque de información para Evolución de Largo Plazo (LTE) del 3GPP en la tabla 105 se definen en base al método de corte semi-logarítmico descrito anteriormente. Específicamente,

$$K'' = 2^p \times f, \quad p = 4, 5, \dots, 9; f = 8, 9, \dots, 15, \quad (5)$$

y K' se determina a partir de K'' . Los tamaños de intercalador se determinan como sigue: usando $K' = K''$ y para $p = 4, 5, \dots, 9$ y $f = 8, 9, 10, 11, 12, 13, 15$, y usando $K' = K'' - dC$ para $p = 4, 5, 6, 7, 8, 9$ y $f=14$, que cubre K desde 128 a 7680. Los tres últimos tamaños ($f=13, 14, 15$) que corresponden a $p=9$ se pueden eliminar de manera que $K_{max} = 6144$, con $K_{min} = 128$. La ecuación (3) se usa junto con $d = 2$ cuando $f=14$ (es decir, para evitar los tamaños de intercalador que son múltiplos de 7) para manejar el mordearse la cola TC. Una vez que los tamaños de intercalador en 105 son determinados, un intercalador de CF se puede diseñar para cada tamaño de intercalador.

Dado cualquier tamaño de bloque de información K , la circuitería 103 puede determinar el tamaño de intercalador K' a ser usado para K eligiendo el valor más pequeño de K'' a partir de 105 que es mayor o igual a K . Con K conocido, y $f_{min} = 2^b, f_{max} = 2^{b+1} - 1$, donde b es un entero, los parámetros p y f pueden ser calculados como sigue,

$$p = \lfloor \log_2(K) \rfloor - b \quad (6)$$

$$f = \left\lceil \frac{K}{2^p} \right\rceil \quad (7)$$

En particular, para los parámetros en (5), $b=3$, y

$$p = \lfloor \log_2(K) \rfloor - 3 \quad (8)$$

Con los parámetros p y f , el tamaño del bloque K' se puede calcular usando (2) o (5), y además, cuando f es un múltiplo de 7 y se usa codificación que se muerde la cola, se puede usar además el tamaño del intercalador calculado usando (3) o (4). Los parámetros asociados con el intercalador de tamaño K' se buscan a partir de los medios de almacenamiento para el parámetro del intercalador 105, el cual se almacena normalmente en memoria para el dispositivo de comunicación.

Como un segundo ejemplo, un conjunto sugerido de tamaños de intercalador K' completo para cubrir K desde 40 a 8192 bits son:

ES 2 381 595 T3

Para $K' \in [264, 8192]$, $k' = 2^p \times f$, $p = 3, \dots, 7$; $f = 33, 34, \dots, 64$;

Para K' por debajo de 264, se usa un tamaño de paso de 8 tal que $K' = 40, 48, \dots, 256$.

Estos tamaños son también enumerados más abajo.

40	48	56	64	72	80	88	96	104	112
120	128	136	144	152	160	168	176	184	192
200	208	216	224	232	240	248	256	264	272
280	288	296	304	312	320	328	336	344	352
360	368	376	384	392	400	408	416	424	432
440	448	456	464	472	480	488	496	504	512
528	544	560	576	592	608	624	640	656	672
688	704	720	736	752	768	784	800	816	832
848	864	880	896	912	928	944	960	976	992
1008	1024	1056	1088	1120	1152	1184	1216	1248	1280
1312	1344	1376	1408	1440	1472	1504	1536	1568	1600
1632	1664	1696	1728	1760	1792	1824	1856	1888	1920
1952	1984	2016	2048	2112	2176	2240	2304	2368	2432
2496	2560	2624	2688	2752	2816	2880	2944	3008	3072
3136	3200	3264	3328	3392	3456	3520	3584	3648	3712
3776	3840	3904	3968	4032	4096	4224	4352	4480	4608
4736	4864	4992	5120	5248	5376	5504	5632	5760	5888
6016	6144	6272	6400	6528	6656	6784	6912	7040	7168
7296	7424	7552	7680	7808	7936	8064	8192		

- 5 Señalar que los tamaños mostrados anteriormente son solamente un ejemplo definido para un K' máximo de 8192 bits y usado en el estudio comparativo de los 42 tamaños de bloque de información. Si se usa otro máximo como 6144, entonces cualquier K' mayor que el máximo será eliminado de la lista. También, por simplicidad, los tamaños no consideraron la diferencia entre usar códigos constituyentes de cola o que se muerden la cola. Si el turbo codificador se hace que se muerde la cola, entonces las K' que son múltiplos de 7 no se pueden usar. Estas serán o bien eliminadas o bien modificadas como se describió anteriormente. Finalmente, se pueden añadir tamaños de intercalador adicionales a los de arriba para disminuir el espaciado entre intercaladores. Por ejemplo, si se usa un espaciado máximo de 64, se definirán intercaladores extra entre medias de los intercaladores con espaciado 128 en la tabla. Si se usa entonces morderse la cola y elimina K' múltiplo de 7, el espaciado máximo es entonces de nuevo 128.
- 10
- 15 Aún como otro ejemplo de selección de tamaño de intercalador, el sistema puede usar un intercalador de CF solamente cuando el bloque de transporte (TB) (número de bits de información anterior a la segmentación) está por encima de un cierto valor. Por ejemplo, si el tamaño máximo definido es 5114, cuando un bloque de transporte es mayor que 5114 se puede usar un intercalador de CF tal como ARP o QPP. En estos casos, la segmentación puede crear K' menor que 5114, pero el intercalador de CF se usa para ese K' . Un K puede por lo tanto ser tanto turbo
- 20 intercalado usando un primer intercalador (tal como un intercalador no de CF, 3GPP, u otro intercalador) como un segundo intercalador (tal como un intercalador de libre contención), que depende del tamaño de bloque de transporte anterior a la segmentación. El primer y segundo intercalador pueden tener diferentes juegos de K' . Por ejemplo, el primer intercalador puede ser considerablemente definido para todo $K=K'$, mientras que el segundo intercalador se define con K' como anteriormente. En algunos casos, se puede usar un único o menos procesadores
- 25 para el primer intercalador.

Ejemplo de intercalador ARP

5 Un subconjunto de 42 intercaladores de CF ARP adecuados para cubrir los tamaños de bloque de información para Evolución de Largo Plazo (LTE) del 3GPP se muestra en la Tabla 1. La longitud del ciclo $C=4$ se usa para $K < 1024$, $C=8$ para $K \geq 1024$. Una longitud de ciclo C mayor conduce a mejor distancia mínima d_{min} en tamaños de bloque mayores. También, en lugar de $A=3$, se usa $A=0$ para todos los tamaños. Además, en lugar de permitir a cada K tener un vector $\alpha(\cdot)$ y $\beta(\cdot)$ diferente, solamente se permiten un conjunto pequeño de valores de α y β para reducir el almacenamiento de la definición de intercalador. El conjunto de valores de α y β permitidos se define más abajo

Cuando la longitud del ciclo $C=4$

10 $\underline{\alpha} =$
 [0 0 4 4
 0 4 4 0];
 $\underline{\beta} =$
 [0 4 12 8
 0 12 24 8
 0 24 8 12
 0 16 8 4
 0 12 24 4
 0 12 16 24
 0 8 20 24
 0 4 8 12];

Cuando la longitud del ciclo $C=8$

15 $\underline{\alpha} =$
 [0 0 8 0 8 0 8 8
 8 0 8 8 8 0 0 0];
 $\underline{\beta} =$
 [0 16 24 88 64 8 32 40
 0 64 136 160 48 192 24 120
 0 24 80 40 16 96 64 32
 0 8 72 40 88 48 32 96
 0 16 88 96 56 24 48 64
 0 8 48 32 64 88 40 56
 0 32 8 56 80 16 72 48
 0 72 64 48 88 8 184 248
 0 16 48 24 8 32 40 88
 0 16 120 152 24 216 64 240
 0 32 176 216 136 64 224 248
 0 16 40 96 88 80 32 48

ES 2 381 595 T3

0	24	208	112	224	168	184	48
0	8	16	64	24	48	80	32
0	8	40	16	96	80	56	88];

5 De esta manera cada fila de $\underline{\alpha}$ se podría usar como un vector α , cada fila de $\underline{\beta}$ se puede usar como un vector β . El índice a y b son definidos por lo tanto para cada K para indexar dentro de las filas de $\underline{\alpha}$ y $\underline{\beta}$, donde $1 \leq a \leq 2$, $1 \leq b \leq 2C$. El método de indexación reduce considerablemente el almacenamiento del intercalador ARP dado que solamente P_0 (8bits), índice a (1 bit) y b (3-4 bits) necesitan ser almacenados por intercalador. La longitud de ciclo C se puede determinar en base a si K es menor que 1024 bits. Además, la cantidad de almacenamiento de parámetros para usar $C=8$ frente a $C=4$ es solamente la diferencia en el tamaño de la matriz $\underline{\alpha}$ y $\underline{\beta}$, lo cual es trivial, permitiendo por lo tanto la libertad de usar C mayor si es necesario.

10 Los medios de almacenamiento para el parámetro del intercalador 105 pueden almacenar parámetros del intercalador ARP usando los valores de K' , C , P_0 , $\alpha(\cdot)$ y $\beta(\cdot)$ que se toman a partir de al menos una fila de la Tabla 1. El intercalador 201 puede usar un intercalador ARP con los valores de K' , C , P_0 , $\alpha(\cdot)$ y $\beta(\cdot)$ que se toman a partir de al menos una fila de la siguiente tabla:

Tabla 1. Parámetros del conjunto de intercaladores ARP definidos para LTE. Un desplazamiento constante $A=0$ se usa para todos los tamaños. Los posibles paralelismos M que usan ventanas paralelas de manera natural menores o iguales a 32 se enumeran.

K''	K'	C	P_0	índice a	Índice b	Paralelismo disponible
40	40	4	41	1	6	1, 2, 5, 10
52	56	4	13	1	1	1, 2, 7, 14
67	72	4	13	1	4	1, 2, 3, 6, 9, 18
87	88	4	75	2	3	1, 2, 11, 22
99	104	4	23	1	1	1, 2, 13, 26
113	120	4	73	1	8	1, 2, 3, 5, 6, 10, 15, 30
129	136	4	11	1	6	1, 2, 17
146	152	4	129	1	5	1, 2, 19
167	168	4	25	1	4	1, 2, 3, 6, 7, 14, 21
190	192	4	43	1	1	1, 2, 3, 4, 6, 8, 12, 16, 24
216	216	4	133	1	1	1, 2, 3, 6, 9, 18, 27
246	248	4	57	2	6	1, 2, 31
280	280	4	33	2	1	1, 2, 5, 7, 10, 14
319	320	4	207	1	4	1, 2, 4, 5, 8, 10, 16, 20
363	368	4	87	2	3	1, 2, 4, 23
384	384	4	91	1	1	1, 2, 3, 4, 6, 8, 12, 16, 24, 32
414	416	4	77	1	1	1, 2, 4, 8, 13, 26
471	472	4	61	1	4	1, 2
536	544	4	237	1	1	1, 2, 4, 8, 17
611	624	4	49	1	7	1, 2, 3, 4, 6, 12, 13, 26
695	704	4	43	1	4	1, 2, 4, 8, 11, 16, 22
792	800	4	151	1	1	1, 2, 4, 5, 8, 10, 20, 25

902	912	4	49	1	1	1, 2, 3, 4, 6, 12, 19
1027	1056	8	217	2	1	1, 2, 3, 4, 6, 11, 12, 22
1169	1184	8	49	1	11	1, 2, 4
1331	1344	8	253	2	2	1, 2, 3, 4, 6, 7, 8, 12, 14, 21, 24, 28
1536	1536	8	187	2	8	1, 2, 3, 4, 6, 8, 12, 16, 24, 32
1725	1728	8	65	1	3	1, 2, 3, 4, 6, 8, 9, 12, 18, 24, 27
1965	1984	8	121	1	14	1, 2, 4, 8, 31
2237	2240	8	137	2	6	1, 2, 4, 5, 7, 8, 10, 14, 20, 28
2304	2304	8	193	1	4	1, 2, 3, 4, 6, 8, 9, 12, 16, 18, 24, 32
2547	2560	8	157	1	3	1, 2, 4, 5, 8, 10, 16, 20, 32
2900	2944	8	121	1	7	1, 2, 4, 8, 16, 23
3302	3328	8	137	2	1	1, 2, 4, 8, 13, 16, 26, 32
3760	3776	8	119	1	3	1, 2, 4, 8
4096	4096	8	169	2	11	1, 2, 4, 8, 16, 32
4281	4352	8	179	1	3	1, 2, 4, 8, 16, 17, 32
4874	4992	8	211	1	3	1, 2, 3, 4, 6, 8, 12, 13, 16, 24, 26
5550	5632	8	237	1	7	1, 2, 4, 8, 11, 16, 22, 32
6144	6144	8	253	2	13	1, 2, 3, 4, 6, 8, 12, 16, 24, 32
7195	7296	8	181	1	7	1, 2, 3, 4, 6, 8, 12, 16, 19, 24
8192	8192	8	203	1	7	1, 2, 4, 8, 16, 32

Propiedades del Intercalador ARP

Hay varias formas para modificar la tabla del intercalador. Por ejemplo, el almacenamiento se puede reducir usando un conjunto de parámetros ARP que aplican a más de un tamaño de intercalador. Por ejemplo, los intercaladores de 1024 bits, 2048 bits, 4096 bits todos pueden usar los mismos parámetros ARP. En otra variación, algunas de las filas de la tabla pueden ser rediseñadas en base a valores C diferentes, si es necesario. En otra mejora, algunas de las entradas de los parámetros (por ejemplo, $\alpha(0)$ y $\beta(0)$) pueden ser fijas (por ejemplo, siempre cero).

A continuación están algunos comentarios adicionales sobre el procedimiento de selección de intercalador usado para obtener la Tabla 1.

- 10 1. Un valor de Desplazamiento constante $A = 3$ o $A = 0$ se elige para reducir almacenamiento.
2. En base al estudio del rendimiento y almacenamiento, se usa una longitud de ciclo $C=4$ para $K < 1024$, $C=8$ para $K \geq 1024$.
3. Para cada tamaño de bloque, fueron realizadas simulaciones para cerciorarse de que el rendimiento del intercalador ARP (con codificación que se muerde la cola) está cerca de o es mejor que el rendimiento con el intercalador definido en la especificación para Turbo código del 3GPP.
- 15 4. La Tabla 1, basada en (5) se definió para cubrir un conjunto particular de tamaños de intercalador (por ejemplo, 40 a 8192). Si se prefiere, se pueden borrar o añadir otros tamaños de intercaladores.
- 20 5. Todos los intercaladores definidos en 105 que no son múltiplos de 7 pueden ser usados o bien para turbo códigos de cola o bien que se muerden la cola dependiendo de la degradación permisible del rendimiento. Aquellos que son múltiplos de 7 también pueden ser usados de cola.

Ejemplo de intercalador QPP:

Un subconjunto de 42 intercaladores de CF QPP adecuados para cubrir los tamaños de bloque de información para Evolución de Largo Plazo (LTE) del 3GPP se muestran en la Tabla 2. Estos intercaladores tienen un polinomio cuadrático inverso tal que el desintercalador también es QPP.

5 Los medios de almacenamiento para el parámetro del intercalador 105 pueden almacenar los parámetros del intercalador QPP usando los valores de K' , $f1$, $f2$ que se toman a partir de al menos una fila de la Tabla 2. El intercalador 201 puede usar un intercalador QPP con los valores de K' , $f1$, $f2$ que se toman a partir de al menos una fila de la siguiente tabla:

Tabla 2. Parámetros del conjunto de intercaladores QPP definidos para LTE. Los posibles paralelismos menores o iguales a 32 son enumerados.

K''	K'	$f1$	$f2$	Paralelismo disponible
40	40	37	20	1, 2, 4, 5, 8, 10, 20
52	56	19	42	1, 2, 4, 7, 8, 14, 28
67	72	19	60	1, 2, 3, 4, 6, 8, 9, 12, 18, 24
87	88	5	22	1, 2, 4, 8, 11, 22
99	104	45	26	1, 2, 4, 8, 13, 26
113	120	103	90	1, 2, 3, 4, 5, 6, 8, 10, 12, 15, 20, 24, 30
129	136	19	102	1, 2, 4, 8, 17
146	152	135	38	1, 2, 4, 8, 19
167	168	101	84	1, 2, 3, 4, 6, 7, 8, 12, 14, 21, 24, 28
190	192	85	24	1, 2, 3, 4, 6, 8, 12, 16, 24, 32
216	216	13	36	1, 2, 3, 4, 6, 8, 9, 12, 18, 24, 27
246	248	33	62	1, 2, 4, 8, 31
280	280	103	210	1, 2, 4, 5, 7, 8, 10, 14, 20, 28
319	320	21	120	1, 2, 4, 5, 8, 10, 16, 20, 32
363	368	25	138	1, 2, 4, 8, 16, 23
384	384	25	240	1, 2, 3, 4, 6, 8, 12, 16, 24, 32
414	416	77	52	1, 2, 4, 8, 13, 16, 26, 32
471	472	175	118	1, 2, 4, 8
536	544	35	68	1, 2, 4, 8, 16, 17, 32
611	624	41	234	1, 2, 3, 4, 6, 8, 12, 13, 16, 24, 26
695	704	155	44	1, 2, 4, 8, 11, 16, 22, 32
792	800	207	80	1, 2, 4, 5, 8, 10, 16, 20, 25, 32
902	912	85	114	1, 2, 3, 4, 6, 8, 12, 16, 19, 24
1027	1056	229	132	1, 2, 3, 4, 6, 8, 11, 12, 16, 22, 24, 32
1169	1184	217	148	1, 2, 4, 8, 16, 32
1331	1344	211	252	1, 2, 3, 4, 6, 7, 8, 12, 14, 16, 21, 24, 28, 32
1536	1536	71	48	1, 2, 3, 4, 6, 8, 12, 16, 24, 32
1725	1728	127	96	1, 2, 3, 4, 6, 8, 9, 12, 16, 18, 24, 27, 32

1965	1984	185	124	1, 2, 4, 8, 16, 31, 32
2237	2240	209	420	1, 2, 4, 5, 7, 8, 10, 14, 16, 20, 28, 32
2304	2304	253	216	1, 2, 3, 4, 6, 8, 9, 12, 16, 18, 24, 32
2547	2560	39	249	1, 2, 4, 5, 8, 10, 16, 20, 32
2900	2944	231	184	1, 2, 4, 8, 16, 23, 32
3302	3328	51	104	1, 2, 4, 8, 13, 16, 26, 32
3760	3776	179	236	1, 2, 4, 8, 16, 32
4096	4096	95	192	1, 2, 4, 8, 16, 32
4281	4352	477	408	1, 2, 4, 8, 16, 17, 32
4874	4992	233	312	1, 2, 3, 4, 6, 8, 12, 13, 16, 24, 26, 32
5550	5632	45	176	1, 2, 4, 8, 11, 16, 22, 32
6144	6144	263	480	1, 2, 3, 4, 6, 8, 12, 16, 24, 32
7195	7296	137	456	1, 2, 3, 4, 6, 8, 12, 16, 19, 24, 32
8192	8192	417	448	1, 2, 4, 8, 16, 32

5 La FIG. 3 es un diagrama de bloques del receptor 300. En la entrada, la circuitería de manejo de relleno 302 recibe un vector de señal el cual puede haber sido transmitido a través del canal, es decir, por el aire. La circuitería 306 entonces determina el tamaño del intercalador K' lo cual se puede hacer de una forma similar como la tratada anteriormente, por ejemplo realizando una búsqueda de la tabla desde el almacenamiento 308, o a través de cálculos tales como (7), (8) y (2). Por lo tanto, dado el tamaño del bloque de información K , el descodificador 304 usa el mismo tamaño de intercalador K' que fue usado por el codificador 101. La circuitería de manejo de relleno 302 se usa para procesar adecuadamente el vector de señal recibido y las posiciones de bits de relleno (por ejemplo, si se conocen las posiciones de bit de relleno, entonces las magnitudes LLR correspondientes se pueden ajustar a magnitudes muy altas durante la descodificación). Entonces el turbo descodificador 304 realiza la descodificación y obtiene una estimación \hat{u} del bloque de entrada de longitud K' . Finalmente la circuitería de extracción del bloque de información 310 extrae un bloque de información estimado a partir de \hat{u} . Aunque la circuitería de manejo de relleno 302 se muestra fuera del turbo descodificador por facilidad de explicación, estos dos se pueden combinar en la implementación.

15 La FIG. 4 es un diagrama de bloques del turbo descodificador de la FIG. 3. Como es evidente, el intercalador 402 y el desintercalador 401 existen entre la circuitería de descodificación 403 y la circuitería de descodificación 404. La descodificación iterativa tiene lugar como se conoce en la técnica, no obstante, a diferencia de los descodificadores de la técnica anterior, el tamaño del intercalador K' está relacionado con K'' donde K'' es de un conjunto de tamaños; en donde el conjunto de tamaños comprende $K'' = a^p \times f$, $p_{\min} \leq p \leq p_{\max}$; $f_{\min} \leq f \leq f_{\max}$, en donde a es un entero, f es un entero continuo entre f_{\min} y f_{\max} , y p toma valores enteros entre p_{\min} y p_{\max} , $a > 1$, $p_{\max} > p_{\min}$, $p_{\min} > 1$. El parámetro K_{filler} puede ser necesario o no por el turbo descodificador 304, etiquetado de esta manera como la línea discontinua en la FIG. 4.

25 Como se trató anteriormente, en una realización $K' = K''$. Aún en otra realización $K' = K''$ cuando K'' no es múltiplo de $(2^m - 1)$, de otro modo usando $K' = K'' + \delta(K'')$ cuando K'' es un múltiplo de $(2^m - 1)$, en donde m es una longitud de memoria de un codificador convolucional constituyente, y $\delta(K'')$ es un pequeño entero positivo o negativo no igual a un múltiplo de $(2^m - 1)$. En una realización, $m=3$.

El intercalador 402 puede utilizar la permutación $\pi(i) = (iP_0 + A + d(i)) \bmod K'$, donde $0 \leq i \leq K' - 1$ es el índice secuencial de las posiciones de símbolo después de intercalar, $\pi(i)$ es el índice del símbolo antes del intercalamiento correspondiente a la posición i , K' es el tamaño del intercalador en

símbolos, P_0 es un número que es relativamente primo con K' , A es una constante, C es un número pequeño que divide K' , y $d(i)$ es un vector oscilatorio de pequeña amplitud de la forma $d(i) = \beta(i \bmod C) + P_0 \times \alpha(i \bmod C)$ donde $\alpha(\cdot)$ y $\beta(\cdot)$ son cada uno vectores de longitud C , aplicados periódicamente para $0 \leq i \leq K' - 1$.

Los valores de K' , C , P_0 , $\alpha(\cdot)$ y $\beta(\cdot)$ son tomados preferentemente de una fila de la Tabla 1. El desintercalador 401 realiza una función inversa del intercalador 402.

El intercalador 402 puede utilizar la permutación $\pi(i) = (f_1 \times i + f_2 \times i^2) \bmod K'$, donde $0 \leq i \leq K' - 1$ es el índice secuencial de las posiciones de los símbolos después de intercalar, $\pi(i)$ es el índice del símbolo antes del intercalamiento correspondiente a la posición i , K' es el tamaño del intercalador en símbolos, y f_1 y f_2 son los factores que definen el intercalador. Los valores de K' , f_1 y f_2 son preferentemente tomados de una fila de la Tabla 2. El desintercalador 410 realiza una función inversa del intercalador 402.

La FIG. 5 es un diagrama de flujo que muestra el funcionamiento del transmisor 100. El flujo lógico comienza en el paso 501 donde la circuitería 103 determina el tamaño del intercalador K' que está relacionado con K'' donde K'' es de un conjunto de tamaños; en donde el conjunto de tamaños comprende $K'' = a^p \times f$, $p_{\min} \leq p \leq p_{\max}$; $f_{\min} \leq f \leq f_{\max}$, en donde a es un entero, f es un entero continuo entre f_{\min} y f_{\max} , y p toma valores enteros entre p_{\min} y p_{\max} , $a > 1$, $p_{\max} > p_{\min}$, $p_{\min} > 1$. Como se trató anteriormente, en una realización $K' = K''$. Aún en otra realización $K' = K''$ cuando K'' no es un múltiplo de $(2^m - 1)$, de otro modo usando $K' = K'' + \delta(K'')$ cuando K'' es un múltiplo de $(2^m - 1)$, en donde m es una longitud de memoria de un codificador convolucional constituyente, y $\delta(K'')$ es un pequeño entero positivo o negativo no igual a un múltiplo de $(2^m - 1)$. En una realización, $m=3$.

En el paso 503 la circuitería de inserción de relleno 109 recibe un bloque de información de tamaño K y rellena el bloque de información de tamaño K dentro de un bloque de entrada u de tamaño K' y saca el bloque de entrada u . El intercalador 201 entonces intercala el bloque de entrada de tamaño K' (paso 507) (preferentemente usando un intercalador de libre contención) y envía el bloque intercalado de tamaño K' a la circuitería de codificación 203 (paso 509). Finalmente, en el paso 511, el bloque de entrada original y el bloque de entrada intercalado son codificados.

Como se trató anteriormente, el paso de intercalar el bloque de entrada puede comprender el paso de usar una permutación $\pi(i) = (iP_0 + A + d(i)) \bmod K'$, donde $0 \leq i \leq K' - 1$ es el índice secuencial de las posiciones de bit después de intercalar, $\pi(i)$ es el índice del bit antes del intercalamiento correspondiente a la posición i , K' es el tamaño del intercalador en bits, P_0 es un número que es relativamente primo con K' , A es una constante, C es un número pequeño que divide K' , y $d(i)$ es un vector oscilatorio de pequeña amplitud de la forma $d(i) = \beta(i \bmod C) + P_0 \times \alpha(i \bmod C)$ donde $\alpha(\cdot)$ y $\beta(\cdot)$ son cada uno vectores de longitud C , aplicados periódicamente para $0 \leq i \leq K' - 1$. Los valores de K' , C , P_0 , $\alpha(\cdot)$ y $\beta(\cdot)$ son tomados preferentemente de la Tabla 1. El paso de intercalar el bloque de entrada también puede comprender el paso de usar una permutación $\pi(i) = (f_1 \times i + f_2 \times i^2) \bmod K'$, donde $0 \leq i \leq K' - 1$ es el índice secuencial de las posiciones de los símbolos después de intercalar, $\pi(i)$ es el índice del símbolo antes del intercalamiento correspondiente a la posición i , K' es el tamaño del intercalador en símbolos, y f_1 y f_2 son los factores que definen el intercalador. Los valores de K' , f_1 y f_2 son tomados preferentemente de una fila de la Tabla 2.

La FIG. 6 es un diagrama de flujo que muestra el funcionamiento del receptor de la FIG. 3. El flujo lógico comienza en el paso 601 donde la circuitería 306 determina el tamaño del intercalador K' . En el Paso 603, la Circuitería 302 añade la información del bit de relleno al vector de señal recibido, por ejemplo, si los bits de relleno y las posiciones de los bit de relleno son conocidos la circuitería 302 puede ajustar a magnitudes altas las Relaciones Logarítmicas de Verosimilitud (LLR) de aquellas posiciones en la entrada del turbo descodificador. En el paso 607 el turbo descodificador descodifica el bloque de entrada del descodificador usando el intercalador y desintercalador de tamaño K' y saca un \hat{u} estimado del bloque de entrada de longitud K' . En el paso 609 la circuitería de extracción del bloque de información 310 quita los bits de relleno para obtener una estimación del bloque de información de longitud K . Finalmente en el Paso 611, se saca el bloque de información estimada.

Aunque la invención ha sido particularmente mostrada y descrita con referencia a una realización particular, se entenderá por aquellos expertos en la técnica que se pueden hacer varios cambios en forma y detalles allí dentro sin salirse del alcance de la invención. En un ejemplo, la tabla del intercalador se puede mejorar además para manejar casos especiales, que incluyen: (a) Usar un conjunto adicional de tamaños de intercalador definido para cubrir cualquier tamaño de bloque especial que deba ser manejado, por ejemplo, sin bits de relleno o con menos bits de relleno. (b) Los tamaños de intercalador se pueden ajustar ligeramente añadiendo o sustrayendo un valor pequeño de los tamaños de corte semi-logarítmicos. En otro ejemplo, aunque la invención ha sido descrita anteriormente suponiendo turbo codificador de entrada binaria, el mismo principio se puede aplicar cuando el turbo codificador toma símbolos como entrada. Por ejemplo, un turbo código dúo-binario toma un símbolo de dos bits binarios a la vez, y el turbo intercalador permuta símbolos (se puede realizar aleatorización adicional tal como alternar los bits dentro de un símbolo). En tal caso, el tamaño del bloque de entrada se mide en símbolos, y el tamaño del intercalador es igual al número de símbolos en el bloque de entrada. En otro ejemplo, aunque la descripción anterior supone que los tamaños del intercalador y los parámetros del intercalador están almacenados en una tabla de búsqueda, es posible que se puedan determinar a través de otros medios tal como cálculo algebraico. Aún en otro ejemplo, aunque la descripción anterior supone un turbo código, el método también es aplicable a otros esquemas FEC incluyendo, por ejemplo, códigos de comprobación de paridad de baja densidad (LDPC), Códigos Reed-Solomon (RS), etc. Se pretende que tales cambios queden dentro del alcance de las reivindicaciones siguientes.

20

REIVINDICACIONES

1. Un método para operar un turbo codificador, el método que comprende los pasos de:

recibir un bloque de entrada de tamaño K' ; y

- 5 codificar el bloque de entrada usando un intercalador (201) de tamaño K' y una permutación $\pi(i) = (f_1 \times i + f_2 \times i^2) \bmod K'$, donde $0 \leq i \leq K'-1$ es el índice secuencial de las posiciones de símbolo después de intercalar, $\pi(i)$ es el índice de símbolo antes del intercalado correspondiente a la posición i , K' es el tamaño del intercalador en símbolos y f_1 y f_2 son los factores que definen el intercalador (201) y en donde los valores de K' , f_1 , f_2 se toman de al menos una fila de la siguiente tabla:

K'	f_1	f_2
40	37	20
56	19	42
72	19	60
104	45	26
120	103	90
136	19	102
152	135	38
168	101	84
192	85	24
216	13	36
248	33	62
280	103	210
320	21	120
368	25	138
384	25	240
416	77	52
472	175	118
544	35	68
624	41	234
704	155	44
800	207	80
912	85	114
1056	229	132
1184	217	148
1344	211	252
1536	71	48
1728	127	96
1984	185	124

2240	209	420
2304	253	216
2560	39	240
2944	231	184
3328	51	104
3776	179	236
4096	95	192
4352	477	408
4992	233	312
5632	45	176
6144	263	480
7296	137	456
8192	417	448

2. Un aparato para operar un turbo codificador (101), el aparato que comprende los pasos de:

una circuitería de recepción que recibe un bloque de entrada de tamaño K' ; y

5 un codificador que codifica el bloque de entrada usando un intercalador (201) de tamaño K' y una permutación $\pi(i) = (f_1 \times i + f_2 \times i^2) \bmod K'$, donde $0 \leq i \leq K'-1$ es el índice secuencial de las posiciones de símbolo después de intercalar, $\pi(i)$ es el índice de símbolo antes del intercalado correspondiente a la posición i , K' es el tamaño del intercalador en símbolos y f_1 y f_2 son los factores que definen el intercalador (201) y en donde los valores de K' , f_1 , f_2 se toman de al menos una fila de la siguiente tabla:

K'	f_1	f_2
40	37	20
56	19	42
72	19	60
104	45	26
120	103	90
136	19	102
152	135	38
168	101	84
192	85	24
216	13	36
248	33	62
280	103	210
320	21	120
368	25	138
384	25	240

ES 2 381 595 T3

416	77	52
472	175	118
544	35	68
624	41	234
704	155	44
800	207	80
912	85	114
1056	229	132
1184	217	148
1344	211	252
1536	71	48
1728	127	96
1984	185	124
2240	209	420
2304	253	216
2560	39	240
2944	231	184
3328	51	104
3776	179	236
4096	95	192
4352	477	408
4992	233	312
5632	45	176
6144	263	480
7296	137	456
8192	417	448

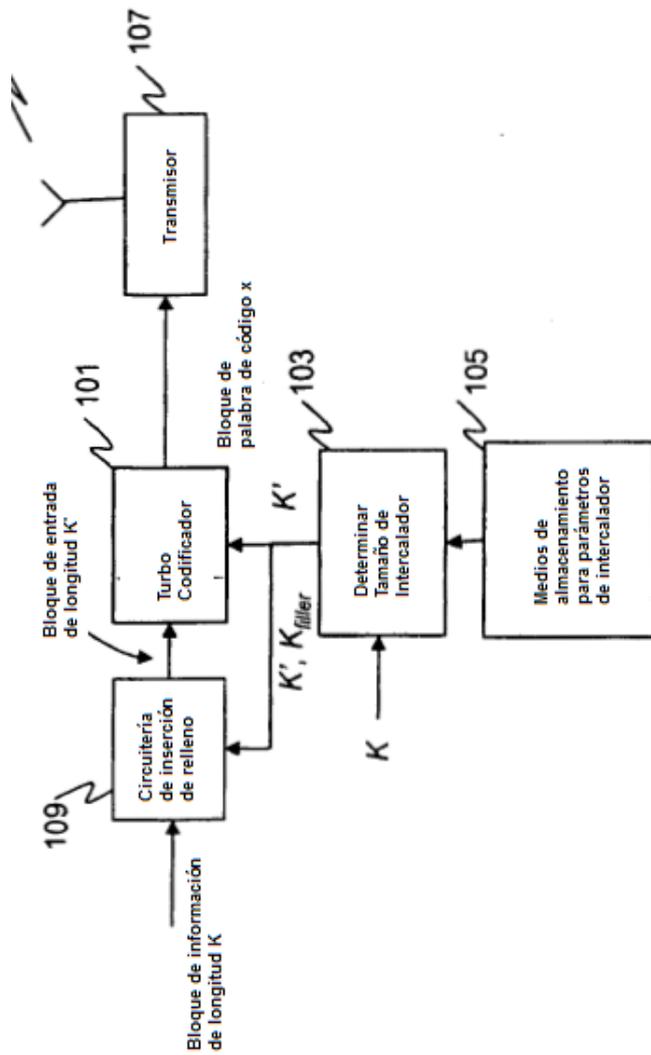
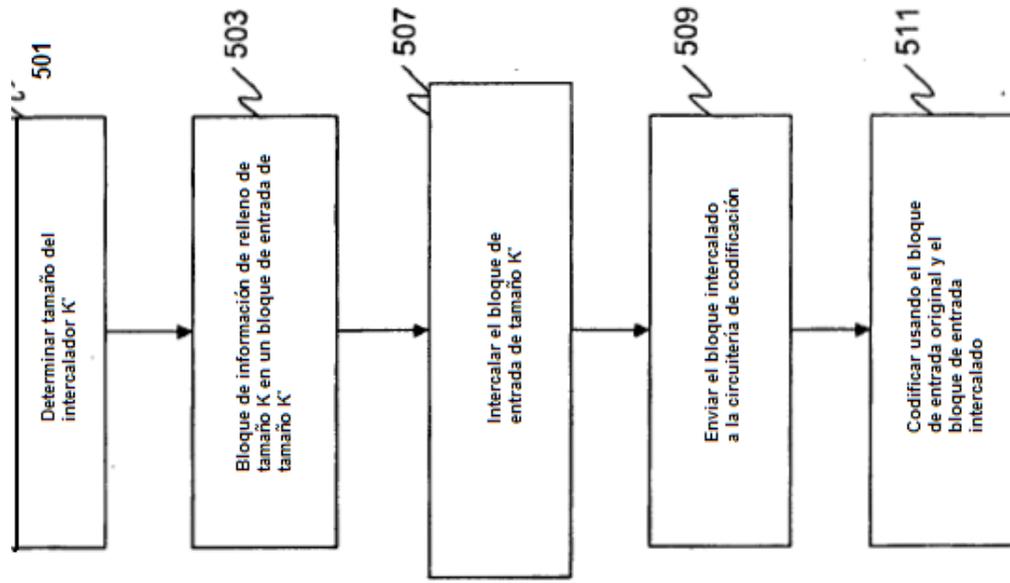


FIG. 1
100

FIG. 5

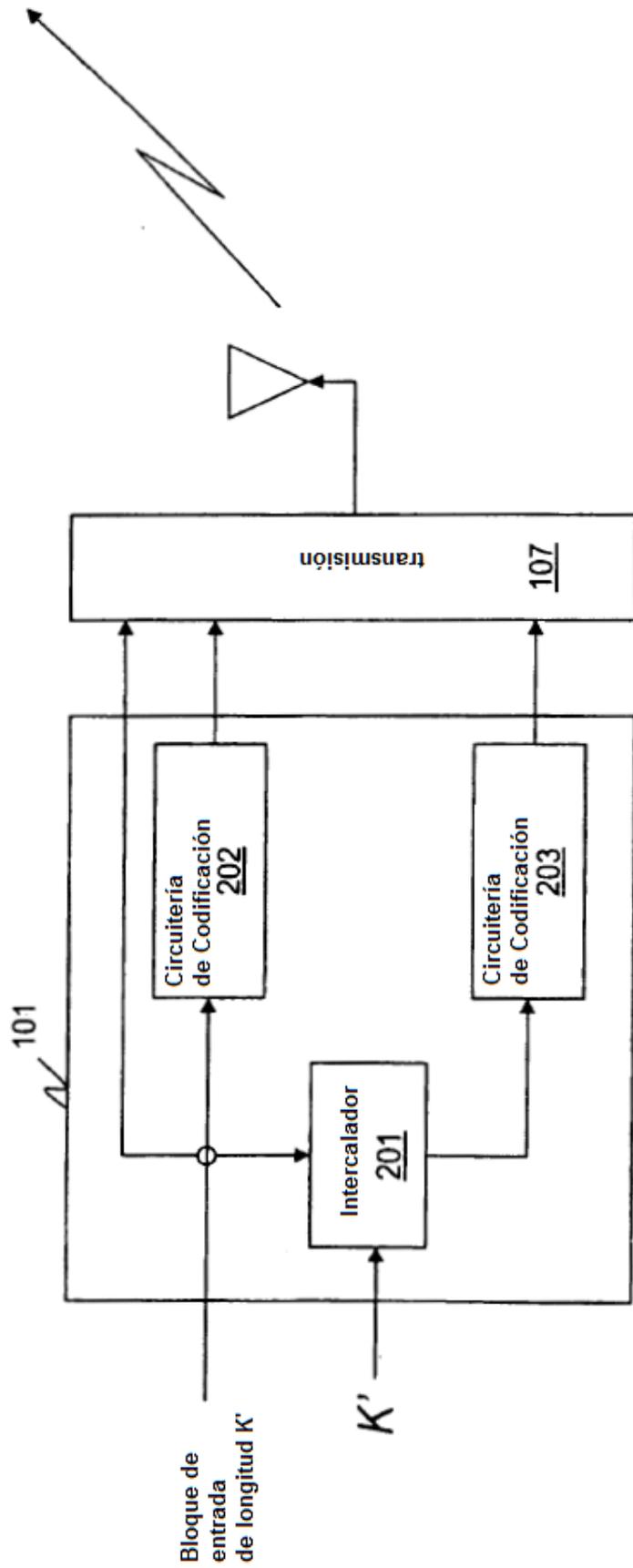


FIG. 2

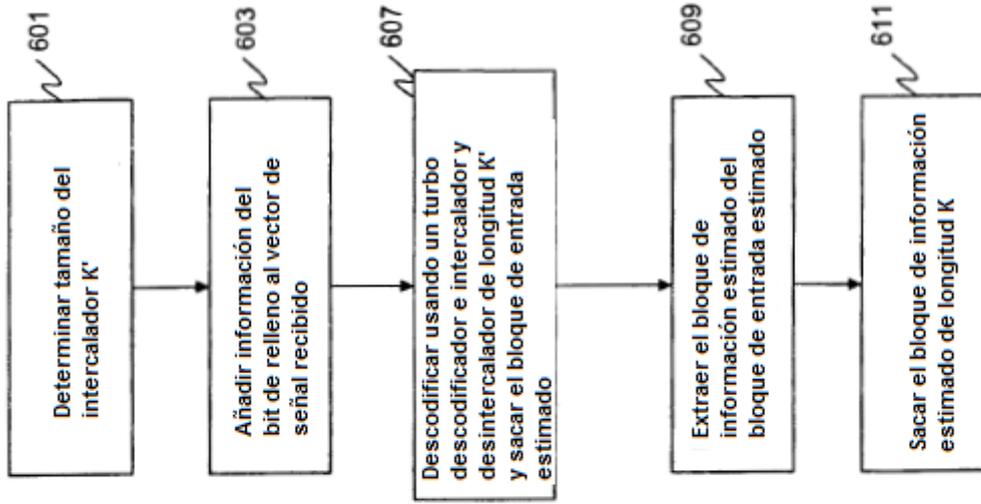


FIG. 6
600

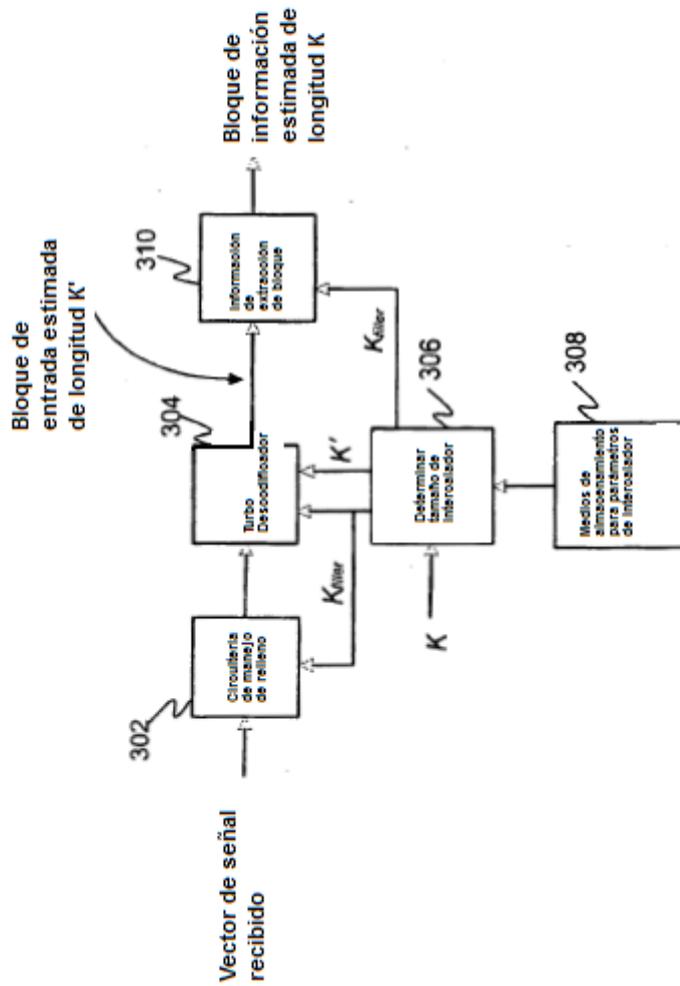


FIG. 3
300

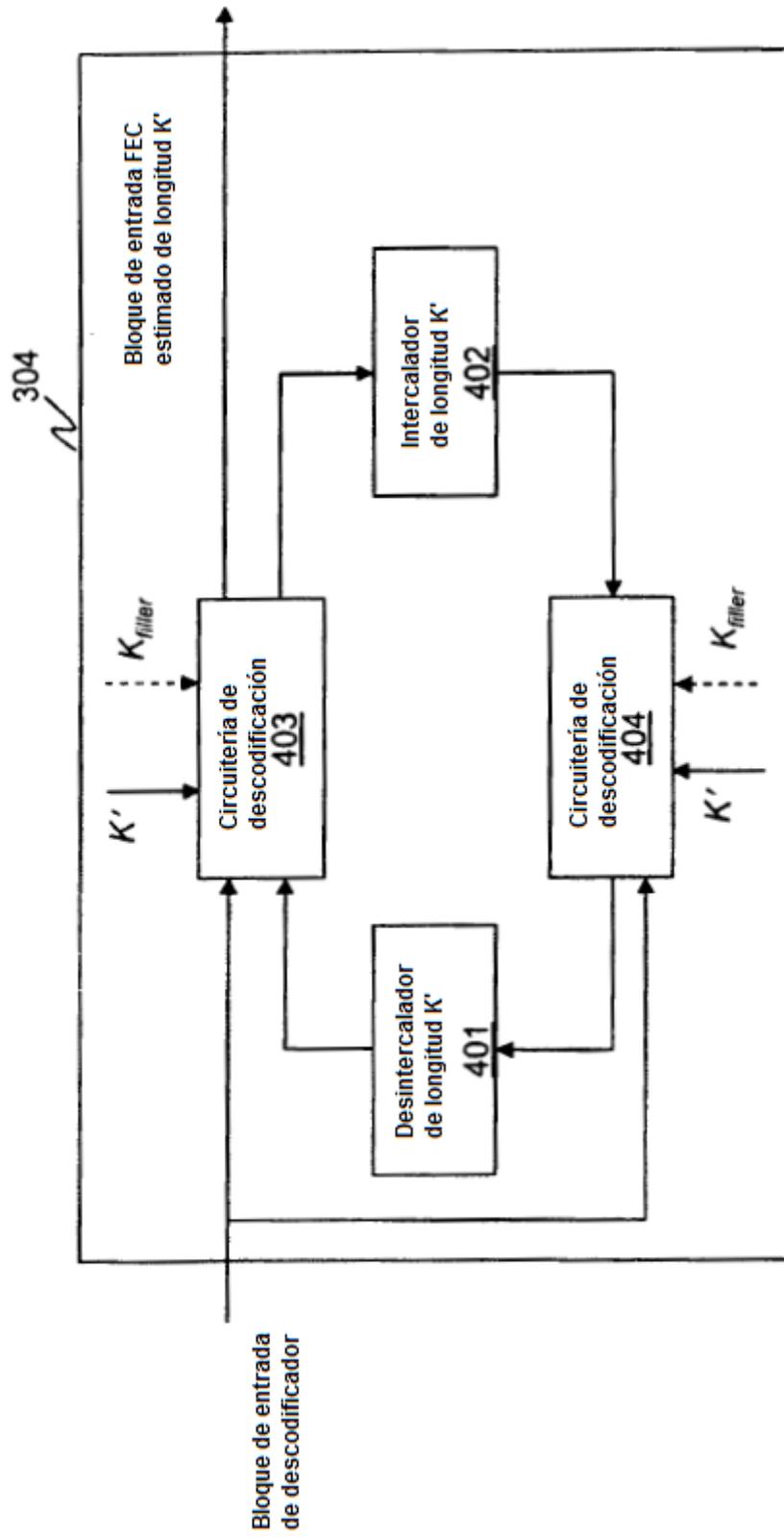


FIG. 4