

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 382 889**

51 Int. Cl.:
H01L 21/20 (2006.01)
H01L 21/02 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **07017128 .5**
96 Fecha de presentación: **31.08.2007**
97 Número de publicación de la solicitud: **2031641**
97 Fecha de publicación de la solicitud: **04.03.2009**

54 Título: **Componente semiconductor y su uso**

45 Fecha de publicación de la mención BOPI:
14.06.2012

45 Fecha de la publicación del folleto de la patente:
14.06.2012

73 Titular/es:
**Fraunhofer-Gesellschaft zur Förderung der
angewandten Forschung e.V.
Hansastraße 27c
80686 München, DE**

72 Inventor/es:
**Dimroth, Frank y
Schöne, Jan**

74 Agente/Representante:
Carpintero López, Mario

ES 2 382 889 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Componente semiconductor y su uso.

5 La presente invención se refiere a un componente semiconductor compuesto por un sustrato, una estructura de capas de un semiconductor III-V y una capa de tampón para unir la estructura de capas con el sustrato, insertándose en la estructura de componente una "capa de bloqueo" adicional que impide de forma dirigida la formación o la continuación de defectos de cristal en capas siguientes. La invención se refiere además al uso de los componentes semiconductores como célula solar o como diodo de luminiscencia.

10 Se conoce en el estado de la técnica la construcción de componentes semiconductores compuestos por estructuras de capas semiconductoras III-V seleccionadas específicamente así como un sustrato y una capa de tampón que une el sustrato y la estructura de capas. Los semiconductores compuestos III-V de la estructura de capas de tres o más elementos permiten a este respecto mediante la variación de la composición la adaptación de forma dirigida de la separación energética y/o de la constante de red, la denominada "ingeniería de la banda prohibida" (véase para ello la figura 1).

15 Por consiguiente, los semiconductores de unión desempeñan un importante papel en la fabricación de componentes ópticos, tales como células solares III-V altamente eficaces o diodos de láser. Según esto se adapta la separación energética de los semiconductores compuestos, tales como por ejemplo GaInAs o GaInP, de manera que puede absorberse luz solar dentro de la célula solar de la manera más eficaz posible o puede emitirse luz láser a una longitud de onda determinada. Los semiconductores compuestos ternarios tienen únicamente un grado de libertad, es decir la separación energética y la constante de red no pueden variarse independientemente entre sí. La mayor parte de los semiconductores compuestos ternarios con una separación energética óptima pueden separarse por tanto sólo de manera mal adaptada a la red en sustratos singulares o binarios, tales como Ge o GaAs. En caso del crecimiento de capa mal adaptado a la red se generan tensiones de red que se relajan por encima de un espesor de capa crítico mediante la incorporación de dislocaciones mal adaptadas a la red. Según esto se generan adicionalmente dislocaciones de hilos que pueden extenderse hasta en las capas activas donde reducen las propiedades electrónicas de los componentes.

25 En el estado de la técnica se describen distintas posibilidades para reducir la densidad de dislocaciones en las capas activas. Además de la variante más usual, adaptar la constante de red de sustrato gradualmente o linealmente dentro de una estructura de tampón a la constante de red de la capa epitaxial, existen otros procedimientos relevantes. Por ejemplo se obtuvieron, mediante el uso de superredes tensadas, densidades de dislocaciones en GaAs sobre Si de $\sim 10^6$ (M. Yamaguchi, T. Nishioka, M. Sugo, Appl. Phys. Lett. 54(1), 1989, 24-26). Según esto se pliegan dislocaciones mediante el crecimiento alterno de capas delgadas (algunos nm) tensadas y de ese modo se alejan de las capas activas. Otro procedimiento para reducir dislocaciones es el uso dirigido de distintos procedimientos de regeneración.

30 Además se conoce por A. W. Bett *et al.* en MRS Symp. Proc. vol. 836 (Materials for Photovoltaics), 2005, 223-234, usar estructuras de tampón con contenido en In elevado, gradual para poder separar capas de células solares de GaInP/GaInAs mal adaptadas a la red sin defectos sobre un sustrato de Ge activado. La figura 2a muestra para ello un diagrama esquemático de una célula solar triple de GaInP/GaInAs/Ge mal adaptada a la red. La imagen de campo claro por TEM en la figura 2b muestra una red de dislocaciones en la estructura de tampón. Las dislocaciones mal adaptadas en las superficies límite proporcionan una reducción de las tensiones de capa debido a distintas constantes de red de los materiales. Las densidades de dislocaciones en capas de semiconductores III-V sobre una estructura de tampón de este tipo se encuentran en el intervalo de 10^6 cm^{-2} en caso de una mala adaptación de las constantes de red del 1,1%. Estas densidades de dislocaciones repercuten ya negativamente en el grado de acción alcanzable de las células solares.

45 De manera similar que en caso de una mala adaptación de las constantes de red en las capas de semiconductores, distintos coeficientes de dilatación térmica de los materiales conducen a tensiones en caso de enfriamiento de la estructura tras el proceso de crecimiento. También según esto puede llegarse a la formación de dislocaciones y grietas en las capas de semiconductores. Particularmente, esto se encuentra actualmente en caso de capas de semiconductores III-V sobre sustratos de silicio, donde las diferencias en los coeficientes de dilatación térmica son especialmente grandes.

50 Por consiguiente, la mayor parte de los componentes optoelectrónicos de semiconductores compuestos III-V, tales como células fotovoltaicas o diodos de luminiscencia, se hacen crecer actualmente de manera adaptada a la red en un material de sustrato. Sin embargo, con frecuencia las combinaciones de material con otra constante de red ofrecen la posibilidad de optimizar adicionalmente tales componentes. En caso de estructuras mal adaptadas a la red se generan dislocaciones a partir de un espesor de capa crítico, que actúan como centros de recombinación para soportes de carga minoritarios en las capas activas del componente. Debido a ello se limita la calidad de los componentes. En caso de células solares son necesarias densidades de dislocaciones en el intervalo de 10^5 cm^{-2} , para obtener una eficiencia muy buena y densidad de potencia. En caso de altas mal adaptaciones a la red superiores al 1% no se alcanzan, sin embargo, tales densidades de dislocación bajas hasta el momento.

Por tanto, el objetivo de la presente invención es indicar un componente semiconductor que presente una estructura

de capas mediante la cual se reduzcan o se eliminen las densidades de dislocaciones en estructuras de semiconductores III-V mal adaptadas a la red. Además debe reducirse o eliminarse igualmente el problema de grietas y dislocaciones en capas de semiconductores con distintos coeficientes de dilatación térmica.

5 Este objetivo se soluciona mediante las características distinguidas de la reivindicación 1. Las reivindicaciones dependientes muestran perfeccionamientos ventajosos. Por consiguiente, según la invención se propone insertar en la estructura de componente de un semiconductor compuesto por un sustrato, al menos una estructura de capas de un semiconductor compuesto III-V y/o $\text{Si}_x\text{Ge}_{1-x}$, que forma una unión pn o np, así como al menos una capa de tampón para unir la estructura de capas con el sustrato, adicionalmente al menos una capa de bloqueo en la estructura de componente. La capa de bloqueo según la invención debe presentar, a este respecto, una dureza cristalina superior a la de la al menos una estructura de capas.

10 Se ha mostrado ahora que mediante la inserción de estas “capas de bloqueo” en la estructura de componente se redujeron claramente las densidades de dislocaciones en estructuras de semiconductores mal adaptadas a la red. Además, las capas de bloqueo permiten un manejo flexible y un uso dirigido dentro de la estructura. Así pueden colocarse las capas de bloqueo por ejemplo alrededor de una estructura de capas para aislar dislocaciones de ambos lados. La pluralidad de las posibles combinaciones de materiales permite una alta flexibilidad en la elección de la constante de red y la separación energética de las capas de bloqueo. Se ha mostrado además que mediante las capas de bloqueo adicionalmente puede reducirse claramente el problema de grietas y dislocaciones en capas de semiconductores con distintos coeficientes de dilatación térmica.

15 La “capa de bloqueo” en el componente semiconductor según la invención se caracteriza especialmente porque su dureza cristalina es al menos un 10%, preferentemente un 15% superior a la dureza cristalina de la estructura de capas. La determinación de la dureza cristalina de estructuras de capas se conoce en el estado de la técnica. Para ello se remite a B. Jönsson, S. Hogmark, “Hardness Measurements of Thin Films”, Thins-Solid Films, 114 (1984), páginas 257-269.

20 Otra característica esencial de la capa de bloqueo en caso del componente semiconductor según la invención es el espesor. Se ha mostrado que se prefiere cuando el espesor de la capa de bloqueo se selecciona de manera que se encuentra por debajo del espesor de capa crítica para la relajación del semiconductor. Como espesores para las capas de semiconductores pueden mencionarse, a este respecto, de 10 nm a 500 nm, preferentemente de 10 nm a 200 nm.

25 Otra ventaja esencial del componente semiconductores descrito según la invención puede observarse en que las capas de bloqueo pueden insertarse de forma dirigida en la estructura de componente, de modo que debido a ello también pueden aislarse por ejemplo dislocaciones de ambos lados de una zona activa, es decir una estructura de capas. A este respecto se prefiere cuando al menos una capa de bloqueo está dispuesta en la al menos una capa de tampón. A este respecto, la capa de bloqueo puede preverse por encima o por debajo de la capa de tampón o sin embargo la capa de bloqueo está dispuesta en el centro de una capa de tampón, es decir atraviesa la propia capa de tampón. Otras posibilidades para disponer la capa de bloqueo consisten en que la capa de bloqueo puede preverse también por debajo y por encima de la capa de tampón. En este caso, es decir cuando la capa de bloqueo está prevista por encima y por debajo de la capa de tampón, la capa de bloqueo incluye a la capa de tampón en forma de sándwich.

30 Lógicamente, el componente semiconductor según la invención puede estar configurado también de modo que varias estructuras de capas que forman una unión pn o una unión np están dispuestas una sobre otra. En caso de uso de células solares se trata con ello de las denominadas “células solares múltiples”. En este caso pueden preverse entonces la capa de bloqueo también entre las estructuras de capas individuales de las respectivas células individuales.

35 A este respecto, la invención comprende también formas de realización en las que el sustrato no actúa como soporte puro, sino que el sustrato es incluso un sustrato “activo”. Así es posible por ejemplo realizar la activación debido a que se establece una unión integrada pn o np mediante la difusión de otros elementos, tales como fósforo o boro, en un sustrato de silicio. Por tanto, según la invención, el término “sustrato activado” comprende un sustrato definido como anteriormente que presenta una unión pn o np y en el que está prevista adicionalmente aún una capa de tampón que está dispuesta sobre el sustrato. En este caso se prefiere entonces cuando entre la capa de tampón y el sustrato activado está dispuesta adicionalmente aún una capa de bloqueo.

40 A este respecto, la capa de bloqueo que está incorporada en el componente según la invención está construida desde el punto de vista material por un semiconductor III-V. El semiconductor III-V comprende, a este respecto, nitrógeno, carbono, silicio y/o boro. Según esto, el semiconductor compuesto III-V es un semiconductor compuesto III-V-N. Ciertos ejemplos de materiales de este tipo para la capa de bloqueo son GaAsN, GaPN, GaInN, AlInN, GaInAsN, GaAsNP o GaInAsNP. El nitrógeno está presente en una concentración del 0,5% al 5%. A este respecto, la capa de bloqueo puede hacerse crecer tanto de manera mal adaptada a la red como adaptada a la red. A este respecto, las capas pueden hacerse crecer preferentemente de manera coherente (es decir completamente tensada o con igual constante de red) sin dislocaciones. Los espesores de capa deben permanecer, a este respecto, por debajo del espesor de capa crítica del sistema de material, es decir las tensiones de capa no deben relajarse mediante la

generación de dislocaciones mal adaptadas. El espesor de capa crítica es distinto para cada combinación de material, dependiendo de la mala adaptación a la red. El espesor de capa crítica puede calcularse, a este respecto, con ayuda del enfoque de J. W. Matthews, *Phil. Mag.* 13, 1966, 1207 así como J.W. Matthews, S. Mader, y T. B. Light, *J. Appl. Phys.* 41, 1970, 3800.

- 5 Los semiconductores compuestos III-V de las estructuras de capas que se usan para el componente según la invención comprenden cada combinación de Al, Ga, In con P, As, Sb y nitrógeno. Ciertos ejemplos de ello son GaAs, InP, GaP, AlAs, AlP, GaSb, GaN, AlN, InN así como compuestos de estos semiconductores binarios. Ciertos ejemplos de otras combinaciones son GaInP, GaInAs, AlGaAs, Al-GaInP, GaInNAs, AlGaInAs, GaInAsP, GaPN así como GaInAsPN. A este respecto, las proporciones de los elementos individuales pueden variar.
- 10 A este respecto, el semiconductor III-V de la capa de tampón se selecciona de $Ga_{1-x}In_xAs$ o $GaAs_xP_{1-x}$ o $GaAs_xSb_{1-x}$. También en este caso puede variar la proporción x entre 0 y 1.

A este respecto, la capa de tampón está construida de manera que la constante de red dentro de la al menos una capa de tampón disminuye continuamente y/o en etapas, siendo la modificación de la constante de red dentro de la capa de tampón $> 0,5\%$, de manera especialmente preferente $> 1\%$.

- 15 Las capas de bloqueo del componente semiconductor según la invención pueden detectarse por medio de microscopía electrónica de transmisión (TEM) y/o difracción de rayos X de alta resolución (HRXRD) así como espectrometría de masas de iones secundarios (SIMS). El contenido en nitrógeno de una capa de bloqueo III-V-N puede determinarse mediante mediciones de SIMS o difracción de rayos X por energía dispersiva (EDX).

- 20 Preferentemente, en caso del componente semiconductor según la invención se trata de una célula solar, de manera especialmente preferente de una célula solar múltiple o de un diodo de luminiscencia.

La invención se describe en más detalle a continuación por medio de seis figuras.

La figura 1 muestra en forma de una gráfica la modificación de la energía de separación energética (en eV) con respecto a la constante de red (en Å) de algunos semiconductores III-V así como de silicio y germanio.

- 25 La figura 2 muestra en la figura 2a un diagrama esquemático de la estructura de capas de la célula solar triple de GaInP/GaInAs/Ge mal adaptada a la red y en la figura 2b una correspondiente imagen de campo claro por TEM.

La figura 3 muestra a modo de ejemplo una imagen de campo claro por TEM de una estructura según la invención de una estructura de tampón de $GaAs_{1-x}P_x/GaAs$ con capa de bloqueo integrada y los correspondientes parámetros de capa.

- 30 La figura 4 muestra un primer ejemplo de realización de un componente semiconductor según la invención con una estructura de tampón y una capa de bloqueo.

La figura 5 muestra un segundo ejemplo de realización, en el que existe un sustrato activado.

La figura 6 muestra otro ejemplo de realización, en el que varias estructuras de capas están dispuestas una sobre otra.

- 35 La figura 7 muestra otro ejemplo de realización.

La figura 1 describe la adaptación dirigida de la separación energética y/o la constante de red de semiconductores compuestos III-V de tres o más elementos.

- 40 La figura 2 describe el estado de la técnica en forma de células solares múltiples con estructuras de tampón definidas. La construcción de la célula solar múltiple representada en la figura 2a se conoce por A. W. Bett *et al.* en *MRS Symp. Proc.* vol. 836 (Materials for Photovoltaics), 2005, 223-234. En la figura 2a significan, según esto, a) contacto de lado trasero, b) célula inferior de Ge, c) tampón de $GaIn_xAs_{1-x}$, d) diodo túnel inferior, e) célula media de GaInAs, f) diodo túnel superior, g) célula superior de GaInP, h) contacto de lado delantero e i) designa la capa antirrefleitora. Las estructuras de tampón allí mostradas presentan un contenido en In elevado, gradual para poder separar capas de células solares mal adaptadas a la red sin defectos sobre un sustrato activado, tal como por ejemplo un sustrato de germanio. La figura 2a muestra un diagrama esquemático de una célula solar triple de GaInP/GaInAs/Ge mal adaptada a la red de este tipo. La imagen de campo claro por TEM en la figura 2b muestra una red de dislocaciones en la estructura de tampón. Las dislocaciones mal adaptadas en las superficies límite proporcionan una disminución de las tensiones de capa debido a las distintas constantes de red de los materiales. Las densidades de dislocaciones en capas de semiconductores sobre una estructura de tampón de este tipo se encuentran en el intervalo de 10^6 cm^{-2}
- 45 en caso de una mala adaptación de la constante de red del 1,1%. Estas densidades de dislocaciones repercuten ya
- 50 negativamente en el grado de acción alcanzable de las células solares.

De manera similar que en caso de una mala adaptación de las constantes de red en las capas de semiconductores, distintos coeficientes de dilatación en materiales conducen también a tensiones en caso de enfriamiento de la estructura tras el proceso de crecimiento. También según esto puede llegarse a la formación de dislocaciones y grietas en las capas de semiconductores. Particularmente, esto se encuentra actualmente en caso de capas de semiconductores III-V sobre sustratos de silicio, donde las diferencias en los coeficientes de dilatación son especialmente grandes.

La figura 3 muestra ahora por secciones un componente semiconductor según la invención compuesto por un sustrato de GaAs 1, una capa de bloqueo 2 así como una capa de tampón de GaAsP 3 y una capa de bloqueo 2 adicional que crece sobre ésta. Las capas de bloqueo de GaAsN se hicieron crecer de manera adaptada a la red en la capa de tampón GaAs_{1-x}P_x que se encuentra respectivamente por debajo de ésta. En la tabla en la figura 3 están indicados los espesores de capa y las concentraciones de fósforo de las capas de tampón individuales así como las respectivas mal adaptaciones a la red con respecto al sustrato de GaAs. Las capas de bloqueo con un espesor de 200 nm se integraron entre la tercera y la cuarta capa de tampón y entre la sexta y la séptima capa de tampón. Se distingue claramente cómo las dislocaciones de mala adaptación se pliegan o se bloquean por debajo y dentro de la primera capa de bloqueo. En caso de crecimiento de tampón adicional se genera una deformación de por tensión que conduce seguramente a la generación de microgrietas.

La figura 4 muestra en la construcción esquemática un primer ejemplo de realización de un componente semiconductor según la invención. A este respecto, el primer ejemplo de realización describe un componente semiconductor, en el que está integrada la capa de bloqueo 4 por encima del tampón 2 metamórfico. Según esto se pliegan las dislocaciones dentro de la capa de bloqueo 4 y se alejan de la capa activa 3, es decir de la estructura de capas. Según esto, el sustrato 1 no es activo, es decir sin unión pn o np integrada.

La figura 5 muestra otro ejemplo de realización en el que ahora existe un sustrato activado 7. El sustrato activado 7 está constituido por un soporte activado 1' que presenta una unión pn o np integrada (difundida), así como una capa de bloqueo 4' sobre la que está integrada directamente una capa de tampón 2' para bloquear posibles dislocaciones que retroceden. El sustrato 7 en el ejemplo de realización según la figura 5 está constituido, por consiguiente, por el sustrato activado 1', la capa de bloqueo 4' así como la capa de tampón 2'. La otra construcción corresponde entonces a ésta, tal como se ha descrito ya anteriormente en caso de la forma de realización según la figura 4.

La figura 6 se refiere finalmente a otro ejemplo de realización en el que está integrada respectivamente una capa de bloqueo 4 tanto por encima del primer tampón como por encima de otro tampón.

La figura 7 muestra otro ejemplo de realización de un componente semiconductor según la invención, estando previstas en este caso dos capas de bloqueo 4' y 4'' que están dispuestas entre un sustrato de silicio 1 y una capa activa 3, tal como se describió ya anteriormente en caso de las otras formas de realización. La diferencia esencial de esta forma de realización con respecto a las descritas anteriormente consiste en que en este caso se han usado ahora dos capas de bloqueo "distintas" 4' y 4'', siendo la capa de bloqueo 4' una capa de bloqueo que contiene nitrógeno. En caso de la forma de realización según la figura 7 puede realizarse lógicamente en las estructuras de capas mostradas otra construcción de capas como en el caso del ejemplo de realización según la figura 6.

REIVINDICACIONES

1. Componente semiconductor (8) compuesto por
- un sustrato (1) seleccionado de Si, Ge, GaAs, InP, GaSb,
 - al menos una estructura de capas (3) de un semiconductor III-V y/o $\text{Si}_x\text{Ge}_{1-x}$, que forma una unión pn o np, así como
 - al menos una capa de tampón (2) de un semiconductor III-V para la unión de la al menos una estructura de capas (3) con el sustrato (1, 7),
 - adicionalmente al menos una capa de bloqueo (4) de semiconductores compuestos III-V con una dureza cristalina superior a la de la al menos una estructura de capas (3), que impide o reduce la formación y/o la continuación de defectos de cristal,
- caracterizado porque** los semiconductores compuestos III-V de la capa de bloqueo (4) presentan una concentración de nitrógeno del 0,5% al 5%,
o
porque los semiconductores III-V de la al menos una capa de bloqueo (4) contienen C, Si y/o B.
2. Componente semiconductor según la reivindicación 1, **caracterizado porque** la al menos una capa de bloqueo (4) presenta una dureza cristalina que es al menos un 10%, preferentemente un 15% superior a la dureza cristalina de la al menos una estructura de capas (3).
3. Componente semiconductor según la reivindicación 1 ó 2, **caracterizado porque** la al menos una capa de bloqueo (4) tiene un espesor por debajo del espesor de capa crítico para la relajación del semiconductor.
4. Componente semiconductor según al menos una de las reivindicaciones 1 a 3, **caracterizado porque** la al menos una capa de bloqueo (4) presenta un espesor de 10 nm a 500 nm, preferentemente de 10 nm a 200 nm.
5. Componente semiconductor según al menos una de las reivindicaciones 1 a 4, **caracterizado porque** la al menos una capa de bloqueo (4) está dispuesta en la al menos una capa de tampón (2).
6. Componente semiconductor según al menos una de las reivindicaciones 1 a 5, **caracterizado porque** la al menos una capa de bloqueo (4) está dispuesta por debajo y/o por encima de la al menos una capa de tampón (2).
7. Componente semiconductor según al menos una de las reivindicaciones 1 a 6, **caracterizado porque** se prevén de dos a seis estructuras de capas (3) que forman una unión pn o np.
8. Componente semiconductor según la reivindicación 7, **caracterizado porque** entre al menos dos estructuras de capas (3) que forman una unión pn o np está prevista al menos una capa de bloqueo (4).
9. Componente semiconductor según una de las reivindicaciones anteriores, **caracterizado porque** los semiconductores compuestos III-V se seleccionan del grupo constituido por GaAsN, GaPN, GaInN, AlInN, GaInAsN, GaAsNP o GaInAsNP.
10. Componente semiconductor según al menos una de las reivindicaciones anteriores, **caracterizado porque** la al menos una capa de bloqueo (4) ha crecido de manera coherente y sin dislocaciones.
11. Componente semiconductor según al menos una de las reivindicaciones anteriores, **caracterizado porque** la al menos una capa de bloqueo (4) impide o reduce defectos de cristal y/o grietas debido a la distinta dilatación térmica de la al menos una estructura de capas o del sustrato (1, 7).
12. Componente semiconductor según al menos una de las reivindicaciones anteriores, **caracterizado porque** los semiconductores III-V de la al menos una estructura de capas (3) se seleccionan de GaAs, InP, GaP, AlAs, AlP, GaSb, GaN, AlN, InN así como compuestos de estos semiconductores binarios.
13. Componente semiconductor según al menos una de las reivindicaciones anteriores, **caracterizado porque** la densidad de dislocación en la al menos una estructura de capas (3) es $< 10^6 \text{ cm}^{-2}$.
14. Componente semiconductor según al menos una de las reivindicaciones anteriores, **caracterizado porque** el sustrato (1) es un sustrato activado (7) que presenta una unión pn o np.
15. Componente semiconductor según la reivindicación anterior, **caracterizado porque** el sustrato activado (7) presenta adicionalmente una capa de bloqueo (4') dispuesta entre la capa de tampón (2') y el sustrato (1').
16. Componente semiconductor según al menos una de las reivindicaciones anteriores, **caracterizado porque** los semiconductores III-V de la al menos una capa de tampón (2) se seleccionan de $\text{Ga}_{1-x}\text{In}_x\text{As}$ o $\text{GaAs}_x\text{P}_{1-x}$ o $\text{GaAs}_x\text{Sb}_{1-x}$.
17. Componente semiconductor según al menos una de las reivindicaciones anteriores, **caracterizado porque** la

constante de red dentro de la al menos una capa de tampón (2) está modificada de manera continua y/o en etapas.

18. Componente semiconductor según la reivindicación anterior, **caracterizado porque** la modificación de la constante de red dentro de la capa de tampón (2) es $> 0,5\%$, preferentemente $> 1\%$.

5 19. Componente semiconductor según al menos una de las reivindicaciones anteriores, **caracterizado porque** es una célula solar múltiple.

20. Componente semiconductor según una de las reivindicaciones 1-18, **caracterizado porque** es un diodo de luminiscencia.

21. Uso del componente semiconductor según una de las reivindicaciones anteriores como célula solar o diodo de luminiscencia.

10

Fig. 1

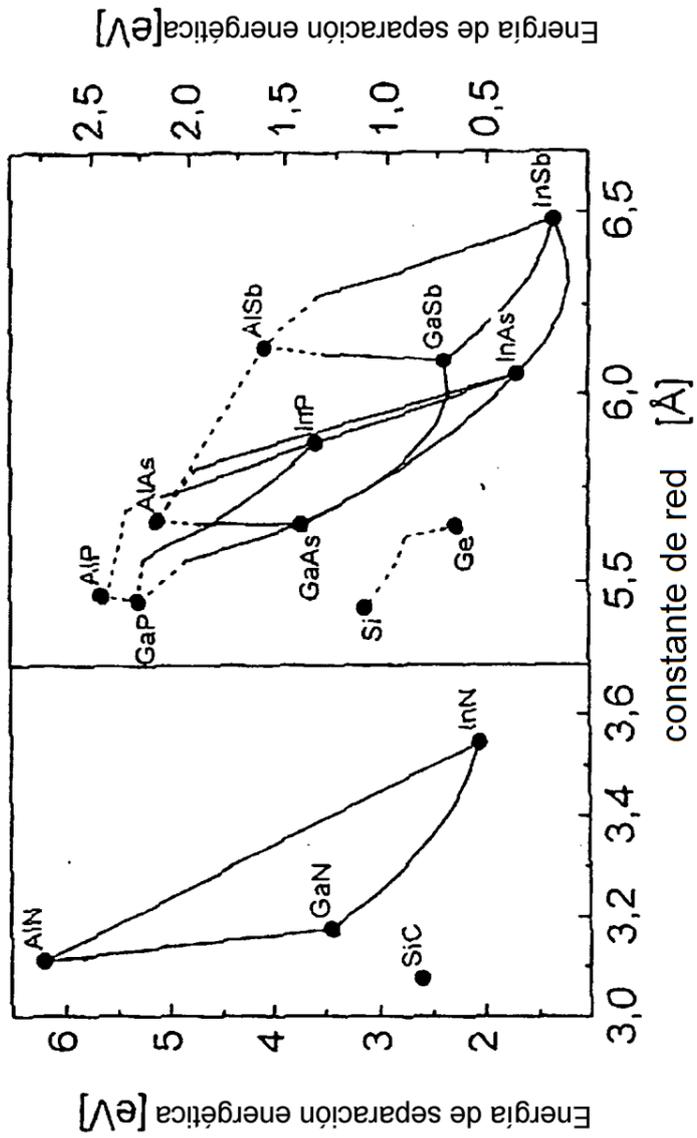


Fig. 2

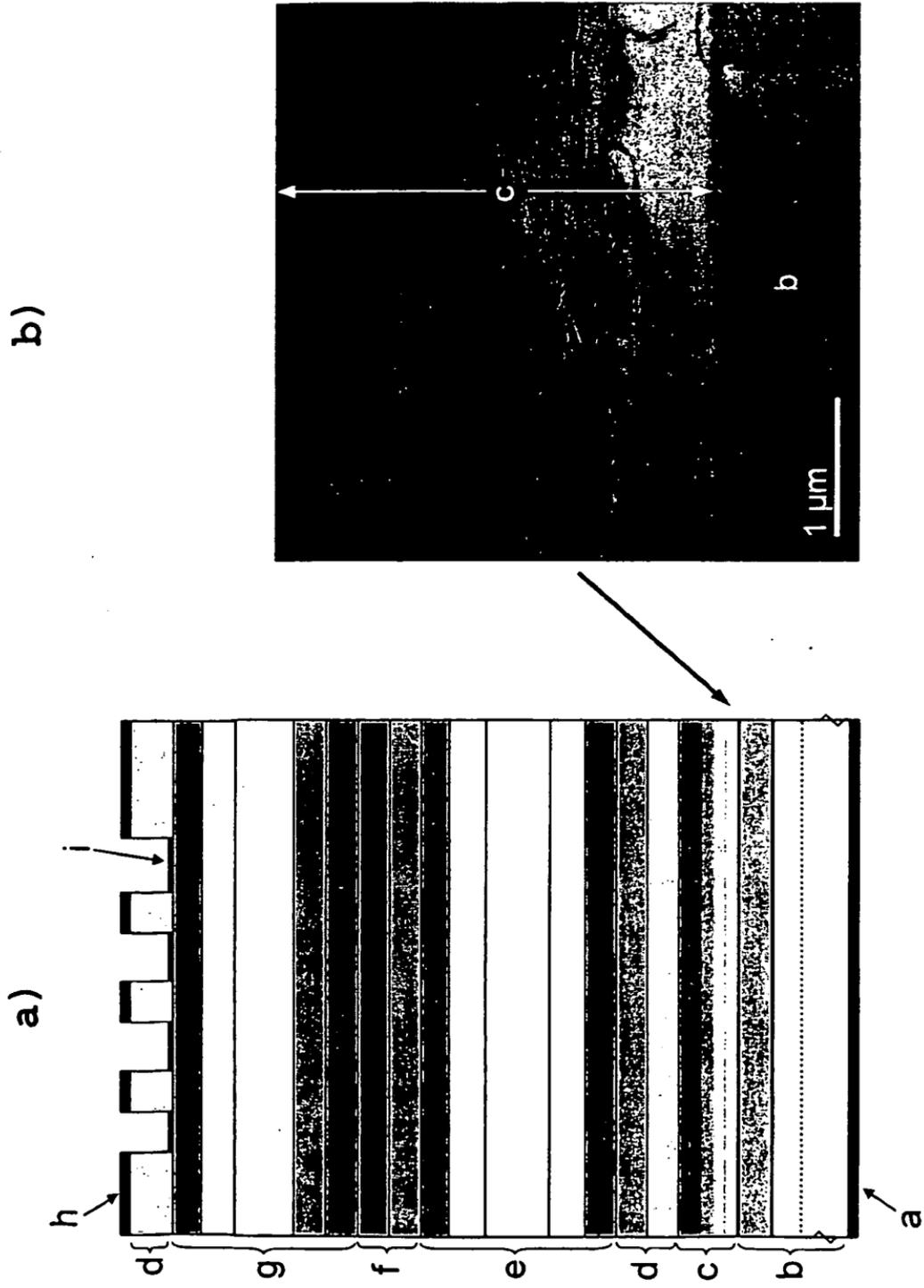
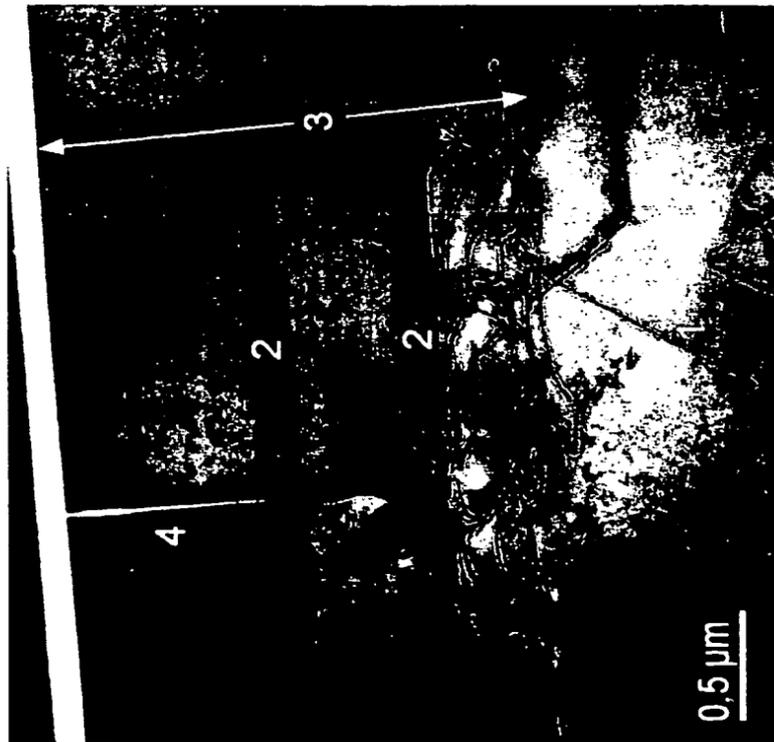


Fig. 3



Capa	Espesor de capa	GaAs _{1-x} P _x	Desajuste f
GaAs	500 nm	x = 0%	f ₀ = 0%
Etapa 1	200 nm	x ~ 7%	f ₁ ~ -0,25%
Etapa 2	200 nm	x ~ 10%	f ₂ ~ -0,36%
Etapa 3	200 nm	x ~ 13%	f ₃ ~ -0,47%
Etapa 4	200 nm	x ~ 16%	f ₄ ~ -0,57%
Etapa 5	200 nm	x ~ 19%	f ₅ ~ -0,68%
Etapa 6	200 nm	x ~ 22%	f ₆ ~ -0,79%
Etapa 7	200 nm	x ~ 25%	f ₇ ~ -0,90%
Etapa 8	200 nm	x ~ 28%	f ₈ ~ -1,00%
Etapa 9	200 nm	x ~ 31%	f ₉ ~ -1,11%
Etapa 10	1000 nm	x ~ 28%	f ₁₀ ~ -1,00%

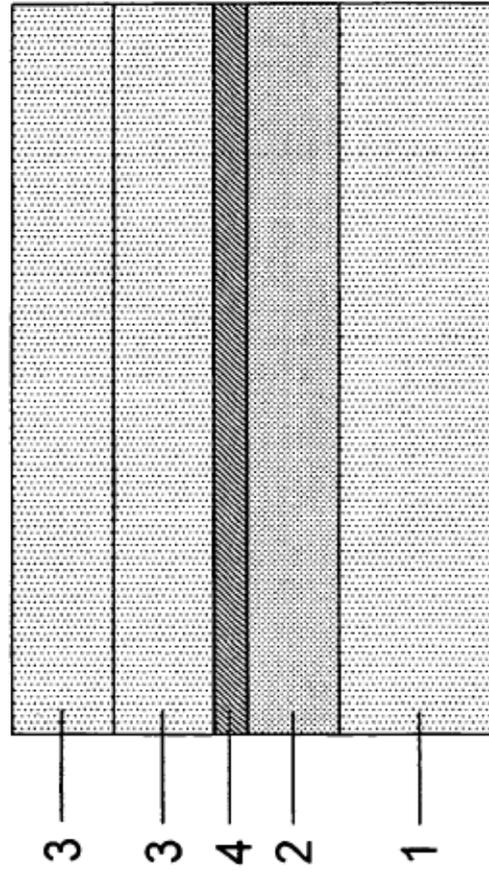
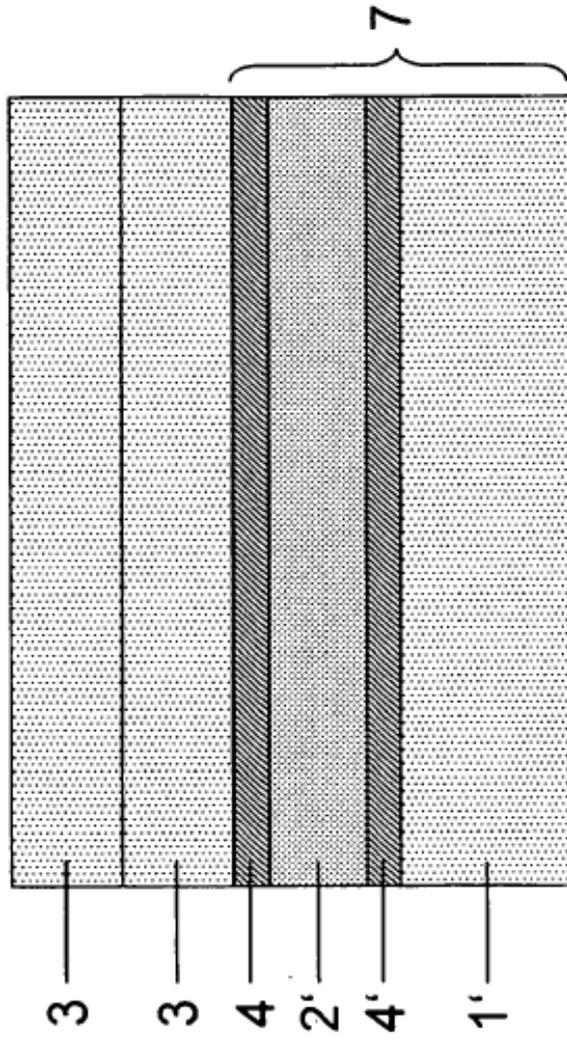


Fig. 4

Fig. 5



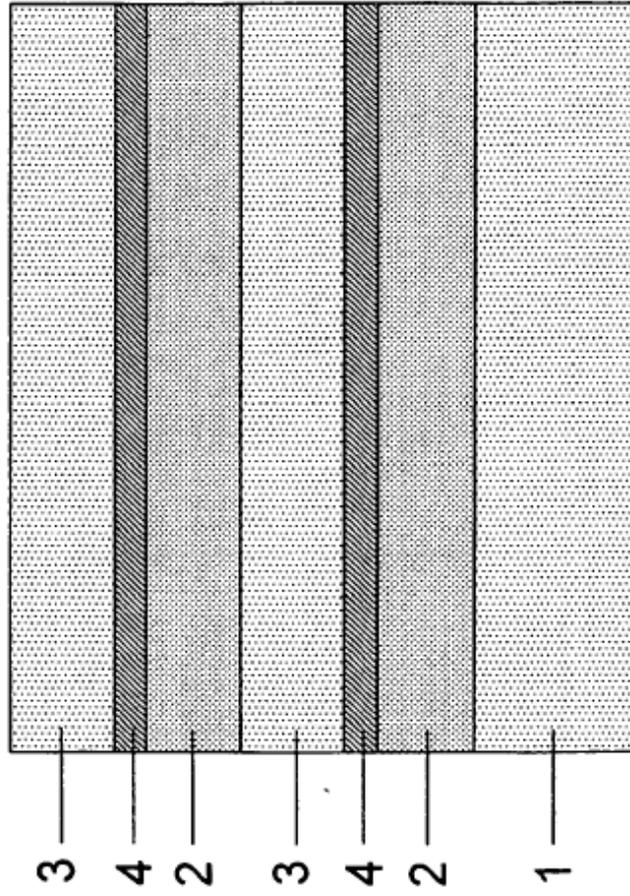


Fig. 6

Fig. 7

