

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 386 888**

51 Int. Cl.:
H03K 17/0412 (2006.01)
H03K 17/04 (2006.01)
H03K 17/0812 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **03011569 .5**
96 Fecha de presentación: **22.05.2003**
97 Número de publicación de la solicitud: **1388940**
97 Fecha de publicación de la solicitud: **11.02.2004**

54 Título: **Instalación de un circuito para controlar transistores de potencia**

30 Prioridad:
09.08.2002 DE 10236532

45 Fecha de publicación de la mención BOPI:
04.09.2012

45 Fecha de la publicación del folleto de la patente:
04.09.2012

73 Titular/es:
SEMIKRON ELEKTRONIK GMBH & CO. KG
SIGMUNDSTRASSE 200
90431 NÜRNBERG, DE

72 Inventor/es:
Do Nascimento, Jair

74 Agente/Representante:
Isern Jara, Jorge

ES 2 386 888 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Instalación de un circuito para controlar transistores de potencia

5 La invención describe una instalación de un circuito para controlar la puerta de un transistor de semiconductor de potencia, tal como por ejemplo un MOS-FET (transistores de efecto de campo de material semiconductor de óxido metálico) o un IGBT (transistores bipolares de puerta aislada). Los semiconductores de potencia de este tipo se utilizan de forma diversa como conmutadores de potencia en diversos campos de aplicación de la tecnología, tal como el control de motores eléctricos por ejemplo.

10 Los transistores de potencia según la técnica anterior tales como los IGBT o MOS-FET son el punto de partida de esta invención. Los transistores de potencia de este tipo, por ejemplo los IGBT, se controlan, esto es se conmutan a un estado conductor o no conductor mediante una cierta tensión que se aplica entre la puerta y el emisor. A fin de permitir la conmutación del transistor a un estado conductor, esto es flujo de corriente entre el colector y el emisor, para hacer esto, la puerta se carga con la tensión aplicada. En el estado no conductor, el transistor es conmutado cargando inversamente la puerta, esto es cargando la misma con cargas de la otra polaridad respectiva. Esto tiene lugar a título de ejemplo en un IGBT porque se aplica una tensión de polaridad opuesta entre la puerta y el emisor. Estos procesos de inversión se denominan también conmutación. Las mismas condiciones como se ha descrito antes en este documento para un IGBT también se aplican en la descripción adicional para las tensiones correspondientes, drenaje y fuente, de un componente MOS-FET, un MOS-FET en su mayor parte se conmuta al estado no conductor sin embargo porque se aplica una tensión de 0 V.

25 Son conocidos diversos principios para controlar los transistores de potencia. Estos son el control de la puerta por medio del control de la resistencia, por medio del control de la tensión y también por medio del control de la corriente. El más común de éstos es el control de la resistencia. La formación de una denominada meseta de Miller en el desarrollo temporal de la tensión entre la puerta y el emisor durante un proceso de inversión (conmutación) es característica de un control de este tipo. El suministro de la puerta en el desarrollo temporal después de pasar a través de la meseta de Miller muestra el desarrollo de una curva con una dependencia $(1 - \exp(-t))$.

30 Una desventaja del control de la puerta por medio del control de la resistencia o del control de la tensión es el requisito de una fuente de tensión de suministro estabilizada. Esto es inevitable para mantener baja la pérdida de potencia del estado de conducción del transistor de potencia, el cual requiere una tensión de la puerta definida. De forma similar, una desventaja del desarrollo temporal de la curva de carga de la puerta que sigue la meseta de Miller es el hecho de que el proceso de comunicación del transistor de potencia se retrasa de ese modo. El transistor de potencia no conmuta con la velocidad a la cual es tecnológicamente capaz. Las consecuencias de esta conmutación retrasada son pérdidas de comunicación. De forma similar, debido a la respuesta temporal anteriormente mencionada, una supervisión de la tensión del colector – emisor, la cual según la técnica anterior no es ella misma activa durante el proceso de conmutación, únicamente se puede activar con un retraso causado por esta respuesta temporal.

40 Una instalación de un circuito regulada por la corriente para controlar por lo menos un transistor de semiconductor de potencia que consiste en dos fuentes de corriente regulada con un suministro de tensión común y una regulación de la tensión de salida es conocida a partir del documento US 4,877,982, la primera fuente de corriente conmutando el transistor a conductor y la segunda fuente de corriente conmutando el transistor a no conductor.

45 La presente invención tiene el objeto de presentar una instalación de un circuito para controlar transistores de semiconductor de potencia, los cuales en el caso de un gasto bajo en términos de tecnología de circuitos, proporciona una carga uniforme y rápida o una carga o descarga inversa de la puerta del transistor de potencia a fin de mantener bajas de ese modo las pérdidas de conmutación durante la conmutación y también hace la conmutación tan suave como sea posible.

50 El objeto se consigue por medio de las medidas de la reivindicación 1. Configuraciones ventajosas adicionales se mencionan en las reivindicaciones subordinadas.

55 La idea básica de la invención se describe sobre la base de un IGBT de canal n como un transistor de potencia que se va a controlar. Por supuesto, esto se aplica de una manera correspondientemente adaptada a un IGBT de canal p así como a todos los transistores de potencia adicionales para ser controlados del mismo modo, tal como por ejemplo los MOS-FET. La idea básica se basa en un suministro de corriente regulada de la puerta del transistor de potencia, esto es en este caso se regula la corriente de carga de la puerta y no la tensión de carga. Con este propósito, la instalación inventiva del circuito tiene una pluralidad de piezas del circuito.

60 En este enfoque, se tienen que diferenciar dos procedimientos de funcionamiento, los cuales están presentes de una manera alternativa, el estado estacionario y el proceso de conmutación. El estado estacionario se entiende que es el tiempo durante el cual el estado de carga de la puerta no cambia, esto es durante el cual el transistor de potencia permanece en el estado conductor o no conductor. La conmutación del transistor de potencia desde el estado no conductor al conductor o viceversa se denomina proceso de conmutación.

Una pieza ejemplar de una instalación de un circuito para controlar la puerta de un transistor de potencia es un circuito de entrada, éste limita la corriente de entrada de la instalación del circuito. La corriente de entrada tiene una curva de tensión binaria variable en el tiempo. El estado ALTO o BAJO determina el estado conductor del transistor de potencia. El circuito de entrada ventajosamente está configurado de tal manera que en el estado estacionario una resistencia limita la corriente aportada de las piezas de circuito aguas abajo. Durante el proceso de conmutación, una corriente mayor puede fluir a través de este circuito de entrada.

Según la invención, la puerta del transistor de potencia es suministrada por medio de las salidas de dos fuentes de corriente reguladas. La señal de entrada de las dos fuentes de corriente es la señal de salida del circuito de entrada. Las fuentes de corriente están en cada caso alimentadas a partir de una fuente de tensión. La primera fuente de corriente está suministrada desde una fuente de tensión no regulada con polaridad positiva y provee la tensión positiva para el control de la puerta del transistor de potencia. La segunda fuente de corriente está suministrada desde una fuente de tensión no regulada con polaridad negativa y provee la tensión negativa para el control de la puerta del transistor de potencia. Ambas fuentes de tensión son de simetría especular en términos de su estructura interna.

La señal de salida de las dos fuentes de corriente está limitada por medio de una regulación de la tensión a un valor máximo adecuado para el respectivo transistor de potencia. Según la invención, esta regulación de la tensión a su vez actúa sobre las entradas de las fuentes de corriente a fin de, en el caso de una tensión que sea demasiado alta, reducir la retroalimentación desde las fuentes de corriente.

Es ventajoso que la instalación del circuito tenga una parte del circuito todavía adicional, la cual en el caso de un control completamente inactivo evite una carga de la puerta y por lo tanto un estado de conmutación indefinido del transistor de potencia.

La instalación inventiva del circuito mencionada tiene una pluralidad de ventajas comparada con la técnica anterior:

- El proceso de conmutación tiene un requisito de tiempo menor. Como resultado:
 - la potencia de fuga en el transistor potencial se reduce y
 - la supervisión de cortocircuito se puede activar más pronto
- No se requieren fuentes de tensión regulada. Como resultado:
 - la capacitancia requerida de los condensadores del filtro se reduce.
- El gasto de circuito global se hace menor.

Configuraciones especiales de las soluciones inventivas se explicaron utilizando las figuras 1 a 3.

La figura 1 muestra una configuración de la instalación inventiva del circuito.

La figura 2 muestra el desarrollo temporal de la tensión de la puerta – emisor durante el control de la resistencia según la técnica anterior durante un proceso de conmutación, en una simulación.

La figura 3 muestra el desarrollo temporal de la tensión de la puerta – emisor durante el control inventivo de la corriente durante un proceso de conmutación, en una simulación.

La figura 1 muestra una configuración de la instalación inventiva del circuito para controlar un IGBT de canal n (50). Se puede hacer referencia a la siguiente tabla para el dimensionado del circuito:

R1	1,2 k
R2	100 Ω
R3	100 Ω
R4	100 Ω
R5	100 Ω
Rgon	0,27 Ω
Rgoff	0,56 Ω
Rge	12 Ω
C1	22 nF
C2	2 μ F
C3	4,7 μ F

5 En el lado de entrada, la instalación de un circuito está suministrada mediante una tensión variable en el tiempo con estados binarios. El estado ALTO (+5 V) o BAJO (-5 V) controla el estado conductor del IGBT (50). Con este propósito, están provistos un circuito de entrada (10), dos fuentes de corriente (20, 30) y una regulación de la tensión de salida (40).

10 El circuito de entrada (10) consiste en una resistencia (R1) y un circuito en serie compuesto de un condensador (C1) y una resistencia (R2) conectada en paralelo al mismo. La señal en suspenso aguas abajo de este circuito de entrada está conectada a las entradas de las dos fuentes de corriente regulada (20, 30).

15 La fuente de corriente regulada (20) consiste en una instalación de un circuito de dos transistores npn (Q1, Q3). La fuente de tensión es suministrada desde una tensión de suministro no regulada (Vcc) la cual tiene una tensión de +18 V... +24 V. El condensador (C2) se utiliza como un condensador de filtro. La fuente de corriente regulada (30) está estructurada con simetría especular con la fuente de corriente (20), siendo utilizados en este caso dos transistores pnp (Q2, Q4). La fuente de corriente es suministrada desde el suministro de tensión no regulada (Vgeoff) el cual tiene una tensión de -8 V. El condensador (C3) se utiliza como un condensador de filtro.

20 Adicionalmente, la instalación del circuito tiene una limitación de la tensión (40) que consiste en un diodo zener (D1), una resistencia (R5), un diodo (D2) y también un transistor (Q5). El colector del transistor (Q5) está conectado en este caso a las entradas de las fuentes de corriente (20, 30).

25 Adicionalmente, la instalación del circuito tiene todavía una resistencia adicional (Rge), la cual en el caso de un control completamente inactivo, evita una carga de la puerta y por lo tanto un estado de conmutación indefinido del transistor de potencia.

30 En lo que sigue a continuación, se describe la función de la instalación del circuito y también las tareas de las piezas individuales del circuito en los diversos estados de funcionamiento. Para el estado estacionario con el nivel ALTO aplicado, tensión (Vin), se aplica lo siguiente: el circuito de entrada (10) limita la corriente, la cual es conmutada como corriente de control a las entradas de las fuentes de corriente (20, 30), por medio de la resistencia (R1). De ese modo, esta resistencia (R1) limita las corrientes base de los transistores (Q3, Q4). Puesto que el transistor (Q4) de la fuente de corriente (30) es un transistor pnp, el mismo no está controlado en este estado y de ese modo la fuente de corriente entera (30) está inactiva.

35 La corriente de entrada de forma similar está en la base del transistor npn (Q3) y por lo tanto limita la corriente máxima que fluye a través de este transistor hacia el IGBT (50) en el estado estacionario. La fuente de corriente (20) por lo tanto suministra a la puerta del IGBT (50) una tensión de control positiva y mantiene de ese modo el IGBT en el estado conductor.

40 La limitación de tensión (40) detecta un posible incremento de tensión de la tensión entre la puerta y el emisor del IGBT (50) por encima del valor de referencia establecido de +15 V. Con este propósito, el circuito en serie compuesto del diodo zener (D1), la resistencia (R5) y el diodo (D2) está diseñado de tal manera que una corriente fluye a través de esta rama tan pronto como está presente una tensión mayor de +15 V. De ese modo, la tensión de la puerta – emisor del IGBT se regula a +15 V. Adicionalmente, la corriente que fluye en esta rama controla el transistor (Q5), como resultado de lo cual se reduce la corriente base en el transistor (Q3) de la fuente de corriente (20) y de ese modo también la corriente que fluye a través de este transistor hacia la puerta del IGBT (50). Dentro de la limitación de la tensión (40) la resistencia (R5) evita que el transistor (Q5) se convierta en conductor debido a una corriente de fuga a través del diodo zener (D1). El diodo (D2) asegura que en el estado de desconexión, esta rama y por lo tanto la limitación de la tensión (40) no está activa.

50 Para el estado estacionario con el nivel BAJO aplicado como tensión (Vin), se aplica lo siguiente: el circuito de entrada (10) de forma similar limita la corriente, la cual es conmutada como corriente de control a las entradas de las fuentes de corriente (20, 30), por medio de la resistencia (R1). Puesto que el transistor (Q3) de la fuente de corriente (20) es un transistor npn, el mismo no está controlado en este estado y de ese modo la fuente de corriente entera (20) está inactiva.

55 La corriente de entrada está de forma similar en la base del transistor pnp (Q4) y por lo tanto limita la corriente máxima que fluye a través de este transistor hacia el IGBT (50) en el estado estacionario. La fuente de corriente (30) por lo tanto suministra a la puerta del IGBT (50) una tensión de control negativa y de ese modo mantiene el IGBT en el estado no conductor.

60 Una limitación de la tensión no está activa en este caso, ya que una tensión de la puerta no regulada de aproximadamente -8 V es suficiente para mantener estable el IGBT en el estado no conductor.

65 Durante el proceso de conmutación, el nivel de la tensión de entrada (Vin) de la instalación del circuito cambia del nivel ALTO al BAJO o desde el nivel BAJO al ALTO, esto es el IGBT (50) debe cambiar su estado de conmutación. Con este propósito, es adecuado que la corriente más alta fluya a través del circuito de entrada y de ese modo una

corriente más alta fluya fuera de una de las dos fuentes de corriente (20, 30) hacia la puerta del IGBT (50). La permeabilidad de la corriente más alta del circuito de entrada (10) se consigue por medio de la rama conectada en paralelo compuesta por el condensador (C1) y la resistencia (R2), ya que la corriente de forma similar fluye a través de esta rama durante el cambio de nivel.

5 En el caso de la conmutación de BAJO a ALTO, la fuente de corriente (20) genera una corriente positiva hacia la puerta del IGBT (50), la resistencia (R_{gon}) en este caso funciona como una resistencia conectada en derivación, por lo que en el caso de una corriente demasiado alta a través del transistor (Q3), una parte de esta corriente es conducida a la base del transistor (Q1). El mismo se convierte en conductor y como resultado reduce la corriente base hacia el transistor (Q3) lo cual efectúa una reducción de la corriente a través del mismo. El condensador (C2) actúa como un condensador de filtro para la fuente de tensión (V_{cc}). De ese modo, se crea una fuente de corriente regulada, la cual carga la base del IGBT (50). La regulación de la tensión (40) funciona como ya ha sido descrito en el estado estacionario.

15 En el caso de la conmutación de ALTO a BAJO, la fuente de corriente (30) genera una corriente negativa hacia la puerta del IGBT (50) de una manera análoga.

A fin de asegurar que incluso en estados de funcionamiento sin tensión de entrada (V_{in}), el IGBT (50) está fiablemente en el estado no conductor, según la técnica anterior, una resistencia se instala entre la puerta y el emisor del IGBT (50). La instalación inventiva de esta resistencia R_{ge} entre la fuente de tensión negativa (V_{geoff}) y la base del transistor (Q4) ha probado ser ventajosa por el contrario. Por medio de esta instalación, el valor de la resistencia de R_{ge} se divide por el factor de amplificación de la corriente del transistor (Q4), esto es el valor activo efectivamente es por lo menos menor por un factor de 100 que en la técnica anterior de la corriente y la puerta está conectada al emisor a través de la resistencia (R_{goff}) de una manera muy baja en ohmios.

25 La figura 2 muestra el desarrollo temporal de ambas, la tensión de la puerta – emisor V_G y la corriente de carga I_G de la puerta durante el control de la resistencia según la técnica anterior durante un proceso de conmutación, en una simulación. Al principio del proceso de conmutación, a 0,5 μs la corriente de carga I_G aumenta rápidamente, mientras la tensión V_{GE} aumenta aproximadamente linealmente (V₁₁). Después de aproximadamente 0,5 μs, se alcanza la meseta de Miller (V₁₂), la extensión temporal de la cual es aproximadamente 0,7 μs, en este momento la corriente de carga I_G es también constante. En el desarrollo temporal adicional (V₁₃), la tensión puertaa – emisor aumenta hasta que se alcanza el valor deseado con una característica (1 - exp(-t)). El valor deseado de 15 V se alcanza después de aproximadamente 6 μs, en este momento, la corriente de carga I_G de forma similar cae de una manera característica.

35 La figura 3 muestra el desarrollo temporal de ambas, la tensión de la puerta – emisor V_{GE} y la corriente de carga I_G de la puerta durante el control inventivo de la corriente durante un proceso de conmutación, en una simulación. Característica para el control inventivo de la corriente es en este caso la corriente de carga constante I_G. Durante el proceso de carga, la tensión V_{GE} aumenta linealmente (V₂₁) hasta que se alcanza la meseta de Miller (V₂₂). Por consiguiente, la tensión aumenta a su vez linealmente (V₂₃) hasta que se alcanza el valor de referencia deseado de 15 V.

45 En comparación con las curvas correspondientes según la técnica anterior (figura 2), se puede ver que la instalación inventiva del circuito carga la puerta al valor deseado en aproximadamente la mitad del tiempo (aproximadamente 3 μs). En este caso, por encima de todo, el desarrollo lineal (V₂₃) de la tensión de la puerta – emisor después de la meseta de Miller (V₂₂), la cual está capacitada por la instalación del circuito, es ventajoso y por lo tanto permite procesos de conmutación más rápidos del transistor de potencia.

REIVINDICACIONES

1. Una instalación de un circuito regulado por corriente para controlar por lo menos un transistor de semiconductor de potencia (50) que consiste en un transistor de semiconductor de potencia con una puerta, emisor y colector o con una puerta, fuente y drenaje y dos fuentes de corriente regulada (20, 30), las salidas de las cuales están conectadas una a la otra y a la puerta y las entradas de las cuales están conectadas a una salida de un circuito de entrada (10) y una regulación de la tensión de salida (40), en el que la primera fuente de corriente regulada (20) es suministrada desde una primera fuente de tensión no regulada (V_{cc}) y controla la puerta del transistor de potencia (50) de tal manera que el transistor de potencia es conductor, en el que la segunda fuente de corriente regulada (30) está estructurada con simetría especular con respecto a la primera fuente de corriente regulada (20), en el que la segunda fuente de corriente regulada (30) es suministrada desde una segunda fuente de tensión no regulada (V_{geoff}) y controla la puerta del transistor de potencia (50) de tal manera que el transistor de potencia es no conductor, y la regulación de la tensión de salida (40) limita la tensión extraída hacia el emisor o la fuente del transistor de semiconductor de potencia (50) en la puerta del transistor de semiconductor de potencia (50) hasta un valor máximo que depende del transistor de semiconductor de potencia, caracterizada porque la regulación de la tensión de salida (40) a su vez actúa directamente sobre las entradas de las fuentes de corriente reguladas (20, 30), porque la primera fuente de corriente regulada (20) está construida como un circuito de transistores de dos canales npn o dos canales n (Q1, Q3) y porque la segunda fuente de corriente regulada (30) está construida como un circuito de transistores de dos canales pnp o dos canales p (Q2, Q4).
2. La instalación de un circuito según la reivindicación 1 en el que un circuito de entrada (10) que limita una corriente de entrada está conectado aguas arriba de la instalación del circuito.
3. La instalación de un circuito según la reivindicación 1 en el que el transistor de semiconductor de potencia es un MOS-FET y la tensión de la segunda fuente de tensión no regulada (V_{geoff}) es 0 V.

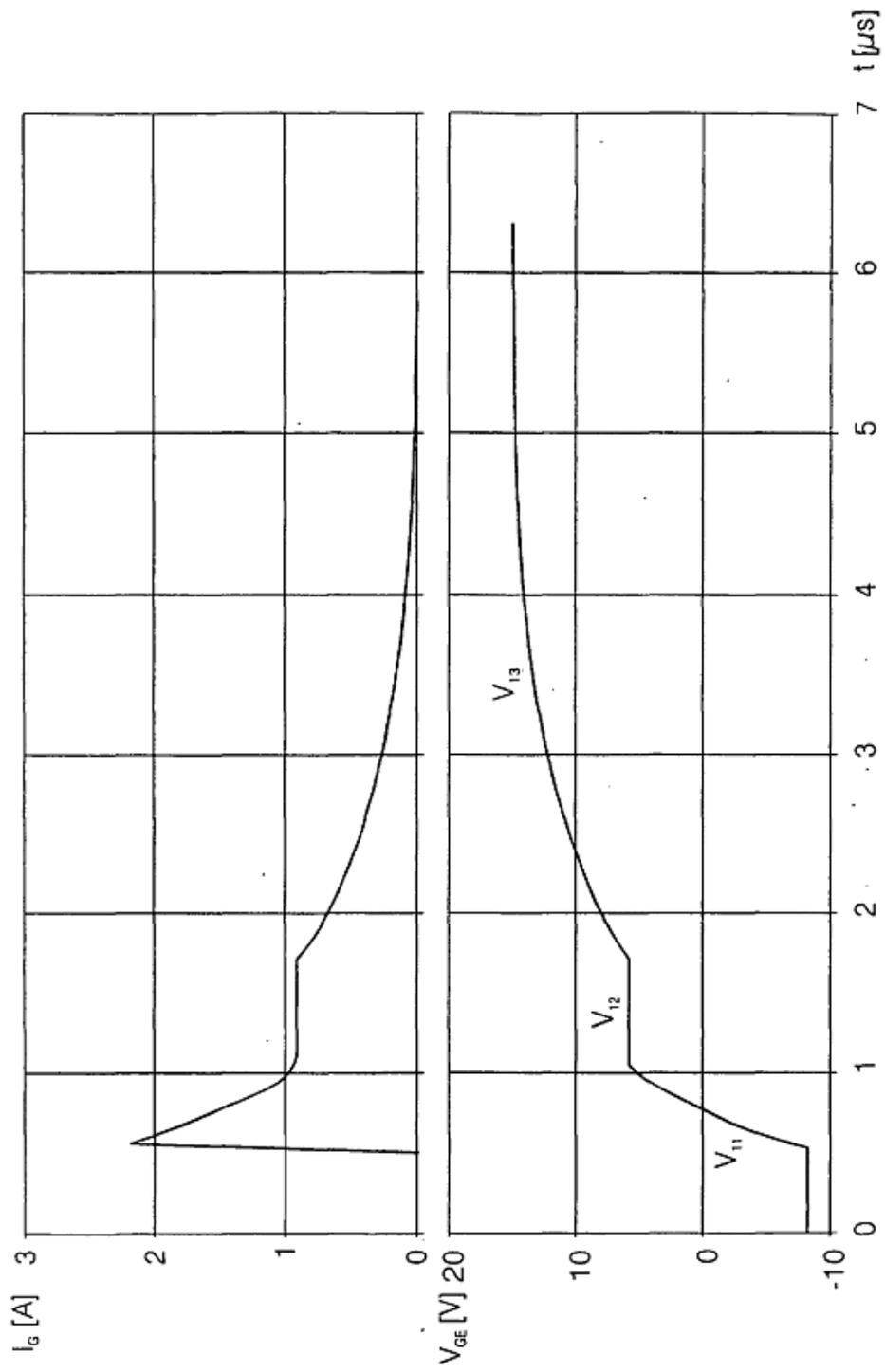


Fig. 2

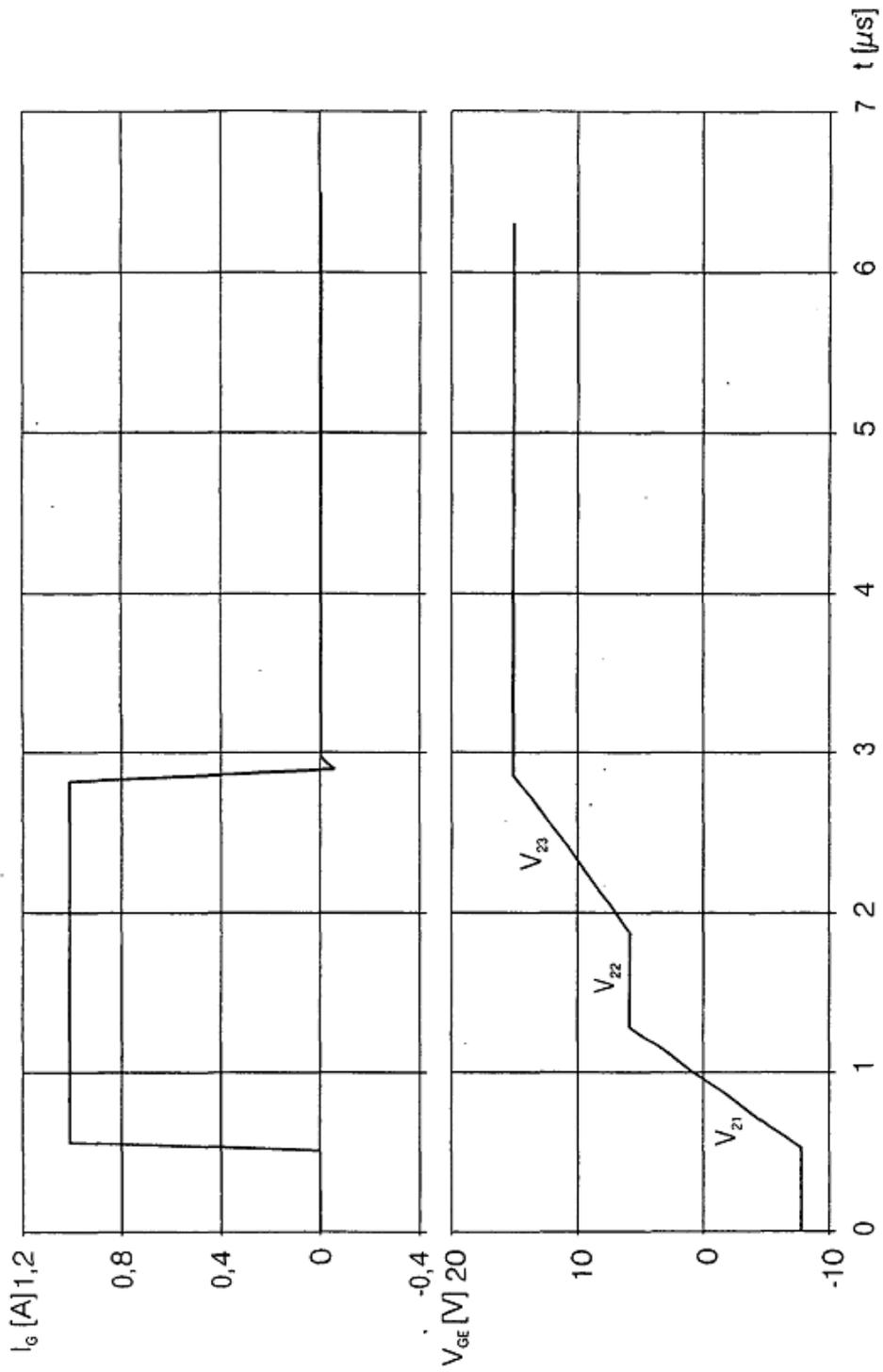


Fig. 3