

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 389 001**

51 Int. Cl.:  
**G01R 31/12** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

- 96 Número de solicitud europea: **09786667 .7**  
96 Fecha de presentación: **22.07.2009**  
97 Número de publicación de la solicitud: **2324364**  
97 Fecha de publicación de la solicitud: **25.05.2011**

54 Título: **Supervisor de descargas parciales**

30 Prioridad:  
**25.08.2008 ZA 200807366**

45 Fecha de publicación de la mención BOPI:  
**22.10.2012**

45 Fecha de la publicación del folleto de la patente:  
**22.10.2012**

73 Titular/es:  
**ESKOM HOLDINGS LIMITED (100.0%)**  
**Megawatt Park Maxwell Drive Sunninghill**  
**Sandton**  
**2196 Johannesburg, ZA**

72 Inventor/es:  
**HIGGINS, SIMON**

74 Agente/Representante:  
**ARIAS SANZ, Juan**

ES 2 389 001 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

**DESCRIPCIÓN**

Supervisor de descargas parciales

**Antecedentes de la invención**

5 Esta invención se refiere a sistemas de energía o sistemas eléctricos de alta tensión y, en particular, a un procedimiento y dispositivo para supervisar descargas parciales en sistemas de energía o sistemas eléctricos de alta tensión.

10 El aislamiento de sistemas de energía o sistemas eléctricos de alta tensión, normalmente trifásicos, es normalmente sensible a los impulsos que se producen en los mismos. Estos impulsos se deben normalmente a descargas a través de límites no homogéneos dentro del sistema de energía o sistema eléctrico de alta tensión, tales como huecos en el aislamiento de los cables, o similares. Debe apreciarse que estas descargas son normalmente descargas parciales en el aislamiento eléctrico de alta tensión.

15 Documentos particulares, siendo un ejemplo la patente estadounidense nº US 3.813.667, dan a conocer un supervisor trifásico que utiliza componentes discretos para detectar y contabilizar perturbaciones de energía y para activar una alarma cuando se producen tales perturbaciones detectadas durante un periodo de tiempo. Pueden elegirse diferentes valores umbrales superiores e inferiores para cada condición con el fin de permitir que el dispositivo compare señales entrantes con los mismos y registrar en consecuencia la aparición de las mismas. En particular, el supervisor del documento US 3.813.667 está configurado para detectar y contabilizar la aparición de perturbaciones de tensión y de frecuencia, así como transitorios de impulsos de polaridad positiva o negativa. Aparte de no supervisar la aparición de descargas parciales, el documento US 3.813.667 utiliza simplemente componentes discretos para comparar una señal recibida o de entrada con valores umbrales y después incrementar los contadores asociados en consecuencia en función de si la perturbación de energía medida supera o está por debajo de los valores umbrales, respectivamente. Esta manera simplista de contabilizar perturbaciones de energía no contempla una manera relativamente más discriminatoria de capturar los impulsos, lo cual es deseable.

25 Otro documento, la solicitud de patente japonesa nº JP 02 281004, da a conocer un detector de descargas parciales. Según este documento, las descargas parciales se detectan a través de un hueco de descarga en un sensor de temperatura. Después, las señales del sensor de temperatura se procesan con respecto a dos umbrales, uno alto y otro bajo. No se describe ninguna manera discriminatoria de capturar impulsos de la manera específica deseable y contemplada en este documento.

30 Otro documento adicional, JP 2008 051708, da a conocer un aparato de supervisión de descargas parciales y un procedimiento para determinar la causa de la descarga parcial. El aparato contabiliza las señales que superan un umbral de intensidad de señal predeterminado en un intervalo regular. Después, el aparato procesa el número de impulsos contabilizados para crear un patrón de distribución y lo compara con patrones almacenados anteriormente para determinar la causa de la descarga parcial.

35 La patente europea nº EP 510785 no supervisa específicamente descargas parciales, sino que proporciona un procedimiento de detección de arcos y un aparato para detectar la formación de arcos en un circuito eléctrico detectando un campo electromagnético establecido en el circuito debido a la aparición de un arco eléctrico en el mismo.

Los dos últimos documentos, similares a los documentos mencionados anteriormente, no dan a conocer una manera discriminatoria de capturar impulsos de la manera específica deseable y contemplada en este documento.

40 Por lo tanto, un objeto de la presente invención es, al menos, proporcionar un procedimiento y un sistema para supervisar o detectar descargas parciales que se producen en sistemas de energía o sistemas eléctricos trifásicos de alta tensión en al menos una manera diferente, al menos con respecto a los documentos mencionados en este documento.

**Sumario de la invención**

45 Según un primer aspecto de la invención, se proporciona un procedimiento para supervisar descargas parciales que se producen en un sistema eléctrico, comprendiendo el procedimiento:

definir un nivel de activación bajo y un nivel de activación alto, siendo los niveles de activación bajo y alto niveles de amplitud para impulsos eléctricos, donde el nivel de activación alto es una amplitud mayor que el nivel de activación bajo;

50 definir un periodo de tiempo de trama secundaria;

supervisar al menos una fase del sistema eléctrico para detectar la aparición de un impulso en el periodo de tiempo de trama secundaria;

detectar una amplitud máxima de un impulso que se produce en el sistema eléctrico en el periodo de tiempo

de trama secundaria;

determinar si la amplitud máxima detectada del impulso supera el nivel de activación bajo pero no el nivel de activación alto, y determinar si la amplitud máxima detectada del impulso supera tanto el nivel de activación bajo como el nivel de activación alto;

5 estando caracterizado el procedimiento porque:

si la amplitud máxima detectada del impulso supera tanto el nivel de activación bajo como el nivel de activación alto, el procedimiento comprende:

asignar un número de impulso al impulso;

10 capturar el impulso, o información asociada con el mismo, si el número de impulso asociado con el impulso es inferior a un umbral de número de impulsos predeterminado en el periodo de tiempo de trama secundaria; y

almacenar los impulsos capturados en un dispositivo de memoria;

y caracterizado además porque:

15 si la amplitud máxima detectada del impulso supera el nivel de activación bajo y no el nivel de activación alto, el procedimiento comprende:

asignar un número de impulso al impulso;

capturar el impulso, o información asociada con el mismo, si el número de impulso asociado con el impulso es inferior a un número de impulsos predeterminado en el periodo de tiempo de trama secundaria;

20 en el que si el número de impulso es igual al número de impulsos predeterminado, el procedimiento comprende aplicar un desfase de activación en el tiempo móvil de la siguiente manera:

registrando un valor de tiempo en el periodo de tiempo de trama secundaria en el que el número de impulso es igual al número de impulsos predeterminado;

25 dejando de capturar impulsos que tienen amplitudes que superan el nivel de activación bajo pero no el nivel de activación alto hasta después del valor de tiempo registrado en un periodo de tiempo de trama secundaria posterior;

repetiendo las etapas de aplicar el desfase de activación en el tiempo móvil hasta que el valor de tiempo registrado del desfase de activación en el tiempo móvil sea sustancialmente igual a la longitud del periodo de tiempo de trama secundaria definido; y

30 almacenar los impulsos capturados en un dispositivo de memoria.

El procedimiento puede comprender además seleccionar el umbral de número de impulsos y el número de impulsos predeterminado, siendo el umbral de número de impulsos y el número de impulsos predeterminado un número máximo de impulsos que se capturarán en el periodo de tiempo de trama secundaria, respectivamente.

35 El umbral de número de impulsos y el número de impulsos predeterminado pueden ser cualquier número igual o superior a uno.

Asignar un número de impulso al impulso puede comprender incrementar un contador de número de impulsos de nivel alto y un contador de número de impulsos de nivel bajo para realizar de ese modo un seguimiento del número de impulsos que superan el nivel de activación bajo y el nivel de activación alto y que superan el nivel de activación bajo pero no el nivel de activación alto en el tiempo secundario, respectivamente.

40 El procedimiento puede comprender capturar impulsos, o información asociada con los mismos, como eventos de nivel bajo o eventos de nivel alto, donde se determina que se producen eventos de nivel bajo si la amplitud máxima del impulso supera el nivel de activación bajo pero no el nivel de activación alto y donde se determina que se producen eventos de nivel alto si la amplitud máxima del impulso supera los nivel de activación bajo y alto, respectivamente.

45 El procedimiento puede comprender:

iniciar un temporizador y almacenar la amplitud máxima y el signo de un impulso anterior si la amplitud máxima de un impulso actual en un punto de muestra es inferior a la de una muestra anterior; y

reiniciar el temporizador e iniciar un nuevo periodo de fracción tiempo, si durante un periodo de

temporización, la amplitud máxima de un impulso actual es mayor que la amplitud máxima almacenada del impulso anterior.

El procedimiento puede comprender supervisar al menos una fase del sistema eléctrico a través de un sensor.

5 Para impulsos que superan el nivel de activación bajo y que no superan el nivel de activación alto, cuando se supera el valor de trama de tiempo actual, el procedimiento puede comprender reajustar el valor de tiempo registrado a cero e iniciar la captura de impulsos para el siguiente periodo de tiempo de trama secundaria.

Según un segundo aspecto de la invención, se proporciona un dispositivo para supervisar descargas parciales que se producen en un sistema eléctrico trifásico, comprendiendo el dispositivo:

10 un detector de valores máximos para detectar las amplitudes máximas de los impulsos que se producen en el sistema eléctrico;

una base de datos en la que se almacena una pluralidad de impulsos, o información asociada con los mismos;

15 un procesador que comprende un módulo de activación en comunicación con el detector de valores máximos y la base de datos, estando configurado el módulo de activación para determinar si la amplitud máxima detectada del impulso supera un nivel de activación bajo y un nivel de activación alto y si la amplitud máxima detectada del impulso supera el nivel de activación bajo pero no el nivel de activación alto, donde los niveles de activación bajo y alto son niveles de amplitud de impulsos eléctricos, y donde el nivel de activación alto es una amplitud mayor que el nivel de activación bajo;

20 estando caracterizado el dispositivo porque si el módulo de activación detecta que la amplitud máxima del impulso supera tanto el nivel de activación bajo como el nivel de activación alto, el procedimiento del módulo de activación está configurado para asignar un número de impulso al impulso y para capturar el impulso, o información asociada con el mismo, si el número de impulso asociado con el impulso es inferior a un umbral de número de impulsos predeterminado en un periodo de tiempo de trama secundaria definido; y

25 estando caracterizado además el dispositivo porque si el módulo de activación determina que la amplitud máxima detectada del impulso supera el nivel de activación bajo y no el nivel de activación alto, el módulo de activación (22) está configurado para asignar un número de impulso al impulso y para capturar el impulso, o información asociada con el mismo, si el número de impulso asociado con el impulso es inferior a un número de impulsos predeterminado en el periodo de tiempo de trama secundaria; donde si el número de impulso es igual a un número de impulsos predeterminado, el procesador está configurado para aplicar un desfase de activación en el tiempo móvil registrando un valor de tiempo del periodo de tiempo de trama secundaria en el que el número de impulso es igual al número de impulsos predeterminado; donde el módulo de activación está configurado para dejar de capturar impulsos que tienen amplitudes que superan el nivel de activación bajo pero no el nivel de activación alto hasta después del valor de tiempo registrado en un periodo de tiempo de trama secundaria posterior; y donde el procesador está configurado además para repetir las etapas de aplicar el desfase de activación en el tiempo móvil hasta que el valor de tiempo registrado del desfase de activación en el tiempo móvil sea sustancialmente igual a la longitud del periodo de tiempo de trama secundaria definido.

El módulo de activación puede configurarse para almacenar impulsos capturados, o información asociada con los mismos, en la base de datos.

40 El procesador puede comprender el detector de valores máximos.

El dispositivo puede comprender un módulo de conversión de coordenadas dispuesto para convertir un vector de coordenadas cartesianas a coordenadas polares.

El dispositivo puede interactuar con al menos una fase del sistema eléctrico a través de un sensor.

45 El dispositivo puede interactuar con tres fases del sistema eléctrico a través de seis sensores individuales, dos para cada fase del sistema eléctrico respectivamente.

Un contador de eventos de nivel alto y un contador de eventos de nivel bajo pueden mantenerse en la base de datos, donde el contador de eventos de nivel alto puede ser para impulsos que superan tanto el nivel de activación bajo como el nivel de activación alto, y el contador de eventos de nivel bajo puede ser para impulsos que superan el nivel de activación bajo pero no el nivel de activación alto en el tiempo secundario, respectivamente.

#### 50 **Breve descripción de los dibujos**

La Figura 1 muestra un diagrama de interfaz esquemático de un dispositivo de supervisión de descargas parciales (PDM), según una realización de ejemplo, que interactúa con un sistema de energía o sistema eléctrico trifásico de alta tensión.

La Figura 2 muestra una representación gráfica de un impulso de descarga típico.

La Figura 3 muestra un diagrama de bloques funciones de un dispositivo PDM que puede interactuar con un sensor del sistema mostrado en la Figura 1.

La Figura 4 muestra un diagrama de bloques esquemático del dispositivo PDM de la Figura 3 en mayor detalle.

5 La Figura 5 muestra un diagrama de interfaz esquemático de una parte del dispositivo PDM de la Figura 4 en mayor detalle.

La Figura 6 muestra un diagrama de flujo de alto nivel de un procedimiento según una realización de ejemplo.

### Descripción de realizaciones preferentes

10 En la siguiente descripción, con fines explicativos, se describen numerosos detalles específicos con el fin de proporcionar un entendimiento minucioso de una realización de la presente invención. Sin embargo, para los expertos en la técnica resulta evidente que la presente invención puede llevarse a la práctica sin estos detalles específicos.

15 Haciendo referencia a la Figura 1 de los dibujos, un dispositivo de supervisión de descargas parciales (PDM) 10 está acoplado de manera comunicativa a un sistema de distribución de energía o sistema eléctrico de alta tensión 12, por ejemplo un sistema de distribución de energía trifásico, a través de un multiplexor de entrada 14 para supervisar la aparición en el sistema 12 de impulsos de descarga parcial de un tipo similar ilustrado en la Figura 2. El multiplexor está conectado a su vez al sistema 12 mediante una pluralidad de sensores 16. Cada sensor 16 tiene normalmente la forma de un condensador y una resistencia a tierra, dicho de otro modo, un filtro paso alto de un solo polo. En una realización de ejemplo, un par de sensores 16 se proporciona para cada fase 1, 2 y 3 del sistema de energía trifásico 12, de manera que hay seis entradas al multiplexor 14. Una distancia conocida separa los dos sensores 16 por fase y esto permite indicar la posición de la fuente supervisando la dirección de desplazamiento de un impulso.

20 Una realización de ejemplo de un dispositivo de supervisión de descargas parciales (PDM) 10 que se utiliza con una sola fase se muestra en la Fig. 3. Debe observarse que el dispositivo PDM 10 es un módulo de una sola entrada, que está dispuesto normalmente para recibir una entrada desde uno cualquiera de los seis sensores 16. El dispositivo 10 no captura todos los eventos en un ciclo de red de suministro, sino que acumula progresivamente una imagen de todos los eventos en un ciclo, como se describirá posteriormente en mayor detalle.

25 Para facilitar la explicación, en esta memoria descriptiva se definen dos tramas de tiempo, en primer lugar una fracción de tiempo y en segundo lugar una trama de tiempo secundaria. Una fracción de tiempo es una trama de tiempo de 80  $\mu$ s, que es la resolución de tiempo para mostrar datos en un gráfico de puntos generado por un ordenador acoplado. Por otro lado, una trama de tiempo secundaria es una trama de tiempo de 20 ms, que equivale a un ciclo a 50 Hz. Por consiguiente, una trama de tiempo secundaria consiste normalmente en 250 fracciones de tiempo.

En la realización de ejemplo, las características de impulso del dispositivo PDM 10 incluyen una frecuencia máxima de 250 MHz, una longitud de impulso máxima de 4  $\mu$ s y un tiempo de subida mínimo de 10 ns aproximadamente.

35 Haciendo referencia a la Figura 3 de los dibujos, el dispositivo PDM 10 incluye una pluralidad de componentes o módulos correspondientes a las tareas funcionales que van a llevarse a cabo por el dispositivo 10. A este respecto, se entiende que los términos "componente" o "módulo" en el contexto de la memoria descriptiva incluyen una parte de código identificable, instrucciones computacionales o ejecutables, datos u objetos computacionales para obtener una función, operación, procesamiento o procedimiento particulares. Por consiguiente, no es necesario que un componente o módulo se implemente en software; un componente o módulo puede implementarse en software, hardware o una combinación de software y hardware. Además, no es necesario que los componentes o módulos estén integrados en un dispositivo, sino que pueden estar distribuidos a través de una pluralidad de dispositivos.

40 En particular, el dispositivo PDM 10 incluye un detector de valores máximos 20 para detectar amplitudes máximas de los impulsos que se producen en el sistema eléctrico 12. El detector de valores máximos 20 determina la amplitud máxima del impulso y la transmite junto con un indicador válido a un módulo de activación 22 del dispositivo PDM 10 (descrito posteriormente en mayor detalle).

45 El detector de valores máximos 20 es, en efecto, una arquitectura de seguimiento de valores máximos. Si la magnitud en un punto de muestra es inferior a la de la muestra anterior, entonces se inicia un temporizador y la magnitud y el signo de la muestra anterior se almacenan. Si durante un periodo de temporización la magnitud actual es mayor que el valor almacenado, entonces se almacenan la magnitud y el signo, se reinicia el temporizador y se inicia un nuevo periodo de temporización. Cuando el temporizador llega al final del periodo de temporización, un valor máximo válido se declarará estableciendo un indicador válido de valor máximo.

El detector de valores máximos 20 detecta de este modo los valores máximos de los impulsos y los transmite al módulo de activación 22 del dispositivo PDM 10 al que está acoplado de manera comunicativa.

5 El módulo de activación 22 está dispuesto para comparar las amplitudes máximas de los impulsos que se producen en el sistema eléctrico con un nivel de activación alto y un nivel de activación bajo. Estos niveles de activación están fijados en el dispositivo y pueden reajustarse de vez en cuando accediendo al módulo de activación 22. En una realización de ejemplo, el nivel de activación bajo puede ser de 20 mV y el nivel de activación alto puede ser de 10 mV.

El dispositivo 10 está dispuesto para capturar todos los impulsos que tengan amplitudes máximas superiores al nivel de activación alto y también está dispuesto para capturar un número de impulsos predeterminado que tengan amplitudes máximas superiores al nivel de activación bajo pero inferiores al nivel de activación alto.

Debe apreciarse que capturar un impulso incluye capturar información indicativa o asociada con el impulso.

10 El dispositivo PDM 10 incluye además una memoria en forma de una base de datos o un medio de almacenamiento de datos 24 donde se almacena la pluralidad de impulsos capturados. El dispositivo 10 está dispuesto para aplicar un desfase de activación en el tiempo al nivel de activación bajo. Por lo tanto, el módulo de activación 22 está dispuesto para capturar impulsos en un ciclo siguiente en el punto en que el desfase de activación en el tiempo se detuvo en el ciclo anterior.

15 Haciendo referencia ahora a las Figuras 4 y 5 de los dibujos, el dispositivo PDM 10 incluye normalmente un procesador 30 normalmente en forma de una matriz de puertas programables por campo (FPGA). Debe observarse que en una realización de ejemplo, el detector de valores máximos 20 y el módulo de activación 22 son componentes o módulos previstos en el procesador 30.

20 El dispositivo PDM 10 se alimenta normalmente mediante una red de distribución, por lo que un detector de cruce por cero 32 está incluido en el dispositivo PDM 10. El módulo de cruce por cero 32 proporciona un tiempo de referencia para la trama de tiempo secundaria. Normalmente, sólo se detectan transiciones de negativo a positivo.

25 En una realización de ejemplo, el dispositivo PDM 10 está implementado como una única placa de circuito impreso (PCI) que contiene todos los componentes ilustrados en la Figura 4. En cambio, el dispositivo PDM 10 puede estar dividido entre dos o más PCI, por ejemplo una PCI que contiene la protección de entrada 34, amplificadores separadores 36, relés 38 y un controlador de relés 40 (todos descritos posteriormente). La segunda PCI incluiría todo el hardware de procesamiento de señales.

30 Tal y como se ha mencionado, el dispositivo PDM 10 incluye módulos de protección de entrada 34. Los módulos de protección de entrada 34 proporcionan a los componentes electrónicos del dispositivo PDM 10 protección contra sobretensiones y sobrecorrientes relacionadas con valores pico de alta energía en las entradas de los sensores 16. Los módulos de protección de entrada pueden resistir normalmente un transitorio rápido de 200 V.

El dispositivo PDM 10 incluye además un circuito separador analógico o amplificadores separadores 36 para proporcionar una impedancia de entrada elevada en la interfaz para los componentes electrónicos.

35 Debido a que el hardware de procesamiento de señales solo tiene un canal, será necesario seleccionar una de las seis entradas como la entrada al hardware de procesamiento de señales. Esto se realiza mediante los relés 38 y el controlador de relés 40.

Debe entenderse que el controlador de relés 40 convierte señales de control del procesador 30 a un nivel adecuado para conmutar los relés 38.

El dispositivo PDM 10 incluye normalmente un filtro antisolapamiento 42 con los siguientes parámetros, por ejemplo:

- Banda de paso: 250 MHz
- 40 • Ondulación de banda de paso:  $\pm 0,5$  dB
- Banda de detención:  $\geq 375$  MHz
- Atenuación de banda de detención: 60 dB

45 El dispositivo PDM 10 incluye un convertidor de analógico a digital (ADC) 44. El ADC 44 permite muestrear a 800 Msps. En la práctica, esto significa que el dispositivo PDM 10 será un dispositivo de 8 bits a 1 Gsps. Debe mencionarse que la frecuencia de muestreo debe ser proporcional a la entrada de frecuencia máxima y al tiempo de subida mínimo. En general, el contenido de frecuencia máxima de una señal no es superior a  $0,4 * F_s$ , donde  $F_s$  es la frecuencia de muestreo. Por tanto, para el dispositivo PDM 10, la frecuencia de muestreo mínima será de 625 MHz, lo que hace que la frecuencia de muestreo de 800 MHz mencionada anteriormente sea muy adecuada.

50 Una memoria flash en serie 46 es una memoria no volátil necesaria para almacenar los datos de firmware para el procesador 30.

En la realización ilustrada, el dispositivo PDM 10 incluye un salida a una red de área local 10/100 (LAN) 48.

Un módulo de actualización in situ 50 también puede estar previsto en el dispositivo PDM 10. El módulo 50 proporciona una funcionalidad que permite actualizar el firmware del proceso 30 in situ. El nuevo programa se transfiere normalmente a la unidad a través de la LAN 48. Los nuevos datos se almacenarán temporalmente en una SRAM 52 y una vez que se hayan transferido todos los datos, el dispositivo de lógica programable compleja (CPLD) 54 se encargará de reprogramar la memoria flash en serie 46.

Debe entenderse que se necesita un reloj 56, comprendiendo el reloj 56 dos relojes, es decir, un reloj a 800 MHz para el ADC 44, y un reloj de sistema a 200 MHz para el procesador 30.

Una unidad de suministro de energía (PSU) 58 acondiciona la tensión para suministrar todas las tensiones de CC requeridas en el dispositivo PDM 10. La entrada a la PSU 58 está en una red eléctrica estándar a 110V o 230V. En una realización de ejemplo, la PSU 58 proporciona al dispositivo PDM 10 una señal de reinicio amplia.

Observando el procesador 30 en mayor detalle con referencia a la Figura 5, debe observarse que el procesador 30 incluye además una pluralidad de componentes o módulos como los descritos anteriormente en este documento. Además del detector de valores máximos 20, del módulo de activación 22 y de la base de datos 24, el procesador 34 también comprende una interfaz ADC 60 para interactuar con el ADC 44.

El ADC 44 proporciona un cierto nivel de desmultiplexación para reducir la velocidad de transferencia de datos al procesador 30. Normalmente es una desmultiplexación 2:1, lo que significa que dos muestras se recogen y se transfieren al procesador 30 en paralelo, por lo que la velocidad de transferencia de datos detectada por el procesador 30 es la mitad de la velocidad de transferencia de datos del ADC. Con respecto a la frecuencia de muestreo de 800 Msps mencionada anteriormente, esto significa que el procesador 30 recibirá datos a 400 Msps. Sin embargo, en la presente realización de ejemplo, es poco probable que la frecuencia de reloj de sistema del procesador 30 sea de 400 MHz, siendo normalmente de 200 MHz. Por lo tanto, la interfaz ADC 60 proporciona un nivel de desmultiplexación adicional en el procesador 30, de manera que la entrada al resto del dispositivo PDM 10 estará a la frecuencia de reloj del sistema.

El procesador 30 incluye además un filtro 62 para eliminar componentes de CC. Además, con el fin de determinar la magnitud y fase de la señal de entrada en cada muestra, los datos de entrada se convierten normalmente en una señal analítica (compleja).

Debe observarse que la salida del filtro 62 son las componentes I y Q de una señal compleja.

El procesador 30 incluye un módulo de conversión de coordenadas 64. El módulo de conversión de coordenadas 64 está dispuesto para convertir un vector de coordenadas cartesianas a una forma de coordenadas polares (magnitud y fase).

El módulo detector de valores máximos 20 previsto en el procesador 30 se ha descrito anteriormente en detalle. Por otro lado, el módulo de activación 22 necesita más explicación.

Como un inciso, debe observarse que los niveles de activación pueden fijarse por un usuario a través de un ordenador, aunque normalmente se proporcionan valores por defecto. En una realización de ejemplo, el activador de nivel bajo puede utilizarse para permitir la captura de todos los eventos en una trama de tiempo secundaria. Debe observarse que en el contexto de la memoria descriptiva, el término "evento" incluye la aparición de un impulso. A este respecto, se considera que se produce un evento de nivel bajo si la magnitud del impulso supera el nivel de activación inferior pero no el nivel de activación superior, mientras que se considera que se produce un evento de nivel alto si la magnitud del impulso supera ambos niveles de activación.

Como se ha mencionado, en una única trama de tiempo secundaria no se capturan todos los eventos, sino un número predeterminado de los mismos. En particular, se captura un valor máximo. Éste puede ser cualquier número igual o superior a uno. En este caso se capturan diez eventos de nivel bajo y diez eventos de nivel alto por ciclo. Para eventos de nivel alto, una vez que se ha superado el valor máximo (umbral de número de impulsos predeterminado) durante una trama de tiempo secundaria, las capturas se interrumpen hasta el inicio de la siguiente trama de tiempo secundaria. La siguiente captura comienza al principio de la siguiente trama de tiempo secundaria.

Para eventos de nivel bajo, se proporciona normalmente un aplazamiento de activación para garantizar que la captura en un ciclo continúe cuando haya finalizado la captura en el ciclo anterior, después de capturar los diez eventos.

Se supone que la captura final de eventos de nivel alto y bajo en una trama de tiempo secundaria terminará al final de la trama de tiempo secundaria independientemente de si se han capturado diez impulsos o no.

A continuación se describe un ejemplo de lo anterior. Al principio de una trama de tiempo secundaria (20 ms) se inicia un contador. Se captura cualquier impulso de nivel bajo, detectado después de que se haya iniciado el temporizador, que supere la activación de nivel bajo y que no supere la activación de nivel alto y que se produzca durante esta trama de tiempo secundaria, hasta un número máximo de impulsos o número de impulsos predeterminado (por ejemplo, 10 impulsos).

Si el número máximo de impulsos se captura rápidamente, por ejemplo en menos de 20 ms, entonces la captura terminará antes del final de la trama de tiempo secundaria y del tiempo relativo en el ciclo representado por el valor de temporizador en el que se registra el final de la captura.

5 La captura sólo comenzará de nuevo para impulsos de nivel bajo durante la siguiente trama de tiempo secundaria, en el tiempo relativo, a partir de la trama de tiempo secundaria anterior, en la que finalizó la captura, que es el tiempo registrado del temporizador. Después se registra el siguiente impulso que se produzca después de este desfase de tiempo relativo y que supere el nivel de activación inferior y no el nivel de activación superior.

10 Este proceso se repite, para la captura de grupos de 10 impulsos, hasta que el valor del temporizador sea igual al valor de la longitud de una trama de tiempo secundaria. Esto se denomina como un desfase de activación en el tiempo móvil.

En ocasiones sólo se capturarán algunos impulsos, por ejemplo menos de 10, cuando el valor del temporizador es muy próximo al valor de la trama de tiempo secundaria. Esto se debe a que la captura terminará al final de la trama de tiempo secundaria, el temporizador se reinicia y comienza de nuevo, y la captura de impulsos sólo volverá a comenzar cuando se supere de nuevo el nivel de activación inferior.

15 Para impulsos que superan la activación de nivel bajo y alto, durante una trama de tiempo secundaria dada, el impulso que supera la activación de nivel bajo y alto se captura y se almacena repetidamente a no ser que haya más de un número máximo de tales impulsos capturados en la trama de tiempo secundaria predeterminada (por ejemplo, 20 ms). En la realización ilustrada, el número máximo de impulsos a capturar que superan el nivel de activación alto es de 10 por trama de tiempo secundaria. La diferencia entre este escenario y el escenario descrito anteriormente es  
20 que una vez que se capturan 10 impulsos, no se capturan más impulsos hasta la siguiente trama de tiempo secundaria. No se aplica ningún desfase de activación en el tiempo móvil a la captura de impulsos que superen el nivel de activación bajo y alto.

25 En una realización de ejemplo, el nivel de activación bajo por defecto puede ser un nivel de entrada de 20 mV aproximadamente, mientras que un nivel de activación alto por defecto puede ser un nivel de entrada de 100 mV aproximadamente.

El módulo de activación 20 está dispuesto para comparar la salida válida del detector de valores máximos 20 con los dos niveles de activación mencionados. La comparación con el nivel de activación bajo sólo se producirá si se ha establecido la señal de habilitación de activación de bajo nivel.

30 Si se ha producido un evento superior a los niveles de activación, entonces el número de registro, una indicación de si los datos pertenecen a la activación de nivel bajo o a la activación de nivel alto, así como una marca de tiempo se transfieren a una base de datos o medio de almacenamiento de datos 24 del dispositivo PDM 10. Además, una señal de almacenamiento de datos se establece para iniciar el almacenamiento de los datos sin procesar en una ranura de memoria apropiada en la base de datos 24. En una realización de ejemplo, en la base de datos 24 se capturan normalmente datos sin procesar pertenecientes al evento en una franja de tiempo de 4  $\mu$ s. Los datos  
35 capturados también incluyen preferentemente datos de preactivación con el fin de capturar el tiempo de subida del evento.

Por ejemplo, con un tiempo de subida máximo de 100 ns se capturan datos de preactivación en una franja de tiempo de 150 ns.

40 Al final de una trama de tiempo secundaria, los datos capturados y los datos almacenados se transfieren opcionalmente al ordenador principal 18. Por consiguiente, los datos transferidos incluyen la marca de tiempo, que es la fracción de tiempo en la que se produjo el evento de activación, para cada evento capturado. Debe observarse en este punto que la cantidad de datos transferidos al final de cada trama de tiempo secundaria es normalmente de 64020 octetos, equivalente a una velocidad de transferencia de datos de 25,608 Mbits/s. Este cálculo se basa en los siguientes parámetros:

- 45
- Longitud de impulso: 4  $\mu$ s,
  - Frecuencia de muestreo: 800 Msps,
  - Ancho de datos: 1 octeto por muestra,
  - Número de eventos: 20,
  - Ancho de marca de tiempo: 1 octeto.

50 Por lo tanto, esta velocidad de transferencia de datos está dentro del intervalo de la LAN 48.

En realizaciones de ejemplo preferentes, dos contadores de registro se mantienen en la base de datos 24, uno para eventos de nivel alto y el otro para eventos de nivel bajo. Cuando un contador para un tipo de evento alcanza el

valor máximo (en este caso diez, pero puede ser cualquier valor igual o superior a uno), no se procesan más eventos adicionales de este tipo. Además, cuando el contador de registro para los eventos de nivel bajo alcanza el número predeterminado o el valor máximo, entonces se actualiza el tiempo de aplazamiento de activación guardado en un módulo de registros y de lógica de control 26 (Figura 5), de manera que en la siguiente trama de tiempo secundaria, el procesamiento de eventos de nivel bajo puede reiniciarse a partir del momento en que finalizó el procesamiento en la trama de tiempo secundaria anterior. Al inicio de cada trama de tiempo secundaria, los contadores de registro se reajustan opcionalmente a cero. Debe apreciarse que si un evento supera la activación de nivel bajo y la activación de nivel alto, entonces el evento sólo se registrará como un evento de nivel alto.

En este caso, se proporciona suficiente memoria en la base de datos 24 para almacenar los datos sin procesar de veinte eventos, es decir, diez de nivel bajo y diez de nivel alto. Además, para cada registro se proporciona un único octeto de memoria para almacenar la marca de tiempo de ese registro. Según las explicaciones anteriores, la memoria disponible en la base de datos 24 para almacenar los datos sin procesar puede ser normalmente de 3200 octetos. La base de datos 24 puede tener dos bancos, de manera que un banco puede actualizarse durante una trama de tiempo secundaria, mientras que los datos del otro banco se transfieren al ordenador principal 18. Esto significa que para un número total de veinte eventos, hay disponibles 128040 octetos de memoria.

Debe observarse que los datos de entrada al dispositivo PMD 10 deben tener el suficiente retardo para permitir la latencia en el detector de valores máximos 20. De hecho, el retardo es normalmente algo más corto que la latencia para permitir almacenar información de preactivación en la base de datos 24. El inicio del almacenamiento de datos es un flanco de subida de una señal de datos de almacenamiento del módulo de activación 22.

Una pluralidad de registros 66 están disponibles, estando dispuestos los registros 66 para definirse mediante la lógica de control 66. La tabla 1 muestra de manera genérica un conjunto de registros que van a proporcionarse.

Tabla 1: conjunto de registros

Número de registro	Nombre de registro	Tamaño (bits)	Nº de posiciones	Comentario
0	<i>loTrigger</i>	7	1	Nivel de activación bajo
1	<i>hiTrigger</i>	7	1	Nivel de activación alto
2	<i>timeSlice</i>	8	1	Número de fracción de tiempo de 80µs
3	<i>timer</i>	14	1	Instante en una fracción de tiempo a una resolución de 5 ns
4	<i>inputSelect</i>	3	1	Selección de entrada
5	<i>offset</i>	8	1	Desfase
6	<i>Gpr</i>	a determinar	1	Registro de propósito general

En una realización de ejemplo, el ordenador principal 18 puede hacerse funcionar para modificar los registros *loTrigger*, *hiTrigger*, *inputSelect* y *offset*. Los otros registros se definen normalmente mediante la lógica de control 66, como se ha mencionado anteriormente.

Los dos registros de activación *loTrigger* e *hiTrigger* se utilizan para fijar los niveles de activación para los eventos de nivel bajo y de nivel alto. Se fijarán a los valores por defecto durante el encendido del dispositivo PDM 10.

Los dos registros de temporizador *timeSlice* y *timer* indican el momento en que se ha producido el décimo evento de nivel bajo en el trama de tiempo secundaria actual, y se utilizan para implementar el aplazamiento de activación requerido para los eventos de nivel bajo.

El registro *inputSelect* contiene el número de la entrada que va a supervisarse.

El registro *offset* contiene un desfase entre el cruce por cero de la fase (ya sea 1, 2 ó 3, véase la Figura 1) suministrada al dispositivo PDM 10 y la fase que está supervisándose. El valor almacenado en este registro es normalmente un número de ciclos de reloj.

El registro *gpr* proporciona el número de bits para controlar el firmware. Por ejemplo:

Bit 0: habilitar activación de nivel bajo - cuando se fija, se habilita la activación de nivel bajo,

Bit 1: escribir en SRAM - se fija cuando los datos de configuración van a escribirse en la SRAM 52,

Bit 2: escribir en memoria flash - se fija cuando los datos de configuración van a transferirse desde la SRAM 52 a la

memoria flash en serie 46.

A continuación, debe observarse que la lógica de control 66 incluye o puede hacerse funcionar para controlar dos temporizadores que proporcionan la fracción de tiempo y los tiempos de trama de tiempo secundaria. Ambos temporizadores están en forma de contadores que normalmente se reinician en el cruce por cero de la fase que está supervisándose, es decir, el reinicio se producirá en un tiempo determinado por el valor del registro *offset* a partir del establecimiento de la entrada de cruce por cero.

Con relación al temporizador para la fracción de tiempo, se proporciona un contador de módulo 16000 para una frecuencia de reloj de sistema de 200 MHz. Por consiguiente, para el temporizador de la trama de tiempo secundaria se proporciona un contador de 8 bits para contabilizar el número de fracciones de tiempo que se han producido desde el anterior cruce por cero. Cada vez que el contador de fracciones de tiempo se desborda, el contador de tramas de tiempo secundarias se incrementa de manera correspondiente.

La salida de este contador se transmite normalmente al módulo de activación 22 para proporcionar la información de marca de tiempo de los datos capturados.

Para eventos de bajo nivel se requiere un aplazamiento de activación para que en tramas de tiempo secundarias consecutivas el registro de eventos de nivel bajo pueda llevarse a cabo a partir del momento en que finalizó el procesamiento en la trama de tiempo secundaria anterior. Cuando se establece una entrada de suspensión en la lógica de control 66, entonces los valores actuales del contador de fracciones de tiempo y del contador de tramas de tiempo secundarias se almacenan en el registro *timeSlice* y el registro *timer*, respectivamente (estos registros se describieron anteriormente). Además, se desactivará el bit de habilitación de activación de nivel bajo del registro *gpr*.

Durante una trama de tiempo secundaria, cuando el valor del contador de fracciones de tiempo y el valor del contador de tramas de tiempo secundarias son iguales a los almacenados en los registros *timeSlice* y *timer*, entonces se habilita el bit de activación de nivel bajo del registro *gpr*.

En una realización de ejemplo, el contenido del registro *inputSelect* se descodifica para activar una de las seis líneas de una salida *muxControl* del procesador 30.

Como se ha mencionado anteriormente, al final de una trama de tiempo secundaria, los datos almacenados en la base de datos o medio de almacenamiento de datos 24 se transfieren al ordenador principal 18 a través de la interfaz LAN 48.

El procesador 30 también incluye preferentemente una interfaz de control 68. La interfaz de control 68 proporciona el MAC de la LAN. La transferencia de datos al ordenador 18 se realiza normalmente en forma de paquetes de información. Por lo tanto, la interfaz de control 68 está dispuesta para descodificar un paquete de datos para proporcionar la dirección apropiada del registro al que está accediéndose y el tipo de acceso que va a llevarse a cabo.

Tal y como se ha mencionado anteriormente con referencia a la Figura 4, el dispositivo PDM 10 incluye además un dispositivo de lógica programable compleja (CPLD) 54, que está acoplado de manera comunicativa al procesador 30. Debe observarse en este caso que el CPLD 54 se trata como un registro de solo escritura con una pluralidad de posiciones. El CPLD 54 también tiene como componentes los módulos ilustrados en la Figura 5. En particular, el CPLD 54 incluye una interfaz de procesador 70 para proporcionar una interfaz entre el CPLD 54 y el procesador 30. Nuevos datos para el programa del procesador 30 se reciben normalmente a través de la interfaz 70. Además, cualquier señal de control requerida generada en el procesador 30 se recibe a través de esta interfaz 70.

El CPLD 54 incluye además una interfaz SRAM 72; como se ha mencionado anteriormente, la SRAM 52 (Figura 4) proporciona un almacenamiento temporal para los datos de programa. Por lo tanto, la interfaz SRAM 72 proporciona un almacenamiento intermedio para los datos que van a escribirse en o leerse de la SRAM 52. Además, la interfaz 72 proporciona la dirección SRAM y le control de lectura-escritura.

Una interfaz flash 74 está prevista en el CPLD 54 para proporcionar una interfaz a la memoria flash en serie 46 (Figura 4) que se utiliza para almacenar los datos de configuración del procesador 30.

Por último, el CPLD 54 incluye una máquina de estados 76 para controlar el flujo de datos tanto para almacenar datos en la SRAM 52 como para transferir datos desde la SRAM 52 a la memoria flash en serie 46. Normalmente, la máquina de estados 76 está en un estado inactivo en el que no se requiere ninguna acción. Cuando van a transferirse nuevos datos, el procesador 30 emite un comando para iniciar la transferencia de datos desde el procesador 30. Estos datos se almacenan normalmente en la SRAM 52 durante el tiempo en que los datos se están transfiriendo desde el procesador 30.

Debe apreciarse que cuando se han transferido todos los datos, el procesador 30 emite un comando para iniciar la programación de la memoria flash 46. Durante la fase de programación, los datos se leen secuencialmente desde la SRAM 52 y se transfieren a la memoria flash 46 utilizando un protocolo requerido.

A continuación se describirán en detalle realizaciones de ejemplo haciendo referencia a la Figura 6. El procedimiento de ejemplo mostrado en la Figura 6 se describe con referencia a las Figuras 1 a 5, aunque debe apreciarse que los procedimientos de ejemplo también pueden aplicarse a otros dispositivos (no ilustrados).

5 Haciendo referencia a la Figura 6 de los dibujos, un diagrama de flujo de un procedimiento según una realización de ejemplo se indica de manera genérica mediante el número de referencia 80.

El procedimiento 80 incluye supervisar, en el bloque 82, al menos una fase de las tres fases del sistema eléctrico 12 para detectar la aparición de un impulso o de un evento de impulso. El dispositivo PDM 10 está dispuesto normalmente para supervisar el sistema 12 mediante los sensores 16 descritos anteriormente en este documento.

10 El procedimiento 80 incluye detectar, en el bloque 84, amplitudes máximas de impulsos que se producen en el sistema eléctrico 12, normalmente mediante el detector de valores máximos 20 descrito anteriormente en este documento.

El procedimiento 80 incluye capturar, en el bloque 86, todos los impulsos que tengan amplitudes máximas superiores al nivel de activación alto. Debe apreciarse que el módulo de activación 22 está dispuesto para capturar los impulsos de una manera descrita anteriormente.

15 Asimismo, el procedimiento 80 incluye capturar, en el bloque 88, un número predeterminado de impulsos que tengan amplitudes máximas superiores al nivel de activación bajo mediante el módulo de activación 22.

El procedimiento 80 incluye normalmente una etapa que compara, mediante el módulo de activación 22, las amplitudes máximas detectadas con los niveles de activación alto y bajo con el fin de capturar los impulsos de manera correspondiente.

20 Por último, el procedimiento 80 incluye almacenar los impulsos capturados en la base de datos o medio de almacenamiento de datos 24 de una manera similar a la descrita anteriormente en este documento.

25 Debe observarse que en realizaciones de ejemplo, los impulsos capturados pueden identificarse normalmente como impulsos de descarga parcial, según el caso. A este respecto, la captura de impulsos en función de sus amplitudes máximas proporciona una manera adecuada de identificar impulsos de descarga parcial que se producen en el sistema eléctrico 12.

En una realización de ejemplo, el procedimiento 80 incluye además (no mostrado) aplicar un desfase de activación en el tiempo al nivel de activación bajo. El procedimiento 80 puede incluir además capturar impulsos en un siguiente ciclo en el momento en que el desfase de activación en el tiempo se detuvo en el ciclo anterior, como se ha explicado en mayor detalle anteriormente.

30 En cambio, o de manera adicional, el procedimiento 80 comprende aplicar un desfase de activación en el tiempo móvil. Esto puede implicar registrar un valor de tiempo en la trama de tiempo secundaria en la que un impulso supera el nivel de activación bajo pero no el nivel de activación alto y el número de impulso es igual al número de impulsos predeterminado, dejar de capturar impulsos que superan el nivel de activación bajo pero no el nivel de activación alto hasta después de este valor de tiempo en una trama de tiempo secundaria siguiente, y reajustar a  
35 cero el valor de tiempo del desfase de activación en el tiempo móvil y empezar a capturar impulsos para la siguiente trama de tiempo secundaria para impulsos que superan solamente el nivel de activación bajo después de que el valor del desfase de activación en el tiempo móvil sea igual al valor de la trama de tiempo secundaria.

40 La invención descrita en este documento proporciona una manera adecuada de supervisar descargas parciales que se producen en sistema de energía trifásicos. Utilizando un análisis espectral para identificar descargas parciales, al menos pueden mitigarse, o incluso evitarse, resultados no deseados asociados con las descargas parciales.

**REIVINDICACIONES**

1.- Un procedimiento para supervisar descargas parciales que se producen en un sistema eléctrico (12), comprendiendo el procedimiento:

5 definir un nivel de activación bajo y un nivel de activación alto, siendo los niveles de activación bajo y alto niveles de amplitud para impulsos eléctricos, donde el nivel de activación alto es una amplitud mayor que el nivel de activación bajo;

definir un periodo de tiempo de trama secundaria;

supervisar (82) al menos una fase del sistema eléctrico (12) para detectar la aparición de un impulso en el periodo de tiempo de trama secundaria;

10 detectar (84) una amplitud máxima de un impulso que se produce en el sistema eléctrico (12) en el periodo de tiempo de trama secundaria;

determinar si la amplitud máxima detectada del impulso supera el nivel de activación bajo pero no el nivel de activación alto, y determinar si la amplitud máxima detectada del impulso supera tanto el nivel de activación bajo como el nivel de activación alto;

15 estando caracterizado el procedimiento porque:

si la amplitud máxima detectada del impulso supera tanto el nivel de activación bajo como el nivel de activación alto, el procedimiento comprende:

asignar un número de impulso al impulso;

20 capturar (86) el impulso, o información asociada con el mismo, si el número de impulso asociado con el impulso es inferior a un umbral de número de impulsos predeterminado en el periodo de tiempo de trama secundaria; y

almacenar (92) los impulsos capturados en un dispositivo de memoria (24);

y caracterizado además porque:

25 si la amplitud máxima detectada del impulso supera el nivel de activación bajo y no el nivel de activación alto, el procedimiento comprende:

asignar un número de impulso al impulso;

capturar (88) el impulso, o información asociada con el mismo, si el número de impulso asociado con el impulso es inferior a un número de impulsos predeterminado en el periodo de tiempo de trama secundaria;

30 en el que si el número de impulso es igual al número de impulsos predeterminado, el procedimiento comprende aplicar un desfase de activación en el tiempo móvil de la siguiente manera:

registrando un valor de tiempo en el periodo de tiempo de trama secundaria en el que el número de impulso es igual al número de impulsos predeterminado;

35 dejando de capturar impulsos que tienen amplitudes que superan el nivel de activación bajo pero no el nivel de activación alto hasta después del valor de tiempo registrado en un periodo de tiempo de trama secundaria posterior;

repetiendo las etapas de aplicar el desfase de activación en el tiempo móvil hasta que el valor de tiempo registrado del desfase de activación en el tiempo móvil sea sustancialmente igual a la longitud del periodo de tiempo de trama secundaria definido; y

40 almacenar (92) los impulsos capturados en un dispositivo de memoria.

2.- El procedimiento según la reivindicación 1, caracterizado porque el procedimiento comprende seleccionar el umbral de número de impulsos y el número de impulsos predeterminado, siendo el umbral de número de impulsos y el número de impulsos predeterminado un número máximo de impulsos que se capturarán en el periodo de tiempo de trama secundaria, respectivamente.

45 3.- El procedimiento según la reivindicación 1 ó 2, caracterizado porque el umbral de número de impulsos y el número de impulsos predeterminado es cualquier número igual o superior a uno.

4.- El procedimiento según una cualquiera de las reivindicaciones anteriores, caracterizado porque asignar un

número de impulso al impulso comprende incrementar un contador de número de impulsos de nivel alto y un contador de número de impulsos de nivel bajo para realizar de ese modo un seguimiento del número de impulsos que superan el nivel de activación bajo y el nivel de activación alto y que superan el nivel de activación bajo pero no el nivel de activación alto en el tiempo secundario, respectivamente.

5 5.- El procedimiento según una cualquiera de las reivindicaciones anteriores, caracterizado porque el procedimiento comprende capturar impulsos, o información asociada con los mismos, como eventos de nivel bajo o eventos de nivel alto, donde se determina que se producen eventos de nivel bajo si la amplitud máxima del impulso supera el nivel de activación bajo pero no el nivel de activación alto y donde se determina que se producen eventos de nivel alto si la amplitud máxima del impulso supera los nivel de activación bajo y alto, respectivamente.

10 6.- El procedimiento según una cualquiera de las reivindicaciones anteriores, caracterizado porque el procedimiento comprende:

iniciar un temporizador y almacenar la amplitud máxima y el signo de un impulso anterior si la amplitud máxima de un impulso actual en un punto de muestra es inferior a la de una muestra anterior; y

15 reiniciar el temporizador e iniciar un nuevo periodo de fracción de tiempo, si durante un periodo de temporización, la amplitud máxima de un impulso actual es mayor que la amplitud máxima almacenada del impulso anterior.

7.- El procedimiento según una cualquiera de las reivindicaciones anteriores, caracterizado porque el procedimiento comprende supervisar al menos una fase del sistema eléctrico (12) a través de un sensor (16).

20 8.- El procedimiento según una cualquiera de las reivindicaciones anteriores, caracterizado porque, para impulsos que superan el nivel de activación bajo y que no superan el nivel de activación alto, cuando se supera el valor de trama de tiempo actual, el procedimiento comprende reajustar el valor de tiempo registrado a cero e iniciar la captura de impulsos para el siguiente periodo de tiempo de trama secundaria.

9.- Un dispositivo (10) para supervisar descargas parciales que se producen en un sistema eléctrico trifásico (12), comprendiendo el dispositivo (10):

25 un detector de valores máximos (20) para detectar las amplitudes máximas de los impulsos que se producen en el sistema eléctrico (12);

una base de datos (24) en la que se almacena una pluralidad de impulsos, o información asociada con los mismos;

30 un procesador (30) que comprende un módulo de activación (22) en comunicación con el detector de valores máximos (20) y la base de datos (24), estando configurado el módulo de activación (22) para determinar si la amplitud máxima detectada del impulso supera un nivel de activación bajo y un nivel de activación alto y si la amplitud máxima detectada del impulso supera el nivel de activación bajo pero no el nivel de activación alto, donde los niveles de activación bajo y alto son niveles de amplitud de impulsos eléctricos, y donde el nivel de activación alto es una amplitud mayor que el nivel de activación bajo;

35 estando caracterizado el dispositivo porque si el módulo de activación (22) detecta que la amplitud máxima del impulso supera tanto el nivel de activación bajo como el nivel de activación alto, el procedimiento del módulo de activación (22) está configurado para asignar un número de impulso al impulso y para capturar el impulso, o información asociada con el mismo, si el número de impulso asociado con el impulso es inferior a un umbral de número de impulsos predeterminado en un periodo de tiempo de trama secundaria definido; y

40 estando caracterizado además el dispositivo porque si el módulo de activación (22) determina que la amplitud máxima detectada del impulso supera el nivel de activación bajo y no el nivel de activación alto, el módulo de activación (22) está configurado para asignar un número de impulso al impulso y para capturar el impulso, o información asociada con el mismo, si el número de impulso asociado con el impulso es inferior a un número de impulsos predeterminado en el periodo de tiempo de trama secundaria; donde si el número de impulso es igual a un número de impulsos predeterminado, el procesador (30) está configurado para aplicar un desfase de activación en el tiempo móvil registrando un valor de tiempo en el periodo de tiempo de trama secundaria en el que el número de impulso es igual al número de impulsos predeterminado; donde el módulo de activación (22) está configurado para dejar de capturar impulsos que tienen amplitudes que superan el nivel de activación bajo pero no el nivel de activación alto hasta después del valor de tiempo registrado en un periodo de tiempo de trama secundaria posterior; y donde el procesador (30) está configurado además para repetir las etapas de aplicar el desfase de activación en el tiempo móvil hasta que el valor de tiempo registrado del desfase de activación en el tiempo móvil sea sustancialmente igual a la longitud del periodo de tiempo de trama secundaria definido.

55 10.- El dispositivo (10) según la reivindicación 9, caracterizado porque el módulo de activación (22) está configurado para almacenar impulsos capturados, o información asociada con los mismos, en la base de datos (24).

11.- El dispositivo (10) según la reivindicación 9 ó 10, caracterizado porque el procesador comprende el detector de valores máximos (20).

5 12.- El dispositivo (10) según una cualquiera de las reivindicaciones 9 a 11, caracterizado porque el dispositivo (10) comprende un módulo de conversión de coordenadas (64) dispuesto para convertir un vector de coordenadas cartesianas a coordenadas polares.

13.- El dispositivo (10) según una cualquiera de las reivindicaciones 9 a 12, caracterizado porque el dispositivo (10) interactúa con al menos una fase del sistema eléctrico (12) a través de un sensor (16).

10 14.- El dispositivo (10) según la reivindicación 13, caracterizado porque el dispositivo (10) interactúa con tres fases del sistema eléctrico (12) a través de seis sensores individuales (16), dos para cada fase del sistema eléctrico (12), respectivamente.

15 15.- El dispositivo (10) según una cualquiera de las reivindicaciones 9 a 14, caracterizado porque un contador de eventos de nivel alto y un contador de eventos de nivel bajo se mantienen en la base de datos (24), donde el contador de eventos de nivel alto es para impulsos que superan tanto el nivel de activación bajo como el nivel de activación alto, y el contador de eventos de nivel bajo es para impulsos que superan el nivel de activación bajo pero no el nivel de activación alto en el tiempo secundario, respectivamente.

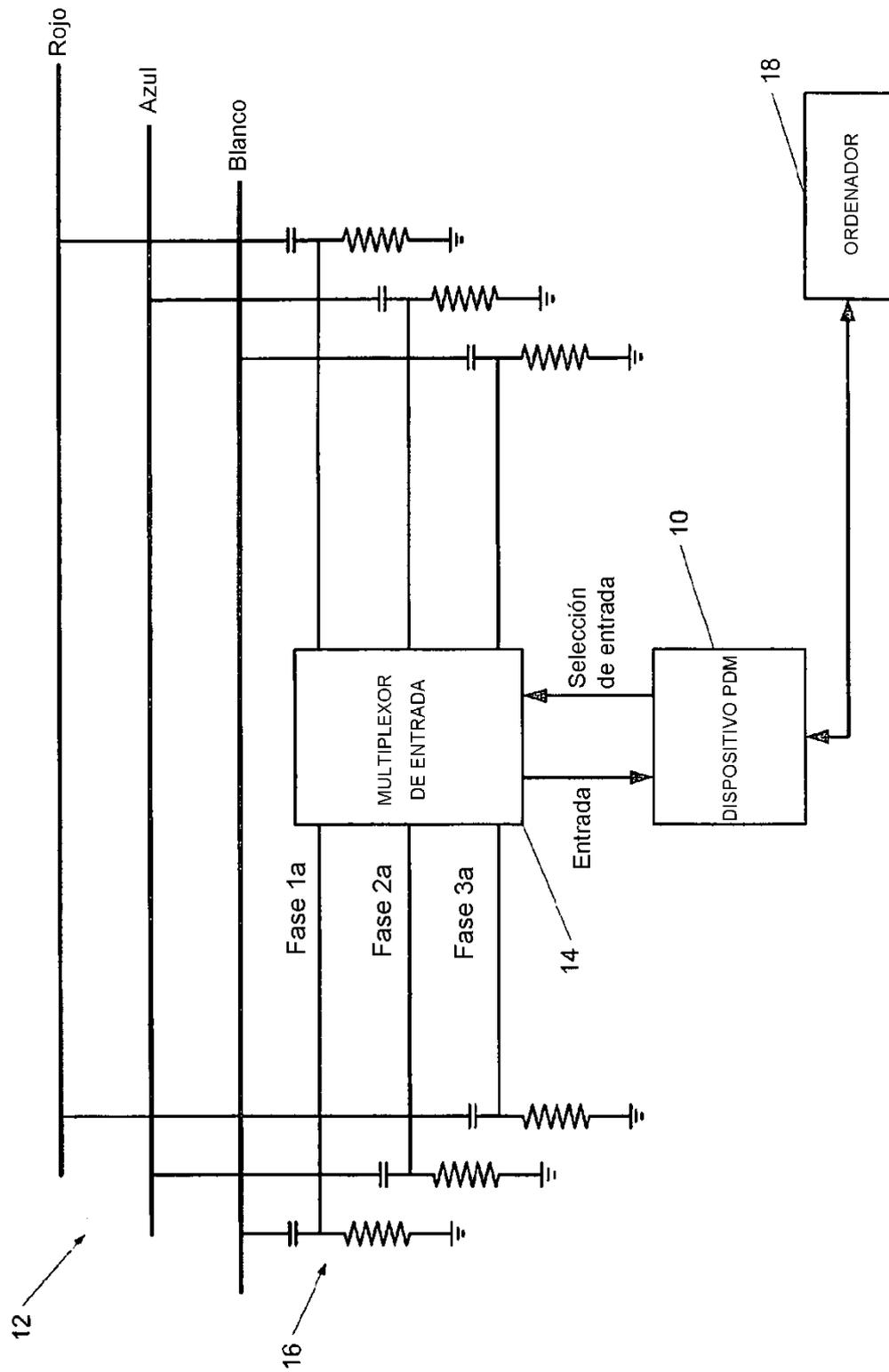


FIGURA 1

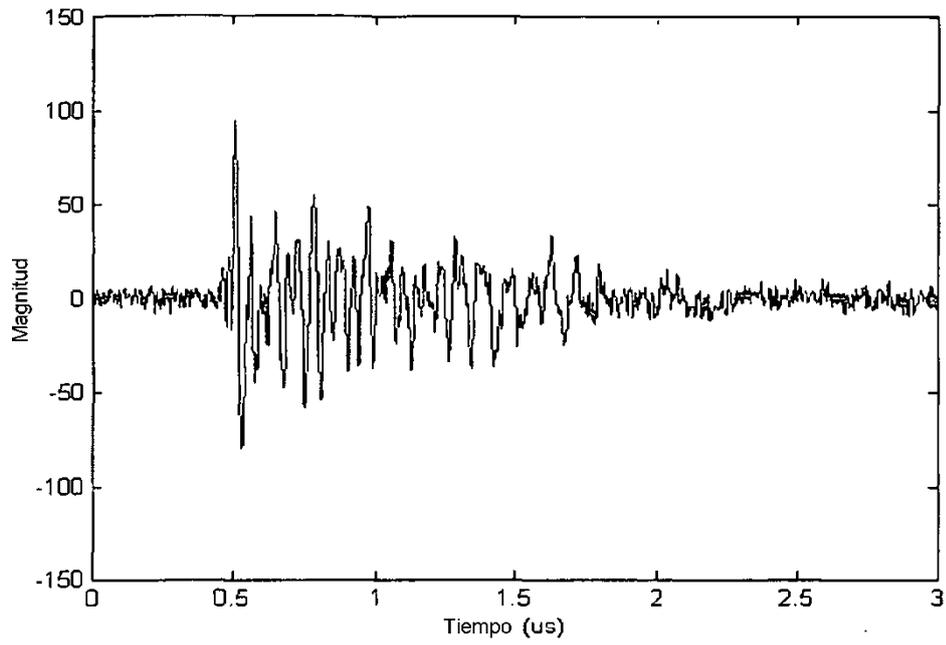


FIGURA 2

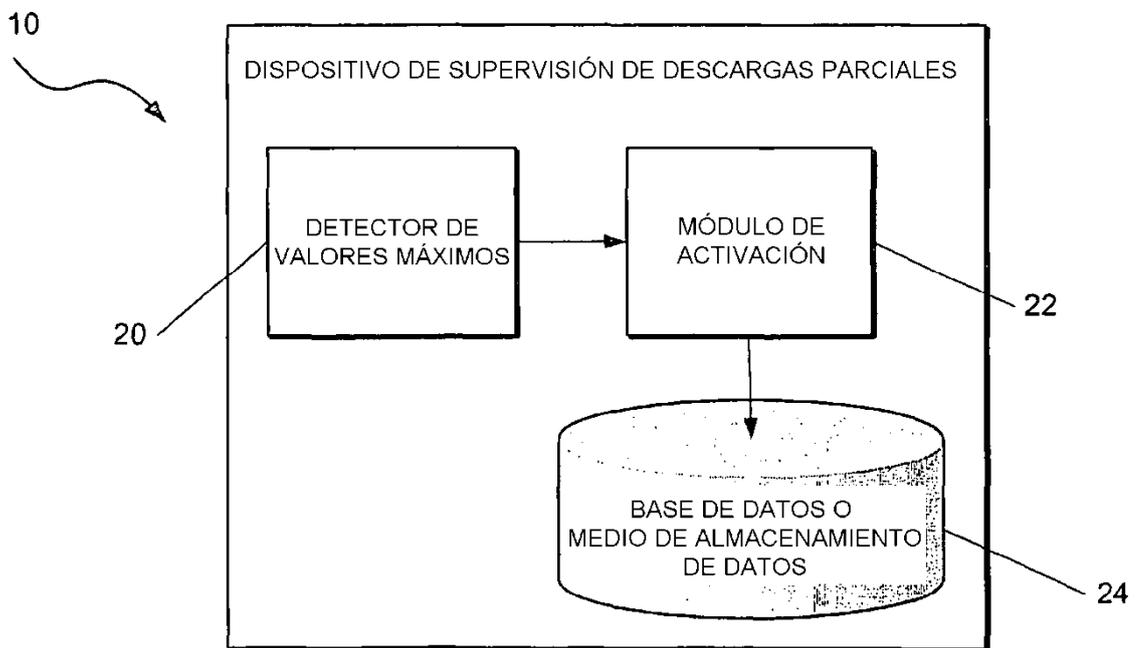


FIGURA 3

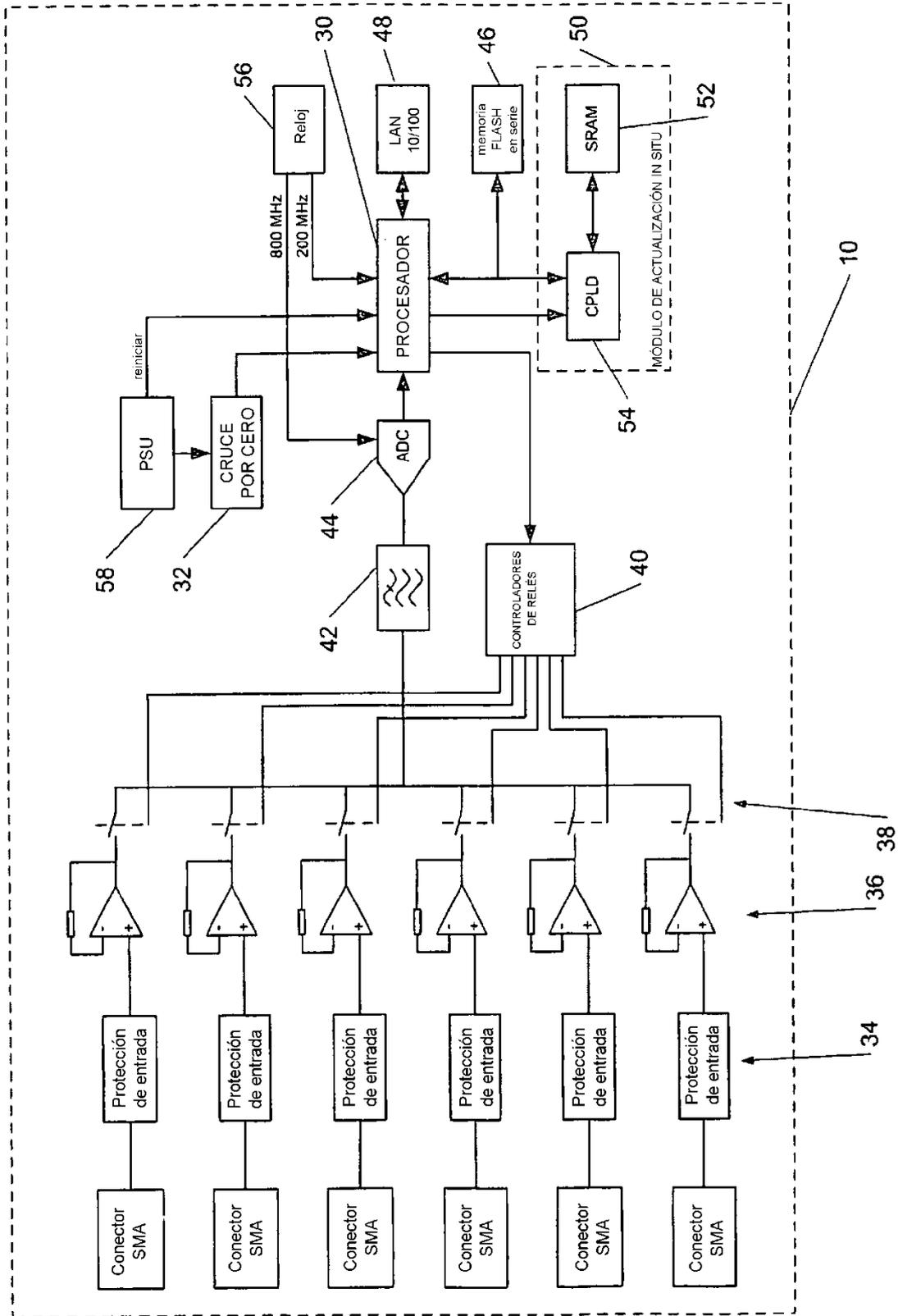


FIGURA 4

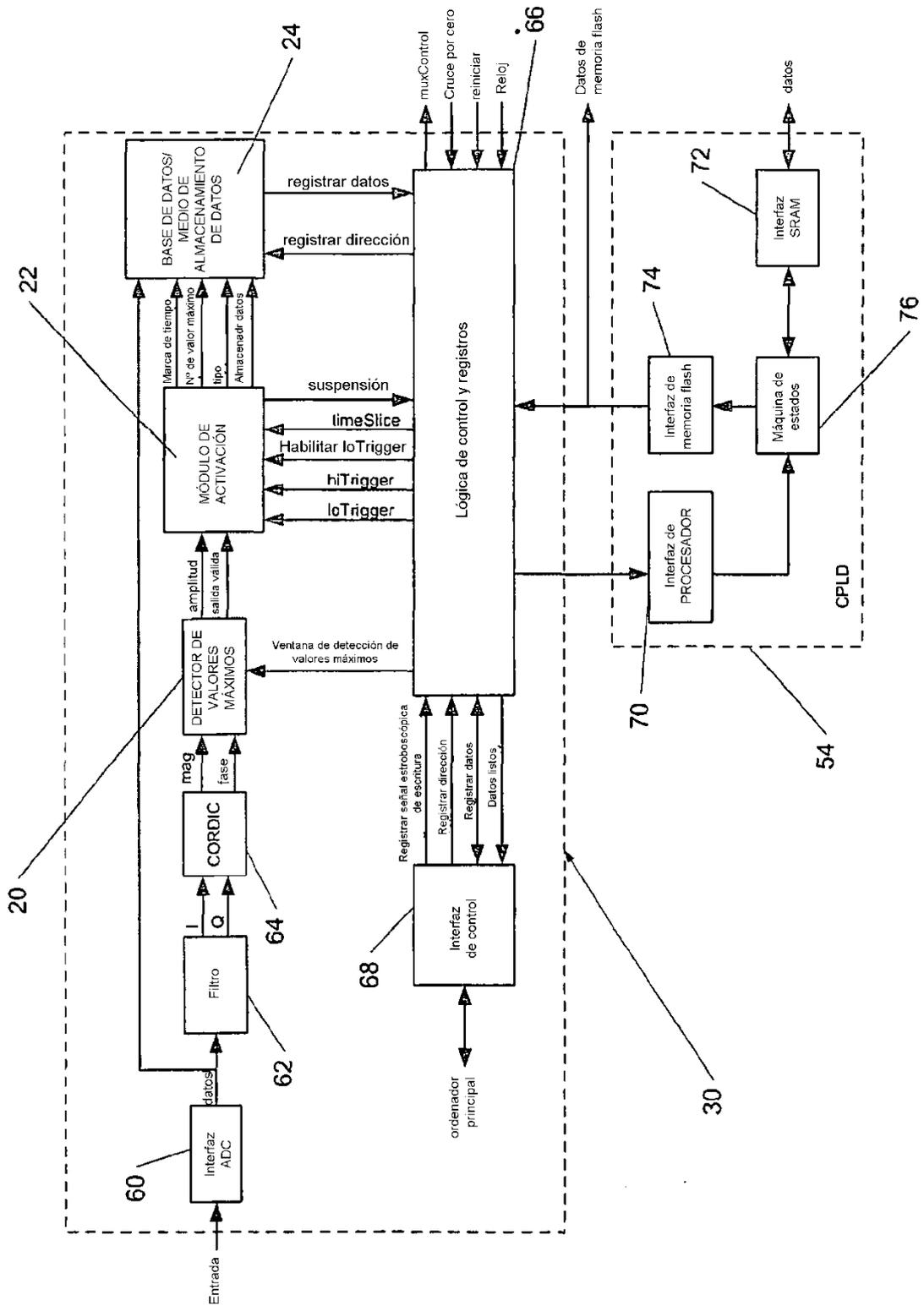


FIGURA 5

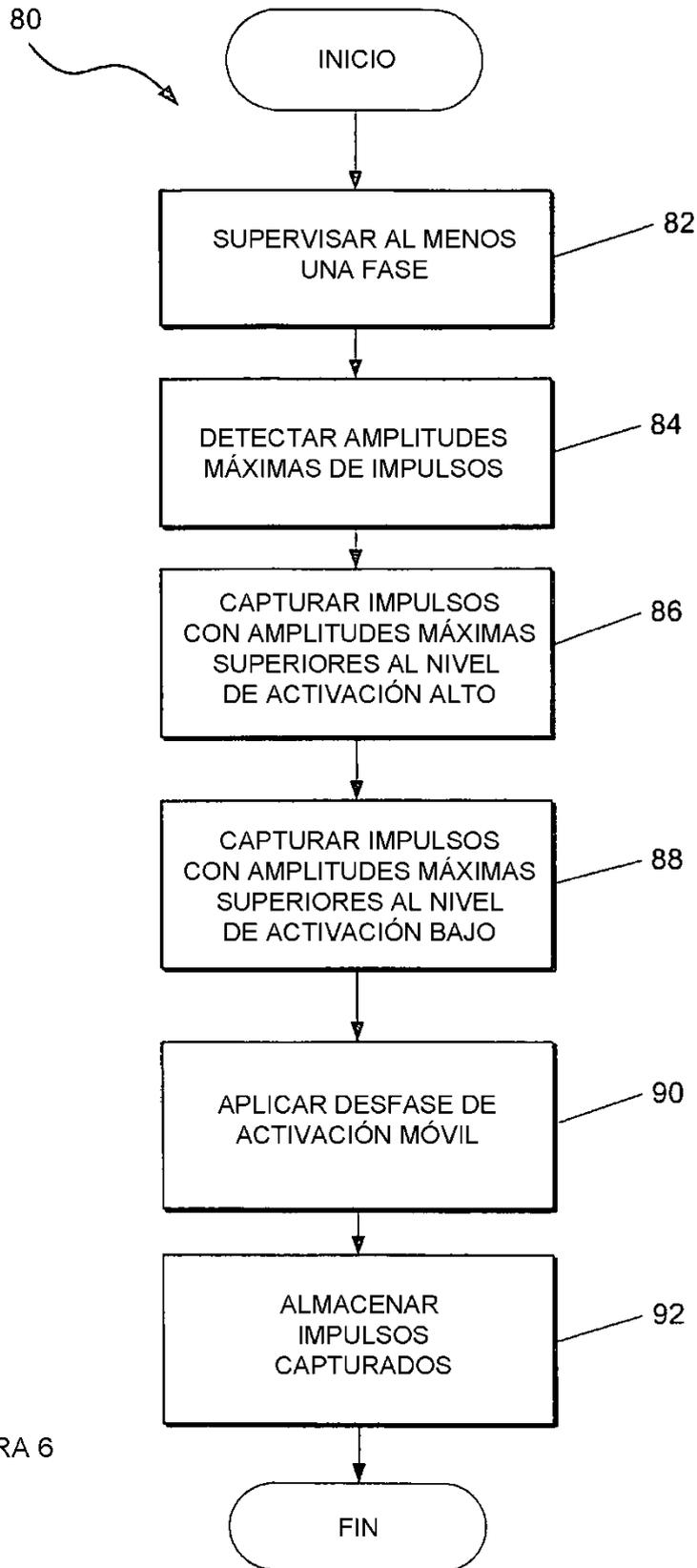


FIGURA 6