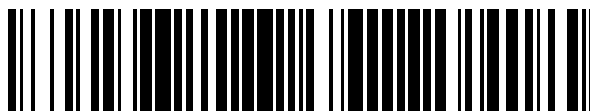


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 391 707**

51 Int. Cl.:

H02P 9/02 (2006.01)

H02P 9/14 (2006.01)

H02P 9/48 (2006.01)

H02J 7/14 (2006.01)

H02J 7/24 (2006.01)

H02P 6/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **09756032 .0**

96 Fecha de presentación: **15.10.2009**

97 Número de publicación de la solicitud: **2351205**

97 Fecha de publicación de la solicitud: **03.08.2011**

54 Título: **Regulador de tensión de alternador equipado con una interfaz programable de tratamiento de señal**

30 Prioridad:
30.10.2008 FR 0857396

45 Fecha de publicación de la mención BOPI:
29.11.2012

45 Fecha de la publicación del folleto de la patente:
29.11.2012

73 Titular/es:
**VALEO EQUIPEMENTS ELECTRIQUES MOTEUR
(100.0%)
2 rue André Boulle
94046 Créteil Cedex, FR**

72 Inventor/es:
**CHASSARD, PIERRE;
TISSERAND, PIERRE;
GENDRON, VINCENT y
HAZARD, PHILIPPE**

74 Agente/Representante:
PÉREZ BARQUÍN, Eliana

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

ES 2 391 707 T3

DESCRIPCIÓN

Regulador de tensión de alternador equipado con una interfaz programable de tratamiento de señal

5 Campo técnico de la invención

La presente invención se puede aplicar de manera general en el sector del automóvil. De manera más particular, la invención se refiere a un regulador de tensión mejorado, diseñado para equipar alternadores de vehículos automóviles.

10 Antecedentes tecnológicos de la invención

En los alternadores actuales, se prevé a menudo un enlace de comunicación entre un regulador de tensión incluido el alternador y una unidad de control electrónico del vehículo.

15 A este respecto, se conoce por el documento US 2008/0084190 A1 un procedimiento para comunicar una información de conmutación de un regulador de tensión a una unidad electrónica de control de un vehículo automóvil. De acuerdo con este procedimiento, un regulador de tensión genera una primera señal de salida que está configurada para regular la corriente de excitación de un alternador. Una segunda señal de salida la emite un regulador de tensión y la suministra a la unidad electrónica de control del vehículo, esta segunda señal de salida siendo representativa del estado de la primera señal de salida. La segunda señal de salida representa un valor medio de la primera señal de salida. De este modo se realiza el filtrado de valores transitorios.

25 En el estado de la técnica, la unidad de control electrónico es con frecuencia la unidad denominada de control del motor que está dedicada al control y a la gestión de la motorización térmica del vehículo automóvil, pero que puede garantizar también el control y la vigilancia del alternador.

30 Por medio de este enlace de comunicación, la unidad de control electrónico puede dialogar con el regulador del alternador y controlar un modo de funcionamiento concreto de este. De este modo, a la unidad de control electrónico le es posible suministrar al regulador unas instrucciones, como una consigna de tensión, y recibir de retorno una información relativa al funcionamiento efectivo del alternador.

35 La información transmitida de retorno a la unidad de control electrónico por el regulador es muy a menudo una información relativa a una corriente de excitación del alternador. Esta información permite a la unidad de control electrónico verificar el estado de funcionamiento del alternador con respecto a las instrucciones suministradas y eventualmente ajustar estas instrucciones, realizando un bucle de control adicional que se añade al que realiza localmente el propio regulador.

40 Según los fabricantes de automóviles, las señales representativas de la información relativa a una corriente de excitación del alternador solicitada de retorno son diferentes. En efecto, algunos constructores solicitan a las empresas de sistemas electrónicos que diseñen un regulador capaz de suministrar a la unidad de control electrónico una señal modulada en anchura de impulso (PWM) presente en la salida de un modulador PWM incluido en el regulador. Otros fabricantes prefieren disponer de una señal directamente representativa de la señal presente en la compuerta del transistor MOSFET de potencia presente dentro del regulador y que alimenta con corriente conmutada a la bobina de excitación del alternador, e incluso otros prefieren que la unidad de control electrónico reciba una señal que represente directamente la tensión de excitación en los terminales de la bobina de excitación del alternador.

50 Esta situación tiene como resultado hacer la tarea de las empresas de sistemas electrónicos más difícil y aumentar los costes, ya que estas deben adaptar y modificar permanentemente sus circuitos con el fin de responder a las necesidades de clientes diferentes.

Descripción general de la invención

55 La presente invención tiene principalmente por objeto proporcionar un regulador de tensión para alternador de vehículo automóvil que no presente los inconvenientes que se han indicado con anterioridad.

60 Un regulador de acuerdo con la presente invención comprende unos circuitos electrónicos de regulación adaptados para producir una corriente de excitación destinada a una bobina de excitación del alternador, dicha corriente de excitación produciéndose en función de la diferencia entre una tensión de consigna y una tensión de salida medida en los terminales de una batería eléctrica del vehículo a la que está conectado eléctricamente el alternador, y unos dispositivos para producir una señal representativa de la corriente de excitación y transmitir esta a una unidad de control electrónico del vehículo.

65 De acuerdo con la invención, los dispositivos para producir y transmitir comprenden una interfaz programable de tratamiento de señal que recibe en la entrada una pluralidad de señales representativas de la corriente de excitación,

la interfaz comprendiendo unos primeros dispositivos para seleccionar una señal representativa entre la pluralidad de señales representativas, unos dispositivos para aplicar diferentes tratamientos a la señal representativa seleccionada y unos segundos dispositivos para seleccionar un tratamiento que hay que aplicar a dicha señal representativa seleccionada, la señal representativa seleccionada y el tratamiento que hay que aplicar seleccionándose en función de una palabra de programación.

De acuerdo con un modo preferente de realización de la invención, la señal representativa de la corriente de excitación es una señal del tipo con modulación de anchura de impulso denominada "PWM".

De acuerdo con otras características particulares de la invención, los dispositivos para aplicar diferentes tratamientos pueden comprender:

- unos dispositivos para realizar un tratamiento de limitación de un ciclo de trabajo sobre la señal representativa tratada y permitir únicamente una variación del ciclo de trabajo entre un valor mínimo predeterminado y un valor máximo predeterminado,

- unos dispositivos para realizar un tratamiento de cálculo de promedio deslizante sobre dicha señal representativa tratada,

- unos dispositivos para realizar un tratamiento de filtro de paso bajo sobre dicha señal representativa tratada, y/,

- unos dispositivos para realizar un tratamiento de cambio de frecuencia sobre la señal representativa tratada.

De acuerdo con otra característica de la invención, la interfaz es de tipo digital y comprende un convertidor analógico-digital de ciclo de trabajo y un convertidor digital-analógico de ciclo de trabajo para las conversiones correspondientes de la señal representativa.

De acuerdo con otros aspectos, la invención también se refiere a un alternador para vehículo automóvil que comprende un regulador como el que se ha descrito brevemente con anterioridad y un vehículo automóvil que incorpora este tipo de alternador.

Otras ventajas y características de la presente invención se harán más evidentes tras la lectura de la siguiente descripción de varios modos particulares de realización en referencia a los dibujos que se anexan.

Breve descripción de los dibujos

La figura 1 es un esquema funcional general de un alternador para vehículo automóvil que incluye un regulador de tensión equipado con una interfaz programable de tratamiento de señal de acuerdo con un modo particular de realización de la invención;

la figura 2 es una curva que muestra una función de limitación de ciclo de trabajo implementada en la interfaz programable de tratamiento de señal de la figura 1;

la figura 3 muestra un ejemplo de realización de un circuito promediador incluido en la interfaz de la figura 1;

las figuras 4a y 4b muestran las respuestas espectrales de dos modos particulares de realización del circuito promediador incluido en la interfaz de la figura 1; y

las figuras 6a a 6d muestran las respuestas espectrales de cuatro modos particulares de realización de circuitos de filtro de paso bajo incluidos en la interfaz de la figura 1.

Descripción de modos de realización particulares de la invención

En referencia a la figura 1, se describe a continuación un alternador ALT que comprende una máquina eléctrica rotativa ME, un puente rectificador REC y un regulador de tensión 1.

La máquina ME es, por ejemplo, de tipo trifásico y comprende unos devanados estáticos de fase conectados a las ramas correspondientes (no representadas) del puente rectificador REC.

El puente rectificador REC suministra una tensión +Vb que alimenta una red de distribución eléctrica RE del vehículo y que mantiene cargada una batería eléctrica BAT asociada a la red RE.

Tal y como se muestra esquemáticamente en la figura 1, la máquina eléctrica ME comprende una bobina de excitación EX alojada dentro de un rotor (no representado) de la máquina eléctrica ME.

De manera habitual, la tensión de salida +Vb se establece al intervenir sobre la intensidad media de una corriente de

excitación que circula por la bobina de excitación EX.

En la figura 1 está representado un modo particular de realización del regulador de tensión 1 para alternador de acuerdo con la invención.

5 Tal y como se muestra en la figura 1, el regulador 1 comprende un circuito electrónico de regulación 10 y una interfaz programable de tratamiento de señal 11.

10 El circuito electrónico de regulación 10 comprende esencialmente un restador de cálculo de error 100, un modulador de ancho de impulso 101 denominado PWM (por "Pulse Width Modulation" en inglés), un circuito de control de excitación 102, una máquina de estados 103 y una etapa de potencia que comprende un transistor MOSFET 104 y un diodo de rueda libre 105.

15 El restador 100 calcula, de manera clásica, un error entre una consigna de tensión SP 106 y la tensión medida +Vb al nivel de un terminal de tensión positiva + del alternador, terminal de salida de tensión que está conectado a la batería eléctrica BAT de la red de distribución eléctrica RE del vehículo.

20 La consigna de tensión SP la suministra por lo general la unidad de control de motor 3 al regulador 1. Un enlace de comunicación bidireccional 4 entre el regulador 1 y la unidad de control de motor 3 permite unos intercambios de información entre estos dos elementos 1 y 3.

El error calculado por el restador 100 se suministra en la entrada del modulador PWM 101.

25 El modulador PWM 101 emite una señal Sp modulada en anchura de impulso y cuyo ciclo de trabajo es representativo del error calculado por el restador 100. La señal Sp se suministra en la entrada al circuito de control de excitación 102.

30 El circuito de control de excitación 102 está controlado por la máquina de estados 103 en la que está implementada la lógica que controla el funcionamiento del regulador 1. Este tipo de circuito lo conoce el experto en la materia y no se describirá de forma detallada en este documento. De manera clásica, puede comprender un multiplexor para seleccionar según el modo de funcionamiento una señal adaptada para el control del transistor MOSFET 104. Además, unos circuitos de excitación denominados "driver", como una bomba de carga u otros, son por lo general necesarios en el circuito 102 de tal modo que produzcan una señal adaptada para excitar el electrodo de compuerta del transistor 104.

35 Tal y como se muestra en la figura 1, el circuito de control de excitación 102 comprende dos salidas de señal. Una primera salida excita la compuerta del transistor 104. Una segunda salida emite una señal de imagen de control de compuerta SGp que es directamente representativa de la señal presente en la compuerta del transistor 104 pero que tiene unos niveles adaptados para un suministro a la interfaz de tratamiento de señal 11. En el modo normal de regulación, la señal de imagen de control de compuerta SGp se encuentra en modulación PWM y corresponde a la señal aplicada en la compuerta del MOSFET 104.

45 De manera clásica, la máquina de estados 103 tiene en cuenta las informaciones obtenidas localmente (por ejemplo, la temperatura de la máquina eléctrica ME) y las informaciones e instrucciones externas suministradas por la unidad de control de motor 3, y determina un modo de funcionamiento adaptado a la situación.

50 El circuito de control de excitación 102 implementa el modo de funcionamiento controlado por la máquina de estados 103, por ejemplo limitando el ciclo de trabajo en el caso de una elevación anormal de la temperatura en la máquina eléctrica ME.

La etapa de potencia, que comprende el transistor MOSFET 104 y el diodo de rueda libre 105, está representada de forma esquemática en la figura 1.

55 En este ejemplo particular de realización con un transistor MOSFET de tipo P y un montaje del tipo denominado "high side", un electrodo de fuente del transistor 104 está conectado a la tensión +Vb y un electrodo de drenaje de este está unido simultáneamente a un cátodo del diodo de rueda libre 105 y a un extremo de la bobina de excitación EX. Un ánodo del diodo de rueda libre 105 está conectado a la masa simultáneamente con el otro extremo de la bobina de excitación EX.

60 Se produce una señal denominada de excitación Sexc al nivel del punto de conexión entre el drenaje del transistor 104, el cátodo del diodo de rueda libre 105 y el extremo correspondiente conectado a la bobina EX.

Tal y como se muestra en la figura 1, las señales Sp, SGp y Sexc se suministran en la entrada a la interfaz programable de tratamiento de señal 11.

65 Tal y como también se muestra en la figura 1, la interfaz programable de tratamiento de señal 11 comprende

esencialmente un circuito de selección de entrada 110, un circuito de tratamiento de señal 111, un circuito de selección de salida 112, un circuito de excitación 113 y un transistor 114.

El transistor 114 está montado en colector abierto o drenaje abierto y emite en la salida una señal de retorno de excitación Sexc que se transmite a la unidad de control de motor 3 a través del enlace de comunicación 4.

El circuito de selección de entrada 110 es un multiplexor con 3 entradas y 1 salida. Las entradas del circuito de selección de entrada 110 reciben respectivamente las señales Sp, SGp y Sexc. El circuito 110 emite en la salida una señal SS que corresponde a la señal seleccionada entre las señales Sp, SGp y Sexc.

Unos bits B0 y B1 de una palabra de programación MP = "B0B1B2B3B4B5B6" se aplican a unas entradas de selección del circuito 110 y determinan por sus estados la señal seleccionada SS = Sp, SS = SGp o SS = Sexc presente en la salida del circuito 110. La palabra de programación MP se memoriza en la interfaz 11 y permite una configuración de esta de acuerdo con la aplicación concernida.

La siguiente tabla indica un ejemplo de selección realizada a partir de los bits B0, B1:

B0	B1	Señal seleccionada SS
0	0	Señal Sp
0	1	Señal SGp
1	0	Señal Sexc
1	1	Combinación reservada

El circuito de tratamiento de señal 111 comprende un convertidor analógico-digital de ciclo de trabajo 1110, un circuito de limitación de ciclo de trabajo 1111, unos circuitos promediador, de filtrado y de decimación 1112 y un convertidor digital-analógico de ciclo de trabajo 1113.

El convertidor analógico-digital de ciclo de trabajo 1110 convierte la señal analógica SS emitida por el circuito de selección de entrada 110 en una señal digital DCs0 formada por una sucesión de palabras binarias que representan los valores en el tiempo del ciclo de trabajo de la señal SS. La señal digital DCs0 está destinada a que la traten los circuitos digitales posteriores.

El circuito de limitación de ciclo de trabajo 1111 comprende un comparador C11 y un multiplexor MU11.

El comparador C11 recibe en la entrada la señal digital DCs0 y realiza una doble comparación del ciclo de trabajo de esta con un valor mínimo de referencia % MinRef y un valor máximo de referencia % MaxRef.

Unas primera y segunda salidas del comparador C11 emiten unos bits A0 y A1 cuyo estado binario representa respectivamente los resultados de la comparación:

A0 = "1" => DCs0 > % MinRef

A1 = "1" => DCs0 > % MaxRef

Los resultados de la comparación anteriores se utilizan en el circuito de limitación de ciclo de trabajo 1111 en un primer modo de funcionamiento que es el modo de funcionamiento normal del alternador ALT. En este primer modo, los valores % MinRef y % MaxRef definen una ventana de valores que es la que interesa a la unidad de control de motor 3. Por otra parte, estas limitaciones baja y alta, % MinRef y % MaxRef, del ciclo de trabajo de la señal presentan la ventaja de mantener una señal que presenta una actividad sobre la vía de retorno del enlace de comunicación 4 (en el sentido hacia la unidad de control de motor 3), evitando de este modo en el ejemplo que nos ocupa una señal que no evoluciona con un ciclo de trabajo al 0 o al 100%. Se señalará aquí que esta actividad de la señal permite una detección por parte de la unidad 3 de la correcta continuidad del enlace y del hecho de que este está efectivamente operativo.

Tal y como se muestra en la figura 1, el multiplexor MU11 comprende 4 puertos de entrada de datos y 1 puerto de salida de datos, así como 3 entradas de selección que reciben respectivamente los bits A0, A1 y un bit A2.

Los 4 puertos de entrada de datos del multiplexor MU11 reciben respectivamente la señal digital DCs0 y unos valores numéricos predeterminados % DCmin, % DCmax y % F.

La salida de datos del MU11 está indicada DCs1 y se vuelve igual a una de las 4 entradas presentes en los puertos de entrada de datos, en función de los estados de las entradas de selección A0, A1 y A2.

Tal y como ya se ha indicado con anterioridad, los estados de los bits A0 y A1 vienen determinados por las comparaciones realizadas en el circuito C11. El bit A2 es un bit de selección de modo cuyo estado binario "0" o "1" viene determinado por la máquina de estados 103. La siguiente tabla precisa la salida DCs1 en función de los estados de los bits A0 a A2.

Comparaciones C11	A0	A1	A2	DCs1
DCs0 < % MinRef	0	0	0	% DCmin
% MinRef < DCs0 < % MaxRef	1	0	0	DCs0
DCs0 > % MaxRef	1	1	0	% DCmax
	x	x	1	% F

La letra "x" en la tabla indica un estado "indiferente" para los bits concernidos.

La función que realiza el circuito 1111 en el primer modo de funcionamiento (A2 = "0") está ilustrado por la curva de la figura 2.

De manera general, y en este modo particular de realización, los valores límites % DCmin y % DCmax son respectivamente iguales a % MinRef y % MaxRef con el fin de suministrar a la unidad de control de motor 3 una señal de retorno de excitación que sea la imagen de la realidad entre los valores límites % MinRef = % DCmin y % MaxRef = % DCmax. Sin embargo, no se excluye que los valores % MinRef, % MaxRef y % DCmin, % DCmax se diferencien, por ejemplo, por un coeficiente de proporcionalidad, en ciertas aplicaciones de la invención.

El bit A2 = "0" selecciona el primer modo de funcionamiento que se describe de manera más particular en este documento.

El bit A2 = "1" selecciona un segundo modo de funcionamiento que viene determinado por la máquina de estados 103. Este segundo modo de funcionamiento se selecciona, por ejemplo, cuando una instrucción o información correspondiente se recibe procedente de la unidad de control de motor 3.

Este segundo modo de funcionamiento puede corresponder a una fase particular de funcionamiento del vehículo, como por ejemplo una fase en la que la unidad de control de motor 3 ordena una desactivación del alternador ALT para evitar el muestreo de un par mecánico sobre el árbol del motor térmico. En tal caso, el protocolo de comunicación establecido entre la unidad de control de motor 3 y el regulador 1 puede prever el envío por parte del regulador 1 de un valor determinado de confirmación a la unidad de control de motor 3, de tal modo que indique a la unidad 3 que su instrucción relativa a este segundo modo de funcionamiento se ha tenido efectivamente en cuenta. Este valor determinado de confirmación está representado en la figura 1 por el valor % F.

Por supuesto, la invención no se limita a este único segundo modo de funcionamiento que se acaba de describir, sino que comprende otros diferentes segundos modos de funcionamiento que se seleccionarán entonces por varios bits de tipo A2 a los que pueden corresponder la transmisión de otros diferentes valores determinados de confirmación del tipo % F.

Tal y como se muestra en a figura 1, la señal digital DCs1 emitida por el circuito de limitación de ciclo de trabajo 1111 se suministra en la entrada a los circuitos promediador, de filtrado y de decimación 1112.

Los circuitos 1112 tienen como función realizar un tratamiento de la señal DCs1 mediante promedio, filtrado y/o decimación. La naturaleza exacta del tratamiento realizado viene determinada por los estados respectivos de los bits B2 a B5 de la palabra de programación MP = "B0B1B2B3B4B5B6".

Los circuitos 1112 comprenden esencialmente un circuito promediador C130, un primer circuito de filtro paso bajo C131, un circuito de decimación C132, un segundo circuito de filtro de paso bajo C133 así como unos multiplexores MU130, MU131, MU132 y MU133 del tipo de 2 puertos de entrada de datos y 1 puerto de salida de datos.

Los multiplexores MU130, MU131, MU132 y MU133 reciben respectivamente los bits de programación B2, B3, B4 y B5 en las entradas de selección correspondientes.

La señal DCs1 se aplica a un puerto de entrada de datos del circuito promediador C130 y a un primer puerto de entrada de datos del multiplexor MU130. Un segundo puerto de entrada de datos del multiplexor MU130 recibe en la entrada la señal DCs1.

El multiplexor MU130 emite por su puerto de salida de datos una señal digital DCs2. En función del estado del bit de programación B2, el multiplexor MU130 emite por su puerto de salida de datos o bien una señal DCs2 que corresponde a la señal DCs1 tal y como se emite por MU11, o bien una señal DCs2 que corresponde a la señal

DCs1 después del tratamiento por parte del circuito promediador C130.

La señal DCs2 se aplica a un puerto de entrada de datos del primer circuito de filtro de paso bajo C131 y a un primer puerto de entrada de datos del multiplexor MU131. Un segundo puerto de entrada de datos del multiplexor MU131 recibe en la entrada la señal DCs2.

El multiplexor MU131 emite por su puerto de salida de datos una señal digital DCs3. En función del estado del bit de programación B3, el multiplexor MU131 emite por su puerto de salida de datos o bien una señal DCs3 que corresponde a la señal DCs2, o bien una señal DCs3 que corresponde a la señal DCs2 después del tratamiento por parte del primer circuito de filtro de paso bajo C131.

La señal DCs3 se aplica a un puerto de entrada de datos del circuito de decimación C132 y a un primer puerto de entrada de datos del multiplexor MU132. Un segundo puerto de entrada de datos del multiplexor MU132 recibe en la entrada la señal DCs3.

El multiplexor MU132 emite por su puerto de salida de datos una señal digital DCs4. En función del estado del bit de programación B4, el multiplexor MU132 emite por su puerto de salida de datos o bien una señal DCs4 que corresponde a la señal DCs3, o bien una señal DCs4 que corresponde a la señal DCs3 después del tratamiento por parte del circuito de decimación C132.

La señal DCs4 se aplica a un puerto de entrada de datos del segundo circuito de filtro de paso bajo C133 y a un primer puerto de entrada de datos del multiplexor MU133. Un segundo puerto de entrada de datos del multiplexor MU133 recibe en la entrada la señal DCs4.

El multiplexor MU133 emite por su puerto de salida de datos una señal digital DCs5. En función del estado del bit de programación B5, el multiplexor MU133 emite por su puerto de salida de datos o bien una señal DCs5 que corresponde a la señal DCs4, o bien una señal DCs5 que corresponde a la señal DCs4 después del tratamiento por parte del segundo circuito de filtro de paso bajo C133.

La señal digital DCs5 constituye la señal de salida de los circuitos promediador, de filtrado y de decimación 1112. Esta señal digital DCs5 la trata a continuación el convertidor digital-analógico de ciclo de trabajo 1113 que realiza un tratamiento inverso al que ha realizado el convertidor 1110 y que suministra en la salida una señal analógica tratada de retorno de excitación SSt.

La señal analógica SSt se suministra directamente a una primera entrada del multiplexor de selección de salida 12 y se suministra a una segunda entrada de este a través de un inversor 1120. El bit B6 de la palabra de programación MP se aplica a una entrada de selección del multiplexor 112 y determina la salida de este como la señal SSt o su complementaria SSt/. El multiplexor 112 permite en la salida una inversión de la señal tratada de tal modo que transmita al final por el enlace de comunicación 4 la forma de onda que espera la unidad de control de motor 3.

El circuito de excitación 113 recibe la señal SSt o SSt/ emitida por el multiplexor 112 y suministra una señal adaptada para excitar el electrodo de compuerta del transistor 114. El transistor 114 está montado en colector abierto y transmite la señal tratada de retorno de excitación hacia la unidad de control de motor 3 a través del enlace de comunicación 4.

El funcionamiento de los circuitos promediador, de filtrado y de decimación 1112 se precisa en los párrafos siguientes.

En la figura 3 se muestra un ejemplo de realización de un circuito promediador C130 que está adaptado para la presente invención. En esta figura, la referencia "fe" corresponde a la señal de muestreo de frecuencia fe, los datos de entrada tienen la referencia X, los datos de salida tienen la referencia Y, y el índice "n" identifica un dato registrado en la sucesión temporal de los datos.

El circuito promediador C130 de la figura 3 es un filtro digital, habitual para el experto en la materia, que realiza un promedio deslizante según la fórmula de recurrencia siguiente:

$$Y_n = (1/2^2) \cdot (1 + X_{n-1} + X_{n-2} + X_{n-3}).$$

Entre los circuitos 1112, el circuito C130 tiene en particular como función atenuar una parte del espectro de frecuencia de la señal CDss1, parte que puede alterar el funcionamiento del circuito de decimación C132 colocado posteriormente en la cadena de tratamiento.

El circuito C130 tiene la particularidad de conservar un gran ancho de banda para la señal tratada permitiendo al mismo tiempo un fuerte rechazo de la frecuencia del reloj (Fc) y de la frecuencia del reloj dividida por 2 (Fc/2) del circuito de decimación C132.

La figura 4a muestra un ejemplo de respuesta espectral que se obtiene para el circuito promediador C130, con la definición siguiente, para un promedio de 4/4:

- $f_e = 375$ Hz;

- $M = 3$ células de retardo (tal y como están representadas en la figura 3 por los bloques Z^{-1});

- Función de transferencia (transformada en z):

$$FT(u) = \frac{\sum_{i=0}^M Z(u)^{-i}}{4} \quad Z(u) = \exp(2\pi \cdot i \cdot u; \frac{1}{f_e})$$

De acuerdo con el ejemplo anterior, la frecuencia del reloj F_c para el circuito de decimación C132 será de manera ventajosa igual a 187,5 Hz. Se obtiene un rechazo a 93,75 Hz (véase la figura 4a).

La figura 4b muestra otro ejemplo de respuesta espectral que se obtiene para el circuito promediador C130, con la siguiente definición, para un promedio de 6/4:

- $f_e = 375$ Hz;

- $M = 5$ células de retardo;

- misma función de transferencia que en el caso anterior.

De acuerdo con este ejemplo, la frecuencia de reloj F_c para el circuito de decimación C132 será de manera ventajosa igual a 125 Hz. Se obtiene un rechazo a 62,5 Hz (véase la figura 4b). Este modo de realización ofrece una ganancia de 3,1 dB a baja frecuencia.

En referencia más en particular a las figuras 5 y 6a a 6d, se describe a continuación la función de filtrado de paso bajo que realizan los circuitos de filtrado C131 y C133.

La función de filtrado de paso bajo está diseñada de tal modo que limite el ancho de banda de la señal tratada para garantizar una correcta compatibilidad con el ancho de banda de la unidad de control de motor 3.

La función de transferencia del filtrado implementado viene dado, por ejemplo, por la ecuación siguiente:

$$FT(u) = \frac{a}{1 - (1-a)z(u)^{-1}}$$

y la ecuación de recurrencia se convierte en:

$$Y_n = a(X_n + \frac{1}{a}Y_{n-1} - Y_{n-1})$$

X representando el dato de entrada e Y el dato de salida.

La figura 5 muestra el esquema del filtro digital que se obtiene a partir de la igualdad de recurrencia anterior.

La siguiente tabla muestra cuatro ejemplos de filtros realizados sobre la base de la ecuación de recurrencia anterior. Para estos diferentes ejemplos, la frecuencia de muestreo seleccionada F_s es igual a 250 Hz. Las frecuencias de corte que se obtienen van desde 2,5 Hz a 28,7 Hz.

Las filas 1 a 4 de la tabla corresponden respectivamente a los valores del coeficiente "a" de $1/2^4 = 0,0625$, $1/2^3 = 0,125$, $1/2^2 = 0,25$ y $1/2 = 0,5$ y a las respuestas espectrales que se muestran en las figuras 6a a 6d.

F ₋₃ dB	Coef. (a)	Ecuación implementada	Observaciones
2,5 Hz	0,0625	$Y_n = \frac{1}{2^4} (X_n + 2^4 Y_{n-1} - Y_{n-1})$	$F_s = 250$ Hz, atenuación máx. = -29,83 dB a 125 Hz

5,3 Hz	0,125	$Y_n = \frac{1}{2^3} (X_n + 2^3 Y_{n-1} - Y_{n-1})$	$F_s = 250 \text{ Hz}$, atenuación máx. = -23,52 dB a 125 Hz
11,5 Hz	0,25	$Y_n = \frac{1}{2^2} (X_n + 2^2 Y_{n-1} - Y_{n-1})$	$F_s = 250 \text{ Hz}$, atenuación máx. = -16,9 dB a 125 Hz
28,7 Hz	0,5	$Y_n = \frac{1}{2} (X_n + 2^1 Y_{n-1} - Y_{n-1})$	$F_s = 250 \text{ Hz}$, atenuación máx. = -9,54 dB a 125 Hz

Por supuesto, son posibles otros filtros y están al alcance del experto en la materia que seleccionará el filtro que mejor se adapte a la aplicación considerada.

5 En lo que se refiere al circuito de decimación C132, este se introduce en la cadena de tratamiento cuando es necesario un cambio de frecuencia (división de frecuencia) en la señal tratada. En efecto, la unidad de control de motor 3 puede, en ciertas aplicaciones, requerir una señal de retorno de excitación con una frecuencia inferior a la de la señal real. El circuito C132 se puede realizar de manera clásica por medio de un contador que recibe una señal de reloj de frecuencia F_c .

10 De manera general, los circuitos promediador, de filtrado y de decimación 1112 se programan esencialmente de acuerdo con unas primera y segunda configuraciones de funcionamiento que permiten responder a las limitaciones ligadas a las técnicas de muestreo de señales. Estas limitaciones las conoce el experto en la materia y no se detallarán en este documento.

15 De acuerdo con la primera configuración de los circuitos 1112, no se ha realizado ninguna división de frecuencia en la señal tratada. A la señal la trata entonces el circuito promediador C130 y el circuito de filtro de paso bajo C131 y a continuación se emite directamente en la salida de la cadena de tratamiento de señal para convertirla por medio del convertidor 1113 en la señal analógica SSt. Los multiplexores MU130, MU131, MU132 y MU133 están controlados respectivamente por los bits B2, B3, B4 y B5 de tal modo que la señal únicamente se beneficia de manera efectiva del tratamiento de los circuitos C130 y C131.

25 De acuerdo con la segunda configuración de los circuitos 1112, se realiza una división de frecuencia en la señal tratada. A la señal la tratan entonces el circuito C130, el circuito de decimación C132 y el circuito de filtro de paso bajo C133 y se emite a continuación directamente en la salida de la cadena de tratamiento de señal para convertirla por medio del convertidor 1113 en la señal analógica SSt. Los multiplexores MU130, MU131, MU132 y MU133 están controlados respectivamente por los bits B2, B3, B4 y B5 de tal modo que la señal únicamente se beneficia de manera efectiva del tratamiento de los circuitos C130 y C132 y C133.

30 Por supuesto, otras configuraciones son posibles y podrán ser implementadas por el experto en la materia con el fin de responder a las necesidades de determinadas aplicaciones. Se entiende que la invención no se limita a los modos particulares de realización que se han descrito con anterioridad y engloba todas las variantes incluidas en el alcance de las reivindicaciones que se anexan.

REIVINDICACIONES

1. Regulador de tensión para alternador de vehículo automóvil que comprende unos circuitos electrónicos de regulación (10) adaptados para producir una corriente de excitación (Sexc) destinada a una bobina de excitación (EX) de dicho alternador (ALT), dicha corriente de excitación (Sexc) produciéndose en función de la diferencia entre una tensión de consigna (SP) y una tensión de salida (+Vb) medida en los terminales de una batería eléctrica (BAT) de dicho vehículo a la cual está conectada eléctricamente dicho alternador (ALT), y unos dispositivos para producir una señal representativa (SS; Sp, SGp, Sexc) de dicha corriente de excitación y transmitir esta a una unidad de control electrónico (3) de dicho vehículo, caracterizado porque dichos dispositivos para producir y transmitir comprenden una interfaz programable de tratamiento de señal (11) que recibe en la entrada una pluralidad de señales representativas (Sp, SGp, Sexc) de dicha corriente de excitación, dicha interfaz (11) comprendiendo unos primeros dispositivos (110) para seleccionar una señal representativa (SS) entre dicha pluralidad de señales representativas (Sp, SGp, Sexc), unos dispositivos (111) para aplicar diferentes tratamientos sobre la señal representativa seleccionada (SS) y unos segundos dispositivos (MU130 a MU133) para seleccionar un tratamiento que hay que aplicar a dicha señal representativa seleccionada (SS), dicha señal representativa seleccionada (SS) y dicho tratamiento que hay que aplicar seleccionándose en función de una palabra de programación (MP).
2. Regulador de acuerdo con la reivindicación 1, caracterizado porque dicha señal representativa (SS; Sp, SGp, Sexc) de dicha corriente de excitación es una señal del tipo con modulación de anchura de impulsos denominada "PWM".
3. Regulador de acuerdo con la reivindicación 1 o 2, caracterizado porque dichos dispositivos para aplicar diferentes tratamientos comprenden unos dispositivos (1111) para realizar un tratamiento de limitación de un ciclo de trabajo de dicha señal representativa tratada y permitir únicamente una variación de dicho ciclo de trabajo entre un valor mínimo predeterminado (% DCmin) y un valor máximo predeterminado (% DCmax).
4. Regulador de acuerdo con una cualquiera de las reivindicaciones 1 a 3, caracterizado porque dichos dispositivos para aplicar diferentes tratamientos comprenden unos dispositivos (C130) para realizar un tratamiento de cálculo de promedio deslizante sobre dicha señal representativa tratada.
5. Regulador de acuerdo con una cualquiera de las reivindicaciones 1 a 4, caracterizado porque dichos dispositivos para aplicar diferentes tratamientos comprenden unos dispositivos (C131, C132) para realizar un tratamiento de filtro de paso bajo sobre dicha señal representativa tratada.
6. Regulador de acuerdo con una cualquiera de las reivindicaciones 1 a 5, caracterizado porque dichos dispositivos para aplicar diferentes tratamientos comprenden unos dispositivos (C132) para realizar un tratamiento de cambio de frecuencia sobre dicha señal representativa tratada.
7. Regulador de acuerdo con una cualquiera de las reivindicaciones 1 a 6, caracterizado porque dicha interfaz (11) es de tipo digital y comprende un convertidor analógico-digital de ciclo de trabajo (1110) y un convertidor digital-analógico de ciclo de trabajo (1113) para las conversiones correspondientes de dicha señal representativa.
8. Alternador para vehículo automóvil, caracterizado porque comprende un regulador (1) de acuerdo con una cualquiera de las reivindicaciones 1 a 7.
9. Vehículo automóvil caracterizado porque comprende un alternador (ALT) de acuerdo con la reivindicación 8.

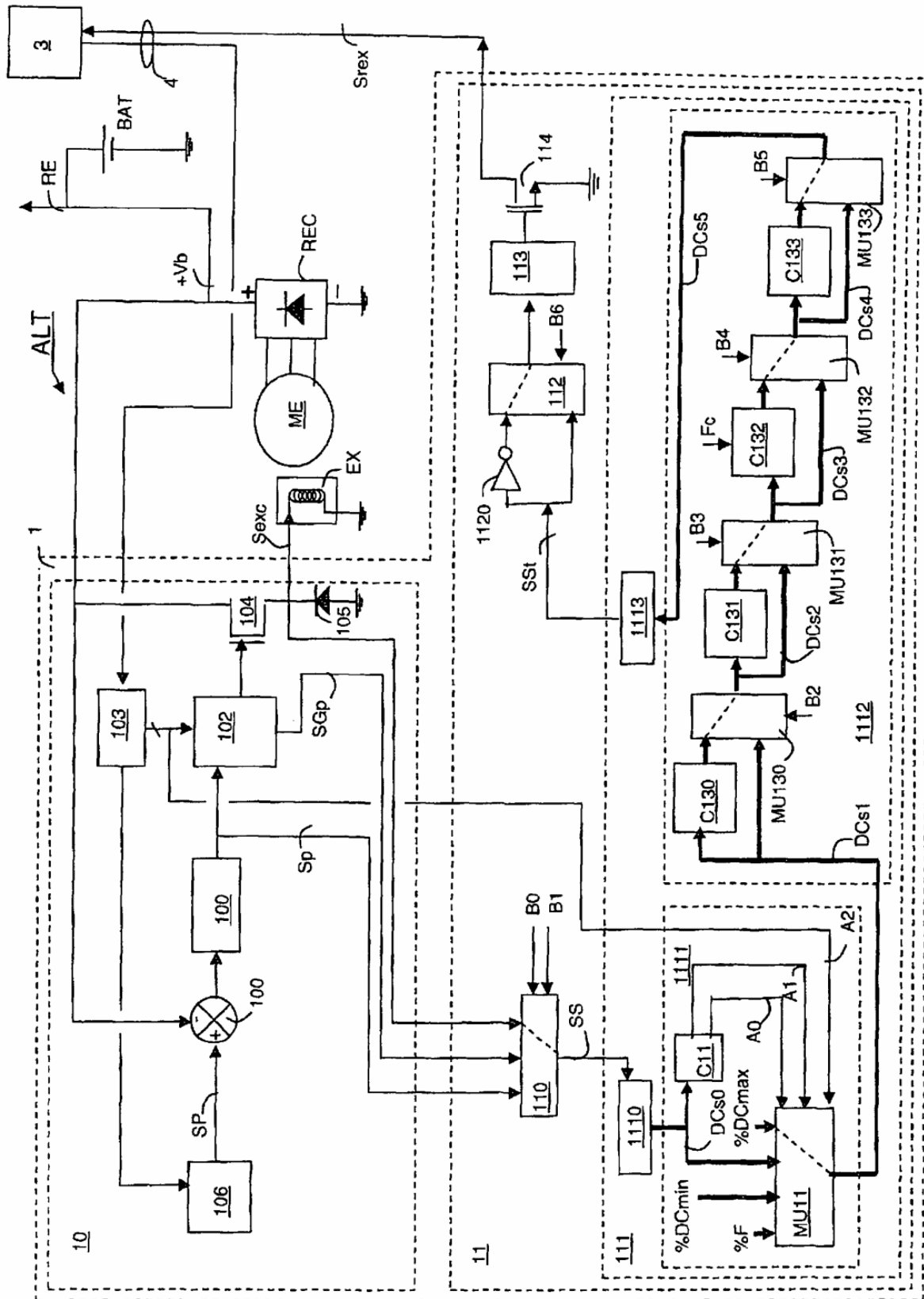


FIG.1

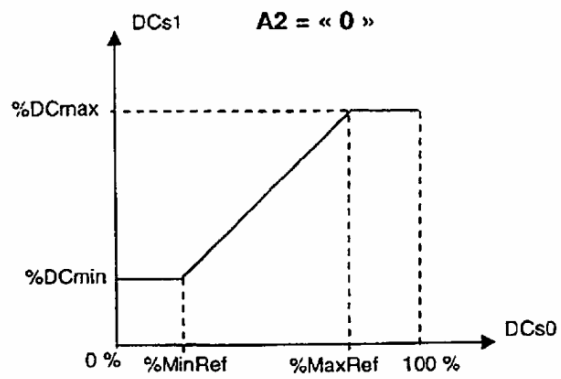


FIG.2

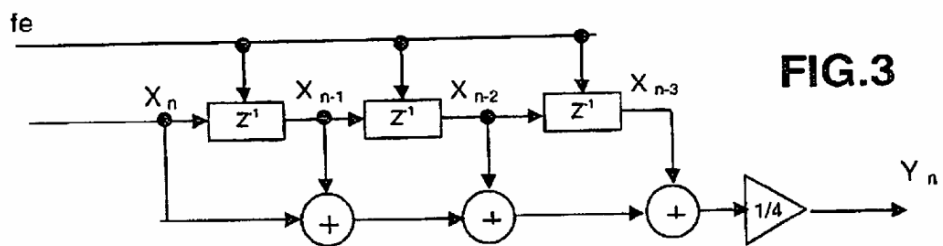


FIG.3

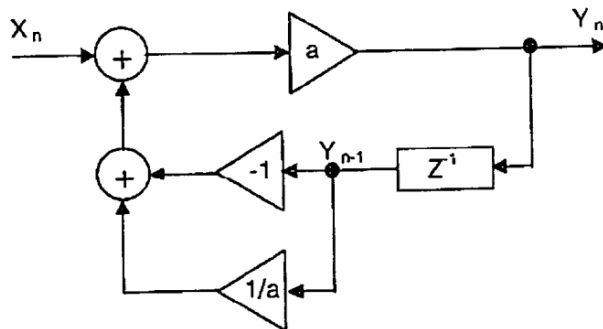
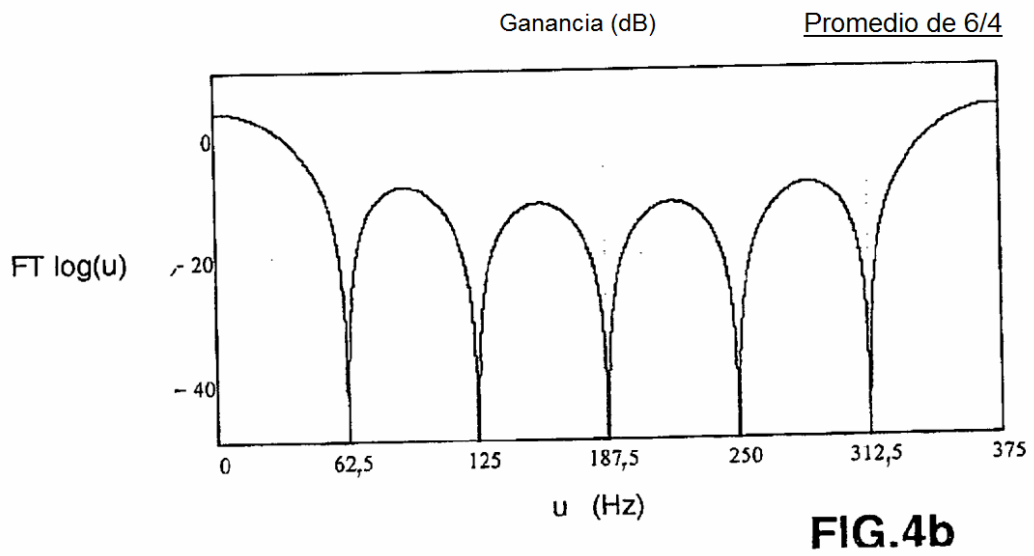
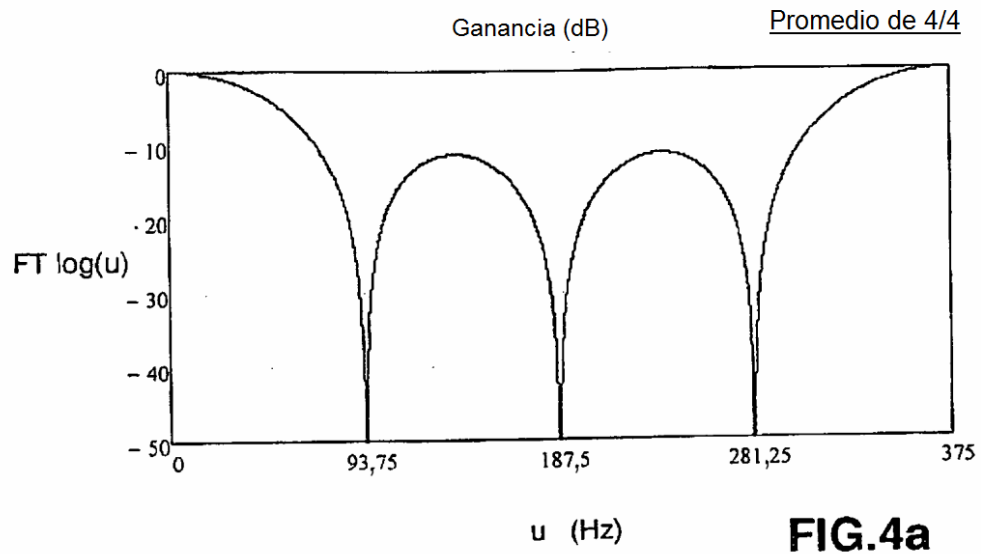
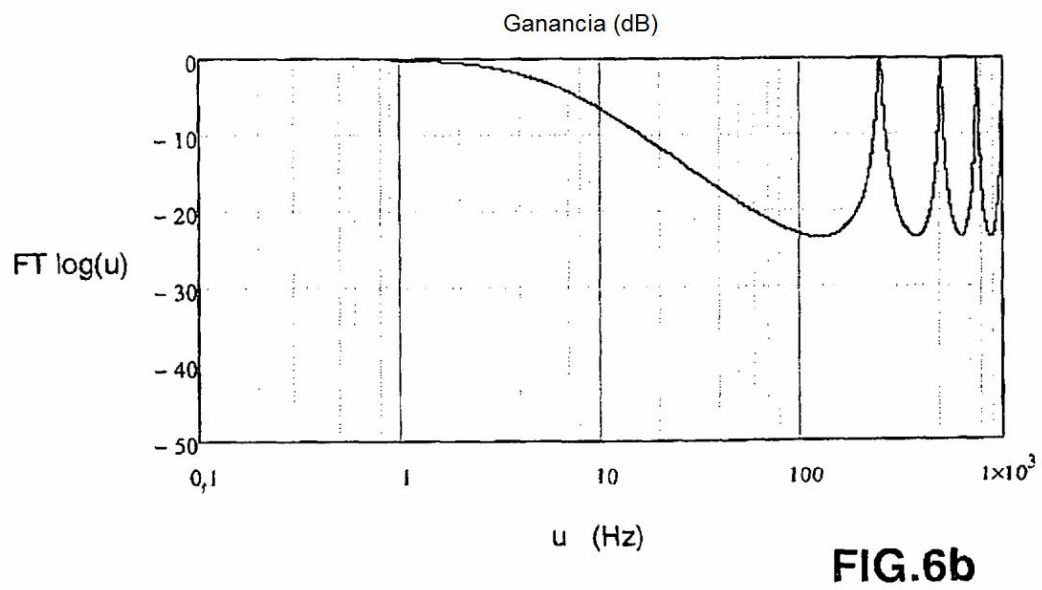
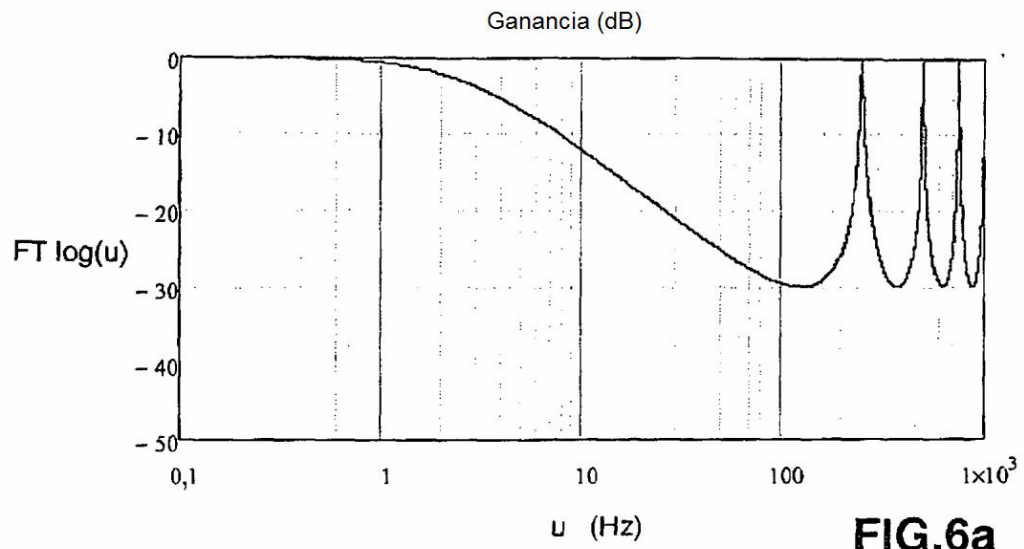


FIG.5





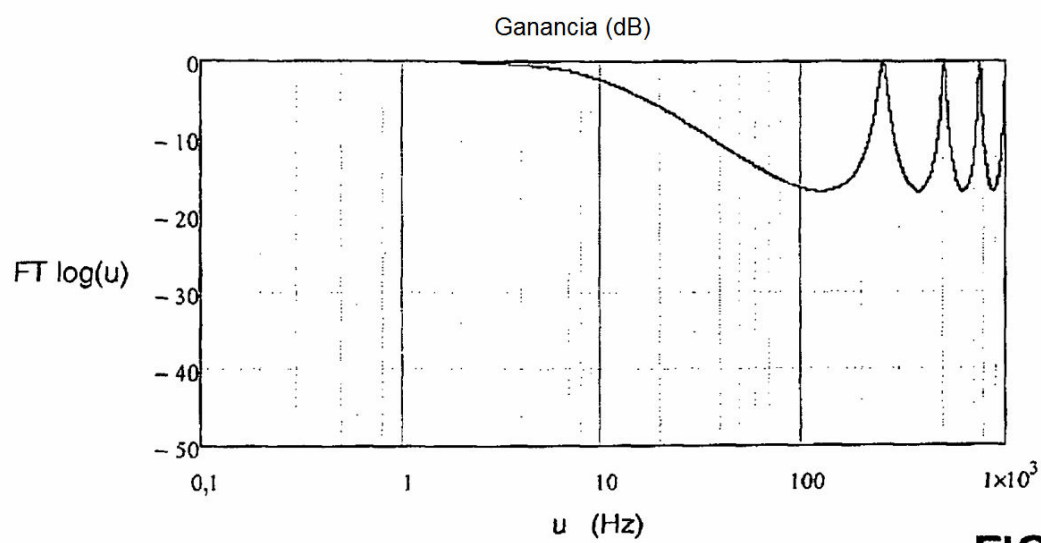


FIG.6c

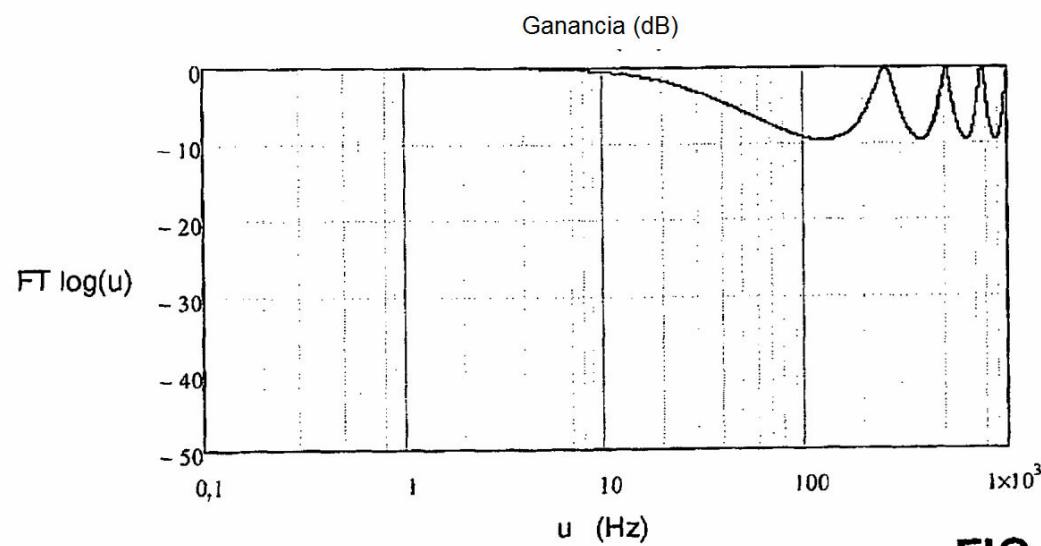


FIG.6d