

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 393 541**

51 Int. Cl.:

B41J 2/045 (2006.01)

B41J 2/21 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **10193974 .2**

96 Fecha de presentación: **27.05.2004**

97 Número de publicación de la solicitud: **2301753**

97 Fecha de publicación de la solicitud: **30.03.2011**

54 Título: **Módulo de cabezal de impresión con alineación rebajada y controlador de impresora para suministrar datos a aquel**

45 Fecha de publicación de la mención BOPI:

26.12.2012

45 Fecha de la publicación del folleto de la patente:

26.12.2012

73 Titular/es:

**ZAMTEC LIMITED (100.0%)
8 Fitzwilliam Square
Dublin 2, IE**

72 Inventor/es:

**WALMSLEY, SIMON R. W.;
SILVERBROOK, KIA;
JACKSON PULVER, MARK;
SHEAHAN, JOHN R.;
PLUNKETT, RICHARD T.;
WEBB, MICHAEL J. y
MORPHETT, BENJAMIN D.**

74 Agente/Representante:

ISERN JARA, Jorge

ES 2 393 541 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Módulo de cabezal de impresión con alineación rebajada y controlador de impresora para suministrar datos a aquel

5 Campo de la invención

La presente invención se refiere a impresoras por chorros de tinta con ancho de página.

Antecedentes

10 Los cabezales de impresión con ancho de página pueden ser realizados a partir de múltiples chips de cabezal de impresión a tope entre sí. De acuerdo con ello, múltiples chips de cabezal de impresión idénticos deben ser capaces de ser enlazados entre sí para formar un cabezal de impresión montado efectivamente horizontal.

15 El documento EP-A-1405722 describe un cabezal de impresión que comprende una serie de módulos de cabezal de impresión desplazados con toberas solapadas.

Resumen de la invención

20 La presente invención da a conocer un módulo de cabezal de impresión, un cabezal de impresión y un controlador de impresora, tal como se define más adelante en las reivindicaciones adjuntas.

Breve descripción de los dibujos

- 25 Figura 1. Sistema simplex SoPEC A4 único
- Figura 2. Sistema simplex SoPEC A4 dual
- Figura 3. Sistema duplex SoPEC A4 dual
- Figura 4. Sistema duplex SoPEC A3 dual
- Figura 5. Sistema simplex SoPEC A3 quad
- 30 Figura 6. Sistema simplex SoPEC A4 con SoPEC extra utilizado como almacenamiento DRAM
- Figura 7. Sistema simplex SoPEC A4 con conexión de red a PC principal
- Figura 8. Construcción de la impresión y posición de las toberas
- Figura 9. Colocación errónea horizontal conceptual entre segmentos
- Figura 10. Posicionamiento de alineación de cabezales de impresión y orden de proyección alineación por defecto
- 35 Figura 11. Orden de proyección de segmento fraccionalmente desalineado
- Figura 12. Ejemplo de desviación ("yaw") en colocación errónea del CI del cabezal de impresión
- Figura 13. Separación vertical de las toberas
- Figura 14. Chip de cabezal de impresión único y conexión a segundo chip
- Figura 15. Dos cabezales de impresión conectados para formar un cabezal de impresión más grande
- 40 Figura 16. Disposición de colores
- Figura 17. Desplazamiento de la tobera en los extremos de conexión
- Figura 18. Diagrama de unión
- Figura 19. Diagrama de bloques
- Figura 20. Diagrama de bloques TDC
- 45 Figura 21. Forma de onda TDC
- Figura 22. Construcción TDC

Descripción detallada de la realización preferente

50 A continuación se describirán varios aspectos de la descripción preferente y otras realizaciones. Se observará que la siguiente descripción es una exposición muy detallada del hardware y métodos asociados, que conjuntamente proporcionan un sistema de impresión capaz de una resolución relativamente elevada, alta velocidad e impresión a bajo coste en comparación con los sistemas anteriormente conocidos.

55 Buena parte de esta descripción se basa en documentos de diseño técnico, por lo que la utilización de palabras tales como "debe ser" ("must"), "debería ser" ("should") y "será" ("will"), y todos los demás que sugieren limitaciones o características positivas del rendimiento de un producto determinado no se deben interpretar que se apliquen a la invención en general. Estos comentarios si no se refieren claramente a la invención en general, se deben considerar como características deseables o previstas en un diseño específico en vez de una exigencia de la invención. El alcance deseado de la invención es el definido en las reivindicaciones.

60 Asimismo a lo largo de esta descripción, los términos "módulo de cabezal de impresión" y "cabezal de impresión" se utilizan también de forma algo intercambiable. Técnicamente, un "cabezal de impresión" comprende uno o varios "módulos de cabezal de impresión", pero ocasionalmente, el primero es utilizado para hacer referencia al segundo. Debe quedar claro del contexto qué significado se debe atribuir a cualquier utilización de la palabra "cabezal de impresión".

En general:

5 Cabezal de impresión de enlace ("Linking Printhead") se refiere a un cabezal de impresión con ancho de página, construido a partir de múltiples CI de cabezales de impresión de enlace

CI de cabezal de impresión de enlace a CI MEMS. Múltiples CI enlazan entre sí para formar un cabezal de impresión completo. Un cabezal de impresión de ancho de página A4 requiere 11 CI de cabezal de impresión.

10 1 Introducción

15 El SoPEC ASIC (Controlador de aparato impresión de pequeña oficina y aplicación doméstica ("Small office home office Print Engine Controller")) es adecuado para utilización en productos de impresora SoHo de precio económico. El SoPEC ASIC está destinado a ser una solución de costes relativamente bajos para enlazar control de cabezales de impresión, sustituyendo las soluciones de chips múltiples en sistemas más grandes, más profesionales, con un chip único. La incrementada competitividad de costes se consigue integrando varios sistemas, tales como un conducto ("pipeline"), único de impresión PEC1, sistema de control de CPU, periféricos y subsistemas de memoria en un SoC ASIC, reduciendo el número de componentes y simplificando el diseño del circuito impreso. El SoPEC contiene características que lo hacen adecuado para dispositivos multifunción o "todo en uno", así como sistemas de impresión especializados.

25 Esta sección facilitará una introducción general a los sistemas de impresión "Memjet", presentará los componentes que forman un sistema de cabezal de impresión de enlace, describirá una serie de arquitecturas de sistema y mostrará la forma en que varios SoPEC pueden ser utilizados para conseguir una impresión más rápida, más ancha y/o duplex. La sección "SoPEC ASIC" describe el SoC SoPEC ASIC con subsecciones que describen la CPU, DRAM y subsistemas de conducto de aparato de impresión. Cada sección proporciona una descripción detallada de los bloques utilizados y de su funcionamiento dentro del sistema de impresión general.

Las características básicas de la realización preferente de SoPEC incluyen:

- 30 • Funcionamiento continuo en 30 ppm para 1600 dpi de producción en A4/carta
- Facilidad de escalado lineal (SoPEC múltiples) para velocidad de impresión y/o anchura de página incrementadas
- Reloj de sistema interno de 192 MHz derivado de entrada de cristal de baja velocidad
- 35 • El conducto ("pipeline") de proceso PEP soporta hasta 6 canales de color a 1 punto por canal por ciclo de reloj
- Descompresión del plano de color por hardware, suministro de etiquetas, medios tonos y composición
- Formateado de datos para cabezal de impresión de enlace
- Compensación flexible de toberas inactivas, desalineación del cabezal de impresión, etc.
- DRAM integrado de 20 Mbit (2,5 MByte) para impresión de datos y almacenamiento de programa para CPU
- CPU RISC 32 bits LEON SPARC v8
- 40 • Modalidades de supervisor y usuario para soportar software de cableado múltiple y seguridad
- 1 kB de cada uno de I-cache y D-cache, ambos mapeados de forma directa, con actualización cache rápida optimizada de 256 bits
- Puerto dispositivo 1xUSB 2.0 y puertos principales USB 2.0 (incluyendo PHY integrados)
- Soporta modalidades de USB 2.0 de alta velocidad (480 Mbit/seg) y toda velocidad (12 Mbit/seg)
- 45 • Proporciona interfaz a PC principal, otros SoPEC y dispositivos externos, por ejemplo, cámara digital
- Activa interfaces alternativos del PC principal, por ejemplo, mediante puente externo USB/Ethernet
- Interfaz serie LVDS de alta velocidad sin encolado ("glueless") a múltiples chips de cabezales de impresión de enlace
- 64 GPIO remapeables, seleccionables entre combinaciones de componentes de control del sistema integrado:
- 50 • 2 x LSS interfaces para chip QA o EEPROM serie
- Controladores LED, entradas sensor, salidas control conmutador
- Controladores del motor para motores paso a paso y motores de corriente continua sin escobillas
- Interfaz de medios de protocolo múltiple microprogramados para escáner, memoria RAM/flash externa, etc.
- ID único 112 bits y número al azar 112 bits en cada dispositivo, combinado para soporte de protocolo de seguridad
- 55 • Proceso CMOS IBM Cu-11 0,13 micras, 1,5 V suministro núcleo, 3,3 V 10.
- Conexión plana ("flat pack") Quad Plástico 208 patillas

60 2 Consideraciones de calidad de impresión

La realización preferente de cabezal de impresión de enlace produce puntos bi-nivel 1600 dpi. Sobre papel de baja difusión, cada gotita proyectada forma un punto de 22,5 µm de diámetro. Los puntos son fácilmente producidos de forma aislada permitiendo la explotación al máximo de la oscilación de los puntos dispersados. Dado que la forma preferente del cabezal de impresión de enlace es de ancho de página y funciona con una velocidad constante del

papel, los planos de color son impresos con una buena alineación, permitiendo la impresión punto sobre punto. La impresión punto sobre punto minimiza el “ensuciamiento” (“muddying”) de los tonos medios provocada por sangrado entre colores.

5 Una disposición de página puede contener una mezcla de imágenes, gráficos y texto. Las imágenes y gráficos de tono continuo (contone) son reproducidas utilizando oscilación de puntos dispersados estocástica. A diferencia de una oscilación de agrupaciones de puntos, (o modulados en amplitud), una oscilación de puntos dispersos o modulado por frecuencia, reproduce elevadas frecuencias espaciales (es decir, detalle de imagen) casi en los límites de la resolución de puntos, mientras que, simultáneamente, reproduce frecuencias espaciales más bajas en su profundidad de color completa, cuando se integran espacialmente por el ojo. Se diseña cuidadosamente una matriz de oscilación estocástica para que se encuentre libre de dibujos objeccionables de baja frecuencia cuando es aplicada sobre la imagen. De este modo, sus dimensiones exceden de manera típica las dimensiones mínimas requeridas para soportar un número específico de niveles de intensidad (por ejemplo, 16 16 8 bits para 257 niveles de intensidad).

15 La sensibilidad humana de contraste llega a un máximo con una frecuencia espacial de unos 3 ciclos por grado de campo visual y luego cae de forma logarítmica, disminuyendo por un factor de 100 más allá de 40 ciclos por grado, pasando a ser inmedible más allá de 60 ciclos por grado. A una distancia normal de visionado de 12 pulgadas (unos 300 mm), esto se traduce aproximadamente en 200-300 ciclos por pulgada (cpi) sobre la página impresa o 400-600 muestras por pulgada, de acuerdo con el teorema de Nyquist.

20 En la práctica, la resolución contone por encima de 300 dpi es de utilidad limitada fuera de aplicaciones especiales tales como imágenes médicas. La impresión offset de revistas, por ejemplo, utiliza resoluciones contone dentro de un rango de 150 a 300 ppi. Las resoluciones más elevadas contribuyen ligeramente a errores de color por la oscilación.

25 El texto y gráficos en negro se reproducen directamente utilizando puntos negros bi-nivel y, por lo tanto, no son suavizados (“anti-aliased”) (es decir, filtrados de paso bajo) antes de ser impreso. El texto debe ser, por lo tanto, supermuestreado, más allá de los límites perceptuales anteriormente explicados para producir bordes más suaves cuando es integrado espacialmente por el ojo. La resolución de texto hasta unos 1200 dpi continúa contribuyendo a la definición percibida del texto (suponiendo papel de baja difusión).

30 Una impresora Netpage, por ejemplo, puede utilizar una resolución “contone” de 267 ppi (es decir, 1600 dpi / 6), y un texto en negro y resolución de gráficos de 800 dpi. Una impresora de elevadas características de oficina o de departamento puede utilizar una resolución contone de 320 ppi (1600 dpi / 5) y una resolución de texto en negro y gráficos de 1600 dpi. Ambos formatos son capaces de superar la calidad de la impresión comercial (“offset”) y reproducción fotográfica.

3 Arquitectura de impresora memjet

40 El dispositivo SoPEC puede ser utilizado en varias configuraciones y arquitecturas de impresora.

En sentido general, toda arquitectura de impresora basada en SoPEC en una realización preferente contendrá:

- 45 • Uno o más dispositivos SoPEC
- Uno o más cabezales de impresión de enlace
- Dos o más buses LSS
- Dos o más chips QA
- Conexión a ordenador principal directamente a través de USB 2.0 o indirectamente
- 50 • Conexiones entre los SoPEC (cuando se utilizan múltiples SoPEC)

Algunas configuraciones de impresora a título de ejemplo se esquematizan en la sección 4.2. Los distintos componentes del sistema son esquematizados brevemente en la sección 4.1.

4.1 Componentes del sistema

4.1.1 Controlador del aparato de impresión SoPEC

60 El dispositivo SoPEC contiene varios sistemas en un componente de chip (SoC), así como el sistema lógico específico de la aplicación de control del conducto (“pipeline”) del aparato de impresión.

4.1.1.1 Sistema lógico del Conducto (“pipeline”) del Aparato de Impresión (PEP)

65 El PEP lee datos almacenados de página comprimidos de la memoria incorporada, opcionalmente descomprime los datos y los formatea para enviarlos al cabezal de impresión. La funcionalidad del conducto (“pipeline”) del aparato de impresión incluye la expansión de la imagen de la página, la oscilación de la capa contone, la composición de la

capa negra sobre la capa de contone, suministro de etiquetas de Netpage, compensación para las toberas inactivas del cabezal de impresión y envío de la imagen resultante al cabezal de impresión de enlace.

4.1.1.2 CPU incorporada

5 El SoPEC contiene una CPU incorporada para configuración y gestión del tipo general del sistema. La CPU lleva a cabo el proceso de la página y de la banda de cabecera, control del motor y monitorización del sensor (a través del GPIO) y otras funciones del control del sistema.

10 La CPU puede llevar a cabo gestión de la memoria intermedia o puede informar sobre la situación de la memoria intermedia al ordenador principal. La CPU puede funcionar opcionalmente con código específico de aplicación del suministrador del aparato para el control general de la impresión, tal como monitorización de papel preparado o listo y actualización de la situación del LED.

15 4.1.1.3 Memoria intermedia incorporada

Una memoria intermedia incorporada de 2,5 MBytes está integrada en el dispositivo SoPEC, de la que aproximadamente 2 MBytes están disponibles para datos almacenados de páginas comprimidas. Una página comprimida es dividida en una o varias bandas, con una serie de bandas almacenadas en memoria. Al ser consumida una banda de la página por el PEP para la impresión, se puede descargar una nueva banda. La nueva banda puede estar destinada a la página actual o a la página siguiente.

25 Utilizando la disposición en bandas, es posible empezar la impresión de una página antes de descargar la página comprimida completa, pero se debe tener cuidado en asegurar que los datos se encuentren siempre disponibles para impresión o bien puede tener lugar un fallo de la memoria intermedia.

Se podría utilizar un SoPEC de almacenamiento actuando como memoria intermedia (sección 4.2.6) para conseguir suministro garantizado de datos.

30 4.1.1.4 Controlador del dispositivo USB 2.0 incorporado

El controlador del dispositivo USB 2.0 de puerto único incorporado puede ser utilizado como interfaz con respecto al PC principal o para comunicación con otro SoPEC como ISCSlave (esclavo). Acepta datos de páginas comprimidos y controla las instrucciones del PC principal o del SoPEC ISCMaster (maestro) y transfiere los datos a memoria incorporada para impresión o distribución descendente.

4.1.1.5 Controlador de ordenador principal USB 2.0 incorporado

40 El controlador de ordenador principal USB 2.0 de tres puertos incorporado posibilita la comunicación con otros dispositivos SoPEC como ISCMaster (maestro), así como interfaz con chips externos (por ejemplo, conexión Ethernet) y dispositivos USB externos, tales como cámaras digitales.

4.1.1.6 Controladores incorporados de dispositivo/motores

45 El SoPEC contiene controladores incorporados para una serie de componentes del sistema de la impresora, tales como motores, LED, etc. que son controlados con intermedio de los GPIO del SoPEC. Esto minimiza la necesidad de circuitos externos con respecto al SoPEC para constituir un sistema completo de impresora.

50 4.1.2 Cabezal de impresión de enlace

El cabezal de impresión está construido por la disposición a tope de una serie de CI de cabezal de impresión conjuntamente. Cada SoPEC puede accionar hasta 12 CI de cabezal de impresión con velocidades de datos hasta 30 ppm o 6 CI de cabezal de impresión a velocidades de datos de 60 ppm. Para velocidades de datos más elevadas o cabezales de impresión más anchos se deben utilizar múltiples SoPEC.

55 4.1.3 Bus interfaz LSS

60 Cada dispositivo SoPEC tiene dos buses de sistema LSS para comunicación con dispositivos QA para autenticación del sistema y contabilización del consumo de tinta. El número de dispositivos QA por bus y su posición en el sistema no está restringido a excepción de los dispositivos *PRINTER_QA* e *INK_QA*, que deben encontrarse en buses LSS separados.

4.1.4 Dispositivos QA

65 Cada uno de los sistemas SoPEC puede tener varios dispositivos QA. Normalmente, cada SoPEC de impresión tendrá un *PRINTER_QA* asociado. Los cartuchos de tinta contendrán un chip QA. Los dispositivos *PRINTER_QA* e

INK_QA deben encontrarse en buses LSS separados. Todos los chips QA del sistema son físicamente idénticos con contenido de memoria flash que define *PRINTER_QA* con respecto a *INK_QA*.

4.1.5 Conexiones entre los SoPEC

En un sistema de SoPEC múltiple, el canal de comunicación primario tiene lugar desde USB 2.0. Un puerto principal en un SoPEC (el ISCMaster) al dispositivo USB 2.0 de cada uno de los demás SoPEC (ISCSlave). Si hay más SoPEC y ISCSlave que puertos principales USB disponibles en el ISCMaster, las conexiones adicionales podrían tener lugar con intermedio de un chip de ordenador principal USB o chips SoPEC encadenados en forma de margarita. De manera típica, una o varias señales GPIO SoPEC se utilizarían también para comunicar aspectos específicos entre múltiples SoPEC.

4.1.6 Comunicación de PC principal sin USB

La comunicación entre el PC principal y el SoPEC ISCMaster puede comportar un chip o subsistema externo para proporcionar un interfaz del ordenador principal sin USB, tal como Ethernet o WiFi. Este subsistema puede contener también memoria para proporcionar un almacenamiento de bandas/páginas en memoria intermedia adicional que podría proporcionar un ancho de banda garantizado para suministro de datos al SoPEC durante la impresión de páginas complejas

4.2 Posibles sistemas SoPEC

Existen varios sistemas de arquitectura posibles basados en SoPEC. Las secciones siguientes resumen algunas arquitecturas posibles. Es posible tener dispositivos adicionales SoPEC en el sistema utilizado para almacenamiento DRAM. Las configuraciones mostradas del chip QA son indicativas de la flexibilidad de la arquitectura del bus LSS, pero no están limitadas a estas configuraciones.

4.2.1 Simplex A4 a 30 ppm con 1 dispositivo SoPEC

En la figura 1 se utiliza un solo dispositivos SoPEC para controlar un cabezal de impresión de enlace con 11 CI de cabezal de impresión. El SoPEC recibe datos comprimidos desde el ordenador principal a través del puerto del dispositivo USB. Los datos comprimidos son procesados y transferidos al cabezal de impresión. Esta disposición está limitada a una velocidad de 30 ppm. El SoPEC único controla también todos los componentes de la impresora, tales como motores, LED, pulsadores, etc., de manera directa o indirecta.

4.2.2 Simplex A4 a 60 ppm con 2 dispositivos SoPEC

En la figura 2, dos SoPEC controlan un único cabezal de impresión de enlace, proporcionando impresión A4 a 60 ppm. Cada uno de los SoPEC controla 5 o 6 de los CI de los cabezales de impresión que constituyen el cabezal de impresión completo. El SoPEC #0 es el ISCMaster, o el SoPEC #1 es un ISCSlave. El ISCMaster recibe todos los datos de páginas comprimidos para ambos SoPEC y los redistribuye en forma de datos comprimidos para el ISCSlave a través de un bus USB local. Existe un total de 4 MBytes de memoria de almacenamiento de páginas disponible en caso necesario. Se debe observar que si cada página tiene 2 MBytes de datos comprimidos, el interfaz USB2.0 al ordenador principal necesita funcionar a alta velocidad (no velocidad plena) para soportar la impresión a 60 ppm. (En la práctica, muchas páginas comprimidas serán mucho menores de 2 MBytes). El control de los componentes de la impresora tales como motores, LED, pulsadores, etc., es compartido entre los 2 SoPEC en esta configuración.

4.2.3 Duplex A4 con 2 dispositivos SoPEC

En la figura 3, se utilizan dos dispositivos SoPEC para controlar dos cabezales de impresión. Cada cabezal de impresión imprime las caras opuestas de la misma página para conseguir impresión duplex. El SoPEC #0 es el ISCMaster, el SoPEC #1 es un ISCSlave. El ISCMaster recibe todos los datos de páginas comprimidos para ambos SoPEC y redistribuye los datos comprimidos para el ISCSlave mediante un bus USB local. Esta configuración podría imprimir 30 páginas a doble cara por minuto

4.2.4 Simplex A3 con 2 dispositivos SoPEC

En la figura 4, se utilizan dos dispositivos SoPEC para controlar un cabezal de enlace A3 constituido a partir de 16 CI de cabezal de impresión. Cada uno de los SoPEC controla 8 CI de cabezal de impresión. El sistema funciona de manera similar al sistema A4 a 60 ppm de la figura 2, si bien la velocidad está limitada a 30 ppm para A3, puesto que cada SoPEC puede controlar solamente 6 CI de cabezal de impresión a velocidades de 60 ppm. Se dispone de un total de 4 Mbytes de almacenamiento de páginas, lo cual permite al sistema utilizar tasas de compresión igual que en una arquitectura de SoPEC A4 único, pero con el tamaño incrementado de página A3.

4.2.5 Duplex A3 con 4 dispositivos SoPEC

En la figura 5 se ha mostrado un sistema de cuatro SoPEC. Contiene 2 cabezales de impresión de enlace A3, uno para cada lado de una página A3. Cada uno de los cabezales de impresión contiene 16 CI de cabezal de impresión. Cada SoPEC controla 8 CI de cabezal de impresión. El SoPEC #0 es el ISCMaster con el otro SoPEC como ISCSlaves. Se observar que todos los puertos de ordenador principal USB en el SoPEC #0 son utilizados para comunicar con los 3 SoPEC ISCSlave. En total, el sistema contiene 8 Mbytes de almacenamiento de páginas comprimidas (2 Mbytes por SoPEC), de manera que el tamaño incrementado de la página no degrada la calidad de impresión del sistema con respecto a una impresora simplex A4. El ISCMaster (ISCMaestro) recibe todas las páginas comprimidas para todos los SoPEC y redistribuye los datos comprimidos por el bus USB local a los ISCSlaves (ISCEsclavos). La configuración podría imprimir 30 hojas A3 a doble cara por minuto.

4.2.6 Solución de almacenamiento DRAM SoPEC: Simplex A4 con 1 SoPEC de impresión y 1 SoPEC de memoria

Se pueden utilizar SoPEC adicionales para almacenamiento DRAM, por ejemplo, en la figura 6, una impresora simplex A4 puede ser construida con un SoPEC adicional único utilizado para almacenamiento DRAM. El SoPEC DRAM puede proporcionar suministro de datos en banda ancha garantizada al SoPEC de impresión. Las configuraciones de SoPEC pueden tener múltiples SoPEC adicionales utilizados para almacenamiento DRAM.

4.2.7 Conexión sin USB al PC principal

La figura 7 muestra una configuración en la que la conexión desde el PC principal a la impresora es una red Ethernet en vez de USB. En este caso, uno de los puertos principales de USB en SoPEC se interconecta a un dispositivo externo que proporciona conexión Ethernet-a-USB. Se debe observar que se puede requerir en esta configuración algún software de red de soporte en el dispositivo de conexión. Una memoria RAM Flash será necesaria en este sistema para proporcionar SoPEC con software de control para la función de conexión de Ethernet.

5 Tipos de colocación errónea de cabezal de impresión

5.1 Construcción del cabezal de impresión

Un cabezal de impresión de enlace está construido a partir de los CI del cabezal de impresión de enlace, colocados sobre un sustrato que contiene orificios de suministro de tinta. Una impresora con ancho de página A4 utiliza 11 CI de cabezal de impresión de enlace. Cada uno de los cabezales de impresión está colocado sobre el sustrato con referencia a marcas de registro de posicionado del sustrato.

La figura 8 muestra la disposición de los CI del cabezal de impresión (conocidos también como segmentos) sobre un cabezal de impresión. La unión entre dos CI se muestra en detalle. Las toberas más a la izquierda en cada alineación están rebajadas por 10 línea-pasos para permitir la impresión continua a través de la unión. La figura 8 presenta también algunas designaciones y convenciones coordinadas utilizadas en este documento.

La figura 8 muestra las disposiciones anticipadas de la primera generación de cabezales de impresión de enlace con 10 alineaciones de toberas que soportan cinco colores. Los mecanismos de compensación SoPEC son suficientemente generales para cubrir otras disposiciones de toberas.

5.2 Tipos de errores de colocación

Los CI de cabezales de impresión pueden ser colocados de forma errónea con respecto a su posición ideal. Esta colocación errónea puede comprender cualquier combinación de:

- 3. desplazamiento en x
- 3. desplazamiento en y
- 3. desviación (rotación alrededor de z)
- 3. cabeceo (rotación alrededor de y)
- 3. balanceo (rotación alrededor de z)

En algunos casos, los mejores resultados visuales se consiguen considerando error de colocación rotativo entre CI adyacentes en vez de error de colocación absoluto desde el sustrato. Existen algunos límites prácticos al error de colocación por el hecho de que un error de colocación grosero interrumpirá el flujo de tinta desde el sustrato a los canales de tinta del chip.

La corrección de errores de colocación requiere evidentemente la medición del error de colocación. En general, esto se puede hacer directamente por inspección de cabezal después del montaje o indirectamente escaneando o examinando una prueba impresa de modelo.

6 Compensación de error de colocación

6.1 Desplazamiento en X

El SoPEC puede compensar el error de colocación de chips de enlace en la dirección X a la mitad del punto siguiente, es decir, un error de colocación menor de 0,5 puntos-pasos o 7,9375 micras no es compensado, un error de colocación superior a 0,5 puntos-pasos pero menor de 1,5 puntos-pasos es tratado como un error de colocación de un punto-paso, etc.

El error de colocación en X sin compensar puede resultar en tres efectos:

- 3. puntos impresos desplazados de su posición correcta en todo el segmento de colocación errónea
- 3. puntos faltantes en la zona de solape entre segmentos
- 3. puntos duplicados en la zona de solape entre segmentos

El SoPEC puede corregir cada uno de estos tres efectos.

6.1.1 Corrección para la posición en X en conjunto

En la preparación de datos de línea para su impresión, el SoPEC coloca en la memoria intermedia los datos de puntos para una serie de líneas de la imagen a imprimir. La compensación de la colocación errónea comporta en general el cambio del modelo en el que estos datos de puntos se pasan a los CI del cabezal de impresión.

El SoPEC utiliza memorias intermedias separadas para los puntos pares e impares de cada color en cada línea, puesto que son impresos por diferentes alineaciones de cabezales de impresión. De este modo, la apreciación del SoPEC de una línea en esta etapa es como (hasta) 12 alineaciones de puntos, en vez de (hasta) 6 colores. Nominalmente, los puntos pares de una línea son impresos por la alineación inferior de dos alineaciones para aquel color en el cabezal de impresión y los puntos impares son impresos por la alineación superior (ver figura 8). Para el CI del cabezal de impresión de enlace del momento, hay 640 toberas en una alineación. Cada memoria intermedia de una alineación para el cabezal de impresión completo contendría 640x11 puntos por línea a imprimir, además de cierta compensación en caso necesario.

En la preparación de la imagen, el SoPEC puede ser programado en el módulo DWU para pre-compensar el hecho de que cada alineación o CI del cabezal de impresión es desplazado a la izquierda con respecto a la alineación superior. De esta manera, el punto más a la izquierda impreso para cada alineación de un color tiene el mismo desplazamiento desde el inicio de una memoria intermedia de una alineación. En realidad, la programación puede soportar formas arbitrarias del CI del cabezal.

El SoPEC tiene registros independientes en el módulo LLU para cada segmento que determinan qué punto de la imagen preparada es enviado a la tobera más a la izquierda de aquel segmento. Hasta 12 segmentos quedan soportados. Sin error de colocación el SoPEC podría ser programado para pasar los puntos 0 a 639 en una alineación al segmento 0, los puntos 640 a 1279 en una alineación al segmento 1, etc.

Si el segmento 1 estuviera mal colocado por 2 puntos-pasos a la derecha, el SoPEC podría ser ajustado para pasar los puntos 641 a 1280 de cada alineación al segmento 1 (recordando que cada alineación de datos consiste por completo de puntos impares o puntos pares desde una línea, y que el punto 1 de una alineación es impreso 2 posiciones de punto alejado del punto 0). Esto significa que los puntos son impresos en la posición correcta de modo general. Este ajuste se basa en la colocación absoluta de cada CI de cabezal de impresión. El punto 640 no es impreso, puesto que no hay tobera en esta posición del cabezal de impresión (ver sección 6.1.2 para más detalles sobre la compensación de puntos faltantes).

Un error de colocación de un número impar de puntos-pasos es más problemático, porque significa que los puntos impares de la línea requieren ser impresos por la alineación más baja de un par de color y los puntos impares por la alineación superior de un par de color por el segmento del cabezal de un par de impresión. Además, el cambio de las memorias intermedias impares y pares interfiere con la pre-compensación. Esto tiene como resultado en que la posición del primer punto a enviar a un segmento es diferente para alineaciones impares y alineaciones pares del segmento. El SoPEC soluciona este efecto al hacer que registros independientes del LLU especifican el primer punto para el impar y las alineaciones pares de cada segmento, es decir, 2 x 12 registros. Otro bit de registro determina si los datos de puntos para alineaciones impares y alineaciones pares deberían cambiadas según una base de segmento a segmento.

6.1.2 Corrección para puntos duplicados y faltantes

La figura 9 muestra la alineación detallada de puntos en la unión entre dos CI del cabezal de impresión para varios casos de error de colocación para un color único.-

Los efectos en la unión dependen en el error de colocación relativo de los dos segmentos. En el caso ideal sin error de colocación, las últimas tres toberas de la alineación superior del segmento N se entrelazan las tres toberas de la

alineación inferior del segmento N+1, dando lugar a una tobera única (y, por lo tanto, a un único punto impreso) en cada punto-paso.

5 Cuando el segmento N+1 está colocado erróneamente a la derecha con respecto al segmento N (un desplazamiento relativo positivo, según x) existen algunas posiciones de puntos sin tobera, es decir, puntos faltantes. Para desplazamientos positivos de un número impar de puntos-pasos puede haber también algunas posiciones de puntos con dos toberas, es decir, puntos duplicados. Los desplazamientos relativos negativos en X del segmento N+1 con respecto al segmento N son menos probables, dado que usualmente tendrían como resultado una colisión de los CI de los cabezales de impresión, no obstante, son posibles en combinación con un desplazamiento en Y. Un desplazamiento negativo provocará siempre puntos duplicados y provocará puntos faltantes en algunos casos. Se debe observar que la colocación y las tolerancias pueden ser desplazadas deliberadamente a la derecha en la etapa de fabricación para evitar desplazamientos negativos.

15 En el caso en que dos toberas ocupen la misma posición de punto, las correcciones descritas en la sección 6.1.1 resultarán que el SoPEC leerá los mismos datos de puntos desde la memoria intermedia de alineaciones para ambas toberas. Para evitar la impresión de estos datos dos veces, el SoPEC tiene dos registros por segmento en el LLU que especifican un número (hasta 3) de puntos a suprimir en el inicio de cada alineación, aplicándose un registro a las alineaciones impares de puntos y otro a las alineaciones pares de puntos.

20 El SoPEC compensa los puntos faltantes al añadir la posición de tobera faltante a su mapa de toberas inactivas. Esto indica la lógica de compensación de toberas inactivas en el módulo DNC para distribuir los datos desde la posición indicada a las toberas circundantes antes de preparar las memorias intermedias de alineaciones a imprimir.

6.2 Desplazamiento en Y

25 El SoPEC puede compensar el error de colocación de los CI de cabezal de impresión en la dirección Y, pero solamente a mitad con respecto a la fracción 0,1 más próximo de una línea, suponiendo una línea-paso de 15,875 micras si un CI está mal colocado en Y en 0 micras el SoPEC puede imprimir perfectamente en Y. Si un CI está mal colocado en 3,175 micras entonces se puede imprimir perfectamente. Si un CI está mal colocado en Y en 3,175 micras, se puede imprimir perfectamente, pero si un CI está mal colocado en 3 micras, ello es registrado como un error de colocación de 3,175 micras (mediado al 0,1 más próximo de una línea) y resultando en un error Y de 0,175 micras muy probablemente un error imperceptible.

35 El error de colocación en Y no compensado tiene como resultado que todos los puntos del segmento mal colocado son impresos en la posición errónea en la página.

40 La compensación del SoPEC para error de colocación en Y utiliza dos mecanismos, uno dirigido al error de colocación conjunto línea-paso y otro dirigido a la colocación errónea fraccional línea-paso. Estos mecanismos pueden ser aplicados conjuntamente para compensar errores de colocación arbitrarios al 0,1 más próximo de una línea.

6.2.1 Compensación de error de colocación según línea-paso completo

45 La sección 6.1 describe las memorias intermedias utilizadas para conservar los datos de puntos a imprimir para cada alineación. Estas memorias intermedias contienen datos de puntos para múltiples líneas de la imagen a imprimir. Debido a la separación física de alineaciones de toberas de un CI de cabezal de impresión, en cualquier momento las alineaciones distintas imprimen datos de diferentes líneas de la imagen.

50 Para un cabezal de impresión, en el que todos los CI están colocados de forma ideal, la alineación 0 de cada segmento imprime datos de la línea N de la imagen, la alineación 1 de cada segmento imprime datos de la alineación N-M de la imagen, etc., siendo N la separación de las alineaciones 0 y 1 en el cabezal de impresión. Los registros SoPEC separados en el LLU para cada alineación especifican las separaciones destinadas de alineaciones en el cabezal de impresión, de manera que el SoPEC hace el seguimiento de la imagen actual impresa por cada alineación.

55 Si un segmento está mal colocado en una línea-paso completa, el SoPEC puede compensarlo ajustando la línea de la imagen enviada a cada alineación de aquel segmento. Esto se consigue añadiendo un desplazamiento adicional de la dirección de memoria intermedia de la alineación utilizada de este segmento para cada memoria intermedia de alineaciones. Este desplazamiento provoca que el SoPEC proporcione los datos del punto a cada alineación de dicho segmento desde una línea situada más adelante en la imagen que los datos de puntos facilitados a la misma alineación en los otros segmentos. Por ejemplo, cuando segmentos correctamente colocados están imprimiendo la línea, de una imagen con la alineación 0, la línea N-M de la imagen con alineación 1, etc., entonces el segmento mal colocado está imprimiendo la línea N+1 de la imagen con la alineación 0, línea N-M+1 de la imagen con la alineación 1, etc.

65

El SoPEC tiene un registro por segmento para especificar ese desplazamiento de línea-paso completo. El desplazamiento puede ser de múltiples líneas-pasos compensando múltiples líneas de error de colocación. Se debe observar que el desplazamiento puede tener lugar solamente en la dirección de avance, correspondiendo a un desplazamiento negativo de Y. Esto significa que la disposición inicial del SoPEC se debe basar en el segmento más alto (más positivo) en el eje Y, y los desplazamientos para otros segmentos deben ser calculados a partir de esta línea base. La compensación del desplazamiento en Y requiere líneas adicionales de memoria intermedia de datos de puntos en el SoPEC igual al desplazamiento máximo relativo en Y (en líneas-pasos) entre cualesquiera dos segmentos del cabezal de impresión. Para cada segmento mal colocado, cada línea de error de colocación requiere aproximadamente 640x10, es decir 6.400 bits extra de memoria.

6.2.2 Compensación de error de colocación de línea-paso fraccional

La compensación para desplazamiento fraccional de línea-paso de un segmento se consigue por una combinación de SoPEC y sistema lógico de activación CI de cabezal de impresión.

Las alineaciones de toberas del cabezal de impresión están posicionadas por diseño con separaciones verticales en líneas-pasos que tienen un componente entero y un componente fraccional. Los componentes fraccionales son expresados con respecto a la alineación 0 y son siempre algún múltiplo de 0,1 de un línea-paso. Las alineaciones son accionadas secuencialmente en un orden determinado y la componente fraccional de la separación de la alineación se adapta a la distancia en la que se desplazará el papel entre el accionamiento o activación de una alineación y la siguiente. La figura 10 muestra la posición de alineación y orden de accionamiento de la implementación actual del CI del cabezal de impresión. Observando las dos primeras alineaciones, el papel se desplaza de 0,5 de una línea-paso entre la alineación 0 (accionada en primer lugar) y la alineación 1 (accionada en sexto lugar). Recibe datos de puntos de una línea que está situada 3 líneas antes de los datos facilitados a la alineación 0. Estos datos terminan en el papel exactamente con una separación de 3 líneas-pasos, tal como se requiere.

Si un CI del cabezal de impresión está colocado erróneamente de forma vertical en un número no entero de líneas-pasos, la alineación 0 de dicho segmento ya no se alinea con la alineación 0 de otros segmentos. No obstante, en el 0,1 de una línea más próximo, hay una alineación en el segmento con error de colocación que es un número entero de líneas-pasos alejada de la alineación 0 de los segmentos situados idealmente. Si esta alineación es activada al mismo tiempo que la alineación 0 de otros segmentos y recibe la alimentación de datos de puntos desde la línea correcta, entonces, sus puntos se alinearán con los puntos de la alineación 0 de los otros segmentos dentro de 0,1 de una línea-paso. Entonces se pueden activar alineaciones siguientes en el cabezal de impresión con error de colocación en el orden usual, pasando en retorno a la alineación 0 después de la alineación 9. Este orden de activación resulta en la activación de cada alineación en el mismo tiempo que las alineaciones de otros cabezales de impresión más próximos a un número entero de líneas-pasos de alejamiento.

La figura 11 muestra un ejemplo en el que el segmento con error de colocación es desplazado en 0,3 de una línea-paso. En este caso, la alineación 5 de segmento con error de colocación se encuentra exactamente a 24,0 líneas-pasos de la alineación 0 del segmento ideal. Por lo tanto, la alineación 5 es activada en primer lugar en el segmento con error de colocación, seguida de la alineación 7, 9, 0 etc., tal como se ha mostrado. Cada alineación es activada al mismo tiempo que la alineación en el segmento ideal, que es un número entero de líneas en alejamiento. Esta selección de la alineación inicial de la secuencia de activación es controlada por un registro de cada CI de cabezal de impresión.

El papel que desempeña el SoPEC en la compensación del error de colocación fraccional de línea-paso consiste en suministrar unos datos de puntos correctos para cada alineación. Observando la figura 11, se puede apreciar que para imprimir de forma correcta, la alineación 5 en el cabezal de impresión con error de colocación necesita datos de puntos de una línea situada 24 líneas antes en la imagen que los datos suministrados a la alineación 0. En el cabezal de impresión ideal, la alineación 5 necesita datos de puntos de una línea situada 23 líneas antes en la imagen que los datos suministrados en la alineación 0. En general, cuando se utiliza una alineación de inicio sin omisión para un segmento, algunas alineaciones para dicho segmento necesitan el desplazamiento de sus datos en una línea con respecto a los datos que recibirían para una alineación de inicio con omisión. El SoPEC tiene un registro en LLU para cada alineación de cada segmento que especifica si se tiene que aplicar un desplazamiento de una línea cuando se buscan datos para aquella alineación de aquel segmento.

6.3 Balanceo (rotación alrededor de X)

Este tipo de desplazamiento erróneo por rotación significa que todas las toberas terminarán apuntando más arriba en la página en sentido Y o más abajo en la página en sentido Y. El efecto es el mismo que el del error de colocación en Y, excepto que existe un efecto diferente en Y para cada grosor de medio (dado que la magnitud del error de colocación depende de la distancia que tiene que recorrer la tinta).

En algunos casos puede ocurrir que el grosor de los medios no provoca diferencia visual efectiva con el resultado y esta forma de error de colocación se puede incorporar simplemente en la compensación de error de colocación en Y.

Si el grosor de los medios no establece diferencia que se pueda caracterizar, entonces la programación de la colocación errónea de Y se puede ajustar para cada impresión, basándose en el grosor de los medios.

5 Se apreciará que la corrección para balanceo es particularmente de interés cuando se utiliza más de un módulo de cabezal de impresión para formar un cabezal de impresión, puesto que son las discontinuidades entre bandas impresas por módulos adyacentes las que son más objeccionables en este contexto.

6.4 Cabeceo (rotación alrededor de Y)

10 En esta rotación, un extremo del CI entra más en un sustrato que el otro extremo. Esto significa que la impresión en la página se encontrará alejada en un cierto número de puntos al final de lo que se encuentra alejada con respecto a los medios (es decir, menor densidad óptica) y los puntos estarán más juntos al extremo que está más próximo a los medios (más densidad óptica) con una reducción lineal del efecto desde un extremo al otro. Si esto produce cualquier tipo de artefacto visual, es desconocido, pero no es compensado en el SoPEC.

15 6.5 Desviación (rotación alrededor de Z)

20 Este tipo de desplazamiento erróneo de rotación significa que las toberas en un extremo de CI imprimirán más abajo la página en Y que el otro extremo del CI. Puede haber también un incremento ligero de densidad óptica dependiendo de la magnitud de la rotación.

25 El SoPEC puede compensar este efecto proporcionando continuidad de primer orden, si bien no continuidad de segundo orden en la realización preferente. La continuidad de primer orden (en la que la posición Y de extremos de línea adyacentes queda compensada) se consigue utilizando el mecanismo de compensación de desviación en Y, pero considerando error de colocación relativo en vez de absoluto. La continuidad de segundo orden (en la que la pendiente de las líneas en los módulos de impresión adyacentes es, por lo menos, parcialmente igualada) se puede afectar aplicando una compensación del desplazamiento en Y según una base por píxel. Si bien un técnico en la materia tendrá pocas dificultades procedentes de la diferencia de temporización que posibilita dicha compensación, el SoPEC no lo compensa y, por lo tanto, no se describe en detalle en este documento.

30 La figura 12 muestra un ejemplo en el que el CI del cabezal de impresión número 4 es colocado con desviación, tal como se muestra en la figura 12, mientras que todos los demás CI del cabezal de impresión están perfectamente colocados. El efecto de la desviación es que el extremo izquierdo del segmento 4 del cabezal de impresión tiene una desviación aparente en Y de -1 línea-paso con respecto al segmento 3, mientras que el extremo de la derecha del segmento 4 tiene una desviación aparente en Y de una línea-paso con respecto al segmento 5.

35 Para proporcionar continuidad de primer orden en este ejemplo, los registros del SoPEC serían programados de manera que los segmentos 0 a 3 tienen un desplazamiento en Y de 0, el segmento 4 tiene un desplazamiento en Y de -1 y los segmentos 5 y superiores tienen un desplazamiento en Y de -2. Se debe observar que los desplazamientos en Y se acumulan en este ejemplo, aunque el segmento 5 está perfectamente alineado con el segmento 3, tienen programadas diferentes desviaciones en Y.

40 Se apreciará que una determinada compensación es mejor que ninguna y no es necesario en todos los casos corregir perfectamente el balanceo y/o la desviación. La compensación parcial puede ser apropiada dependiendo de la desviación específica. Igual que en el balanceo, la corrección de una desviación es particularmente aplicable a cabezales de impresión multimódulo, pero también se puede aplicar a cabezales de impresión de módulo único.

7 Requerimientos para cabezales de impresión

50 7.1 Número de colores

El cabezal de impresión se diseñará para 5 colores. En la actualidad la utilización pretendida es:

- (i) ciano
- (ii) magenta
- 55 (iii) amarillo
- (iv) negro
- (v) infrarrojo

60 No obstante, la metodología de diseño debe ser capaz de proponerse un número distinto de 5 si cambia el número actual de colores. En caso de cambio, sería a 6 (añadiéndose fijador ("fixative")) o a 4 (eliminando el infrarrojo).

El chip del cabezal de impresión no supone ningún orden en particular de los 5 canales de color.

7.2 canales de toberas

El cabezal de impresión contendrá 1280 toberas de cada color - 640 toberas de una alineación proyectando puntos pares y 640 toberas de otra alineación proyectando puntos impares. Esto significa que se requieren 11 cabezales de impresión de enlace para ensamblar un cabezal de impresión A4/carta.

No obstante, la metodología de diseño debe ser capaz de proponerse un número distinto de 1280 si cambia el número actual de toberas por color. Cualquier longitud distinta puede necesitar ser un múltiplo de 32 ó 64 para permitir el enrutado de los canales de tinta.

7.3 Separación de las toberas

El cabezal de impresión estará previsto para impresión de 1600 dpi. Esto significa que las gotitas de tinta deben depositarse en la página separadas de una distancia de 15,875 micras.

La distancia entre puntos de 15,875 micras junto con las exigencias de MEMS significa que la distancia horizontal entre dos toberas adyacentes en una alineación única (por ejemplo, proyectando puntos pares) será de 31,75 micras.

Todos los 640 puntos en una alineación impar o par de color están exactamente alineados verticalmente. Las alineaciones son proyectadas secuencialmente, de manera que una alineación completa es proyectada en una pequeña fracción (nominalmente una décima parte) de un tiempo de línea, con la proyección de toberas individuales distribuida dentro de este tiempo de alineación. Como resultado, los puntos pueden terminar sobre el papel con un error de colocación vertical de hasta una décima parte del paso de un punto. Esto se considera aceptable.

La distancia vertical entre alineaciones se ajusta basándose en el orden de proyección de la alineación. La proyección puede empezar con una alineación y luego sigue una rotación fija. La figura 13 muestra el orden de proyección por omisión de 1 a 10, empezando en la alineación par superior. Las alineaciones están separadas por un número exacto de líneas de puntos, más una fracción de una línea de puntos que corresponde a la distancia que se desplazará el papel entre tiempos de proyección de alineaciones. Esto permite una impresión exacta punto a punto de cada color. La alineación de inicio se puede variar para corregir la falta de alineación vertical entre chips al 0,1 píxel más próximo. El SoPEC retrasa de manera apropiada los datos de cada alineación para permitir la separación y el orden de proyección.

Una limitación adicional es que las alineaciones impares y pares para un color determinado deben ser colocadas suficientemente juntas para permitir que compartan un canal de tinta. Esto tiene como resultado la separación vertical mostrada en la figura 364, en la que L representa un paso de punto.

7.4 Enlace de los chips

Los múltiples chips de cabezales de impresión idénticos deben ser capaces de ser enlazados entre sí para formar un cabezal de impresión efectivamente ensamblado de forma horizontal.

Si bien hay varias disposiciones internas posibles, las cuestiones de tolerancia de construcción y de ensamblaje han constituido una disposición interna de un triángulo rebajado (es decir, un conjunto de alineaciones) de toberas dentro de una serie de alineaciones de toberas, tal como se muestra en la figura 14. Estos cabezales de impresión pueden ser desplazados entre sí, tal como se ha mostrado en la figura 15.

La compensación para el triángulo se lleva a cabo preferentemente en el cabezal de impresión, pero si las exigencias de almacenamiento son demasiado grandes, la compensación en triángulo puede tener lugar en el SoPEC. No obstante, si la compensación es llevada a cabo en el SoPEC, se requiere en la presente realización que haya un número par de toberas en cada lado del triángulo.

Se apreciará que el triángulo dispuesto adyacente en el extremo del chip proporciona el mínimo de exigencias de almacenamiento en el cabezal de impresión. No obstante, cuando las exigencias de almacenamiento son menos críticas, se pueden utilizar otras formas. Por ejemplo, las alineaciones rebajadas pueden adoptar la forma de un trapecoide.

La unión entre cabezales adyacentes tiene un ángulo de 45° con respecto a los bordes superior e inferior del chip. El borde de unión no será recto, sino que tendrá un perfil de diente de sierra o similar. La separación nominal entre losetas es de 10 micras (medida perpendicularmente al borde). El SoPEC puede ser utilizado para compensar tanto desalineaciones horizontales como verticales de los cabezales de impresión con un cierto coste en cuanto a memoria y/o calidad de la impresión.

Se debe observar también que el movimiento del papel es fijo para este diseño específico.

7.5 Velocidad de impresión

Es posible una velocidad de impresión de 60 páginas A4/carta por minuto. El cabezal de impresión se adaptará a lo siguiente:

- 5 3. longitud de página = 297 mm (A4 es la longitud de página más larga)
3. un intersticio entre páginas de 60 mm o menos (las mejores estimaciones actuales son de más o menos 15 +/- 5 mm). Esto implica una velocidad de líneas de 22.500 líneas por segundo. Se debe observar que si el intersticio de página no se tiene que tomar en consideración en los cálculos de velocidad de páginas, entonces una velocidad de líneas de 20 KHz es suficiente.

10 Suponiendo que se requiera intersticio de páginas, el cabezal de impresión debe ser capaz de recibir los datos para una línea completa durante el tiempo de la línea, es decir, 5 colores 1280 puntos 22.500 líneas = 144 MHz o más (173 MHz para 6 colores).

15 7.6 Patillas

Una exigencia global es la de minimizar el número de patillas.

20 El número de patillas es determinado principalmente por el número de patillas de alimentación y de tierra para los Vpos. Existe un límite inferior para este número basado en normas de corriente y electromigración promedio. Existe también un impacto significativo de área de enrutado por la utilización de un menor número de patillas de alimentación.

25 Como resumen, una energía de proyección de 200 nJ implica aproximadamente un consumo promedio de 12,5 W para una cobertura de tinta para el 100% o de 2,5 W por chip con un suministro de 5 V. Esto determinaría un mínimo de 20 pares de Vpos/Gnd. No obstante, al incrementar este número a unos 40 pares se podría ahorrar aproximadamente 100 micras de altura del chip debido a un enrutado más fácil.

30 En esta fase, el cabezal de impresión supone 40 pares de Vpos/Gnd más 11 patillas Vdd (3,3 V) más 6 patillas de señal haciendo un total de 97 patillas por chip.

7.7 Orificio de suministro de tinta

35 A nivel del CMOS, el orificio de suministro de tinta para cada tobera es definido por un anillo de estanqueidad metálico en forma de rectángulo (con esquinas cuadradas), que mide 11 micras horizontalmente por 26 micras verticalmente. El centro de cada orificio de suministro de tinta se encuentra directamente por debajo del centro de la tobera del MEM, es decir, la separación horizontal y vertical del suministro de tinta es la misma que la separación de las toberas correspondientes.

40 7.8 ESD

El cabezal de impresión será muy probablemente insertado en un cartucho de impresión para inserción en la impresora, de manera similar a la forma en la que se inserta un cartucho de tóner de impresora láser en una impresora láser.

45 En el entorno de hogar/oficina, pueden tener lugar descargas de ESD hasta 15 kV durante el manejo. No es factible proporcionar protección contra estas descargas como parte del chip, de manera que se necesitará algún tipo de protección durante la manipulación.

50 El propio chip del cabezal de impresión estará previsto para MIL-STD-883 clase 1 (modelo 2 kV para cuerpo humano) que es apropiado para ensamblaje y prueba en un entorno controlado por ESD.

7.9 EMI

55 No hay exigencias específicas para EMI actualmente a parte de minimizar las emisiones todo lo que sea posible.

7.10 Enchufe/desenchufe activo

60 Puede ser necesario el desmontaje del cartucho (y, por lo tanto, del cabezal de impresión) para sustitución del cartucho o la causa de un atasco de papel.

No hay exigencias en el cabezal de impresión para resistir una situación de enchufe/desenchufe activo o "en caliente". Esto será tenido en cuenta por la cuna y/o la parte electromecánica del cartucho.

7.11 Secuenciado de potencia

El cabezal de impresión no tiene ninguna exigencia específica para el secuenciado de suministro de 3,3 V y 5 V. No obstante, hay la exigencia de mantener la reposición ("reset") accionado (bajo) al aplicar potencia.

7.12 Reposición ("reset") en situación de potencia

Será suministrado al cabezal de impresión. No hay exigencias para circuitos de reposición en situación de potencia para los circuitos dentro del cabezal de impresión.

7.13 Rango de voltaje de salida

Todas las patillas de salida (que van típicamente al SoPEC) funcionarán al 3,3 V_{dd} +5%.

7.14 Rango de temperatura

El CMOS del cabezal de impresión será verificado en cuanto a su funcionamiento en un rango de -10C a 11 10C.

7.15 Fiabilidad y vida útil

El CMOS del cabezal de impresión estará previsto para una vida útil mínima de 10 billones de proyecciones por tobera.

8 Resumen físico

El SRM043 es un chip integrado CMOS y MEMS. Las estructuras/toberas MEMS pueden proyectar tinta que ha pasado a través del sustrato CMOS por pequeños orificios realizados por ataque químico.

El SMR043 tiene toberas dispuestas para crear 1600 puntos por pulgada colocados con precisión de impresión. El SRM043 tiene 5 colores, 1280 toberas por color.

El SRM043 está diseñado para enlazarse a un SRM043 similar con perfecta alineación, de manera que la imagen impresa no tiene artefactos a través de la unión entre los dos chips.

El SRM043 contiene 10 alineaciones de toberas dispuestas en forma de pares de alineaciones superiores e inferiores de 5 tintas diferentes. Las alineaciones apareadas comparten un canal de tinta común en la parte posterior de la matriz. Las toberas, en una de las alineaciones apareadas están separadas horizontalmente entre sí entre dos pasos de punto y están desplazadas una con respecto a otras.

8.1 Disposición de color

1600 dpi tiene un paso de puntos de DP 15,875 m. La celda unitaria de toberas de impresión MEMS tiene una anchura de 2 DP por 5DP (31,75 m x 79,375 m). Para conseguir 1600 dpi por color, dos alineaciones horizontales de toberas (1280/2) están situadas con un desplazamiento horizontal de 5DP (2,5 celdas). El desplazamiento vertical es de 3,5DP entre dos alineaciones del mismo color y 10,1DP entre alineaciones de diferente color. Esta pendiente continúa entre colores y tiene como resultado un área de impresión que es un trapecoide, tal como se ha mostrado en la figura 16.

Dentro de una alineación, las toberas están perfectamente alineadas verticalmente.

8.2 Disposición de toberas de enlace

Por razones de sellado de la tinta, se requiere un área importante de silicona más allá de las toberas extremas de cada alineación en la base de la matriz cerca del lugar en el que el chip se enlaza con el chip siguiente. Para conseguir este efecto, las primeras toberas de cada alineación están desplazadas verticalmente DP. Los datos para las toberas del triángulo se deben retrasar en los tiempos de 10 líneas para adaptarse al desplazamiento vertical del triángulo. El número correcto de bits de datos en el inicio de cada alineación es colocado en un FIFO. Los datos de la salida del FIFO son utilizados de manera alternativa. El resto de los datos de la alineación se desvían del FIFO.

9 Diagrama de bloques y resumen de los módulos CMOS

La figura 19 muestra los niveles superiores del diagrama de bloques y por extensión la lista de interconexiones de la capa superior para el cabezal de impresión.

Los módulos que comprenden los CMOS del cabezal de impresión de enlace son:

9.1 Núcleo

El núcleo contiene un conjunto de celdas unitarias y el registro de desplazamiento de columnas (columnSR).

- 5 La Celda Unitaria es la estructura de base del cabezal de impresión consistiendo en un bit del registro de desplazamiento de datos de la alineación, una báscula electrónica para doble memoria intermedia de los datos, el mecanismo MEMS de proyección de tinta, un transistor grande para activar los MEMS y algunas puertas para activar el transistor en el momento correcto.
- 10 El registro de desplazamiento de columnas se encuentra en el fondo del conjunto de celdas unitarias del núcleo. Se utiliza para generar sincronización para la proyección de las celdas unitarias, conjuntamente con el fpg.

9.2 Compensación del retardo del triángulo (TDC)

- 15 El módulo TDC controla la carga de datos en los registros de desplazamiento de las alineaciones del núcleo.

El triángulo rebajado en la parte izquierda de las impresiones de núcleo de las 10 líneas inferiores más bajas en la página que el volumen de cada alineación. Esto implica que los datos tienen que ser retrasados en 10 veces el tiempo de una línea antes de la proyección de la tinta. Para minimizar la sobrecarga en el controlador de impresión y para hacer más concreto el interfaz, este retardo se facilita en chip.

20

El bloque TDC conecta a un FIFO utilizado para almacenar los datos a retarda y enruta los datos de las primeras toberas en una alineación específica con datos a través del FIFO. Todos los datos subsiguientes se pasan directamente a través de los registros de la alineación.

25

El TDC serializa también datos con anchura de 8 bits en la velocidad de símbolos de 28,8 MHz a grupos de 2 bits a una velocidad de 144 MHz, enruta estos datos a todos los registros de alineaciones y genera de manera sincronizada señales de reloj cerradas para el registro de desplazamiento de alineación a la que se ha accedido.

30

9.3 FPG

El "Fire and Profile Generation" (Generador de Proyección y de Perfil) controla la secuencia de proyección en base a las toberas de una alineación y a una columna y la amplitud de los impulsos de proyección aplicados a cada accionador.

35

Produce impulsos de perfil sincronizado para cada alineación del núcleo. También genera señales de reloj y de datos para activar la ColumnSR. Las actualizaciones de la columna, procedentes de la ColumnSR, el perfil de la alineación y los datos dentro del núcleo son añadidos en conjunto para proyectar los accionadores de celdas unitarias y, por lo tanto, inyectar la tinta.

40

El FPG secuencia la activación para producir una colocación exacta de los puntos, compensando la posición del cabezal de impresión y generando perfiles de amplitud correcta.

9.4 DEX

45 El "Data Extractor" convierte la corriente de datos de entrada en una instrucción con amplitud de bite y símbolos de datos a la CU. Actúa en interfaz con un Datamux completamente adaptado para muestrear datos presentados al chip en el aspecto óptimo. Estos datos son a continuación decodificados, los símbolos son alineados y deserializados y a continuación decodificados. Los datos y el tipo de símbolo se pasan a la figura.

50

9.5 CU

La "Command Unit" (Unidad de Control) contiene la mayor parte de los registros de control. El responsable de implementar el protocolo de instrucciones y enruta el control y datos y señales de reloj al resto del chip, según sea apropiado. La CU contiene también toda la funcionalidad BIST.

55

La CU sincroniza reset_n para el resto del chip. El reset es eliminado de manera sincronizada, pero es aplicado a los flip flops de la patilla de borrado asincrónico. La activación de proyección es anulada con una señal asincrónica de reposición.

60

9.6 IO

El chip tiene un reloj de alta velocidad y conexiones de datos LVDS conectadas al módulo DEX.

- 65 Existe una entrada reset_n y una salida de drenaje modal tristate/open gestionado por la CU.

Existen también una serie de conexiones a tierra, conexiones VDD y también conexiones VPOS para la celda unitaria.

5 El diseño no debe tener exigencias de secuenciado de potencia, pero requiere la aplicación de reset_n en la aplicación de potencia.

El secuenciado de la falta de potencia requiere que la protección ESD de las conexiones esté puesta a tierra, no pueden existir diodos entre las vías de VPOS y VDD.

10 De manera similar, el traductor de nivel de la celda unitaria debe asegurar que el transistor de conmutación PMOS está desconectado en el caso de que los VPOS estén activados antes de VDD.

9.7 Funcionamiento normal

15 El funcionamiento normal del cabezal de impresión de enlace es el siguiente:
 reiniciar ("reset") el cabezal
 programar los registros para controlar la secuencia de proyección y parámetros
 cargar datos para una única línea de impresión (hasta) 10 alineaciones del cabezal de impresión, enviar una
 instrucción de proyección ("FIRE"), que retiene los datos cargados y empieza un ciclo de proyección mientras el ciclo
 20 de proyección está en marcha, carga datos para la siguiente línea de impresión si la página no se ha terminado,
 pasa a 4.

Se debe observar que la separación de instrucciones de proyección ("FIRE") determina la velocidad de impresión (en líneas/segundo). El cabezal de impresión sería ajustado normalmente, de manera que un ciclo de proyección se
 25 extiende a todo el tiempo disponible entre instrucciones de proyección ("FIRE").

10 Descripción detallada del módulo TDC

10.1 TDC 10

Tabla 1. TDC 10

Señal	Drn	hacia/desde	Descripción
di[7:0]	entrada	desde:CU	8 datos de 8 bits de alineación a una velocidad de símbolos (clk28)
data_valid	entrada	desde:CU	Activar para datos en dominio clk28
clk	entrada	desde:IO	Señal de reloj 288 MHz
phi9	entrada	desde:DEX	Sincronización señal clk
tdc_bypass	entrada	desde:CU	Desactivar compensación retardo triángulo
ld_n	entrada	desde:CU	Iniciar ciclo proyección
do[1:0]	salida	hacia:núcleo	Enviar datos a registros de desplazamiento alineación núcleo
rclk[9:0]	salida	hacia:núcleo	Señales de reloj de la alineación de registro de desplazamiento de núcleo. Señales de reloj a 144 MHz, no más de una funcionando a la misma vez
row[3:0]	entrada	desde:CU	Alineación de núcleo en la que escribir
newrow	entrada	desde:CU	La alineación de núcleo ha cambiado, recalcular
fifo_di[1:0]	salida	hacia:TDC_FIFO	Primeros datos retardados ascendentes
fifo_do[1:0]	entrada	desde:TDC_fifo	Datos retardados del fifo
fifo_clk	salida	hacia:TDC_fifo	Señal de reloj fifo. Señal de reloj a 144 MHz, alineada a rclks
Single_r	entrada	desde:CU	Genera un solo evento rclk cuando es activado
Clk			Utilizado para lectura núcleo

10.2 Funcionabilidad

35 El TDC recibe datos de alineación de la CU, parcialmente los serializa y los escribe a la alineación de cabezales de impresión direccionada en el momento. También elimina el número requerido de bits desde el inicio de la alineación y los almacena en el TDC_fifo sustituyéndolos con bits desplazados del tdc_fifo. Esto ocurre de forma transparente al SoPEC maestro.

40 El TDC genera una señal de reloj de fase de símbolo local utilizando phi9. Esta información de fase de señal de reloj, junto con el nivel data_valid, es utilizada para generar señales de reloj fifo y de alineación. Estas señales de reloj son temporizadas, tal como se muestra en la figura 21. El número preciso de señales de reloj fifo por alineación se muestra en la tabla 3.

45 La CU indica cuando la alineación direccionada en el momento cambia. Esta alineación es mapeada para conseguir el número de bits para pasar a través del FIFO y también si el número de bits del FIFO es impar. [El FIFO actual no es nunca impar, pero este no ha sido siempre el caso, de manera que el sistema lógico permanece en RTL]. Se carga un contador con un número total de relojes requerido y a continuación se permite el contaje. Cuando alcanza

el contaje terminal se dispone un indicador. Este indicador es utilizado para indicar si los datos de la alineación se han retardado a través del FIFO o han pasado directamente al núcleo. Hay un único indicador de realizado, por lo que una alineación puede ser direccionada solamente una vez por cada ciclo de proyección.

5 Si el número de bits a retardar es impar y el contador ha alcanzado el contaje terminal, entonces un bit para el núcleo es tomado del FIFO y un bit del byte presentados en el momento. El bit del FIFO utilizado es siempre fifo_do[0]. fifo_do[1] es descartado en este caos.

10 Un bit tdc_bypass provoca siempre que los datos deriven el fifo y pasen directamente al núcleo. Esta modalidad puede ser utilizada para una prueba de impresión, para desbloquear una tobera y potencialmente si el SoPEC tiene que ser utilizado para compensar el retardo del triángulo.

15 Este diseño permite que el núcleo sea direccionado al azar en caso necesario. Todas las líneas de una página deben ser escritas en el mismo orden de la alineación. Una vez que una alineación ha empezado la escritura, debe ser terminada. Como mínimo, suficientes símbolos para llenar el fragmento fifo del TDC deben ser enviados para cada alineación para cada línea. Si se envían menos de 80, pero un mínimo del número mostrado en la tabla 3, columna central, el TDC funcionará correctamente, pero los errores por cantidad inferior serán informados por la CU.

20 A pesar de lo anterior, si se activa la entrada single_rclk, entonces se generará para la alineación indicada en el momento, rclk[.]. Este rclk podrá ser activado en la siguiente fase impar de clk. Este rclk es un ciclo único de clk en amplitud y solamente existe uno. No hay control de los dos bits escritos al núcleo en esta modalidad.

10.3 TDC FIFO

25 10.3.1 TDC FIFO IO

Tabla 2. TDC FIFO IO

Señal	Drn	Hasta/desde	Descripción
fifo_di[1:0]	entrada	desde:tdc	Entrada de datos fifo
fifo_do[1:0]	salida	hasta:tdc	Salida de datos fifo
fifo_clk	entrada	desde:tdc	Reloj fifo en 144 MHz. Este reloj es generado como señal de reloj de impulso en el módulo TDC

30 10.3.2 Funcionalidad TDC FIFO

30 Para permitir que los cabezales de impresión se encuentren a tope sin juntas, existe una sección en la parte más a la izquierda del núcleo, en la que un grupo triangular de toberas, algunas de cada alineación, está desplazado hacia abajo. Esto aumenta la distancia lineal entre toberas consecutivas en la misma alineación lógica a través de la unión, permitiendo un sellado de la tinta más sencillo entre el cabezal de impresión y el sistema de distribución de la tinta.
 35 Se observará que las dimensiones y forma de las alineaciones rebajadas son arbitrarias, pero que haciéndolas triangulares y de dimensiones mínimas tiene el impacto deseable de reducir la cantidad de memoria requerida para retener los datos en las alineaciones rebajadas.

40 El número de toberas en el triángulo rebajado difiere de cada alineación y se ha mostrado en la tabla 3. Estas toberas proyectarán ciclos de 10 proyecciones después de la inacción o reposo de la alineación, con el resultado de que la tinta es alineada sobre el papel con la mayor parte de la alineación. Para facilitar este efecto, los bits a retardar son escritos en un fifo llamado tdc_fifo. Esto retarda estos bits en 10 alineaciones.

45 Dado que los registros de desplazamiento de núcleo son básicamente de una anchura de 2 bits, el fifo se hace también de 2 bits y es sincronizado a la misma velocidad que los registros de desplazamiento de la alineación, 144 MHz. Los inventores han elegido la sincronización de ambas alineaciones de fifo con una señal de reloj común para implementación. Esto requiere la adición de algunas localizaciones extra al fifo si el número de localización fifo es impar para una alineación específica.

50 Se generan 320 señales de reloj por alineación para cargar una alineación de núcleo completa. El fifo es sincronizado para un número variable de señales de reloj en el inicio de una alineación, tal como se muestra en la tabla 3.

Tabla 3. Alineaciones triángulo

Alineación	Toberas en triángulo rebajado	Señales de reloj FIFO al inicio de la alineación
0	4	2
1	6	3
2	12	6
3	14	7
4	20	10
5	22	11
6	28	14
7	30	15
8	36	18
9	38	19
Subtotal 1	210	

El triángulo es rebajado en 10 alineaciones, de manera que se requieren 2100 flip flops en el TDC_fifo. Este debe ser conformado como 2X1050.

5

10.3.4 Implementación TDC FIFO

El TDC FIFO es implementado como macro duro para minimizar las exigencias de área.

10 Se escribe una lista de interconexiones verilog utilizando basculantes (flip flop) instanciados específicamente como ejemplos. El flipflop utilizado es el mismo que el utilizado en el registro de desplazamiento. Está optimizado en cuanto a dimensiones, siendo optimizado aproximadamente un tercio de TSMC flipflop estándar en cuanto a tamaño. Tiene potencia limitada y requiere para funcionar señal de reloj y clock_bar.

15 El diseño utiliza un juego repetido de 8 columnas en el que los datos oscilan hacia arriba y hacia abajo, un par a la izquierda y un par a la derecha. Estas dos columnas están conectadas en la parte inferior izquierda para formar un registro de desplazamiento con una anchura de 2 bits. Las entradas y salidas se encuentran todas en la esquina inferior de la derecha.

20 Esta implementación facilita un IO sincronizado, con referencia a una señal de reloj local y permite también la puesta en memoria tampón regular de señales de reloj a lo largo de la matriz. Se utiliza "space" para verificar la configuración y los tiempos de retención se cumplen en todos los casos.

25 La señal de reloj cerrada ("gated") es escogida por razones de potencia. Esta señal de reloj es generada en el TDC utilizando una señal de reloj de 288 MHz. El TDC FIFO puede hacer circular datos a 144 MHz y tiene un retardo de 1050 señales de reloj (para un cabezal de impresión de 10 alineaciones). El fifo eleva la señal de reloj de borde activada.

10.3.5 Sincronización

30

El tdc fifo tiene una latencia de 1050 señales de reloj.

Impresión de un número menor que el número total de canales disponibles en el cabezal de impresión

35 Es posible utilizar el SoPEC para enviar datos de puntos a un cabezal de impresión que está utilizando menos de su complemento total de alineaciones. Por ejemplo, es posible que los canales de fijación ("FIXATIVE") IR y negro sean omitidos en una impresora de tipo sencillo, de bajo coste. En vez de diseñar un nuevo cabezal de impresión que tiene solamente 3 canales, es posible seleccionar qué canales son activos en un cabezal de impresión con un número más grande de canales, tal como la versión de canales actualmente preferente. Puede ser deseable utilizar un cabezal de impresión que tiene una o varias toberas defectuosas hasta en tres alineaciones como cabezal de impresión (o módulo de cabezal de impresión) en una impresora de tres colores.

40

Sería desventajoso tener que cargar datos vacíos en cada canal vacío, por lo que es preferente permitir que una o varias alineaciones sean desactivadas en el cabezal de impresión.

45

El cabezal de impresión tiene ya un registro que permite que cada alineación sea activada o desactivada individualmente (registro ENABLE) en la dirección 0. En la actualidad, todo ello resulta en la supresión de proyección ("firing") para una alineación no activada.

50 Para evitar que el SoPEC necesite enviar datos en blanco para las alineaciones no utilizadas, la funcionalidad de estos bits se extiende a:

1. saltar sobre alineaciones desactivadas cuando se escribe el registro DATA_NEXT;

2. forzar bits falsos en el TDC FIFO para una alineación desactivada correspondiendo al número de toberas de la sección de triángulo rebajado para dicha alineación. Estos bits falsos son escritos inmediatamente siguiendo la escritura de la primera alineación al fifo siguiendo una instrucción de proyección ("firing").
- 5 Utilizando esta disposición, es posible el funcionamiento de un cabezal de impresión de 6 colores como cabezal de 1 a 6 colores, dependiendo de la modalidad prevista. La modalidad se puede prever por el control de la impresora (SoPEC); una vez ajustado, el SoPEC necesita enviar solamente datos de puntos para los canales activos del cabezal de impresión.

REIVINDICACIONES

- 5 1. Módulo de cabezal de impresión que comprende una serie de alineaciones de toberas de cabezal de impresión, incluyendo cada alineación una parte correspondiente de alineación desplazada, incluyendo el desplazamiento de cada parte de alineación una componente en una dirección normal a la de anchura de página a imprimir, caracterizado porque:
- 10 las partes de alineación desplazadas de, como mínimo, algunas de las alineaciones, tienen diferente longitud que las partes de alineación desplazadas de, como mínimo, algunas de las otras alineaciones y las partes de alineación desplazadas están dispuestas adyacentes a un extremo del módulo del cabezal de impresión.
- 15 2. Módulo de cabezal de impresión, según la reivindicación 1, en el que las dimensiones de las respectivas partes de alineación desplazada aumentan de alineación a alineación en la dirección normal a la de la anchura de la página a imprimir.
3. Módulo de cabezal de impresión, según la reivindicación 1, en el que las partes de alineación desplazadas comprenden conjuntamente una forma general trapecial, en planta.
- 20 4. Módulo de cabezal de impresión, según la reivindicación 1, en el que las partes de alineación desplazadas comprenden conjuntamente una forma general triangular, en planta.
5. Módulo de cabezal de impresión, según cualquiera de las reivindicaciones anteriores, en el que el módulo de cabezal de impresión es un circuito integrado de cabezal de impresión.
- 25 6. Cabezal de impresión que comprende una serie de módulos de cabezal de impresión, incluyendo, como mínimo, uno de los módulos de cabezal de impresión, de acuerdo con cualquiera de las reivindicaciones anteriores.
- 30 7. Cabezal de impresión, según la reivindicación 6, en el que los módulos de cabezal de impresión tienen la misma forma y configuración unos que otros y están dispuestos, extremo a extremo, a través de la anchura prevista de impresión.
8. Cabezal de impresión, según la reivindicación 6 ó 7, en el que los módulos de cabezal de impresión definen conjuntamente un cabezal de impresión de anchura de página.
- 35 9. Controlador de impresora para suministrar datos a un módulo de cabezal de impresión, según cualquiera de las reivindicaciones 1 a 5, estando configurado el controlador de la impresora para controlar el orden y la sincronización de los datos suministrados al módulo de cabezal de impresión, de manera que las partes de alineación desplazadas son compensadas durante la impresión con el módulo de cabezal de impresión.
- 40 10. Impresora de chorros de tinta que comprende el cabezal de impresión, según cualquiera de las reivindicaciones 6 a 8, y el controlador de impresora, según la reivindicación 9.

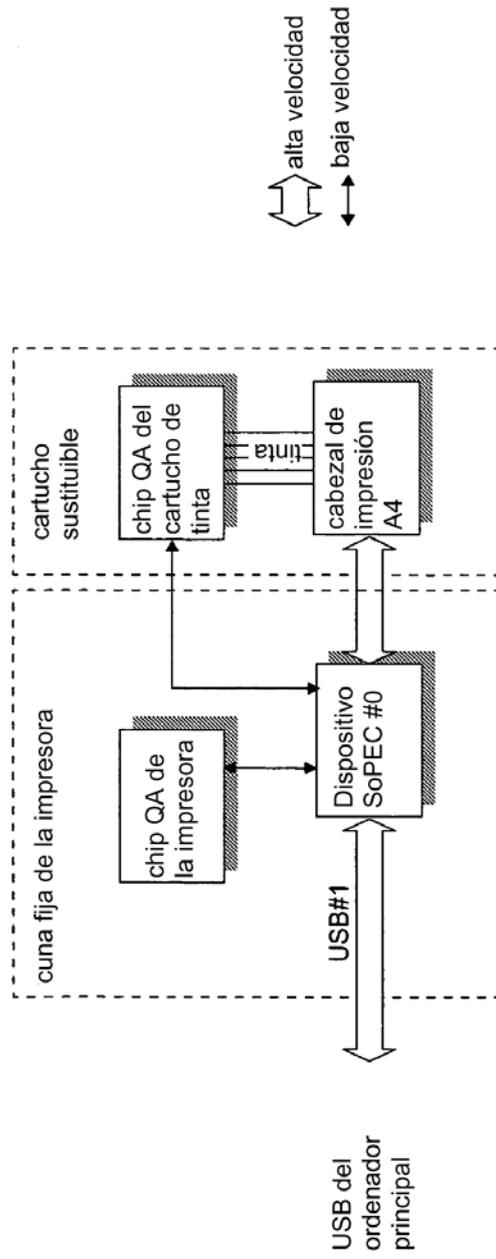


FIG. 1

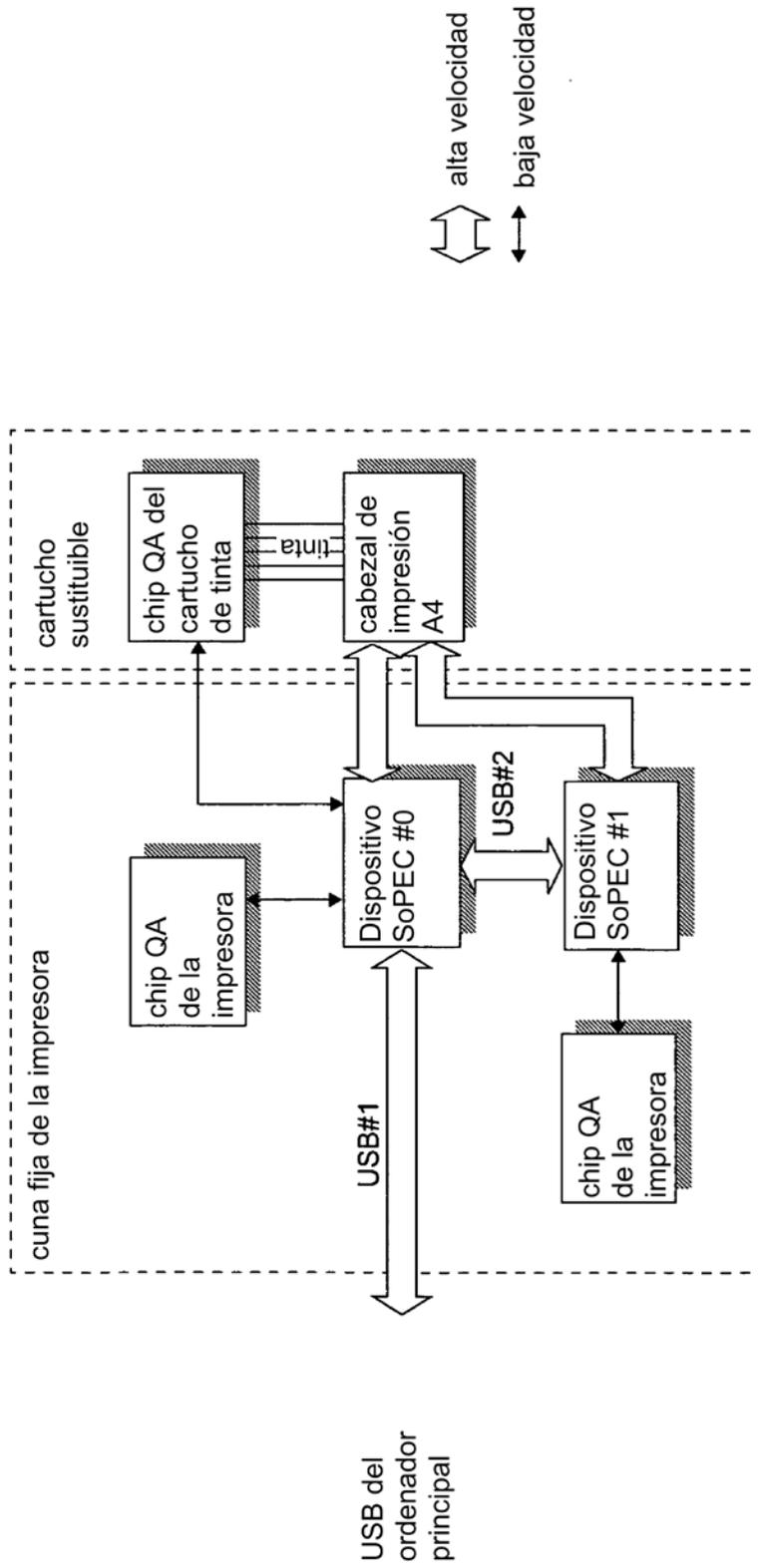


FIG. 2

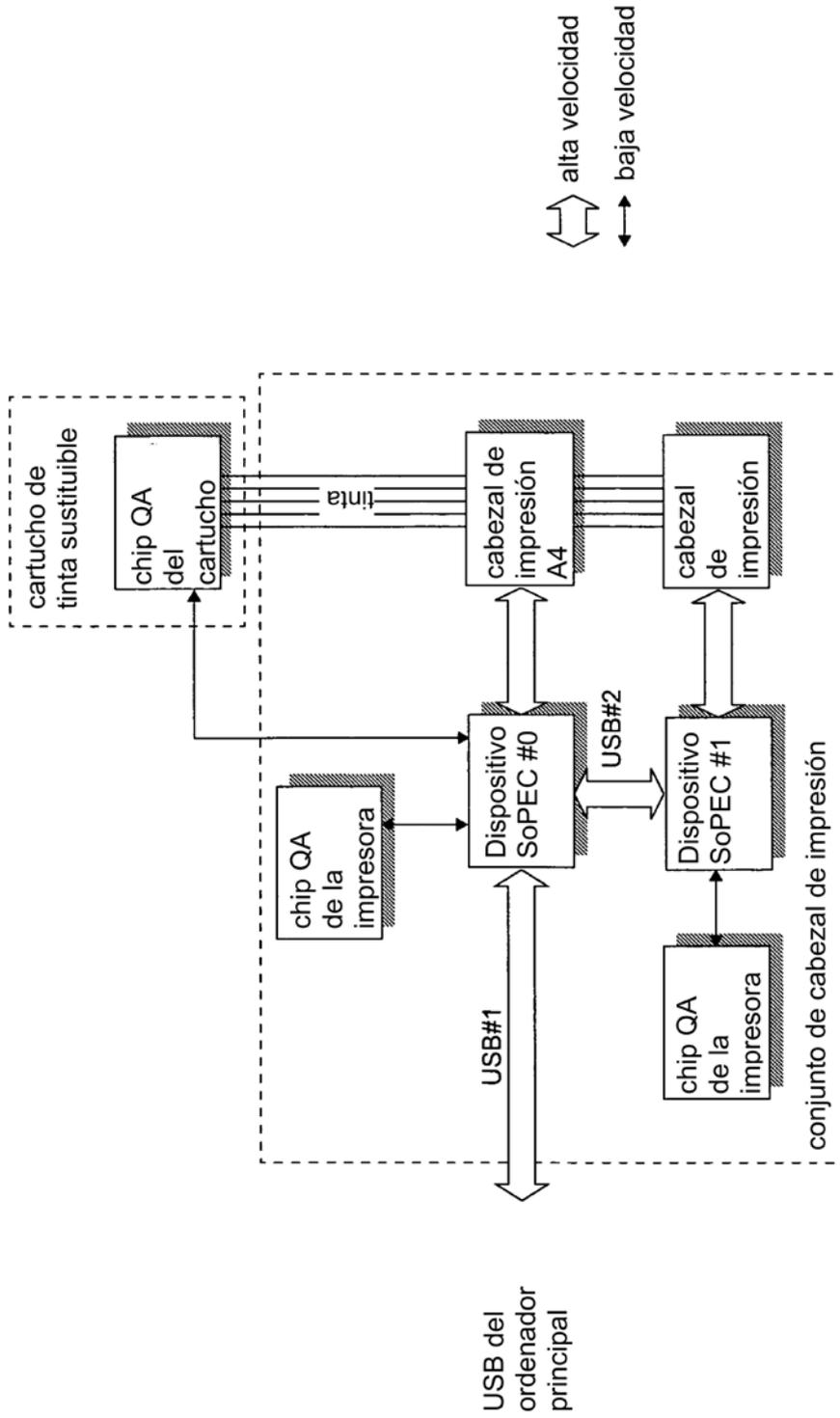


FIG. 3

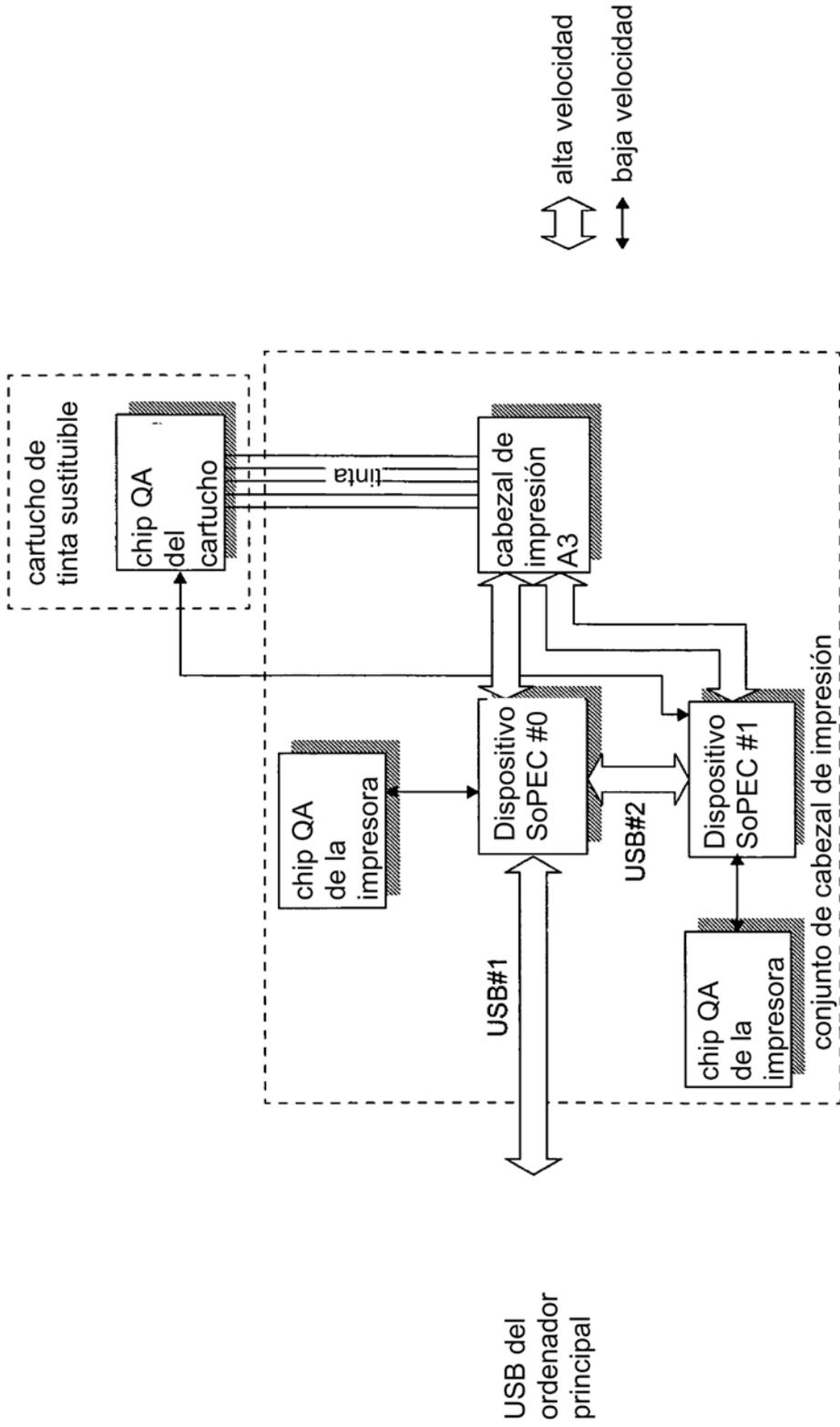


FIG. 4

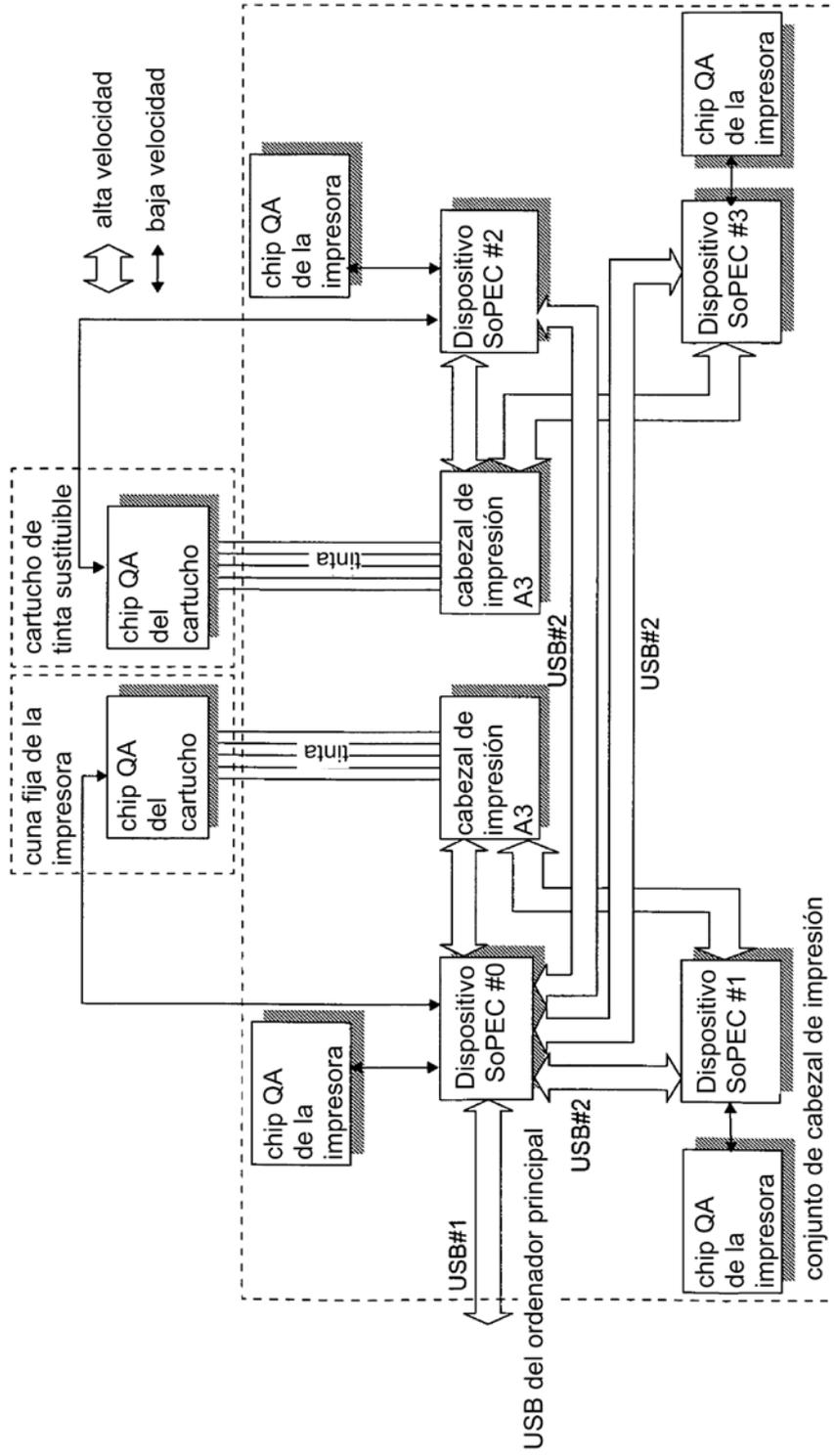


FIG. 5

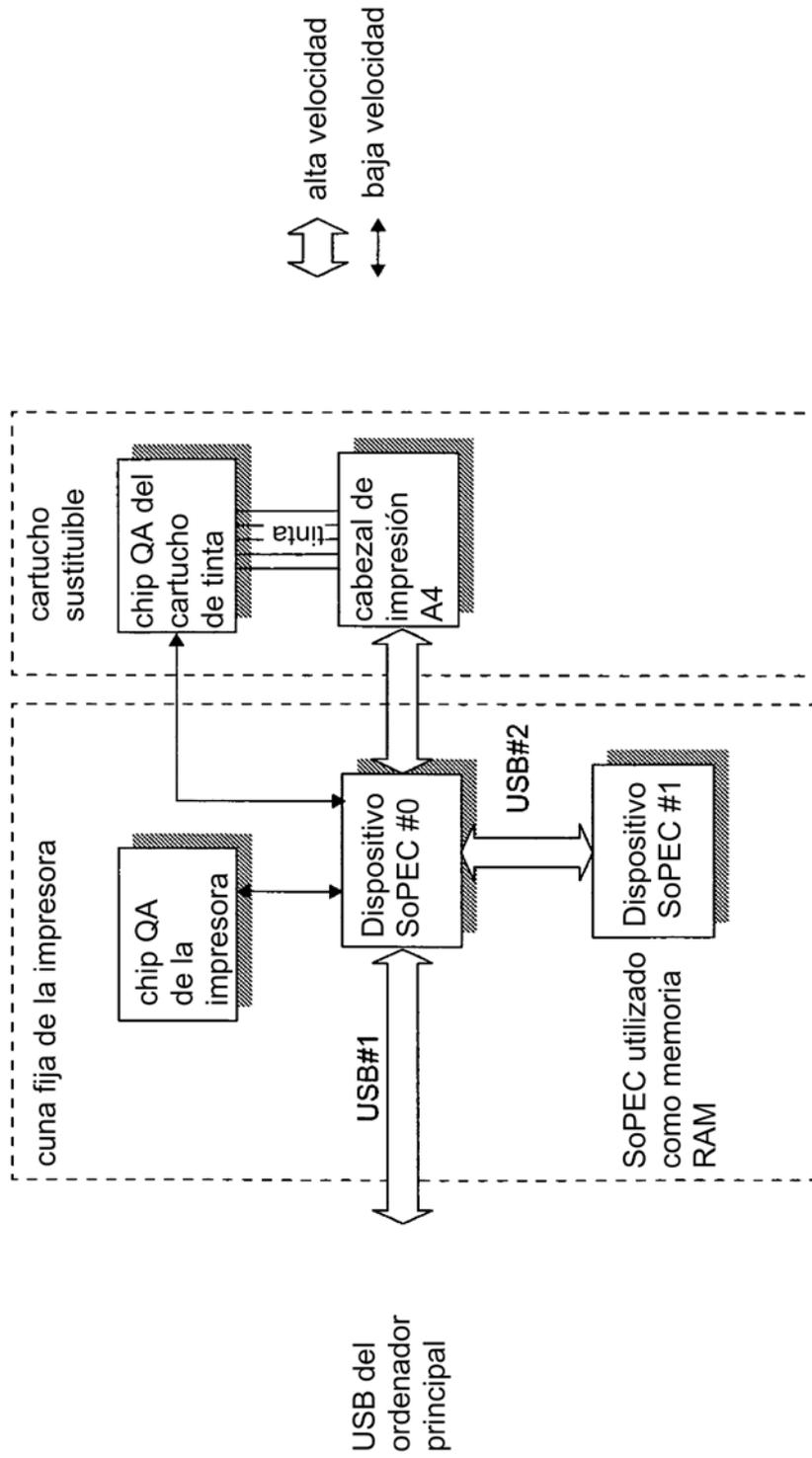


FIG. 6

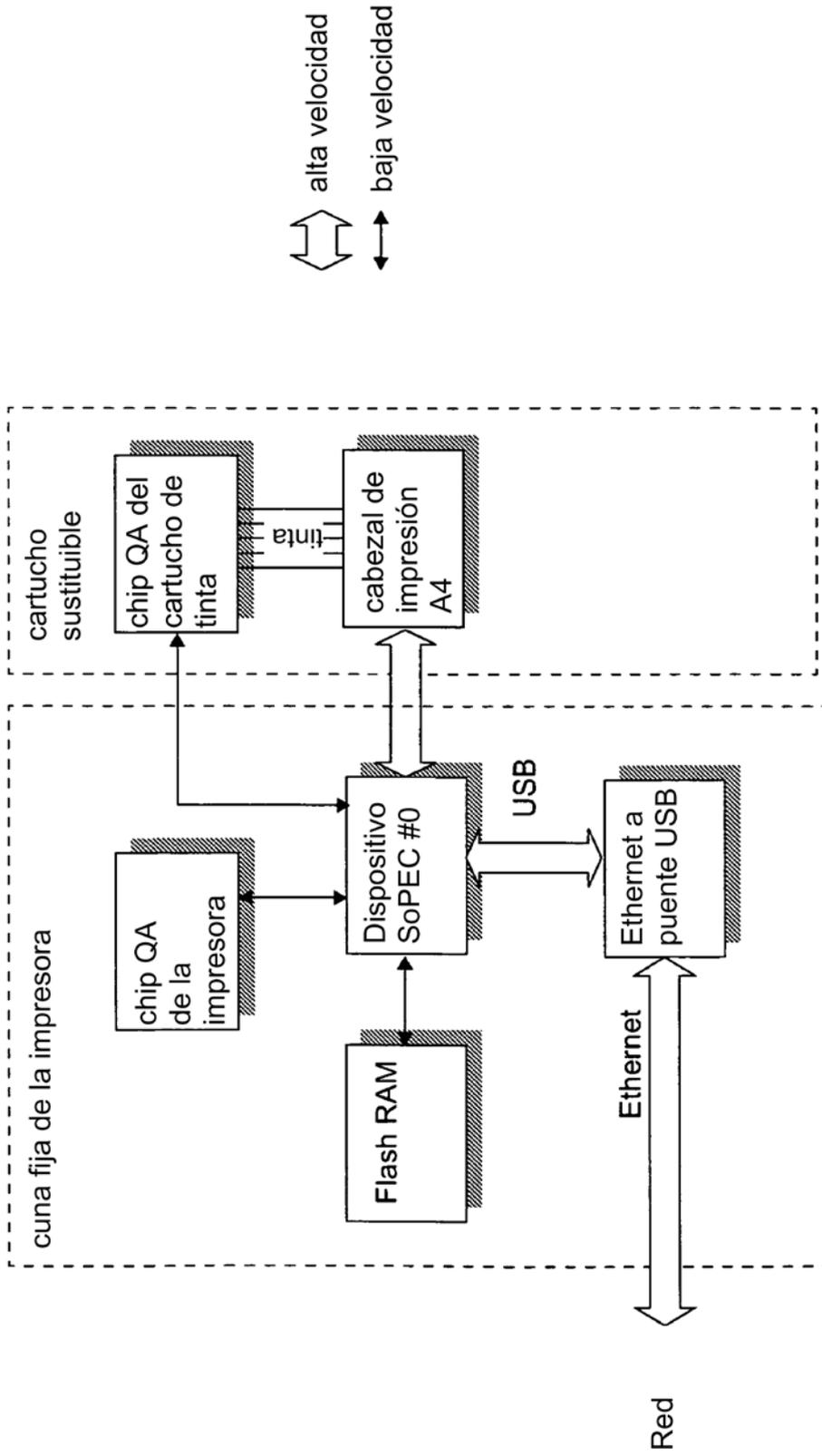


FIG. 7

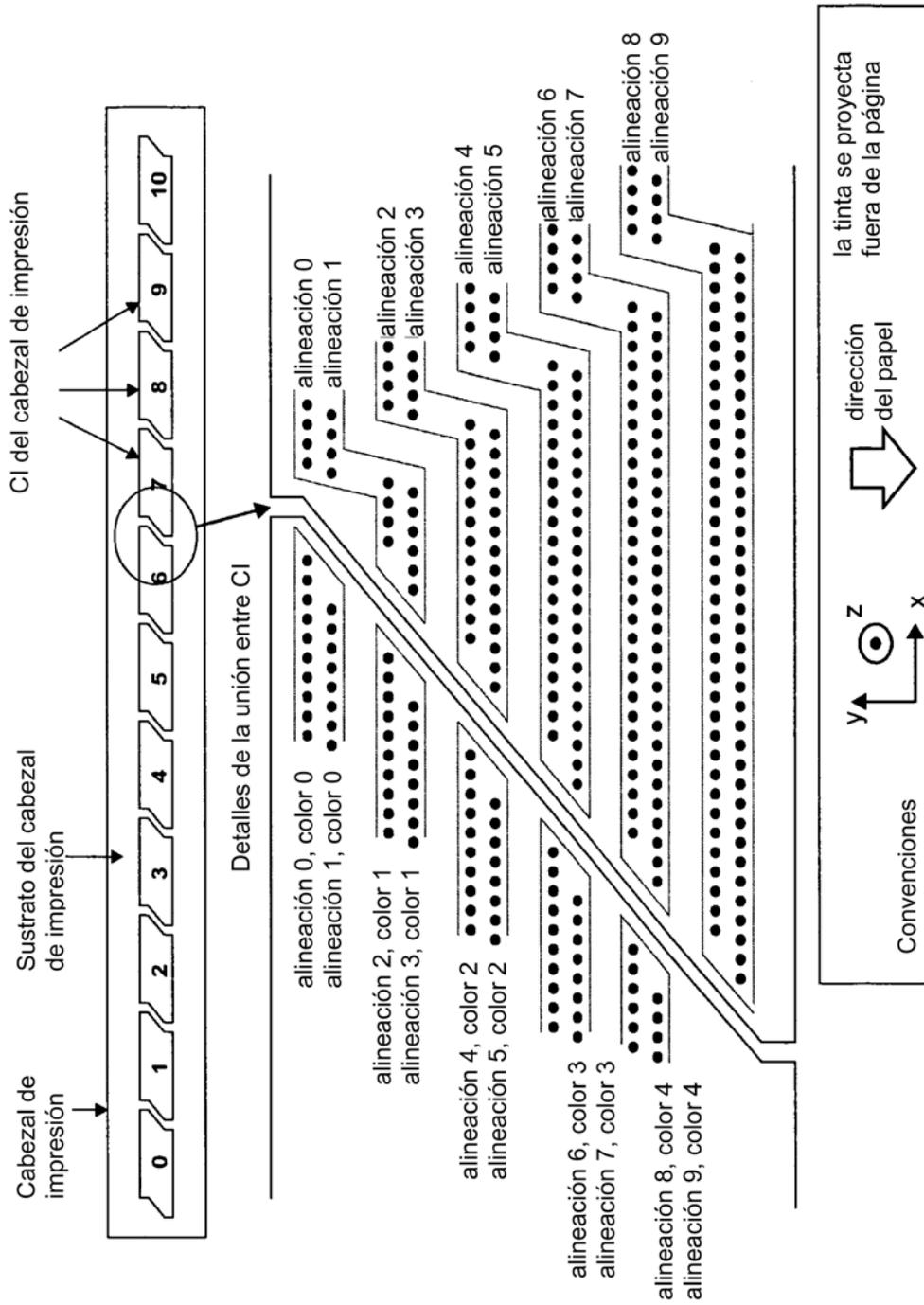


FIG. 8

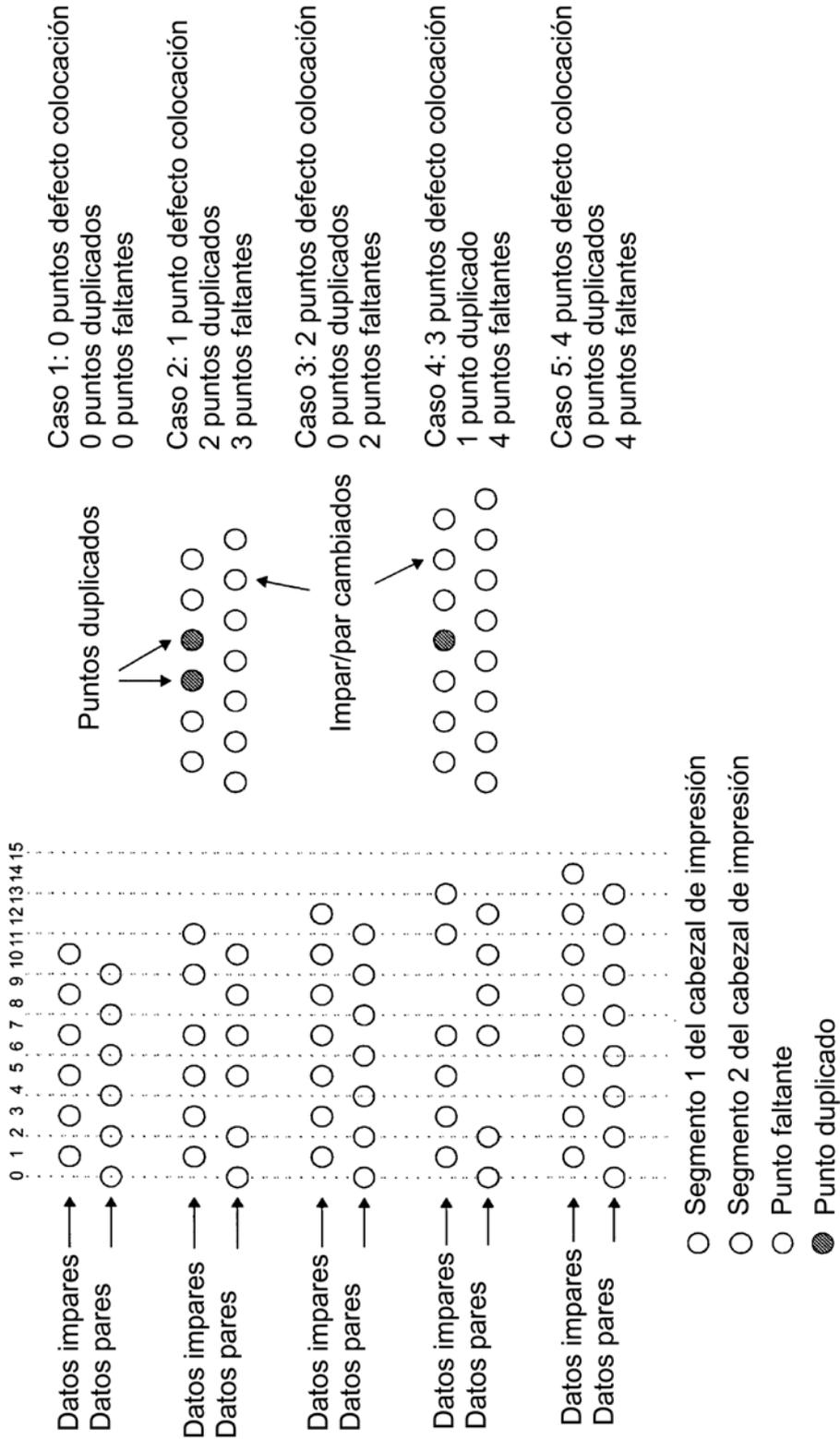


FIG. 9

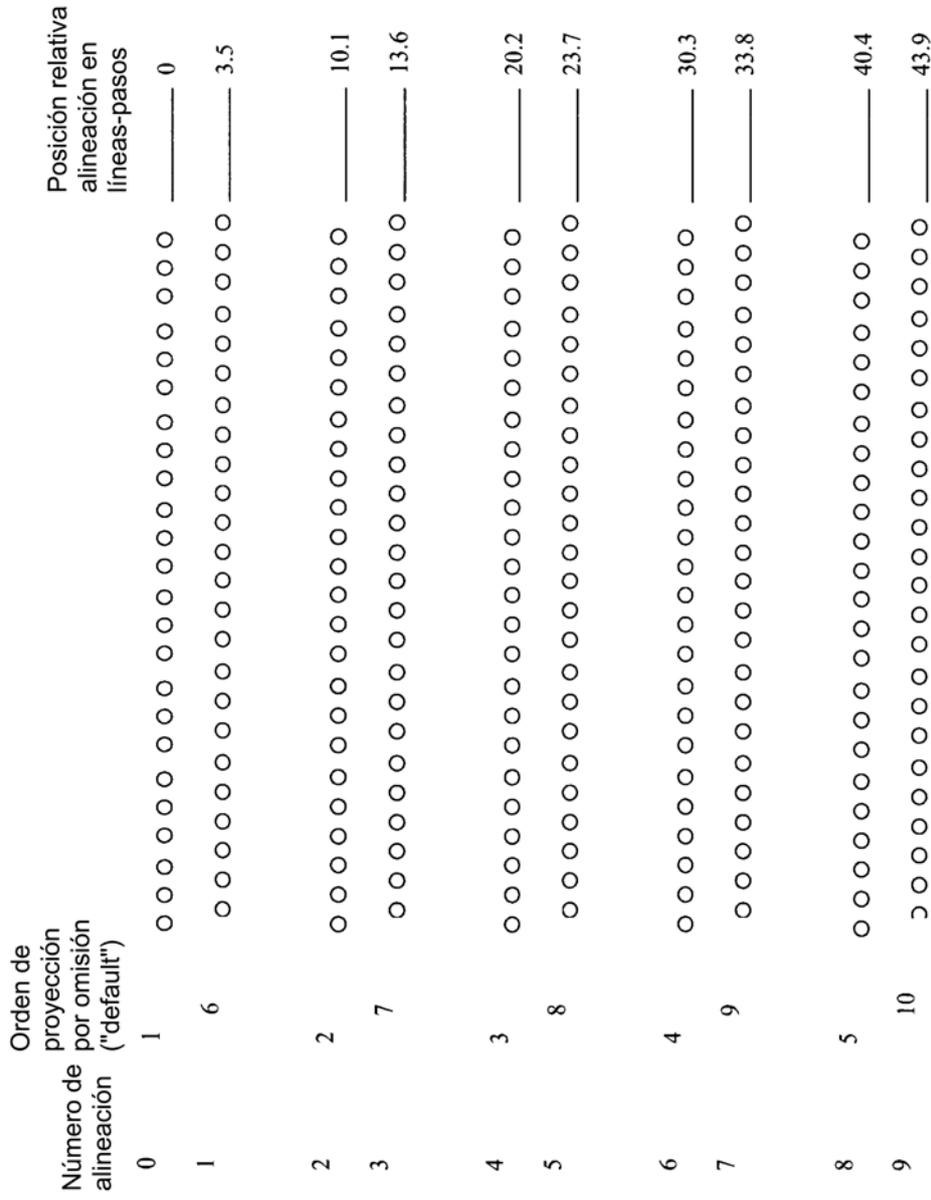


FIG. 10

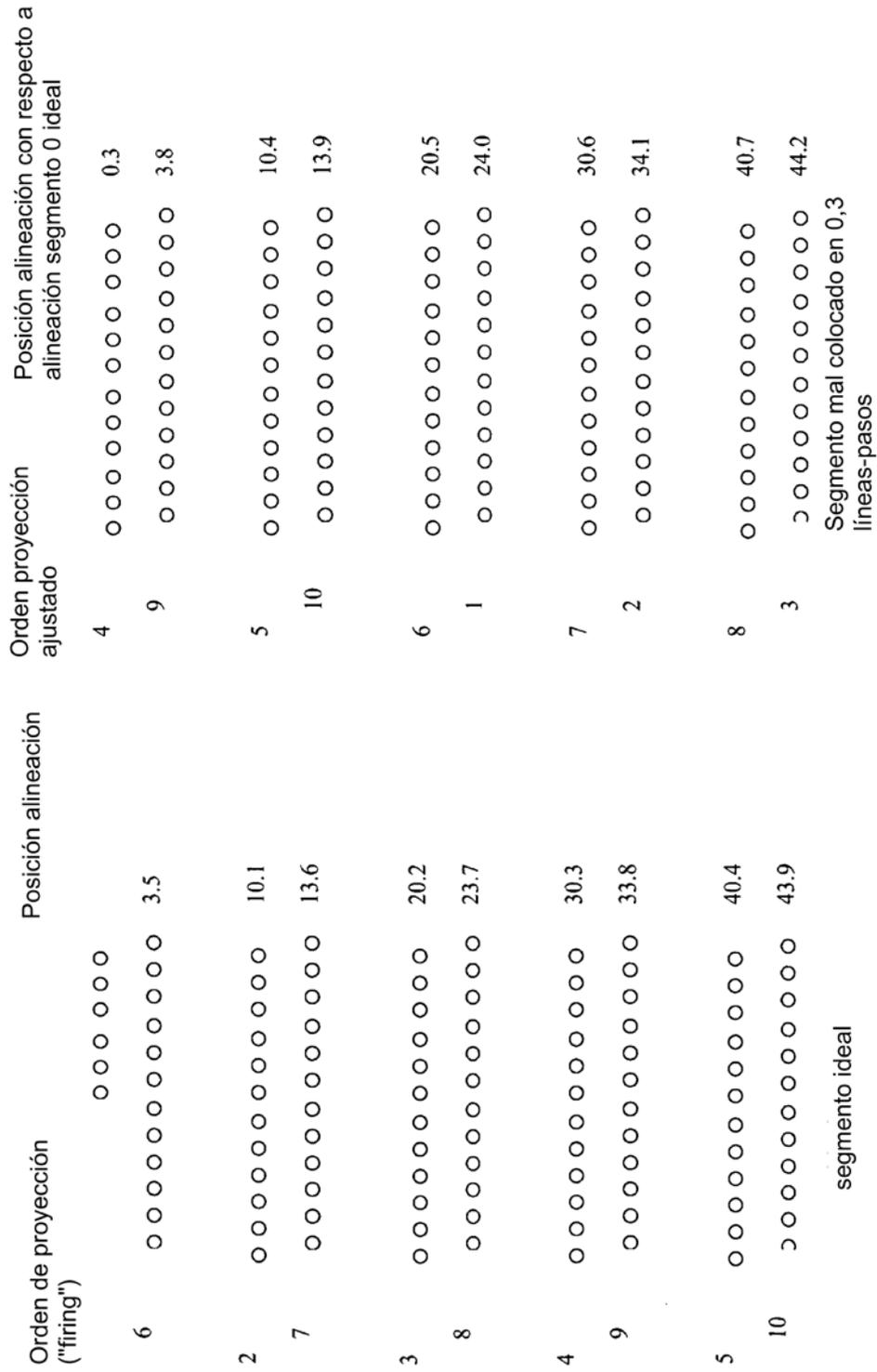


FIG. 11

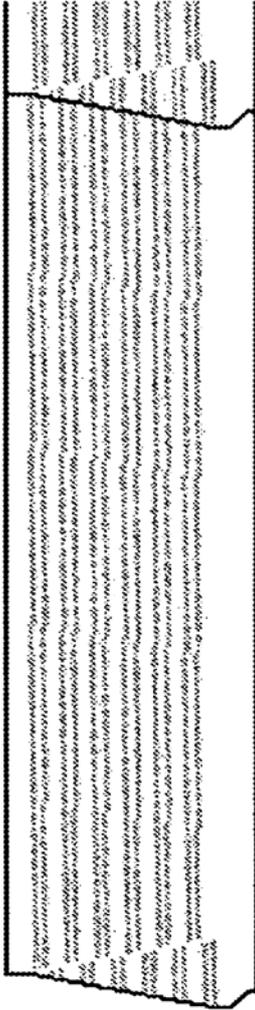


FIG. 14



Dirección del papel



FIG. 15

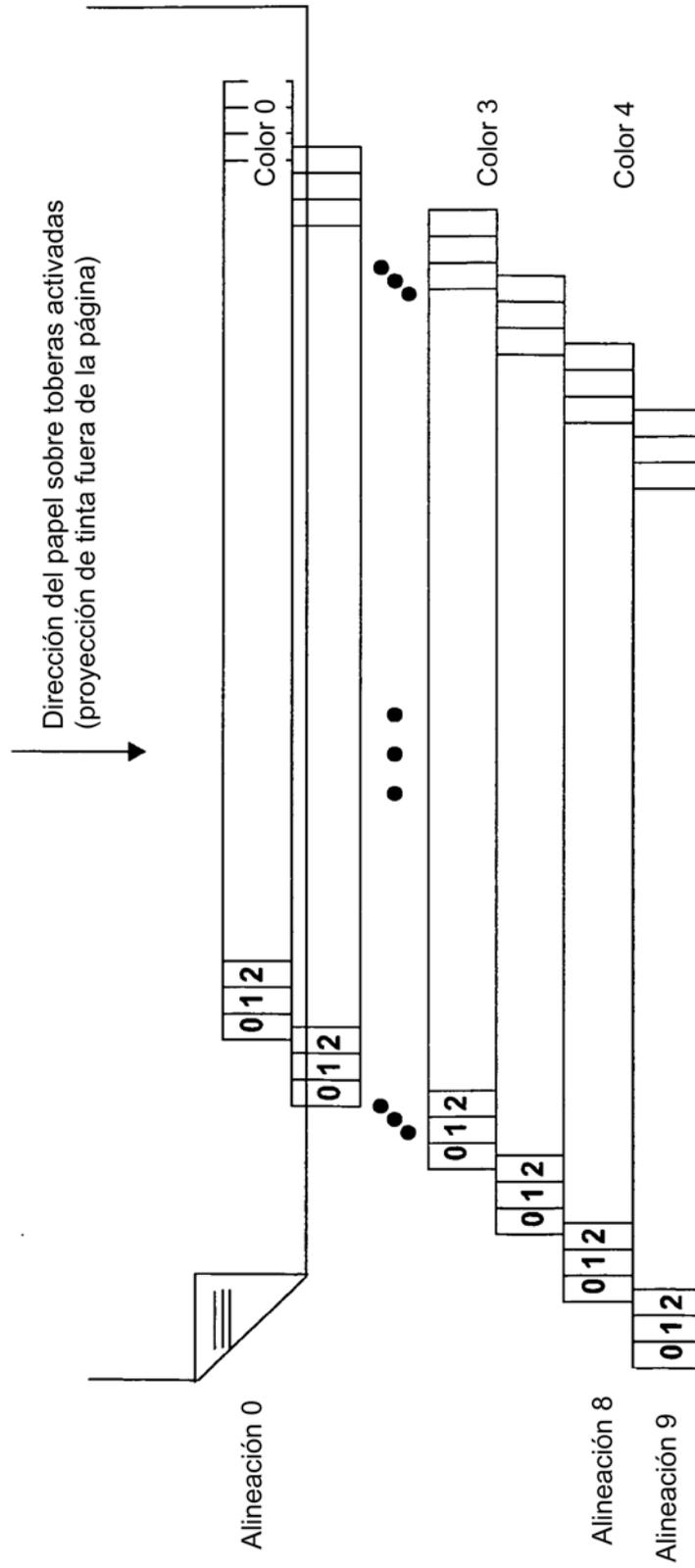


FIG. 16

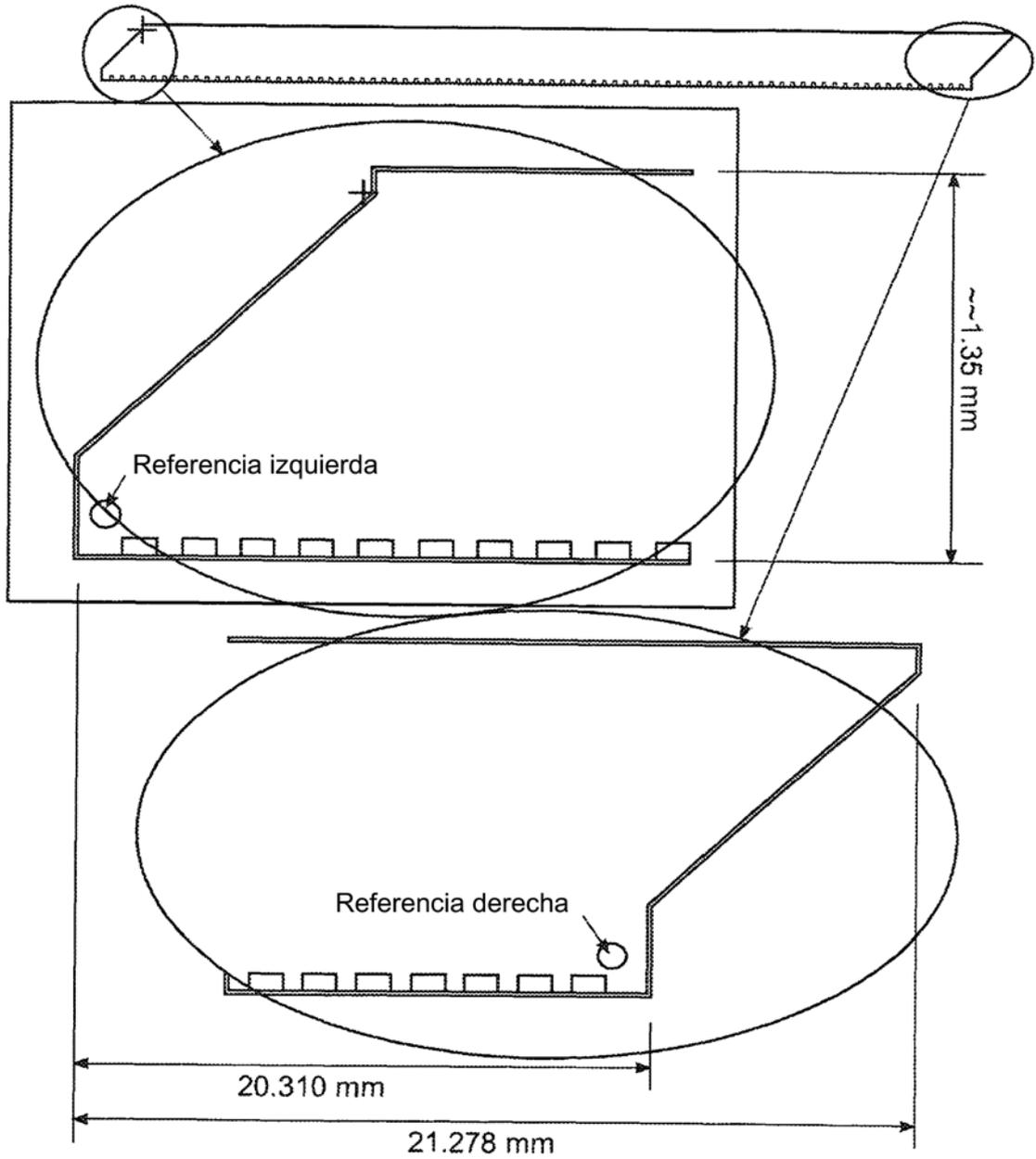


FIG. 18

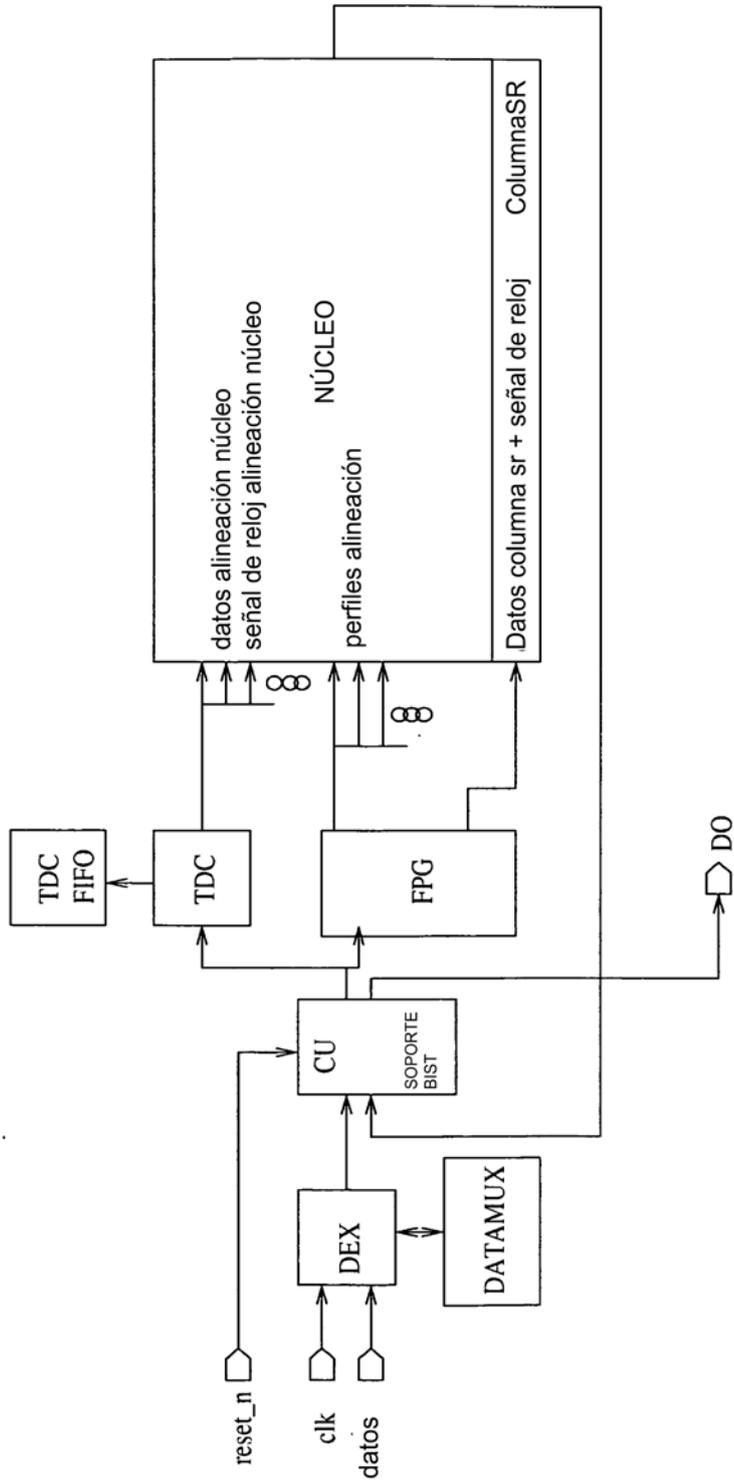


FIG. 19

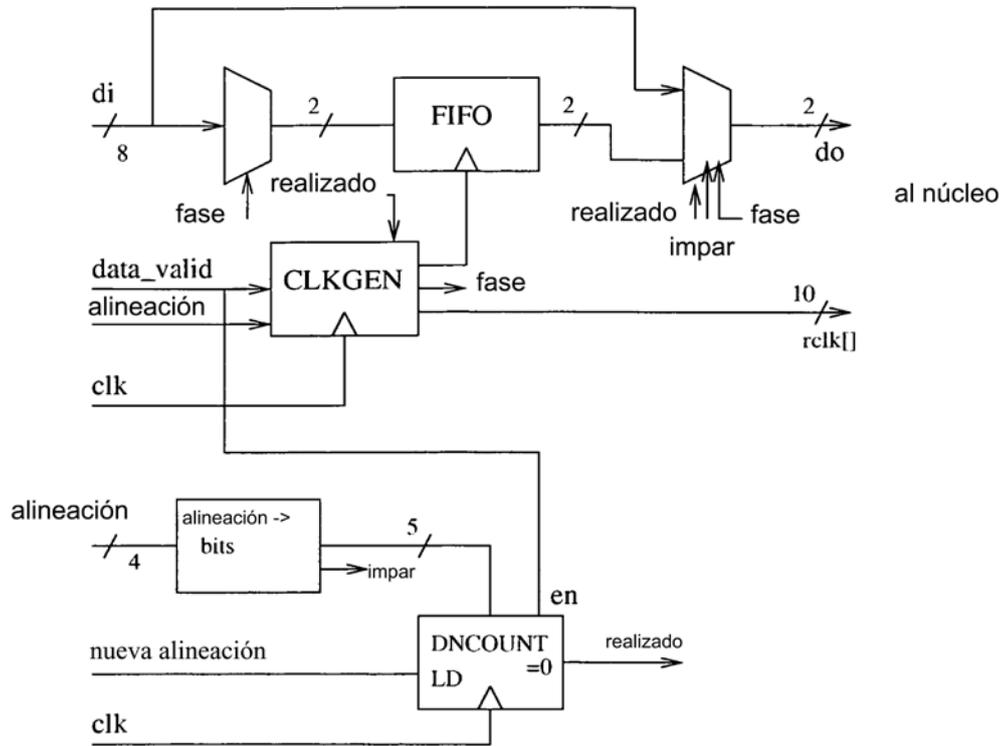


FIG. 20

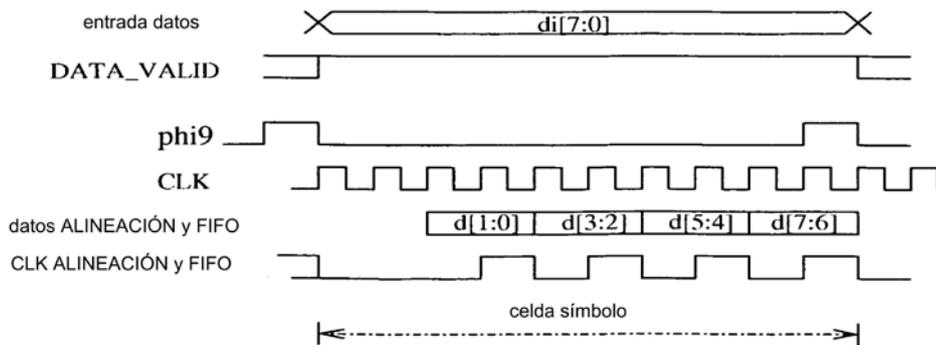


FIG. 21

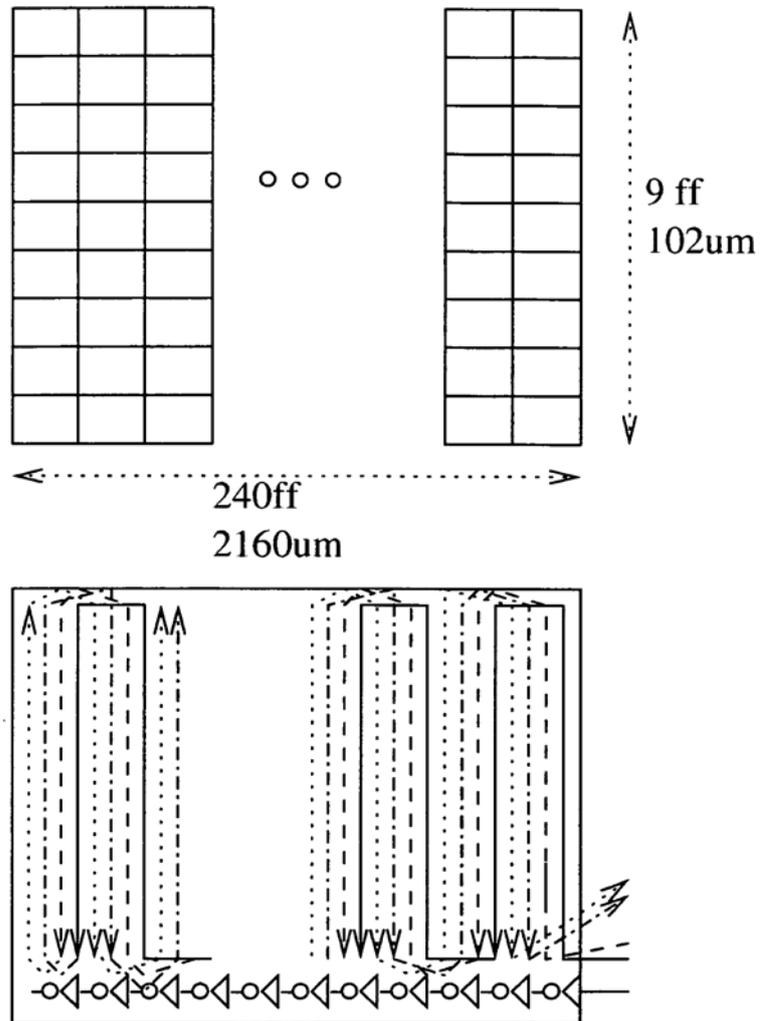


FIG. 22