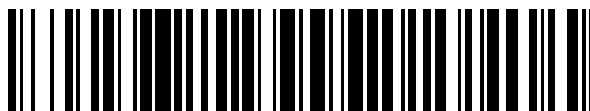


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 394 849**

51 Int. Cl.:

**H04B 1/707** (2011.01)

**G01S 1/00** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **05.09.2008 E 08803800 (5)**

97 Fecha y número de publicación de la solicitud europea: **26.05.2010 EP 2188907**

54 Título: **Procedimiento y dispositivo para mitigación del multitrayecto**

30 Prioridad:

**07.09.2007 EP 07115958**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**06.02.2013**

73 Titular/es:

**SEPTENTRIO N.V. (100.0%)  
GREENHILL CAMPUS INTERLEUVENLAAN 150  
3001 LEUVEN, BE**

72 Inventor/es:

**DE WILDE, WIM y  
SLEEWAEGEN, JEAN-MARIE**

74 Agente/Representante:

**CARPINTERO LÓPEZ, Mario**

**ES 2 394 849 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

## DESCRIPCIÓN

Procedimiento y dispositivo para mitigación del multitrayecto

**Campo de la invención**

5 La presente invención se refiere a un procedimiento y un aparato para la recepción y procesamiento de señales del tipo de espectro expandido tal como se usan en sistemas de satélites de navegación global (GNSS).

**Estado de la técnica**

10 Actualmente, los sistemas de posicionamiento basados en satélite son de uso extendido. El más conocido es el Sistema de Posicionamiento Global (GPS) desarrollado por el gobierno de los Estados Unidos. Otros sistemas son el sistema Galileo que está actualmente en desarrollo por parte de la Agencia Espacial Europea (ESA), el sistema ruso GLONASS y el sistema chino Compass. La finalidad principal de estos sistemas es proporcionar la posición, velocidad y hora a cualquier usuario en o cerca de la superficie terrestre. El usuario determina su posición en el espacio y en el tiempo mediante la medición de su distancia respecto a al menos cuatro satélites cuya posición y hora se determinan con precisión, siendo definido el alcance como la distancia entre el usuario y el satélite.

15 Los satélites de un sistema de posicionamiento basado en satélites transmiten señales en varias portadoras de la banda L. Las portadoras se modulan mediante un código de expansión que consiste en dígitos consecutivos, cuya polaridad queda determinada por un código pseudoaleatorio (PRN) y cada dígito del código PRN es mapeado a un pulso particular. Para las denominadas modulaciones BPSK el pulso tiene una forma rectangular. En muchas señales introducidas recientemente (GPS modernizado, Galileo) el pulso consiste en un fragmento de una onda cuadrada. Tal modulación se denomina como señales de Portadora de Desplazamiento Binario (BOC) y la onda cuadrada se denomina como la subportadora. En la notación comúnmente usada BOC(M,N) M se refiere a la frecuencia de la subportadora en unidades de 1.023 MHz mientras que N se refiere a la frecuencia de la secuencia de dígitos en la misma unidad. La relación 2-M/N es siempre un entero y la fase de la subportadora tiene un desfase definido con respecto a los transitorios del código PRN. Se consideran asimismo formas de pulso más complejas para señales futuras. En la modulación AltBOC (Portadora de Desplazamiento Binario Alternativo) el pulso es una señal compleja constante en piezas de nivel múltiple. En MBOC (Portadora de Desplazamiento Binario Multiplexada) el pulso es una superposición de dos pulsos BOC con una relación de subportadora diferente.

20 Cada satélite usa unos códigos PRN únicos. La separación entre satélites es posible debido a que los códigos PRN no se correlacionan entre sí. Los códigos de expansión se modulan mediante el mensaje de navegación que proporciona información sobre la posición del satélite. Se sincronizan los tiempos en los que comienzan los satélites el envío del mensaje de navegación.

25 En el lado del receptor, la señal de banda base se recupera después de eliminar el desplazamiento de portadora residual producida por el efecto Doppler y desajustes del reloj. La señal de banda base consiste en el código de expansión sepultado en ruido. El seguimiento de la señal involucra la sincronización de una réplica local del código de expansión dedicado al satélite a ser seguido con el código de expansión recibido. Las diferencias de tiempo entre las réplicas locales para diferentes satélites (combinada con la alineación del mensaje de navegación) proporciona la información de alcance para el cálculo de la posición del receptor. Por ello, cualquier error en la sincronización de la réplica local da como resultado un error de posicionamiento.

30 La sincronización de la réplica local involucra dos etapas. Primero se necesita obtener una sincronización grosera. Esto se denomina adquisición. Normalmente esto se lleva a cabo mediante la correlación (es decir integrando la multiplicación de ambas señales) de la réplica local avanzada con la señal de entrada y retardando gradualmente este código hasta que la correlación da como resultado un pico.

35 Una vez adquirida, la segunda etapa es el seguimiento del código de expansión. Se generan para ello una versión avanzada (anticipada (E)) y una retrasada (retardada (L)) de la réplica local. El retardo entre las réplicas anticipada y retardada se denomina el ancho de puerta de seguimiento. La señal de diferencia E-L de ambas réplicas es correlaciona con la señal de entrada de banda base. La salida de esta correlación se denomina el discriminador. Esto se ilustra por una señal BPSK en la Fig. 1. Si la réplica local está bien sincronizada con la señal de entrada, como en la figura, se puede ver que la multiplicación de la señal E-L con la señal de entrada (véase el último gráfico de la figura) tiene una media de cero: la correlación de estas dos señales es cero y por ello la salida del discriminador es cero. Si la réplica local estuviese retardada con respecto a la señal de entrada la correlación sería positiva. A la inversa, si la réplica local estuviese adelantada la correlación sería negativa. Esto proporciona una realimentación: una salida positiva del discriminador indica que la réplica local necesita ser acelerada, una salida negativa que necesita ser retrasada. Para completarlo, se menciona que el discriminador se normaliza normalmente mediante la correlación de la réplica local y la señal de entrada.

40 La implementación de la técnica anterior de un canal de seguimiento se ilustra en la Fig. 2. Se genera una réplica local mediante la multiplicación de los dígitos de PRN que llegan del generador de código PRN 1 con la forma de onda de la subportadora que procede del generador de subportadora 2. La tasa de la secuencia de dígitos y la frecuencia de la subportadora se controlan mediante el denominado oscilador controlado numéricamente (NCO) 3,

que es típicamente un acumulador digital programado para producir desbordamiento en la tasa de secuencia de dígitos. Se genera una versión anticipada (E), puntual (P) y retardada (L) de esa réplica local mediante los bloques 4 de "retardo". La réplica puntual se correlaciona en el correlador 5 con la señal de banda base recibida para producir la correlación puntual, que se usa para demodulación de la señal y la diferencia 6 entre las réplicas anticipada y retardada se correlacionan en el correlador 7 con la señal de banda base recibida para producir el discriminador. Los correladores se muestran como una combinación de un multiplicador y un circuito de integración y volcado.

Frecuentemente el discriminador se traza como una función del retardo de la réplica local con respecto a la señal de entrada. Ese trazado se denomina comúnmente como la curva en S. La Fig. 3 muestra las curvas en S para señales BPSK y BOC(N,N). La curva en S se puede evaluar a partir de un único dígito, debido a que los dígitos sucesivos no se correlacionan a causa de las propiedades del código PRN. Para obtener las curvas en S en la Fig. 3 la diferencia desplazada de una versión anticipada y retardada del pulso de dígito local se han multiplicado e integrado con el pulso fijo (entrada).

El discriminador está sometido a ruido. Esto produce salidas positivas y negativas espurias y conduce a un error de distancia. Sin embargo, esta no es la fuente de errores más importante. En casi cualquier entorno las señales de satélite se reflejan en obstáculos (edificios, árboles, tierra,...) y estas señales reflejadas se añaden a las señales del satélite en la línea de visión (LOS). Este fenómeno se denomina multitrayecto.

La Fig. 4 muestra el impacto de una señal multitrayecto única sobre una modulación BPSK. Distingue entre dos casos.

En el primer caso la señal multitrayecto se retarda en menos de un dígito con respecto a la señal en LOS directa. El tercer gráfico muestra una función E-L que estaría perfectamente sincronizada con la señal directa. Como en la Fig. 1, la correlación entre la señal directa y la señal E-L es cero, pero se puede observar que el valor medio del producto de la señal multitrayecto con la señal E-L no es cero (en el caso de la figura, es negativo). De ahí que el multitrayecto conduzca a una desviación en la salida del discriminador y produzca un error de sincronización. En el segundo caso la señal multitrayecto se retarda en más de un dígito. En este caso, la señal anticipada menos retardada, E-L, no se corresponde ya con la señal multitrayecto y no tiene lugar ningún error.

Como la correlación realizada en el discriminador es lineal, el impacto del multitrayecto se puede estudiar asimismo a través de la curva en S. La señal multitrayecto genera una curva en S desplazada en el tiempo que se añade sobre la curva en S de la señal directa. Esto traslada el punto de seguimiento, como se ilustra en la Fig. 5. También para las señales BOC el punto de seguimiento se altera casi siempre mediante el multitrayecto si su retraso es menor que un dígito, dado que la curva en S no es cero excepto en unos pocos cruces por cero.

Se han propuesto en el pasado muchos procedimientos de mitigación del multitrayecto. Estos procedimientos no se dirigen específicamente a la familia BOC de modulaciones.

El documento de Patente US-A-5414729 se refiere a un receptor para señales codificadas en PRN, en el que se suministran a un estimador de parámetros una pluralidad de señales de correlación, a partir del que se pueden estimar los parámetros de retardo, amplitud y fase de la señal de trayecto directo, así como de cualquier señal multitrayecto. Esta estimación sin embargo tiene lugar mediante la resolución de un sistema de ecuaciones, por ejemplo a través de un cálculo de mínimos cuadrados, que requiere capacidades de hardware y software complejas y caras.

El documento US-A-5953367 se refiere a un receptor para señales codificadas en PRN, que comprende una pluralidad de correladores DLL proporcionados en cada uno de los canales de procesamiento múltiple de los receptores. Estos correladores se combinan de tal manera que construyen un discriminador DLL que no está afectado por la mayor parte de los errores multitrayecto. Esto mejora el seguimiento en presencia de multitrayecto, pero requiere una modificación significativa de la arquitectura DLL, en comparación con los DLL de separación ancha y separación estrecha.

La Solicitud US-A-5901183 se refiere a un receptor para señales codificadas en PRN, en el que tanto el bucle del código DLL del receptor como el de portadora PLL incluyen un componente de bucle que detecta un error en su bucle principal producido por la presencia de una señal multitrayecto. Se forma un bucle de correlador compuesto, formado a partir de un correlador primario y un correlador secundario que detecta y corrige el error de seguimiento inducido por el multitrayecto en el correlador primario.

El documento US-A-5781152 se refiere a un procedimiento en el que se usan cuatro réplicas de código pseudoaleatorio, concretamente un primer conjunto de código anticipado y retardado, con una primera separación anticipado-retardado  $2d$  y un segundo conjunto con una separación anticipado-retardado  $2kd$ . El error multitrayecto se estima partir de la extrapolación en base a los valores de correlación medidos con estos dos conjuntos de códigos.

El documento US-A-5966403 se refiere a un procedimiento y un aparato para minimizar la señal de distorsión multitrayecto residual presente en una señal recibida, mediante el uso de una función de ponderación no uniforme para dicha estimación/minimización.

5 La Solicitud Internacional WO/03014761 describe un procedimiento y un receptor para aplicaciones de distancia en el que se realiza una estimación multitrayecto en base a una fórmula predefinida. Esa fórmula se basa en al menos cuatro valores de correlación entre al menos cuatro versiones diferentes del código PRN y la señal codificada en PRN enviada por el transmisor. La función en cuestión es preferentemente una combinación lineal de valores de correlación normalizados. De acuerdo con el documento WO/03014761, los coeficientes constantes empleados en la combinación lineal se obtienen a través de una optimización para aproximar mejor el error a partir de un multitrayecto que tenga una amplitud de una décima de la señal directa. Esta divulgación requiere un dispositivo extra de correlación para realizar la mitigación del multitrayecto.

10 El documento US2004/208236 describe un procedimiento para mitigación del multitrayecto basado en la estimación de parámetros multitrayecto a partir de la observación de la distorsión de la forma del dígito, usando un algoritmo de estimación similar al explicado en el documento US-A-5414729.

El documento US-A-6493378 desvela el uso de marcas estroboscópicas para mitigar el impacto del multitrayecto en el seguimiento del retardo. El procedimiento no aprovecha los cambios de polaridad internos del dígito específicos de la modulación BOC.

### 15 **Objeto de la invención**

La presente invención refiere a proporcionar un dispositivo y un procedimiento para la recepción y procesamiento de señales de espectro expandido, permitiendo la eliminación de errores multitrayecto para retardos multitrayecto mayores que la distancia entre el comienzo del pulso de secuencia de dígitos y el primer cambio de polaridad dentro del pulso de secuencia de dígitos.

### 20 **Sumario de la invención**

25 La presente invención se relaciona con un procedimiento para la alineación de un código de expansión local con un código de expansión en una señal recibida, comprendiendo dichos código de expansión local y código de expansión recibido una pluralidad de pulsos de secuencias de dígitos que tienen al menos un cambio de polaridad dentro de cada pulso de secuencia de dígitos y que se modulan con un código de ruido pseudoaleatorio, comprendiendo dicho procedimiento las etapas de:

- la generación de un pulso de selección modulado con dicho código de ruido pseudoaleatorio, siendo indicativo dicho pulso de uno de dichos cambios de polaridad dentro del pulso de secuencia de dígitos de dicho código de expansión local, no coincidiendo dicho cambio de polaridad con el comienzo de dicho pulso de secuencia de dígitos y en el que cada pulso de selección es activo en una zona alrededor de dicho cambio de polaridad que no se solape con otros cambios de polaridad, e inactivo en cualquier otro caso,
- la correlación de dicho pulso de selección modulado con dicha señal recibida,
- el uso del resultado de dicha etapa de correlación para la alineación de dicho código de expansión en dicha señal recibida y dicho código de expansión local. En la práctica, el resultado de la etapa de correlación se usa como el discriminador de un bucle de realimentación, como es conocido en la técnica.

35 De acuerdo con la realización preferida, dicho cambio de polaridad es el primer cambio de polaridad dentro de un pulso de secuencia de dígitos. La señal recibida se usa típicamente para la medición de un alcance, es decir la distancia entre un satélite transmisor y un receptor. El pulso de selección modulado es igual a cero fuera de la región alrededor de dicho primer cambio de polaridad. Esta región ha de ser suficientemente pequeña para que no contenga otros cambios de polaridad del pulso.

40 En una realización preferida la etapa de generar el pulso de selección modulado comprende la generación de una réplica anticipada y una réplica retardada del código de expansión local y posteriormente deducir el pulso de selección modulado mediante la selección del pulso en la señal diferencia de la réplica anticipada y la réplica retardada.

45 Preferentemente el pulso de selección generado indicativo del primer cambio de polaridad sólo es activo dentro de un intervalo de fase prestablecido del pulso de secuencia de dígitos. Ventajosamente el intervalo de fase se fija por medio de dos umbrales programables. En una realización específica los dos umbrales son asimétricos con respecto al primer cambio de polaridad.

Preferentemente los pulsos de secuencias de dígitos tienen múltiples niveles reales o complejos constantes relativos a piezas. También el código pseudoaleatorio puede ser real o complejo.

50 La señal recibida es típicamente una señal en banda base, que es típicamente una señal de RF que se ha reducido a la banda base. La señal recibida es, ventajosamente, una señal Portadora de Desplazamiento Binario, es decir la señal que contiene el código de expansión modulado en BOC (o varios tipos de códigos modulados en BOC) sepultados en ruido.

55 De acuerdo con una realización, la señal recibida puede ser una señal de Portadora de Desplazamiento Binario Multiplexada (MBOC), que comprende dígitos que se modulan con una subportadora que tiene una primera

5 frecuencia y dígitos que se modulan con una subportadora que tiene una segunda frecuencia, siendo la primera frecuencia mayor que la segunda frecuencia. De acuerdo con esta realización, dicho pulso de selección es indicativo de un cambio de polaridad dentro de cada dígito modulado con dicha primera frecuencia más alta, y no indicativo de cualquier cambio de polaridad dentro del dígito modulado con dicha segunda frecuencia más baja. Preferentemente, en la última realización, dicho cambio de polaridad es el primer cambio de polaridad dentro de cada dígito modulado con dicha primera frecuencia más alta.

10 De acuerdo con un segundo aspecto de la invención, se describe un circuito para la alineación de un código de expansión local con un código de expansión en una señal recibida, teniendo lugar dicha alineación de acuerdo con el procedimiento de la invención, comprendiendo dicho código de expansión local y dicho código de expansión recibido una pluralidad de pulsos de secuencias de dígitos que tienen al menos un cambio de polaridad dentro de cada pulso de secuencia de dígitos y que se modulan con un código de ruido pseudoaleatorio, comprendiendo dicho circuito un medio generador para la generación de una réplica de dicho código de expansión local, comprendiendo adicionalmente el circuito: un medio generador para la generación de un pulso de selección, un modulador para la modulación de dicho pulso de selección y un correlador dispuesto para la correlación de dicha señal recibida con dicho pulso de selección modulado.

15 El circuito puede comprender adicionalmente un medio de almacenamiento para el almacenamiento de los umbrales entre los que dicho pulso de selección es activo, estando dicho medio de almacenamiento en conexión con dicho medio generador. Dicho medio de almacenamiento puede ser una tabla de búsqueda.

20 Dicho medio generador se puede disponer para la generación de una réplica anticipada y una réplica retardada de dicho código de expansión local (anticipada y retardada con respecto a la primera réplica que es denominada entonces como la réplica puntual) y un medio para la producción de la señal diferencia E-L entre dichas réplicas anticipada y retardada, y dicho modulador puede comprender un medio para la producción del pulso de selección modulado en base a dicho pulso de selección y dicha señal E-L.

25 De acuerdo con otra realización, dicho circuito no comprende un medio generador dispuesto para la generación de una réplica anticipada y una réplica retardada de dicho código de expansión local, y dicho modulador comprende un medio para la producción del pulso de selección modulado en base a dicho pulso de selección y el código de expansión local.

30 El circuito para la alineación puede comprender además un medio para la generación de una señal de indicación cuyo valor es indicativo de una primera o una segunda frecuencia de subportadora con la que se modula un pulso de secuencia de dígitos, siendo la primera frecuencia más alta que la segunda frecuencia, y en la que está presente un medio para la producción de dicho pulso de selección solamente durante los pulsos de secuencias de dígitos modulados con dicha primera frecuencia. En el último caso el circuito puede comprender un medio para la producción de dos versiones del pulso de selección modulado, en base a los valores de dicha señal de indicación, comprendiendo el circuito dos correladores, dispuestos para la correlación de la señal recibida con cada versión del pulso de selección modulado, y un multiplexor, dispuesto para la selección entre las salidas de dichos dos correladores, en base a un bit de navegación. La invención se relaciona igualmente con un receptor de satélite que comprende un circuito para la alineación de acuerdo con la invención.

35 El circuito comprende adicionalmente típicamente un segundo correlador para la correlación de la señal recibida con una réplica puntual del código de expansión local.

40 **Breve descripción de los dibujos**

La Fig. 1 representa el seguimiento de una señal BPSK.

La Fig. 2 representa una implementación de un canal de seguimiento de la técnica anterior.

La Fig. 3 representa curvas en S para BPSK y BOC(N,N).

La Fig. 4 representa el efecto del multitrayecto sobre una señal BPSK.

45 La Fig. 5 representa una curva en S en presencia de multitrayecto.

La Fig. 6 representa un seguimiento BOC.

La Fig. 7 representa una curva en S de un discriminador de selección de pulsos.

La Fig. 8 representa la generación del pulso de selección.

La Fig. 9 representa una señal de selección de pulso.

50 La Fig. 10 representa un discriminador con un pulso de seguimiento modulado.

La Fig. 11 representa una realización del circuito de acuerdo con la invención.

La Fig. 12 representa otra realización del circuito de acuerdo con la invención.

La Fig. 13 representa una comparación de la envolvente multitrayecto.

La Fig. 14 representa una señal MBOC y el pulso de selección usado en combinación con tal señal.

La Fig. 15 muestra una primera variación del circuito adaptado a la señal MBOC mostrada en la Fig. 14.

5 La Fig. 16 muestra una segunda variación del circuito adaptado a la señal MBOC mostrada en la Fig. 14.

La Fig. 17 muestra una variación adicional del circuito, para hacerlo utilizable en combinación con un tipo particular de señal MBOC.

**Descripción detallada de la invención**

10 La presente invención se refiere específicamente a códigos de expansión modulados con una subportadora en los que al menos tiene lugar un cambio de polaridad dentro del dígito, tal como los códigos del tipo BOC. En la descripción a continuación, la presente invención se explica primero usando el ejemplo de una modulación BOC estándar, en la que cada dígito se modula con la misma frecuencia de subportadora. La extensión al caso MBOC se explica posteriormente.

15 En el caso de la modulación BOC cada cruce por cero (es decir cambio de polaridad) de la subportadora genera un pulso E-L. Los cambios de polaridad durante el cambio entre dígitos sucesivos generan asimismo pulsos E-L. Si hay o si no hay tal cambio de polaridad durante el cambio depende del código de expansión. Esto se ilustra en la Fig. 6 para una señal BOC(2N,N). La figura muestra también una señal multitrayecto (MT) retardada en 3/4 de un período de subportadora. En el caso de la Fig. 6, todos los pulsos E-L se correlacionan con la señal multitrayecto excepto el primero introducido por el cruce por cero de la subportadora, debido a que la señal multitrayecto está aún en el dígito  
20 previo, no correlacionado, cuando tienen lugar estos pulsos E-L.

En la solución de la presente invención solamente aquellos pulsos E-L debidos a un cambio de polaridad en el pulso de secuencia de dígitos se usan para construir el discriminador, mientras que se ignoran todos los demás pulsos. Dicho 'un cambio de polaridad' es un cambio de polaridad que tiene lugar dentro de un pulso de secuencia de dígitos, con la exclusión de posibles cambios de polaridad que tengan lugar al comienzo o final del dígito. En el caso  
25 preferido, dicho un cambio de polaridad es el primer cambio de polaridad que tiene lugar dentro del pulso de secuencia de dígitos, no teniendo en cuenta posibles cambios de polaridad en el comienzo del dígito. Los pulsos seleccionados se muestran en el último gráfico de la Fig. 6, en el caso preferido en el que se selecciona el primer cambio de polaridad.

30 En la Fig. 7 se muestra la curva en S resultante para BOC(2N,N) cuya subportadora se desplaza con respecto al comienzo del dígito en un cuarto de periodo de subportadora. Esto corresponde a una variante denominada coseno de BOC La curva en S es asimétrica con respecto al punto de seguimiento. En caso de multitrayecto la curva en S es la suma de esta curva en S y la misma curva en S pero escalada y desplazada a la derecha en una distancia igual al retardo multitrayecto. Si el retardo multitrayecto es mayor que la distancia entre el comienzo del dígito y el primer cruce por cero de la subportadora dentro de ese dígito más la mitad del ancho de la puerta de seguimiento, no tiene ya influencia sobre el punto de seguimiento, lo que es un resultado destacable. Tal caso se ilustra en la Fig.  
35 8.

Se debería destacar que la curva en S tiene varios cruces por cero. Existen en la técnica muchos procedimientos para evitar la adquisición de un punto de seguimiento incorrecto. Una forma es adquirirlo con una señal local avanzada que se retarda simétricamente. El primer cambio de signo del discriminador corresponde al punto de  
40 seguimiento estable.

Una implementación práctica del procedimiento de selección de pulso en un receptor digital involucra la generación de la señal a la misma frecuencia que la del pulso de secuencia de dígitos que es activo en una zona alrededor del primer cambio de polaridad dentro del pulso de secuencia de dígitos e inactivo en cualquier otro sitio. Si esta señal es activa se pasa la señal E-L, en caso contrario se ignora o se sustituye por cero. El concepto de pulso de selección se clarifica adicionalmente en la Fig. 9.  
45

En el enfoque de acuerdo con la presente invención, se modifica la arquitectura común como se muestra en la Fig. 2, de modo que sólo los pulsos E-L seleccionados se suministran al correlador discriminador. Antes de describir la arquitectura modificada, es importante observar que el contenido del acumulador NCO representa la fase dentro del dígito. A su vez, la fase dentro del dígito se puede usar para generar la señal de selección de pulso, como se ilustra en la Fig. 10. Los primeros tres gráficos de la Fig. 10 son los mismos que los de la Fig. 9. El cuarto gráfico corresponde a la fase dentro de un dígito. Se puede ver que la señal de selección de pulsos está activa dentro de un intervalo fijo de esa fase (TH1 a TH2). Esta observación conduce a una primera realización de la invención, como se ilustra en la Fig. 11. Los números iguales indican los mismos componentes descritos en relación con la Fig. 2. El contenido del acumulador NCO se compara con dos umbrales programables (TH1 y TH2), y cuando es mayor que TH1 y menor que TH2, se activa la señal de selección de pulso. El equipo 10 dibujado en conexión con el NCO 3,  
50  
55

simboliza un medio para el almacenamiento de TH1 y TH2 y para la generación de un pulso solamente cuando la fase está entre TH1 y TH2. Al suministrar la señal E-L al multiplexor 11 junto con el pulso de selección, la señal E-L se suministra al correlador 7 solamente cuando esa señal de pulso de selección está activada. Los umbrales se establecen de tal manera que la señal de selección de pulso resultante es activa en una zona alrededor de la primera conmutación de subportadora que no se solapa con la zona de ancho de puerta alrededor de otras conmutaciones e inactiva en cualquier otro lado.

En los casos más prácticos, la resolución de fase del dígito que puede conseguirse mediante el acumulador NCO es innecesariamente grande para la finalidad de generación de la señal de selección del pulso, de modo que sólo se pueden usar y comparar con los umbrales los N bits más significativos (MSB) del acumulador.

Alternativamente, la comparación con TH1 y TH2 se puede implementar en la forma de una tabla de búsqueda, indexada por los N MSB del acumulador.

Una mejora adicional proviene de la observación de que, al multiplicar la señal de selección del pulso con los dígitos del código PRN, se obtiene una señal que se puede usar directamente como señal E-L seleccionada por pulso, y suministrarse al discriminador correlador. Esta señal se ilustra por el último gráfico de la Fig. 9 (señal modulada de selección de pulso). La correspondiente implementación se presenta en la Fig. 12. En esa figura, el MUX 12 produce la salida 1 cuando el contenido del acumulador 3 está entre TH1 y TH2, y cero en caso contrario. En el multiplicador 13, el pulso de selección se modula directamente con el código PRN para obtener el pulso de selección modulado. La ventaja de esta realización con respecto a la mostrada en la Fig. 11 es que para la alineación ya no es necesaria la generación de réplicas anticipada y retardada locales. El circuito de la Fig. 12 por lo tanto no comprende bloques de retardo anticipado y retardado para la generación de réplicas anticipada-retardada. Es claro que algunos de los componentes mostrados en la Fig. 11 y en la 12 se pueden sustituir por componentes equivalentes, conocidos por el experto en la materia. En este sentido, el multiplexor 11 (Fig. 11) el multiplicador 13 (Fig. 12) son realizaciones de un "medio para la producción de un pulso de selección modulado" general en base al pulso de selección (no modulado) y, respectivamente, la señal E-L (Fig. 11) y el código PRN (Fig. 12).

Un beneficio adicional de la invención, sea realizada como en la Fig. 11 o como en la Fig. 12, es que el ancho de la señal de selección del pulso, y por ello el ancho de la puerta, se puede seleccionar flexiblemente: sólo está limitado por la resolución del acumulador digital. Ésta es una mejora destacable sobre las técnicas anteriores en las que el ancho de puerta debe ser un múltiplo entero mayor que 1 del intervalo de muestreo de la señal. Esta flexibilidad ofrece un camino para optimizar el ancho de puerta para alcanzar un rechazo del multitrayecto óptimo.

En algunas arquitecturas de receptor está disponible explícitamente una marca estroboscópica temporizada al comienzo del pulso de secuencia de dígitos y en cualquier nivel de cambio. Esto último se puede conseguir a partir de la generación de la réplica local o a partir de la señal anticipada menos retardada en sí misma. Para este tipo de arquitecturas la señal de selección del pulso se puede activar mediante una versión retardada de la marca estroboscópica que indica el comienzo del pulso de secuencia de dígitos y desactivada mediante una versión retardada de la primera marca estroboscópica que corresponde a una alternancia de subportadora. Esta solución, sin embargo, no ofrece la misma cantidad de flexibilidad que las arquitecturas de la Fig. 11 y la Fig. 12.

El hecho de que los umbrales TH1 y TH2 sean programables hace posible que el mismo hardware procese cualquier tipo de señales con una función de dígitos constante en piezas, incluyendo AltBOC, que es funcionalmente equivalente a BOC(15,10). Los umbrales no tienen que ser programados necesariamente para ser simétricos alrededor de la transición del pulso de secuencia de dígitos. Cualquier elección asimétrica de los umbrales con respecto a la transición del pulso puede, por ejemplo, ayudar a compensar las distorsiones de la función de correlación debidas al filtrado en el punto de entrada.

La ventaja respecto al multitrayecto del procedimiento es grande. Para la señal BOC(10,5) usada en la banda E6 (1278,75 MHz) de Galileo, por ejemplo, este procedimiento elimina la influencia del multitrayecto con un retardo mayor que 7,5 metros, lo que es una mejora en un factor de 8 con respecto al correlador E-L de la técnica anterior que es sensible a multitrayectos con retardos de hasta 60 metros. Una comparación entre la envolvente del error de la señal E6 recibida con el procedimiento de la técnica anterior y la misma señal recibida con la presente invención se muestra en la Fig. 13. Esta figura muestra el error que se produciría por una señal multitrayecto con una amplitud la mitad de grande que la señal de LOS directa y portadora en fase y en contrafase con la portadora LOS. La línea continua corresponde a la presente invención y la línea de puntos al procedimiento de la técnica anterior para el seguimiento de esta señal. Esta figura tiene en cuenta el impacto del filtrado en el punto de entrada.

Se debe destacar que el enfoque de la presente invención incrementa el ruido térmico, debido a que el número de pulsos de realimentación por segundo disminuye. La desviación estándar de la contribución del ruido térmico en el intervalo del error es proporcional a la raíz cuadrada del número de pulsos por segundo. Si se aplica un correlador E-L de la técnica anterior a una señal BOC(M,N) el número de pulsos por segundo es  $2 \cdot M \cdot N / 2$  si un cruce por cero de la subportadora coincide con el comienzo del dígito y  $2 \cdot M + N / 2$  si no coincide. En el procedimiento propuesto el número de cruces por cero es igual a N. Para la señal BOC(10,5) en la banda E6 de Galileo el error del ruido térmico se ampliaría un factor de 2,12. Debido a que el error del ruido térmico es normalmente un orden de magnitud menor

que el error multitrayecto, en la mayor parte de las situaciones el rendimiento global del receptor se mejora aun significativamente mediante la presente invención.

La invención presentada se puede extender también a las formas de pulso de secuencia de dígitos MBOC como se explicará a continuación.

- 5 La modulación MBOC (BOC Multiplexada) es el resultado de la combinación de dos modulaciones BOC tradicionales con diferentes frecuencias de subportadora. Se han definido dos variantes de MBOC.

En una primera variante de MBOC, se modula un subconjunto predefinido de los dígitos del código PRN por una clase de subportadora (por ejemplo BOC(1,1)), mientras los dígitos restantes se modulan por otra clase de subportadora, con frecuencia de subportadora más alta (por ejemplo BOC(6,1)). Tal variante de MBOC se considera por ejemplo para el componente piloto de las señales GPS L1 futuras. Se ilustra en el primer gráfico de la Fig. 14, en el que los dígitos#1 y #4 se modulan con una subportadora BOC(6,1) rápida y los dígitos#2 y #3 con una subportadora BOC(1,1) lenta. La señal E-L se muestra en la segunda línea. Es claro que la posición de los pulsos E-L dentro de cada dígito depende del tipo de subportadora con la que el dígito está modulado. Para una mejor mitigación del multitrayecto, sólo se debería considerar por el discriminador el primer pulso E-L dentro de aquellos dígitos modulados con la subportadora rápida. Esto conduce a la señal de selección de pulso como se representa en la tercera línea de la Fig. 14. En otras palabras, la única diferencia con el caso del BOC explicado anteriormente es que el pulso de selección sólo debe estar activo durante el subconjunto de dígitos modulados con una subportadora rápida.

La Fig. 15 representa una extensión de la arquitectura de la Fig. 11 en la que se consigue el soporte de la modulación MBOC mediante la adición de una señal "FastSC" (subportadora rápida) y la lógica asociada. La señal FastSC se genera mediante el generador del código PRN y es 1 durante los dígitos que se deben modular por una subportadora rápida y 0 en caso contrario. La señal FastSC se suministra al generador de subportadora que genera la subportadora lenta (por ejemplo BOC(1,1)) si FastSC es 0, o la subportadora rápida (por ejemplo BOC(6,1)) si FastSC es 1. Adicionalmente, FastSC se pasa por la puerta AND 20 con el resultado de la comparación del acumulador NCO con TH1 y TH2: el pulso de selección resultante es activo solamente cuando FastSC es 1, es decir durante los dígitos modulados por una subportadora rápida.

De la misma manera, la Fig. 16 representa una extensión de la arquitectura de la Fig. 12 para el soporte de la modulación MBOC. Por razones de claridad, ya no se muestra el correlador P en la figura. Mediante la combinación del pulso de selección con la señal FastSC en el multiplexor 21, el pulso de selección modulado no es cero, solamente cuando el valor del acumulador NCO está entre TH1 y TH2 y la señal FastSC es 1. El pulso de selección modulado resultante se representa en el último gráfico de la Fig. 14.

En una segunda variante MBOC, el subconjunto de dígitos modulados con una subportadora lenta y una rápida dependen del tipo de navegación. Si el bit de navegación es 1, un subconjunto A predefinido de los dígitos se modula con una subportadora lenta (por ejemplo BOC(1,1)) y los otros dígitos (que forman el subconjunto B) se modula con una subportadora rápida (por ejemplo BOC(6,1)). Si el bit de navegación es 0, el tipo de subportadora se invierte: el subconjunto A se modula con la subportadora rápida y el subconjunto B con la lenta. Tal variante de MBOC se considera por ejemplo para los componentes de piloto y datos combinados de la señal Galileo L1. Los principios expuestos anteriormente aún son aplicables, siendo la única diferencia que se deben considerar dos casos (bit de navegación 1 y bit de navegación 0). Al final del intervalo de integración y volcado, los bits de navegación se decodifican de una manera estándar bien conocida para el experto en la materia y se usan para seleccionar entre los dos casos.

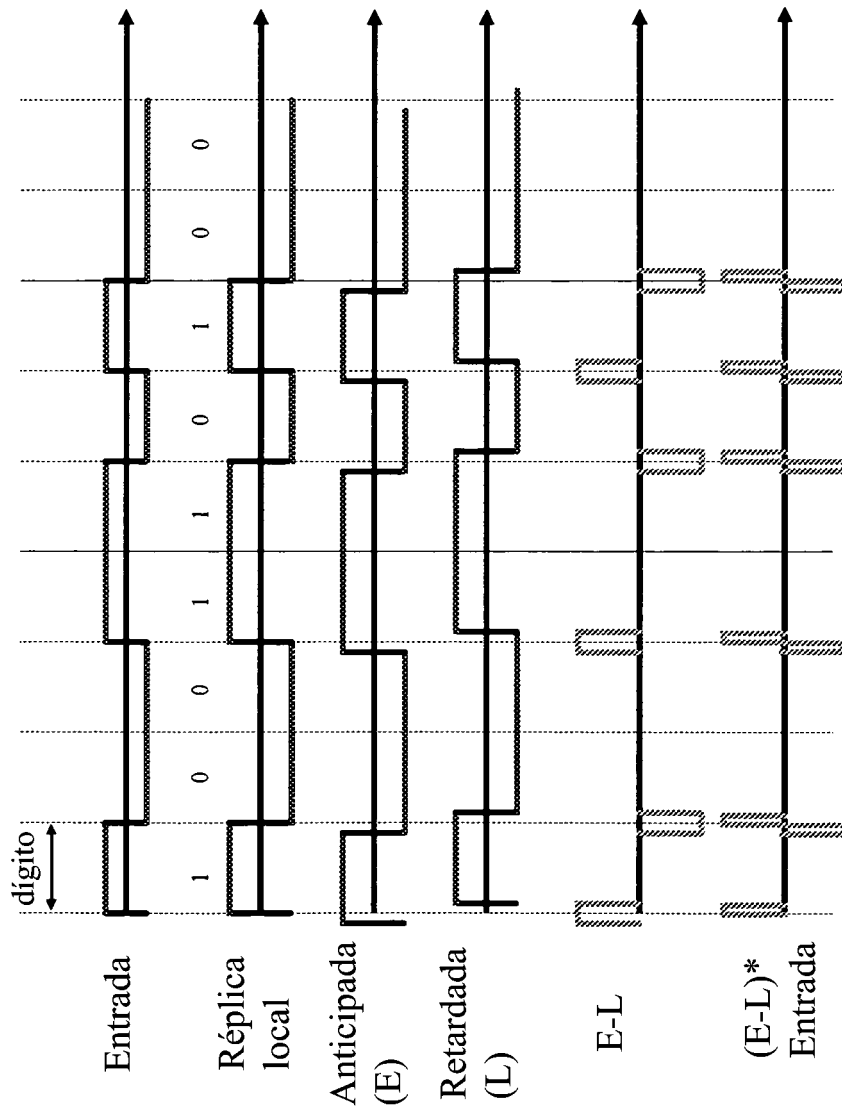
Como una ilustración, la Fig. 17 representa una extensión de la Fig. 16 en la que se ha añadido un segundo circuito de integración y volcado para manejar los dos casos del bit de navegación. El primero de estos circuitos es activo cuando el valor del acumulador NCO está entre TH1 y TH2 y FastSC es 1. El segundo es activo cuando el valor del acumulador NCO está entre TH1 y TH2 y "FastSC" es 0. Al final del intervalo de integración y volcado, el bit de navegación obtenido por un medio tradicional, no mostrado en la figura, se usa para seleccionar el valor del discriminador. Para esta finalidad, el circuito comprende dos multiplexores 21 y 21' y dos correladores 7 y 7'. Un multiplexor adicional 22 decide, en base al bit de navegación, cuál de los correladores se usa para la determinación del discriminador.



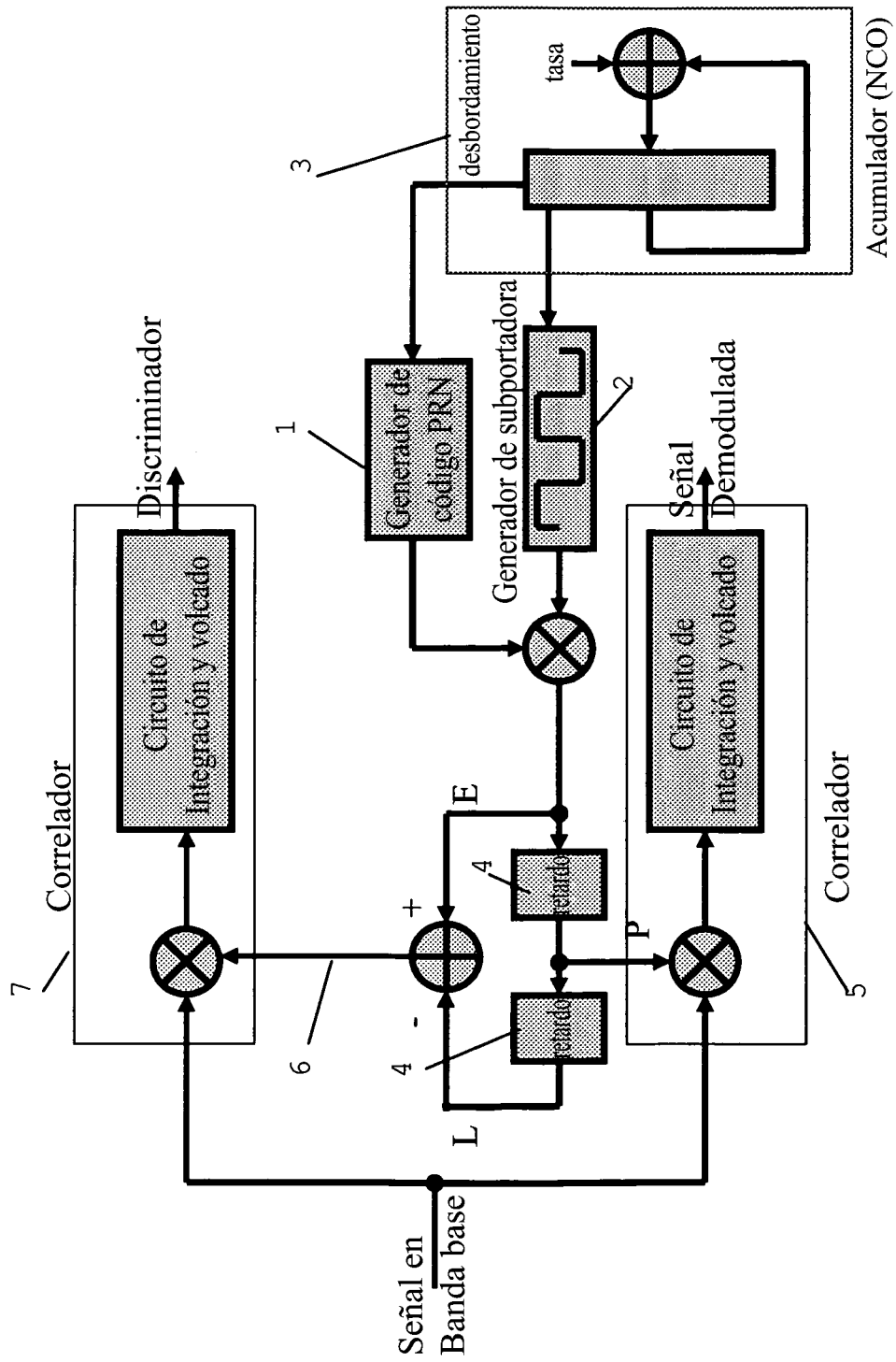
**REIVINDICACIONES**

1. Procedimiento para la alineación de un código de expansión local con un código de expansión en una señal recibida, comprendiendo dichos códigos de expansión local y código de expansión recibido una pluralidad de pulsos de secuencias de dígitos que tienen al menos un cambio de polaridad dentro de cada pulso de secuencia de dígitos y que son modulados con un código de ruido pseudoaleatorio, comprendiendo dicho procedimiento las etapas de:
  - 5       - la generación de un pulso de selección modulado con dicho código de ruido pseudoaleatorio, siendo indicativo dicho pulso del primero de dichos cambios de polaridad dentro de un pulso de secuencia de dígitos de dicho código de expansión local, no coincidiendo dicho primer cambio de polaridad con el comienzo de dicho pulso de secuencia de dígitos y en el que dicho pulso de selección es activo en una zona alrededor de dicho primer cambio de polaridad que no se solape con otros cambios de polaridad, e inactivo en cualquier otro caso,
  - 10       - la correlación de dicho pulso de selección modulado con dicha señal recibida,
  - el uso del resultado de dicha etapa de correlación para la alineación de dicho código de expansión en dicha señal recibida y dicho código de expansión local.
2. Procedimiento para alineación de acuerdo con la reivindicación 1, en el que dicha etapa de generación de dicho pulso de selección modulado comprende la generación de una réplica anticipada y una réplica retardada de dicho código de expansión local y posteriormente la deducción de dicho pulso de selección modulada mediante la selección de dicho pulso en la señal diferencia de dicha réplica anticipada y dicha réplica retardada.
3. Procedimiento para alineación de acuerdo con la reivindicación 1 ó 2, en el que dicho pulso de selección modulado indicativo de dicho cambio de polaridad sólo es activo dentro de un intervalo de fase preestablecido de dicho pulso de secuencia de dígitos.
4. Procedimiento para alineación de acuerdo con la reivindicación 3, en el que dicho intervalo de fase se establece por medio de dos umbrales programables.
5. Procedimiento para alineación de acuerdo con la reivindicación 4, en el que dichos dos umbrales son asimétricos con respecto a dicho cambio de polaridad.
6. Procedimiento para alineación de acuerdo con cualquiera de las reivindicaciones precedentes, en el que dicha señal recibida es una señal en banda base.
7. Procedimiento para alineación de acuerdo con cualquiera de las reivindicaciones precedentes, en el que dicha señal recibida es una señal de Portadora de Desplazamiento Binario.
8. Procedimiento para alineación de acuerdo con una cualquiera de las reivindicaciones precedentes, en el que dicha señal recibida es una señal de Portadora de Desplazamiento Binario Multiplexada, que comprende dígitos que se modulan con una subportadora que tiene una primera frecuencia y dígitos que se modulan con una subportadora que tiene una segunda frecuencia, siendo la primera frecuencia más alta que la segunda frecuencia, y en la que dicho pulso de selección es indicativo del primer cambio de polaridad dentro de cada dígito modulado con dicha primera frecuencia más alta, y no indicativo de cualquier cambio de polaridad dentro del dígitos modulados con dicha segunda frecuencia más baja.
9. Circuito para la alineación de un código de expansión local con un código de expansión en una señal recibida, teniendo lugar dicha alineación de acuerdo con el procedimiento de una cualquiera de las reivindicaciones 1 a 8, comprendiendo dicho código de expansión local y dicho código de expansión recibida una pluralidad de pulsos de secuencias de dígitos que tienen al menos un cambio de polaridad dentro de cada pulso de secuencia de dígitos y que son modulados con un código de ruido pseudoaleatorio, comprendiendo dicho circuito un medio generador (1, 2, 3) para la generación de una réplica de dicho código de expansión local, comprendiendo el circuito adicionalmente: un medio generador (10) para la generación de un pulso de selección, un modulador (11, 13) para la modulación de dicho pulso de selección y un correlador (7) dispuesto para la correlación de dicha señal recibida con dicho pulso de selección modulado.
10. Circuito para la alineación de acuerdo con la reivindicación 9, que comprende un medio de almacenamiento para el almacenamiento de los umbrales entre los que dicho pulso de selección es activo, estando dicho medio de almacenamiento en conexión con dicho medio generador.
11. Circuito para la alineación de acuerdo con la reivindicación 10, en el que dicho medio de almacenamiento es una tabla de búsqueda.
12. Circuito para la alineación de acuerdo con una cualquiera de las reivindicaciones 9 a 11, en el que dicho medio generador se dispone adicionalmente para la generación de una réplica anticipada y una réplica retardada de dicho código de expansión local y un medio para la producción de la señal diferencia E-L (6) entre dichas réplicas anticipada y retardada, y en el que dicho modulador comprende un medio (11) para la producción del pulso de selección modulado en base a dicho pulso de selección y dicha señal E-L.

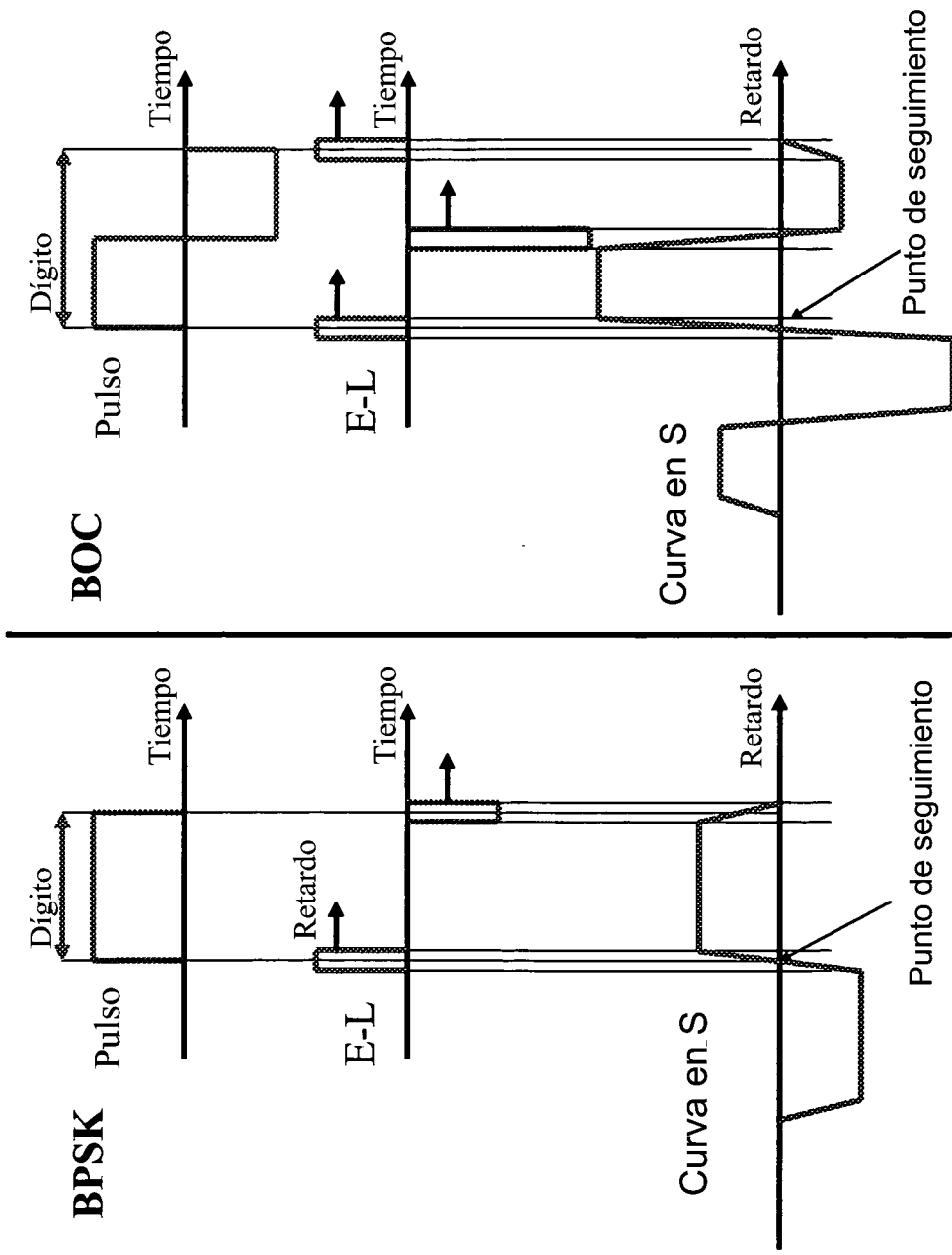
13. Circuito para la alineación de acuerdo con una cualquiera de las reivindicaciones 9 a 11, en el que dicho circuito no comprende un medio generador dispuesto para la generación de una réplica anticipada y una réplica retardada de dicho código de expansión local, y en el que dicho modulador comprende un medio (13) para la producción del pulso de selección modulado en base a dicho pulso de selección y el código de expansión local.
- 5 14. Circuito para la alineación de acuerdo con una cualquiera de las reivindicaciones 9 a 13, que comprende además un medio para la generación de una señal de indicación cuyo valor es indicativo de una primera o segunda frecuencia de subportadora con la que se modula el pulso de secuencia de dígitos, siendo la primera frecuencia más alta que la segunda frecuencia, en la que está presente un medio (20, 21) para la producción de dicho pulso de selección durante los pulsos de secuencias de dígitos modulados con dicha primera frecuencia.
- 10 15. Circuito de acuerdo con la reivindicación 14, que comprende un medio para la producción de dos versiones del pulso de selección modulado, en base a los valores de dicha señal de indicación, comprendiendo el circuito dos correladores (7, 7'), dispuestos para la correlación de la señal recibida con cada versión del pulso de selección modulado, y un multiplexor (22), dispuesto para la selección entre las salidas de dichos dos correladores, en base a un bit de navegación.
- 15 16. Receptor de satélite que comprende un circuito para la alineación de acuerdo con cualquiera de las reivindicaciones 9 a 15.



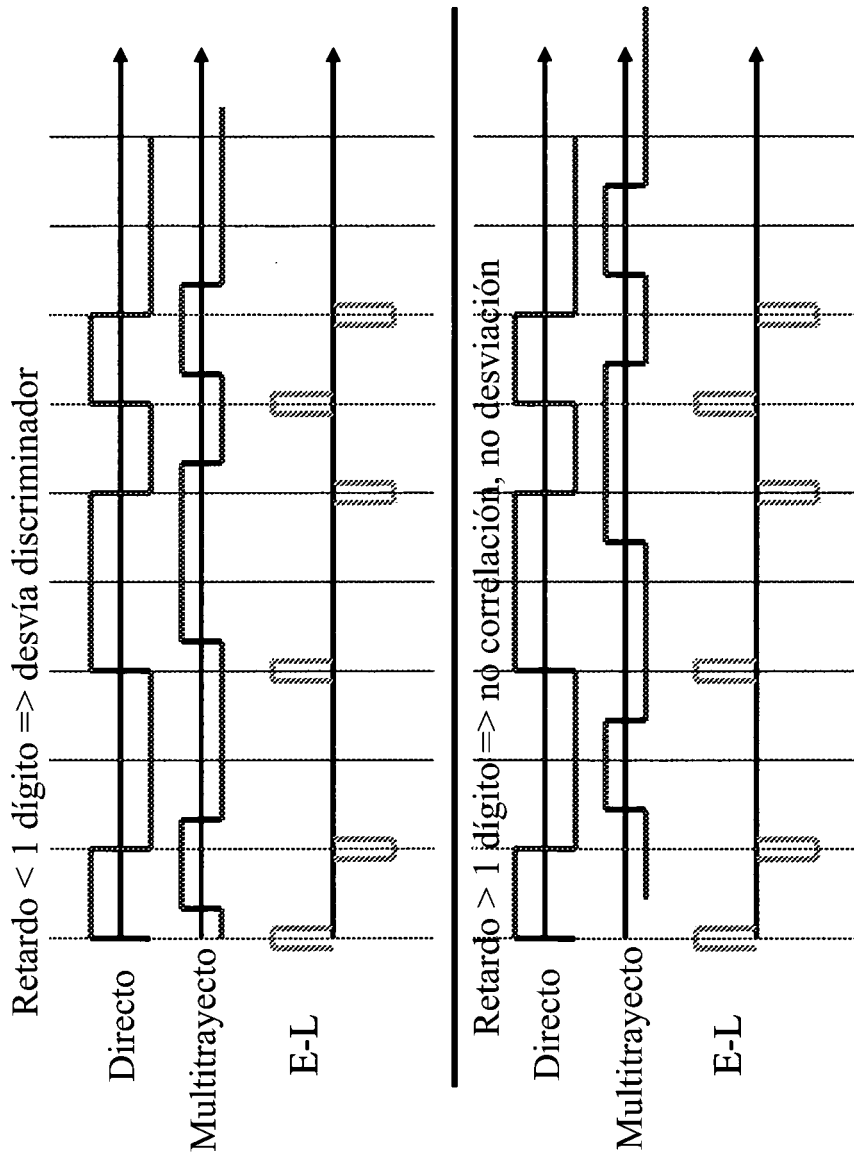
**Fig. 1**



**Fig. 2**



**Fig. 3**



**Fig. 4**

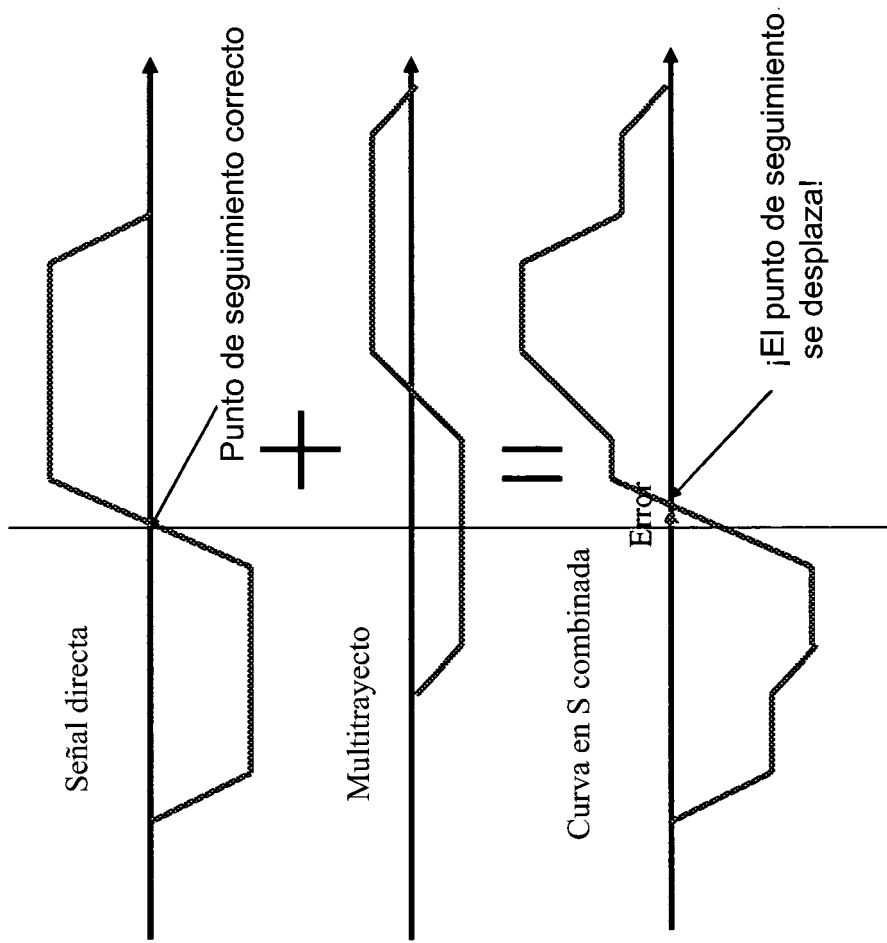


Fig. 5

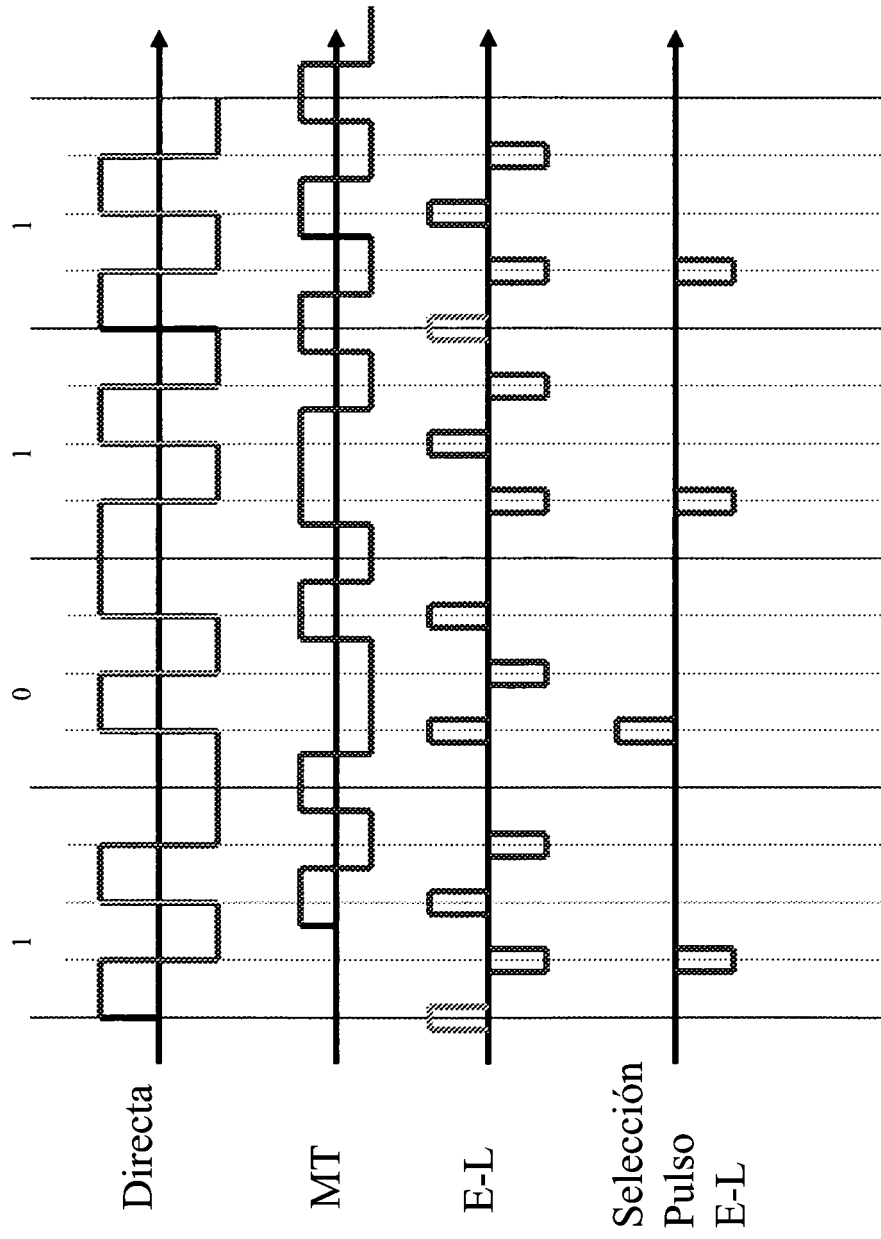


Fig. 6



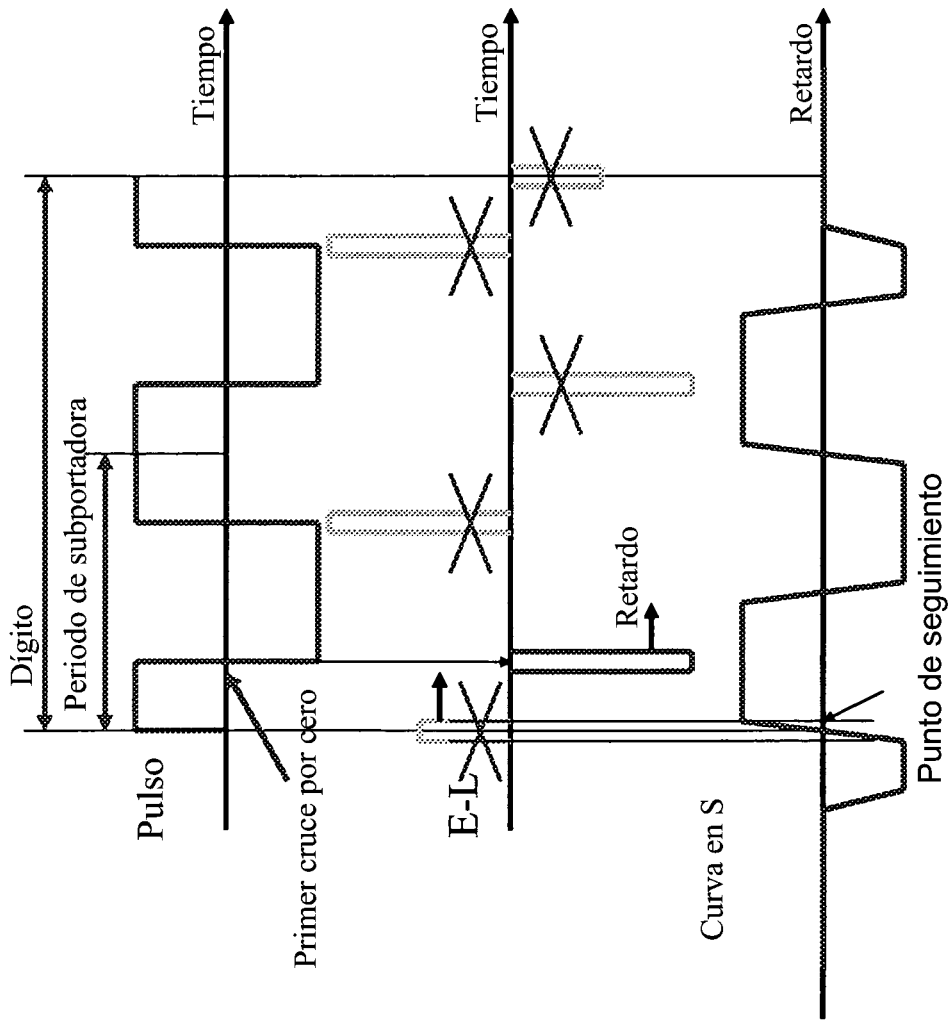


Fig.7

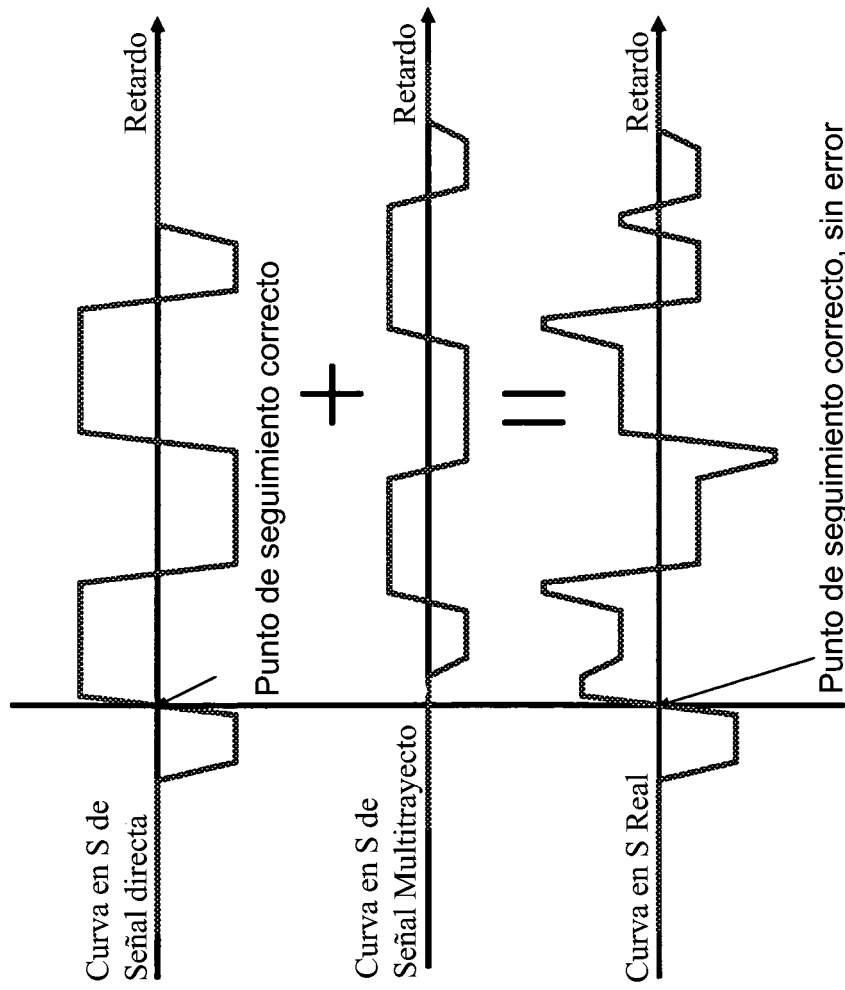
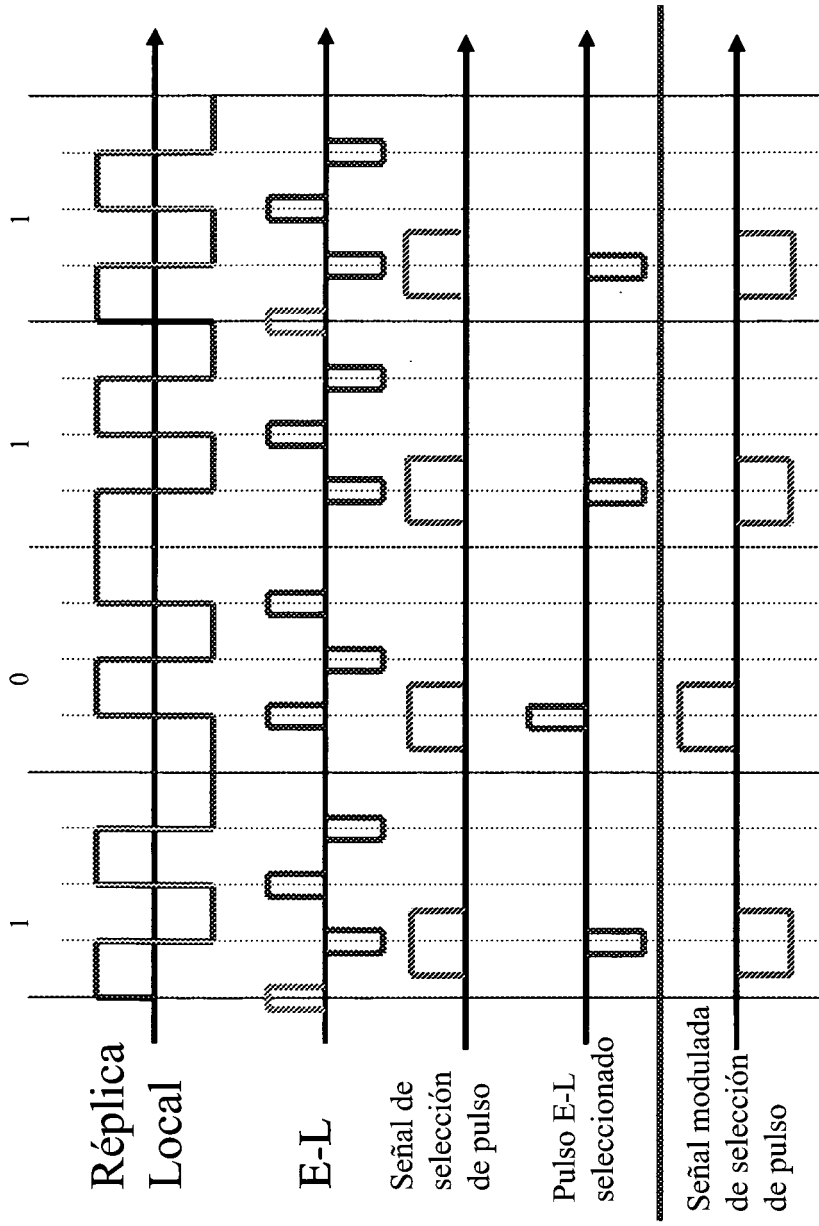
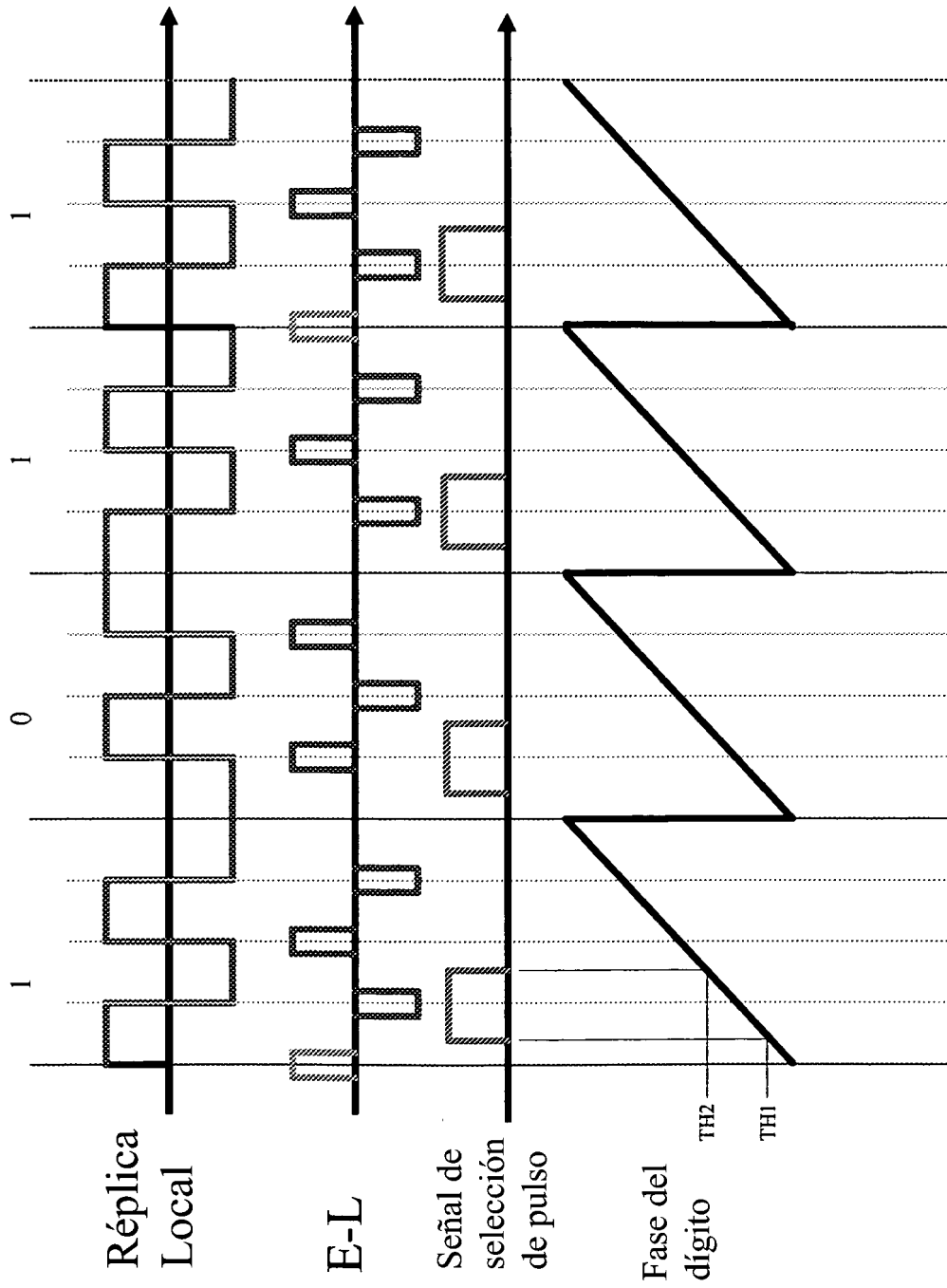


Fig. 8



**Fig. 9**



**Fig. 10**

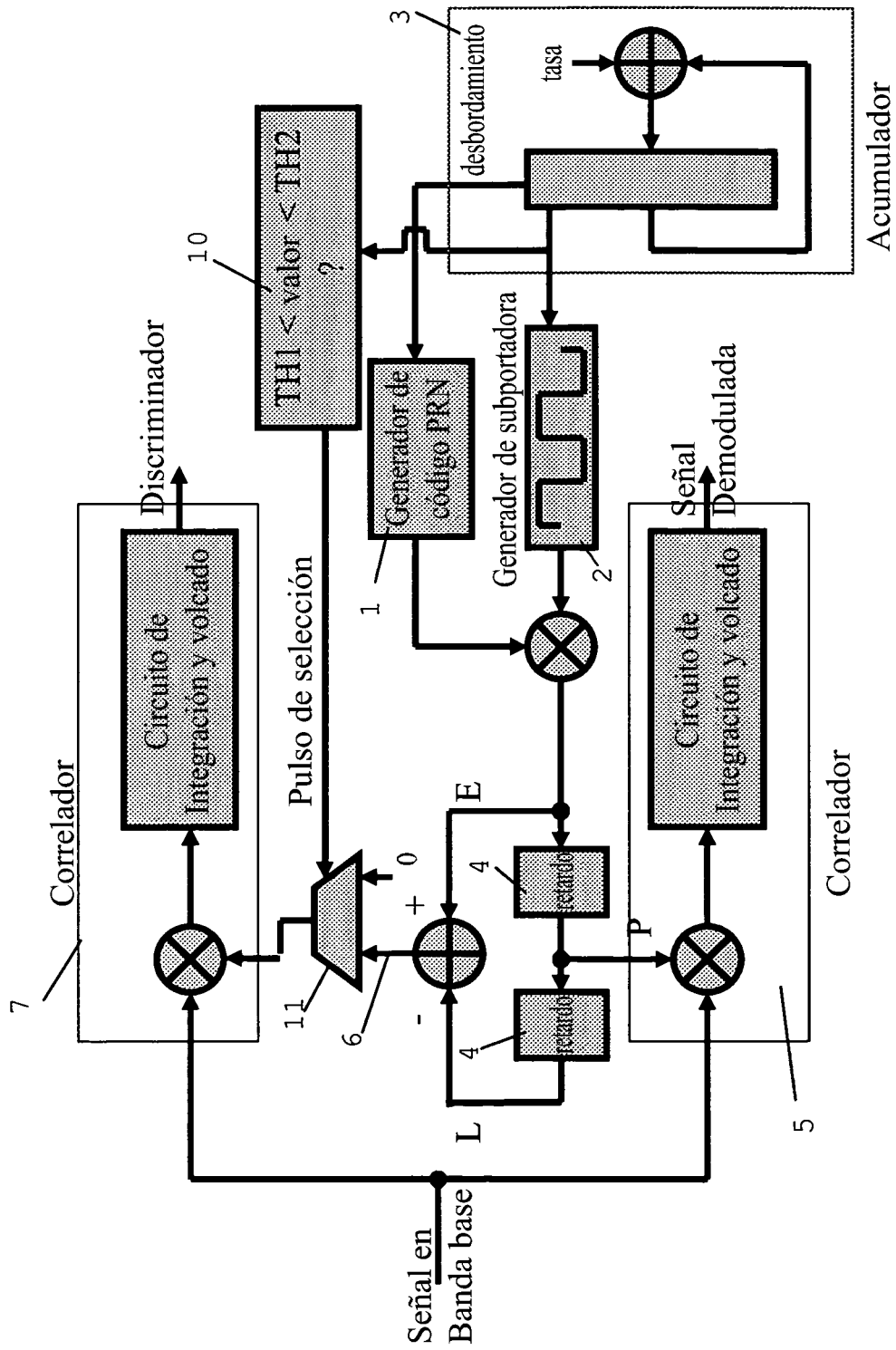


Fig. 11

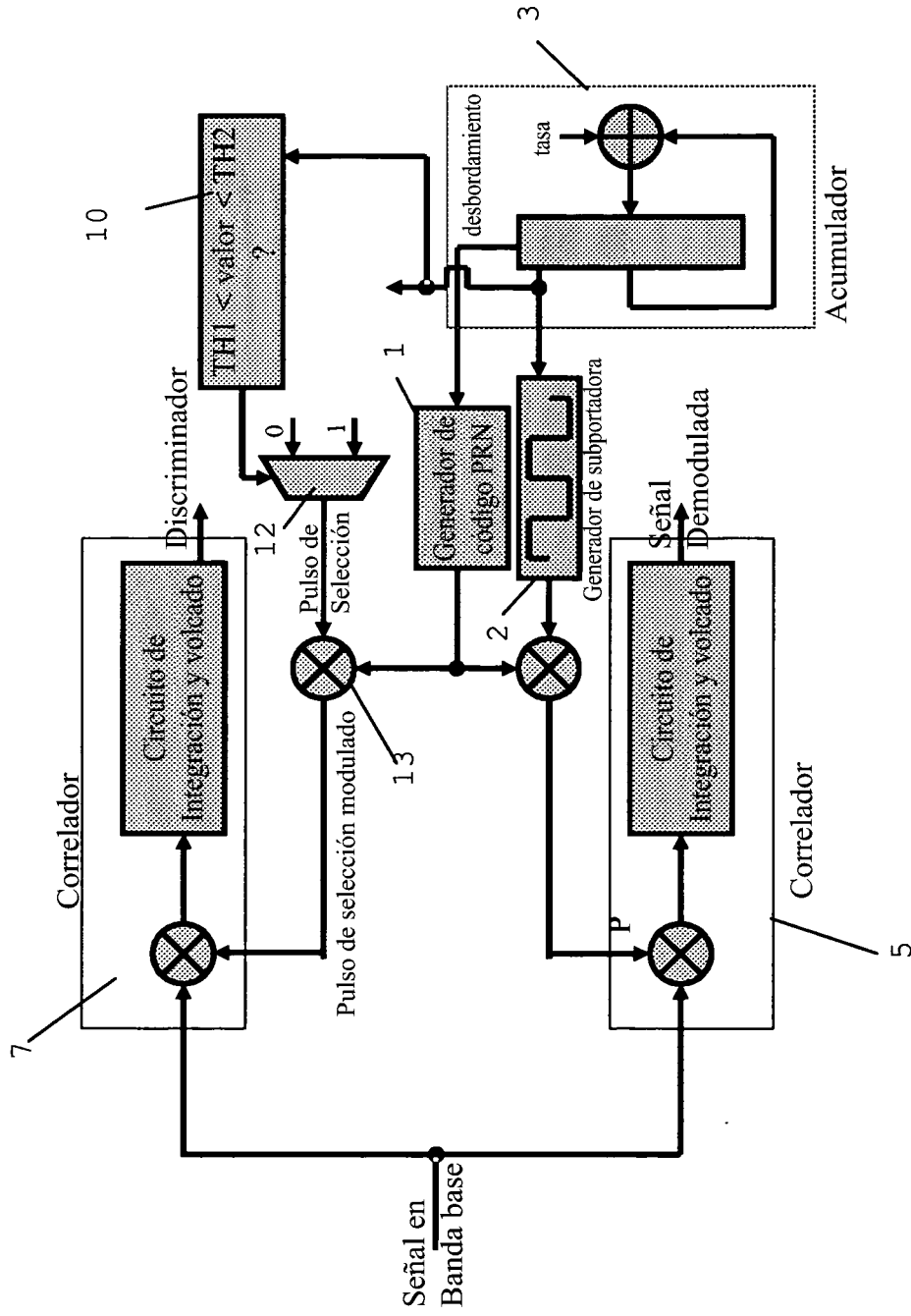
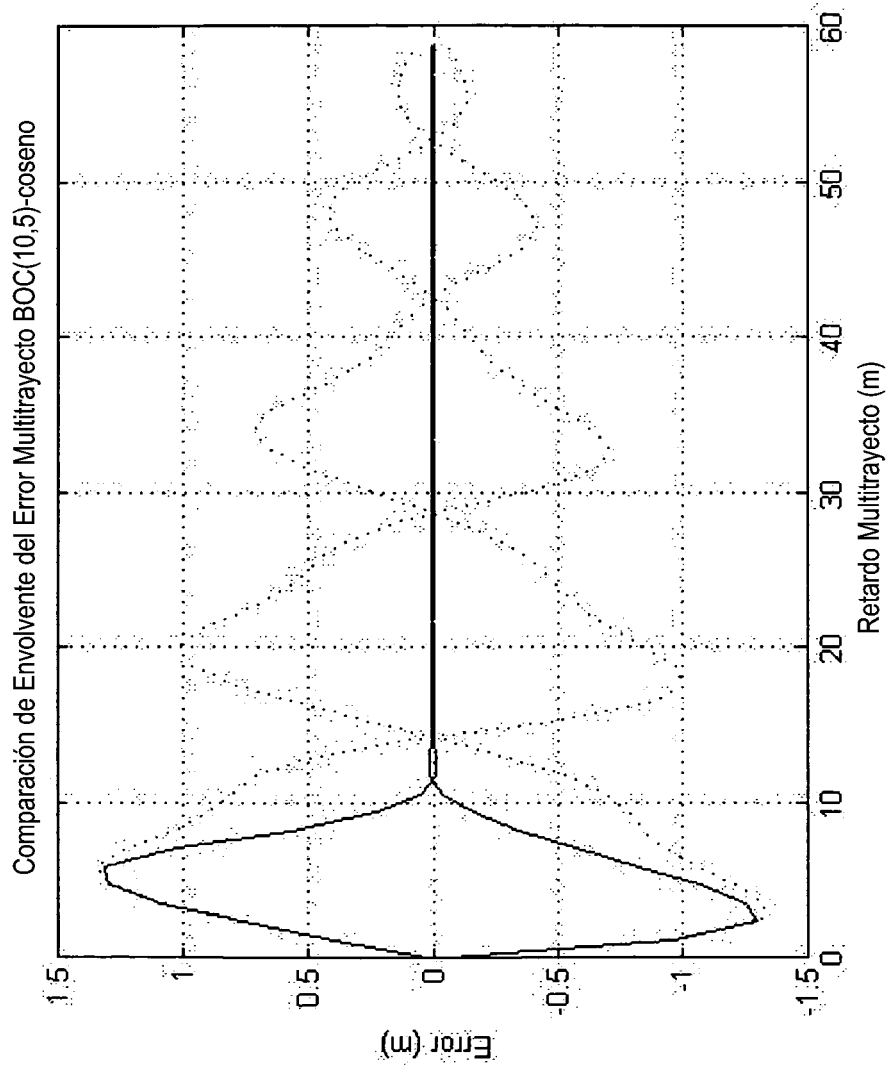
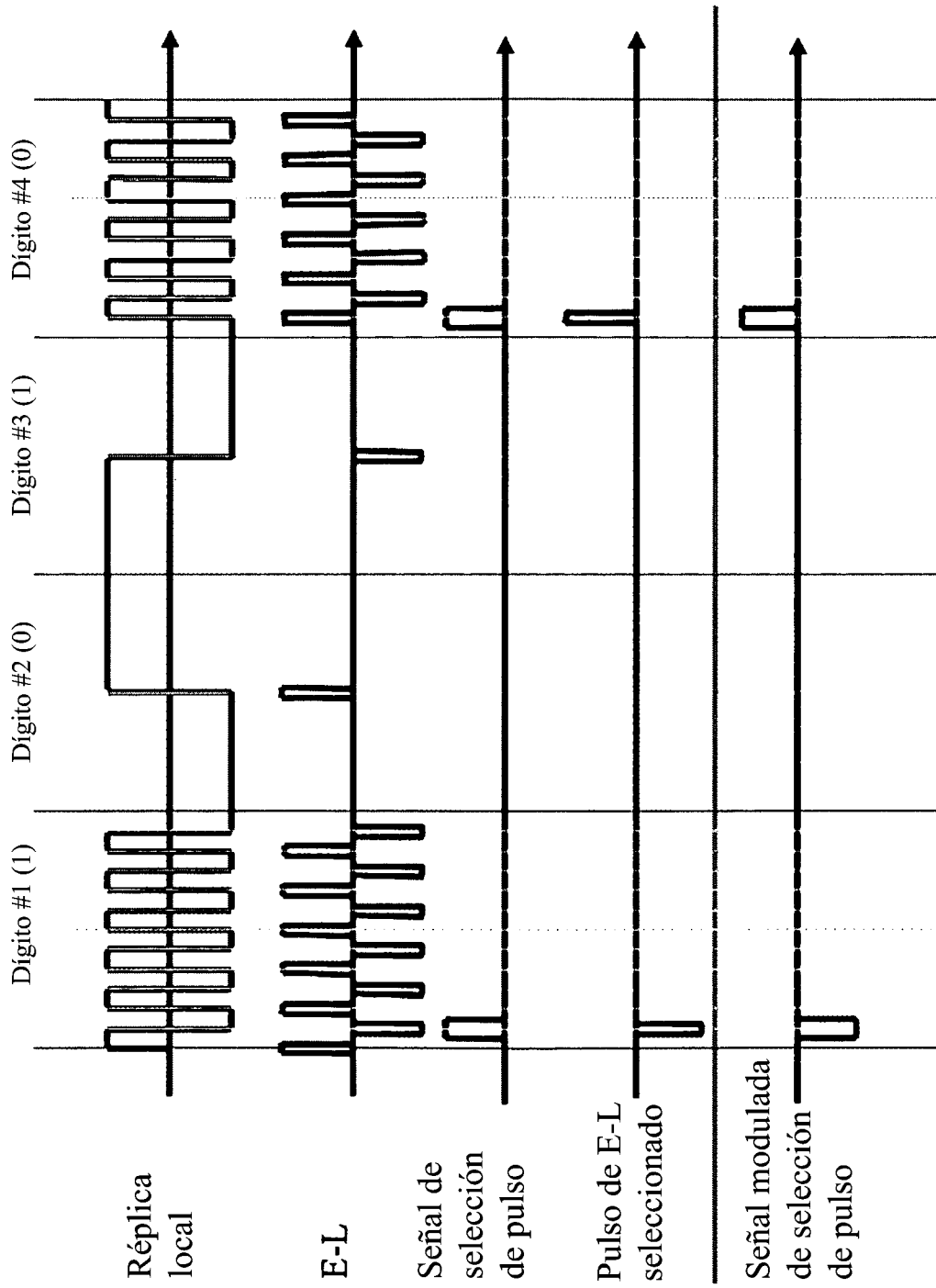


Fig. 12



**Fig. 13**



**Fig. 14**



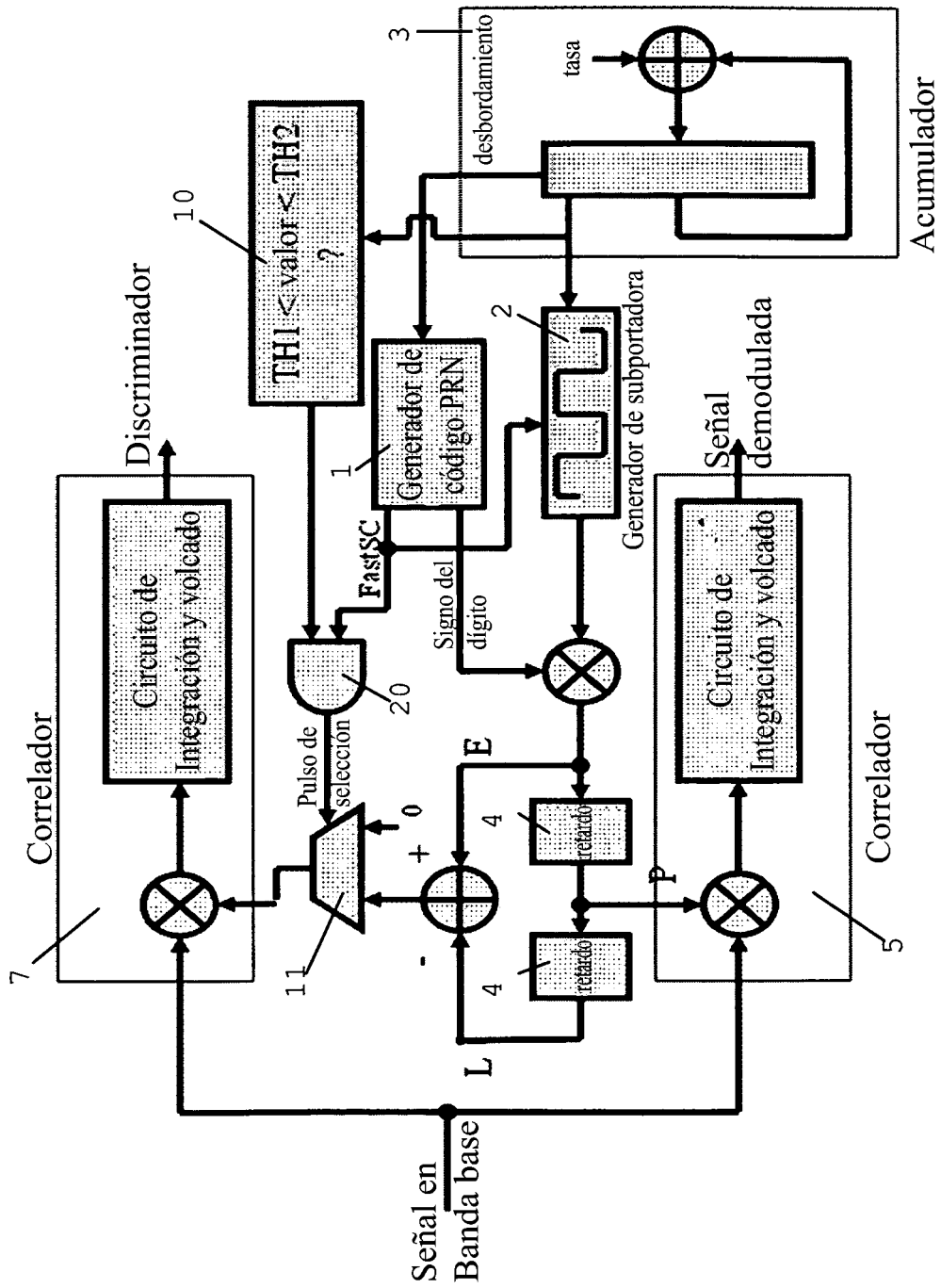
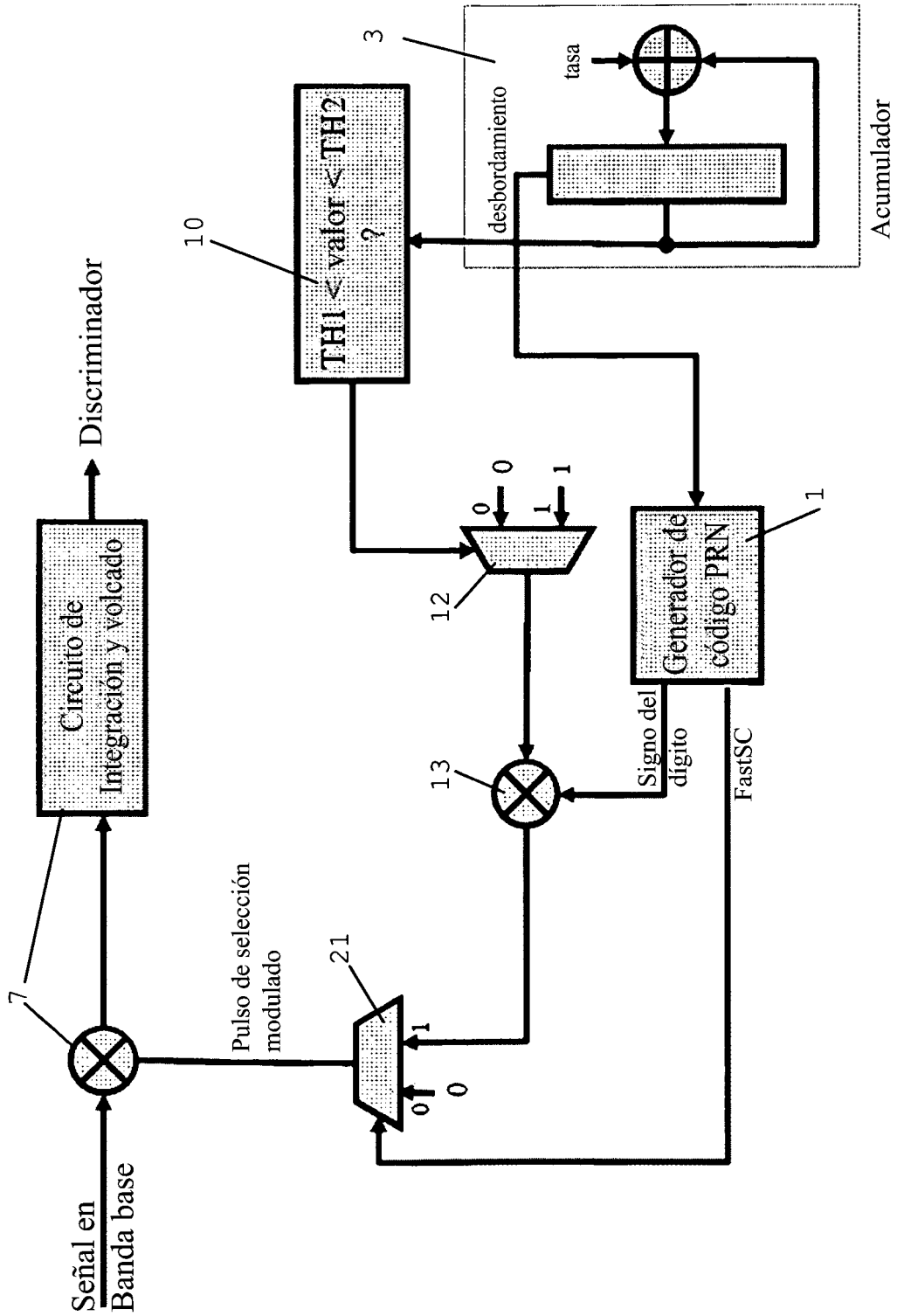


Fig. 15



**Fig. 16**

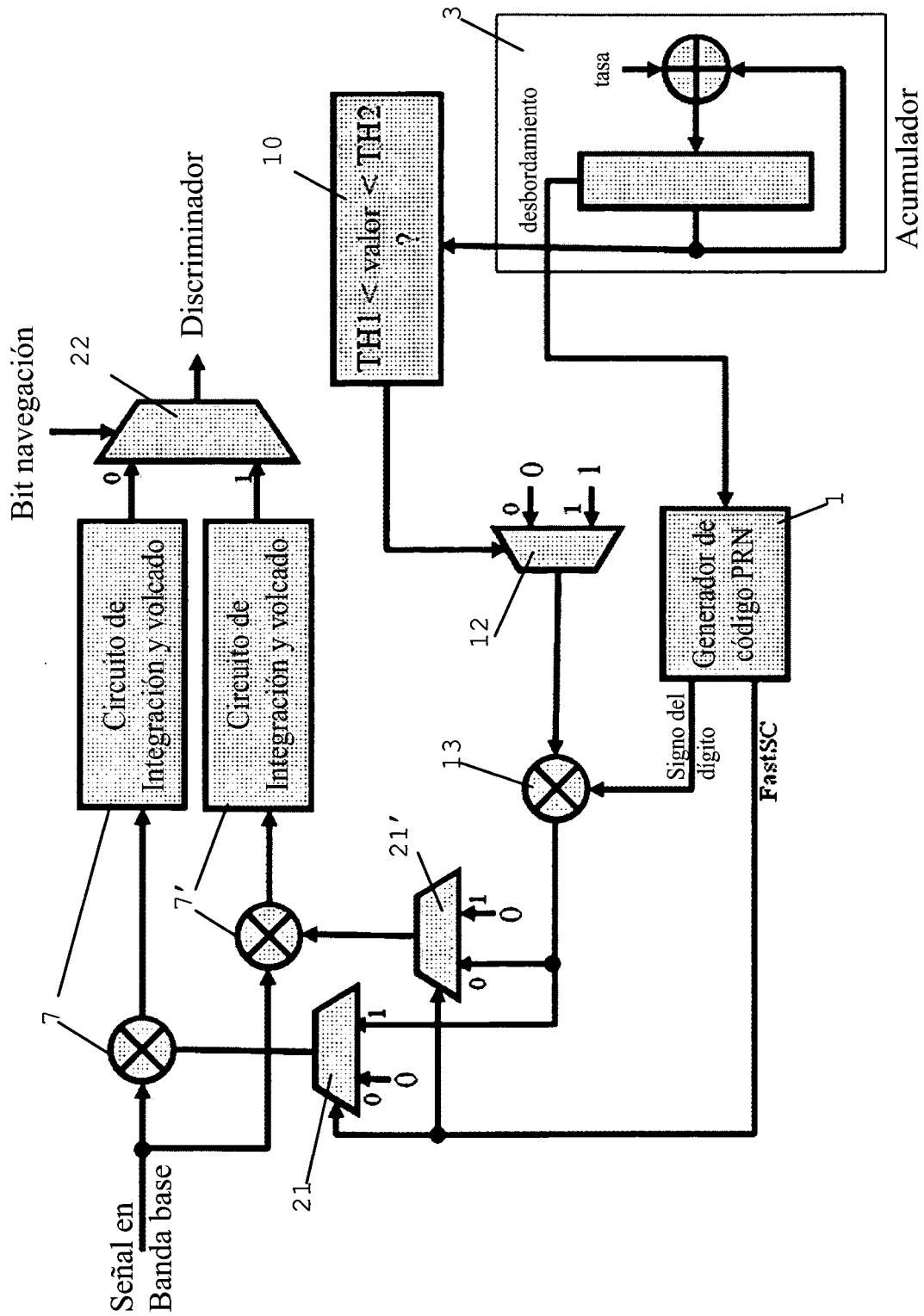


Fig. 17