

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 394 983**

51 Int. Cl.:

**H03B 19/14** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **11.11.2008 E 08876282 (8)**

97 Fecha y número de publicación de la solicitud europea: **20.07.2011 EP 2345153**

54 Título: **Un generador de frecuencia**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**07.02.2013**

73 Titular/es:

**TELEFONAKTIEBOLAGET L M ERICSSON  
(PUBL) (100.0%)  
164 83 Stockholm, SE**

72 Inventor/es:

**NYLÉN, TOMAS**

74 Agente/Representante:

**DE ELZABURU MÁRQUEZ, Alberto**

**ES 2 394 983 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

**DESCRIPCIÓN**

Un generador de frecuencia.

**CAMPO TÉCNICO**

La presente invención describe un generador de nueva frecuencia.

**5 ANTECEDENTES**

El receptor y los transmisores de radio tal como se utilizan, por ejemplo, en los sistemas de comunicación celulares, requieren que una fuente de señal genere un oscilador local, LO (Local Oscillator, en inglés) y/o una señal portadora. Con el fin de obtener soluciones flexibles que puedan manejar un amplio intervalo de frecuencias, se desea que la fuente de señal deba ser capaz de cubrir un intervalo de frecuencias continuo y amplio.

- 10 Con una fuente "de núcleo" de señal que puede cubrir un octavo, es decir un factor dos, de un cierto intervalo de frecuencias, es posible generar cualquier frecuencia más baja añadiendo un número seleccionable de etapas de dividir por dos después de la fuente de núcleo.

- 15 Tradicionalmente, los generadores de núcleo de intervalo de frecuencias de octavo son realizados utilizando un único oscilador o utilizando varios osciladores, cada uno de los cuales cubre un subconjunto del intervalo de frecuencias de octavo. No obstante, existen algunos inconvenientes a estas soluciones:

Un inconveniente para el planteamiento de un único oscilador es que el oscilador necesita cubrir un intervalo de frecuencias relativamente grande (es decir un octavo). Este intervalo de frecuencias grande o ancho de banda, resulta en un mal comportamiento del ruido de fase, que a su vez a menudo produce un comportamiento inaceptable del sistema.

- 20 El planteamiento con varios sub-osciladores resulta en soluciones grandes, inefectivas y caras. Las soluciones alternativas que combinan un generador con sucesivos multiplicadores y divisores para producir una frecuencia de salida deseada son conocidos, por ejemplo, del documento DE 199 46 467 A1. Además, el documento WO 01/191299 utiliza expansiones de series derivadas de una división seleccionada y mezcla de banda lateral para determinar una frecuencia de referencia para su uso en un PLL.

**25 COMPENDIO**

Como se desprende de la descripción anterior, existe una necesidad de un generador de frecuencias mejorado que pueda cubrir al menos un octavo de un intervalo de frecuencias, sin tener los inconvenientes de las soluciones conocidas.

- 30 Esta necesidad se cubre mediante la presente invención porque describe un generador de frecuencias que comprende un oscilador que está adaptado para generar señales I y Q en una primera frecuencia con un desfase de 90 grados entre ellas.

- 35 El generador de frecuencias comprende también un predivisor que utiliza las señales de I y Q del oscilador como señales de entrada y escala la primera frecuencia de las señales de entrada un predivisor que utiliza las señales de I y de Q del oscilador como señales de entrada y escala la primera frecuencia de las señales de entrada mediante un factor.

- 40 El predivisor comprende un generador de fases de reloj que tiene las mismas señales I y Q del oscilador como su entrada y pueden generar un número de fases predeterminado en forma de combinaciones de I y Q. Además, el predivisor comprende también un banco de conmutadores con un número de conmutadores. El número de conmutadores corresponde al número de fases que pueden ser generadas por el generador de fases de reloj, de manera que cada conmutador utiliza como su entrada una de las fases del generador de fases del reloj.

- 45 El predivisor comprende también un componente lógico de selección de reloj y una máquina de estados que pueda asumir un número predeterminado de estados como salida. El estado de salida de la máquina de estados se utiliza como entrada al componente de lógica de selección de reloj para determinar qué conmutador del banco de conmutadores utilizar como salida del conmutador y como entrada a la máquina de estados, determinando por ello el factor de escala del predivisor. Una salida de la máquina de estados es una señal  $f_{\text{salida}}$  con una frecuencia deseada.

En una realización, el número predeterminado de fases del generador de fases del reloj es ocho.

En una realización, el número predeterminado de estados que la máquina de estados puede asumir es ocho.

En una realización, la máquina de estados es un contador de tres bits.

En una realización, la máquina de estados es un contador de Johnson.

**BREVE DESCRIPCIÓN DE LOS DIBUJOS**

La invención se describirá con más detalle en lo que sigue, con referencia a los dibujos adjuntos, en los cuales

la Fig. 1 muestra una primera realización de la presente invención, y

5 la Fig. 2 muestra una tabla obtenida mediante la invención, y

la Fig. 3 muestra un detalle de la invención, y

la Fig. 4 muestra la entrada/salida de una parte del detalle de la Fig. 3, y

la Fig. 5 muestra una segunda realización de la invención.

**DESCRIPCIÓN DETALLADA**

10 La Fig. 1 muestra una primera realización 100 de un generador de frecuencias de la invención. Como puede verse en Fig. 1, el generador de frecuencias 100 comprende un oscilador 110, que en esta realización es un llamado oscilador de cuadratura, es decir, un oscilador que produce dos señales de salida en una y la misma frecuencia pero con un desfase de noventa grados entre ellas.

15 Debido al desfase de noventa grados, las dos señales de salida se denominan a menudo señales I y Q, en fase y en cuadratura de fase. Esto se muestra también en la Fig. 1, mostrándose las señales de salida del oscilador 110 como I y Q.

20 Como se indica en la Fig. 1, el generador de frecuencias 100 comprende un previsor 120, es decir un componente que toma una señal de entrada que está en una cierta frecuencia y escala su frecuencia mediante un factor predeterminado. Un previsor puede, por ejemplo, convertir una señal de 1 MHz en una señal de 100 kHz, de manera que escala la frecuencia mediante un factor de 10. En este caso, el escalado es una división mediante un factor predeterminado de 10, aunque el previsor puede también ser utilizado para “escalar aumentando”, es decir, multiplicación por un factor predeterminado.

25 Como se indica en la Fig. 1, el previsor 120 de la invención puede ser variable, de manera que, de un modo que se explicará con más detalle posteriormente, pueda utilizarse para escalar reduciendo la frecuencia de una señal de entrada mediante un factor variable, tal como los mostrados en la Fig. 1, es decir, 1,25, 1,5, 1,75 y 2. Naturalmente, pueden obtenerse también otros factores de escala utilizando los mismos principios que los que se explicarán a continuación. Además, como resultará evidente para los expertos en la materia, el principio utilizado por la presente invención puede ser también utilizado para escalar aumentando la frecuencia del oscilador.

30 En una realización preferida del generador de frecuencias 100, el oscilador 110 es también variable, de manera que puede, por ejemplo, ser utilizado para generar señales de salida a una frecuencia que es superior al 25% por encima de una frecuencia nominal  $f_0$ , es decir la frecuencia de la señal de salida del oscilador 110 estará en el intervalo de 1-1,25%. Esta variación es controlada por medio, por ejemplo, de una señal de control de entrada al oscilador, aunque esta señal de control no se muestra en la Fig. 1.

35 Utilizando los factores de los ejemplos anteriores, la tabla de la Fig. 2 muestra qué frecuencias de salida,  $f_{salida}$  pueden ser obtenidas del generador por medio de los diferentes ajustes en el previsor 120. Por ejemplo, utilizando el ajuste del previsor de  $/1,25$ , las posibles frecuencias de salida estarán en el intervalo de 0,8 a 1,0 de  $f_0$ . El intervalo de frecuencia exacto en los modos de  $/1,5$ ,  $/1,75$  y  $/2$  es ligeramente mayor que el mostrado en la tabla de la Fig. 2. En la Fig. 2, los números están redondeados para clarificar la cobertura de frecuencias continua.

40 La Fig. 3 muestra un ejemplo de un diseño de un previsor 120: el previsor 120 comprende un generador de fases de reloj 121, un banco de conmutadores 122 de 8 conmutadores, S0-S7, un contador 123 binario de 3 bits y un componente lógico de selección de reloj, 124. El factor de escala del previsor 120 es controlado por medio de una señal de control para el componente lógico de selección de reloj 124.

La función del previsor 120 es como sigue: el generador de fases del reloj 121 recibe las señales I- y Q- como entrada y genera las siguientes ocho posibles combinaciones de estas señales, como se indica en la Fig. 3:

45 I+Q, Q, -(I-Q), -I, -(I+Q), -Q, I-Q e I. Estas ocho señales pueden verse también representando ocho fases diferentes o posiciones de fase para una y la misma señal en un sistema de coordenadas de I- y Q-.

Basándose en el estado de salida del contador 123 de 3 bits, la lógica de selección de reloj 124 determinará qué señal de fase del componente 121 será utilizada a continuación del contador 123 de reloj, por medio del uso de ocho bits de salida S0-S7 en diferentes patrones para activar o desactivar los conmutadores S0-S7, de manera que

diferentes combinaciones de I y Q, es decir, posiciones de fase, son recibidas por el contador 123, es decir, como "entrada de reloj", CLK (CLOK, en inglés).

5 Como el contador 123 está temporizado, sus salidas cambiarán sus estados, y la lógica de selección de reloj 124 activará a continuación el conmutador en el banco de conmutadores 122 que debe ser utilizado a continuación para el contador 123 de reloj.

Como se indica en la Fig. 3, uno de los tres bits, Q0, del contador 123 proporcionará una señal de salida con la señal  $f_{salida}$  deseada y las otras dos salidas Q1 y Q2 proporcionarán señales a las frecuencias  $f_{salida}/2$  y  $f_{salida}/4$ , a las que se puede acceder opcionalmente.

10 La tabla de la Fig. 4 muestra la salida de la lógica de selección de reloj 124, S0-S7, en función de los bits en la salida del contador 123, Q0, Q1, Q2, que se utilizan también como entradas D0, D1, D2 a la lógica de selección de reloj 124. Es la salida S0-S7 en función de la entrada D0-D2 la que es controlada por medio de la señal de control CTRL( $f_{salida}$ ) al circuito 124, por medio de la cual el factor de escala del predivisor 120 es ajustado o variado.

Así, la lógica de selección de reloj 124 es controlada para producir el "número" o "dirección" S0-S7 de un cierto conmutador en el banco de conmutadores para cada estado de la entrada.

15 De manera breve, la función del predivisor es entonces como sigue: el predivisor 120 comprende el banco de conmutadores 122 que tiene un número de conmutadores, S0-S7, correspondiendo el número de conmutadores con un número predeterminado de fases que pueden ser generadas por el generador de fases de reloj 121, de manera que cada conmutador S0-S7 pueda utilizar como entrada una de esas fases.

20 La salida del uno de los conmutadores S0-S7 en el banco de conmutadores 122 es entonces utilizada como entrada a la máquina de estados 123 que puede asumir un número predeterminado de estados como su salida.

25 El estado asumido a la salida de la máquina de estados 123 se utiliza para determinar qué conmutador S0-S7 del banco de conmutadores 122 será activado y utilizado como salida del banco de conmutadores, y así, como entrada a la máquina de estados 123. El término "activado" es aquí utilizado en el sentido de estar cerrado, es decir, el conmutador S0-S7 está cerrado de manera que su señal de entrada aparece como salida del banco de conmutadores 122.

La Fig. 5 muestra una realización 500 alternativa de la invención. En esta realización también, está comprendido un oscilador 510, el cual no obstante, al contrario que el oscilador 110 de la Fig. 1, no es un oscilador de cuadratura. Por el contrario, el oscilador 510 es un oscilador que produce sólo una señal de salida. De manera similar al generador de frecuencias 100, el generador de frecuencias 500 comprende un predivisor 520.

30 Si se desea utilizar la realización 500 para obtener el mismo intervalo de frecuencias y ancho de banda que se obtiene por medio de la realización 100 de la Fig. 1, el oscilador 510 debería ser capaz de proporcionar una señal de salida y frecuencia  $f_{osc}$ , es decir el doble de la frecuencia de las señales I- y Q- del oscilador 110 de la Fig. 1.

Además, para obtener los mismos resultados que con el generador de frecuencias 100 de la Fig. 1, los factores de escala del predivisor 520 deberían ser los mostrados en la Fig. 5, es decir, 2,5, 3,0, 3,5, 4,0.

35 La invención no está limitada a los ejemplos de realizaciones descritos anteriormente y mostrados en los dibujos, sino que puede ser variada libremente dentro del ámbito de las reivindicaciones adjuntas. Por ejemplo, el contador de 3 bits 123 mostrado en la Fig. 3 puede ser un contador binario que cuenta en la secuencia mostrada en la Fig. 4, o puede ser esencialmente cualquier tipo de máquina de estados con al menos ocho estados, tales como, por ejemplo un llamado contador de Johnson.

40 Con otra referencia al ejemplo de un predivisor mostrado en la Fig. 3, en una realización alternativa, el generador de fases de reloj 121 puede ser uno que sólo genera  $\pm I$  y  $\pm Q$ , es decir de manera que sólo se generan cuatro posiciones de fase. En tal realización, el banco de conmutadores 122 sólo necesitará comprender cuatro conmutadores S0-S7, mientras que la máquina de estados 123 debería aun corresponder a la descrita anteriormente, es decir, una máquina de estados que puede alternar entre ocho estados diferentes de una manera predeterminada. Así, el número de conmutadores en el banco de conmutadores corresponderá al número de  
45 posiciones de fase que pueden ser generadas por el generador de fases del reloj.

Además, el factor predeterminado mediante el cual el predivisor escala la frecuencia entrante puede ser también uno, de manera que la frecuencia de entrada sea la misma que la frecuencia de salida.

**REIVINDICACIONES**

1. Un generador de frecuencias (100, 500) que comprende un oscilador (110, 510) que está adaptado para generar señales I y Q en una primera frecuencia con un desfase de 90 grados entre ellas, comprendiendo también el generador de frecuencias (100, 500) un predivisor (120, 520) que utiliza las señales I y Q desde el oscilador (110, 510) como sus señales de entrada y escala la primera frecuencia de las señales de entrada mediante un factor, estando el generador de frecuencias (100, 500) caracterizado porque el predivisor comprende un generador de fases de reloj (121) que tiene las señales I y Q del oscilador como su entrada y puede generar un número predeterminado de fases en forma de combinaciones de I y de Q, comprendiendo también el predivisor un banco de conmutadores (122) con un número de conmutadores (S0-S7), correspondiendo el número de conmutadores al número de fases que pueden ser generadas por el generador de fases de reloj (121), de manera que cada conmutador utiliza como su entrada una de las fases del generador de fases de reloj (121), comprendiendo también el predivisor un componente de lógica de selección de reloj (124) y una máquina de estados (123) que puede asumir un número predeterminado de estados como su salida, siendo el estado de salida de la máquina de estados (123) utilizado como entrada al componente lógico de selección de reloj (124) para determinar qué conmutador del banco de conmutadores (122) utilizar como salida del banco de conmutadores (122) y como entrada a la máquina de estados (123), determinando por ello el factor de escala del predivisor, siendo una salida de la máquina de estados (123) una señal  $f_{\text{salida}}$  con una frecuencia deseada.
2. El generador de frecuencias (100) de la reivindicación 1, en el cual el número de fases predeterminado del generador de fases de reloj (121) es ocho.
3. El generador de frecuencias (100) de la reivindicación 1 ó 2, en el cual el número predeterminado de fases es ocho.
4. El generador de frecuencias (100) de cualquiera de las reivindicaciones 1-3 en el cual el número de estados predeterminado que la máquina de estados (123) puede asumir es ocho.
5. El generador de frecuencias (100) de la reivindicación 4, en el cual la máquina de estados (123) es un contador de tres bits (123).
6. El generador de frecuencias (100) de la reivindicación 4, en el cual la máquina de estados (123) es un contador de Johnson.

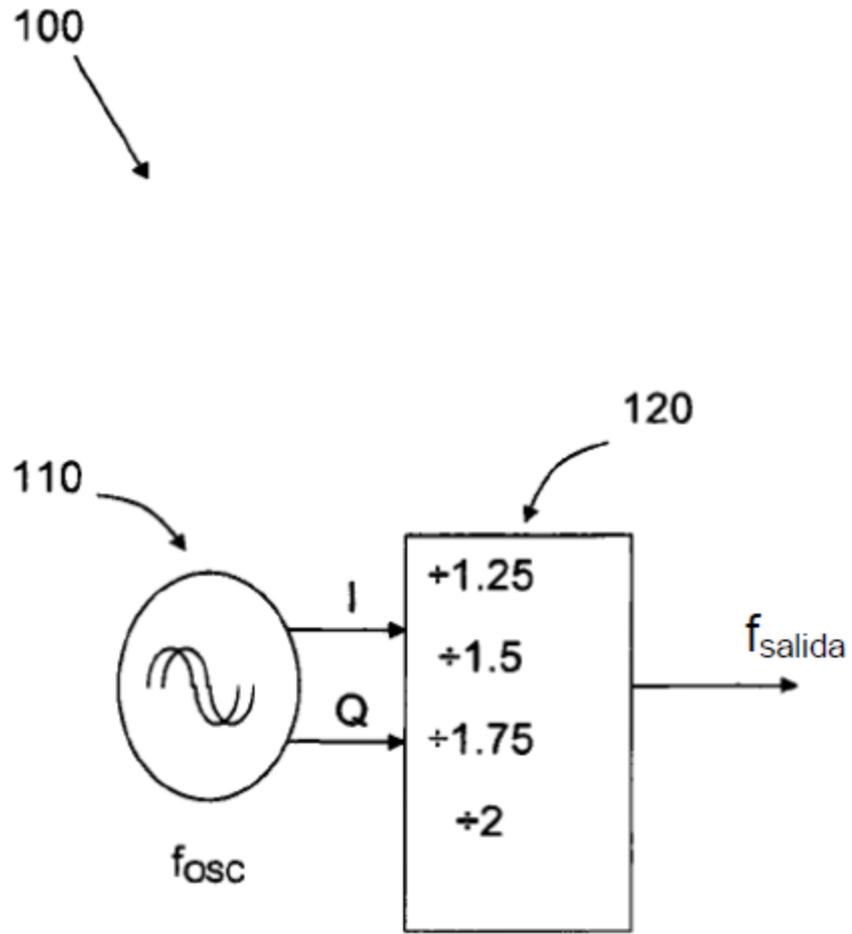


Fig 1

Factor	$f_{\text{salida}}$
$\div 1.25$	$0.8 \times f_0 - 1.0 \times f_0$
$\div 1.5$	$0.7 \times f_0 - 0.8 \times f_0$
$\div 1.75$	$0.6 \times f_0 - 0.7 \times f_0$
$\div 2$	$0.5 \times f_0 - 0.6 \times f_0$

Fig 2

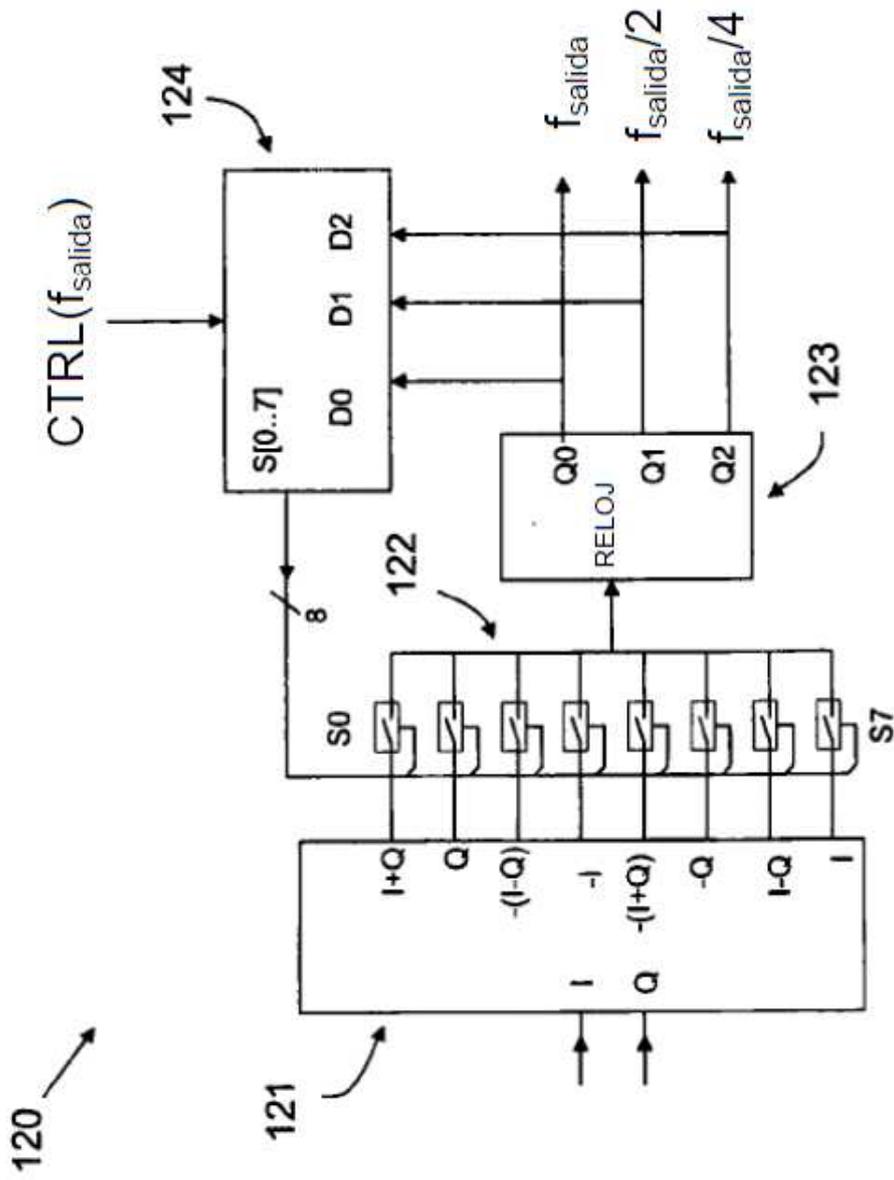


Fig 3

	+1.25	+1.5	+1.75	+2
D	S	S	S	S
210	76543210	76543210	76543210	76543210
000	00000001	00000001	00000001	00000001
001	00100000	01000000	10000000	00000001
010	00000100	00010000	01000000	00000001
011	10000000	00000100	00100000	00000001
100	00010000	00000001	00010000	00000001
101	00000010	01000000	00001000	00000001
110	01000000	00010000	00000100	00000001
111	00001000	00000100	00000010	00000001

Fig 4

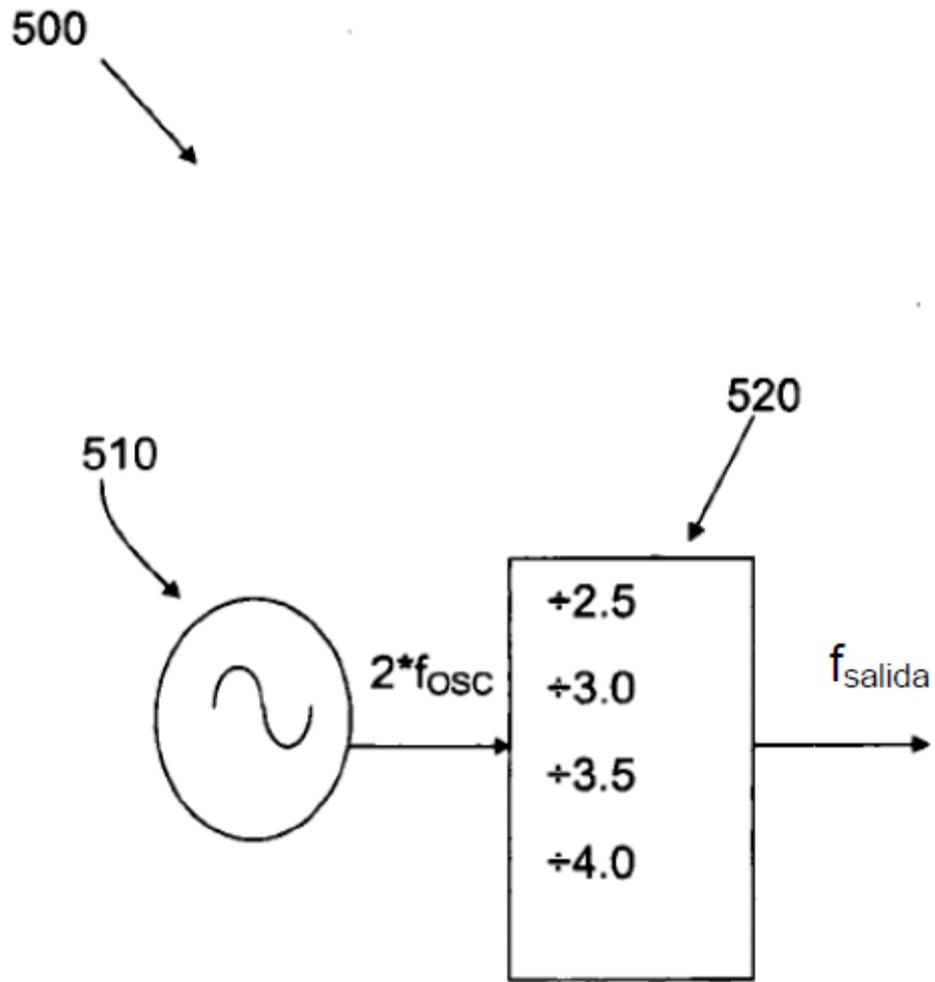


Fig 5