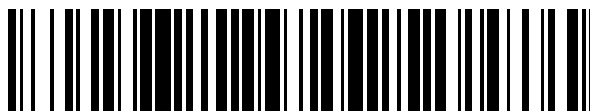


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 395 134**

51 Int. Cl.:

H02P 6/14

(2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **15.01.2007** **E 07718093 (3)**

97 Fecha y número de publicación de la solicitud europea: **01.10.2008** **EP 1974456**

54 Título: **Dispositivo de pilotaje de una máquina gitatoria polifásica**

30 Prioridad:

20.01.2006 FR 0600534

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

08.02.2013

73 Titular/es:

**VALEO EQUIPEMENTS ELECTRIQUES MOTEUR
(100.0%)**

**2, RUE ANDRÉ BOULLE
94046 CRÉTEIL CEDEX, FR**

72 Inventor/es:

**MASFARAUD, JULIEN;
DOFFIN, HUGUES y
BOUDJEMAI, FAROUK**

74 Agente/Representante:

PÉREZ BARQUÍN, Eliana

ES 2 395 134 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo de pilotaje de una máquina giratoria polifásica

5 Campo de la invención

La invención se refiere a un circuito de comando de una máquina eléctrica polifásica, eventualmente reversible como en el caso de los alternadores-motores de arranque.

10 Estado de la técnica

Una máquina eléctrica giratoria comprende clásicamente un rotor y un estator. Uno de estos elementos es recorrido por una corriente continua y genera con ello un campo magnético constante y de orientación fija con respecto a este elemento. El otro elemento comprende una pluralidad de arrollamientos distintos y espaciados angularmente; cada arrollamiento es recorrido por una corriente desfasada con relación a la de los otros arrollamientos de manera que se crea un campo magnético giratorio. La coexistencia del campo de orientación fija del primer elemento y del campo giratorio del segundo elemento conlleva la rotación de estos elementos, uno con respecto al otro, es decir, la rotación del rotor con relación al estator.

Las diferentes corrientes son inyectadas generalmente en los arrollamientos del elemento polifásico a través de un puente formado por medio de interruptores de potencia (en general, diodos asociados a transistores de potencia).

Este puente de potencia está en general pilotado por un módulo electrónico que fija los instantes de apertura y de cierre de los interruptores, y comanda con ello la fase de las diferentes corrientes a través de los arrollamientos.

Con el fin de determinar los instantes de comando de los interruptores, el módulo electrónico utiliza habitualmente señales representativas de la posición del rotor con relación al estator, tal como por ejemplo captadores de posición repartidos de forma regular sobre la circunferencia de la máquina giratoria, que envían cada una de las señales periódicas a la frecuencia de rotación del rotor y cada una de ellas desfasada con respecto a las otras.

En caso de que la máquina eléctrica giratoria sea reversible, el puente de potencia juega el papel de un puente rectificador durante el funcionamiento en modo alternador de la máquina.

Con el fin de aprovechar un par óptimo sobre una gama importante de velocidades de rotación, el documento WO 2004/100351 propone tratar las señales emitidas desde los captadores mediante ponderación y suma, en la práctica por medio de un circuito de filtraje analógico, lo que permite realizar decalajes de fase continuamente variables a través de toda la gama de velocidades de rotación.

Sin embargo, según esta solución, el decalaje de fase se determina en función de la velocidad por medio de los componentes del circuito analógico. La relación decalaje-velocidad es por tanto fija y no puede en particular ser adaptada a las diferentes situaciones que puedan ser encontradas (arranque, asistencia dinámica...). Además, la elección de esta relación adolece de flexibilidad puesto que la misma se determina en función de los elementos de circuito utilizados y por tanto es poco adaptable a otras máquinas eléctricas, por ejemplo dimensionadas de un modo diferente. Esta concepción implica, además, la utilización de un circuito analógico con características propias para cada tipo de máquina que se desee fabricar, lo que complica la fabricación de las máquinas a nivel industrial.

El documento US 4271385 divulga otro dispositivo de pilotaje según el estado de la técnica.

Objeto de la invención

Para evitar estos problemas y permitir así, en particular, una mayor flexibilidad en el decalaje de la fase de las señales emitidas desde los captadores, la invención propone un dispositivo de pilotaje de una máquina eléctrica giratoria polifásica, comprendiendo la citada máquina un estator, un rotor, y captadores, siendo el citado dispositivo apto para recibir:

- al menos una primera señal de captador representativa de una posición del rotor con relación al estator, y suministrada por un primer captador, y

- una segunda señal de captador representativa de la citada posición y desfasada con relación a la primera señal, y suministrada por un segundo captador.

De acuerdo con la invención, el dispositivo de pilotaje incluye:

- medios para combinar la primera y la segunda señales de los captadores en una señal combinada, comprendiendo los citados medios al menos un elemento de conmutación pilotado, apto para adoptar al menos dos estados, siendo la señal combinada una función de un estado del primer elemento y permitiendo pilotar la citada máquina.

Se puede así dar fácilmente al decalaje de fase de la señal combinada una pluralidad de valores mediante la elección de las señales transmitidas por el primer y el segundo elementos.

5 Según modos de realización no limitativos, el dispositivo según la invención puede incluir una o varias de las características siguientes:

- El primer elemento de conmutación incluye un estado pasante que permite transmitir una señal, y un estado abierto que permite interrumpir la transmisión de una señal.

10 - El primer elemento de conmutación incluye al menos dos estados pasantes que permiten transmitir selectivamente una señal entre varias.

15 - El dispositivo de pilotaje está capacitado para recibir a la entrada un número de señales de los captadores igual al número de fases de la máquina.

- El dispositivo de pilotaje está capacitado para recibir a la entrada un número de señales de los captadores diferente del número de fases de la máquina.

20 - Los medios de combinación comprenden además medios de ponderación de las señales de los captadores.

- Los medios de ponderación comprenden al menos una resistencia.

- Los medios de combinación comprenden una pluralidad de elementos de conmutación.

25 - El dispositivo de pilotaje coopera con un circuito de comando que incluye una etapa de entrada capacitada para recibir las señales de los captadores.

30 - El dispositivo de pilotaje coopera con un circuito de comando que incluye un microprocesador capacitado para pilotar al menos un elemento de conmutación.

- El microprocesador está capacitado para pilotar el elemento de conmutación en función de una información representativa de la velocidad de rotación de la máquina.

35 La invención propone igualmente una máquina eléctrica giratoria polifásica, por ejemplo un alternador-motor de arranque, con un dispositivo de pilotaje de ese tipo.

Breve descripción de las figuras

40 Otras características y ventajas de la invención se pondrán de manifiesto en vista de la descripción que sigue, evidenciadas por referencia a los dibujos anexos, en los que:

La Figura 1 representa los elementos de una máquina eléctrica giratoria polifásica y su comando, incluyendo el comando un bloque de avance de fase;

45 La Figura 2a representa un primer modo de realización no limitativo del bloque de avance de fase de la Figura 1;

La Figura 2b representa un segundo modo de realización no limitativo del bloque de avance de fase de la Figura 1;

50 La Figura 2c representa un tercer modo de realización no limitativo del bloque de avance de fase de la Figura 1;

La Figura 2d representa un cuarto modo de realización no limitativo del bloque de avance de fase de la Figura 1;

55 Las Figuras 3 a 8 representan modos posibles de realización, no limitativos, de un circuito mezclador de un bloque de avance de fase de la Figura 2a o 2b.

Descripción detallada de modos de realización no limitativos de la invención

60 La Figura 1 representa los elementos principales de una máquina eléctrica giratoria polifásica, por ejemplo reversible del tipo alternador-motor de arranque, así como su comando.

La Figura 1 representa un ejemplo no limitativo de una máquina eléctrica giratoria trifásica con tres captadores de posición.

65 Un comando de ese tipo comprende un puente de potencia 10 que, en modo motor, alimenta las fases de un estator 12, en este ejemplo no limitativo tres fases, a partir de una tensión generada entre las dos bornes B^+ , B^- de una

batería de alimentación.

El puente de potencia 10 está formado por interruptores (no representados) que están comandados por señales de comando C de modo que los diferentes arrollamientos del estator 12 son recorridos por señales decaladas en 120° unas respecto a otras en el presente ejemplo.

En este ejemplo no limitativo, existen tres captadores. Los tres captadores lineales 14, 16, 18 están, de manera no limitativa, equiespaciados a través de los 360° eléctricos y generan señales de captadores U, V, W. Estas señales son tratadas por medio de un dispositivo de pilotaje conocido como bloque de avance de fase 30, el cual suministra tres señales digitales U', V', W' correspondientes a las señales de captadores U, V, W con un avance de fase δ con relación a estas últimas.

Las señales digitales U', V', W' generadas por medio del bloque de avance de fase 30 son utilizadas por un circuito de comando 20 para conformar las señales de comando C del puente de potencia 10.

El circuito de comando 20 genera de ese modo una consigna de avance de fase δ . Para que esto ocurra, el circuito de comando comprende, por ejemplo, un microcontrolador (que incluye un microprocesador) que determina la velocidad de rotación de la máquina en base a las señales de captador U, V, W, o en base a las señales digitales U', V', W' y de las que deduce el decalaje de fase δ que ha de utilizar, eventualmente también en función de otras condiciones, tal como la fase de funcionamiento de la máquina (por ejemplo, modo motor (fase de arranque o asistencia dinámica a alta velocidad), transición entre modo motor-modo generador) o incluso una consigna de par. En este ejemplo no limitativo, el valor de decalaje δ está por tanto asociado a una velocidad y una condición de funcionamiento dadas, y se memoriza por ejemplo en el seno de un microcontrolador en una tabla de correspondencia. A este efecto, el circuito de comando incluye una etapa de entrada 21 capacitada para recibir las señales de captadores U, V, W o las señales digitales U', V', W'.

Cuando la máquina funciona en modo alternador, denominado igualmente modo generador, el puente de potencia 10 juega el papel de un puente rectificador que asegura la transmisión de la energía de la máquina (y en particular del estator 12) a la batería (bornes B⁺, B⁻).

Ahora se va a describir con referencia a la Figura 2a un primer ejemplo de realización, no limitativo, del bloque de avance de fase 30.

El bloque de avance de fase 30 de la Figura 2 comprende tres circuitos conocidos como "mezcladores" 32, 32', 32", cada uno de los cuales recibe a la entrada una señal procedente de un captador (la señal U para el circuito mezclador 32) y la señal en avance de fase de 120° con relación a esta última (la señal V para el circuito mezclador 32').

Cada circuito mezclador procede a una combinación de las señales que recibe a la entrada (señales U y V para el circuito mezclador 32), con una ponderación que depende de la señal de comando δ generada por el circuito de comando 20 y representativa del avance de fase deseado.

La señal combinada y generada a la salida de cada circuito mezclador 32, 32', 32" (señal que se designa respectivamente como S_U, S_V, S_W), es aplicada a una primera entrada de un comparador de histéresis 34, 34', 34". Las señales combinadas S_U, S_V y S_W son asimismo aplicadas a un circuito 36 que conforma una señal M que representa la media de estas señales, la cual es aplicada a la segunda entrada de cada uno de los comparadores de histéresis 34, 34', 34".

Se obtienen así a la salida de cada uno de los comparadores de histéresis 34, 34', 34" las señales U', V', W' destinadas al circuito de comando 20 y que corresponden a las señales U, V, W con el avance de fase deseado. La utilización de comparadores de histéresis y de la media M permite liberarse del decalaje en tensión, denominado tensión de compensación de las señales combinadas S_U, S_V, S_W.

En un segundo ejemplo no limitativo, ilustrado en la Figura 2b, el bloque de avance de fase 30 comprende tres circuitos denominados "mezcladores" 32, 32', 32", cada uno de los cuales recibe a la entrada una señal procedente de un captador (la señal U para el circuito mezclador 32) y la señal en avance de fase de 120° con relación a esta última (la señal V para el circuito mezclador 32').

Cada circuito mezclador procede a realizar una combinación de las señales que recibe a la entrada (señales U y V para el circuito mezclador 32), con una ponderación que depende de la señal de comando δ generada por el circuito de comando 20 y representativa del avance de fase deseado.

La señal combinada y generada a la salida de cada circuito mezclador 32, 32', 32" (señal designada respectivamente como S_U, S_V y S_W) es aplicada a una primera entrada de un comparador de histéresis 34, 34', 34". En la segunda entrada de un comparador de histéresis 34, 34', 34" se aplica una señal combinada S_V diferente a la

que se ha aplicado a la primera entrada. Esto permite una comparación entre las señales S_U , y S_V más robusta frente a las perturbaciones parásitas puesto que la amplitud entre las citada señales es más grande que en el primer modo de realización.

- 5 Se obtienen así a la salida de cada uno de los comparadores de histéresis 34, 34', 34" las señales U' , V' , W' destinadas al circuito de comando 20 y que corresponden a las señales U , V , W con el avance de fase deseado. La utilización de los comparadores de histéresis permite liberarse del decalaje en tensión de las señales combinadas S_U , S_V y S_W .
- 10 Como variante, en la segunda entrada se puede aplicar la señal $(S_U + S_W)/2$. Se obtienen así a la salida de cada uno de los comparadores de histéresis 34, 34', 34" las señales U' , V' , W' destinadas al circuito de comando 20 y que corresponden a las señales U , V , W con el avance de fase deseado. La utilización de comparadores de histéresis permite liberarse del decalaje en tensión de las señales combinadas S_U , S_V y S_W .
- 15 Según un tercer modo de realización no limitativo, ilustrado en la Figura 2c, a la primera entrada de un comparador se envía una señal combinada, por ejemplo S_U , y a la segunda entrada se envía una señal de captador W diferente de las dos señales que sirven para construir la señal combinada. Esto permite tener decalajes de fase de 60° en lugar de 120° para comandar la máquina.
- 20 Según un cuarto modo de realización no limitativo, ilustrado en la Figura 2d, el bloque de avance de fase 30 comprende siempre tres circuitos denominados "mezcladores" 32, 32', 32" que reciben, cada uno de ellos a la entrada, una señal procedente de un captador (la señal U para el circuito mezclador 32) y la señal en avance de fase de 120° con relación a esta última (la señal V para el circuito mezclador 32).
- 25 Cada circuito mezclador procede a realizar una combinación de las señales que el mismo recibe a la entrada (señales U y V para el circuito mezclador 32), con una ponderación que depende de la señal de comando δ generada por el circuito de comando 20 y representativa del avance de fase deseado.
- 30 Las señales combinadas y generadas a la salida de cada circuito mezclador 32, 32', 32" (señales designadas respectivamente como S_U , S_V , S_W) son utilizadas para generar un número superior de señales tratadas ST , en este caso siete señales $ST1$, $ST2$, $ST3$, $ST4$, $ST5$, $ST6$, $ST7$. Existen siete comparadores de histéresis. En una entrada de un comparador se aplica una de las señales tratadas, $ST1$ por ejemplo, y en la otra entrada se aplica una de las señales combinadas S_U , S_V o S_W elegida de modo que la amplitud de la diferencia de las dos entradas sea máxima y que las señales de salida de los comparadores sean repartidas del mismo modo durante un período eléctrico ($2\pi/7$).
- 35 Se puede utilizar un inversor lógico para que no se presenten los problemas de adaptación de impedancia entre los elementos de los circuitos mezcladores y los comparadores.

Ahora se van a describir, con referencia a cada una de las Figuras 3 a 8, diferentes modos posibles de realización de los circuitos mezcladores 32, 32', 32". Se presentará cada vez el ejemplo como aplicación del circuito mezclador 32 que recibe a la entrada las señales U y V ; naturalmente, estas soluciones son igualmente aplicables de forma idéntica a los circuitos mezcladores 32' y 32" que reciben respectivamente a la entrada las señales V y W , y W y U .

En un primer ejemplo representado en la Figura 3, el circuito mezclador comprende un número predeterminado de conmutadores K_i (en este caso, cuatro conmutadores K_0 , K_1 , K_2 , K_3) que reciben, cada uno de ellos en una primera entrada, la señal U y en una segunda entrada la señal V .

Cada conmutador K_i está comandado por uno de los bits b_i de la palabra lógica correspondiente a la consigna de avance de fase δ , denominada también comando δ , con el fin de suministrar selectivamente a la salida ya sea la señal recibida sobre la primera entrada (señal U en el cas que se está describiendo), o ya sea la señal recibida en la segunda entrada (la señal V en el caso estudiado en la presente memoria). De ese modo, en este ejemplo, un conmutador es bi-posición.

La salida de cada conmutador K_i está también conectada a la salida del circuito mezclador 32 (que porta la señal S_U) a través de una resistencia R_i que permite, como resultará evidente a partir de la descripción que sigue, una ponderación de la señal seleccionada por el conmutador K_i (en función del comando del bit b_i) en la señal de salida S_U .

En efecto, tomando el ejemplo en el que el circuito mezclador comprende cuatro conmutadores K_i y la palabra de comando δ comprende por consiguiente cuatro bits b_0 a b_3 (según se ha representado en la Figura 3), la tensión V_s en el nodo común a las cuatro resistencias R_0 , R_1 , R_2 , R_3 (que forma de ese modo la señal S_U) vale:

$$V_s = \frac{V_3 \cdot R_2 \cdot R_1 \cdot R_0 + V_2 \cdot R_3 \cdot R_1 \cdot R_0 + V_1 \cdot R_3 \cdot R_2 \cdot R_0 + V_0 \cdot R_3 \cdot R_2 \cdot R_1}{R_0 \cdot R_1 \cdot R_2 + R_0 \cdot R_1 \cdot R_3 + R_0 \cdot R_2 \cdot R_3 + R_1 \cdot R_2 \cdot R_3}$$

donde la tensión V_i corresponde a la tensión presente a la salida del conmutador K_i y vale por tanto U o V según sea la entrada seleccionada en este conmutador por el bit b_i .

Se aprecia así fácilmente que utilizando resistencias diferentes dos a dos y debido a la linealidad de los captadores (es decir, que la señal de captador suministrada es lineal), la combinación de las señales seleccionadas por los diferentes conmutadores K_i y ponderadas por las diferentes resistencias R_i , permite obtener una señal combinada S_U cuyo avance de fase con relación a la señal U puede adoptar una pluralidad de valores (en este caso, dieciséis valores = 2^4) entre 0° y 120° (avance de fase de la señal V) según el valor de la palabra de comando δ .

En un segundo ejemplo representado en la Figura 4, el circuito mezclador comprende una pluralidad de conmutadores K_i (en este caso tres conmutadores K_0, K_1, K_2) conectados a una red de tipo R-2R.

De manera precisa, la salida de cada conmutador K_i está conectada a un terminal de un resistor de resistencia $2R$. Los terminales opuestos de cada una de estos resistores asociados a un conmutador K_i están conectados al terminal opuesto de un resistor asociado al conmutador K_{i+1} por medio de un resistor de resistencia R . El resistor asociado a la salida del último conmutador (en este caso K_2) está por otra parte conectado a la masa por medio de un resistor de resistencia $2R$.

Esta solución, que funciona según los mismos principios que el primer ejemplo ilustrado en la Figura 3, permite obtener en el terminal del resistor asociado al conmutador K_0 opuesto a este último, una señal S_U cuyo decalaje de fase con relación a la señal U puede tomar una pluralidad de valores comprendidos entre cero y el decalaje de la señal V con relación a la señal U (en este caso 120°).

Gracias a la construcción particular del circuito R-2R utilizado, los valores de decalaje que es posible obtener mediante el comando apropiado de los diferentes bits b_0, b_1, b_2 están además repartidos regularmente por la gama angular citada con anterioridad (en este caso de 0° a 120°).

La tensión V_S que conforma entonces la señal S_U vale:

$$V_S = 1/2 V_0 + 1/4 V_1 + 1/8 V_2.$$

La Figura 5 representa un tercer ejemplo de un circuito mezclador 32 que combina la utilización de una pluralidad de valores de resistencia y una estructura de puente resistivo serie/paralelo, lo que permite una mayor libertad en la elección de los valores de decalaje de fase.

La construcción utilizada en la Figura 5 da en efecto como valor de la tensión V_S (que corresponde a la señal combinada S_U):

$$V_S = \frac{V_1 \cdot [R_{2a} \cdot R_3 + R_{2b} \cdot R_{2a} + R_{2b} \cdot R_3] + V_2 \cdot R_1 \cdot R_3 + V_3 \cdot R_1 \cdot R_{2a}}{R_{2a} \cdot R_3 + R_{2b} \cdot R_{2a} + R_{2b} \cdot R_3 + R_1 \cdot R_{2a} + R_1 \cdot R_3}$$

donde se recuerda que cada uno de los valores V_1, V_2, V_3 vale U o V, respectivamente, según sea el valor de los bits b_0, b_1, b_2 de la palabra de comando δ .

En este ejemplo, las señales de captadores U y V son, por una parte, ponderadas respectivamente por medio de un resistor de resistencia R_a y de un resistor de resistencia R_b , y a continuación combinadas en una señal X, siendo los valores de las resistencias R_a y R_b elegidos de manera que la fase de la señal X esté en avance de 60° con relación a la señal U (debe recordarse que la señal V está en avance de 120° con relación a la señal U).

Por otra parte, las señales U y V son, según el mismo principio, ponderadas respectivamente por medio de resistores de resistencia R_c y R_d , y a continuación combinadas en una señal Y cuyo avance de fase vale 90° con relación a la señal U.

La señal X se aplica a través de un circuito seguidor a las segundas entradas de conmutadores K_0, K_1, K_2 de un circuito del tipo que ha representado en la Figura 3, recibiendo las primeras entradas de estos mismos conmutadores K_0, K_1, K_2 la señal U.

Cada uno de los conmutadores K_0, K_1, K_2 genera a la salida una de las dos señales que recibe a la entrada (en este caso, la señal U o la señal X) en función del bit de comando (respectivamente b_0, b_1, b_2 para los conmutadores K_0, K_1, K_2) de la palabra de comando δ representativa del decalaje deseado. Estos conmutadores son por tanto bi-posición.

Las señales emitidas desde cada uno de los conmutadores K_0, K_1, K_2 son ponderadas por medio de un resistor (respectivamente de resistencia R_0, R_1, R_2) y a continuación combinadas: se obtiene así, tras la combinación, una

señal cuyo decalaje de fase puede tomar una pluralidad de valores en función de los bits de comando b_0 , b_1 , b_2 comprendidos, con relación a la fase de la señal U, entre 0° y 60° (desfasaje de la señal X con relación a la señal U).

5 La señal así combinada se aplica a una entrada de un conmutador K que recibe en su otra entrada la señal Y anteriormente mencionada (cuyo desfasaje vale 90° con relación a la señal U). El conmutador K está comandado por un bit de comando B que permite así elegir si se emite a la salida del conmutador K una señal S_U que corresponda ya sea a la señal desfasada Y de 90° , o ya sea a la señal cuyo desfasaje está determinado por los bits de comando b_0 , b_1 , b_2 , y comprendido entre 0° y 60° .

10 El circuito mezclador que acaba de ser presentado permite obtener a la salida una señal S_U cuyo avance de fase en relación a la señal U puede tomar una pluralidad de valores entre 0° y 90° , entre ellos varios valores repartidos entre 0° y 60° (lo que es útil para el control del par a velocidades de rotación bajas) y un único valor a 90° (útil principalmente para optimizar el par a alta velocidad). Los valores de decalaje de fase que es posible obtener son así repartidos según las necesidades, en particular en las zonas de la gama angular en las que la variación del decalaje tiene consecuencias importantes sobre el par de la máquina. Se tiene así una mayor libertad en la repartición de los valores de decalaje de fase que es posible obtener gracias al circuito mezclador.

20 En un quinto ejemplo, ilustrado en la Figura 7, las señales de captadores U y V son conectadas la una a la otra por medio de varios resistores conectados en serie, en este caso cuatro resistores R1, R2, R3 y R4. Entre dos resistores contiguos, se encuentra un nodo E_i ($i = 0$ a 4) conectado a la entrada de un conmutador multi-posicional, en este caso de cinco posiciones. En función de la palabra lógica de comando δ , el conmutador multi-posicional puede ser conectado por una de sus entradas E_i a la salida del circuito mezclador S_U .

25 En los ejemplos que se acaban de describir, los conmutadores son bi-posición, es decir que los mismos incluyen al menos dos estados pasantes que permiten transmitir selectivamente una señal entre varios.

En el ejemplo siguiente, los conmutadores son interruptores simples, es decir, que los mismos incluyen un estado pasante que permite transmitir una señal y un estado abierto que permite interrumpir la transmisión de una señal.

30 En un sexto ejemplo, ilustrado en la Figura 8, el circuito mezclador incluye tres interruptores simples K_0 , K_1 , K_2 . La salida de cada interruptor K_i está conectada al terminal de un resistor R_i . El terminal de salida de cada resistor R_i está conectado a un nodo que constituye la salida del mezclador. Según el valor de la palabra lógica de comando del avance de fase δ , un interruptor K_0 (K_1 , K_2) transmite la señal de captador U (V, W) al terminal de entrada del resistor, o ninguna señal. La señal de salida S_U es la resultante de todas las tensiones a la entrada de los resistores, cuyas tensiones dependen de la palabra lógica de comando.

Los modos de realización que acaban de ser descritos constituyen solamente ejemplos posibles de puesta en práctica de la presente invención.

REIVINDICACIONES

- 1.- Dispositivo de pilotaje de una máquina eléctrica giratoria polifásica, comprendiendo la citada máquina un estator, un rotor, y captadores, estando el citado dispositivo capacitado para recibir:
5
- al menos una primera señal de captador (U; V; W) representativa de una posición del rotor con relación al estator y suministrada por un primer captador, y
- una segunda señal de captador (V; W; U) representativa de la citada posición y desfasada con relación a la primera
10 señal y proporcionada por un segundo captador;
caracterizado porque comprende:
- medios (K, R) para combinar la primera y la segunda señales de captador en una señal combinada (S_U ; S_V ; S_W),
15 comprendiendo los citados medios al menos un elemento de conmutación (K_0 , K_1 , K_2 , K_3) pilotado, capacitado para adoptar al menos dos estados, siendo la señal combinada (S_U ; S_V ; S_W) función de un estado del primer elemento y permitiendo pilotar la citada máquina.
2.- Dispositivo de pilotaje según la reivindicación 1, caracterizado porque el primer elemento de conmutación incluye un estado pasante que permite transmitir una señal, y un estado abierto que permite interrumpir una transmisión de la señal.
20
3.- Dispositivo de pilotaje según la reivindicación 1, caracterizado porque el primer elemento de conmutación incluye al menos dos estados pasantes que permiten transmitir selectivamente una señal entre varias.
25
4.- Dispositivo de pilotaje según una de las reivindicaciones anteriores, caracterizado porque está capacitado para recibir a la entrada un número de señales de captadores igual al número de fases de la máquina.
5.- Dispositivo de pilotaje según una de las reivindicaciones 1 a 3, caracterizado porque está capacitado para recibir a la entrada un número de señales de captadores diferente del número de fases de la máquina.
30
6.- Dispositivo de pilotaje según una de las reivindicaciones anteriores, caracterizado porque los citados medios de combinación comprenden además medios de ponderación (R_0 , R_1 , R_2 , R_3 ; $2R$; R_1 , R_{2a} , R_3) de las señales de captadores.
35
7.- Dispositivo de pilotaje según la reivindicación anterior, caracterizado porque los medios de ponderación comprenden al menos una resistencia.
8.- Dispositivo de pilotaje según una de las reivindicaciones anteriores, caracterizado porque los medios de combinación comprenden una pluralidad de elementos de conmutación (K_0 , K_1 , K_2 , K_3).
40
9.- Dispositivo de pilotaje según una de las reivindicaciones anteriores, caracterizado porque éste coopera con un circuito de comando (20) que incluye una etapa de entrada (21) capacitada para recibir las señales de captadores.
10.- Dispositivo de pilotaje según una de las reivindicaciones anteriores, caracterizado porque éste coopera con un circuito de comando (20) que incluye un microprocesador capacitado para pilotar al menos un elemento de conmutación (K_0 , K_1 , K_2 , K_3).
45
11.- Dispositivo de pilotaje según la reivindicación anterior, caracterizado porque el microprocesador está capacitado para pilotar el elemento de conmutación en función de una información representativa de la velocidad de rotación de la máquina.
50
12.- Máquina eléctrica giratoria polifásica, caracterizada porque comprende un dispositivo de pilotaje (30) según una de las reivindicaciones anteriores.
55
13.- Alternador-motor de arranque, caracterizado porque comprende un dispositivo de pilotaje (30) según una de las reivindicaciones anteriores.

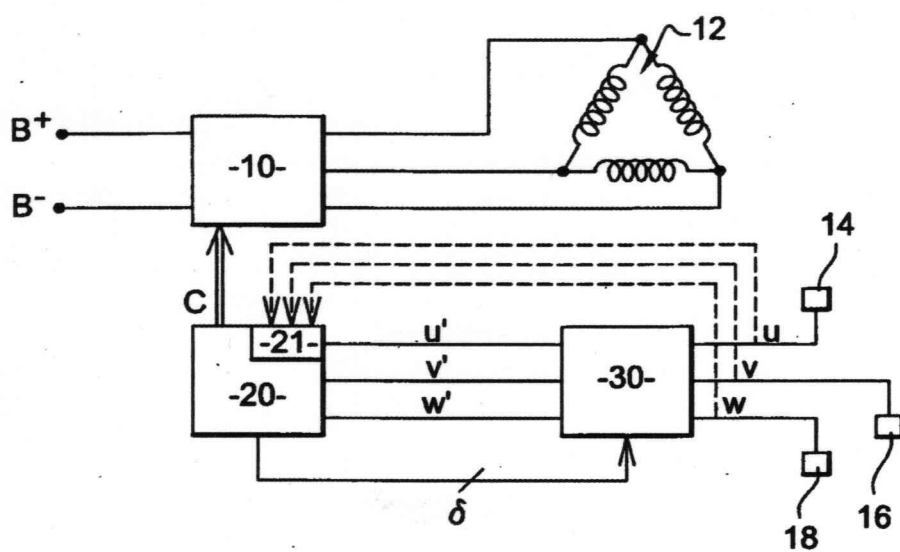


Fig. 1

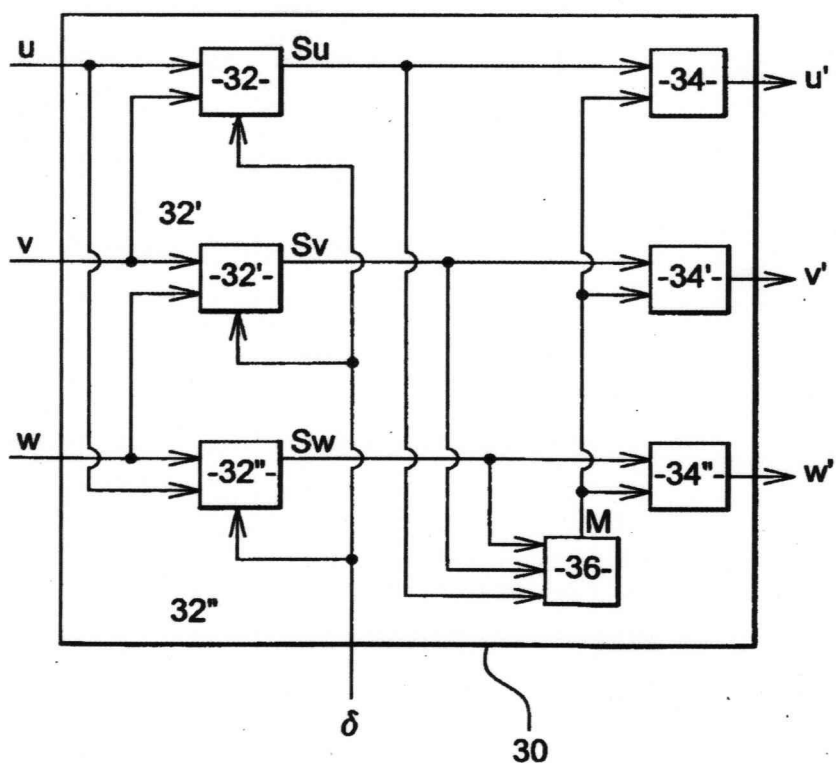


Fig. 2a

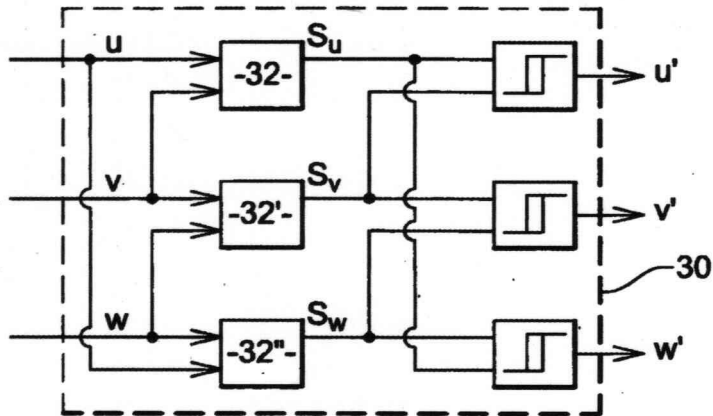


Fig. 2b

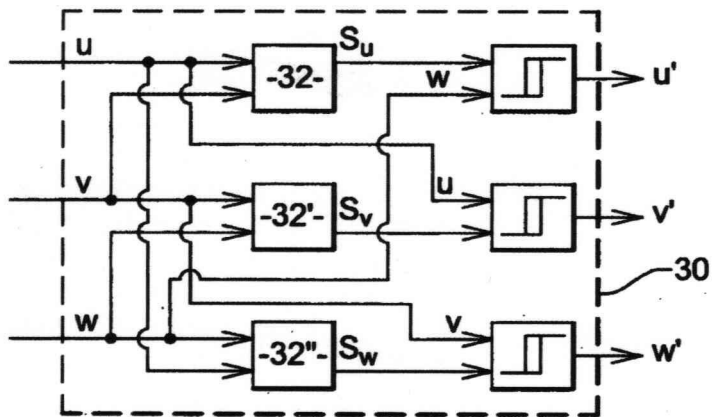


Fig. 2c

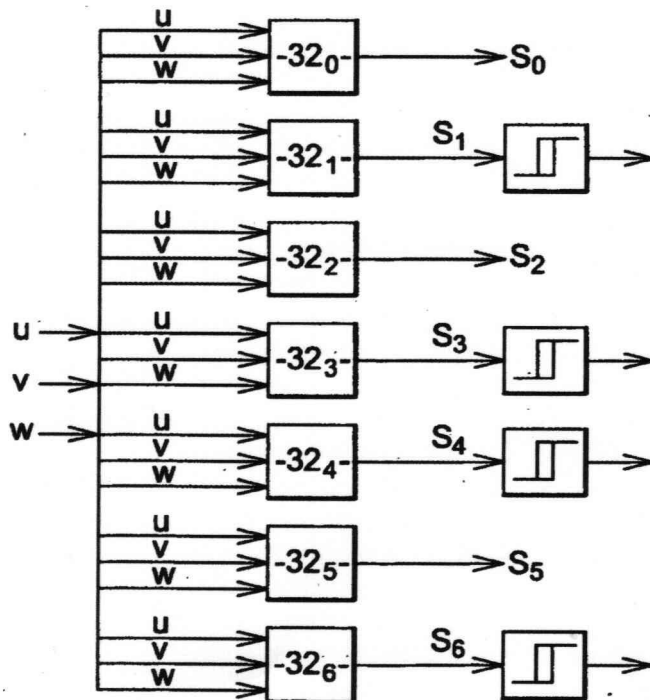


Fig. 2d

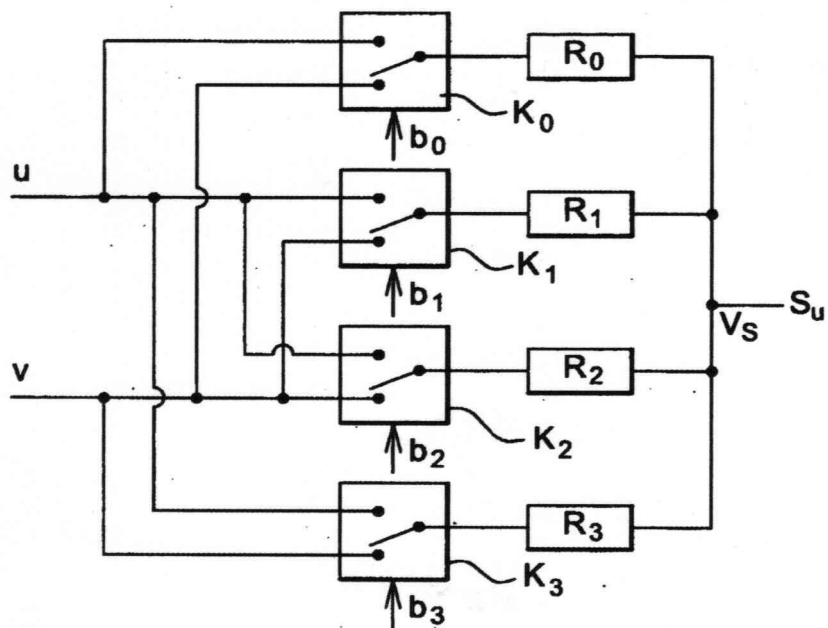


Fig. 3

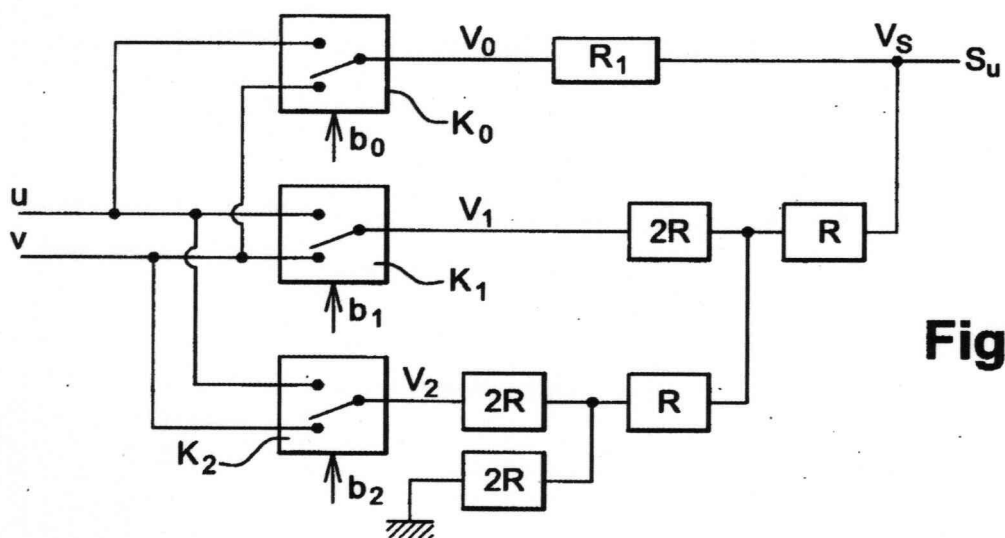


Fig. 4

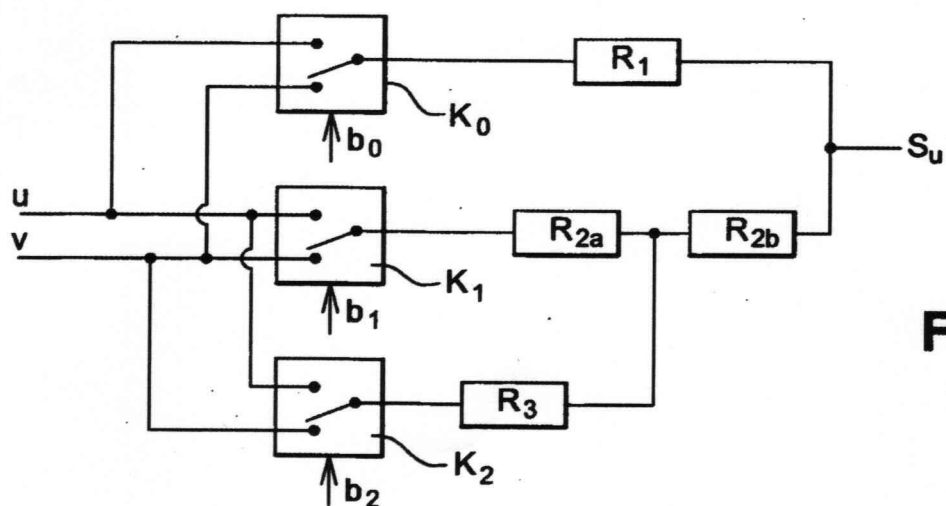


Fig. 5

