

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 396 015**

51 Int. Cl.:

G06K 7/10 (2006.01)

G06K 7/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **31.03.2009 E 09156982 (2)**

97 Fecha y número de publicación de la concesión europea: **19.09.2012 EP 2107495**

54 Título: **Método de capacidad conmutada para la detección de un dispositivo transpondedor inalámbrico utilizando una única antena y comunicación sucesiva con el mismo**

30 Prioridad:

01.04.2008 US 41358 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

18.02.2013

73 Titular/es:

**ASSA ABLOY AB (100.0%)
KLARBERGSVIADUKTEN 90 P.O. BOX 70340
107 23 STOCKHOLM, SE**

72 Inventor/es:

BORCHERDING, ERIC J.

74 Agente/Representante:

CURELL AGUILÁ, Mireia

ES 2 396 015 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Método de capacidad conmutada para la detección de un dispositivo transpondedor inalámbrico utilizando una única antena y comunicación sucesiva con el mismo.

Campo técnico

La presente invención se refiere en general a sistemas de RFID y, más particularmente, a la construcción y funcionamiento de un detector de transpondedores con capacidad de detectar y leer transpondedores con la misma antena.

Antecedentes de la invención

Típicamente, los sistemas de identificación por radiofrecuencia (RFID) incluyen por lo menos un lector y una pluralidad de transpondedores, a los cuales se les denomina comúnmente credenciales, tarjetas, etiquetas, o similares. Cada transpondedor es un dispositivo activo o pasivo de comunicación por radiofrecuencia que está fijado directamente a o integrado en un artículo que va a ser identificado, o caracterizado de otra manera, por el lector. Alternativamente, el transpondedor está integrado en un sustrato portátil, tal como una tarjeta, etiqueta, o similares, llevado por una persona o un artículo que va a ser identificado o caracterizado de otra manera por el lector.

Un transpondedor activo se pone en funcionamiento por medio de su propia fuente de alimentación interna, tal como una batería interna, que proporciona la alimentación de funcionamiento para la circuitería del transpondedor. Por contraposición, un transpondedor pasivo depende del lector en cuanto a su alimentación. El transpondedor pasivo consta típicamente de un chip de circuito integrado (IC) acoplado a un circuito LC de resonancia que tiene un condensador y una antena inductiva en paralelo o en serie. El lector "excita" o pone en funcionamiento el transpondedor pasivo transmitiendo señales de excitación de una frecuencia dada al espacio proximal circundante del lector. Cuando el transpondedor reside en el espacio proximal, su antena inductiva recibe las señales de excitación que se convierten en la alimentación de funcionamiento para el chip de IC del transpondedor destinatario.

El transpondedor puesto en funcionamiento genera señales de datos de transpondedor que se encuentran en forma de ondas electromagnéticas que materializan información tal como datos de identidad u otros datos de caracterización almacenados en la memoria del chip de IC. Las señales de datos de transpondedor se caracterizan por una frecuencia portadora específica que se corresponde en general con la frecuencia de las señales de excitación. La frecuencia portadora es, entre otras cosas, una función del circuito de LC del transpondedor y frecuentemente es exclusiva del fabricante particular del transpondedor usado para generar la señal de datos de transpondedor. El fabricante del transpondedor establece una frecuencia portadora deseada de señales de datos del transpondedor sintonizando el circuito de LC a una frecuencia de resonancia que se corresponde con la frecuencia portadora deseada.

La frecuencia de resonancia (y de forma correspondiente la frecuencia portadora) de los transpondedores pasivos disponibles comercialmente utilizados de manera convencional en aplicaciones de RFID se sitúan generalmente dentro o bien de un intervalo de frecuencias bajas o bien de un intervalo de frecuencias altas. El intervalo de frecuencias bajas se extiende aproximadamente en una frecuencia baja nominal de 125 kHz y está típicamente dentro de un intervalo de entre 100 y 150 kHz. Por contraposición, el intervalo de altas frecuencias se extiende aproximadamente en una frecuencia alta nominal de 13,56 MHz. A los transpondedores de baja frecuencia se les denomina comúnmente credenciales de proximidad y a los transpondedores de alta frecuencia se les denomina comúnmente credenciales inteligentes. Se pone de manifiesto a partir de lo anterior que puede existir una variabilidad significativa en las frecuencias de los transpondedores incluso entre tipos diferentes de transpondedores de baja frecuencia o entre tipos diferentes de transpondedores de alta frecuencia. Más específicamente, una credencial que está diseñada para funcionar aproximadamente a 13,56 MHz puede funcionar realmente a una frecuencia de aproximadamente 14 MHz o incluso 15 MHz en función de las especificaciones para las cuales se construyó la tarjeta.

En cualquier caso, las señales de datos de transpondedor se transmiten a través de la antena del transpondedor hacia el espacio proximal que rodea al lector en el cual reside el transpondedor. El lector contiene su propio circuito de LC que tiene un condensador y una antena inductiva la cual está sintonizada esencialmente con la misma frecuencia de resonancia que el circuito de LC del transpondedor, convirtiendo así al lector y al transpondedor en compatibles. El circuito de LC del lector recibe las señales de datos de transpondedor y está acoplado a una circuitería de lector adicional, la cual posibilita que el lector "lea" las señales de datos de transpondedor (es decir, extrae los datos de las señales de datos de transpondedor). Por consiguiente, se efectúa una comunicación sin contacto entre el lector y el transpondedor de acuerdo con un protocolo de comunicaciones específico, el cual frecuentemente, de modo similar, es exclusivo del fabricante particular del transpondedor y/o lector.

Las funciones de generación y transmisión de señales de excitación y las funciones de recepción y lectura de señales de datos del transpondedor realizadas por el lector, según se ha descrito anteriormente, definen un modo de funcionamiento del lector denominado "modo de transacción de datos". El modo de transacción de datos abarca

además funciones de generación y transmisión de señales de datos del lector, en donde al transpondedor se le comunica información almacenada en la memoria del lector o generada de otra manera por el lector. La manera según la cual el lector comunica información al transpondedor es esencialmente igual o similar a la manera según la cual el transpondedor comunica información al lector. Como tales, las señales de datos del lector se caracterizan esencialmente por la misma frecuencia portadora que las señales de datos del transpondedor.

Sumario de la invención

Aunque un lector puede funcionar continuamente en el modo de transacción de datos, las funciones del modo de transacción de datos presentan típicamente una demanda relativamente alta de potencia, lo cual puede mermar rápidamente la fuente de alimentación del lector. Esta condición resulta particularmente no deseable cuando el lector se alimenta por medio de una fuente de alimentación portátil autosuficiente, tal como una pequeña batería desechable o recargable, que tiene una vida finita. En general, desde el punto de vista de la alimentación, resulta más rentable hacer funcionar el lector en el modo de transacción de datos únicamente cuando un transpondedor está dentro del alcance de lectura del lector, y hacer funcionar el lector en un modo alternativo que presenta una demanda de potencia relativamente inferior el resto del tiempo. A un modo de funcionamiento alternativo preferido, de menor potencia, se le denomina modo de detección, el cual se habilita comúnmente por medio de un circuito generador de señales de *ping* o impulso y un circuito de detección de transpondedores proporcionados dentro del lector. Los lectores tradicionales funcionan en el modo de detección excepto cuando el circuito de detección de transpondedores detecta un transpondedor dentro del alcance de lectura del lector. A continuación, el lector conmuta al modo de transacción de datos al producirse la detección de un transpondedor, aunque solamente durante un tiempo limitado suficiente para completar la comunicación entre el lector y el transpondedor antes de conmutar de nuevo al modo de detección.

La patente US nº 6.476.708 de Johnson (la patente '708), da a conocer un lector ejemplificativo que tiene un modo de detección de baja potencia y un modo de funcionamiento de transacción de datos de alta potencia. El lector incluye un circuito generador de señales, con electrónica de estado sólido, que, de manera alternativa, actúa como circuito generador de señales de *ping* o impulso o circuito generador de señales de excitación dependiendo del modo de funcionamiento del lector en cualquier momento dado. El lector incluye además una pequeña fuente de alimentación de batería, portátil, y el circuito de detección de transpondedores que está acoplado al circuito generador de señales.

El principio de funcionamiento del modo de detección es detectar un transpondedor dentro del alcance de lectura del lector por la medición de cambios de una respuesta en la antena del lector. El modo de detección se inicia mediante la generación de un impulso de detección usando el circuito generador de señales y aplicando el impulso de detección a la antena del lector. El impulso de detección provoca que la antena del lector transmita una señal de *ping* o impulso al espacio circundante, la cual tiene una frecuencia correspondiente a la frecuencia de resonancia del circuito LC sintonizado del lector. La señal de *ping* o impulso resultante provoca una señal de respuesta o llamada predecible que se recibirá en la antena del lector. Aunque la señal de *ping* o impulso tiene una potencia insuficiente para hacer funcionar cualesquiera transpondedores que residan en el espacio circundante, si un transpondedor que tiene una frecuencia de resonancia en o cerca de la frecuencia de resonancia del lector está suficientemente próximo a este último, la respuesta o llamada o impulso en la antena del lector se modifica de una manera característica. En particular, el acoplamiento inductivo de la antena del lector a la antena del transpondedor cercano provoca un cambio de la respuesta en la antena del lector.

El lector utiliza el circuito de detección de transpondedores para detectar este cambio de la respuesta. En particular, el circuito de detección de transpondedores monitoriza el nivel de un parámetro designado de detección de transpondedores de la respuesta. Cuando el parámetro de detección de transpondedores alcanza un nivel de umbral predeterminado, se confirma la presencia de un transpondedor en el espacio circundante, y el circuito de detección de transpondedores conmuta el circuito generador de señales desde el modo de detección de baja potencia al modo de transacción de datos de alta potencia, finalizando de este modo la generación de las señales de *ping* o impulso. Como tal, el circuito generador de señales realiza una transición a un circuito generador de señales de excitación, en donde el circuito generador de señales consume una mayor corriente eléctrica de la fuente de alimentación del lector para generar y transmitir una señal de excitación que sea suficiente para activar el transpondedor. La señal de excitación es recibida por el transpondedor y alimenta la circuitería del mismo, que, a su vez, genera una señal de datos de transpondedor para su transmisión hacia el lector. Después de que el lector lea la señal de datos de transpondedor recibida, el circuito generador de señales se conmuta de vuelta al modo de detección y reanuda la generación de las señales de *ping* o impulso mientras se da por finalizada la generación de las señales de excitación.

Puesto que durante el modo de detección el lector transmite únicamente señales de *ping* o impulso, el lector funciona con un ciclo de trabajo muy bajo y una velocidad de repetición variable mientras se encuentra en el modo de detección. Consecuentemente, la técnica antes descrita permite que el lector funcione con un consumo medio de potencia relativamente bajo para evitar la disipación acelerada de la fuente de alimentación del lector aunque manteniendo un tiempo de respuesta rápido para la detección de los transpondedores. A partir del documento EP1840790 se conoce un lector de este tipo.

Un problema con los lectores tradicionales es que la detección de un transpondedor, o cualquier formato que sea portador de un transpondedor, tal como una credencial o tarjeta de acceso, requiere una red de sintonización para una antena acoplada de forma inductiva que permita que el circuito transpondedor resuene a una frecuencia previsible con un retardo previsible. La comunicación con un transpondedor requiere una adaptación de impedancias entre la antena y el circuito excitador de la antena para aumentar al máximo la potencia de RF entregada al transpondedor. Estos dos requisitos fuerzan valores diferentes de los componentes de los lectores para la sintonización, que hacen que la detección del transpondedor y la comunicación sobre una única antena resulten muy difíciles.

Según la presente invención, se proporciona un lector de acuerdo con la reivindicación 1.

El problema particular de la sintonización sobre una única antena se puede resolver dividiendo la capacidad de sintonía y conmutando uno de los condensadores para crear un impulso durante el modo de detección. La red de impedancia para la antena consta de uno o más condensadores en serie con el inductor y uno o más condensadores en paralelo con la antena del lector. Los condensadores en paralelo se pueden dividir durante el modo de detección de tal manera que uno de los condensadores se puede separar o desconectar selectivamente de tierra. La división se puede ver afectada, por ejemplo, por un circuito de excitación de baja impedancia. Cuando se desea hacer que el lector vuelva al modo de transacción (por ejemplo, debido a que se ha detectado la presencia de un transpondedor), el condensador que se separó o desconectó previamente del circuito se vuelve a conectar a una tierra próxima o simulada a través del circuito de excitación de baja impedancia. De este modo, es un aspecto de la presente invención proporcionar una antena acoplada inductivamente y un circuito de excitación de antena compartida.

Se proporciona un lector que puede utilizar una única antena de RFID para transportar datos hacia/desde el lector desde/hacia una credencial en un modo de transacción, así como para detectar credenciales en un modo de detección. El modo de detección se puede hacer funcionar de acuerdo con un método de consumo de baja potencia mientras se comparte la misma antena. Los lectores pueden tener la capacidad de consumir aproximadamente 68 mA hora durante el transcurso de un año de funcionamiento. Por consiguiente, la función de detección del lector sola se puede hacer funcionar durante más de 30 años con una cantidad de energía almacenada típicamente en 4 pilas AA. Incluso si el lector está funcionando con una fuente de alimentación externa, tal como desde una toma de corriente, se puede reducir el consumo efectivo de energía.

La capacidad de detección o de "ping" y la inductancia/tamaño de la antena se pueden ajustar de manera que la impedancia de la antena se corresponda de manera efectiva con el circuito de excitación de la antena. También se puede usar, en parte, para ajustar la fuente a la impedancia de acoplamiento de la carga, la amplitud, para la sintonización con el fin de mantener un uso de potencia del detector óptimamente bajo, y en parte para ajustar la Q (es decir, el factor de calidad) del circuito, así como un desplazamiento de la frecuencia de *ping* hacia arriba con respecto a la frecuencia de transacción. En otras palabras, la frecuencia a la que se hace funcionar la antena durante el modo de detección se puede corresponder con una frecuencia mayor que la que es utilizada por la antena durante el modo de transacción. La sintonización del circuito de esta manera también puede afectar al alcance de detección y/o transacción de la antena. En otras palabras, el alcance de la antena debería ser mayor durante el modo de transacción que durante el modo de detección. Esto se realiza ajustando la relación de la capacidad en la tierra cambiada y la capacidad en la tierra real. Es un aspecto de la presente invención influir en una tierra simulada de uno de los condensadores en paralelo, que permita que el impulso de *ping* se produzca en la misma antena que se usa en el modo de transacción.

En la solicitud de patente U.S. n.º 11/396.291, presentada el 31 de Marzo, 2006, US 2007236336, se describen detalles adicionales del algoritmo de detección y el software asociado. El software incorporado se puede usar para evaluar la forma de onda del voltaje recibida durante el modo de detección. Al producirse la detección de un cambio (por ejemplo, cualquier delta suficiente y definible por el usuario) en esta forma de onda debido a la presencia de algo que tenga una inductancia en el campo de RFID, esto se puede interpretar como un "hallazgo de tarjeta", lo cual provocará que el lector entre en el modo de transacción.

De acuerdo con al menos algunas formas de realización de la presente invención, la antena se puede conectar a los circuitos de sintonización y de excitación a través de una interfaz de 4 hilos. Esta antena puede estar ubicada de forma remota y/o se puede cambiar por una antena similar. Alternativamente, se puede usar una interfaz de 2 hilos para conectar la antena a los circuitos de sintonización y de excitación. En este caso, el lector y la antena forman una pareja. Así, es un aspecto de la presente invención proporcionar un lector que pueda hacer funcionar una antena de 2 ó 4 hilos para detectar y comunicarse con transpondedores en torno al alcance de aproximadamente entre 0 y 12 pulgadas. Se puede lograr un consumo de energía más bajo por parte del lector mediante el uso de puertas específicas en cualquier IC con transiciones conjuntas. De este modo, se elimina esencialmente la inestabilidad interna mientras se está funcionando en este modo de menor energía.

El lector puede tener la capacidad de realizar un *pinging* multi-frecuencia sobre la misma antena. Esto resulta ventajoso puesto que los transpondedores pueden funcionar a frecuencias algo diferentes o frecuencias que varíen considerablemente. Por ejemplo, dos transpondedores pueden estar estipulados para funcionar a aproximadamente

13,56 MHz pero cada transpondedor puede funcionar realmente a frecuencias diferentes. Si uno de los transpondedores funciona realmente por encima de los 14 MHz, puede que cualquier *ping* de una frecuencia menor no sea suficiente para excitar el transpondedor con el fin de que responda de una manera que sea detectable por el lector. Por consiguiente, el lector puede estar adaptado para funcionar en el modo de detección con un número de

5 frecuencias diferentes con el fin de tener en cuenta las ligeras diferencias de la frecuencia de funcionamiento de una población de transpondedores. Este desplazamiento de frecuencia se realiza por medio de condensadores de *ping* en paralelo, adicionales, conectados a través de puertas de IC de conmutación o FET.

Alternativamente, dos transpondedores se pueden diseñar para funcionar a frecuencias portadoras significativamente diferentes (es decir, 125 kHz y 13,56 MHz). En este ejemplo, el lector puede estar adaptado para funcionar en el modo de detección de tal manera que puede intentar la detección de un transpondedor que funcione a la frecuencia inferior y (si no se detecta ningún transpondedor de baja frecuencia) intentar detectar un transpondedor que funcione a la frecuencia superior. El lector puede continuar conmutando entre las frecuencias alta y baja hasta que se detecte un transpondedor en una de dichas frecuencias, en cuyo caso el lector entonces

10 modificará su modo de funcionamiento para realizar transacciones con el transpondedor detectado, a su frecuencia portadora. Esta conmutación se puede facilitar por medio de múltiples NFETs y condensadores a través de la antena y tierra.

Uno de los circuitos que se puede usar puede incluir dos NFETs con drenadores comunes y diodos de cuerpo opuesto de manera que la fuente de un NFET esté a tierra y la fuente del otro NFET se conecte a la capacidad que se esté conmutando. Este tipo particular de circuito puede proporcionar una mayor capacidad de aislamiento para la antena.

20

Otro aspecto de la presente invención consiste en proporcionar un método según la reivindicación 14. El lector comienza en un estado inactivo y a continuación es interrumpido periódicamente por la transmisión de un impulso o *ping* de detección de transpondedores. A continuación se recibe una señal de llamada o respuesta y la misma es analizada por el lector en la misma antena que se usó para producir el impulso. Durante la etapa de análisis, el lector determina si la respuesta indica o no que se ha introducido un objeto nuevo en el campo del lector. Si la respuesta indica que un objeto se ha introducido en el campo, entonces el lector iniciará un modo de transacción mediante el cual la misma antena que emitió el impulso de detección se usa para enviar una señal de portadora más datos. Si el objeto detectado se corresponde con un transpondedor que entiende esta señal de portadora y datos transmitida por el lector, entonces el transpondedor responderá con una señal de portadora y datos, la cual es recibida y procesada en el lector. Durante este modo de transacción, el funcionamiento del modo de detección se retarda.

25

Una vez que se ha completado la transacción entre el lector y el transpondedor, el lector volverá a iniciar el modo de detección en donde, al espacio que rodea al lector, se envían periódicamente impulsos o *pings* de detección. El lector puede revisar posteriormente respuestas recibidas mientras tiene en cuenta el transpondedor que se detectó previamente. Por consiguiente, el lector no intentará ni iniciará necesariamente una segunda transacción con el transpondedor detectado previamente mientras el transpondedor no se sitúe más cerca del lector. Si el transpondedor detectado previamente se mantiene sustancialmente en el mismo lugar o se mueve ligeramente alejándose del lector, el lector determinará que el cambio detectado en la llamada de respuesta es debido a la presencia del transpondedor previamente detectado. Así, el lector continuará iniciando impulsos o *pings* de detección periódicos. No obstante, si en el campo se introduce otro transpondedor u objeto que modifica adicionalmente la llamada de respuesta, entonces el lector iniciará el modo de transacción para el transpondedor u objeto recién detectado. Una de las ventajas proporcionadas por este método particular es que se evita que el lector inicie el modo de transacción, el cual presenta un consumo de energía relativamente mayor que el modo de detección, mientras un transpondedor se está retirando de las proximidades del lector. Esto reduce definitivamente la cantidad de energía consumida por el lector.

30

La presente invención se entenderá adicionalmente a partir de los dibujos y la siguiente descripción detallada. Aunque esta descripción expone detalles específicos, se entiende que ciertas formas de realización de la invención se pueden llevar a la práctica sin estos detalles específicos. Se entiende también que en algunos casos, no se han mostrado detalladamente circuitos, componentes y técnicas bien conocidos, con el fin de evitar entorpecer la comprensión de la invención.

35

Breve descripción de los dibujos

La Figura 1 es un diagrama de bloques de un sistema de RFID que incluye un transpondedor y un lector que tiene un conjunto de antena de lector y una unidad de activación;

40

la Figura 2 es un diagrama de bloques del conjunto de antena de lector de la Figura 1;

la Figura 3 es un diagrama de bloques de un conjunto alternativo de antena de lector de la Figura 1;

la Figura 4 es una vista esquemática de una unidad de activación de la Figura 1;

45

la Figura 5 es un diagrama de flujo que ilustra un método de detección de transpondedores aplicable a la unidad de activación de la Figura 1;

5 la Figura 6A es una gráfica que muestra un ejemplo de una señal de detección en forma de una onda sinusoidal que decrece a una velocidad correspondiente a la ausencia de un transpondedor en el espacio proximal de la unidad de activación de la Figura 1;

10 la Figura 6B es una gráfica que muestra un ejemplo de una señal de detección en forma de una onda sinusoidal que decrece a una velocidad acelerada correspondiente a la presencia de un transpondedor en el espacio proximal de la unidad de activación de la Figura 1;

15 la Figura 7 es un diagrama esquemático de una antena de RFID de *ping*/lectura de baja potencia del lector y una circuitería de sintonización asociada de acuerdo con por lo menos algunas formas de realización de la presente invención;

la Figura 8 es un diagrama esquemático de un circuito de excitación de acuerdo con por lo menos algunas formas de realización de la presente invención; y

20 la Figura 9 es un diagrama esquemático de un circuito de recepción de acuerdo con por lo menos algunas formas de realización de la presente invención.

Descripción de formas de realización preferidas

25 La invención se ilustrará a continuación conjuntamente con un dispositivo lector ejemplificativo. Las características dadas a conocer en las figuras 1 a 6B se conocen a partir del documento EP 1840790. Aunque la invención resulta claramente adecuada para su uso con, por ejemplo, un sistema que use lectores y/o transpondedores de control de acceso, la misma no se limita a su uso con ningún tipo particular de sistema de control de acceso o configuración de elementos de sistema. Aquellos expertos en la materia reconocerán que las técnicas dadas a conocer se pueden usar en cualquier sistema de RF en el cual resulte deseable minimizar el consumo de potencia del lector.

30 Los sistemas y métodos ejemplificativos de esta invención se describirán también en relación con software de análisis, módulos, y hardware de análisis asociado. No obstante, para evitar la complicación innecesaria de la presente invención, la siguiente descripción omite estructuras, componentes y dispositivos bien conocidos que se pueden mostrar en forma de diagrama de bloques, son ampliamente conocidos, o se resumen de alguna otra manera.

35 Con fines explicativos, se exponen numerosos detalles para proporcionar una comprensión minuciosa de la presente invención. No obstante, debería apreciarse que la presente invención se puede llevar a la práctica según una variedad de maneras más allá de los detalles específicos expuestos en la presente.

40 En la Figura 1 se muestra un sistema de RFID, y el mismo se designa en general con la referencia 10. El sistema de RFID 10 comprende un transpondedor 12 y un lector 14. El lector 14 incluye un detector de transpondedores de la presente invención, el cual se describe posteriormente. El transpondedor 12 es preferentemente un transpondedor pasivo que no requiere una fuente de alimentación interna. En su lugar, la alimentación eléctrica requerida para hacer funcionar el transpondedor 12 se suministra al transpondedor 12 mediante energía electromagnética transmitida desde el lector 14. Por consiguiente, el transpondedor 12 es operativo cuando recibe ondas electromagnéticas desde el lector, las cuales son de una frecuencia específica y de una intensidad suficiente para poner en funcionamiento el transpondedor.

50 El transpondedor 12 comprende una serie de elementos funcionales que incluyen un circuito integrado (IC) de transpondedor 12a y una antena de transpondedor 12b. El IC de transpondedor 12a materializa las capacidades de procesado y de memoria del transpondedor 12. La antena de transpondedor 12b está acoplada al IC de transpondedor 12a y es una bobina convencional de antena inductiva denominada "bobina de antena de función dual", la cual lleva a cabo las funciones tanto de recepción como de transmisión del transpondedor 12. Alternativamente, dos bobinas de antena independientes de recepción y de transmisión (no mostradas) pueden sustituir la bobina individual de antena de función dual en el transpondedor 12. El transpondedor 12 también incluye preferentemente un condensador externo de sintonía de transpondedor (no mostrado) acoplado al IC de transpondedor 12a y a cada bobina de antena de la antena de transpondedor 12b. El término "externo" se ha usado anteriormente con respecto al transpondedor 12 para designar componentes electrónicos que no están incluidos física o funcionalmente dentro del IC de transpondedor 12a.

60 La expresión "condensador de sintonía" se usa en la presente para describir un condensador que tiene preferentemente una capacidad fija la cual, en cooperación con la antena de transpondedor 12b, establece la frecuencia de transpondedor correspondiente al transpondedor 12. La expresión "frecuencia de resonancia sintonizada" se usa en la presente para describir una frecuencia de resonancia del circuito de LC del transpondedor, que, típicamente, se fija en el momento de la fabricación del transpondedor mediante la selección de una antena de

transpondedor específica y un condensador de sintonía cooperativo específico. Así, la frecuencia de resonancia sintonizada del circuito de LC de transpondedor en el transpondedor 12 es preferentemente no ajustable después de la fabricación del transpondedor. La expresión "frecuencia de transpondedor" se corresponde con la frecuencia de resonancia sintonizada del circuito de LC de transpondedor en el transpondedor 12 y, de modo similar, a la frecuencia portadora del transpondedor 12.

El transpondedor 12 es preferentemente un tipo específico de transpondedor de baja frecuencia o transpondedor de alta frecuencia que tiene una firma de transpondedor diferenciada. En cualquier caso, el transpondedor 12 descrito en la presente no es más que un ejemplo de un número ilimitado de transpondedores que encuentran utilidad en el presente sistema de RFID 10. Se entiende que la práctica de la presente invención no se limita a ningún tipo de transpondedor que tenga una frecuencia, protocolo de comunicaciones, o diseño de circuito específicos, sino que en general es aplicable a un número ilimitado de transpondedores que encuentran utilidad en sistemas de RFID.

En la mayoría de sistemas de RFID convencionales, la posición de lectores fija (es decir, constante) con respecto al entorno circundante, mientras que la posición del transpondedor es portátil (es decir, variable) dentro del entorno circundante. En tales casos, el usuario del sistema de RFID desplaza el transpondedor portátil hacia una proximidad relativa con el lector fijo para posibilitar el funcionamiento simultáneo tanto del transpondedor como del lector. No obstante, en algunos sistemas de RFID convencionales, la posición del lector puede ser portátil con respecto al entorno circundante, mientras que la posición del transpondedor es o bien portátil o bien fija. En el caso de un lector portátil y un transpondedor fijo, el usuario desplaza el lector portátil hacia una proximidad relativa con el transpondedor fijo para posibilitar el funcionamiento simultáneo tanto del transpondedor como del lector. En el caso de un lector portátil y un transpondedor portátil, el usuario puede desplazar tanto el lector portátil como el transpondedor portátil hacia una proximidad relativa mutua con el fin de posibilitar el funcionamiento simultáneo tanto del transpondedor como del lector. Las formas de realización de la presente invención no se limitan a ninguna de las configuraciones antes mencionadas del sistema de RFID.

El lector 14 se caracteriza en general por tener la capacidad de detectar la presencia del transpondedor 12 en sus proximidades, determinar el tipo del transpondedor detectado 12, y posteriormente comunicar, sin contacto, información entre el lector 14 y el transpondedor 12. El lector 14 comprende una serie de elementos funcionales que incluyen un conjunto de antena de lector 20, un circuito de excitador/lector (ER) 22, un controlador principal 24, una unidad de activación 26, una interfaz de entrada/salida (I/O) 28, y una fuente de alimentación 30.

La fuente de alimentación 30 proporciona alimentación eléctrica de funcionamiento a los componentes del lector de una manera controlada. De acuerdo con una forma de realización, la fuente de alimentación 30 está acoplada a una fuente de energía eléctrica finita que está incorporada (es decir, interna) dentro del lector 14, tal como una batería portátil relativamente pequeña consistente en una o más pilas desechables o pilas recargables, en donde las pilas son húmedas o secas. Alternativamente, la fuente de alimentación 30 está conectada de forma permanente a una fuente de energía eléctrica remota, esencialmente infinita, tal como una compañía de servicios eléctricos.

El circuito de ER 22 comprende un circuito generador de señales de excitación 31 y un circuito receptor de señales de transpondedor 32. El circuito generador de señales de excitación 31 funciona generalmente para generar una señal de excitación que es transmitida por el conjunto de antena de lector 20, en forma de ondas electromagnéticas, hacia el espacio abierto del entorno externo circundante del lector 14. Las señales de excitación son recibidas por el transpondedor 12 en el espacio proximal del lector 14 (es decir, dentro de un alcance de lectura del lector) para poner en funcionamiento el transpondedor 12. Al producirse la activación, el IC de transpondedor 12a genera una señal de datos de transpondedor, que contiene información legible, es decir, datos de transpondedor, copiada, u obtenida de otra manera, de la memoria del IC de transpondedor 12a. La señal de datos de transpondedor es transmitida al espacio abierto del entorno externo circundante del transpondedor 12 a través de la antena de transpondedor 12b. Cuando en el conjunto de antena de lector 20 se recibe una señal de datos de transpondedor, el circuito receptor de señales de transpondedor 32 ejecuta varias operaciones sobre la señal de datos de transpondedor para acondicionar dicha señal, produciendo de este modo una señal acondicionada que resulta adecuada para ser leída por parte del lector 14.

La señal acondicionada que contiene los datos de la señal de datos de transpondedor es transportada al controlador principal 24, que procesa la señal acondicionada con el fin de extraer los datos de transpondedor legibles contenidos en la misma. En particular, el controlador principal 24 demodula la señal acondicionada, de acuerdo con un tipo de modulación respectivo, según un microprograma y/o software ejecutado por el controlador principal 24. Los datos de transpondedor extraídos resultantes se pueden enviar a un dispositivo externo tal como un ordenador anfitrión central (no mostrado) a través de la interfaz de I/O 28. El controlador principal 24 es de forma preferente sustancialmente cualquier dispositivo que tenga la capacidad de procesar la señal de datos del transpondedor y dirigir ciertas otras operaciones funcionales del lector 14 según se menciona posteriormente. Así, por ejemplo, el controlador principal 24 puede ser un microprocesador o un circuito integrado de aplicación específica (ASIC).

Tal como se ha indicado anteriormente, al circuito generador de señales de excitación 31 y al circuito receptor de señales de transpondedor 32 se les denomina en combinación circuito de ER 22. Los profesionales expertos pueden apreciar que el lector 14 se puede adaptar según la presente invención para incluir un circuito de escritura (no

mostrado) que sea capaz de escribir instrucciones de programación u otra información en un transpondedor por medios o bien con contacto o bien sin contacto. Al circuito de ER y al circuito de escritura en combinación se les denomina circuito de excitador/lector/grabador (ERW).

5 El conjunto de antena de lector 20 abarca una serie de formas de realización alternativas. En referencia a la Figura 2, se muestra y describe un conjunto de antena de lector 20 el cual consta de dos bobinas de antena independientes 33, 34. La primera bobina de antena 33 es una bobina de antena de ER acoplada y dedicada funcionalmente al circuito de ER 22. La segunda bobina de antena 34 es una bobina de antena de activación acoplada y dedicada funcionalmente a la unidad de activación 26. La bobina de antena de ER 33 está asociada preferentemente a un condensador de sintonía de ER (no mostrado) formando así un circuito de LC de ER. La bobina de antena de activación 34 está asociada preferentemente a un condensador de sintonía de activación (no mostrado), formando así un circuito de LC de activación. La bobina de antena de ER 33 mostrada en la presente es una bobina de antena de función dual que realiza las funciones tanto de recepción como de transmisión del circuito de ER 22. La bobina de antena de activación 34 mostrada en la presente es de modo similar una bobina de antena de función dual que realiza las funciones tanto de recepción como de transmisión de la unidad de activación 26 descrita posteriormente.

Aunque no se muestra, el conjunto de antena de lector 20 incluye alternativamente una antena de ER que tiene dos bobinas de antena de ER independientes, cada una de las cuales es una bobina de antena de función única. En particular, la primera bobina de antena de ER es una bobina de antena de ER de recepción y la segunda bobina de antena de ER es una bobina de antena de ER de transmisión. Las bobinas de antena de ER de recepción y de transmisión ejecutan por separado, respectivamente, las funciones de recepción y de transmisión del circuito de ER 22. En otra alternativa, el conjunto de antena de lector 20 incluye una antena de ER que tiene una bobina independiente de antena de ER de función dual para cada frecuencia de señal de detección diferente generada por el circuito de ER 22 según se describe en la presente posteriormente. Cada bobina de antena de ER ejecuta las funciones tanto de recepción como de transmisión del circuito de ER 22 para solamente una frecuencia de señal de detección. Todavía en otra alternativa, el conjunto de antena de lector 20 incluye una antena de ER que tiene dos bobinas de antena de ER independientes para cada frecuencia de señal de detección diferente generada por el circuito de ER 22. Cada una de las dos bobinas de antena de ER para una frecuencia de señal de detección dada es una bobina de antena de función única. La primera bobina de antena de ER es una bobina de antena de ER de recepción que ejecuta la función de recepción del circuito de ER 22 solamente para aquella frecuencia de señal de detección dada. La segunda bobina de antena de ER es una bobina de antena de ER de transmisión que ejecuta la función de transmisión del circuito de ER 22 únicamente para aquella frecuencia de señal de detección dada.

El conjunto de antena de lector 20 de modo similar incluye alternativamente una antena de activación que tiene dos bobinas de antena de activación independientes, cada una de las cuales es una bobina de antena de función única. En particular, la primera bobina de antena de activación es una bobina de antena de activación de recepción y la segunda bobina de antena de activación es una bobina de antena de activación de transmisión. Las bobinas de antena de activación de recepción y de transmisión ejecutan por separado, respectivamente, las funciones de recepción y de transmisión de la unidad de activación 26. En otra alternativa, el conjunto de antena de lector 20 incluye una antena de activación que tiene una bobina independiente de antena de activación de función dual para cada frecuencia de transpondedor diferente con la que se encuentra la unidad de activación 26 según se describe posteriormente en la presente. Cada bobina de antena de activación ejecuta las funciones tanto de recepción como de transmisión de la unidad de activación 26 solamente para una frecuencia de transpondedor. Todavía en otra alternativa, el conjunto de antena de lector 20 incluye una antena de activación que tiene dos bobinas de antena de activación independientes para cada frecuencia de transpondedor diferente con la que se encuentra la unidad de activación 26. Cada una de las dos bobinas de antena de activación para una frecuencia de transpondedor dada es una bobina de antena de función única. La primera bobina de antena de activación es una bobina de antena de activación de recepción que ejecuta la función de recepción de la unidad de activación 26 solamente para aquella frecuencia de señal de detección dada. La segunda bobina de antena de activación es una bobina de antena de activación de transmisión que ejecuta la función de transmisión de la unidad de activación 26 únicamente para aquella frecuencia de señal de detección dada.

En referencia a la Figura 3, una alternativa del conjunto de antena de lector 20 consta de una única bobina de antena de lector 36 acoplada a un circuito de acoplamiento de antena 38. La bobina de antena de lector 36 está asociada preferentemente a un condensador de sintonía de lector (no mostrado) para formar un circuito de LC de lector. El circuito de acoplamiento de antena 38 está acoplado entre el circuito de ER 22 y la unidad de activación 26 y posibilita que el circuito de LC de lector ejecute las funciones de transmisión y de recepción tanto del circuito de ER 22 como de la unidad de activación 26. Tal como se ha indicado anteriormente, la bobina de antena de lector 36 mostrada en la presente es una bobina de antena de función dual que ejecuta las funciones de recepción y de transmisión tanto del circuito de ER 22 como de la unidad de activación 26. Aunque no se muestra, el conjunto de antena de lector 20 incluye alternativamente una antena de lector que tiene una bobina de antena de lector de recepción y una bobina independiente de antena de lector de transmisión. La bobina de antena de lector de recepción ejecuta las funciones de recepción tanto del circuito de ER 22 como de la unidad de activación 26, mientras que la bobina de antena de lector de transmisión ejecuta las funciones de transmisión tanto del circuito de ER 22 como de la unidad de activación 26. Todavía en otra alternativa, el conjunto de antena de lector 20 incluye una antena de lector que tiene una bobina de antena de lector de función dual para cada frecuencia de señal de

detección diferente generada por el circuito de ER 22, o que tiene una bobina de antena de lector de recepción y una bobina independiente de antena de lector de transmisión, respectivamente, para cada frecuencia de señal de detección diferente generada por el circuito de ER 22.

5 El lector 14 tiene por lo menos dos modos de funcionamiento, a saber, un modo de detección de baja potencia y un modo de transacción de datos de alta potencia (al que se hace referencia alternativamente como "modo de lectura"). El modo de detección es el modo de funcionamiento inicial del lector 14, en donde la unidad de activación 26 funciona como un detector de transpondedores para buscar activamente cualesquiera transpondedores 12 que
10 residan en el espacio circundante proximal al lector 14, es decir, dentro del alcance de lectura del lector 14. Puesto que el circuito de ER 22 y el controlador principal 24 se caracterizan por tener una demanda de alta potencia cuando ejecutan funciones del modo de lectura, el lector 14 está configurado para desactivar la mayoría o la totalidad de los componentes y funciones asociados al circuito de ER 22, el controlador principal 24 y la interfaz de I/O 28 durante el modo de detección. Se logran ahorros sustanciales de energía usando la unidad de activación 26 como unidad de funcionamiento única o principal con el fin de ejecutar la función de detección de transpondedores durante el modo
15 de detección ya que la unidad de activación 26 se caracteriza por presentar una demanda de baja potencia. Aunque la unidad de activación 26 se muestra en la presente de manera que es enteriza estructural y funcionalmente con el lector 14, resulta evidente para los expertos que apliquen las enseñanzas dadas a conocer en la presente, que la unidad de activación 26 se puede construir y/o adaptar alternativamente para funcionar como un detector de transpondedores autónomo aparte del lector 14.

20 La unidad de activación 26 comprende un circuito generador de señales de detección 40, un circuito receptor de señales de respuesta 42, un controlador de activación 44 y un temporizador 46. El controlador de activación 44 está configurado para controlar el funcionamiento de la unidad de activación 26 según se describe de forma más detallada posteriormente. Como tal, el controlador de activación 44 es de forma preferente sustancialmente cualquier dispositivo que tenga la capacidad de dirigir el accionamiento funcional de la unidad de activación 26. Por ejemplo, el controlador de activación 44 puede ser un microprocesador o un circuito integrado de aplicación específica (ASIC).

25 El temporizador 46 está acoplado al controlador de activación 44 y genera periódicamente señales de interrupción de activación para el controlador de activación 44, las cuales inician las etapas de detección activa de la unidad de activación 26. Un temporizador ejemplificativo 46 es unos medios de temporización de baja potencia, tales como un *watchdog*, que proporcionan colas de temporización para el controlador de activación 44. Alternativamente, aunque no se muestra, el temporizador es un temporizador interno incluido dentro del controlador de activación 44 ó controlador principal 24, o, si no, enterizo con este último. Para reducir adicionalmente el consumo de energía durante el periodo de detección, el controlador de activación 44 permanece preferentemente en un estado de REPOSO (es decir, un estado de energía reducida) durante todo el modo de detección, únicamente conmutando a un estado activo (es decir, un estado de energía aumentada) cuando el controlador de activación 44 recibe una
30 señal de interrupción de activación desde el temporizador 46.

35 El circuito generador de señales de detección 40 está acoplado entre el conjunto de antena de lector 20 y el controlador de activación 44 para generar señales de detección. La señal de detección es preferentemente una señal de llamada en forma de una onda sinusoidal decreciente. El circuito generador de señales de detección 40 tiene la capacidad de generar una progresión sucesiva de señales de detección en una pluralidad de frecuencias diferentes según una manera que se describe posteriormente. Acoplado también entre el conjunto de antena de lector 20 y el controlador de activación 44 se encuentra el circuito receptor de señales de respuesta 42, el cual tiene la capacidad de recibir una progresión sucesiva de señales de respuestas analógicas desde el conjunto de antena de lector 20 como resultado de la transmisión de la progresión sucesiva de señales de detección en el conjunto de antena de lector 20, y más particularmente en la bobina de antena de activación 34 ó la bobina de antena de lector 36.

40 En una disposición, el circuito receptor de señales de respuesta 42 está configurado para muestrear y retener las señales de respuesta analógicas y transportar las señales de respuestas analógicas al controlador de activación 44. El controlador de activación 44 incluye preferentemente un conversor analógico a digital (ADC) 48 que recibe las señales de respuesta analógicas desde el circuito receptor de señales de respuesta 42 y las convierte en señales de respuestas digitales. El controlador de activación 44 procesa las señales de respuestas digitales resultantes, preferentemente usando un algoritmo de procesamiento de señal digital (DSP), con el fin de detectar la presencia del transpondedor 12 dentro del alcance de lectura del lector 14. El controlador de activación 44 usa además el algoritmo de DSP para determinar el tipo del transpondedor 12, si el mismo estuviera presente, comparando la firma averiguada del transpondedor 12 (es decir, la frecuencia de transpondedor específica) con firmas de transpondedor conocidas usadas por diferentes fabricantes de transpondedor. Si el controlador de activación 44 detecta el transpondedor 12 y determina el tipo de transpondedor, el controlador de activación 44 envía una señal reconocida del transpondedor hacia el controlador principal 24 indicando que el transpondedor 12 ha sido detectado y el tipo determinado.

45 El controlador principal 24 controla el circuito de ER 22 como respuesta a la señal reconocida del transpondedor, conmutando así el lector 14 desde el modo de detección de baja potencia al modo de transacción de datos de alta potencia. La función de activación específica es ejecutada preferentemente por la aplicación de gestión de potencia

49 ubicada dentro del controlador principal 24. Además de controlar el consumo de energía de componentes externos al controlador principal 24, la aplicación de gestión de potencia 49 también controla preferentemente el consumo de energía en relación con varias funciones internas del controlador principal 24 apagando selectivamente segmentos internos del controlador principal 24 que no se están usando durante los modos de detección o de transacción de datos.

En referencia a la Figura 4, se muestra una unidad de activación y la misma se designa con la referencia 26a. Los elementos de la Figura 4 que se muestran en general en la Figura 1 se designan con el mismo carácter de referencia, aunque con el sufijo "a" añadido. La unidad de activación 26a está configurada para generar una progresión sucesiva de señales de detección en una pluralidad de frecuencias diferentes. La unidad de activación 26a comprende un circuito generador de señales de detección 40a, un circuito receptor de señales de respuesta 42a, y un controlador de activación 44a. Adicionalmente, un conjunto de antena cooperativo 20a está asociado a la unidad de activación 26a. El controlador de activación 44a está provisto de las entradas OP_AMP y DONE 50, 52 para recibir respectivamente las señales de entrada OP_AMP y DONE. El controlador de activación 44a está provisto además de las salidas TAGREC, PING, SELECT1, SELECT2, y DETCLR, 54, 56, 58, 59, 60 para enviar, respectivamente, las señales de salida TAGREC, PING, SELECT1, SELECT2, y DETCLR, que son generadas por el controlador de activación 44a.

El controlador de activación 44a de la presente disposición se muestra de manera que tiene dos salidas de señales de selección, es decir, la salida SELECT1 58 y la salida SELECT2 59, con fines ilustrativos. El controlador de activación 44 puede tener un número entero cualquiera N de salidas de señales de selección. Por consiguiente, cada salida de señal de selección del controlador de activación 44 se designa en general como salida SELECTX, a la cual se envía una señal de salida SELECTX generada por el controlador de activación 44, en donde X=1,2,3...N. El valor preciso de X para una disposición dada del controlador de activación 44 se determina por el número de parejas conmutadas de resistor/condensador en el circuito generador de señales de detección 40a según se describe posteriormente.

El circuito generador de señales de detección 40a incluye un resistor en serie no conmutado 62, un primer resistor en serie conmutado 64, un primer conmutador de resistencias 66, un segundo resistor en serie conmutado 68, un segundo conmutador de resistencia 70, un primer condensador en paralelo no conmutado 72, un primer condensador en paralelo conmutado 74, un primer conmutador de capacidad 76, un segundo condensador en paralelo conmutado 78, un segundo conmutador de capacidad 80, y un inversor 82 que está conectado entre la resistencia en serie 62, 64, 66, 68, 70 y la capacidad en paralelo 72, 74, 76, 78, 80. El primer conmutador de resistencia 66 está conectado entre los dos terminales del primer resistor en serie conmutado 64 y el segundo conmutador de resistencia 70 está conectado entre los dos terminales del segundo resistor en serie conmutado 68. El primer conmutador de capacidad 76 está conectado entre el primer condensador en paralelo conmutado 74 y tierra 84 y el segundo conmutador de capacidad 80 está conectado entre el segundo condensador en paralelo conmutado 78 y tierra 84. La tierra 84 es alternativamente una fuente de voltaje negativo. Un valor de voltaje ejemplificativo es 0 VDC.

Los primeros conmutadores de resistencia y capacidad 66, 76 están acoplados a la salida SELECT1 58 para recibir señales de salida SELECT1. Los segundos conmutadores de resistencia y capacidad 70, 80 están acoplados a la salida SELECT2 59 para recibir señales de salida SELECT2. Un primer condensador 86 está conectado entre la salida PING 56 y la resistencia en serie, de tal manera que la resistencia en serie recibe señales de salida PING a través de la salida PING 56 y el primer condensador 86. Una primera fuente de voltaje (+V_{dd}) 88 está acoplada a un terminal del segundo resistor en serie conmutado 68. Un valor de voltaje ejemplificativo de la primera fuente de voltaje 88 es 4 +/-1 VDC.

Los conmutadores de resistencia y capacidad 66, 70, 76, 80 comprenden cualquier elemento de conmutación o combinación de elementos de conmutación, adecuados. Por ejemplo, los elementos de conmutación se pueden seleccionar de entre Transistores de Unión Bipolar (BJTs), conmutadores de Transistores de Efecto de Campo (FET), conmutadores de Transistores de Efecto de Campo Metal-Óxido-Semiconductor (MOSFET), relés, resistencias programables eléctricamente (EPOTs) y conmutadores analógicos. Las señales de salida SELECT1 abren o cierran los primeros conmutadores de resistencia y capacidad 66, 76 y las señales de salida SELECT2 abren o cierran de modo similar los segundos conmutadores de resistencia y capacidad 70, 80, controlando así selectivamente la frecuencia de las señales de detección generadas por el circuito generador de señales de detección 40a según una manera que se describe posteriormente.

Un segundo condensador 90 está conectado entre el inversor 82 y la capacidad en paralelo. La capacidad en paralelo está acoplada a tierra 84 y al conjunto de antena 20a a través de un nodo de entrada/salida de antena 92. De este modo, el conjunto de antena 20a está conectado en paralelo con el primer condensador en paralelo no conmutado 72, el primer condensador en paralelo conmutado 74, y el segundo condensador en paralelo conmutado 78. Como tal, la salida de la capacidad en paralelo (y, de manera correspondiente, la entrada al conjunto de antena 20a) es el nodo de entrada/salida de antena 92. Aunque el inversor 82 se muestra en el presente caso como un único elemento, en el inversor 82 se puede incluir un número adecuado cualquiera de elementos inversores para lograr una potencia y/o alcance deseados de la señal de detección para un conjunto de antena particular 20a.

El circuito generador de señales de detección 40a comprende además un primer, segundo, tercer y cuarto resistores 94, 96, 98, 100, un primer y un segundo diodos 102, 104, un primer y segundo transistores 106 y 108, un amplificador operacional 110, un tercer condensador 112, y una segunda fuente de voltaje (+V_{dd}) 114. La entrada al primer resistor 94 es el nodo de entrada/salida de antena 92. La base del primer transistor 106 está conectada entre el primer diodo 102 y el segundo resistor 96. El extremo opuesto del segundo resistor 96 está conectado a tierra 116. El emisor del primer transistor 106 está conectado al tercer resistor 98 y el colector del primer transistor 106 está conectado a la segunda fuente de voltaje 114 a través del segundo diodo 104. El emisor del segundo transistor 108 está conectado a tierra 118, el colector del segundo transistor 108 está conectado a la entrada no inversora del amplificador operacional 110, y la base del segundo transistor 108 está conectada a la salida DETCLR 60 a través del cuarto resistor 100 para recibir la señal de salida DETCLR (borrado de detección) desde el controlador de activación 44a.

El amplificador operacional 110 está conectado entre la segunda fuente de voltaje 114 (que preferentemente tiene un valor de voltaje mejor que la primera fuente de voltaje 88) y tierra 118. Como se ha indicado anteriormente, la entrada no inversora del amplificador operacional 110 está conectada al colector del segundo transistor 108. La salida del amplificador operacional 110 está conectada a su entrada inversora y a la entrada OP_AMP 50, permitiendo que el controlador de activación 44a reciba señales de entrada OP_AMP analógicas desde el amplificador operacional 110.

El controlador de activación 44a inicia una progresión sucesiva de señales de detección generando y enviando periódicamente una pluralidad de señales de salida PING (denominadas también señales de impulso) preferentemente idénticas, a través de la salida PING 56. Cada señal de salida PING se encamina en serie a través del primer condensador 86, la resistencia en serie, el inversor 82, la capacidad en serie, y el nodo de entrada/salida de antena 92 hacia el conjunto de antena 20a, produciendo así una señal de llamada (es decir, señal de detección) en la bobina del conjunto de antena 20a. El inversor 82 preferentemente conforma cada señal de salida PING a una anchura y amplitud seleccionadas, en donde la anchura del impulso se selecciona preferentemente en función de la frecuencia sintonizada del circuito de LC del circuito de ER 22 y la frecuencia sintonizada de los circuitos de LC de cualesquiera transpondedores que se esperen dentro del alcance de lectura del lector 14. Una anchura ejemplificativa seleccionada del impulso es 36,9 nanosegundos, que produce una señal de detección ondulada en forma de una onda sinusoidal decreciente a 13,56 MHz en la bobina del conjunto de antena 20a.

El circuito generador de señales de detección 40a utiliza la resistencia en serie y la capacidad en paralelo, que son sensibles a señales de salida SELECT1 y SELECT2 específicas, para elevar o reducir selectivamente el valor de frecuencia de las señales de detección generadas por el circuito generador de señales de detección 40a con respecto a un valor de frecuencia de referencia o medio. De esta manera, el generador de señales de detección 40a puede generar una progresión de señales de detección, en donde cada señal de detección en la progresión tiene un valor de frecuencia diferente.

En la presente disposición ilustrada en la Figura 4, el circuito generador de señales de detección 40a puede generar una progresión sucesiva de tres señales de detección diferentes, presentando cada señal de detección un valor de frecuencia elevado, un valor de frecuencia medio, o un valor de frecuencia bajo, respectivamente. En particular, el generador de señales de detección 40a genera una primera señal de detección de la progresión que tiene el valor de frecuencia bajo cerrando tanto el primer como segundo conmutadores de capacidad 76, 80 y abriendo tanto el primer como el segundo conmutadores de resistencia 66, 70, lo cual hace que aumente tanto la capacidad como la resistencia a un nivel alto. El generador de señales de detección 40a genera una segunda señal de detección de la progresión que tiene el valor de frecuencia medio abriendo el segundo conmutador de capacidad 80, mientras mantiene cerrado el primer conmutador de capacidad 76, y cerrando el segundo conmutador de resistencia 70, mientras mantiene abierto el primer conmutador de resistencia 66, lo cual reduce tanto la capacidad como la resistencia a un nivel medio. El generador de señales de detección 40a genera una segunda señal de detección de la progresión que tiene el valor de frecuencia alto abriendo tanto el primer como el segundo conmutadores de capacidad 76, 80 y cerrando tanto el primer como el segundo conmutadores de resistencia 76, 80, lo cual reduce tanto la capacidad como la resistencia a un nivel bajo.

Los valores de los resistores en serie 62, 64, 68 y los condensadores en paralelo 72, 74, 78 y otros elementos del circuito generador de señales de detección 40a se seleccionan para generar el intervalo deseado de frecuencias dentro de la progresión de señales de detección. Los tipos de transpondedores que es capaz de detectar la unidad de activación 26a y con los cuales es capaz de comunicarse el lector 14 vienen dictaminados por el intervalo de frecuencias de señales de detección generadas por el circuito generador de señales de detección 40a. Por ejemplo, el circuito generador de señales de detección 40a se puede configurar para generar una progresión de señales de detección que tengan frecuencias en un intervalo de entre aproximadamente 13 MHz y 18 MHz, permitiendo así la detección e identificación de tipos de transpondedor que presentan frecuencias de transpondedor dentro de un intervalo correspondiente. Alternativamente, el circuito generador de señales de detección 40a se puede configurar para generar una progresión de señales de detección que tengan frecuencias en un intervalo de entre aproximadamente 100 kHz y 150 kHz. Se entiende que la presente invención no se limita a ningún intervalo de frecuencias de señales de detección y que el circuito generador de señales de detección 40a se puede configurar

para cubrir cualquier intervalo de frecuencias adecuado, que se desee, y cualesquiera valores de frecuencia deseados dentro del intervalo de frecuencias seleccionado.

El circuito generador de señales de detección 40a de la presente disposición se muestra a título ilustrativo de manera que tiene una primera pareja conmutada de resistor/condensador 64, 74 y una segunda pareja conmutada de resistor/condensador 68, 78 para generar una progresión de señales de detección a tres frecuencias diferentes dentro de un intervalo de frecuencias dado. Se entiende que el circuito generador de señales de detección 40 puede tener un número entero cualquier N de parejas conmutadas de resistor/condensador (y de forma correspondiente N salidas de señal de selección según se ha indicado anteriormente). A medida que N aumenta, también aumenta el intervalo y el número de frecuencias dentro de la progresión de señales de detección que es capaz de generar el circuito generador de señales de detección 40. Por ejemplo, si N=3, el circuito generador de señales de detección 40 puede generar una progresión sucesiva de cuatro señales de detección, presentando cada una de ellas una frecuencia diferente. La frecuencia de las señales de detección se fija abriendo o cerrando selectivamente los conmutadores respectivos para los elementos dentro de cada una de las N parejas conmutadas de resistor/condensador de una forma sustancialmente similar a la descrita anteriormente con respecto a las dos parejas conmutadas de resistor/condensador 64, 74 y 68, 78.

El presente circuito generador de señales de detección 40a se puede configurar alternativamente para generar una única señal de detección a una frecuencia, si así se desea. Una disposición del circuito generador de señales de detección 40 de una única frecuencia se configura eliminando o simplemente no usando el primer y el segundo resistores en serie conmutados 64, 68 y el primer y el segundo condensadores en paralelo conmutados 74, 78 en el circuito generador de señales de detección 40a de la Figura 4 y desactivando las salidas SELECT1 y SELECT2 58, 59.

El circuito receptor de señales de respuesta 42a de la unidad de activación 26a comprende un número de elementos que se utilizan también en el circuito generador de señales de detección 40a según se ha descrito anteriormente. En particular, el circuito receptor de señales de respuesta 42a comprende la capacidad en paralelo antes mencionada, el primer, segundo, tercer y cuarto resistores 94, 96, 98, 100, el primer y segundo diodos 102, 104, el primer y segundo transistores 106 y 108, el amplificador operacional 110, el tercer condensador 112, la segunda fuente de voltaje 114, y el nodo de entrada/salida de antena 92.

Cada señal de detección de la progresión sucesiva encaminada hacia el conjunto de antena 20a a través del nodo de entrada/salida de antena 92 genera una señal de respuesta analógica correspondiente en el conjunto de antena 20a, que se introduce en el circuito receptor de señales de respuesta 42a a través del nodo de entrada/salida de antena 92. El circuito receptor de señales de respuesta 42a acondiciona la señal de respuesta analógica y transporta la señal de respuesta acondicionada, como señal de entrada OP_AMP analógica, hacia el controlador de activación 44a a través de la entrada OP_AMP 50. El ADC 48 (mostrado en la Figura 1) del controlador de activación 44a convierte la señal de entrada OP_AMP analógica en una señal de respuesta digital. El controlador de activación 44a procesa la señal de respuesta digital resultante y cada señal de respuesta sucesiva de la progresión resultante de señales de respuesta usando el algoritmo de DSP para evaluar la velocidad de decrecimiento de la forma de onda de la señal de respuesta.

Cabe indicar que la velocidad de decrecimiento de la progresión de señales de respuesta es uno de un número cualquiera de parámetros de detección preferidos que se pueden usar para detectar la presencia del transpondedor 12 y confirmar el tipo del transpondedor detectado 12. La velocidad de decrecimiento se puede expresar como un promedio de corto plazo o de largo plazo, o como ambos. También se pueden usar valores históricos de la velocidad de decrecimiento para determinar un nivel de umbral actual para la misma.

Los parámetros de detección alternativos son bien conocidos por los expertos. Por ejemplo, el controlador de activación 44a se puede programar alternativamente para calcular el voltaje promedio de la progresión de señales de respuesta en calidad de parámetro de detección preferido. De forma alternativa, o adicional, el controlador de activación 44a se puede programar para calcular una cantidad de energía de la señal de detección, absorbida por el entorno circundante, sobre la base de una evaluación de la progresión de señales de respuesta analógicas (es decir, las señales de entrada OP_AMP) en calidad de parámetro de detección preferido.

Una vez que el controlador de activación 44a determina la presencia y el tipo de transpondedor 12 usando uno o más parámetros de detección, el controlador de activación 44a reenvía una señal de salida TAGREC (transpondedor reconocido) al controlador principal 24 (mostrado en la Figura 1) a través de la salida TAGREC 54. Cuando se ha enviado la señal de salida TAGREC, la unidad de activación 26a asume que el circuito de ER 22 (mostrado en la Figura 1) y el conjunto de antena de lector 20 generarán y transmitirán una señal de excitación. La aserción de la señal de salida DTCLR en la base del segundo transistor 108 a través de la salida DETCLR 60 en este momento o en cualquier otro momento que se desee, borra de manera efectiva la unidad de activación 26a. El primer y segundo diodos 102, 104 protegen la barra de suministro de alimentación contra el bombeo en caso de que el voltaje de las señales de excitación sea mayor que el voltaje de alimentación.

El funcionamiento del controlador de activación 44, el temporizador 46 y el ADC 48 según se ha descrito

anteriormente, se habilita preferentemente por medio del algoritmo de DSP almacenado en el controlador de activación 44. El algoritmo de DSP se puede almacenar en el controlador principal 24 del lector asociado 14, eliminando así, de la unidad de activación 26, el controlador de activación 44, el temporizador 46 y el ADC 48. De acuerdo con esta alternativa, las funciones del controlador de activación 44, el temporizador 46 y el ADC 48 las realiza el controlador principal 24 utilizando el algoritmo de DSP.

A continuación se muestra y describe, en referencia a la Figura 5, un método de ejecución del modo de detección y el modo de transacción de datos asociado, que utiliza el lector 14 de la Figura 1 que incluye la unidad de activación 26a de la Figura 4. El modo de detección de baja potencia es el modo de funcionamiento por defecto para el lector 14. Por consiguiente, la puesta en funcionamiento del lector 14 inicia automáticamente el modo de detección de baja potencia y el lector 14 continúa funcionando en el modo de detección de baja potencia hasta que la unidad de activación 26a detecta el transpondedor 12 dentro del alcance de lectura del lector 14. El controlador principal 24, que gestiona el consumo de energía de todos los circuitos del lector con la excepción de la unidad de activación 26a, mantiene todos los circuitos gestionados, y particularmente el circuito de ER 22, en el estado de baja potencia hasta que la unidad de activación 26a señala al controlador principal 24 que el transpondedor 12 se ha detectado dentro del alcance de lectura del lector 14. Una vez que se ha detectado el transpondedor 12, el lector 14 conmuta al modo de transacción de datos de alta potencia, pero conmuta automáticamente de nuevo al modo de detección de baja potencia cuando se completa el modo de transacción de datos de alta potencia.

El bloque 140 representa la etapa de inicio del presente método de determinación de intervalos de frecuencia para hacer funcionar la unidad de activación 26a, en donde la unidad de activación 26a está en un modo o bien protegido o bien no protegido. Los bloques 142 a 148 describen en general el funcionamiento de la unidad de activación 26a en el modo protegido o no protegido en donde la unidad de activación 26a busca el transpondedor 12 dentro del alcance de lectura del lector 14. En el bloque 142, la unidad de activación 26a busca activamente el transpondedor 12 en el espacio circundante del lector 14 mientras se encuentra en el modo de detección de baja potencia. En particular, el circuito generador de señales de detección 40a genera y transmite periódicamente una progresión sucesiva de señales de detección a frecuencias diferentes, hacia el espacio circundante del lector 14. La progresión sucesiva de señales de detección comprende por lo menos dos señales de detección, generada cada una de ellas a una frecuencia diferente, y, más preferentemente comprende 3 ó más señales de detección, cada una de ellas a una frecuencia diferente.

En el conjunto de antena 20a se produce una progresión de señales de respuesta como resultado de la transmisión de la progresión de señales de detección desde el conjunto de antena 20a. El conjunto de antena 20a transporta la progresión resultante de señales de respuesta hacia el circuito receptor de señales de respuesta 42a de la unidad de activación 26. El circuito receptor de señales de respuesta 42a aplica una técnica de muestreo y retención a las señales de respuesta y procesa las señales de respuesta usando el controlador de activación 44a que se muestra en el bloque 144 para determinar si el transpondedor 12 está presente dentro del alcance de lectura del lector 14.

La etapa de detección mostrada en el bloque 146 abarca varias técnicas diferentes para determinar si el transpondedor 12 está presente dentro del alcance de lectura. En general, cada técnica de detección usada por el circuito receptor de señales de respuesta 42a procesa la señal de respuesta para evaluar uno o más parámetros seleccionados de detección de transpondedores. Por ejemplo, si la señal de detección es una señal de llamada en forma de una onda sinusoidal decreciente y no hay ningún transpondedor 12 presente dentro del alcance de lectura del lector 14, la señal de detección presentará una velocidad de decrecimiento reducida según se muestra en la Figura 6A, lo cual resulta evidente en la señal de respuesta correspondiente. La velocidad de decrecimiento reducida es atribuible al valor relativamente alto de Q del circuito de LC del lector. No obstante, cuando el transpondedor 12 sintonizado esencialmente en la misma frecuencia que la señal de detección se lleva dentro del alcance de lectura del lector 14, el transpondedor 12 absorbe una parte de la energía de la señal de detección provocando que la señal de detección decrezca a una velocidad mayor dentro del circuito de LC del lector según se muestra en la Figura 6B, y produciendo una señal de respuesta correspondiente que decrece más rápidamente.

En el presente ejemplo, el transpondedor 12 que reside dentro del alcance de lectura del lector 14 se detecta evaluando la velocidad de decrecimiento de cada señal de respuesta obtenida en el conjunto de antena 20a con respecto a un nivel de umbral de respuesta dinámico. El nivel de umbral de respuesta se denomina nivel dinámico debido a que el nivel puede variar con el tiempo como reacción a una realimentación de funcionamiento. En cualquier caso, si la velocidad de decrecimiento no alcanza o supera el nivel de umbral de respuesta dinámico (bloque 148, no), el método vuelve al bloque 140 en donde el controlador de activación 44a asume que no hay ningún transpondedor 12 presente dentro del alcance de lectura del lector 14 y permanece en el modo de detección de baja potencia. No obstante, si la velocidad de decrecimiento alcanza o supera el nivel de umbral de respuesta dinámico (bloque 148, sí), el controlador de activación 44a asume que el transpondedor 12 está presente dentro del alcance de lectura del lector 14. El controlador de activación 44a también determina el tipo de transpondedor 12 averiguando la firma de transpondedor 12 y correlacionando la firma del transpondedor con firmas de transpondedor conocidas correspondientes a transpondedores existentes disponibles comercialmente. Tras completar estas tareas, el controlador de activación 44a genera y transporta la señal TAGREC al controlador principal 24.

De forma alternativa o adicional, el transpondedor 12 se detecta evaluando cambios de la cantidad de energía de la

señal de detección, absorbida por el entorno circundante. De una manera similar a la anterior, si la cantidad de energía de señal de detección absorbida por el entorno circundante no alcanza o supera el nivel de umbral de respuesta dinámico (bloque 148, no), el método vuelve al bloque 140 en donde el controlador de activación 44a asume que no hay ningún transpondedor 12 presente dentro del alcance de lectura del lector 14. No obstante, si la cantidad de energía de la señal de detección, absorbida por el entorno circundante, alcanza o supera el nivel de umbral de respuesta dinámico (bloque 148, sí), el controlador de activación 44a asume que el transpondedor 12 está presente y el mismo tiene una frecuencia de transpondedor correspondiente a la frecuencia de la señal de detección.

Las funciones de los bloques 140 a 148 se dirigen mediante la ejecución del algoritmo de DSP dentro del controlador de activación 44a. A continuación se expone una descripción más detallada de las etapas funcionales secuenciales dirigidas mediante la ejecución del algoritmo de DSP, que encajan dentro de la plantilla funcional generalizada de bloques 140 a 148:

- 1) el controlador de activación 44 está en el estado de REPOSO;
- 2) el temporizador 46 señala el cambio del controlador de activación 44 al estado ACTIVO;
- 3) la lectura anterior o inicial del parámetro de detección del transpondedor se borra de la memoria del controlador de activación 44 mediante la aserción de la señal de salida DETCLR;
- 4) se niega la señal de salida DETCLR;
- 5) se realiza una aserción de la señal de salida SELECTX y a continuación se realiza una aserción y una negación de la señal de salida PING;
- 6) breve periodo de tiempo consumido en permitir que el amplificador operacional 110 derive a una señal de entrada OP_AMP analógica válida
- 7) se incrementa la velocidad del reloj del controlador de activación 44 para acelerar las funciones de procesado;
- 8) el ADC 48 se pone en marcha y se les dan instrucciones para su ejecución;
- 9) breve periodo de tiempo consumido para que el ADC 48 ejecute una conversión analógica a digital de la señal de entrada OP_AMP analógica;
- 10) se apaga el ADC 48;
- 11) se muestrea y registra energía compuesta debida al acoplamiento mutuo del conjunto de antena 20 y el transpondedor 12 a una frecuencia dada (por ejemplo, 13,56 MHz) o una frecuencia casi de batido de la señal de detección;
- 12) se mantiene el promedio de la suma móvil para la frecuencia de la señal de detección, tanto a largo plazo como a corto plazo;
- 13) promedio de la suma móvil basado en un intervalo de tiempo que permite que la unidad de activación 26 se adapte a entornos metálicos (el metal reduce la sensibilidad de la unidad de activación 26, aunque se compensa por medio de la unidad de activación 26);
- 14) si se observa un cambio en el parámetro de detección de transpondedores mayor que el ajuste de sensibilidad actual de la unidad de activación 26, se ha producido un evento de detección;
- 15) los eventos de detección para una progresión de señales de detección se correlacionan y se discriminan adicionalmente para determinar categóricamente el tipo del transpondedor 12 detectado;
- 16) velocidad de procesado del controlador de activación 44 reducida a un mínimo;
- 17) detección y determinación del tipo de transpondedor comunicadas al controlador principal 24 mediante la aserción de la señal de salida TAGREC (la señal de salida TAGREC es una tabla clasificada de impulsos para una progresión de señales de detección);
- 18) aserción de la señal de entrada DONE para señalar que se ha completado la aplicación;
- 19) el controlador de activación 44 vuelve al estado de REPOSO;
- 20) el temporizador 46 señala el cambio del controlador de activación 44 al estado ACTIVO.

El periodo de las etapas 1 a 20 anteriores proporciona un fundamento para ajustar la velocidad a la que se generan las señales de salida PING por parte de la unidad de activación 26. De este modo, el intervalo de tiempo en el que el controlador de activación 44 está en el estado de REPOSO (es decir, el intervalo de tiempo de REPOSO) es ajustable.

Los bloques 150 a 158 describen en general el funcionamiento del lector 14 en el modo de transacción de datos una vez que el controlador de activación 44a detecta el transpondedor 12 y determina el tipo del transpondedor 12. En particular, el bloque 150 muestra la conmutación del lector 14 desde el modo de detección de baja potencia al modo de transacción de datos de alta potencia. La conmutación la efectúa el controlador principal 24, el cual realiza una transición de varios componentes de lector 14, incluyendo el circuito de ER 22, a un estado activado de alta potencia. Cuando el lector 14 se encuentra en el modo de transacción de datos de alta potencia, el lector 14 preferentemente funciona a la manera de un lector convencional sin contacto, para comunicarse con el transpondedor detectado 12. Como tal, el controlador principal 24 dirige el circuito generador de señales de excitación 31 para generar una señal de excitación según se muestra en el bloque 152. La señal de excitación se transmite a través del conjunto de antena de lector 20 hacia el espacio circundante del lector 14, en donde es recibida por el transpondedor 12 que reside dentro del alcance de lectura del lector 14. La señal de excitación activa el transpondedor 12, el cual genera y transmite una señal de datos de transpondedor, que contiene típicamente datos asociados al transpondedor 12.

El lector 14 recibe la señal de datos del transpondedor según se muestra en el bloque 154 y prosigue hacia el bloque 156 en donde el circuito receptor de señales de transpondedor 32 del lector 14 acondiciona la señal de datos de transpondedor. La señal acondicionada que contiene los datos de la señal de datos de transpondedor se transporta al controlador principal 24, el cual demodula la señal acondicionada para extraer los datos contenidos en la misma, leyendo así la señal de datos de transpondedor tal como se muestra en el bloque 158.

Una vez que se han completado todas las transacciones de datos deseadas entre el transpondedor 12 y el lector 14 de acuerdo con los bloques 152 a 158, el método vuelve al bloque 140 en donde se vuelve a realizar una aserción del modo no protegido o protegido, y el lector 14 aguarda la detección de otro transpondedor dentro del alcance de lectura del lector 14 por parte de la unidad de activación 26. Más específicamente, cuando se han completado todas las transacciones de datos deseadas, el controlador principal 24 señala a varios componentes del lector 14, incluyendo el circuito de ER 22, que realicen una transición al modo de detección de baja potencia. El propio controlador principal 24 también puede pasar a un estado de baja potencia usando la aplicación de gestión de potencia 49 para desactivar selectivamente varias funciones internas del controlador principal 24. Al producirse la compleción de las transacciones de datos deseadas, el controlador principal 24 reenvía una señal de entrada DONE a la unidad de activación 26a, que indica que el controlador principal 24 ha completado su función de lectura.

Cuando un transpondedor diferente 13 (mostrado en la Figura 1) entra dentro del alcance de lectura del lector 14, se repiten los bloques 140 a 148 para el transpondedor 13. El transpondedor 13 puede ser de un tipo diferente o del mismo tipo de transpondedor que el transpondedor 12. Dentro del alcance de la presente invención se encuentra además, aplicando las enseñanzas dadas a conocer en la presente, el uso de la unidad de activación 26a para detectar ambos transpondedores 12, 13 de forma esencialmente simultánea mientras ambos transpondedores 12, 13 están presentes simultáneamente dentro del alcance de lectura de lector 14, y el uso de la unidad de activación 26a para determinar el tipo de cada transpondedor 12, 13.

Alternativamente, el método hace funcionar la unidad de activación 26a en el modo de detección de baja potencia, en donde el algoritmo de DSP impone etapas adicionales para proteger el circuito receptor de señales de respuesta 42a de la Figura 4 contra señales de antena entrantes de alto voltaje. El circuito receptor de señales de respuesta 42a incluye típicamente elementos de circuito que pueden ser dañados por señales de antena entrantes de alto voltaje recibidas desde el conjunto de antena de receptor 20a a través del nodo de salida de antena 92. Por ejemplo, si la intensidad de una señal de antena entrante recibida en el nodo de entrada/salida de antena 92 es suficiente alta, la señal de antena entrante puede bombear carga al primer transistor 106 de tal manera que el nivel de voltaje en el nodo que conecta el tercer resistor 98 y la entrada no inversora del amplificador operacional 110 supere el voltaje de alimentación del amplificador operacional 110.

Cuando el nivel de voltaje en la entrada no inversora del amplificador operacional 110 supera su tolerancia de voltaje superior (es decir, un nivel de umbral no seguro), la señal de antena entrante de alto voltaje puede dañar el amplificador operacional 110. Por consiguiente, el controlador de activación 44a implementa una función de protección que conmuta selectivamente el circuito receptor de señales de respuesta 42a entre el modo protegido y el modo no protegido. Cuando el circuito receptor de señales de respuesta 42a se encuentra en el modo no protegido, el circuito receptor de señales de respuesta 42a recibe señales de antena entrantes de alto voltaje desde el nodo de entrada/salida de antena 92 y las transporta al controlador de activación 44a a través del amplificador operacional 110. Cuando el circuito receptor de señales de respuesta 42a se encuentra en el modo protegido, el amplificador operacional 110 se protege preferentemente contra señales de antena entrantes de alto voltaje fijando el nivel del tercer condensador 112 ó implementando otra etapa de protección dentro del ámbito de los profesionales expertos.

El presente método de funcionamiento de la unidad de activación utiliza la misma secuencia de etapas funcionales 1 a 20 descritas anteriormente, las cuales son dirigidas mediante la ejecución del algoritmo de DSP. No obstante, después de la etapa 10 y antes de la etapa 11 se insertan etapas adicionales A a D para lograr una protección del circuito receptor de señales de respuesta 42a si fuera necesario, de la manera siguiente:

- 5
- A) comparar la conversión analógica a digital de la señal de entrada OP_AMP analógica con un nivel de umbral no seguro, predeterminado (de forma típica sustancialmente mayor que el nivel de umbral de respuesta dinámico)
 - 10 B) si la conversión analógica a digital de la señal de entrada OP_AMP analógica está por debajo del nivel de umbral no seguro, proseguir hacia la etapa 11;
 - 15 C) si la conversión analógica a digital de la señal de entrada OP_AMP analógica supera el nivel de umbral no seguro, realizar una aserción del modo protegido y repetir periódicamente las etapas 4, 7 a 10, y 3 hasta que la conversión analógica a digital de la señal de entrada OP_AMP analógica esté por debajo del nivel de umbral no seguro;
 - D) negar el modo protegido y proseguir hacia la etapa 2.

20 En resumen, las etapas A a D comprenden transportar la señal de entrada OP_AMP analógica al controlador de activación 44a en donde el ADC 48 convierte la señal analógica en una señal digital. El controlador de activación 44a determina la amplitud de la señal digital y compara el valor de la amplitud con un nivel de umbral no seguro predeterminado. La amplitud de la señal digital representa preferentemente una medida de la intensidad del campo de energía de radiofrecuencia (RF) presente en el conjunto de antena 20a. Si la amplitud de la señal digital es menor
25 que el nivel de umbral no seguro predeterminado, el circuito receptor de señales de respuesta 42a permanece en el modo no protegido continuando con la negación de la señal de salida DETCLR y la unidad de activación 26a realiza las operaciones de detección de transpondedores dadas a conocer en la presente, para buscar activamente un transpondedor 12 en el espacio circundante del lector 14.

30 Si la amplitud de la señal digital es mayor que el nivel de umbral no seguro predeterminado, el circuito receptor de señales de respuesta 42a conmuta al modo protector mediante la aserción continua de la señal de salida DETCLR en la base del segundo transistor 108 que fija un nivel en una de las entradas (por ejemplo, entrada no inversora) del amplificador operacional 110. El controlador de activación 44a también preferentemente envía una señal al controlador principal 24 indicando una intensidad alta del campo de energía de RF en el conjunto de antena 20a. El controlador principal 24 realiza preferentemente operaciones para proteger componentes sensibles contenidos dentro del circuito de ER 22 a partir de señales de antena entrantes de alto voltaje como respuesta a la señal de intensidad elevada del campo de energía de RF del controlador de activación 44a.

40 Una vez en el modo protegido, el circuito receptor de señales de respuesta 42a preferentemente permanece en el modo protegido durante un periodo de tiempo protegido especificado (es decir, predeterminado) o no especificado. Al producirse la expiración del periodo de tiempo protegido, el controlador de activación 44 niega brevemente la señal de salida DETCLR lo cual habilita otra determinación de la amplitud de la señal de salida OP_AMP digital. Si la amplitud de la señal de salida OP_AMP digital sigue estando por encima del nivel de umbral no seguro predeterminado, el circuito receptor de señales de respuesta 42a permanece en el modo protegido. El periodo de tiempo protegido también se puede ajustar en función del valor recién determinado de la amplitud de la señal de salida OP_AMP digital. No obstante, si la amplitud de la señal digital es menor que el nivel de umbral no seguro predeterminado, el controlador de activación 44a reinicia el modo de detección.

50 En referencia a continuación a la Figura 7, se describirá, de acuerdo con por lo menos algunas formas de realización de la presente invención, un circuito esquemático de un lector 14 que utiliza una antena de RFID de *ping*/lectura de baja potencia y una circuitería de sintonización asociada. El conjunto de antena 20 se puede conectar al circuito de ER 22 y/o la unidad de activación 26 a través de una interfaz de 2 a 4 hilos o una interfaz de 2 a 2 hilos. Existen varias configuraciones de cableado diferentes que se pueden utilizar en una interfaz de 2 a 4 hilos. De acuerdo con por lo menos algunas formas de realización de la presente invención, también se pueden utilizar varias configuraciones de interfaz de 3 hilos entre el conjunto de antena 20 y la otra circuitería del lector 10. En la forma de realización representada en la Figura 7, el conjunto de antena 20 comprende una única antena L1.

60 En una configuración de circuito particular, se puede usar una configuración de 3 hilos de excitación, realimentación, y tierra, o excitación, tierra simulada, y tierra. En la interfaz de 2 ó 3 hilos, la antena L1 podría presentarse en ubicaciones remotas con respecto a las porciones de sintonización del circuito mostrado. Después de revisar la presente exposición, se pondrán también de manifiesto para aquellos expertos en la materia otras modificaciones del diseño correspondiente a la interfaz entre la antena L1 y el lector.

65 De acuerdo con formas de realización de la presente invención, la antena L1 está adaptada para ejecutar tanto un *ping* (por ejemplo, detección de transpondedores) como una lectura (por ejemplo, transacción de transpondedores) a través de controles establecidos por la circuitería del lector. El tamaño de la inductancia de la antena L1 se puede

seleccionar sobre la base del tipo de transpondedores con los que se va a producir la comunicación así como otros factores que incluyen el alcance y el consumo de potencia deseados. De acuerdo con por lo menos una forma de realización de la presente invención, la antena L1 puede comprender una inductancia de aproximadamente 1,25 uH.

5 La antena L1 también se puede conectar a la circuitería de lector 22, 26 a través de una primera resistencia R1 que controla la cantidad de corriente que se hace fluir a través de la antena L1. De acuerdo con por lo menos una forma de realización de la presente invención, la primera resistencia R1 puede ser de aproximadamente 1,1 ohmios limitando así el Q de pico y las corrientes circulantes a través de la antena L1 durante el modo de transacción.

10 El circuito de sintonización de lector 700 puede comprender una entrada de antena que se corresponda con una salida del circuito excitador del lector (no representado). El circuito de sintonización también puede comprender una o más líneas de tierra (representadas como ANT_RTN y SIM_GND). Adicionalmente, el circuito de sintonización 700 puede comprender una realimentación de antena 708 en donde la señal que se suministra a la antena L1 se proporciona también de vuelta al circuito receptor de señales de respuesta 42. La realimentación de antena 708 se puede comparar con la línea de retorno de antena 712 para determinar si un transpondedor 12 está dentro del alcance de comunicaciones del lector 10.

De acuerdo con por lo menos algunas formas de realización de la presente invención, el circuito de sintonización 700 puede incluir un conjunto de condensadores en serie 714 que comprenden uno, dos, o más condensadores que están conectados en serie con la entrada 704 proporcionada por el circuito excitador (circuito generador de señales de detección 40 y/o circuito generador de señales de excitación 31) a la antena L1. Un primero de los condensadores en serie C1 puede incluir un valor de capacidad relativamente elevado (por ejemplo, aproximadamente 27 pF) mientras que un segundo de los condensadores en serie C2 puede incluir un valor de capacidad relativamente pequeño (por ejemplo, aproximadamente 1 pF). Como se ha indicado anteriormente, se pueden conectar condensadores adicionales de varios tamaños en paralelo al primer y el segundo condensadores en serie C1, C2 para precisar adicionalmente la capacidad en serie 714.

Además del conjunto de condensadores en serie 714, el circuito de sintonización 700 también puede comprender dos conjuntos diferentes de condensadores en paralelo 716, 720 que están conectados en paralelo a la antena L1. Un primer conjunto de los condensadores en paralelo 716 se puede conectar entre la circuitería de control 724 que se usa para iniciar *pings* durante un modo de detección y la entrada al primer resistor R1. El primer conjunto de condensadores en paralelo 716 puede incluir uno, dos, o más condensadores que se pueden activar/desactivar para permitir que la antena L1 funcione en un modo de detección o modo de transacción respectivamente. En una configuración, el primer conjunto de condensadores en paralelo 716 puede incluir una primera capacidad en paralelo C3 que se hace funcionar por medio de un inversor A1 que se puede hacer funcionar para controlar el funcionamiento de la primera capacidad en paralelo C3. De acuerdo con por lo menos algunas formas de realización de la presente invención, el inversor A1 provoca que la primera capacidad en paralelo C3 se separe o desconecte de tierra, provocando así la transmisión de un impulso de voltaje hacia la antena L1 y la transmisión de un impulso de detección o *ping* a través de la antena L1 al espacio en torno a la antena L1. Después de que se haya iniciado este modo de detección (por ejemplo, a través de la generación del impulso o *ping*), el inversor A1 vuelve a conectar la primera capacidad en paralelo C3 a tierra, situando así de nuevo el lector en el modo de transacción. El inversor A1 se puede hacer funcionar por medio de una primera señal de control Ctrl1 que se conecta al inversor A1 a través de una segunda resistencia R2. Cambios de la primera señal de control Ctrl1 pueden provocar que el inversor A1 inicie el modo de detección de acuerdo con algoritmos de control.

El inversor A1 se complementa con un Transistor de Efecto de Campo (FET) M1, tal como un MOSFET (por ejemplo, un MOSFET de tipo N o un MOSFET de tipo P). El FET M1 también puede incluir una resistencia interna que ayude al inversor A1 a resistir ondas portadoras de mayor intensidad generadas a través de la antena L1. Esto también es eficaz en una duración de un *ping* de mayor intensidad debido al estiramiento de la forma de onda por un Q mayor, y así se consume menos energía por ciclo de resonancia. De acuerdo con por lo menos una forma de realización de la presente invención, el inversor puede incluir una resistencia interna de aproximadamente 1,8 ohmios que esté en paralelo con R1 durante el modo de detección.

El FET complementario M1 es útil en configuraciones en las que se retiene más potencia en la antena L1 para generar una señal de *ping* más larga o de mayor intensidad. Cuando se proporciona más potencia a la antena L1, el inversor A1 puede ser susceptible de sufrir daños o deteriorarse más rápidamente si no fuera por el FET complementario M1. El FET M1 se puede conectar a una segunda señal de control Ctrl2 para coordinar el funcionamiento del FET M1 y el inversor A1. El FET complementario M1 también permite estirar el impulso/*ping* generado durante el modo de detección (por ejemplo, cuando el FET M1 se encuentra en una posición abierta). Por ejemplo, sin el uso de un FET M1, un impulso/*ping* para 13,56 MHz puede decaer en aproximadamente 1 us, mientras que un impulso/*ping* generado con un circuito de sintonización que comprende el FET M1 puede tardar aproximadamente dos veces en morir (es decir, puede morir en aproximadamente 2 us). Estirando el impulso de detección, se incrementa la capacidad de detectar transpondedores dentro del intervalo de funcionamiento del lector.

65 Mientras que el primer conjunto de condensadores en paralelo 716 se usa para permitir que la antena conmute entre un funcionamiento en un modo de detección y un modo de transacción, un segundo conjunto de condensadores en

paralelo 720 se puede usar para sintonizar la antena de lector con la antena de transpondedor en el modo de detección y/o modo de transacción. Más específicamente, los valores del segundo conjunto de condensadores en paralelo 720 se pueden seleccionar para provocar que la antena de lector funcione sustancialmente a la misma frecuencia (por ejemplo, 13,56 MHz, 125 kHz, o cualquier otra frecuencia de funcionamiento conocida) que el transpondedor. De acuerdo con por lo menos algunas formas de realización de la presente invención, el segundo conjunto de condensadores en paralelo 720 puede incluir uno, dos, o más condensadores. De acuerdo con una forma de realización, el segundo conjunto de condensadores en paralelo 720 puede incluir un primer condensador C4 que sea un condensador de sintonía fina (por ejemplo, que tenga una capacidad de aproximadamente 1 pF) y un segundo condensador C5 que sea un condensador mayor (por ejemplo, que tenga una capacidad de aproximadamente 30 pF). Tal como pueden apreciar los expertos en la materia, se pueden añadir condensadores adicionales a cualquier conjunto de condensadores (por ejemplo, el conjunto de condensadores en serie 714, el primer conjunto de condensadores en paralelo 716, y/o el segundo conjunto de condensadores en paralelo 720).

Tal como se puede apreciar por los expertos en la materia, se puede proporcionar una antena de *pinging* multi-frecuencia. Una antena de este tipo puede estar en comunicación con una pluralidad de FETs y condensadores en paralelo (por ejemplo, condensadores conmutables) posicionados en paralelo con respecto a la antena L1. Cada conjunto de FETs y condensadores en paralelo se puede adaptar para provocar señales de *ping* de tamaño diferente (en cuanto a intensidad y/o duración) que serán generadas por la antena L1 posiblemente a frecuencias diferentes. Por consiguiente, se puede proporcionar una antena de *pinging* multi-frecuencia L1 que tenga la capacidad también de leer cualquier transpondedor 12 que se detecte.

También se puede utilizar un diseño de circuito simétrico de acuerdo con por lo menos algunas formas de realización de la presente invención. Más específicamente, se puede usar un diseño de circuito simétrico que duplique efectivamente el diseño de circuito asimétrico representado en la Figura 7. Un diseño de circuito simétrico ejemplificativo utilizaría una segunda antena conectada en serie con la primera antena L1 y el conjunto de condensadores en serie y condensadores en paralelo se pueden reproducir con simetría especular con respecto a la línea de tierra. El uso de un circuito simétrico mejora el alcance efectivo del lector en aproximadamente un 40 %.

En referencia a continuación a la Figura 8, se muestran detalles del inversor A1, al cual también se hace referencia en la presente como circuito de excitación de *ping* y lectura 800 (al cual también se puede hacer referencia en conjunto como circuito generador de señales de detección 40 y circuito receptor de señales de respuesta 42). El circuito de excitación de *ping* y lectura 800 proporciona, como salida, la señal de impulso que conmuta el primer conjunto de condensadores en paralelo 714 entre el estado on y off. El circuito de excitación de *ping* y lectura puede incluir una entrada de voltaje continua 804 que se corresponda con la salida de *ping* deseada durante el modo de detección. La entrada de voltaje continua 804 puede comprender un valor de baja o alta impedancia de acuerdo con por lo menos algunas formas de realización de la presente invención. El circuito de excitación de *ping* y lectura 800 también puede incluir otra entrada que controle cuándo es transmitida la entrada de voltaje continuo por el resto del circuito excitador (por ejemplo, el circuito de ER 22). Más específicamente, el voltaje continuo 804 y otra entrada de control 808 se pueden proporcionar como entradas a una puerta AND 812 en donde un cambio en la entrada de control 808 provoca que el voltaje continuo 804 sea transferido al resto del circuito 800 durante un breve espacio de tiempo. Cuando la entrada de control 808 conmuta de nuevo a su estado original, la puerta AND 812 puede rechazar el suministro del voltaje continuo 804 al resto del circuito 800, reduciendo así el consumo de potencia total del lector 10.

De acuerdo con por lo menos algunas formas de realización de la presente invención, la salida de la puerta AND 812 se puede proporcionar a una serie de puertas NOT 816 que se usan para acondicionar el voltaje de salida para el resto de la circuitería de lector. La serie de puerta NOT 816 se puede conectar parcialmente en serie y parcialmente en paralelo. Más específicamente, y de acuerdo con por lo menos algunas formas de realización de la presente invención, se puede proporcionar un conjunto de 6 puertas NOT para controlar la salida de voltaje recibida por la puerta AND 812 y proporcionada posteriormente como una salida al primer conjunto de condensadores en paralelo 716. Un tipo ejemplificativo de puerta NOT que se puede utilizar de acuerdo con por lo menos algunas formas de realización de la presente invención incluye una puerta NOT de tipo 74AC04. Alternativamente, se puede utilizar en su lugar una puerta NOT LCX04. Tal como pueden apreciar los expertos en la materia, se pueden utilizar otros tipos de puertas NOT y excitadores de puerta conocidos.

En referencia a continuación a la Figura 9, se describirá una forma de realización de la circuitería de receptor de *ping* 900 ó circuito receptor de señales de respuesta 42. La entrada 904 de la circuitería de receptor de *ping* 900 se puede corresponder con la realimentación de antena 708 recibida desde el circuito de sintonización 700. La entrada recibida 904 se puede transferir a través de un resistor R2 y un primer diodo D1 que rectifica la entrada recibida 904. A continuación, la entrada 904 se puede conectar a uno, dos, o más transistores Q1, Q2, tal como un transistor NPN o transistor PNP. Una salida de los transistores Q1, Q2 se puede proporcionar a un amplificador operacional 908 que almacena temporalmente el voltaje recibido en la realimentación de antena y la salida de *ping* real. Esta transconductancia en el amplificador operacional permite una buena lectura analógica a digital para determinar un valor de delta. El valor de delta entre la realimentación de antena real 904 y la salida de *ping* real 908 se puede analizar a continuación para determinar si se ha superado un umbral que indica que, dentro del alcance de lector, se ha detectado un transpondedor u otro tipo de objeto perturbador del campo de RF.

5 Aunque en las figuras descritas anteriormente se representan tipos particulares de elementos del circuito, los expertos en la materia apreciarán que se pueden utilizar tipos diferentes de elementos del circuito en lugar de o de forma adicional con respecto a los representados, aunque ciñéndose a los fundamentos básicos de la presente invención. Más específicamente, el diseño de circuito exclusivo de la presente invención puede todavía llevarse a la práctica usando puertas de IC CMOS, excitadores de puertas, PFETs y/o NFETs discretos, o MOSFETs, conocidos y no desarrollados todavía, en varias combinaciones.

10 Los sistemas y métodos de la presente invención se pueden implementar en un ordenador de propósito específico además o en lugar de los equipos de control de acceso descritos, un microprocesador o microcontrolador programados y elemento(s) de circuito integrado periférico(s), un ASIC u otro circuito integrado, un procesador de señal digital, un circuito lógico o electrónico de conexión permanente tal como un circuito de elementos discretos, un dispositivo lógico programable tal como CPLDs, matrices de puertas en FPGAs, un dispositivo de comunicaciones, cualesquiera medios comparables, o similares. En general, para implementar los diversos métodos, protocolos y técnicas de mensajería de datos de acuerdo con esta invención, se puede usar cualquier dispositivo con capacidad de implementar una máquina de estados que a su vez tenga la capacidad de implementar la metodología ilustrada en la presente.

20 Además, los métodos dados a conocer se pueden implementar fácilmente en software utilizando entornos de desarrollo de software procedimentales u orientados a procesos, que proporcionen código fuente portable que se pueda usar en una variedad de plataformas de ordenador o estaciones de trabajo. Alternativamente, el sistema dado a conocer se puede implementar de forma parcial o completa en hardware usando circuitos lógicos bipolares o CMOS o técnicas de diseño de VLSI de baja potencia. El uso de software o hardware para implementar los sistemas de acuerdo con esta invención depende de los requisitos de velocidad y/o eficacia del sistema, la función particular, y los sistemas de software o hardware o sistemas de microprocesador o microordenador particulares que se estén utilizando. Los sistemas, métodos y protocolos de análisis ilustrados en la presente se pueden implementar fácilmente en hardware y/o software utilizando cualesquiera sistemas o estructuras, dispositivos y/o software conocidos o desarrollados posteriormente por aquellos con conocimientos habituales en la técnica aplicable, a partir de la descripción funcional proporcionada en la presente y con un conocimiento básico general de las técnicas informáticas o de ingeniería.

35 Por otra parte, los métodos dados a conocer se pueden implementar fácilmente en software que se pueda almacenar en un soporte de almacenamiento, ejecutado en un ordenador programado de propósito general con la cooperación de un controlador y memoria, un ordenador de propósito específico, un microprocesador, o similares. En estos casos, los sistemas y métodos de esta invención se pueden implementar como un programa integrado en un ordenador personal, tal como una miniaplicación, un guión de instrucciones (*script*) JAVA[®] o CGI, como un recurso que resida en un servidor o estación de trabajo de ordenador, como una rutina integrada en un componente de sistema o sistema de comunicaciones dedicado, o similares. El sistema también se puede implementar incorporando físicamente el sistema y/o método en un sistema de software y/o hardware, tal como los sistemas de hardware y software de un dispositivo o sistema de comunicaciones.

45 Se pone por lo tanto de manifiesto que se ha proporcionado, de acuerdo con la presente invención, una antena de lector y detector de transpondedores de RFID. Aunque esta invención se ha descrito conjuntamente con una serie de formas de realización, es evidente que muchas alternativas, modificaciones y variaciones se pondrán o se ponen de manifiesto para aquellos con conocimientos habituales en las técnicas aplicables. Por consiguiente, la intención es abarcar todas estas alternativas, modificaciones, equivalentes y variaciones que se sitúan dentro del alcance de la presente invención.

REIVINDICACIONES

1. Lector para un sistema de RFID, comprendiendo el lector:
 - 5 una antena de lector (33, 34, 36, L1);
 - un circuito excitador (22) adaptado para proporcionar corriente a la antena de lector; y
 - 10 un circuito de sintonización (700) situado entre el circuito excitador y la antena de lector, estando adaptado el circuito de sintonización para acondicionar corriente proporcionada desde el circuito excitador a la antena de lector, comprendiendo el circuito de sintonización una circuitería de control configurada para conmutar el lector entre un modo de detección y un modo de transacción, siendo utilizada la antena de lector para transmitir señales de detección en el modo de detección y señales de transacción en el modo de transacción, y comprendiendo el circuito de sintonización un inversor (A1) para generar las señales de detección, caracterizado porque la salida del inversor (A1) está conectada a un transistor (M1) que se hace funcionar por medio de una señal de control (Ctrl2) que coordina el funcionamiento del transistor (M1) con el fin de estirar las señales de detección.
2. Lector según la reivindicación 1, en el que el circuito de sintonización está acoplado a la antena de lector a través de una interfaz de 4 hilos.
3. Lector según la reivindicación 1, en el que el circuito de sintonización está acoplado a la antena de lector a través de una interfaz de 2 hilos.
4. Lector según cualquiera de las reivindicaciones anteriores, en el que el circuito de sintonización provoca que un intervalo de funcionamiento de la antena de lector sea mayor en el modo de detección que en el modo de transacción.
5. Lector según cualquiera de las reivindicaciones anteriores, en el que el circuito de sintonización comprende un segundo conjunto de condensadores (720) conectados en paralelo a la antena de lector, estando adaptado el segundo conjunto de condensadores para conmutar una frecuencia portadora de señales de detección generadas por la antena de lector entre por lo menos dos frecuencias portadoras diferentes.
6. Lector según la reivindicación 5, en el que una primera de dichas por lo menos dos frecuencias portadoras diferentes es de aproximadamente 125 kHz y en el que una segunda de dichas por lo menos dos frecuencias portadoras diferentes es de aproximadamente 13,56 MHz.
7. Lector según la reivindicación 5, en el que el circuito de sintonización está adaptado además para sintonizar la antena de lector con el fin de que funcione en cualquiera de dichas por lo menos dos frecuencias portadoras diferentes en el modo de transacción.
8. Lector según la reivindicación 7, en el que el circuito de sintonización fija la frecuencia portadora de la antena de lector de acuerdo con la frecuencia portadora a la cual se detectó un transpondedor en el modo de detección.
9. Lector según la reivindicación 5, en el que el circuito de sintonización comprende además un primer conjunto de los condensadores en paralelo (716) conectados entre circuitería de control que se usa para iniciar *pings* durante el modo de detección y la antena de lector, estando el primer conjunto de condensadores conectado en paralelo con el segundo conjunto de condensadores.
10. Lector según la reivindicación 9, en el que el primer conjunto de condensadores en paralelo incluye por lo menos una primera capacidad en paralelo (C3) que se hace funcionar por medio del inversor adaptado para controlar el funcionamiento de dicha por lo menos una primera capacidad en paralelo provocando que dicha por lo menos una primera capacidad en paralelo se separe o desconecte de tierra, provocando de este modo la transmisión de un impulso de voltaje hacia la antena de lector y la transmisión de un impulso o *ping* de detección a través de la antena de lector al espacio en torno a la antena de lector.
11. Lector según la reivindicación 10, en el que, después de que se haya iniciado el modo de detección, el inversor vuelve a conectar dicha por lo menos una primera capacidad en paralelo a tierra, situando así de nuevo el lector en el modo de transacción.
12. Lector según la reivindicación 11, en el que el transistor comprende un Transistor de Efecto de Campo.
13. Lector según la reivindicación 12, en el que el Transistor de Efecto de Campo comprende por lo menos uno de entre un MOSFET de tipo N y un MOSFET de tipo P, comprendiendo el Transistor de Efecto de Campo además una resistencia interna, y comprendiendo el inversor por lo menos una puerta AND y una pluralidad de puertas NOT que se usan para acondicionar el voltaje de salida de la circuitería de control al resto del circuito de sintonización.

14. Método de funcionamiento de un lector de RFID, comprendiendo el lector de RFID una antena (33, 34, 36, L1), una circuitería de excitador (22), y un circuito de sintonización (700) situado entre la antena y la circuitería de excitador, comprendiendo el circuito de sintonización un inversor (A1) que tiene una salida conectada a un transistor (M1) que se hace funcionar por medio de una señal de control (Ctrl2) que coordina el funcionamiento del transistor (M1), comprendiendo el método:

transmitir una señal de detección desde la antena, siendo generada la señal de detección por el inversor del circuito de sintonización y siendo estirada la señal de detección por medio del transistor (M1) como respuesta a la señal de control;

conmutar el lector desde un modo de detección a un modo de transacción; y

transmitir una señal de transacción desde la antena, siendo utilizada la señal de detección para detectar la existencia de un transpondedor de RFID dentro del alcance de comunicaciones de la antena y siendo utilizada la señal de transacción para compartir datos de transacción con el transpondedor de RFID.

15. Método según la reivindicación 14, en el que el circuito de sintonización comprende un primer y un segundo conjunto de condensadores (716, 720) conectados en paralelo a la antena de lector, estando adaptado el segundo conjunto de condensadores para conmutar una frecuencia portadora de señales de detección y señales de transacción generadas por la antena de lector entre por lo menos dos frecuencias portadoras diferentes, estando conectado el primer conjunto de los condensadores en paralelo entre la circuitería de control que se usa para iniciar *pings* durante el modo de detección y la antena, incluyendo el primer conjunto de condensadores en paralelo por lo menos una primera capacidad en paralelo que se hace funcionar por medio del inversor adaptado para controlar el funcionamiento de dicha por lo menos una primera capacidad en paralelo, comprendiendo además el método:

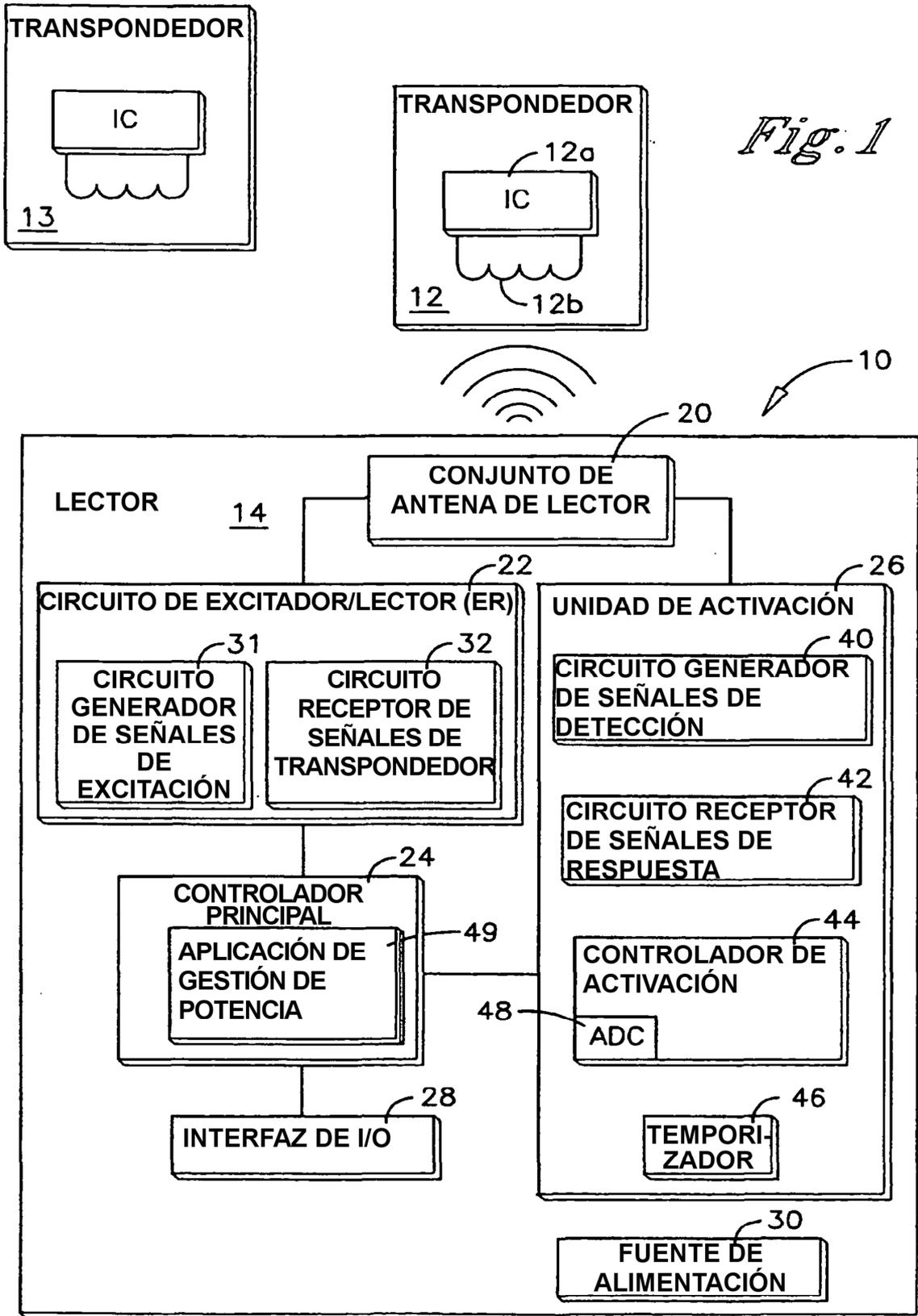
provocar que dicha por lo menos una primera capacidad en paralelo se separe o desconecte de tierra, dando así como resultado la transmisión de un impulso de voltaje hacia la antena;

recibir el impulso de voltaje en la antena;

comparar el impulso de voltaje con la señal de detección transmitida desde la antena para determinar un valor de delta entre el impulso de voltaje y la señal de detección;

determinar si el valor de delta llega a un umbral predeterminado o supera el mismo; y

provocar que el lector conmute desde el modo de detección al modo de transacción únicamente cuando se determina que el valor de delta llega al umbral predeterminado o supera el mismo.



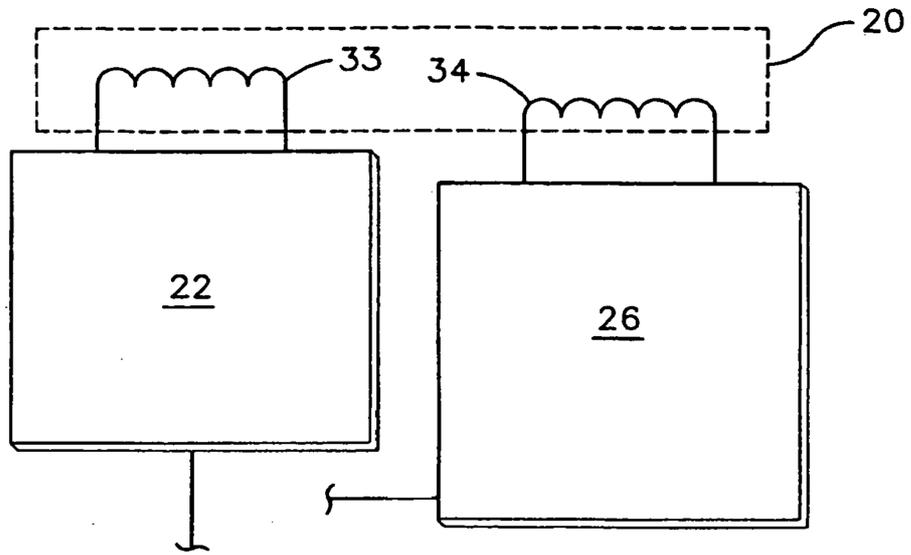


Fig. 2

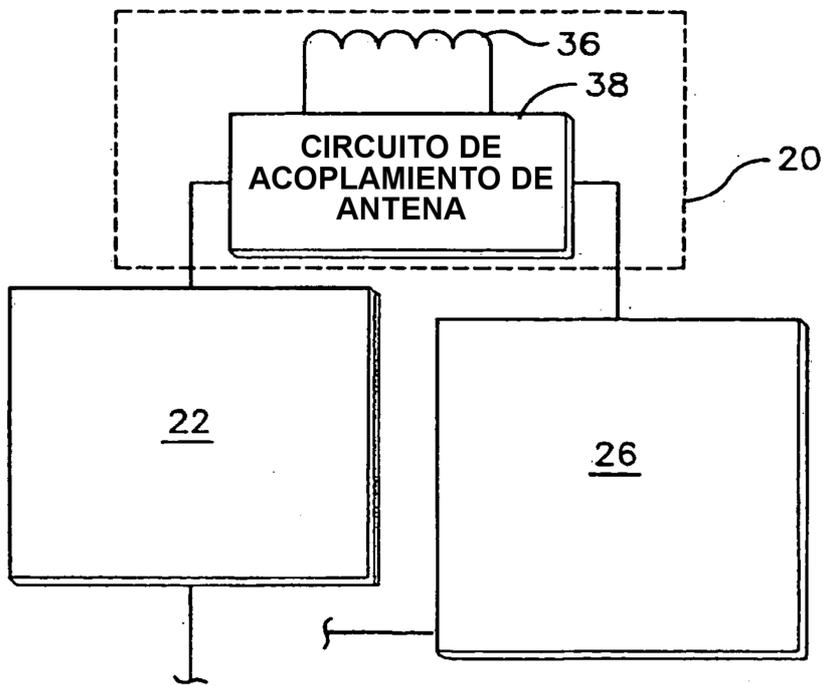


Fig. 3

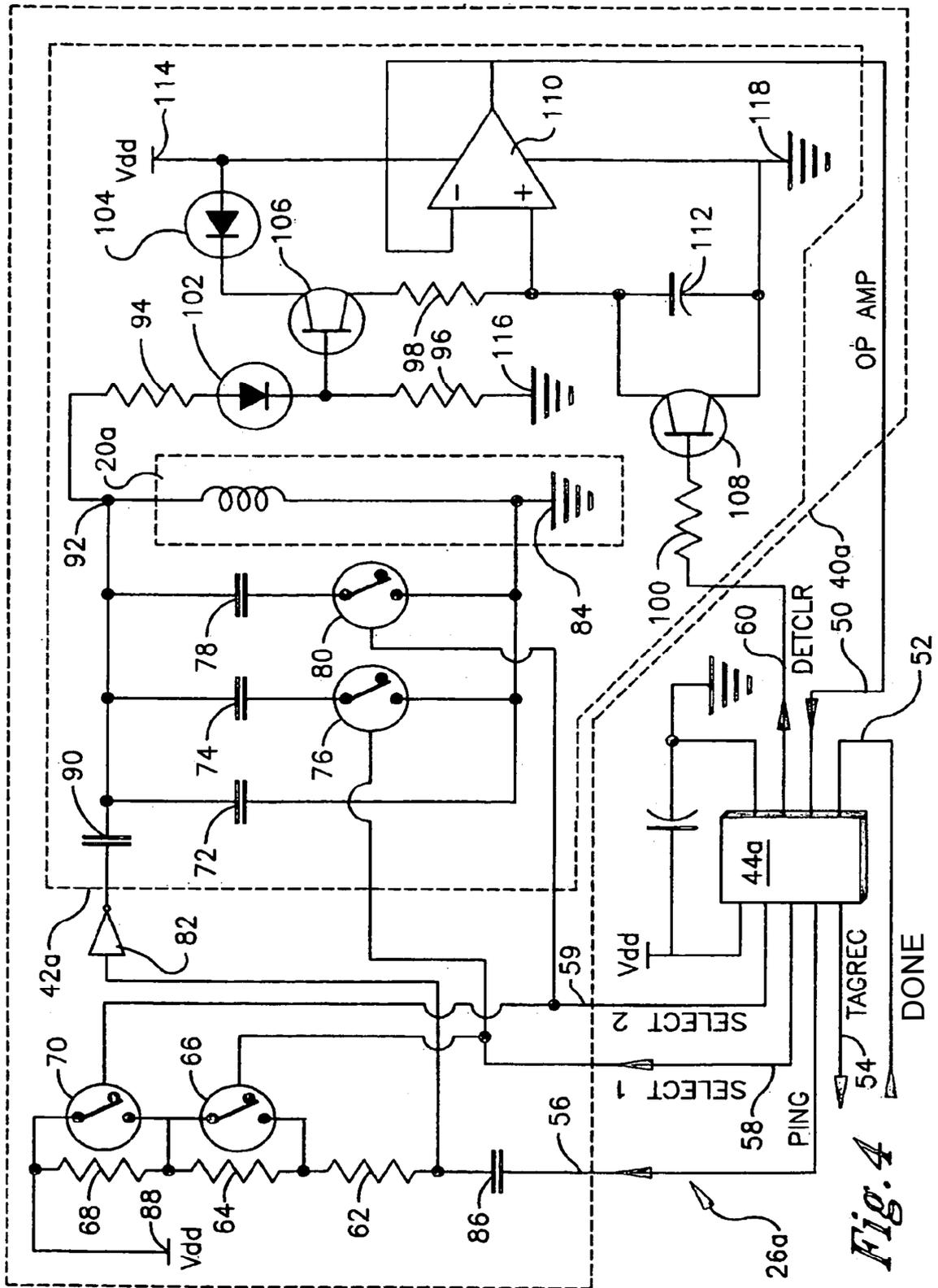


Fig. 4

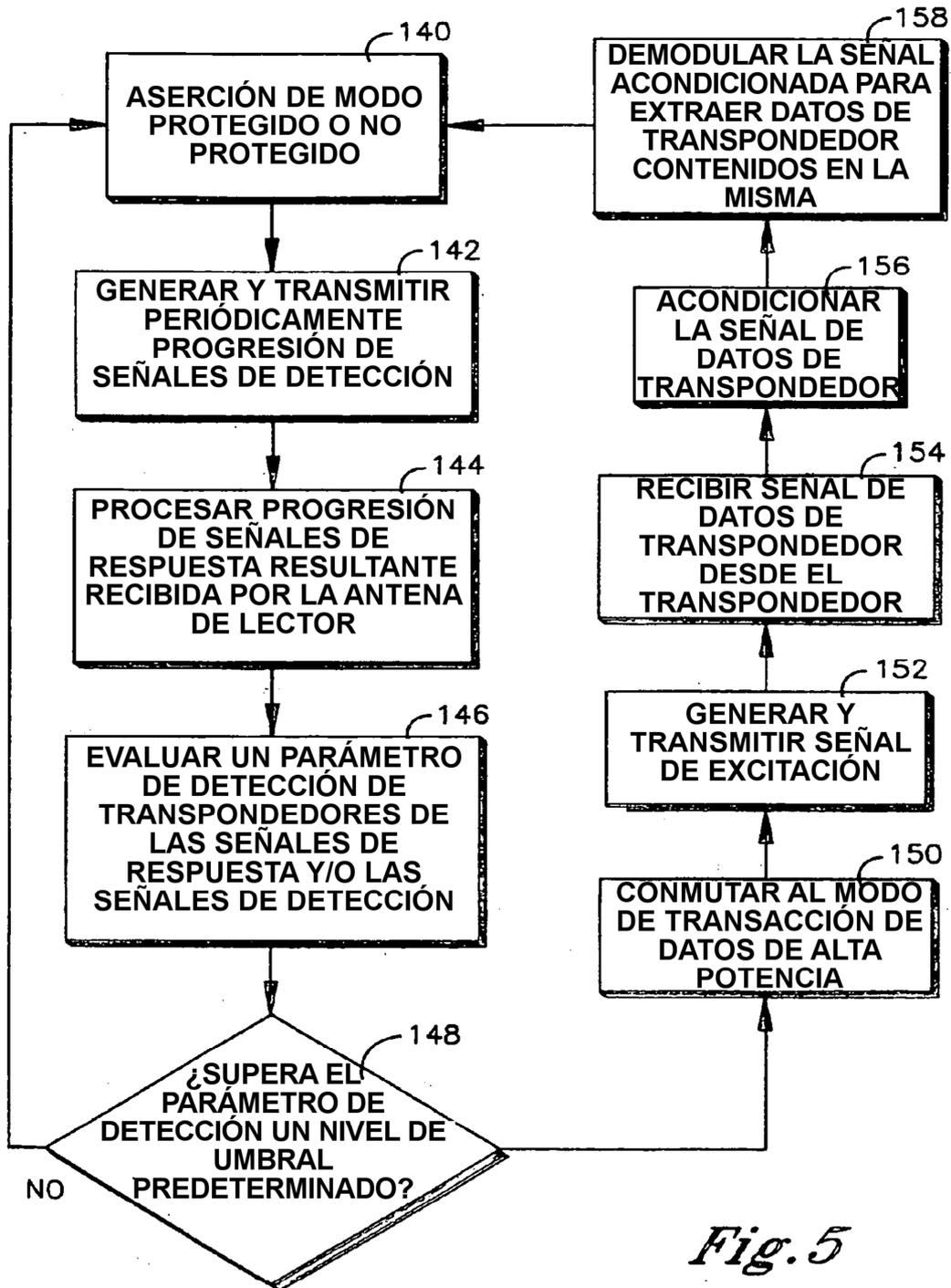


Fig. 5

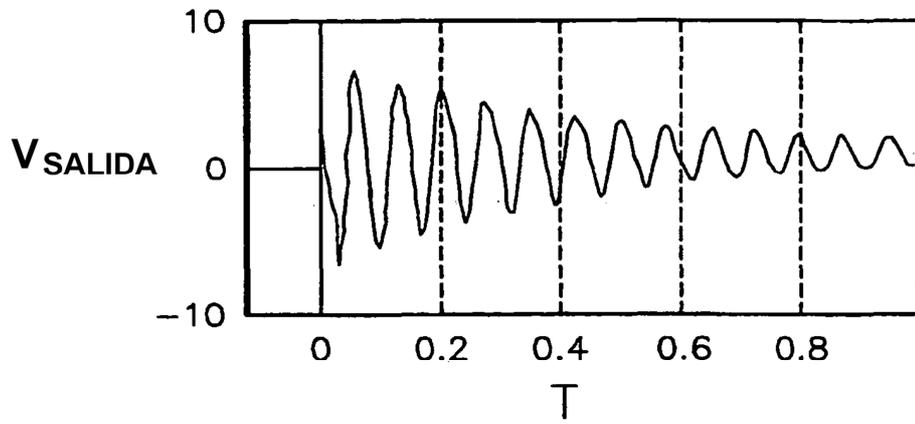


Fig. 6A

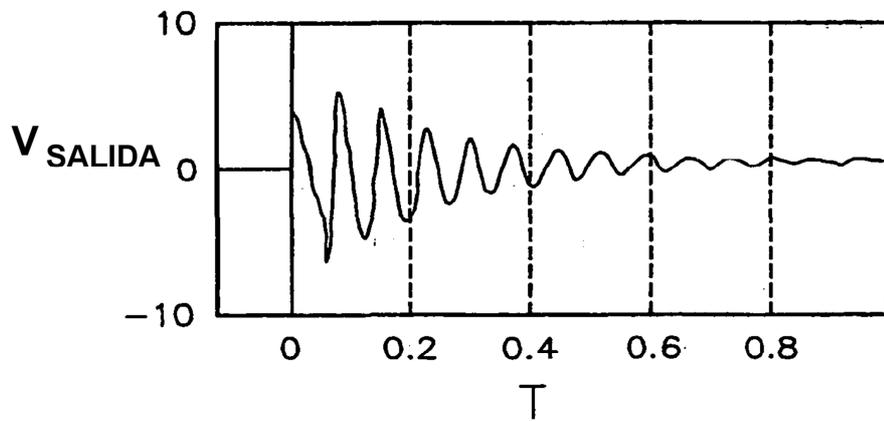


Fig. 6 B

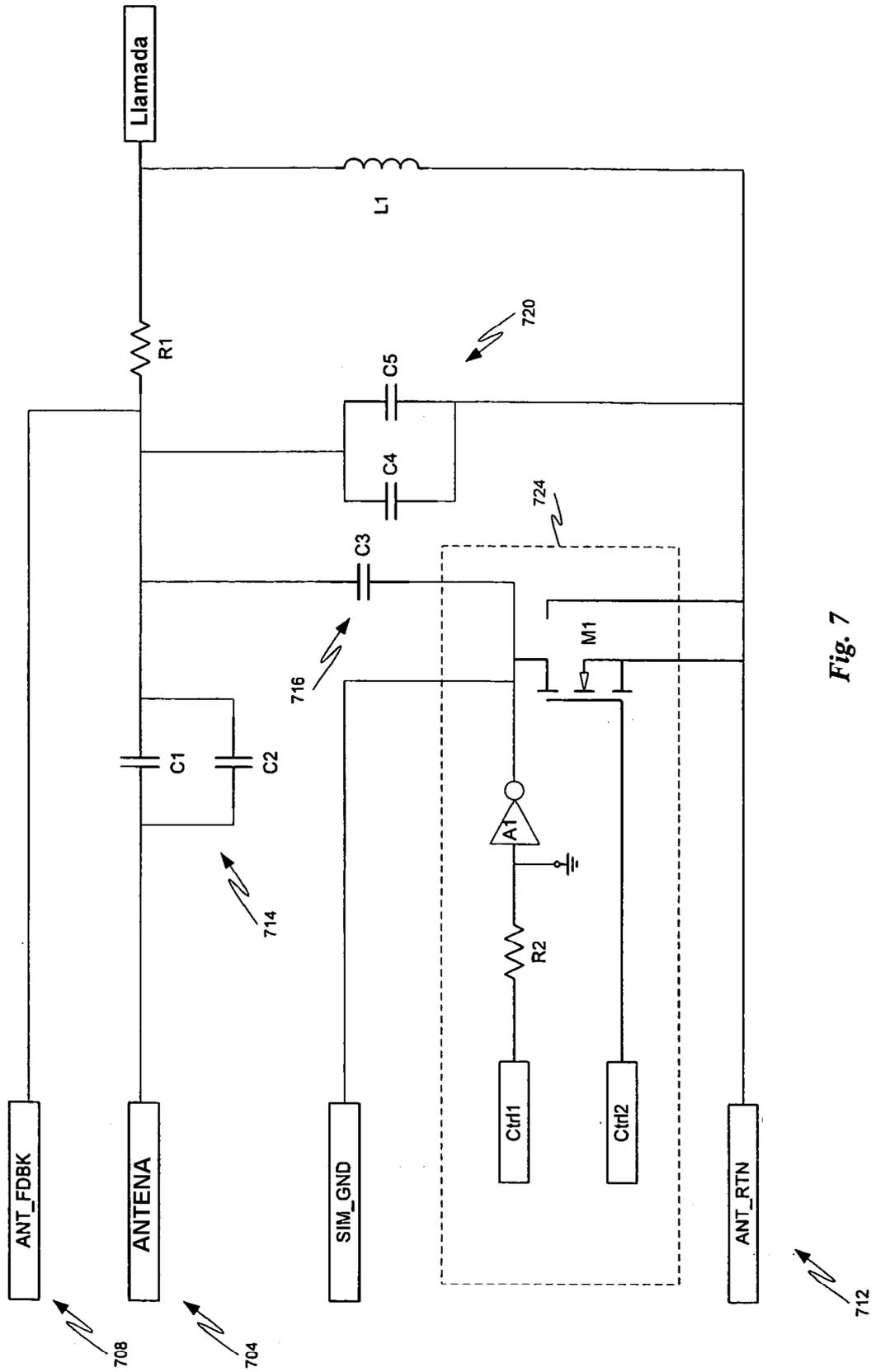


Fig. 7

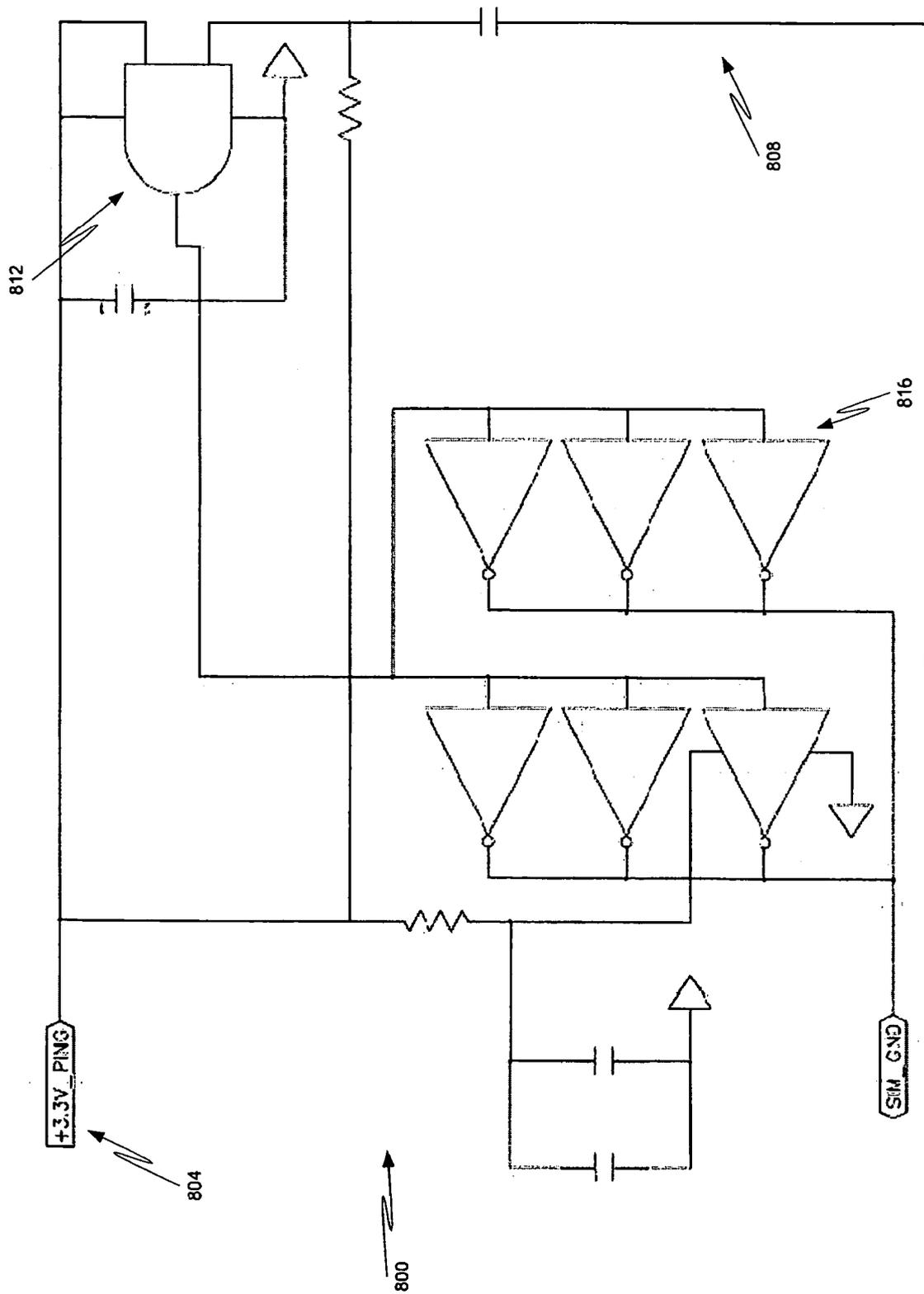


Fig. 8

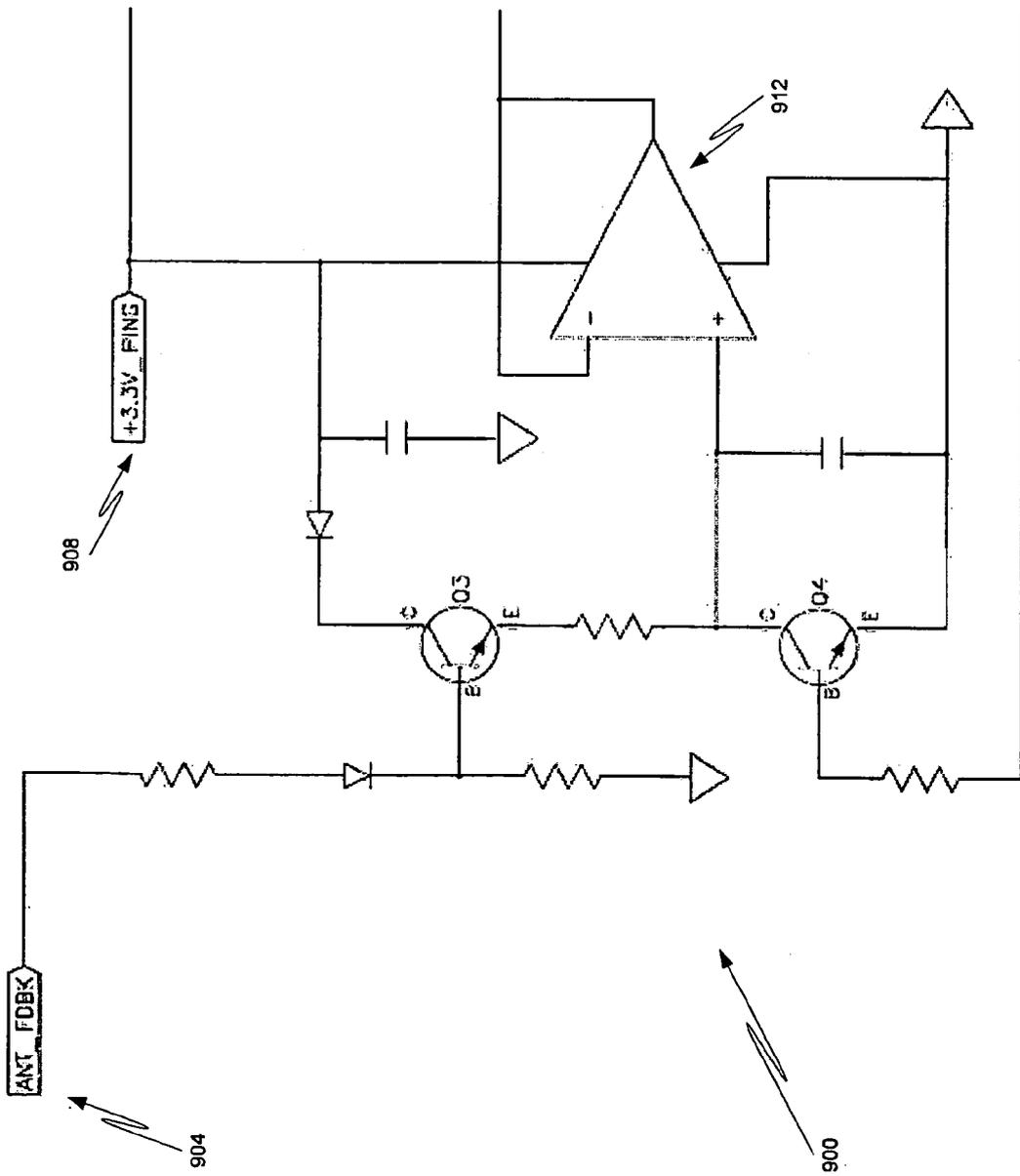


Fig. 9