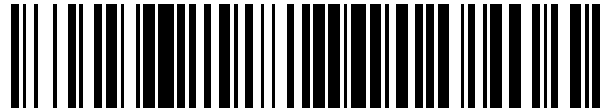


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 404 531**

51 Int. Cl.:

H03M 1/08 (2006.01)

H03M 1/06 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **27.12.2010** **E 10197081 (2)**

97 Fecha y número de publicación de la concesión europea: **30.01.2013** **EP 2343809**

54 Título: **Método para convertir datos analógicos en datos digitales para un módulo de entrada analógica**

30 Prioridad:

30.12.2009 KR 20090134682

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

28.05.2013

73 Titular/es:

**LS INDUSTRIAL SYSTEMS CO., LTD (100.0%)
1026-6 Hogye-dong Dongan-gu Anyang-si
Gyeonggi-do 431-080 , KR**

72 Inventor/es:

SIN, YONG GAK

74 Agente/Representante:

DE ELZABURU MÁRQUEZ, Alberto

ES 2 404 531 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Método para convertir datos analógicos en datos digitales para un módulo de entrada analógica.

5 ANTECEDENTES DE LA INVENCIONCampo

La presente descripción se refiere a un método para convertir datos analógicos en datos digitales para un módulo de entrada analógica, y más concretamente, a un método para convertir datos analógicos en datos digitales para un módulo de entrada analógica configurado para emitir de forma estable un conjunto de datos digitales minimizando la influencia del ruido introducido junto con los datos analógicos.

Antecedentes

Un módulo de entrada analógica que emplea un ADC (Convertidor Analógico-Digital) ha sido ampliamente utilizado en campos industriales. El módulo de entrada analógica es susceptible a las variaciones de datos según el entorno de la instalación, y la estabilidad de la conversión de datos se puede dañar por un ambiente ruidoso. Recientemente, se han propuesto muchas tecnologías para impedir que sea dañada la estabilidad de la conversión de datos.

La técnica convencional como se ha descrito anteriormente está descrita en, por ejemplo, la publicación de la patente abierta japonesa nº 2000-068833 (publicada el 3 de marzo del 2000). La técnica enseña un sistema de filtro digital que consta de un convertidor A/D y un medio que elimina una cantidad extremadamente grande (o pequeña) de datos entre los datos de conversión por el número de veces de muestras extraídas por sobre-muestreo y promedia los datos restantes, mediante lo cual los patrones de ruido generados por los ambientes se pueden eliminar digitalmente.

En el módulo convencional de entrada analógica que incluye el sistema de filtración digital, se realizan generalmente varias conversiones analógico-digitales para estabilizar los datos de conversión, y se selecciona un dato estable de entre la pluralidad de los datos de conversión. Por ejemplo, en un módulo que ha obtenido un tiempo para tres tiempos de conversión, un valor medio, exceptuando los valores máximo y mínimo de los resultados de los tres tiempos de conversión, se visualiza como un valor de conversión analógico-digital. Alternativamente, un valor medio de los resultados de los tres tiempos de conversión se puede visualizar como un valor de conversión analógico-digital.

Sin embargo, hay un inconveniente en el módulo convencional de entrada analógica ya que los tiempos de conversión se deben aumentar para mejorar la estabilidad de los datos de conversión. Esto se debe a que el tiempo de la conversión de los datos aumenta en proporción a los tiempos (n) de conversión y por lo tanto, los tiempos (n) de conversión se pueden resolver dentro de una velocidad de conversión dada del módulo. Como resultado, la estabilidad de los datos no se puede buscar convencionalmente a través de aumentar los tiempos de conversión si un producto está capacitado para realizar la determinación de los tiempos (n) de conversión dentro de una velocidad de conversión de una especificación de producto permitido.

Por ejemplo, suponiendo que una velocidad de conversión de una especificación es de 1000/s y que una velocidad de conversión de un módulo de entrada analógica a aplicar es de 300/s, los tiempos de conversión máximos permitidos del módulo de entrada analógica son 3 tiempos. Suponiendo que un conjunto de datos de conversión digital ideal para el módulo de entrada analógico del ejemplo es 1.000, se puede obtener un resultado satisfactorio, porque un promedio de tres conjuntos de datos de entrada es 1.000 cuando los tres tiempos de conversión de datos son respectivamente 998, 1002 y 1000.

Sin embargo, en el caso en que se introduce una conversión de datos de 950, 1000 y 1002, el promedio de los tres datos se convierte en 984 debido a la influencia del ruido, de manera que se puede obtener un resultado insatisfactorio en contra de una conversión de datos deseada por el usuario.

Por lo tanto, con el fin de evitar las situaciones anteriormente mencionadas, un diseñador puede seleccionar un método de selección de un valor promedio (media) que prescinda de los valores máximo y mínimo. Sin embargo, incluso en este caso, si dos valores continuos se ven afectados por el ruido, no se puede obtener un resultado deseado por el diseñador. Por lo tanto, es muy difícil esperar cualquier estabilidad más alta a menos que se incrementen los tiempos (n) de conversión. Además, incrementar los tiempos (n) de conversión incrementa inevitablemente el tiempo de conversión de datos para dar lugar a un problema de no satisfacer una velocidad de conversión especificada por la especificación. Como consecuencia, se puede dar el caso de corrección del hardware en el peor de los casos, y si no se da nunca el caso, es inevitable aumentar el tiempo y el coste.

Alternativamente, entre los métodos de estabilizar la conversión de datos en el módulo de entrada analógica, puede haber un método de estabilizar los datos, considerando que ha ocurrido un cambio en los datos solamente cuando el cambio a un bit del nivel más bajo en el convertidor analógico-digital es mayor que un nivel predeterminado. Este método ha prestado una histéresis característica a una señal de entrada, el método de la cual solamente es sensible a un caso donde la fluctuación del dato es mayor que un valor predeterminado, de tal manera que una unidad de

fluctuación del dato es reconocida como el valor predeterminado. Por lo tanto, se puede generar un fenómeno donde el dato fluctúa para mostrar una forma de escalera con una anchura del valor predeterminado, para de este modo crear un problema de un control preciso que no sea apropiado.

- 5 Con el fin de obviar uno o más de los problemas anteriormente mencionados, se ha requerido un método de conversión digital apropiado para un control preciso y para estabilizar la conversión de datos por la técnica anterior convencional relevante, libre de fluctuaciones en los tiempos de conversión, velocidad de conversión y tiempo de conversión en un módulo de entrada analógica.
- 10 La patente US 2009/0066554 A1 describe métodos, sistemas y dispositivos de muestreo pseudo-múltiple para la conversión analógico-digital.

COMPENDIO

- 15 La presente descripción se refiere a un método para convertir un conjunto de datos analógicos en un conjunto de datos digitales para un módulo de entrada analógica. La presente invención proporciona un método como el definido en la reivindicación 1 adjunta.

20 Según la presente descripción, se lleva a cabo un método para convertir un conjunto de datos analógicos en un conjunto de datos digitales para un módulo de entrada analógica, donde un módulo de entrada analógica convierte un conjunto de datos analógicos introducidos hasta n veces predeterminadas para cada período de conversión de datos en un conjunto de datos digitales, y basándose en los n números de datos digitales convertidos y un período (k^0) de conversión actual, al menos uno o más datos de conversión final determinados para un período ($k-1^0, \dots, k-d^0$, donde d es un número natural) de conversión anterior se clasifican por orden de tamaño, y se determina y emite un valor correspondiente a un nivel medio entre los datos clasificados como un conjunto de datos de conversión final del período (k^0) de conversión actual.

25

Como consecuencia, la influencia del ruido introducido en el módulo de entrada analógica se puede minimizar para producir de forma estable un conjunto de datos digitales a partir de un conjunto de datos analógicos.

- 30 Por lo tanto, es un objetivo de la presente descripción un método para convertir datos analógicos en datos digitales para un módulo de entrada analógica configurado para producir de forma estable un conjunto de datos digitales minimizando, en un módulo de entrada analógica, la influencia del ruido introducido junto con los datos analógicos.

35 En un aspecto general de la presente descripción, se proporciona un método para convertir datos analógicos en datos digitales para un módulo de entrada analógica, comprendiendo el método: recibir, por un módulo de entrada analógica, un conjunto de datos analógicos; convertir el conjunto de datos analógicos introducido en un conjunto de datos digitales (D1) hasta un número predeterminado (n , siendo dicha n un número natural) de veces conversión para cada período de conversión de datos (k^0 , siendo k un número natural); obtener por lo menos uno o más datos (D2) de conversión final determinados para períodos de conversión anteriores ($k-1^0, \dots, k-d^0$, siendo dicha d un número natural); clasificar los n números de datos digitales (D1) convertidos y los al menos uno o más datos obtenidos de conversión final (D2) por orden de tamaño; determinar un valor correspondiente a un nivel medio entre los datos clasificados como datos (D3) de conversión final del período de conversión actual; y producir los datos (D3) de la conversión final determinada.

40

45 En algunos ejemplos de realizaciones de la presente descripción, el paso de obtener al menos uno o más datos (D2) de conversión final puede incluir la obtención de los datos (D2) de conversión final determinados para períodos ($k-1^0, \dots, k-d^0$) de conversión previa hasta m números (d) correspondientes a $n < m < 2n$ (siendo m un número natural) sobre la base del período (k^0) de conversión actual.

50 En algunos ejemplos de realizaciones de la presente descripción, el método puede comprender además almacenar los datos (D3) de conversión final después de producir los datos (D3) de conversión final.

55 Ventajas, objetivos y características adicionales de la descripción se expondrán en parte en la descripción que sigue y en parte serán evidentes para los expertos en la técnica tras el examen de lo siguiente o se pueden aprender de la práctica de la descripción. Los objetivos y otras ventajas de la descripción se pueden comprender y alcanzar por medio de la estructura especialmente señalada en la descripción escrita y las reivindicaciones de la misma así como los dibujos adjuntos.

60 Se entiende que la descripción general anterior y la descripción detallada a continuación de la presente descripción son ejemplos y explicaciones y se pretende proporcionar una explicación adicional de la descripción como se reivindica.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

65 Los dibujos que se adjuntan se incluyen para proporcionar una comprensión adicional de disposiciones y realizaciones de la presente descripción y se incorporan en y constituyen una parte de esta solicitud. En los dibujos siguientes, números de referencia similares se refieren a elementos similares y en ellos:

la figura 1 es un diagrama de bloques que ilustra una configuración de un módulo de entrada analógica según un ejemplo de realización de la presente descripción;

la figura 2 es un diagrama de flujo que ilustra un método para convertir datos analógicos en datos digitales para un módulo de entrada analógica según un ejemplo de realización de la presente descripción, y

la figura 3 es un gráfico que ilustra un ejemplo para explicar un método para convertir datos analógicos en datos digitales para un módulo de entrada analógica según un ejemplo de realización de la presente descripción.

DESCRIPCIÓN DETALLADA

Se describe con detalle un método para convertir datos analógicos en datos digitales para un módulo de entrada analógica según la presente descripción con referencia a los dibujos que se adjuntan.

Los mismos símbolos de referencia identifican los mismos o correspondientes elementos en los dibujos. Con el fin de tener mayor claridad y simplicidad, se pueden omitir descripciones detalladas de construcciones o procedimientos conocidos de la técnica para evitar obscurecer la descripción con detalles innecesarios.

Los sufijos “módulo”, “unidad” y “parte” se pueden utilizar como elementos con el fin de facilitar la descripción. No se pueden dar significados o funciones importantes a los sufijos mismos y se entiende que los “módulo”, “unidad” y “parte” se pueden utilizar conjuntamente o de forma intercambiable.

Además, en la medida en que el término “incluye” se utiliza ya sea en la descripción detallada o en las reivindicaciones, tal término pretende ser inclusivo de manera similar al término “comprender” de la manera que “comprender” se interpreta cuando se emplea como una palabra transitoria en una reivindicación.

La figura 1 es un diagrama de bloques que ilustra una configuración de un módulo de entrada analógica según un ejemplo de realización de la presente descripción.

Un módulo (100) de entrada analógica según la presente descripción puede comprender un convertidor analógico-digital (ADC, 110) y un controlador (120). El ADC (110) recibe una señal de entrada analógica y convierte la señal de entrada analógica en una señal digital.

Además, el controlador (120) funciona para controlar las operaciones del ADC (110), así como para almacenar y procesar un conjunto de datos digitales convertidos por el ADC (110). El controlador (120) también funciona para transmitir una señal “INICIO de la conversión A/D” para notificar el inicio del proceso de conversión analógico-digital al ADC (110). Por esto, el ADC (110) convierte la señal analógica introducida en un conjunto de datos digital de N (número natural) bits. Después de eso, el ADC (110) transmite una señal “ FINAL de la conversión A/D” para notificar el final del proceso de conversión analógico-digital al controlador (120), si el proceso de conversión analógico-digital ha terminado. Esto es, si el proceso de conversión analógico-digital ha terminado, el ADC (110) transmite los N bits de datos digitales convertidos al controlador (120), en donde el módulo de entrada analógica según la presente descripción repite el proceso anteriormente mencionado hasta unos tiempos (n) de conversión predeterminados.

En este momento, la repetición del proceso anteriormente mencionado se realiza en un tiempo de conversión predeterminado del módulo de entrada analógica. Por lo tanto, los tiempos (n) de conversión se determinan en función del tiempo de conversión. El controlador (120) utiliza los datos digitales convertidos para llevar a cabo la función de convertir unos datos de conversión final a través de un proceso predeterminado, cuyo proceso se describirá en detalle con referencia a la figura 2.

La figura 2 es un diagrama de flujo que ilustra un método para convertir datos analógicos en datos digitales para un módulo de entrada analógica según un ejemplo de realización de la presente descripción.

Con referencia a la figura 2, un método para convertir datos analógicos en datos digitales para un módulo de entrada analógica según la presente descripción puede comprender en gran parte dos procesos, esto es, un proceso de conversión analógico-digital (A) y un proceso de conversión de datos (B).

Primero, en el proceso de conversión analógico-digital (A), el módulo de entrada analógica inicia la conversión (S101) analógico-digital, lleva a cabo una iniciación de $i=0$ ($i \leq n$, donde n es un número natural que indica tiempos de conversión) (S103), y aumenta i hasta 1 (S105) para llevar a cabo la conversión (S107) analógico-digital. Sucesivamente, el módulo de entrada analógica comprueba si $i=n$ (S109), y si comprueba que $i=n$, termina la conversión (S111) analógico-digital, y si comprueba que $i \neq n$, repite el proceso (S105~S109) anteriormente mencionado, por lo cual se lleva a cabo la n^a conversión analógico-digital. Debe ser evidente que la n^a conversión se lleva a cabo en un tiempo predeterminado dado al módulo de entrada analógica. Por lo tanto, la n^a conversión se lleva a cabo independientemente de la velocidad de conversión de datos del módulo de entrada analógica.

A continuación, con referencia al proceso de conversión de datos (B), si se termina (S111) la conversión analógico-digital como se ha indicado anteriormente, el módulo de entrada analógica almacena n números de datos digitales (D1) convertidos en el período de conversión de datos actual (k^o , donde k es un número natural) (S113). Sucesivamente, el módulo de entrada analógica añade al menos uno o más datos de conversión final (D2) determinados por períodos de conversión anteriores a n números de datos digitales (D1) almacenados en el paso S113 (S115). Preferiblemente, el módulo de entrada analógica añade los datos de conversión final (D2) en los períodos anteriores ($k-1^o, \dots, k-d^o$) (d , donde d es un número natural) correspondientes a m números (m , donde m es un número natural) que cumplen la condición de $n < m < 2n$. En este momento, los datos de conversión final (D2) definen un conjunto de datos de conversión digitales determinados finalmente en los períodos anteriores ($k-1^o, \dots, k-d^o$) mediante el método de conversión analógico-digital de la presente descripción.

Por ejemplo, si n es igual a 3, m , que cumple la condición de $n < m < 2n$ (m , siendo m un número natural), es igual a 4 y 5, o sea los m números (d) son 2. Por lo tanto, se pueden obtener 2 datos de conversión final (D2) de los períodos anteriores ($k-1^o, k-2^o$). Por el mismo principio, si n es igual a 4, m es igual a 5, 6 y 7, o sea los m números (d) son 3, y se pueden obtener 3 datos de conversión final (D2) de los períodos anteriores ($k-1^o, k-2^o, k-3^o$). Esto es para proporcionar un resultado de la conversión del período de conversión actual (k^o) libre del retardo de la señal no sea que los números (d) de los datos de conversión final anteriores sobrepasen los tiempos de conversión (n) establecidos en el momento actual, siempre y cuando el resultado de la conversión del período de conversión actual (k^o) resulte estar en todos los ruidos.

En consecuencia, n es igual a 3 en el primer ejemplo anterior, y los datos analógicos introducidos se convierten en los datos digitales de 1.000, 999 y 998, y si los 2 datos de la conversión final anterior ($k-1^o, k-2^o$) son 1.001 y 1.002, los datos utilizados para determinar los datos de conversión final en el período de conversión actual (k^o) son 5 de 1.002, 1.001, 1.000, 999 y 998.

Sucesivamente, el total de datos de conversión digital obtenidos en S115 se clasifica basándose en el tamaño (S117). La clasificación puede utilizar un algoritmo de ordenamiento predeterminado. Por ejemplo, se puede utilizar un algoritmo de ordenamiento de burbuja. Sin embargo, puede ser utilizado cualquier algoritmo de ordenamiento. Por lo tanto, si los datos se ordenan basándose en el tamaño, la clasificación se debería hacer en el orden de 998, 999, 1.000, 1.001 y 1.002.

A partir de entonces, unos datos correspondientes a un valor de nivel medio máximo entre los datos ordenados se determina como un conjunto de datos de conversión final (D3) en el período de conversión actual (k^o) (S119), que es a su vez emitido (S121). En el caso anterior, 1.000 se determina como el conjunto de datos de conversión final (D3) en el período de conversión actual (k^o) y se emite. En este momento, los datos correspondientes al valor de nivel medio tienen un valor diferente de un valor promedio.

Sucesivamente, los datos de conversión final (D3) se almacenan para utilizarse como k^{os} datos de conversión final (D3) en el siguiente período de conversión ($k+1^o$) (S123).

Como se indicó anteriormente, en la presente descripción, los datos de conversión final de los períodos de conversión anteriores ($k-1^o, \dots, k-d^o$) correspondientes a m números (d) indicados se incluyen en n números de datos de conversión del período de conversión actual (k^o) y se ordenan, y un conjunto de datos correspondientes a un nivel medio en tamaño valor se determina como un conjunto de datos de conversión final.

Por lo tanto, incluso si los n números de datos digitales convertidos en el período de conversión actual (k^o) se desvían considerablemente de un valor original a causa del ruido, se puede proporcionar un resultado estable con un mínimo de influencia del ruido permitiendo emitir un conjunto de datos digitales de valor aproximado al valor original.

La figura 3 es un gráfico que ilustra un ejemplo para explicar un método para convertir datos analógicos en datos digitales para un módulo de entrada analógica según un ejemplo de realización de la presente descripción.

En referencia a la figura 3, suponiendo que los tiempos de conversión (n) son 3 tiempos y que un tiempo de conversión del módulo de entrada analógica es de 1ms en el presente ejemplo de realización, se pueden generar 3 conjuntos de datos de conversión digitales en el período de conversión de 1ms. En el ejemplo de realización ilustrado en la figura 3, los datos de conversión generados en $[k]^o$ deberían ser 998, 999 y 1.000 en este orden. En este momento, como m es igual a 4 y 5 en la condición de $n < m < 2n$, se añaden 2 conjuntos de datos de conversión final determinados en los períodos de conversión anteriores ($[k-1]^o, [k-2]^o$) a los 3 conjuntos de datos de conversión de 998, 999 y 1.000.

Como se muestra en la figura 3, cada $[k-1]^o$ conjunto de datos de conversión final es 1.004 y cada $[k-2]^o$ conjunto de datos de conversión final es 1.001. Por lo tanto, los datos utilizados para determinar el $[k]^o$ conjunto de datos de conversión final deberían ser 998, 999, 1.000, 1.004 y 1.001. Si los datos se clasifican por orden de tamaño, los datos deberían ser ahora 998, 999, 1.000, 1.001 y 1.004. El $[k]^o$ conjunto de datos de conversión final debería ser 1.000, que es un valor de nivel medio de entre los datos, y el módulo de entrada analógica emite 1.000 como el $[k]^o$

conjunto de datos de conversión final. Además, el citado 1.000, que es el $[k]^o$ conjunto de datos de conversión final, se utiliza como un conjunto de datos de conversión final del período de conversión anterior en $[k+1]^o$.

- 5 En el ejemplo de realización mostrado en la figura 3, suponiendo que los datos segundo y tercero entre los 3 $[k]^os$ datos se volvieran irrelevantes, por ejemplo, 10.000 y 20.000, el conjunto de datos de conversión total sería 10.000, 20.000, 998, 1.001 y 1004, y 10.000 y 20.000 se eliminarían por clasificación, por lo cual se podría obtener un resultado de conversión estable. Como se indicó, a menos que todos los datos de la conversión digital se vuelvan irrelevantes debido al ruido, se puede conseguir un resultado de conversión estable libre del retardo de la señal.
- 10 En la presente descripción, si no se cumple la condición de $n < m < 2n$, y se establece una condición $m \geq 2n$, se pueden generar retrasos en el establecimiento de la conversión digital debido a la alta probabilidad de aplicar los datos de conversión final de los períodos de conversión anteriores ($k-1^o$, ... $k-d^o$) a la determinación de los datos de conversión final del período de conversión actual (k^o).
- 15 A través de las operaciones anteriormente mencionadas, el módulo de entrada analógica según la presente descripción puede emitir un conjunto estable de datos digitales que recibe una mínima influencia del ruido a una velocidad de conversión digital predeterminada. Como resultado, se puede garantizar la estabilidad en la conversión de datos analógico-digital en el campo industrial en donde se precipitan muchos ruidos. Además, la presente descripción se puede aplicar de manera útil a un mercado que necesite una alta velocidad de aplicación de datos
- 20 debido a una conversión de datos analógico-digital precisa y rápida.

REIVINDICACIONES

1.- Un método para convertir una señal de entrada analógica recibida por un módulo de entrada analógica en un conjunto de datos digitales, comprendiendo el método:

- 5 recibir, por el módulo de entrada analógica, la señal analógica de entrada;
- convertir (S101, S103, S105, S107, S109, S111) la señal analógica de entrada en un conjunto de datos digitales (D1) hasta n veces, para cada k^o período de conversión de datos, donde n es un número natural que indica los tiempos de conversión y k es un número natural;
- 10 estando caracterizado el método por:
 - almacenar (S113) n números de datos digitales (D1);
 - incluir (S115) al menos uno o más conjuntos de datos de conversión final (D2) determinados por los $k-1^o \dots k-d^o$ períodos de conversión anteriores a los n números de datos digitales, donde d es un número natural que corresponde al número de m valores que cumplen la condición $n < m < 2n$ basándose en el período de conversión actual, donde m es un número natural que indica los tiempos de conversión;
 - 15 clasificar (S117) los n números de conjuntos de datos digitales convertidos (D1) y los al menos uno o más conjuntos de datos de conversión final incluidos (D2) determinados por los períodos de conversión anteriores por orden de tamaño;
 - 20 determinar (S119) un valor correspondiente a un valor de nivel medio entre los datos ordenados como un conjunto de datos de conversión final (D3) del período de conversión actual;
 - emitir (S121) el conjunto de datos de conversión final (D3); y
 - almacenar (S123) el conjunto de datos de conversión final (D3) para el período siguiente.

FIG. 1

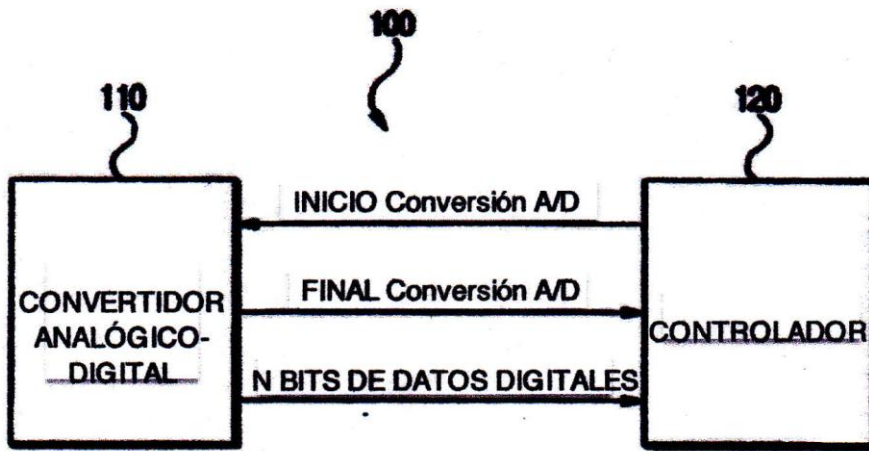


FIG. 2

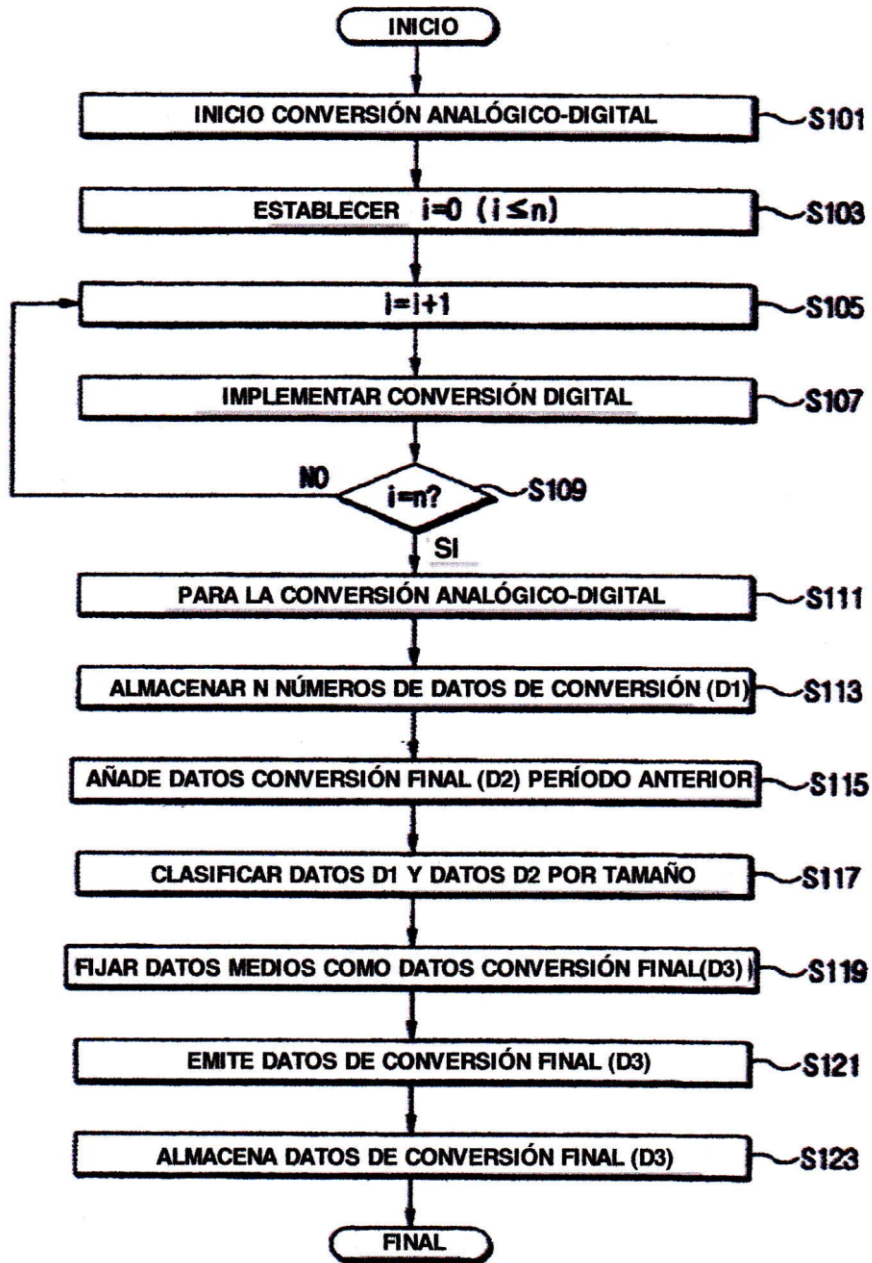


FIG. 3

