

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 406 304**

51 Int. Cl.:

G11C 11/16 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **06.11.2003 E 03811818 (8)**

97 Fecha y número de publicación de la concesión europea: **27.02.2013 EP 1568040**

54 Título: **Procedimiento y dispositivo para la generación mejorada de campos magnéticos durante una operación de escritura de un dispositivo de memoria magnetorresistente**

30 Prioridad:

28.11.2002 EP 02080005

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

06.06.2013

73 Titular/es:

**CROCUS TECHNOLOGY, INC. (100.0%)
2380 Walsh Avenue
Santa Clara, CA 95051, US**

72 Inventor/es:

BOEVE, HANS M. B.

74 Agente/Representante:

PONTI SALES, Adelaida

ES 2 406 304 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento y dispositivo para la generación mejorada de campos magnéticos durante una operación de escritura de un dispositivo de memoria magnetorresistente

5 **[0001]** La presente invención se refiere a memorias de acceso aleatorio magnéticas o magnetorresistentes (MRAM) y, más en particular, a un procedimiento y dispositivo para modular un campo magnético generado durante una operación de escritura de tal dispositivo de memoria magnetorresistente.

10 **[0002]** Muchas empresas están considerando actualmente las memorias de acceso aleatorio magnéticas o magnetorresistentes (MRAM) como un sucesor de la memoria flash. Tienen el potencial de sustituir a todas las memorias RAM salvo a las memorias RAM estáticas (SRAM) más rápidas. Son dispositivos de memoria no volátiles, lo que significa que no se requiere energía para mantener la información almacenada. Esto se considera una ventaja sobre la mayoría de otros tipos de memoria.

15 **[0003]** El concepto de MRAM se desarrolló originalmente en la Honeywell Corp. EE. UU, y utiliza dirección de magnetización en un dispositivo multicapa magnético como almacenamiento de información y la diferencia de resistencia resultante para la lectura de información. Al igual que todos los dispositivos de memoria, cada celda de una ordenación MRAM debe poder almacenar al menos dos estados que representan un "1" o un "0".

20 **[0004]** Existen diferentes tipos de magnetorresistencia (MR), de los cuales la magnetorresistencia gigante (GMR) y la magnetorresistencia túnel (TMR) son actualmente los más importantes. El efecto GMR y el efecto TMR o unión túnel magnética (MTJ) o tunelización dependiente de espín (SDT) proporcionan posibilidades para fabricar, entre otras cosas, memorias magnéticas no volátiles. Estos dispositivos comprenden un apilado de delgadas películas, de las cuales al menos dos son ferromagnéticas o ferrimagnéticas, estando separadas por una capa intermedia no magnética. GMR es la magnetorresistencia para estructuras con capas intermedias conductoras y TMR es la magnetorresistencia para estructuras con capas intermedias dieléctricas. Si un conductor muy delgado está situado entre dos películas ferromagnéticas o ferrimagnéticas, entonces la resistencia en plano efectiva de la estructura multicapa compuesta es mínima cuando las direcciones de magnetización de las películas son paralelas y es máxima cuando las direcciones de magnetización de las películas son antiparalelas. Si una capa intermedia dieléctrica delgada está situada entre dos películas ferromagnéticas o ferrimagnéticas, se observa que la corriente de tunelización entre las películas es máxima (o, por tanto, que la resistencia es mínima) cuando las direcciones de magnetización de las películas son paralelas, y que la corriente de tunelización entre las películas es mínima (o, por tanto, que la resistencia es máxima) cuando las direcciones de magnetización de las películas son antiparalelas.

35 **[0005]** La magnetorresistencia se mide normalmente como el aumento de porcentaje en la resistencia de las estructuras anteriores que pasan de un estado de magnetización paralela a un estado de magnetización antiparalela. Los dispositivos TMR proporcionan una mayor magnetorresistencia porcentual que las estructuras GMR y, por tanto, tienen el potencial de ofrecer señales más intensas y una velocidad más alta. Los resultados recientes indican que la tunelización ofrece una magnetorresistencia de más del 40% en comparación con la magnetorresistencia de entre el 6% y el 9% en celdas GMR óptimas.

40 **[0006]** Una MRAM comprende una pluralidad de unidades de memoria magnetorresistentes 1 dispuestas en una ordenación. Una unidad de memoria 1 de la técnica anterior se muestra en la Fig. 1. Cada unidad de memoria 1 comprende un elemento de memoria magnetorresistente 2, una primera intersección de una línea de dígitos 4 y una línea de bits 6, y una segunda intersección de la línea de bits 6 y una línea de palabras 8. Las unidades de memoria 1 están acopladas en serie en columnas por medio de las líneas de bits 6 y acopladas en series en filas por medio de las líneas de dígitos 4 y las líneas de palabras 8, formando de este modo la ordenación. Los elementos de memoria magnetorresistentes 2 utilizados pueden ser, pero sin estar limitados a, por ejemplo, uniones túnel magnéticas (MTJ).

50 **[0007]** Los elementos de memoria MTJ 2 incluyen generalmente, como se muestra en la Fig. 2, una estructura de capas que comprende una capa fija o inmovilizada 10, una capa libre 12 y una barrera dieléctrica 14 entre las mismas. El elemento de memoria MTJ 2 comprende además un conductor no magnético que forma un contacto eléctrico inferior 22 y un contacto superior 16 en, por ejemplo, la capa magnética libre 12. El apilado de capas libres e inmovilizadas también puede invertirse, de manera que el contacto superior está sobre la capa magnética inmovilizada. La capa magnética inmovilizada 10 y la capa magnética libre 12 pueden estar compuestas de, por ejemplo, NiFe, y la capa de barrera dieléctrica 14 puede estar hecha de, por ejemplo, AlOx. Además, las capas libres y las capas inmovilizadas pueden estar formadas por una multicapa de diferentes capas magnéticas, también en combinación con capas no magnéticas o antiferromagnéticas. Aplicando una pequeña tensión a la intercalación de capas ferromagnéticas o ferrimagnéticas 10, 12 con el dieléctrico 14 entre las mismas, los electrones pueden generar túneles a través de la barrera dieléctrica 14.

[0008] La capa inmovilizada 10 de material magnético tiene un vector magnético que siempre apunta en la misma dirección. El vector magnético de la capa libre 12 es libre, pero limitado por el tamaño físico de la capa, pudiendo apuntar en dos direcciones: paralela o antiparalela a la dirección de magnetización de la capa inmovilizada 10.

5 **[0009]** Un elemento de memoria MTJ 2 se utiliza conectándolo en un circuito para que la electricidad pueda fluir verticalmente a través del elemento 2 desde una capa magnética a otra. La unidad MTJ 1 puede representarse eléctricamente mediante un resistor R en serie con un elemento de conmutación tal como un transistor T, como se muestra en la Fig. 1. El tamaño de la resistencia del resistor R depende de la orientación de los vectores magnéticos de las capas magnéticas libres e inmovilizadas del elemento de memoria 2. El elemento MTJ 2 tiene una resistencia relativamente alta (HiRes) cuando los vectores magnéticos apuntan en sentidos opuestos, y tiene una resistencia relativamente baja (LoRes) cuando los vectores magnéticos apuntan en el mismo sentido.

10 **[0010]** La Fig. 2 muestra una vista esquemática en alzado de una ordenación 2x2 de unidades de memoria de la técnica anterior. En una ordenación MRAM, que comprende una pluralidad de unidades MRAM, líneas conductoras ortogonales 4, 6 pasan debajo de y sobre cada elemento de bit o de memoria 2, transportando una corriente que produce un campo de conmutación. Cada bit está diseñado para que no conmute cuando se aplica corriente a una sola línea, sino para que conmute cuando la corriente fluye a través de ambas líneas 4, 6 que se cruzan en el bit seleccionado (la conmutación se producirá solamente si el vector magnético de la capa libre no coincide con la dirección del campo de conmutación).

15 **[0011]** Las líneas de dígitos 4 y las líneas de bits 6 están previstas en una ordenación de unidades de memoria MTJ 1, donde las líneas de dígitos 4 se extienden a lo largo de las filas de la ordenación en un lado de los elementos de memoria 2, y las líneas de bits 6 se extienden por las columnas de la ordenación en el lado opuesto de los elementos de memoria 2. La estructura de la Fig. 2 está parcialmente invertida para una mayor claridad: las líneas de dígitos 4 se extienden físicamente debajo de los elementos MTJ 2 (en el lado de los elementos MTJ 2 orientado hacia el sustrato en el que está previsto el transistor T) y las líneas de bits 6 se extienden físicamente sobre los elementos MTJ 2 (en el lado de los elementos MTJ 2 opuesto al sustrato en el que está previsto el transistor T). Sin embargo, si se dibujaran de ese modo, las líneas de bits 6 tapan los elementos magnetorresistentes 2, los cuales son las partes más relevantes del dibujo.

20 **[0012]** El elemento de memoria 2 está conectado al transistor T por medio de una capa de interconexión 16 y una pluralidad de capas de metalización 18 y vías 20. Hay una conexión galvánica 22 entre el elemento de memoria 2 y la línea de bits 6. El transistor T de cada unidad de memoria 1 está conectado a una línea de tierra 24.

25 **[0013]** En el modo de escritura o de programa, las corrientes requeridas fluyen a través de líneas de dígitos 4 y líneas de bits 6 seleccionadas, de manera que en su intersección se genera un campo magnético máximo, suficiente para cambiar la polarización de la capa libre 12 del elemento MTJ 2, de modo que la resistencia de la unidad MTJ 2 cambia del estado LoRes (baja resistencia) al estado HiRes (alta resistencia) o viceversa (dependiendo de la dirección de la corriente a través de la línea de bits 6). Al mismo tiempo, el elemento de conmutación, tal como el transistor T de la unidad de memoria seleccionada 1 (la unidad de memoria en la intersección de la línea de dígitos seleccionada 4 y la línea de bits seleccionada 6) está en el estado de corte, por ejemplo manteniendo baja la tensión en la línea de palabras 8 (0 voltios en caso de que el elemento de conmutación sea un transistor T). Las corrientes de la línea de dígitos seleccionada 4 y la línea de bits seleccionada 6 son tales que juntas proporcionan un campo magnético que puede modificar la dirección del vector magnético de la capa libre del elemento de memoria seleccionado, pero la corriente en cualquier banda no puede modificar por sí misma el estado de almacenamiento. Por lo tanto, solo se escribe en el elemento de memoria seleccionado, no en alguno de los demás elementos de memoria de la misma línea de dígitos 4 o línea de bits 6 seleccionada.

30 **[0014]** Una desventaja de la MRAM es que la corriente de programación necesaria es muy alta debido al requisito de inducir dos campos magnéticos suficientemente altos cerca del material magnetorresistente. En demos de IMB y Motorola, se ha observado que la tecnología CMOS de 0,6 μm proporciona operaciones de lectura y escritura estables utilizando corrientes en el intervalo comprendido entre 5 y 10 mA. Los dispositivos típicos de estas demostraciones tenían una dimensión de entre 01, y 0,5 μm^2 aproximadamente.

35 **[0015]** Escalar la tecnología MRAM en un área por debajo de los 100 nm es deseable con el fin de obtener memorias más pequeñas, pero no es sencillo. Los elementos magnéticos tienen normalmente una determinada relación entre dimensiones para estabilizar direcciones de magnetización favorables mediante anisotropía de forma. Sin embargo, dimensiones más pequeñas dan lugar a mayores campos de conmutación para una relación fija entre dimensiones. Por lo tanto, la relación entre dimensiones debe reducirse en dispositivos más pequeños. Por otro lado, una estabilidad térmica a largo plazo, es decir, la retención de datos, requiere una determinada barrera de energía mínima (K_uV) contra la conmutación, lo que supone básicamente fijar un valor mínimo para el campo de conmutación ($-K_u$).

5 **[0016]** Se crean campos magnéticos en chip enviando una corriente a través de líneas de bits o de palabras, denominadas en general líneas de corriente, y son proporcionales a la corriente. Para obtener campos magnéticos más intensos es necesario utilizar corrientes más altas. Sin embargo, las aplicaciones de baja potencia requieren bajas corrientes. Éstos son requisitos contradictorios. Las leyes de escalado también se aplican a las líneas de corriente, en particular a su sección transversal. La densidad de corriente en una línea de corriente está limitada a $\sim 10^7$ A/cm², un límite de electromigración típico para el cobre. En densidades de corriente más altas, los átomos metálicos migran en la línea de corriente, dando como resultado una interrupción en la línea metálica. El límite mencionado anteriormente fija un límite superior de 1 mA por sección de 100 nm x 100 nm en la corriente de una línea de corriente de cobre. Dicho de otro modo, la amplitud de campo magnético que puede generarse cuando se escala de manera descendente los dispositivos de memoria magnetorresistentes de la técnica anterior es limitada.

15 **[0017]** El documento US-6385083 soluciona supuestamente este problema proporcionando, a cada elemento de memoria, una línea de bits y una pluralidad de líneas de palabras. Todas las corrientes que pasan por estas líneas contribuyen al campo magnético para una celda de memoria seleccionada. Mediante esta solución, para un mismo tamaño de conductor o de línea de corriente y una densidad de corriente, se obtienen campos de escrita (campos magnéticos) sustancialmente más intensos. Como alternativa, para un mismo campo de escritura, la densidad de corriente en las líneas de escritura puede disminuir, lo que reduce los problemas de electromigración. Sin embargo, cada una de las líneas de palabra se activa por un controlador de filas y, por lo tanto, el consumo de energía total es mayor, lo que no es deseable en aplicaciones de baja potencia.

20 **[0018]** El documento US-5894447 describe un dispositivo de memoria de semiconductor que utiliza el efecto magnetorresistente, por ejemplo, películas GMR, y que comprende una línea de bits, una línea de palabras superior y una línea de palabras inferior. El dispositivo de memoria está dispuesto en una intersección entre la línea de bits y las líneas de palabras superior e inferior. La línea de palabras superior está formada justo por encima de la película GMR y la línea de palabras inferior está formada justo por debajo de la película GMR. El campo magnético sintetizado de los campos eléctricos que fluyen en las líneas de palabras puede doblarse sustancialmente, aunque el consumo de corriente eléctrica es el mismo que el requerido en una técnica convencional.

25 **[0019]** El documento WO 03/098637, mencionado como una técnica anterior según el artículo 54(3) de la EPC, da a conocer una arquitectura de ordenación y llamadas MRAM con una señal de lectura máxima y una perturbación electromagnética reducida.

30 **[0020]** El documento EP 1109170 da a conocer un dispositivo de memoria magnético que comprende una celda de memoria ensamblada por una primera y una segunda parte de unión túnel y un conmutador, donde la primera y la segunda parte de unión túnel están formadas por un apilado de una capa inmovilizada en la que una dirección de magnetización es fija y una capa de registro en la que una dirección de magnetización cambia dependiendo de un campo magnético externo. Una primera línea de datos está conectada a un primer extremo de la primera parte de unión túnel. Una segunda línea de datos está conectada al primer extremo de la segunda parte de unión túnel. Una línea de bits está conectada al segundo extremo de la primera parte de unión túnel y al segundo extremo de la segunda parte de unión túnel mediante el conmutador.

35 **[0021]** Un objeto de la presente invención es mejorar la generación de campos magnéticos en una memoria magnética.

40 **[0022]** Por ejemplo, la generación mejorada de campos magnéticos puede incluir: generar un campo magnético más intenso para una densidad de corriente dada y/o reducir las perturbaciones en celdas de memoria vecinas no seleccionadas y/o crear una mejor uniformidad del campo magnético en todo el dispositivo de memoria.

45 **[0023]** El objetivo anterior se consigue mediante un dispositivo y un procedimiento según la presente invención.

50 **[0024]** Para una tecnología fija, es decir, la geometría de las líneas de corriente y de los elementos de almacenamiento es fija, se propone utilizar una "conformación de campo de escritura activo" creando al menos una componente de campo magnético particular a partir de corrientes en múltiples líneas de corriente, en lugar de en solamente una línea actual, donde las múltiples líneas de corriente comprenden al menos una línea de corriente normal y una línea de corriente que funciona como una trayectoria de retorno para la corriente. "Conformación de campo de escritura activo" significa que el perfil de campo magnético puede modificarse, o conformarse, localmente añadiendo perfiles de campo magnético de múltiples líneas de corriente. Por lo tanto, la conformación de campo de escritura activo puede describirse como la generación de campos magnéticos de múltiples fuentes. Según la presente invención, el campo creado a partir de la trayectoria de retorno se utiliza para aumentar el campo magnético y/o reducir las perturbaciones. Puesto que la línea de corriente que funciona como una trayectoria de retorno se añade para generar una componente de campo magnético en un elemento de memoria seleccionado, se denomina "trayectoria de retorno funcional" en la presente descripción.

[0025] La presente invención proporciona una matriz descrita en la reivindicación 1.

[0026] Una línea de fila puede ser una banda conductora continua que está acoplada magnéticamente al elemento magnetorresistente de cada una de las celdas de memoria de una fila. Un campo magnético combinado generado por corriente que recorre una línea de fila correspondiente a una celda de memoria seleccionada, por corriente que recorre una línea de columna correspondiente a la celda de memoria seleccionada y por corriente que recorre la línea de columna de retorno correspondiente es suficientemente alto para cambiar (dependiendo del contenido de la celda de memoria) el estado magnético del elemento magnetorresistente de la celda de memoria seleccionada. Un campo magnético generado por corriente que recorre cualquiera de las líneas de corriente mencionadas no es lo bastante intenso como para proporcionar un campo de conmutación. Una ventaja de la presente invención es que pueden enviarse niveles de corriente más bajos a través de la línea de fila, la línea de columna y la línea de retorno, generándose aún así un campo de conmutación. La matriz según la presente invención permite obtener campos magnéticos más intensos a una densidad de corriente máxima, lo que permite posponer el límite de estabilidad térmica fundamental cuando se escala a dimensiones más pequeñas. Las ventajas incluyen al menos uno de lo siguiente: una baja potencia, la posibilidad de reducir las perturbaciones en elementos vecinos y la posibilidad de mejorar la amplitud de los campos magnéticos en todo el elemento de almacenamiento magnético.

[0027] La presente invención se describe con una línea de columna que tiene una línea de retorno, pero "líneas de fila" y "líneas de columna" son nombres que se proporcionan solamente para facilitar las referencias y pueden referirse, aunque no necesariamente, a la orientación física de esas líneas.

[0028] Las líneas de columna de retorno son diferentes de las líneas de columna. Esto significa que deben proporcionarse diferentes líneas de corriente, pero tiene la ventaja de que es posible una escritura paralela en una pluralidad de columnas. En cada línea de columna, una línea de columna de retorno está prevista en lados opuestos de una columna de elementos magnetorresistentes.

[0029] Según una realización, la columna de elementos magnetorresistentes puede estar desplazada en una dirección de fila con respecto al centro de las líneas de columna. Según otra realización, la columna de elementos magnetorresistentes puede estar desplazada en una dirección de fila con respecto al centro de las líneas de columna de retorno. Según otra realización adicional, la columna de elementos magnetorresistentes puede estar situada de manera simétrica con respecto a la línea de columna y a al menos una línea de columna de retorno. Todas estas configuraciones diferentes dan lugar a diferentes campos magnéticos máximos obtenibles, a un consumo de energía diferente y una eficacia energética diferente.

[0030] La presente invención también permite que no solo cada línea de columna esté dotada de al menos una línea de columna de retorno, sino también que cada línea de fila esté dotada de al menos una línea de fila de retorno para formar una trayectoria de retorno para la corriente en esa línea de fila y para añadirse al campo magnético de un elemento magnetorresistente seleccionado.

[0031] Según otra realización adicional de la presente invención, las líneas de columna y/o las líneas de columna de retorno y/o las líneas de fila y/o las líneas de fila de retorno están dotadas de una capa de revestimiento de guiado de flujo. Una ventaja de tal capa de revestimiento es que los campos magnéticos de las respectivas capas están más concentrados y que las perturbaciones se reducen, por lo que se evita una programación no deseada.

[0032] La presente invención también proporciona una memoria no volátil descrita en la reivindicación 10.

[0033] Esta memoria puede ser una memoria con múltiples bancos o módulos. Tal memoria no volátil puede utilizarse, por ejemplo, en microprocesadores, en ordenadores, en teléfonos móviles, en impresoras, en microcontroladores, como una memoria en tarjetas inteligentes o en cualquier otra aplicación adecuada. Tal memoria no volátil también puede sustituir a medios de almacenamiento ópticos. Los datos se almacenan en la MRAM y la lectura se produce con un cabezal de lectura magnético designado especial.

[0034] La presente invención proporciona además un procedimiento descrito en la reivindicación 11.

[0035] Una ventaja del procedimiento de la presente invención es que pueden enviarse corrientes más bajas en las líneas de corriente para obtener un campo magnético suficiente para escribir un valor en un elemento magnetorresistente. Se utiliza el campo magnético total de al menos tres líneas de corriente diferentes, de las cuales al menos dos, que forman una de las componentes de campo magnético, comparten la misma fuente de corriente, es decir, de manera que una forma una trayectoria de corriente y la otra forma una trayectoria de corriente de retorno.

[0036] Debido a que se proporciona una trayectoria de corriente y una trayectoria de corriente de retorno, solo se necesitan fuentes de corriente de una sola polaridad para los controladores de filas y/o columnas.

[0037] Estas y otras características, particularidades y ventajas de la presente invención resultarán evidentes a partir de la siguiente descripción detallada tomada junto con los dibujos adjuntos que ilustran, a modo de ejemplo, los principios de la invención. Esta descripción se proporciona solamente a modo de ejemplo, sin limitar el alcance de la invención, la cual está determinada por las reivindicaciones adjuntas. Las figuras de referencia mencionadas posteriormente se refieren a los dibujos adjuntos.

La Fig. 1 es una representación eléctrica de una unidad MRAM para su conexión en una ordenación según la técnica anterior.

La Fig. 2 es una vista esquemática en alzado de una ordenación 2x2 de unidades MTJ según la técnica anterior.

La Fig. 3 es una ilustración esquemática de una arquitectura MRAM con una ordenación de memoria, una única unidad fuente/consumidora de corriente para una de las componentes de campo magnético y una trayectoria de retorno de corriente según una primera disposición de la presente invención, que no es una realización de la invención pero que es útil para entender la invención.

La Fig. 4 es una sección transversal esquemática de parte de la ordenación de memoria de la Fig. 3.

La Fig. 5 es una explicación esquemática de la creación de diferentes trayectorias de corriente.

La Fig. 6 ilustra una ganancia de campo de escritura para diferentes disposiciones que tienen la misma eficacia energética.

La Fig. 7 ilustra una trayectoria de retorno de corriente funcional según una segunda disposición de la presente invención, la cual no es una realización de la invención pero que se considera útil para entender la invención.

La Fig. 8 es un diagrama esquemático de una arquitectura MRAM para operaciones de escritura de palabras en paralelo.

La Fig. 9 es un diagrama esquemático de una disposición adicional de la presente invención con una única fuente de corriente para proporcionar simultáneamente una corriente distribuida equitativamente a diferentes bits de una palabra.

La Fig. 10 ilustra de manera esquemática una MRAM de palabras en paralelo de única fuente de corriente en serie.

La Fig. 11 ilustra diferentes realizaciones ((c) a (e)) de conformación de campo activo según la presente invención, en comparación con la situación (a) de la técnica anterior y la primera disposición de la presente invención (b).

La Fig. 12 es un gráfico de los campos magnéticos calculados para las diferentes realizaciones de la Fig. 11.

La Fig. 13 es un gráfico de una uniformidad de campo normalizado en toda la unión túnel para las diferentes realizaciones de la Fig. 11.

La Fig. 14 ilustra diferentes diseños de realizaciones de líneas de corriente que tienen líneas de retorno funcionales.

[0038] En las diferentes figuras, las mismas figuras de referencia se refieren a elementos idénticos o análogos.

[0039] La presente invención se describirá con respecto a realizaciones particulares y con referencia a determinados dibujos, pero la invención no está limitada a los mismos sino solamente por las reivindicaciones. Los dibujos descritos son solamente esquemáticos y no limitativos. En los dibujos, el tamaño de algunos de los elementos puede estar exagerado y no dibujado a escala con fines ilustrativos. Cuando el término "que comprende" se utiliza en la presente descripción y en las reivindicaciones, no excluye otros elementos o etapas. Cuando un artículo definido o indefinido se utiliza cuando se hace referencia a un nombre singular, por ejemplo, "un", "una", "el" o "la", esto incluye el plural de ese nombre a no ser que se indique lo contrario específicamente.

[0040] Los términos primero/a, segundo/a, tercero/a, y similares, en la descripción y en las reivindicaciones, se utilizan para distinguir entre elementos similares y no necesariamente para describir un orden secuencial o cronológico. Debe entenderse que los términos utilizados pueden intercambiarse en circunstancias apropiadas y que las realizaciones de la invención descritas en este documento pueden funcionar en otras secuencias diferentes a las descritas o ilustradas en este documento.

[0041] Además, los términos superior, inferior, sobre, debajo, y similares, en la descripción y en las reivindicaciones se utilizan con fines descriptivos y no necesariamente para describir posiciones relativas. Debe

entenderse que los términos utilizados pueden intercambiarse en circunstancias apropiadas y que las realizaciones de la invención descritas en este documento pueden funcionar en otras orientaciones diferentes a las descritas o ilustradas en este documento.

5 **[0042]** Según la presente invención, una matriz 30 de celdas de memoria magnetorresistentes 31, comprendiendo cada celda de memoria 31 un elemento de memoria magnetorresistente 32, está organizada de manera lógica en filas y columnas. A lo largo de esta descripción, los términos "horizontal" y "vertical" se utilizan solamente para proporcionar un sistema de coordenadas y facilitar la explicación. No tienen por qué referirse, aunque pueden, a una dirección física real del dispositivo. Además, los términos "columna" y "fila" se utilizan para describir conjuntos de elementos de ordenación que están conectados entre sí. La conexión puede ser en forma de una ordenación cartesiana de filas y columnas, aunque la presente invención no está limitada a esto. Como entenderán los expertos en la técnica, las columnas y las filas pueden intercambiarse fácilmente y en esta descripción estos términos pueden intercambiarse. Además, pueden formarse disposiciones no cartesianas, las cuales están dentro del alcance de la invención. Por consiguiente, los términos "fila" y "columna" deben interpretarse de manera genérica. Para facilitar esta interpretación genérica, las reivindicaciones se refieren a filas y columnas organizadas de manera lógica. Esto quiere decir que conjuntos de elementos de memoria están conectados entre sí mediante intersecciones topológicamente lineales, pero la disposición física o topográfica puede ser diferente. Por ejemplo, las filas pueden ser círculos y las columnas radios de estos círculos, y los círculos y los radios se describen en esta invención estando "organizados de manera lógica" en filas y columnas. Además, los nombres específicos de las diversas líneas, por ejemplo línea de bits y línea de palabras, o línea de fila y línea de columna, son nombres genéricos utilizados para facilitar la explicación y se refieren a una función particular, y esta elección específica de palabras no pretende limitar de manera alguna la invención. Debe entenderse que todos estos términos se utilizan solamente para facilitar un mejor entendimiento de la estructura específica que está describiéndose, y no pretenden limitar de manera alguna la invención.

25 **[0043]** La Fig. 3 es una ilustración esquemática de una vista desde arriba de un dispositivo MRAM 40, tal como, por ejemplo, una ordenación MRAM, un módulo de memoria, un banco de memoria o una memoria que consiste en varios bancos de memoria, según una primera disposición de la presente invención que no es una realización de la invención pero que resulta útil para entender la invención, que comprende una ordenación o matriz 30 de elementos de memoria magnetorresistentes 32 tales como, por ejemplo, elementos GMR o MTJ. La matriz 30 está dotada de líneas de fila 33 y de líneas de columna 34. Una línea de fila 33 es una banda conductora continua, por ejemplo una línea de cobre, que puede acoplarse de manera magnética a los elementos magnetorresistentes 32 de una fila de la matriz 30. Una línea de fila se extiende en una primera dirección. Una línea de columna 34 es una banda conductora continua, por ejemplo una línea de cobre, que puede acoplarse de manera magnética a los elementos magnetorresistentes 32 de una columna de la matriz 30. Una línea de columna 34 se extiende en una segunda dirección. En la disposición descrita, la segunda dirección es perpendicular a la primera dirección. Sin embargo, esto es simplemente un ejemplo y no tiene carácter limitativo. Para cada línea de columna 34 se proporciona al menos una línea de columna de retorno 35 correspondiente. Esta línea de columna de retorno 35 forma una trayectoria de retorno funcional para la corriente en la línea de columna correspondiente 34, es decir, la corriente de una fuente de corriente de columna 36 a través de una línea de columna apropiada 34 genera un primer campo magnético en un elemento magnetorresistente seleccionado 32 (así como en los demás elementos magnetorresistentes 32 de esa columna). Esta corriente se devuelve a un consumidor de corriente de columna, que en la disposición mostrada es físicamente el mismo elemento que la fuente de corriente 36, a través de la al menos una línea de columna de retorno correspondiente 35, generándose por tanto un segundo campo magnético en el elemento magnetorresistente seleccionado 32 (así como en el resto de elementos magnetorresistentes 32 de esa columna). Según otra disposición (no representada en los dibujos), también es posible proporcionar dispositivos diferentes de fuente de corriente y de consumo de corriente. Además, una corriente de una fuente de corriente de fila 37 se envía a través de una línea de fila apropiada 33 a un consumidor de corriente de fila 38, generando así un tercer campo magnético en el elemento magnetorresistente seleccionado 32 (así como en el resto de elementos magnetorresistentes 32 de esa fila). La combinación del primer, segundo y tercer campo magnético en el elemento magnetorresistente seleccionado 32 proporciona un campo magnético que puede modificar la dirección del vector magnético de la capa libre de este elemento 32, pero un único campo magnético o una combinación que no incluye la totalidad de todos esos campos magnéticos no puede modificar el estado de almacenamiento. Por lo tanto, solo se escribe en la celda de memoria seleccionada 31. Una fuente de alimentación 39 proporciona la energía necesaria para generar las corrientes de fila y las corrientes de columna. Solamente un número limitado de celdas de memoria 31 se muestra en la Fig. 3, pero en la práctica la ordenación de memoria 30 puede tener cualquier tamaño.

60 **[0044]** A continuación se hace referencia a la Fig. 4, que ilustra una vista en sección transversal de la matriz 30 de la Fig. 3, que incluye una ordenación de celdas de memoria magnetorresistentes 31, comprendiendo cada celda de memoria 31 un elemento de memoria magnetorresistente 32. Los elementos de memoria magnetorresistentes 32 pueden incluir dispositivos magnetorresistentes tales como dispositivos de magnetorresistencia de tunelización (TMR) o dispositivos de magnetorresistencia gigante (GMR). Las celdas de memoria magnetorresistentes 31 están dispuestas en filas y columnas.

[0045] Líneas de fila 33 se extienden en la primera dirección en un plano en un lado de la ordenación 30 de celdas de memoria 31, por ejemplo encima de las mismas. Líneas de columna 34 se extienden en la segunda dirección en un plano en el lado opuesto de la ordenación 30 de celdas de memoria 31, debajo de las mismas en el ejemplo dado. Además, se proporcionan líneas de trayectoria de retorno 35 que se extienden en la segunda dirección en un plano en el mismo lado de la ordenación de celdas de memoria 31 que las líneas de fila 33, es decir, en el ejemplo se proporcionan encima de la organización 30. Puesto que la trayectoria de corriente de retorno forma un bucle cerrado, un único elemento fuente/consumidor de corriente 36 puede estar previsto en un lado de la matriz de memoria 30. Dirigiendo la corriente hacia el conductor superior o inferior 34, 35 del bucle, una fuente de corriente unipolar 36 puede utilizarse en combinación con un par de conmutadores 50, 51 tales como, por ejemplo, conmutadores de semiconductor, como se muestra en la Fig. 5. La Fig. 5 muestra además la combinación de conmutadores 50, 51 que ha de seleccionarse para crear diferentes trayectorias de fuente a consumidor de corriente para escribir valores de 0 lógico (lado izquierdo de la Fig. 5) y de 1 lógico (lado derecho de la Fig. 5). Para una mayor claridad se añaden flechas para la trayectoria de corriente y los conmutadores cerrados.

[0046] Si un primer valor binario, por ejemplo un valor 0, va a escribirse en el elemento de memoria 32 de una celda de memoria magnetorresistente 31A (celda seleccionada), entonces los conmutadores 50 se cierran, mientras que los conmutadores 51 se abren. Solamente para una mayor claridad, las líneas de fila 33 están omitidas en la Figura 5. Sin embargo, para la conmutación, una corriente debe estar presente en la línea de fila que atraviesa la celda de memoria 31A. La corriente que procede de la fuente de corriente 36 es dirigida a través de un primer conmutador 50, a través de una primera línea de columna 52 sobre la celda de memoria seleccionada 31A, a través de una segunda línea de columna 53 debajo de la celda de memoria seleccionada 31A y de vuelta a un consumidor de corriente de columna. Este consumidor de corriente de columna puede ser físicamente o no el mismo elemento que la fuente de corriente de columna 36. La segunda línea de columna 53 es una línea de columna de retorno. Si un segundo valor binario, por ejemplo un valor 1, va a escribirse en el elemento de memoria 32 de la celda de memoria magnetorresistente 31A (celda seleccionada), entonces los conmutadores 51 se cierran, mientras que los conmutadores 50 se abren. La corriente que procede de la fuente de corriente 36 es dirigida a través de un primer conmutador 51, a través de la segunda línea de columna 53 debajo de la celda de memoria seleccionada 31A, a través de la primera línea de columna 53 por encima de la celda de memoria seleccionada 31A y de vuelta al consumidor de corriente de columna. El consumidor de corriente de columna puede ser físicamente o no el mismo elemento que la fuente de corriente de columna 36. La primera línea de columna 53 funciona ahora como una línea de columna de retorno. Cuando se modifica de este modo la dirección de la corriente a través de la primera y la segunda línea de columna 52, 53 conmutando de manera apropiada los conmutadores 50, 51, el campo magnético generado en la celda de memoria 31A cambia de dirección, como se representa mediante la flecha 54 en la Fig. 5.

[0047] En la Fig. 6 se comparan diferentes situaciones. La parte (a) de la Fig. 6 representa una situación de la técnica anterior, en la que solamente se proporciona una línea de columna 34 para cada elemento de memoria 32. Cuando la resistencia de la línea de corriente 34 es fija, por ejemplo R, requiere $R \cdot I^2$ para generar un campo H en el elemento de memoria 32 de la configuración de la técnica anterior, es decir, en una celda de memoria 31 sin ninguna línea de trayectoria de retorno de corriente proporcionada para añadirse en la generación de campo magnético en el elemento de memoria 32. Si la eficacia energética se define como la relación entre el consumo de energía para generar un campo magnético y el propio campo magnético generado, la eficacia energética de esta situación de la técnica anterior es $(R \cdot I^2)/H$. Para doblar el valor del campo magnético puede elegirse una cualquiera de dos opciones. Según la técnica anterior, el valor del campo magnético se doblaría doblando la corriente de la línea de columna 34, como se muestra en la parte (b) de la Fig. 6. La energía necesaria para generar el campo magnético 2H es por tanto $R \cdot (2I)^2$, y la eficacia energética es $(R \cdot (2I)^2)/(2H)$ o, por tanto, $(2 \cdot R \cdot I^2)/H$. Sin embargo, según la presente disposición, una corriente I se envía a través de la línea de columna 34, y una corriente de retorno correspondiente se envía a través de una línea de trayectoria de retorno 35. La energía necesaria para generar el campo magnético 2H es para esta realización $(R \cdot I^2 + R \cdot I^2)$, y la eficacia energética es $(R \cdot I^2 + R \cdot I^2)/(2H)$ o, por tanto, $(R \cdot I^2)/H$. Esto significa que utilizando una trayectoria de retorno funcional 35, es decir, una trayectoria de retorno que contribuye sustancialmente a la generación de un campo magnético en una celda de memoria seleccionada, los campos magnéticos generados en las celdas de memoria magnéticas 31 son el doble para un mismo consumo de energía.

[0048] Según una disposición adicional, capas de revestimiento de guiado de flujo 60 (parte (d) de la Fig. 6) pueden estar previstas en las líneas de columna 34, en las líneas de trayectoria de retorno 35 y/o en las líneas de fila 33. Estas capas de revestimiento de guiado de flujo 60 tienen una alta permeabilidad y un magnetismo suave (baja coercitividad), tal como, por ejemplo una aleación hierro-níquel (NiFe). Estas capas de revestimiento de guiado de flujo 60 dan lugar a una mejor localización del campo magnético en el área de la celda seleccionada. Una ganancia de factor 2 en la magnitud de campo puede obtenerse de esta manera. Además, se mejora la selección de elementos de memoria vecinos 32 y, por tanto, las perturbaciones en elementos de memoria vecinos 32 se reducen utilizando tales capas de revestimiento de guiado de flujo 60. Las capas de revestimiento de guiado de flujo 60 pueden cubrir solamente un lado de una línea de fila 33, de línea de columna 34 y/o de línea de trayectoria de retorno 35, preferentemente el lado alejado del elemento de memoria 32, o pueden cubrir hasta tres lados de las mismas (como se muestra en la parte (d) de la Fig. 6) para una máxima eficacia.

[0049] Según una disposición adicional, una corriente se envía a través de una línea de columna seleccionada 34 y vuelve a las dos líneas de columna adyacentes 70, 71 (cada una en cualquier lado de la línea de columna 34) y una parte a través de cada una de las líneas de columna adyacentes 70, 71, por ejemplo una mitad de la corriente a través de cada una de esas líneas de columna adyacentes 70, 71. Añadiendo un esquema de conexión, como se representa en la Fig. 5, al final de la matriz 30 donde no está prevista la fuente de corriente 36, pueden formarse fácilmente trayectorias de corriente de retorno bipolar y puede llevarse a cabo una operación de escritura de bits en serie. Al hacer esto, para un encapsulado de densidad muy alta, el campo magnético eficaz en los elementos vecinos se reduce. El consumo de energía es $(R.(I/2)^2 + R.I^2 + R.(I/2)^2)$ o, por tanto, $3/2.R.I^2$. Esto significa que el consumo de energía eficaz de esta realización aumenta un 50% con respecto a la realización de la técnica anterior ilustrada en la parte (a) de la Fig. 6. Sin embargo, las perturbaciones se reducen aproximadamente en un factor de 2. El campo magnético máximo en la celda de memoria seleccionada se reduce ligeramente.

[0050] Diferentes unidades de fuente/consumo de corriente específicas de bits según cualquiera de las realizaciones de la presente invención pueden combinarse en una entidad más grande para una escritura de palabras en paralelo. Esto se representa esquemáticamente en la Fig. 8. El controlador de corriente simplemente responde a los datos que van a escribirse de la siguiente manera. Por ejemplo, en una versión de 8 bits, tras la recepción de la palabra 10010110, los conmutadores 50, 51 se cierran para la secuencia de bits de manera apropiada para poder escribir la secuencia 1-0-0-1-0-1-1-0 en bits subsiguientes. Debe observarse que cada columna de bits requiere cuatro conmutadores en este esquema, por lo que dos conmutadores se seleccionan para cada valor de bit de la palabra.

[0051] Para esta arquitectura se analiza el consumo de energía, la corriente máxima y el tiempo de escritura.

[0052] Si la trayectoria de retorno no contribuyera al campo magnético, sino que simplemente doblara la resistencia de la línea de corriente con respecto al caso convencional, entonces se observa que para una operación de escritura de 1 ciclo el consumo de energía es igual a

$$n(2R)I^2 + RI^2 = (2n + 1)RI^2.$$

El primer término, $n(2R)I^2$, es la potencia disipada por las líneas de columna y sus trayectorias de retorno; el segundo término RI^2 es la potencia disipada por la línea de fila (por claridad no se representa en la Fig. 8) correspondiente a los bits que van a escribirse. En este caso, el consumo de energía es mayor que para el caso convencional. La corriente máxima es

$$(n + 1)I.$$

Un sistema de reloj multifase puede implementarse, como se describe en el documento US-6236611, reduciendo la corriente máxima a $2I$, pero el consumo de energía es ahora

$$n((2R)I^2 + RI^2) = n.3.RI^2.$$

[0053] Tal y como se ha explicado anteriormente, solo se necesita la mitad de la corriente en el bucle de corriente para obtener el mismo valor de campo magnético, puesto que la trayectoria de retorno participa igualmente en la generación del campo. Sin embargo, la resistencia de la línea de corriente se dobla a medida que lo hace su longitud. En una operación de escritura de un ciclo, el consumo de energía es ahora igual a

$$n(2R)\left(\frac{I}{2}\right)^2 + RI^2 = \left(\frac{n}{2} + 1\right)RI^2.$$

Como puede esperarse, este valor es aproximadamente la mitad en comparación con las arquitecturas MRAM de la técnica anterior. La corriente máxima es ahora

$$\left(\frac{n}{2} + 1\right)I$$

Si se implementa un reloj multifase, la corriente máxima se reduce a

$$\frac{3}{2}I$$

por ciclo. Sin embargo, el consumo de energía total después de n ciclos aumenta a

$$n \cdot \left((2R) \left(\frac{I}{2} \right)^2 + R I^2 \right) = n \cdot \frac{3}{2} \cdot R I^2 .$$

5 **[0054]** Por tanto, una trayectoria de corriente de retorno sólo da lugar a una reducción en el consumo de energía si la corriente de 'retorno' contribuye a la generación del campo magnético. Lo óptimo sería una contribución idéntica de ambas componentes de corriente. Un punto de equilibrio con la tecnología convencional se obtiene para una contribución del 30% de la trayectoria de corriente de retorno en la generación del campo. En cualquier otro caso, debe asegurarse que la resistencia adicional generada por la trayectoria de retorno se mantenga mínima.

10 **[0055]** Según otra disposición, que utiliza la uniformidad de resistencia intrínseca en los diferentes canales, puede utilizarse una única fuente de corriente (con nivel $-n \cdot I$), en lugar de n fuentes de corriente diferentes más pequeñas (nivel $-I$). El principio se muestra en la Fig. 9. La decisión sobre la implementación definitiva debe basarse en una variación más pequeña de los valores de resistencia de la línea de corriente en lugar de en los diferentes niveles de fuente de corriente. Dicho de otro modo, cuando la variación estadística en la resistencia de los diferentes bucles de corriente es muy pequeña, una única fuente de corriente formada en torno a un transistor de puertas ampliadas puede proporcionar un mejor control sobre los niveles de corriente en los diferentes bucles.

20 **[0056]** La unidad de fuente/consumo de corriente puede mejorarse de otra manera. La Fig. 10 muestra claramente el enfoque en serie conectando el consumidor de corriente del primer bit con la fuente de corriente del segundo bit, etc. Si cada uno de los conmutadores 50, 51 se conmuta de manera apropiada, puede escribirse el contenido adecuado para cada uno de los bits, como se muestra en la parte inferior de la Fig. 10. Por lo tanto, una fuente de corriente más pequeña 36 resulta ser adecuada, ahorrando de este modo área de sustrato, por ejemplo, área de silicio. Sin embargo, el consumo de energía no puede reducirse inmediatamente debido a la línea de corriente extendida (factor n). Para una operación de escritura de 1 ciclo, se requiere una corriente máxima de solamente $3/2 \cdot I$. En este enfoque, las ventajas de un menor consumo de energía se combinan con un tiempo de escritura rápido y una corriente máxima baja. En un enfoque modular de la MRAM, bancos o bloques de memoria más pequeños pueden utilizarse para reducir la resistencia global de las líneas de corriente. Esto se realiza normalmente para reducir las pérdidas de tensión en las líneas de corriente.

30 **[0057]** Según realizaciones de la presente invención puede crearse una mejor uniformidad del campo magnético en todo el elemento de memoria. El requisito de utilizar un ancho de línea mínimo es menos estricto en las realizaciones. Evidentemente, una implementación de este tipo dará lugar a una menor densidad de las ordenaciones MRAM. Sin embargo, puede ser ventajoso comprometer la densidad por una mayor uniformidad de los campos magnéticos.

35 **[0058]** A continuación se comparan diferentes situaciones, representadas en las partes (a) a (e) de la Fig. 11. La parte (a) representa una única línea de corriente 34, según la técnica anterior. La parte (b) representa una línea de corriente 34 con una trayectoria de retorno 35 por encima del elemento magnetorresistente 32 según la primera disposición de la presente invención descrita anteriormente. El elemento magnetorresistente 32, la línea de corriente 34 y la trayectoria de retorno 35 tienen todos el mismo ancho, y todos los elementos 32, 34 y 35 están colocados simétricamente entre sí. La parte (c) representa una realización de la invención en la que hay una línea de corriente 34 con una trayectoria de retorno 35, y en la que la línea de corriente 34 y la trayectoria de retorno 35 se han ampliado para tener un ancho que es 1,5 veces el ancho del elemento de memoria 32 y en la que los conductores 34, 35 están desplazados con respecto al elemento de memoria 32. La parte (d) es una realización de la invención como la parte (c), pero en la que los conductores 34, 35 se han ampliado para tener un ancho que es el doble del ancho del elemento de memoria 32. La parte (e) es una realización de la invención como la parte (d), pero en la que los conductores 34, 35 están colocados de manera simétrica con respecto al elemento magnetorresistente 32. La Tabla 1 proporciona una visión global de los parámetros de entrada en el cálculo para ambas líneas. Estos valores se han tomado de un flujo de proceso CMOS090 típico.

Tabla 1

		Línea de anchura	Línea de altura	Línea de distancia al elemento de memoria
(a)	Línea inferior	200 nm	325 nm	110 nm
	Línea superior	/	/	/
(b)	Línea inferior	200 nm	325 nm	110 nm
	Línea superior	200 nm	250 nm	400 nm
(c)	Línea inferior	300 nm	325 nm	110 nm
	Línea superior	300 nm	250 nm	400 nm
(d)	Línea inferior	400 nm	325 nm	110 nm
	Línea superior	400 nm	250 nm	400 nm
(e)	Línea inferior	400 nm	325 nm	110 nm
	Línea superior	400 nm	250 nm	400 nm

5 **[0059]** La Tabla 2 proporciona una visión general de campos magnéticos calculados, del consumo de energía, de las corrientes requeridas, de la eficacia energética, del factor de ganancia máximo de corriente y del máximo campo magnético posible para las diferentes realizaciones representadas en la Fig. 11.

Tabla 2

	(a)	(b)	(c)	(d)	(e)
Campo magnético (kA/m / mA)	0,782	1,522	1,458	1,410	1,322
Consumo de energía	$R \cdot I^2$	$2 \cdot R \cdot I^2$	$2 \cdot (2/3 R) \cdot I^2$	$2 \cdot (1/2R) \cdot I^2$	$2 \cdot (1/2 R) \cdot I^2$
Corriente requerida para generar H = 0,5 kA/m	0,639	0,328	0,343	0,355	0,378
Eficacia energética (R =1)	0,817	0,430	0,314	0,252	0,286
Consumo de energía	100% Técnica anterior	52,6%	38,4 %	30,8 %	35,0%
Máximo factor de ganancia de corriente	1x	1x	1,5x	2x	2x
Campo máximo para I = 1 mA (kA / m)	0,782	1,522	2,187	2,820	2,644

10 **[0060]** El campo magnético calculado se representa en la Fig. 12 en función de la distancia desde el elemento de memoria. Las letras asociadas a los gráficos se refieren a cada uno de los casos representados en la Fig. 11. Utilizando la misma corriente en todas las situaciones, se observa una pequeña reducción en el campo magnético cuando se utilizan líneas más anchas (realizaciones (c), (d) y (e)). Sin embargo, la eficacia energética se mejora en gran medida debido a la menor resistencia de las líneas de corriente. Además, debido a la mayor sección transversal, ahora pueden generarse campos más intensos para una densidad de corriente constante. El consumo de energía puede reducirse en un factor de al menos dos a tres aproximadamente.

15 **[0061]** La Fig. 13 ilustra una uniformidad de campo mejorada para líneas de corriente más anchas en función de la distancia desde el elemento de memoria. Las letras asociadas a los gráficos se refieren a cada uno de los casos representados en la Fig. 11. Para la misma corriente, líneas de corriente asimétricas, es decir, las realizaciones (c) y (d), dan lugar a campos magnéticos más intensos obtenibles, en comparación con la realización simétrica (e). Sin embargo, la ganancia en el campo magnético para líneas de corriente asimétricas se obtiene a costa de una pequeña reducción en la uniformidad de los campos.

20 **[0062]** La Fig. 14 muestra algunos diseños diferentes de un dispositivo MRAM 0T-1MTJ que utiliza una conformación de campo activo según la presente invención. Para minimizar los campos de escritura, se combinan dimensiones mínimas (para una tecnología dada, es decir, por ejemplo 200 x 100 nm² para CMOS090), para los elementos de memoria 32, por ejemplo uniones túnel magnéticas, con una línea de escritura o línea de columna 34 de 400 nm en lugar de 200 nm para las líneas de escritura verticales. Pueden concebirse diferentes implementaciones de las líneas de escritura horizontales o de las líneas de fila 33, como se muestra en la Fig. 14.

30

[0063] En primer lugar se representa una arquitectura de la técnica anterior, una vista desde arriba en la parte (1a) de la Fig. 14 y una sección transversal en la parte (1b) de la misma. No se proporciona ninguna trayectoria de retorno de corriente funcional para las líneas de columna 34 ni para las líneas de fila 33.

5 **[0064]** La primera disposición de la presente invención también se ilustra en las partes (2a) y (2b) de la Fig. 14, que son una vista desde arriba y una vista vertical en sección transversal de un dispositivo según esta realización, respectivamente. Se proporcionan líneas dobles de retorno simétricas, es decir, una línea de retorno de columna 35 se proporciona para cada línea de columna 34 y la asociada a la misma, y una línea de retorno de fila 80 se proporciona para cada línea de fila 33 y la asociada a la misma. Una línea de columna 34 y su línea de retorno de columna asociada 35 están colocadas de manera simétrica con respecto al elemento de memoria 32, y una línea de fila 33 y su línea de retorno de fila asociada 80 también están colocadas de manera simétrica con respecto al elemento de memoria 32, como puede observarse en la vista en sección transversal (2b).

10 **[0065]** Una realización de la presente invención se ilustra en las partes (3a) y (3b) de la Fig. 14, que son una vista desde arriba y una vista vertical en sección transversal de un dispositivo según esta invención, respectivamente. Se proporcionan líneas de retorno asimétricas verticales y líneas de retorno simétricas horizontales, es decir, una línea de retorno de columna 35 se proporciona para cada línea de columna 34 y la asociada a la misma, y una línea de retorno de fila 80 se proporciona para cada línea de fila 33 y la asociada a la misma. Una línea de columna 34 y su línea de retorno de columna asociada 35 están colocadas de manera asimétrica con respecto al elemento de memoria 32, como puede observarse en la parte (3b) de la Fig. 14, es decir, hay un desplazamiento entre la línea de columna 34 y el elemento de memoria 32 en la dirección en la que se extienden las líneas de fila 33 y entre la línea de retorno 35 y el elemento de memoria 32 en la dirección en la que se extienden las líneas de fila 33. En esta realización, una línea de fila 33 y su línea de retorno de fila asociada 80 están colocadas de manera simétrica con respecto al elemento de memoria 32, como puede observarse en la parte (3a) de la Fig. 14.

15 **[0066]** Otra realización adicional de la presente invención se ilustra en las partes (4a) y (4b) de la presente invención, que son una vista desde arriba y una vista vertical en sección transversal de un dispositivo según esta realización, respectivamente. Se proporcionan líneas de retorno asimétricas verticales y líneas de retorno asimétricas horizontales, es decir, se proporciona una línea de retorno de columna 35 para cada línea de columna 34 y la asociada a la misma, y se proporciona una línea de retorno de fila 80 para cada línea de fila 33 y la asociada a la misma. Una línea de columna 34 y su línea de retorno de columna asociada 35 están colocadas de manera asimétrica con respecto al elemento de memoria 32, como puede observarse en la parte (4b) de la Fig. 14, es decir, hay un desplazamiento entre la línea de columna 34 y el elemento de memoria 32 en la dirección en la que se extienden las líneas de fila 33 y entre la línea de retorno 35 y el elemento de memoria 32 en la dirección en la que se extienden las líneas de fila 33. En esta realización, una línea de fila 33 y su línea de retorno de fila asociada 80 también están colocadas de manera asimétrica con respecto al elemento de memoria 32, como puede observarse en la parte (4a) de la Fig. 14, es decir, hay un desfase entre la línea de fila 33 y el elemento de memoria 32 en la dirección en la que se extienden las líneas de columna 34 y entre la línea de retorno de fila 80 y el elemento de memoria 32 en la dirección en la que se extienden las líneas de columna 34.

20 **[0067]** La influencia en el tamaño de celda se representa mediante las cajas rectangulares 90 de la Fig. 14, que representan una celda unitaria. Los resultados son los siguientes: las realizaciones de la Fig. 14, 1a y 2a tienen un tamaño de celda de $6F^2$, la realización de la Fig. 14, 3a tiene un tamaño de celda de $10F^2$ y la realización de la Fig. 14, 4a tiene un tamaño de celda de $15F^2$.

25 **[0068]** Con respecto a la reducción de las perturbaciones, pueden implementarse dos procedimientos según la presente invención: en primer lugar, utilizar líneas dobles de retorno simétricas en combinación con corrientes adicionales a través de líneas vecinas o, en segundo lugar, utilizar líneas de retorno simétricas o asimétricas más anchas. El primer procedimiento requiere un consumo de energía adicional de aproximadamente el 50%, mientras que el segundo requiere un espacio adicional de casi el 100%. En el segundo caso, las perturbaciones se reducen de un 40% a un 27% y a un 22% para líneas de retorno simétricas o asimétricas, respectivamente, sin pérdidas del campo magnético máximo.

30 **[0069]** Debe entenderse que aunque en este documento se han descrito realizaciones preferidas, construcciones y configuraciones, así como materiales, específicos para dispositivos según la presente invención, pueden realizarse varios cambios o modificaciones en la forma y en los detalles sin apartarse del alcance de esta invención definida por las reivindicaciones adjuntas. Por ejemplo, aunque el concepto anterior se ilustra para dispositivos MRAM 0T-1MTJ, puede implementarse en estructuras 1T-1MTJ o en otras estructuras MRAM.

REIVINDICACIONES

- 5 1. Una matriz (30) con celdas de memoria magnetorresistentes (31) organizadas de manera lógica en filas y columnas, incluyendo cada celda de memoria (31) un elemento magnetorresistente (32), comprendiendo la matriz (30) un conjunto de líneas de columna (34) y un conjunto de líneas de fila (33), extendiéndose las líneas de fila (33) en una dirección de fila y extendiéndose las líneas de columna en una dirección de columna, siendo una línea de columna (34) una banda conductora continua que está acoplada de manera magnética al elemento magnetorresistente (32) de cada una de las celdas de memoria (31) de una columna, estando dotada cada línea de columna (34) de una línea de columna de retorno correspondiente (35) que está configurada para formar una trayectoria de retorno para la corriente en esa línea de columna (34) y está configurada para añadirse a un campo magnético generado en un elemento magnetorresistente seleccionado (32) por un flujo de corriente en la línea de columna (34) para aumentar el campo magnético para escribir en el elemento magnetorresistente seleccionado (32), en la que cada línea de columna (34) y línea de columna de retorno correspondiente (35) están previstas en lados opuestos de una columna respectiva de elementos magnetorresistentes (32), **caracterizada porque** las líneas de columna (34) y las líneas de columna de retorno (35) tienen un mismo ancho de línea que es mayor que el ancho de los elementos magnetorresistentes (32) en la dirección de fila.
- 20 2. Una matriz (30) según la reivindicación 1, en la que una línea de fila (33) es una banda conductora continua que está acoplada de manera magnética al elemento magnetorresistente (32) de cada una de las celdas de memoria (31) de una fila.
- 25 3. Una matriz (30) según la reivindicación 1 ó 2, en la que la columna de elementos magnetorresistentes (32) está desplazada en la dirección de fila con respecto al centro de las líneas de columna (34).
4. Una matriz (30) según cualquiera de las reivindicaciones 1 a 3, en la que la columna de elementos magnetorresistentes (32) está desplazada en la dirección de fila con respecto al centro de las líneas de columna de retorno (35).
- 30 5. Una matriz (30) según la reivindicación 1 ó 2, en la que la columna de elementos magnetorresistentes (32) está colocada de manera simétrica con respecto a la línea de columna (34) y la línea de columna de retorno (35).
- 35 6. Una matriz (30) según cualquiera de las reivindicaciones 2 a 5, en la que cada línea de fila (33) está dotada de una línea de fila de retorno correspondiente (80) que está configurada para formar una trayectoria de retorno para la corriente en esa línea de fila (33) y está configurada para añadirse al campo magnético en un elemento magnetorresistente seleccionado (32), en la que cada línea de fila (33) y línea de fila de retorno correspondiente (80) están previstas en lados opuestos de una fila respectiva de elementos magnetorresistentes (32).
- 40 7. Una matriz (30) según cualquiera de las reivindicaciones anteriores, en la que las líneas de columna (34) y/o las líneas de columna de retorno (35) están dotadas de una capa de revestimiento de guiado de flujo (60).
- 45 8. Una matriz (30) según cualquiera de las reivindicaciones 2 a 7, en la que las líneas de fila (33) están dotadas de una capa de revestimiento de guiado de flujo (60).
9. Una matriz (30) según cualquiera de las reivindicaciones 6 a 8, en la que las líneas de fila de retorno (80) están dotadas de una capa de revestimiento de guiado de flujo.
- 50 10. Una memoria no volátil (40) que comprende una matriz (30) con celdas de memoria magnetorresistentes (31) según cualquiera de las reivindicaciones anteriores.
- 55 11. Un procedimiento de escritura en un elemento magnetorresistente de una matriz de celdas de memoria magnetorresistentes (31) organizadas de manera lógica en filas y columnas, incluyendo cada celda de memoria (31) un elemento magnetorresistente (32), comprendiendo la matriz (30) un conjunto de líneas de columna (34) y un conjunto de líneas de fila (33), extendiéndose las líneas de fila (33) en una dirección de fila y extendiéndose las líneas de columna en una dirección de columna, comprendiendo el procedimiento:

60 combinar, en el elemento magnetorresistente (32), un primer campo magnético de una línea de columna (34) con un segundo campo magnético de una línea de columna de retorno correspondiente (35) para aumentar de ese modo el campo magnético para escribir en el elemento magnetorresistente (32), donde la línea de columna de retorno (35) forma una trayectoria de retorno para la corriente en esa línea de columna (34), donde la línea de columna (34) y la línea de columna de retorno (35) están previstas en lados opuestos de una columna de elementos magnetorresistentes (32),

caracterizado porque el procedimiento comprende mejorar la uniformidad del campo magnético en todo el elemento magnetorresistente (32) haciendo fluir corriente a través de la línea de columna (34) y de la línea de columna de retorno, las cuales tienen un mismo ancho de línea que es mayor que el ancho de los elementos magnetorresistentes (32) en la dirección de fila.

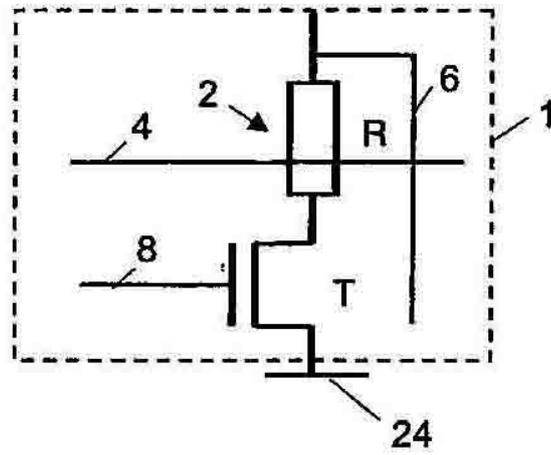


Fig. 1 TÉCNICA ANTERIOR

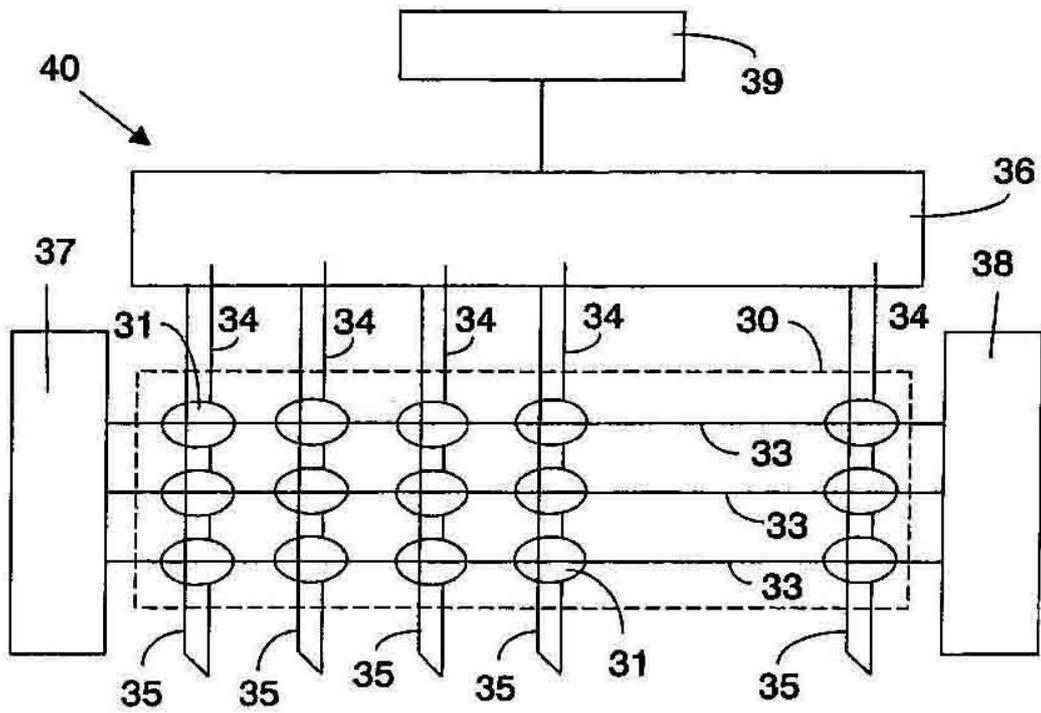


Fig. 3

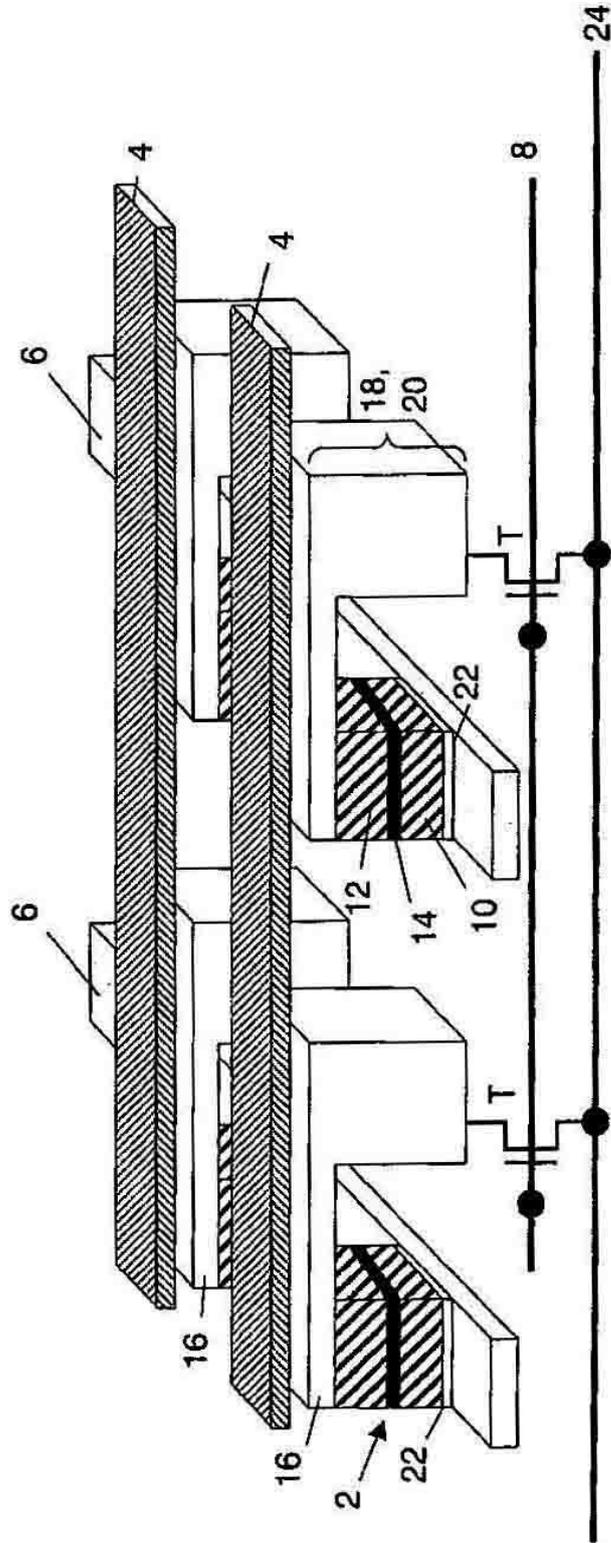


Fig. 2 TÉCNICA ANTERIOR

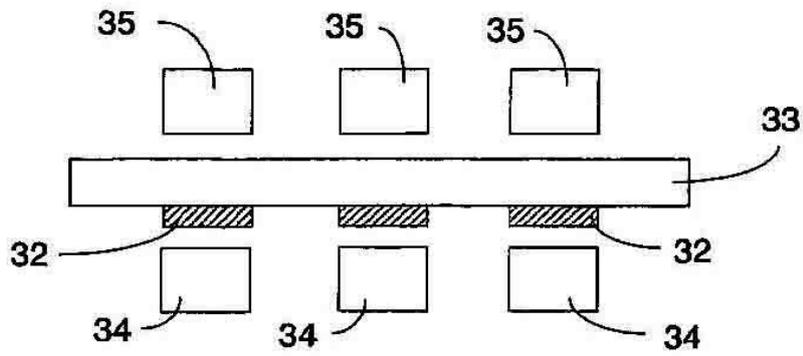


Fig. 4

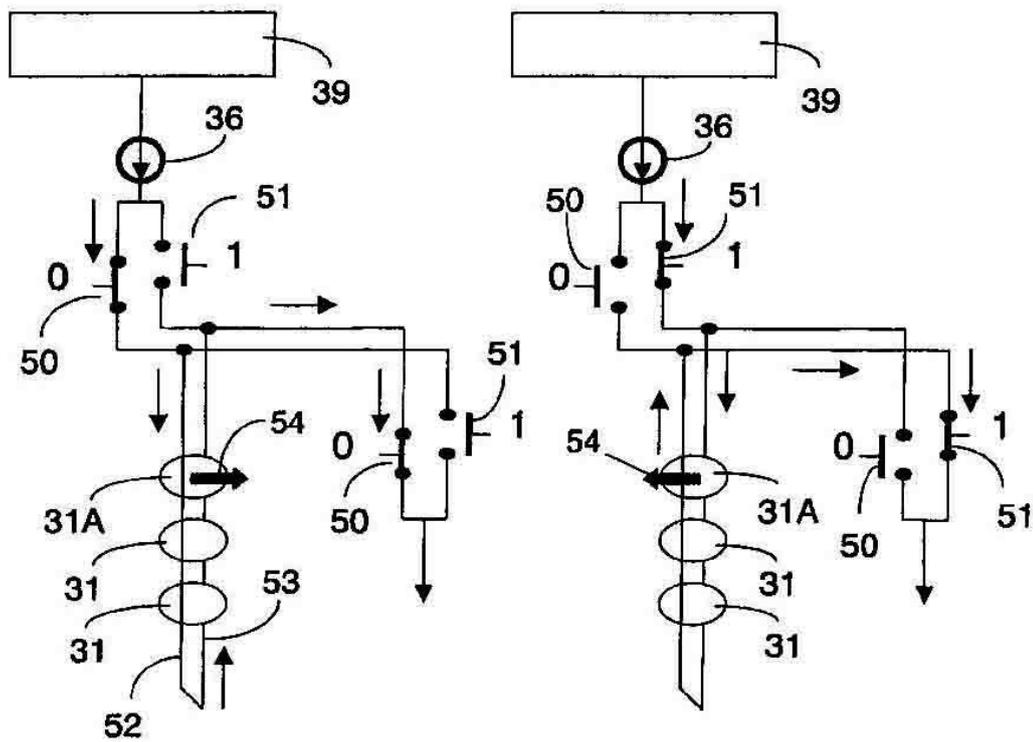


Fig. 5

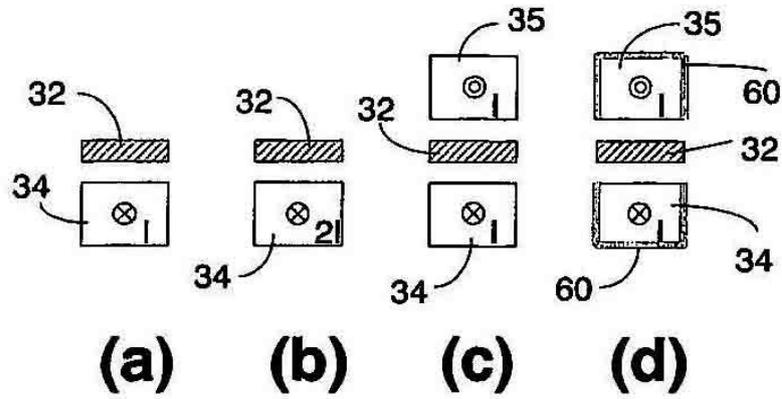


Fig. 6

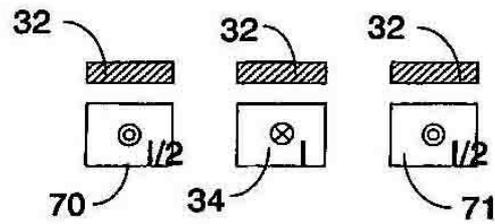


Fig. 7

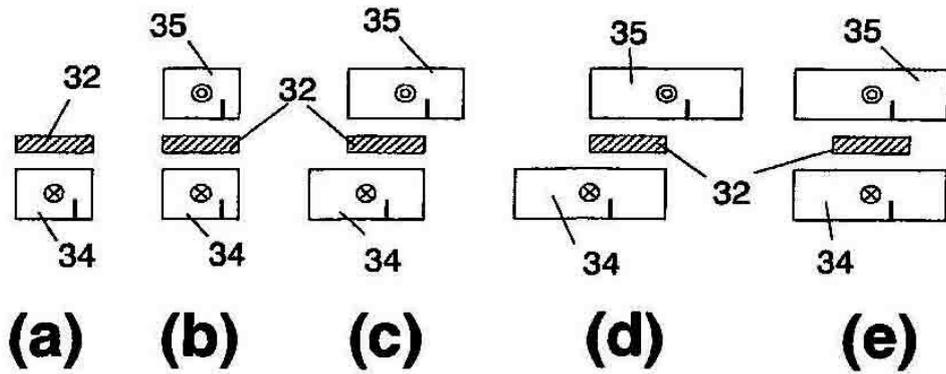


Fig. 11

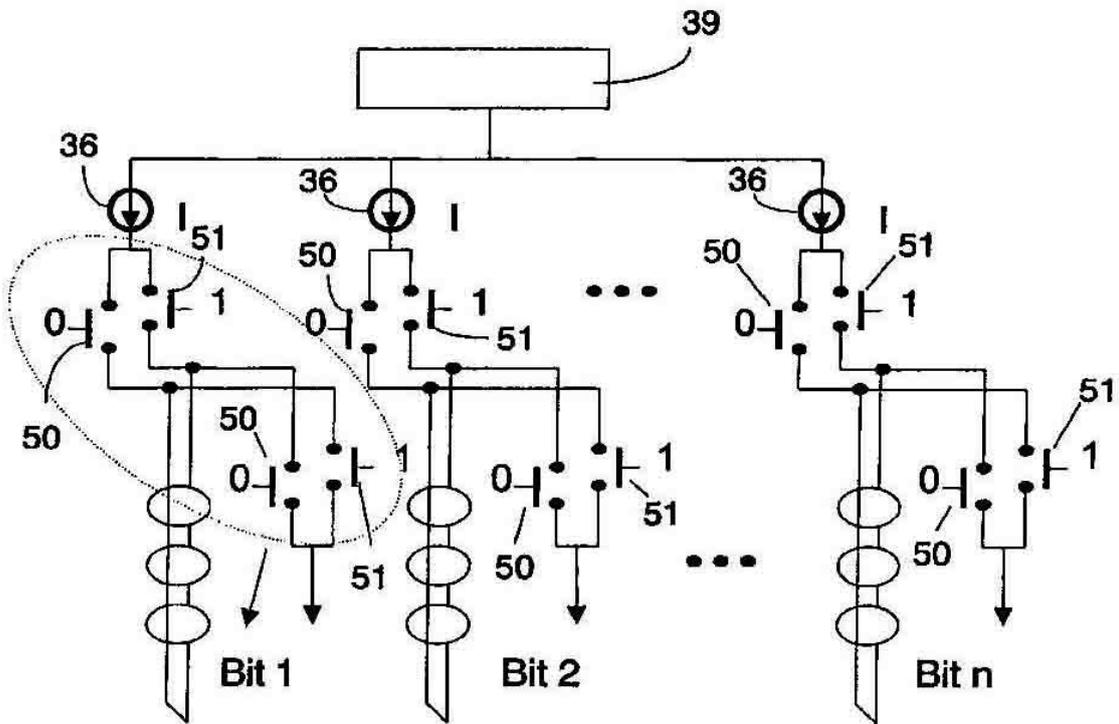


Fig. 8

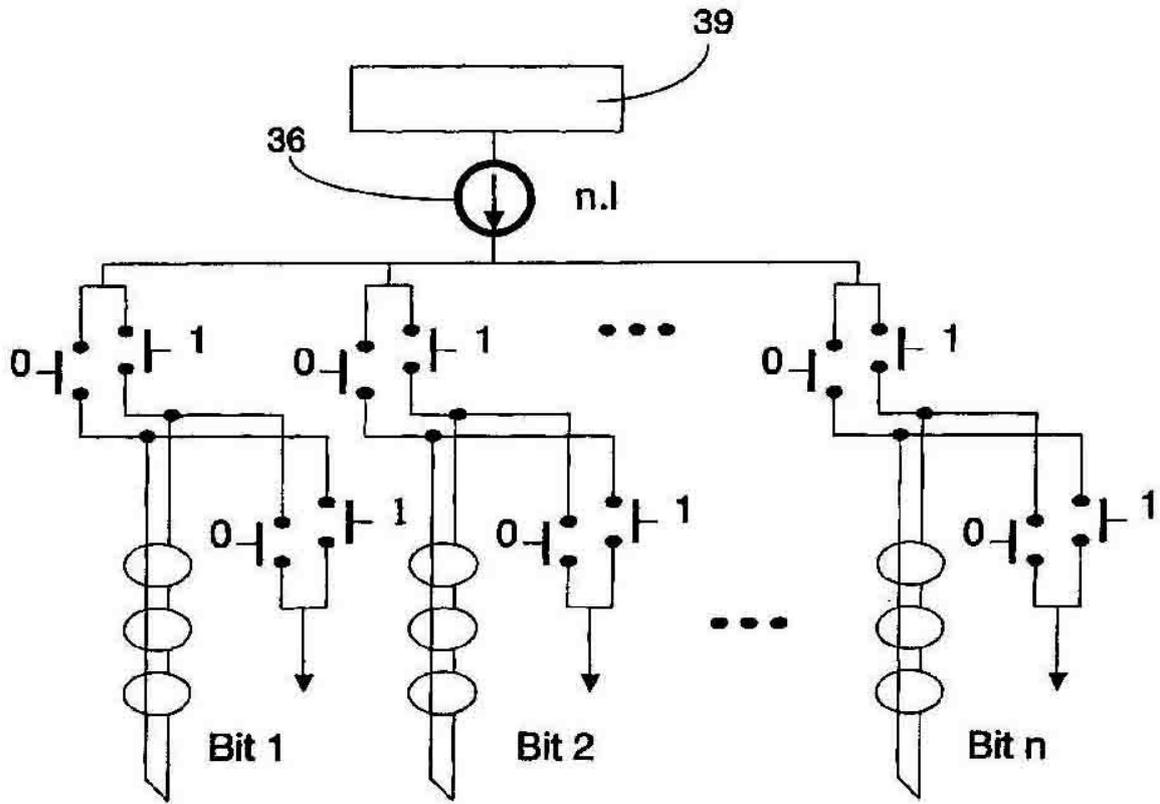


Fig. 9

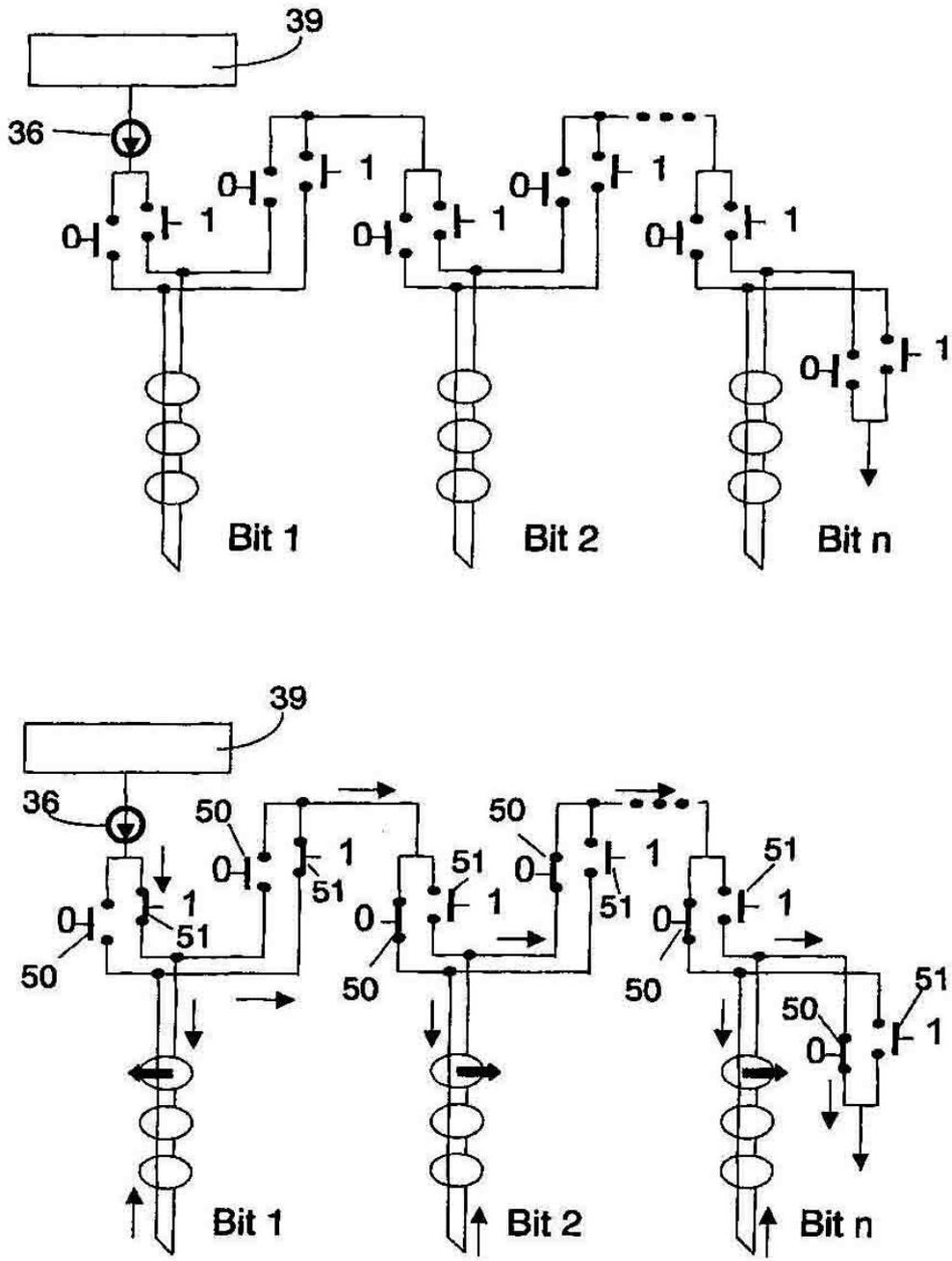


Fig. 10

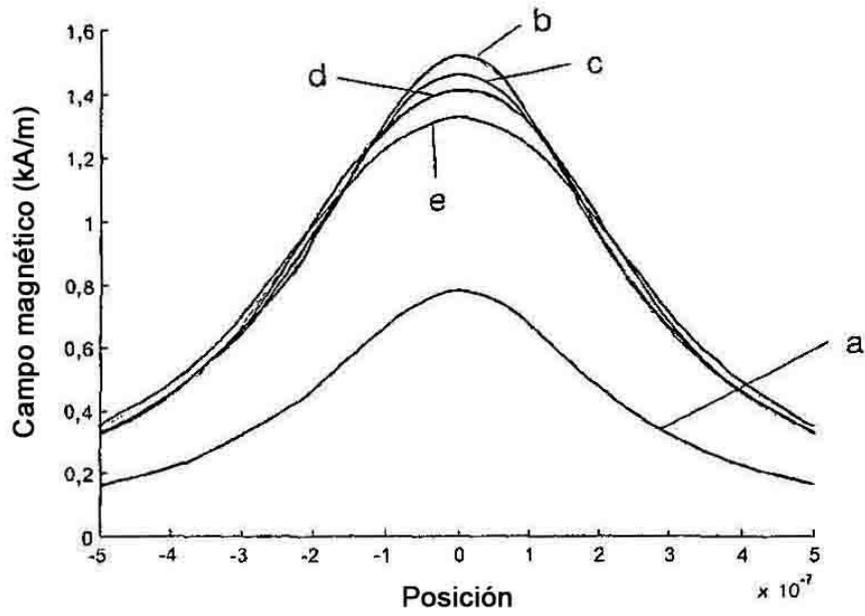


Fig. 12

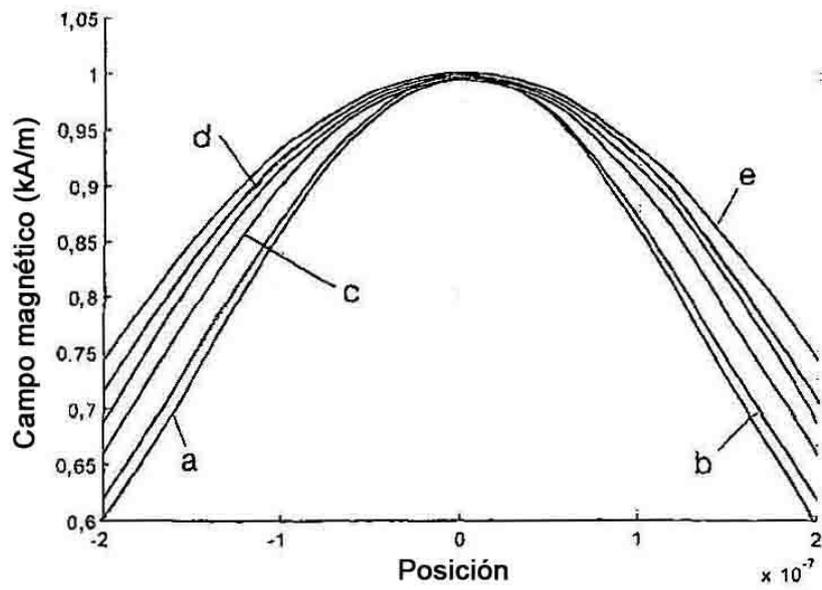


Fig. 13

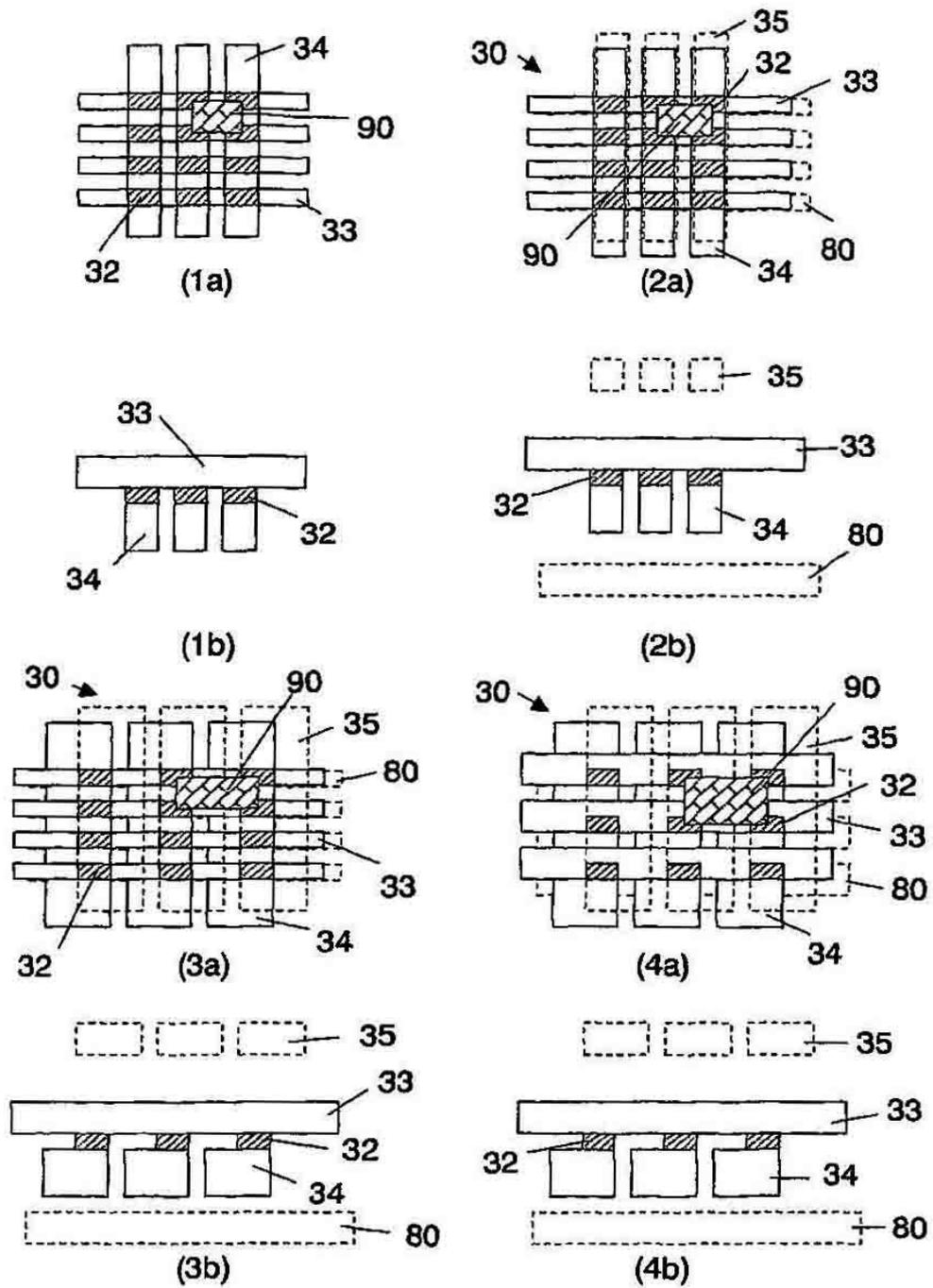


Fig. 14