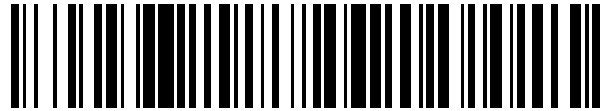


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 407 132**

51 Int. Cl.:

H04M 1/725 (2006.01)

H04M 11/06 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **02.02.2001 E 01910408 (2)**

97 Fecha y número de publicación de la concesión europea: **20.03.2013 EP 1252784**

54 Título: **Interfaz entre módem y módulo de interfaz de abonado (SIM)**

30 Prioridad:

04.02.2000 US 180228 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

11.06.2013

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)
5775 MOREHOUSE DRIVE
SAN DIEGO, CA 92121-1714, US**

72 Inventor/es:

**HUTCHISON, JAMES, A., IV y
SUTANKAYO, STEVEN, I.**

74 Agente/Representante:

CARPINTERO LÓPEZ, Mario

ES 2 407 132 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Interfaz entre módem y módulo de interfaz de abonado (SIM)

Antecedentes de la invención

Campo de la invención

- 5 La presente invención se refiere, en general, a dispositivos de comunicación inalámbrica, y más en particular, a un dispositivo de comunicación inalámbrica, tal que, incluye un módulo de identidad de abonado.

Técnica anterior

10 Un módulo de identidad de abonado (SIM) es una tarjeta inteligente, o similar, que se usa en conexión con un dispositivo de comunicación inalámbrica (WCD) tal como, por ejemplo, un radioteléfono celular. Un SIM convencional incluye un pequeño sistema de ordenador que tiene un controlador y una memoria. La memoria de SIM contiene una información en relación con un usuario / abonado del WCD, que incluye, por ejemplo, un identificador de usuario / abonado, una guía de teléfonos que identifica un banco almacenado de números de teléfono, mensajes, secuencias de cifrado para unas comunicaciones de datos seguras durante la comunicación, y así sucesivamente. Típicamente, un abonado puede instalar el SIM en, o retirar el SIM de, el WCD. El SIM puede retirarse de un primer WCD e instalarse en un segundo WCD, permitiendo, de ese modo al usuario, la flexibilidad de ser capaz, esencialmente, de transportar su "identidad" entre los WCD.

15 Un SIM convencional incluye una interfaz eléctrica relativamente simple, que incluye un puerto de E/S de SIM para transmitir datos serializados a y para recibir datos serializados de otro dispositivo (tal como un WCD), una entrada de reloj de SIM para recibir un reloj, y una entrada de restablecimiento para recibir una señal de restablecimiento. No obstante, la interconexión de manera funcional con el SIM convencional (por ejemplo, la interacción con y el acceso a datos a partir del SIM) puede ser complicada debido a que el SIM tiene un procesador, y debido a que existen en la actualidad diversas normas (tal como las normas del sistema mundial para comunicaciones móviles (GSM)), que requieren, en general, un esquema relativamente elaborado para la comunicación con un SIM. Por lo tanto, la interconexión de manera funcional con el SIM a través de una interfaz de SIM funcional es más complicada que simplemente leer datos de una memoria, por ejemplo. En su lugar, el SIM y un dispositivo solicitante conectado al mismo (por ejemplo, el WCD) intercambian realmente instrucciones y respuestas de una forma de ida y vuelta. El hecho de que algunos SIM no cumplen con las normas de interfaz de SIM aceptadas en general (tal como GSM) constituye una complicación adicional.

20 El documento EP 0 926 619 A1 proporciona una interfaz en la que una tarjeta inteligente recibe una señal de reloj con una frecuencia establecida de acuerdo con cualquiera de un intervalo predeterminado de velocidades de operación para mejorar la velocidad de comunicación. La transferencia de datos entre la tarjeta inteligente y la interfaz es síncrona con la velocidad de comunicación de tarjeta inteligente y el reloj de interfaz, y la velocidad de procesamiento de los medios de serialización de interfaz se establecen de forma automática cuando se ajusta la velocidad de reloj de interfaz.

25 El documento: "Data Sheet – TDA8005 – Low-power smart card coupler", Philips, con fecha 25-09-1996, da a conocer un acoplador de tarjeta inteligente de baja potencia. El acoplador de tarjeta genera un reloj para el microcontrolador y un reloj tanto para el UART como para la tarjeta inteligente.

30 Por lo tanto, existe una necesidad de proporcionar una interfaz para la interconexión de un WCD con un SIM de forma tanto eléctrica como funcional, mediante lo cual el WCD puede controlar y acceder a la información contenida en el SIM. Existe una necesidad relacionada de proporcionar una interfaz de este tipo que posibilite que un WCD se interconecte con un SIM que cumple con las normas de interfaz de SIM aceptadas en general, y un SIM que no cumple con tales normas.

35 Existe una necesidad siempre creciente de reducir el consumo de potencia en, y el recuento de partes, el tamaño y el coste de un WCD. Por lo tanto, es deseable reducir la totalidad de estos aspectos en un WCD que incluye una interfaz para la interconexión del WCD con un SIM.

Breve resumen de la invención

Sumario

40 La presente invención proporciona un procedimiento y circuito para la interconexión de un módem en un WCD con un SIM. El SIM incluye un puerto de entrada / salida (E/S) para transmitir y recibir datos serie, una entrada de reloj para recibir un reloj de SIM, y una entrada de restablecimiento para recibir una señal de restablecimiento. En una realización, la presente invención comprende un circuito para la interconexión del módem con el SIM. El circuito comprende un controlador de módem y un transmisor / receptor universal asíncrono (UART) conectado con el controlador de módem. El UART incluye un transmisor y un receptor para, respectivamente, transmitir datos a y recibir datos del puerto de E/S de SIM a través de una línea de datos común. El circuito también incluye un circuito

5 de reloj programable que está adaptado para generar el reloj de SIM y el reloj de UART en base a un reloj común que se proporciona al circuito de reloj programable. El circuito de reloj programable está adaptado para generar el reloj de SIM y el reloj de UART de manera independiente uno de otro en respuesta a una señal de control de reloj a partir del controlador de módem y está adaptado además para habilitar y deshabilitar de forma selectiva el reloj de SIM de manera independiente del reloj de UART en respuesta a una señal de control de habilitación / deshabilitación de reloj de SIM.

De acuerdo con un aspecto de la presente invención, cada uno del controlador de módem, el UART y el circuito de reloj programable se construye sobre la misma microplaca de circuito integrado (CI).

10 De acuerdo con otro aspecto más de la presente invención, el controlador de módem está adaptado para configurar el UART para funcionar en un modo de bytes en el que el receptor de UART recopila los bytes de datos serializados a partir del transmisor de UART o el puerto de E/S de SIM cuando se transmiten a una tasa de baudios programable.

15 De acuerdo con otro aspecto de la presente invención, el controlador de módem está adaptado para configurar el UART para funcionar en un modo de muestreo en el que el receptor de UART muestrea de forma repetitiva un estado de señal de la línea de datos común a una tasa de muestreo que es un múltiplo de la tasa de baudios programable con el fin de recopilar unos bytes de datos de muestreo. El controlador de módem está adaptado además para leer los bytes de datos de muestreo y para detectar unas condiciones de error en relación con el SIM en base a los bytes de datos de muestreo recopilados por el receptor de UART.

20 De acuerdo con otro aspecto más de la presente invención, el circuito incluye un circuito de restablecimiento que está adaptado para obtener y, de forma selectiva, imponer y eliminar la imposición de la señal de restablecimiento de SIM en respuesta a una señal de control de restablecimiento de SIM a partir del controlador de módem.

25 El puerto de E/S de SIM está configurado como un puerto de E/S de drenador abierto y la línea de datos común está conectada entre el puerto de E/S de SIM y el receptor de UART. De acuerdo con otro aspecto de la presente invención, el circuito comprende además un circuito de I/F de bus que tiene una entrada acoplada con el transmisor de UART y una salida acoplada con la línea de datos común. El circuito de I/F de bus está adaptado para presentar una alta impedancia para la línea de datos común cuando el transmisor aplica un primer nivel lógico a la entrada del circuito de interfaz de drenador abierto, y una baja impedancia para las señales en la línea de datos común cuando el transmisor aplica un segundo nivel lógico a la entrada del circuito de interfaz de drenador abierto.

30 De acuerdo con otro aspecto más de la presente invención, el circuito comprende un primer conmutador de alimentación conectado entre un rail de fuente de alimentación del WCD que se usa para suministrar potencia al circuito de I/F de bus y una entrada de potencia del circuito de I/F de bus. El primer conmutador de alimentación está adaptado para, de forma selectiva, conectar y desconectar el rail de fuente de alimentación de WCD a y de la entrada de potencia del circuito de I/F de bus en respuesta a una primera señal de control de conmutador. El circuito también comprende un primer circuito de control de conmutador que está adaptado para obtener la primera señal de control de conmutador en respuesta a una primera señal de control a partir del controlador de módem, mediante lo cual el controlador de módem puede, de forma selectiva, aplicar una alimentación a y retirar la alimentación del SIM.

40 De acuerdo con otro aspecto más de la presente invención, el circuito comprende un segundo conmutador de alimentación conectado entre un rail de fuente de alimentación del WCD que se usa para suministrar potencia al SIM y una entrada de potencia del SIM. El segundo conmutador de alimentación está adaptado para, de forma selectiva, conectar y desconectar el rail de fuente de alimentación de WCD a y de la entrada de potencia de SIM en respuesta a una segunda señal de control de conmutador. El circuito comprende además un segundo circuito de control de conmutador que está adaptado para obtener la segunda señal de control de conmutador en respuesta a una segunda señal de control a partir del controlador de módem, mediante lo cual el controlador de módem puede, de forma selectiva, aplicar una alimentación a y retirar la alimentación del SIM.

45 De acuerdo con un aspecto incluso más adicional de la presente invención, el circuito comprende un temporizador de intervalos que está adaptado para generar una interrupción para el controlador de módem después de un tiempo de retardo programable en base a un reloj recibido por el temporizador de intervalos y de acuerdo con una señal de control de retardo a partir del controlador de módem.

50 En otra realización, la presente invención comprende un procedimiento de interconexión del módem con el SIM. El procedimiento comprende configurar el UART para funcionar en el modo de muestreo y transmitir un byte al SIM a través de la línea común usando el transmisor de UART. El procedimiento comprende además muestrear de forma repetitiva un estado de la línea común durante una ventana de señal de error que tiene lugar después de que el byte se haya transmitido, recopilando de ese modo unos bytes de muestreo indicativos de si ha tenido lugar un error en relación con el SIM. El procedimiento comprende además determinar si el error en relación con el SIM ha tenido lugar en base a los bytes de muestreo, y volver a transmitir el byte al SIM cuando se determina que el error en relación con el SIM ha tenido lugar.

Características y ventajas

5 La presente invención proporciona una interfaz, incluyendo un procedimiento y circuito, para la interconexión de un WCD con un SIM de forma tanto eléctrica como funcional, mediante lo cual el WCD puede controlar y acceder a la información contenida en el SIM. La interfaz es lo bastante flexible como para posibilitar que el WCD se interconecte con un SIM que cumple con las normas de interfaz de SIM aceptadas en general, y un SIM que no cumple con tales normas.

La interfaz incluye una pluralidad de circuitos de interfaz construidos sobre una única microplaca de circuito integrado, reduciendo de ese modo el recuento de partes, el tamaño y los requisitos de potencia en el WCD.

10 La interfaz reutiliza los circuitos y las capacidades de un módem del WCD, incluyendo un controlador de módem, en lugar de añadir un controlador dedicado para implementar y controlar la interfaz, reduciendo adicionalmente de ese modo el recuento de partes de y conservando la potencia en el WCD.

15 Por ejemplo, la interfaz proporciona una conectividad de datos entre el módem y el SIM a través de un UART de módem. La interfaz obtiene y controla un reloj de UART y un reloj de SIM de manera independiente uno de otro. Asimismo, la interfaz obtiene y controla una señal de restablecimiento de SIM de manera independiente de los relojes de SIM y de UART. Como resultado, la interfaz tiene la flexibilidad de inicializar y/o de restablecer la lógica en el SIM, de detectar unas condiciones de error transmitidas mediante el SIM, de detectar cuando el SIM se ha instalado en y se ha retirado del WCD, y así sucesivamente.

20 La interfaz incluye un circuito de interfaz de bus conectado entre el módem y el SIM, posibilitando de ese modo que el módem y el SIM compartan una línea de datos común que se usa para la comunicación de datos entre los dos dispositivos. La interfaz puede muestrear de forma repetitiva la línea de datos común en un modo de muestreo para detectar unas condiciones de error asociadas con el SIM. Como alternativa, la interfaz puede muestrear la línea de datos común en un modo de bytes, recopilando de ese modo unos bytes de datos o caracteres que se comunican en la línea de datos común.

25 La interfaz puede, de forma selectiva, aplicar una alimentación a y retirar la alimentación del circuito de interfaz de bus, conservando de ese modo la potencia en el WCD y protegiendo el SIM y el módem cuando el SIM no se encuentra en uso.

La interfaz puede, de forma selectiva, aplicar una alimentación a y retirar la alimentación del SIM, conservando adicionalmente de ese modo la potencia en el WCD.

Breve descripción de los dibujos / figuras

30 Las anteriores y otras características y ventajas de la invención serán evidentes a partir de la siguiente descripción más particular de una realización preferente de la invención, tal como se ilustra en los dibujos adjuntos.

La figura 1 es un diagrama de bloques de un WCD a modo de ejemplo en el que la presente invención puede implementarse.

35 La figura 2A es un diagrama de bloques de una porción externa de una interfaz de SIM de la figura 1, de acuerdo con una realización de la presente invención.

La figura 2B es un diagrama de circuitos de un circuito de interfaz de bus a modo de ejemplo de la figura 2A, de acuerdo con la presente invención.

La figura 3 es un diagrama de bloques de una porción interna de una interfaz de SIM de la figura 1, de acuerdo con una realización de la presente invención.

40 La figura 4 es una serie de diagramas de sincronismo a modo de ejemplo (a) a (g) que se corresponden con las señales o los relojes de una interfaz de SIM de la figura 1.

La figura 5 es un diagrama de flujo de un procedimiento a modo de ejemplo asociado con el envío de un byte de datos de un módem a un SIM de la figura 1, de acuerdo con una realización de la presente invención.

45 La figura 6 es un diagrama de flujo de un procedimiento a modo de ejemplo que se corresponde con una rutina de servicio de interrupción de recepción, de acuerdo con una realización de la presente invención.

La figura 7 es un diagrama de bloques de un sistema de ordenador ejemplar en el cual pueden implementarse porciones de la presente invención.

Descripción detallada de la invención

Entorno

50 La figura 1 es un diagrama de bloques de un WCD a modo de ejemplo 104 en el que la presente invención puede implementarse. Ejemplos no limitantes del WCD 104 incluyen un radioteléfono celular, un radioteléfono de satélite, una tarjeta PCMCIA incorporada en un ordenador, y así sucesivamente. El WCD 104 incluye una antena de transmisión / recepción 106 y un módulo de procesamiento de señal 108 acoplado con la antena 106. El WCD 104 puede estar acoplado con un ordenador 110 mediante un enlace de datos 112.

El módulo de procesamiento de señal 108 incluye una sección de transmisión (Rx) y de transmisión (Tx) de radiofrecuencia (RF) 116, un módem 120 y un SIM convencional 122 que está adaptado para instalarse en (por ejemplo, enchufarse en) y retirarse (por ejemplo, desenchufarse) del módulo de procesamiento de señal 108. El módem 120 incluye una sección de desmodulador / descodificador y una sección de codificador / modulador, ambas acopladas con la sección de Rx / Tx de RF 116. El módem 120 también incluye un controlador de módem para controlar el módem y el SIM 122, como se describirá a continuación con detalle. El SIM convencional 122 incluye un pequeño sistema de ordenador que tiene un controlador y una memoria. La memoria de SIM contiene una información en relación con un usuario / abonado del WCD 104, incluyendo, por ejemplo, un identificador de usuario / abonado, una guía de teléfonos que identifica un banco almacenado de números de teléfono, mensajes, secuencias de cifrado para unas comunicaciones de datos seguras durante la comunicación, y así sucesivamente. La presente invención puede usarse con un SIM que cumple con las siguientes normas: ISO / IEC 7816, TIA / EIA IS-820, GSM 11.11 y GSM 11.12. No obstante, la presente invención no se limita al uso con un SIM de este tipo, y puede usarse, por lo tanto, con un SIM que no cumple estrictamente con tales normas.

El módulo de procesamiento de señal 108 también incluye una interfaz de SIM (I/F) 130 (que se representa en la línea de puntos en la figura 1), que se construye y se acciona de acuerdo con los principios de la presente invención, para la interconexión del módem 120 con el SIM 122. La I/F de SIM 130 incluye una I/F de SIM interna 130a dentro de o interna al módem 120. La I/F de SIM 130 también incluye una I/F de SIM externa 130b externa al módem 120. El módem 120 puede controlar y acceder a la información contenida en el SIM 122 a través de la I/F de SIM 130, de una forma que se describirá a continuación con detalle.

Una breve visión de conjunto de la operación del WCD 104 se proporciona a continuación por compleción. En un sentido de recepción, la antena 106 del WCD 104 recibe una señal de RF 140 transmitida desde otro dispositivo de comunicación inalámbrica (que no se muestra), tal como una estación base, un dispositivo móvil, y así sucesivamente. La señal de RF 140 puede cumplir con cualquier número de protocolos de comunicación incluyendo, por ejemplo, un protocolo de comunicación de acceso múltiple por división de código (CDMA). Además, la señal de RF 140 puede portar una información con a la que se da formato de acuerdo con un protocolo de datos, tal como TCP / IP (protocolo de control de transacción / protocolo de Internet).

La antena 106 proporciona la señal de RF 140 a la sección de Rx / Tx de RF 116. La sección de RF 116 realiza una conversión descendente en frecuencia de la señal de RF recibida, y proporciona una señal con conversión descendente en frecuencia, tal como una señal de banda base o de frecuencia intermedia (IF), a la sección de desmodulador / descodificador del módem 120. La sección de desmodulador / descodificador desmodula y a continuación descodifica la señal con conversión descendente para producir una señal desmodulada y descodificada, disponible para su uso en el WCD 104 o el ordenador 110, por ejemplo.

En un sentido de transmisión, la sección de modulador / codificador del módem 120 codifica y modula unos datos para su transmisión de forma inalámbrica a un dispositivo remoto, y proporciona una señal de IF o de banda base codificada y modulada a la sección de Rx / Tx de RF 116. La sección de Rx / Tx de RF 116 realiza una conversión ascendente en frecuencia de la señal de IF o de banda base para producir una señal de transmisión de RF. La sección de Rx / Tx de RF 116 proporciona la señal de transmisión de RF a la antena 106, para su transmisión de forma inalámbrica a la antena.

I/F de SIM externa (130b)

La figura 2A es un diagrama de bloques de la I/F de SIM externa 130b, de acuerdo con una realización de la presente invención. En la figura 2A, la I/F de SIM externa 130b se representa en relación tanto con el módem 120 como con el SIM convencional 122. El SIM convencional 122 incluye un puerto de entrada / salida (E/S) de SIM 206 para transmitir bits de datos serie a y recibir bits de datos serie del módem 120, una entrada de reloj de SIM 208, y una entrada de restablecimiento de SIM 210.

El puerto de E/S de SIM 206 puede transmitir una señal de datos, que incluye bits de datos serie, a un puerto de recepción (etiquetado "RX") del módem 120 a través de una línea 212 de datos común conectada entre el puerto de E/S de SIM y el puerto de RX de módem. El módem 120 incluye un puerto de transmisión (etiquetado "TX") para transmitir una señal de datos, que incluye bits de datos serie, al puerto de E/S de SIM 206. El puerto de TX de módem transmite la señal de datos al puerto de E/S 206 a través de un circuito de I/F de bus 214 que tiene una entrada conectada con el puerto de TX de módem y una salida conectada con la línea 212 de datos común. El puerto de TX de módem transmite en primer lugar la señal de datos a la entrada de circuito de I/F de bus y, como respuesta, la salida de circuito de I/F de bus transmite la señal de datos a la E/S de SIM 206 a través de la línea 212 de datos común. Por lo tanto, el módem 120 transmite datos serie a y recibe datos serie del puerto de E/S de SIM 206 a través de la línea 212 de datos común. En la presente invención, el módem 120 y el puerto de E/S de SIM 206 puede compartir de forma segura la línea 212 de datos común debido un circuito de I/F de bus 214, tal como se describirá a continuación con más detalle.

El módem 120 obtiene un reloj de SIM ("SIM_CLK") en una salida de módem etiquetada "CLK" en la figura 2A, y transmite el reloj de SIM a la entrada de SIM 208 a través de una línea de reloj 220. El reloj de SIM acciona la lógica dentro del SIM 122. El módem 120 puede habilitar y deshabilitar de forma selectiva el reloj de SIM para controlar el

SIM 122.

El módem 120 obtiene una señal de restablecimiento de SIM ("SIM RST") en una salida de módem etiquetada "RST" en la figura 2A, y transmite la señal de restablecimiento de SIM a la entrada de restablecimiento de SIM 210 a través de una línea de restablecimiento 222. La señal de restablecimiento de SIM puede usarse para restablecer el SIM 122. El módem 120 puede, de forma selectiva, imponer y eliminar la imposición de la señal de restablecimiento de SIM para controlar el SIM 122.

Un primer rail de fuente de alimentación 230 (etiquetado " V_{DD} de SIM") externo al módem 120 suministra potencia a una entrada de fuente de alimentación del SIM 122 a través de un conmutador de alimentación de SIM 232. El conmutador 232 de alimentación puede, de forma selectiva, aplicar una alimentación a y retirar la alimentación del SIM 122 en respuesta a una señal de control de potencia de SIM que se proporciona al conmutador 232 a través de una línea 234. El módem 120 obtiene la señal de control de potencia de SIM en una primera salida de habilitación de potencia del módem 120 (etiquetada "PWR EN1"), mediante lo cual el módem puede apagar y encender de forma selectiva el SIM 122 para conservar la potencia cuando el SIM 122 no se encuentra en uso. Un circuito de conmutación ejemplar para el conmutador 232 de alimentación incluye un transistor FET que tiene un trayecto de corriente fuente–drenador conectado entre el rail de fuente de alimentación 230 y la entrada de fuente de alimentación del SIM 122, y un electrodo de puerta conectado con la línea 234.

Un segundo rail de fuente de alimentación externo 240 (etiquetado " V_{DD} de Bus") suministra potencia a una entrada de fuente de alimentación del circuito de I/F de bus 214 a través de un conmutador de alimentación de bus 244. Los raíles de fuente de alimentación 230 y 240 pueden ser los mismos o diferentes raíles de fuente de alimentación. El conmutador 244 de alimentación puede aplicar una alimentación a y retirar la alimentación del circuito de I/F de bus 214 en respuesta a una señal de control de potencia de bus que se proporciona al conmutador 244 a través de una línea 248. El módem 120 obtiene la señal de control de potencia de bus en una segunda salida de habilitación de potencia del módem 120 (etiquetada "PWR EN2"), mediante lo cual el módem puede apagar y encender de forma selectiva el circuito de I/F de bus 214 para conservar adicionalmente la potencia y proteger los circuitos de SIM y de módem en la presente invención. El conmutador 244 de alimentación puede incluir un circuito de conmutación similar al del conmutador 234, que se describe anteriormente.

Tal como se describe anteriormente, la I/F de SIM externa 130b incluye unos conmutadores 232 de alimentación y 244, el circuito de I/F de bus 214, y las diversas líneas de señal 234, 248, 212, 220, y 222, y así sucesivamente, necesarias para transportar las señales de interfaz que se mencionan anteriormente (por ejemplo, SIM_CLK, SIM_RST, señales de datos y señales de control de potencia) entre el módem 120 y el SIM 122.

Circuito de I/F de bus

Tal como se describe anteriormente, el módem 120 y el SIM 122 comparten la línea común 212. El puerto de E/S de SIM 206 está configurado como una salida de drenador abierto. Tales salidas de drenador abierto se conocen en la técnica. Por lo tanto, en el presente documento se hace referencia a la línea común 212, acoplada con el puerto de E/S de SIM 206, como un bus de drenador abierto. El circuito de I/F de bus 214 proporciona un mecanismo mediante el cual o bien el módem 120 o bien el SIM 122 puede accionar la línea común 212 (el bus de drenador abierto) hasta un nivel de voltaje deseado sin dañar el otro dispositivo que comparte la línea común, tal como se describe a continuación.

En la presente invención, cada uno de los puertos de transmisión y de recepción de módem TX y RX tiene una función dedicada. El TX incluye un circuito de accionamiento para accionar de forma activa una línea acoplada con el mismo hasta un nivel de voltaje o bien alto o bien bajo (que se corresponde con un valor binario lógico alto "1" o uno lógico bajo "0", por ejemplo). El puerto de recepción de módem RX puede detectar (es decir, muestrear) un nivel de voltaje en la línea común 212 y traducir el nivel o bien a un valor binario lógico alto "1" o bien a uno lógico bajo "0". En general, el puerto de RX no puede detectar el nivel (es decir, el estado) del puerto de TX a menos que exista una conexión física entre los puertos de RX y de TX.

Debido a que el circuito de accionamiento de puerto de TX acciona de forma activa la línea acoplada con el mismo, otro dispositivo acoplado con y que acciona la misma línea de una forma que entra en conflicto con el puerto de TX puede dar lugar a daño en el circuito de accionamiento de puerto de TX y/o dar como resultado una extracción de corriente innecesaria. Por ejemplo, la conexión del puerto de E/S de SIM 206 directamente con el puerto de TX de módem podría dar como resultado una condición en la que el puerto de TX de módem esté accionando un nivel lógico alto mientras que el puerto de E/S de SIM 206 esté accionando un nivel lógico bajo mediante, por ejemplo, la provisión de un trayecto de baja resistencia a masa. Debido a que existe una diferencia de potencial a través de un trayecto de baja resistencia de este tipo a masa, el puerto de E/S de SIM 206 puede absorber una corriente elevada a partir del puerto de TX de módem en la condición que se menciona anteriormente. Como resultado, puede tener lugar un daño o bien al módem 106 o bien al SIM 122.

Para la interconexión de forma segura tanto del puerto de TX como del de RX de módem con el puerto de E/S de SIM 206, la I/F de bus 214 adapta el puerto de TX de módem a una configuración de bus de drenador abierto compatible con el puerto de E/S de SIM 206. La I/F de bus 214 funciona tal como sigue:

1) cuando el puerto de TX de módem está accionando un valor lógico alto en la entrada para el circuito de I/F de bus 214, la salida del circuito de I/F de bus presenta una alta impedancia para la línea común 212, mediante lo cual un dispositivo externo conectado con la línea común puede o bien “elevar” el voltaje en la línea común 212 a un valor lógico alto, o bien “bajar” el voltaje a un nivel lógico bajo; y

2) cuando el puerto de TX de módem está accionando un valor lógico bajo en la entrada para el circuito de I/F de bus 214, la salida del circuito de I/F de bus 214 presenta un trayecto de baja impedancia a masa para las señales en la línea común 212 (por ejemplo, para el puerto de E/S de SIM 206), mediante lo cual el voltaje en la línea común 212 se acciona hasta un nivel lógico bajo.

La figura 2B es un diagrama de circuitos de un circuito de I/F de bus a modo de ejemplo 260 que se corresponde con el circuito de I/F de bus 214. En la figura 2B, una etiqueta de referencia “Rx” (tal como “R4”) indica una resistencia y una etiqueta de referencia “Qx” (tal como “Q1”) indica un transistor. El circuito de I/F de bus 260 incluye un primer transistor NPN 262 (Q2) y un segundo transistor NPN 264 (Q4) conectado en serie con el primer transistor NPN. Cada uno de los transistores 262 y 264 está configurado como un inversor de colector abierto. Tal como se describe anteriormente, un terminal de salida 266 del circuito de I/F de bus 260 (conectado con la línea común 212) presenta o bien un trayecto de alta impedancia o bien uno de baja impedancia a masa para las señales en la línea común, en respuesta a un nivel de voltaje alto o bajo, respectivamente, en un terminal de entrada 270 del circuito de I/F de bus (conectado con el puerto de TX de módem).

Por simplicidad, las dos fases inversoras que se corresponden con los transistores 262 y 264 se representan como idénticas en la figura 2A. No obstante, las fases inversoras no necesitan ser idénticas. Por ejemplo, la primera fase inversora puede ser un inversor lógico que se implementa en cualquier tipo de lógica, tal como TTL o CMOS, por ejemplo. Asimismo, la segunda fase inversora puede ser un MOSFET de enriquecimiento de canal N. Además, el uso de dos fases inversoras no es necesario. Puede usarse cualquier circuito que cumpla los requisitos de entrada / salida que se describen anteriormente.

Circuito interno

La figura 3 es un diagrama de bloques de la I/F de SIM interna 130a (que se representa junto con la I/F de SIM externa 130b, que se describe anteriormente) de acuerdo con una realización de la presente invención. En una realización preferente, una pluralidad de circuitos asociados con la I/F de SIM interna 130a se construye sobre una única microplaca de circuito integrado 301 dentro del módem 120 (tal como se describirá a continuación), reduciendo de forma ventajosa de ese modo el tamaño de, y el recuento de partes en, el WCD 104.

Controlador de módem

La I/F de SIM interna 130a incluye un controlador 302 de módem (a el que también se hace referencia como una unidad de procesamiento central (CPU)) acoplada con un bus de datos 304. Asociados con el bus de datos 304 se encuentran un bus de direcciones y unas señales de lectura y de escritura de datos (que no se muestran), como sería evidente para un experto en la materia. El controlador 302 de módem es, preferentemente, un controlador de 32 bits (tal como un controlador de conjunto de instrucciones reducido de 32 bits) y, de forma correspondiente, el bus de datos 304 es, preferentemente, un bus de 32 bits.

El controlador 302 de módem puede escribir datos y/o instrucciones (a las que también se hace referencia como señales de control) en otros componentes de circuito (que se describen a continuación) acoplados con el bus de datos 304. El controlador 302 de módem también puede leer datos de los otros componentes de circuito, como y cuando sea apropiado. El controlador 302 de módem puede acceder (por ejemplo, escribir en y/o leer de) a los diversos otros componentes acoplados con el bus de datos 304 usando una técnica de acceso asignado en memoria, una técnica de acceso a puertos de E/S, o cualesquiera otras técnicas de acceso, como sería evidente para un experto en la materia.

El controlador 302 de módem puede recibir una o más señales de interrupción 306, asociada cada una con una condición de interrupción diferente a partir de los diversos componentes de circuito acoplados con el bus de datos 304, tal como se describirá adicionalmente a continuación. Los mecanismos particulares asociados con la recepción de una interrupción se conocen bien en la técnica, y por lo tanto no se describirán adicionalmente.

El controlador 302 de módem controla los circuitos y las funciones en el módem 104 no directamente asociados con la interconexión del módem 104 con el SIM 122, tal como desmodular / descodificar, codificar / modular, y transferir datos dentro del módem 104 y entre el módem y unos dispositivos externos, tal como el ordenador 110. La presente invención reutiliza el controlador 302 de módem como un controlador de interfaz de SIM. Esto evita de forma beneficiosa la adición de un controlador separado dedicado al control de la interfaz de SIM, reduciendo de ese modo el consumo de potencia, el coste y el recuento de partes en el WCD 104, a la vez que se mantiene de forma ventajosa una interfaz de SIM flexible y potente.

La I/F de SIM interna 130a incluye además un circuito de control de potencia de SIM 308, un circuito de control de potencia de bus 310, un UART 312, un circuito de reloj de UART 314, un circuito de reloj de SIM 316, un temporizador 318 de intervalos y un circuito de restablecimiento de SIM 320, cada uno acoplado con el bus de datos 304.

Control de potencia

5 El circuito de control de potencia de SIM 308 obtiene la señal de control de potencia de SIM (que se menciona anteriormente en conexión con la figura 2A) en respuesta a una señal de control de potencia de SIM 330 (a la que también se hace referencia como una instrucción 330) que se recibe a partir del controlador 302 de módem, mediante lo cual el controlador 302 de módem puede apagar y encender el SIM 122.

10 De forma similar, el circuito de control de potencia de bus 310 obtiene la señal de control de potencia de bus (que también se menciona anteriormente en conexión con la figura 2A) en respuesta a una señal de control de potencia de bus 332 que se recibe a partir del controlador 302 de módem, mediante lo cual el controlador 302 de módem puede apagar y encender el circuito de I/F de bus 214. Los circuitos de control 308 y 310 pueden ser de tipo de enclavamiento para enclavar los valores de datos ("0" o "1") que se proporcionan a los mismos a través del bus de datos 304.

15 En realizaciones alternativas, se eliminan uno o ambos de los conmutadores 232 de alimentación y 244, y sus circuitos de control asociados 308 y 310. Por ejemplo, en una realización alternativa, el conmutador 232 y el rail de potencia 230 que se representan en la figura 2A pueden omitirse. En una realización de este tipo, el conmutador 244 de forma selectiva aplica potencia tanto al circuito de I/F de bus 214 como al SIM 122. Mediante la omisión del conmutador 232, la presente realización reduce de forma ventajosa el número de partes en el WCD 104.

Asimismo, uno o más del circuito de I/F de bus 214, y los conmutadores 244 y 232, pueden construirse sobre el circuito integrado 301, para formar, por lo tanto, parte de la I/F interna 130a en lugar del circuito externo 130b.

Transmisor / receptor universal asíncrono (UART)

20 El UART 312 incluye un transmisor de UART 334 (que se corresponde con el puerto de TX del módem 120) y un receptor de UART 336 (que se corresponde con el puerto de RX del módem 120). El controlador 302 de módem envía las señales de control de UART 338 al UART 312 para configurar y controlar el transmisor y receptor de UART 334 y 336. Por ejemplo, el controlador 302 de módem configura una tasa de baudios, el número de bits en una trama de caracteres (o byte), el número de bits de paro, y la paridad (par o impar) que usa el UART 312. El UART 312
25 proporciona una o más de las señales de interrupción 306 al controlador 302 de módem dependiendo de un estado del transmisor 334 y/o el receptor 336 de UART.

30 En un sentido de transmisión con respecto al módem 120, el controlador 302 de módem puede escribir uno o más bytes de datos 340, para su transmisión a la E/S de SIM 206, en el transmisor de UART 334. Como respuesta, el transmisor de UART 334 transmite los bytes de datos en forma de bits de datos serie a la E/S de SIM 206 a través del circuito de I/F de bus 214, tal como se menciona anteriormente.

35 En un sentido de recepción, el receptor de UART 336 puede muestrear de forma repetitiva un estado de señal (es decir, un nivel lógico) de la línea común 212 para recopilar unos bytes de muestreo que se corresponden con el estado de señal de la línea común. A continuación, el controlador 302 de módem puede leer los bytes de muestreo (etiquetados como los bytes de muestreo 342 en la figura 3) recopilados por el receptor de UART 336, a partir del receptor de UART. El UART 312 proporciona una señal de interrupción (306) al controlador 302 de módem indicando que el UART ha recibido (y recopilado unos bytes de muestreo que se corresponden con) un byte de datos transmitido mediante el puerto de E/S de SIM 206 o el transmisor de UART 334, de una forma que va a describirse adicionalmente a continuación.

40 El UART 312 recibe un reloj de UART 344 obtenido o generado por el circuito de reloj de UART 314 (que se describe a continuación). El UART 312 puede transmitir y recibir datos serie a diferentes tasas de baudios determinadas por el reloj de UART 344 y de acuerdo con una señal de control de tasa de baudios (338) que se recibe a partir del controlador 302 de módem.

45 El receptor de UART 336 puede funcionar en uno cualquiera de dos modos, incluyendo un modo de bytes y un modo de muestreo, de acuerdo con una instrucción de control de modo (338) que se recibe a partir del controlador 302 de módem. Cuando se le indica el modo de bytes, el receptor de UART 336 recibe y recopila los bytes de datos serializados transmitidos mediante el puerto de E/S de SIM 206. Para hacer esto, el receptor de UART 336 muestrea los bits de datos serie recibidos a una tasa de muestreo conmensurable con una tasa de baudios a la que el puerto de E/S de SIM 206 (o el transmisor de UART 334) transmite los bits de datos serie a través de la línea 212 de datos común. Típicamente, el UART muestrea cada bit de datos serie recibido solo una vez o dos veces en el modo de bytes. Tal operación es convencional.
50

No obstante, cuando se le indica el modo de muestreo, el receptor de UART 336 muestrea de forma repetitiva la línea 212 de datos común a una tasa de muestreo muchas veces mayor que la tasa de baudios a la que el puerto de E/S de SIM 206 transmite los bits de datos serie. Por ejemplo, el receptor de UART 336 puede muestrear la línea común 212 a una tasa 16X una tasa de baudios actual, mediante lo cual el receptor de UART muestrea la línea común dieciséis veces durante un único tiempo de bit serie (de un bit serie transmitido mediante el puerto de E/S de SIM 206 o el transmisor de UART 334). En el presente ejemplo, el receptor de UART 336 recopila dieciséis bytes de muestreo por cada bit serie transmitido mediante el puerto de E/S de SIM 206.
55

El receptor de UART 336 puede muestrear la línea común 212 o bien en el modo de muestreo o bien en el de bytes mientras que el puerto de E/S de SIM 206 o el transmisor de UART 334 transmite datos a la línea común 212. Por lo tanto, el receptor de UART 336 puede funcionar de una forma envolvente, mediante lo cual el receptor muestrea y recopila datos transmitidos mediante el transmisor de UART 334. Asimismo, el receptor de UART 336 puede muestrear la línea común 212 cuando ni el puerto de E/S de SIM 206 ni el transmisor de UART 334 transmiten datos en la línea común 212.

Relojes y Sincronismo

La I/F de SIM interna 130a recibe un reloj 350 común a partir de una fuente de reloj externa 352, tal como un oscilador de cristal. Las frecuencias ejemplares del reloj 350 común incluyen 19,2, 19,68 y 19,8 MHz. Cada uno del circuito de reloj de UART programable 314, el circuito de reloj de SIM programable 316 y el temporizador de intervalos programable 318 recibe el reloj 350 común en las entradas respectivas de los mismos.

El circuito de reloj de UART 314 obtiene el reloj de UART 344 en base al reloj 350 común y de acuerdo con una señal de control de reloj de UART 352 que se recibe a partir del controlador 302 de módem. El circuito de reloj de UART 314 puede ser un divisor programable para dividir la frecuencia del reloj 350 común por un valor N de acuerdo con la señal de control de reloj de UART 352, produciendo de ese modo el reloj de UART 344 a una frecuencia controlada.

De forma similar, el circuito de reloj de SIM 316 obtiene la señal de reloj de SIM en base al reloj 350 común y de acuerdo con una primera señal de control de reloj (frecuencia) de SIM 354 que se recibe a partir del controlador 302 de módem. El circuito de reloj de SIM 316 puede ser un divisor programable para dividir la frecuencia del reloj 350 común por un valor M de acuerdo con la señal de control de reloj de SIM 354, produciendo de ese modo el reloj de SIM a una frecuencia controlada. Además, el circuito de reloj de SIM 314 puede habilitar y deshabilitar de forma selectiva el reloj de SIM en respuesta a una segunda señal de control (habilitación / deshabilitación) de reloj de SIM 356 que se recibe a partir del controlador 302 de módem. El circuito de reloj de SIM 316 aplica un valor lógico bajo ("0") o lógico alto ("1") estático a la línea de restablecimiento 220 en respuesta a la recepción de una señal de deshabilitación de reloj de SIM a partir del controlador 302 de módem.

El temporizador 318 de intervalos obtiene un tiempo de retardo programable en base al reloj 350 común y de acuerdo con una señal de control de temporizador 358 que se recibe a partir del controlador 302 de módem. El temporizador 318 de intervalos puede incluir un divisor programable y/o un contador para contar los ciclos de reloj del reloj 350 común. Durante la operación, el controlador 302 de módem programa el temporizador 318 de intervalos con un tiempo de retardo. Después de que el tiempo de retardo ha transcurrido, el temporizador 318 de intervalos proporciona una interrupción de tiempo de espera (306) al controlador 302 de módem, mediante lo cual el controlador 302 de módem puede mantener un seguimiento del sincronismo asociado con el control del SIM 122.

Restablecimiento

El circuito de control de restablecimiento de SIM 320 obtiene la señal de restablecimiento de SIM en respuesta a una señal 360 de control de restablecimiento de SIM que se recibe a partir del controlador 302 de módem, mediante lo cual el controlador 302 de módem puede restablecer el SIM 122. El circuito de control de restablecimiento de SIM 320 puede ser uno de enclavamiento para enclavar un valor de datos ("0" o "1") que se proporciona al mismo.

Diagramas de sincronismo de señal y de reloj

La figura 4 es una serie de diagramas de sincronismo a modo de ejemplo (a) a (g) de las señales asociadas con el circuito de interfaz de la presente invención. El diagrama de sincronismo (a) representa un byte de datos serializados a modo de ejemplo 402 aplicado a la línea 212 de datos común mediante o bien el puerto de E/S de SIM 206 o bien el transmisor de módem 334. El byte de datos serializados 402 incluye una secuencia ordenada en el tiempo de bits lógicos serie (asociado cada uno con un valor o estado de "1" lógico o "0" lógico). El byte de datos serializados 402 incluye un bit de inicio "ST" ("0" lógico), ocho bits de datos D0 a D7, un bit de paridad "P", y uno o más bits de paro "SP" ("1" lógico). El formato del byte de datos serializados 402 que se representa en el diagrama de sincronismo (a) es solo ejemplar. Otros formatos son posibles, incluyendo, por ejemplo, diferentes números de bits de paro.

Cuando el SIM 122 ha transmitido un byte de datos serializados (por ejemplo, el byte de datos 402) a, o recibido el mismo de, el módem 120, el SIM puede indicar una condición de error durante un periodo de tiempo 404 al que se hace referencia como una ventana de error de SIM 404, siguiendo el bit o bits de paro del byte de datos serializados. El SIM 122 indica una aparición de una condición de error de este tipo haciendo mediante pulsos a valor bajo del estado lógico de la línea común 212 a un "0" lógico con el fin de producir unos pulsos de error estrechos 406. Cada uno de los pulsos de error de SIM 406 asociados con la ventana de error 404 son de una duración sustancialmente más corta que cada uno de los bits de datos D0-D8.

El diagrama de sincronismo (b) es un cronograma a modo de ejemplo 408 que indica cuándo el receptor de UART 336 muestrea la línea 212 de datos común mientras que el receptor de UART se encuentra en el modo de muestreo. Cada una de las señales de muestreo 410 y 412 indica un caso de muestreo que da como resultado que se recopile un byte de muestreo por el receptor de UART 336. Mientras que se encuentra en el modo de muestreo, el receptor

de UART 334 puede detectar la aparición de unos pulsos de error estrechos 406 debido a la tasa de muestreo relativamente alta asociada con las señales de muestreo 412. De la presente forma, el controlador 302 de módem puede detectar uno o más errores de bits, errores de paridad, y condiciones de defecto a partir del SIM 122.

5 El diagrama de sincronismo (c) es un cronograma de interrupción de UART a modo de ejemplo 416 que se corresponde con el momento en el que el transmisor de UART 334 transmite el byte de datos serializados 402. Después de la transmisión del byte de datos 402, el transmisor de UART 334 impone una interrupción 418 (que se corresponde con la señal de interrupción 306) al controlador 302 de módem.

10 El diagrama de sincronismo (d) es un cronograma a modo de ejemplo que representa unos bytes de datos serializados consecutivos 422a y 422b transmitidos mediante el transmisor de UART 334 (o el puerto de E/S de SIM 206). El controlador 302 de módem impone un tiempo de guarda predeterminado 424 entre los bytes de datos 422a y 422b. De acuerdo con, por ejemplo, la norma GSM 11.11, el tiempo de guarda 424 puede ser mayor que un máximo número de bits de paro predeterminados asociados con cada uno de los bytes de datos 422a y 422b. Por lo tanto, tales tiempos de guarda pueden estar impuestos por el controlador 302 de módem usando el temporizador 318 de intervalos.

15 El diagrama de sincronismo (e) es un ejemplo del reloj de UART 344.

20 El diagrama de sincronismo (f) es un ejemplo del reloj de SIM (SIM_CLK) que se representa en relación con el reloj de UART 344. El controlador 302 de módem puede controlar el reloj de SIM de manera independiente y asíncrona con respecto al reloj de UART 344. Por ejemplo, tal como se representa en el trazado de forma de onda (f), el SIM_CLK incluye un ciclo de reloj completo inicial 430, una porción inicial de un segundo ciclo de reloj 432, a una porción de lógica a nivel bajo intermedia 434 que se corresponde con el momento en el que el SIM_CLK se ha deshabilitado mediante el controlador 302 de módem, y un ciclo de reloj subsiguiente 436 que se corresponde con el momento en el que el controlador 302 de módem ha habilitado de nuevo SIM_CLK.

25 Debido a que el reloj de SIM puede deshabilitarse mientras que el UART está funcionando para muestrear la línea común 212, el controlador 302 de módem puede detectar unos estados de bus no apropiados de la línea común 212. Tales estados no apropiados incluyen que la línea común 212 quede "bloqueada" a valor alto o bajo debido a que el SIM 122 esté funcionando de forma no apropiada, o debido a que el SIM se ha retirado de , o se ha instalado recientemente en, el WCD 104.

30 El diagrama de sincronismo (g) es un ejemplo de la señal de restablecimiento de SIM SIM_RST. En una secuencia de restablecimiento / inicialización de SIM ejemplar de acuerdo con la norma GSM 11.11, el controlador 302 de módem deshabilita el SIM_CLK, realiza la transición de SIM_RST desde un valor lógico alto, hasta un valor lógico bajo, y a continuación de vuelta a un valor lógico alto, y a continuación habilita el SIM_CLK. El controlador 302 de módem usa el temporizador de intervalos 320 para cronometrar tal secuenciación asíncrona de los relojes y las señales que se mencionan anteriormente.

Procedimientos

35 Envío de un byte

La figura 5 es un diagrama de flujo de un procedimiento de control 500 a modo de ejemplo (etiquetado "Enviar byte" en la figura 5) asociado con el envío (es decir, la transmisión) de un byte de datos desde el módem 102 hasta el puerto de E/S de SIM 206, de acuerdo con la presente invención. En una etapa inicial 502, el controlador 302 de módem indica al receptor de UART 336 el modo de muestreo.

40 En una etapa siguiente 504, el controlador 302 de módem transmite un byte de datos al transmisor de UART 334 e indica al UART que transmita el byte de datos. Como respuesta, el transmisor de UART 334 transmite el byte de datos como bits de datos serializados al puerto de E/S de SIM 206, a través de la línea común 212, mientras que el receptor de UART 336 muestrea de forma repetitiva la línea común 212.

45 Después de que el transmisor de UART 334 transmita el byte de datos, y el receptor de UART 336 reciba el mismo byte de datos de la forma envolvente que se describe anteriormente, el receptor de UART proporciona una interrupción de recepción (306) al controlador 302 de módem que indica la recepción del byte de datos. La interrupción de recepción está asociada con un estado o valor de interrupción de recepción, tal como el estado de interrupción = "Tx byte" (para "Transmitir byte"), o el estado de interrupción = "Tiempo de guarda de proceso", por ejemplo. En el presente caso, el estado de interrupción de recepción = "Tx byte" debido a que se conoce que el
50 transmisor de UART 334 ha transmitido un byte de datos.

La interrupción de recepción inicia una etapa siguiente 506. En la etapa 506, el controlador 302 de módem atiende la interrupción de recepción usando una rutina de servicio de interrupción de recepción (a la que se hace referencia mnemónicamente como una "ISR de Rx"). La ISR de Rx invoca unas etapas de procedimiento o de procesamiento particulares dependiendo del estado asociado con la interrupción de recepción. En el presente caso, la ISR de Rx invoca unas etapas de procedimiento de acuerdo con el estado de ISR de Rx = "Tx byte". Un procedimiento
55 detallado que se corresponde con la ISR de Rx se describe a continuación.

En una etapa siguiente 508, el controlador 302 de módem aguarda unos bytes de muestreo adicionales a partir del receptor de UART 334.

Rutina de servicio de interrupción

5 La figura 6 es un diagrama de flujo de un procedimiento 600 a modo de ejemplo que se corresponde con la ISR de Rx, que se menciona anteriormente. El procedimiento 600 se etiqueta "ISR de Rx" en la figura 6, y puede implementarse en el controlador 302 de módem. El procedimiento 600 (es decir, la ISR de Rx) se inicia mediante una interrupción de recepción a partir del UART 312.

10 En una etapa de decisión inicial 602, se determina si estado de ISR de Rx = "Tx byte" (tal como se menciona anteriormente en conexión con el procedimiento 500), o estado de ISR de Rx = "Tiempo de guarda de proceso".

15 Cuando el estado de ISR de Rx = "Tx byte" (como en la etapa 506 que se analiza anteriormente), el control de flujo prosigue hasta una etapa siguiente 604. En la etapa 604, se salta la totalidad de los bytes de muestreo recopilados por el receptor de UART 334 mientras que se estaba transmitiendo un byte de datos (por ejemplo, durante la etapa 504, que se analiza anteriormente), dejando solo los bytes de muestreo recopilados durante la ventana de señal de error de SIM (por ejemplo, la ventana de señal de error 404, que se analiza en conexión con el diagrama de sincronismo (a) de la figura 4).

20 En una etapa de decisión siguiente 606, los bytes de muestreo recopilados durante la ventana de señal de error se examinan para determinar si se indica una señal de error. Cuando no se indica señal de error alguna en la etapa 606, el control de flujo prosigue hasta una etapa siguiente 608. En la etapa 608, una señal de estatus se establece para indicar que el byte de datos (que se menciona en las etapas 504 y 604 anteriores) se envió con éxito.

En una etapa siguiente 610, el estado de ISR de Rx se establece a "Tiempo de guarda de proceso".

En una etapa siguiente 612, el proceso aguarda unos bytes de muestreo adicionales.

Las etapas de procedimiento 604–614 se invocan en la etapa 506 que se describe anteriormente en conexión con el procedimiento 500.

25 Por otro lado, cuando una señal de error se indica en la etapa 606, el flujo prosigue hasta una etapa siguiente 614. En la etapa 614, la señal de estatus se establece un "volver a enviar", indicando de ese modo que el byte de datos necesita volver a transmitirse. El flujo prosigue a continuación hasta la etapa 610.

30 Volviendo a la etapa de decisión inicial 602, cuando el estado de ISR de Rx = "Tiempo de guarda de proceso", el flujo prosigue hasta una etapa siguiente 620. En la etapa 620, se recuenta el número de bytes de muestreo recibidos (recopilados).

En una etapa de decisión siguiente 622, se determina si el número de bytes de muestreo recibidos es mayor que o igual al número de bytes de muestreo que se corresponden con un tiempo de guarda. Cuando se ha recopilado un número insuficiente de bytes de muestreo, el flujo prosigue hasta una etapa siguiente 624, en la que más bytes de muestreo se reciben.

35 Cuando se ha recopilado un número suficiente de bytes, el flujo prosigue hasta una etapa siguiente 626. En la etapa 626, el UART 312 se restablece, y el receptor de UART 336 se saca del modo de muestreo.

40 En una etapa de decisión siguiente 628, la señal de estatus se examina para determinar si la señal de estatus = "volver a enviar byte". Cuando la señal de estatus no es igual a "volver a enviar byte", el flujo prosigue hasta una etapa siguiente 630. En la etapa 630, un byte de datos siguiente puede transmitirse usando el procedimiento 500, por ejemplo.

Por otro lado, cuando la señal de estatus = "volver a enviar byte", el flujo prosigue hasta una etapa siguiente 632. En la etapa 632, el último byte de datos transmitido vuelve a transmitirse usando el procedimiento 500, por ejemplo.

Sistema de ordenador

45 Los procedimientos de la presente invención se implementan usando un controlador (por ejemplo, el controlador 302 de módem) que funciona en el contexto de un sistema basado en ordenador. A pesar de que puede usarse un soporte físico específico para comunicaciones para implementar la presente invención, la siguiente descripción de un sistema de ordenador de propósito general se proporciona por compleción. La presente invención se implementa, preferentemente, en una combinación de soporte lógico ejecutado por el controlador 302 de módem, por ejemplo, y circuitería de interfaz. En consecuencia, la invención puede implementarse en un sistema de ordenador o en otro sistema de procesamiento.

50

Un ejemplo de un sistema de ordenador 700 de este tipo se muestra en la figura 7. En la presente invención, los procedimientos o procesos que se describen a continuación, por ejemplo, los procedimientos 500 y 600, ejecutan en

el sistema de ordenador 700. El sistema de ordenador 700 incluye uno o más procesadores, tal como el procesador 704 (que se corresponde con el controlador 302 de módem, por ejemplo). El procesador 704 está conectado con una infraestructura de comunicaciones 706 (por ejemplo, un bus o red, que puede incluir el bus de datos 304 que se analiza en conexión con la figura 3). Diversas implementaciones de soporte lógico se describen en términos de este sistema de ordenador ejemplar. Después de la lectura de la presente descripción, será evidente para un experto en la materia relevante cómo implementar la invención usando otros sistemas de ordenadores y/o arquitecturas de ordenador.

El sistema de ordenador 700 también incluye una memoria principal 708, preferentemente una memoria de acceso aleatorio (RAM), y también puede incluir una memoria secundaria 710. La memoria secundaria 710 puede incluir, por ejemplo, una unidad de disco duro 712 y/o una unidad de almacenamiento extraíble 714, que representa una unidad de disco flexible, una unidad de cinta magnética, una unidad de disco óptico, etc. La unidad de almacenamiento extraíble 714 lee de y/o escribe en un elemento de almacenamiento extraíble 718 de una forma bien conocida. El elemento de almacenamiento extraíble 718, representa un disco flexible, una cinta magnética, un disco óptico, etc. que se lee y en el que se escribe mediante la unidad de almacenamiento extraíble 714. Tal como se apreciará, el elemento de almacenamiento extraíble 718 incluye un soporte de almacenamiento usable por ordenador que tiene almacenados en el mismo soporte lógico de ordenador y/o datos.

En implementaciones alternativas, la memoria secundaria 710 puede incluir otros medios similares para permitir que programas informáticos u otras instrucciones se carguen en el sistema de ordenador 700. Tales medios pueden incluir, por ejemplo, un elemento de almacenamiento extraíble 722 y una interfaz 720. Ejemplos de tales medios pueden incluir un cartucho de programa y una interfaz de cartucho (tal como lo que se encuentra en los dispositivos de vídeo juegos), una microplaca de memoria extraíble (tal como una EPROM o PROM) y el zócalo asociado, y otros elementos de almacenamiento extraíbles 722 e interfaces 720 que permiten que el soporte lógico y datos se transfieran desde el elemento de almacenamiento extraíble 722 hasta el sistema de ordenador 700.

El sistema de ordenador 700 también puede incluir una interfaz de comunicaciones 724. La interfaz de comunicaciones 724 permite que se transfieran el soporte lógico y datos entre el sistema de ordenador 700 y unos dispositivos externos. Ejemplos de la interfaz de comunicaciones 724 pueden incluir un módem, una interfaz de red (tal como una tarjeta de Ethernet), un puerto de comunicaciones, una tarjeta y ranura de PCMCIA, etc. El soporte lógico y los datos transferidos a través de la interfaz de comunicaciones 724 se encuentran en forma de unas señales 728 que pueden ser señales electrónicas, electromagnéticas, ópticas o de otro tipo, capaces de ser recibidas por la interfaz de comunicaciones 724. Estas señales 728 se proporcionan a la interfaz de comunicaciones 724 a través de un trayecto de comunicaciones 726. El trayecto de comunicaciones 726 porta las señales 728 y puede implementarse usando hilo o cable, fibra óptica, una línea de teléfono, un enlace de teléfono celular, un enlace de RF y otros canales de comunicaciones.

En el presente documento, las expresiones “medio de programa informático” y “medio usable por ordenador” se usan para hacer referencia, en general, a unos soportes tales como la unidad de almacenamiento extraíble 714, un disco duro instalado en la unidad de disco duro 712 y las señales 728. Estos productos de programa informático son unos medios para proporcionar un soporte lógico al sistema de ordenador 700.

Los programas informáticos (que también se denominan lógica de control por ordenador) se almacenan en la memoria principal 708 y/o en la memoria secundaria 710. Los programas informáticos también pueden recibirse a través de la interfaz de comunicaciones 724. Tales programas informáticos, cuando se ejecutan, posibilitan que el sistema de ordenador 700 implemente la presente invención tal como se analiza en el presente documento. En particular, los programas informáticos, cuando se ejecutan, posibilitan que el procesador 704 implemente el proceso de la presente invención. Por consiguiente, tales programas informáticos representan los controladores del sistema de ordenador 700. A modo de ejemplo, en una realización preferente de la invención, los procesos realizados por el controlador 302 de módem pueden realizarse por la lógica de control de ordenador. Cuando la invención se implementa usando un soporte lógico, el soporte lógico puede almacenarse en un producto de programa informático y cargarse en el sistema de ordenador 700 usando la unidad de almacenamiento extraíble 714, la unidad de disco duro 712 o la interfaz de comunicaciones 724.

Conclusión

A pesar de que diversas realizaciones de la presente invención se han descrito anteriormente, deberán entenderse que estas se han presentado solo a modo de ejemplo, y no de limitación. Por lo tanto, la amplitud y el alcance de la presente invención deberían estar definidos solo de acuerdo con las siguientes reivindicaciones y sus equivalentes.

La presente invención se ha descrito anteriormente con la ayuda de unos bloques de construcción funcionales que ilustran el comportamiento de unas funciones especificadas y de relaciones de las mismas. Los límites de estos bloques de construcción funcionales se han definido de manera arbitraria en el presente documento por conveniencia de la descripción. Pueden definirse unos límites alternativos, a condición de que las funciones especificadas y las relaciones de las mismas se realicen de forma apropiada. Un experto en la materia reconocerá que estos bloques de construcción funcionales pueden implementarse mediante componentes discretos, circuitos integrados específicos de la aplicación, procesadores que ejecutan un soporte lógico apropiado y similar o cualquier

combinación de los mismos. Por lo tanto, la amplitud y el alcance de la presente invención deberán definirse solo de acuerdo con las siguientes reivindicaciones.

REIVINDICACIONES

1. Un circuito (130) para la interconexión de un módem (120) en un dispositivo de comunicación inalámbrica, WCD, (104) con un módulo de interfaz de abonado, SIM, (122), incluyendo el SIM un puerto de entrada / salida, E/S, (206) para transmitir y recibir datos serie, y una entrada (208) de reloj para recibir un reloj de SIM, que comprende:
- 5 un controlador (302) de módem;
un transmisor / receptor universal asíncrono, UART, (312) conectado con el controlador de módem, incluyendo el UART un transmisor (334) y un receptor (336) para, respectivamente, transmitir datos a, y recibir datos de, el puerto de E/S de SIM a través de una línea (212) de datos común; y
un circuito (316, 314) de reloj programable
- 10 **caracterizado porque**
dicho circuito (316, 314) de reloj programable está adaptado para generar el reloj de SIM y el reloj de UART en base a un reloj (350) común que se proporciona al circuito de reloj programable, estando el circuito de reloj programable adaptado para generar el reloj de SIM y el reloj de UART de manera independiente uno de otro en respuesta a una señal (352, 354, o 356) de control de reloj a partir del controlador de módem; y
- 15 dicho circuito (316, 314) de reloj programable está adaptado para habilitar y deshabilitar de forma selectiva el reloj de SIM de manera independiente del reloj de UART en respuesta a una señal (356) de control de habilitación / deshabilitación de reloj de SIM.
2. El circuito de la reivindicación 1, en el que cada uno del controlador de módem, el UART y el circuito de reloj programable está construido en la misma microplaca de circuito integrado, CI (301).
- 20 3. El circuito de la reivindicación 1, en el que el circuito de reloj programable incluye:
un primer divisor (316) programable para generar el reloj de SIM en base al reloj común y de acuerdo con una primera señal (354) de control de frecuencia a partir del controlador de módem; y
un segundo divisor (314) programable para generar el reloj de UART en base al reloj común y de acuerdo con una segunda señal (352) de control de frecuencia a partir del controlador de módem.
- 25 4. El circuito de la reivindicación 1, en el que uno de entre el puerto de E/S de SIM y el transmisor de UART está adaptado para transmitir un byte de datos serializados al receptor de UART a través de la línea de datos común, estando el controlador de módem adaptado para configurar el UART para funcionar en un modo de bytes en el que el receptor de UART recopila el byte de datos serializados, estando el controlador de módem adaptado para leer el byte de datos del UART.
- 30 5. El circuito de la reivindicación 1, en el que uno de entre el puerto de E/S de SIM y el transmisor de UART está adaptado para transmitir bits de datos serie al receptor de UART a través de la línea de datos común a una tasa de baudios predeterminada, estando el controlador de módem adaptado para configurar el UART para funcionar en un modo de muestreo en el que el receptor de UART muestrea de forma repetitiva un estado de señal de la línea de datos común a una tasa de muestreo que es un múltiplo de la tasa de baudios predeterminada con el fin de recopilar unos bytes de datos de muestreo, estando el controlador de módem adaptado para leer los bytes de datos de muestreo y para detectar unas condiciones de error en relación con el SIM en base a los bytes de datos de muestreo recopilados por el receptor de UART.
- 35 6. El circuito de la reivindicación 1, en el que el SIM incluye una entrada (210) de restablecimiento para recibir una señal de restablecimiento de SIM, comprendiendo además el circuito un circuito (320) de restablecimiento que está adaptado para obtener y, de forma selectiva, imponer y eliminar la imposición de la señal de restablecimiento de SIM en respuesta a una señal (360) de control de restablecimiento de SIM a partir del controlador de módem.
- 40 7. El circuito de la reivindicación 1, en el que el puerto de E/S de SIM está configurado como un puerto de E/S de drenador abierto y la línea de datos común está conectada entre el puerto de E/S de SIM y el receptor de UART, comprendiendo además el circuito:
un circuito de interfaz, I/F, de bus (214) que tiene una entrada acoplada con el transmisor de UART y una salida acoplada con la línea de datos común, estando el circuito de I/F de bus adaptado para presentar una alta impedancia para la línea de datos común cuando el transmisor de UART aplica un primer nivel lógico a la entrada del circuito de interfaz I/F de bus, y una baja impedancia para la línea de datos común cuando el transmisor de UART aplica un segundo nivel lógico a la entrada del circuito de interfaz I/F de bus.
- 45 8. El circuito de la reivindicación 7, que además comprende:
un conmutador (244) de alimentación conectado entre un rail de fuente de alimentación del WCD que se usa para suministrar potencia al circuito de I/F de bus y una entrada de potencia del circuito de I/F de bus, estando el conmutador de alimentación adaptado para, de forma selectiva, conectar y desconectar el rail de fuente de alimentación de WCD a y de la entrada de potencia del circuito de I/F de bus en respuesta a una señal de control de conmutador; y
un circuito (310) de control de conmutador adaptado para obtener la señal de control de conmutador en
- 50 un conmutador (244) de alimentación conectado entre un rail de fuente de alimentación del WCD que se usa para suministrar potencia al circuito de I/F de bus y una entrada de potencia del circuito de I/F de bus, estando el conmutador de alimentación adaptado para, de forma selectiva, conectar y desconectar el rail de fuente de alimentación de WCD a y de la entrada de potencia del circuito de I/F de bus en respuesta a una señal de control de conmutador; y
un circuito (310) de control de conmutador adaptado para obtener la señal de control de conmutador en
- 55 un conmutador (244) de alimentación conectado entre un rail de fuente de alimentación del WCD que se usa para suministrar potencia al circuito de I/F de bus y una entrada de potencia del circuito de I/F de bus, estando el conmutador de alimentación adaptado para, de forma selectiva, conectar y desconectar el rail de fuente de alimentación de WCD a y de la entrada de potencia del circuito de I/F de bus en respuesta a una señal de control de conmutador; y
un circuito (310) de control de conmutador adaptado para obtener la señal de control de conmutador en

respuesta a una señal (332) de control a partir del controlador de módem, mediante lo cual el controlador de módem puede, de forma selectiva, aplicar una alimentación a y retirar la alimentación del circuito de I/F de bus.

9. El circuito de la reivindicación 8, que además comprende:

5 un segundo conmutador (232) de alimentación conectado entre un rail de fuente de alimentación del WCD que se usa para suministrar potencia al SIM y una entrada de potencia del SIM, estando el segundo conmutador de alimentación adaptado para, de forma selectiva, conectar y desconectar el rail de fuente de alimentación de WCD a, y de, la entrada de potencia de SIM en respuesta a una segunda señal de control de conmutador; y
 10 un segundo circuito (308) de control de conmutador que está adaptado para obtener la segunda señal de control de conmutador en respuesta a una segunda señal (330) de control a partir del controlador de módem, mediante lo cual el controlador de módem puede, de forma selectiva, aplicar una alimentación a, y retirar la alimentación de, el SIM.

10. El circuito de la reivindicación 1, que además comprende:

15 un conmutador (232) de alimentación conectado entre un rail de fuente de alimentación del WCD que se usa para suministrar potencia al SIM y una entrada de potencia del SIM, estando el conmutador de alimentación adaptado para, de forma selectiva, conectar y desconectar el rail de fuente de alimentación de WCD a, y de, la entrada de potencia de SIM en respuesta a una señal de control de conmutador; y
 un circuito (308) de control de conmutador que está adaptado para obtener la señal de control de conmutador en respuesta a una señal (330) de control a partir del controlador de módem, mediante lo cual el controlador de módem puede, de forma selectiva, aplicar una alimentación a, y retirar la alimentación de, el SIM.

20 11. El circuito de la reivindicación 1, que además comprende un temporizador (318) de intervalos que está adaptado para generar una interrupción (306) para el controlador de módem después de un tiempo de retardo programable en base a un reloj (350) recibido por el temporizador de intervalos y de acuerdo con una señal (358) de control de retardo a partir del controlador de módem.

25 12. Un procedimiento de interconexión de un módem (120) en un dispositivo de comunicación inalámbrica, WCD, (104) con un módulo de interfaz de abonado, SIM, (122), incluyendo el módem un controlador (302) de módem acoplado con un transmisor / receptor universal asíncrono, UART, (312), incluyendo el UART un transmisor (334) y un receptor (336) para, respectivamente, transmitir datos serie a, y recibir datos serie de, el SIM a través de una línea (212) de datos común a una o más tasas de baudios predeterminadas, pudiendo configurarse el receptor de UART para funcionar en uno cualquiera de un modo de bytes, en el que el receptor de UART recopila los bytes de datos serializados transmitidos al mismo a una tasa de baudios predeterminada y un modo de muestreo en el que el receptor de UART muestrea un estado de la línea de datos común a una tasa de muestreo que supera la tasa de baudios predeterminada,

caracterizado porque dicho procedimiento comprende las etapas de:

35 (a) configurar el UART para funcionar en el modo de muestreo (502);
 (b) transmitir un byte al SIM a través de la línea común usando el transmisor de UART (504);
 (c) muestrear de forma repetitiva un estado de la línea común durante una ventana de señal de error que tiene lugar después de que el byte se haya transmitido en la etapa (b), recopilando de ese modo unos bytes de muestreo indicativos de si ha tenido lugar un error en relación con el SIM;
 40 (d) determinar si el error en relación con el SIM ha tenido lugar en base a los bytes de muestreo (606); y
 (e) volver a transmitir el byte al SIM cuando se determine que el error en relación con el SIM ha tenido lugar (614).

13. El procedimiento de la reivindicación 16, que además comprende las etapas de:

45 (f) determinar cuándo ha transcurrido un tiempo de guarda predeterminado desde que el byte se transmitió en la etapa (b) mediante el recuento de bytes de muestreo adicionales (620, 622); y
 (g) repetir la etapa (b) cuando el tiempo de guarda predeterminado ha transcurrido (630).

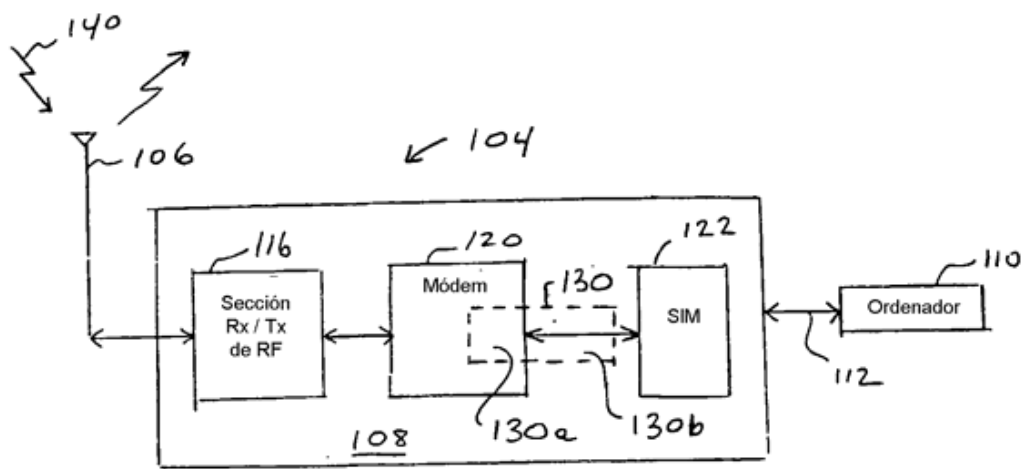


FIG. 1

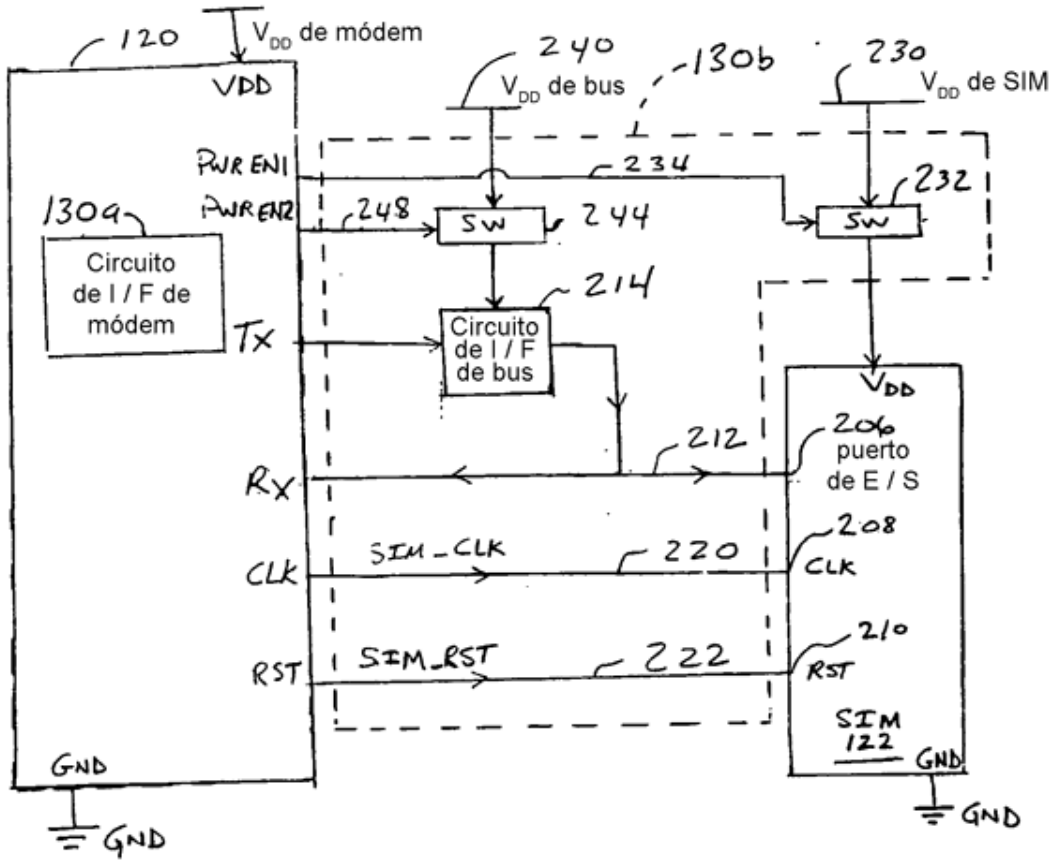


FIG. 2A

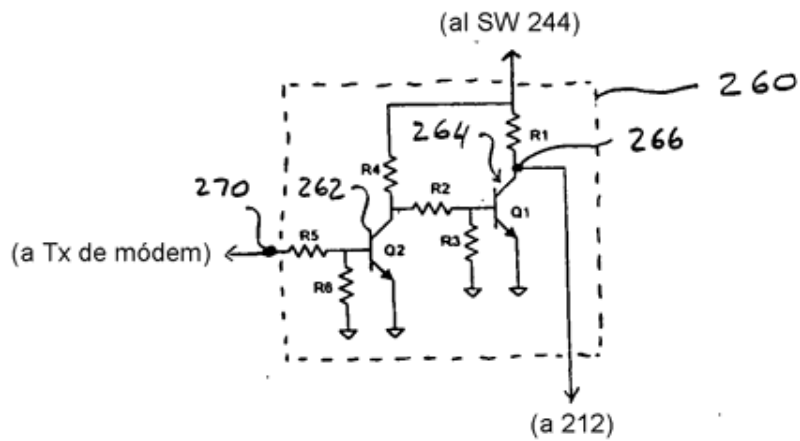


FIG. 2B

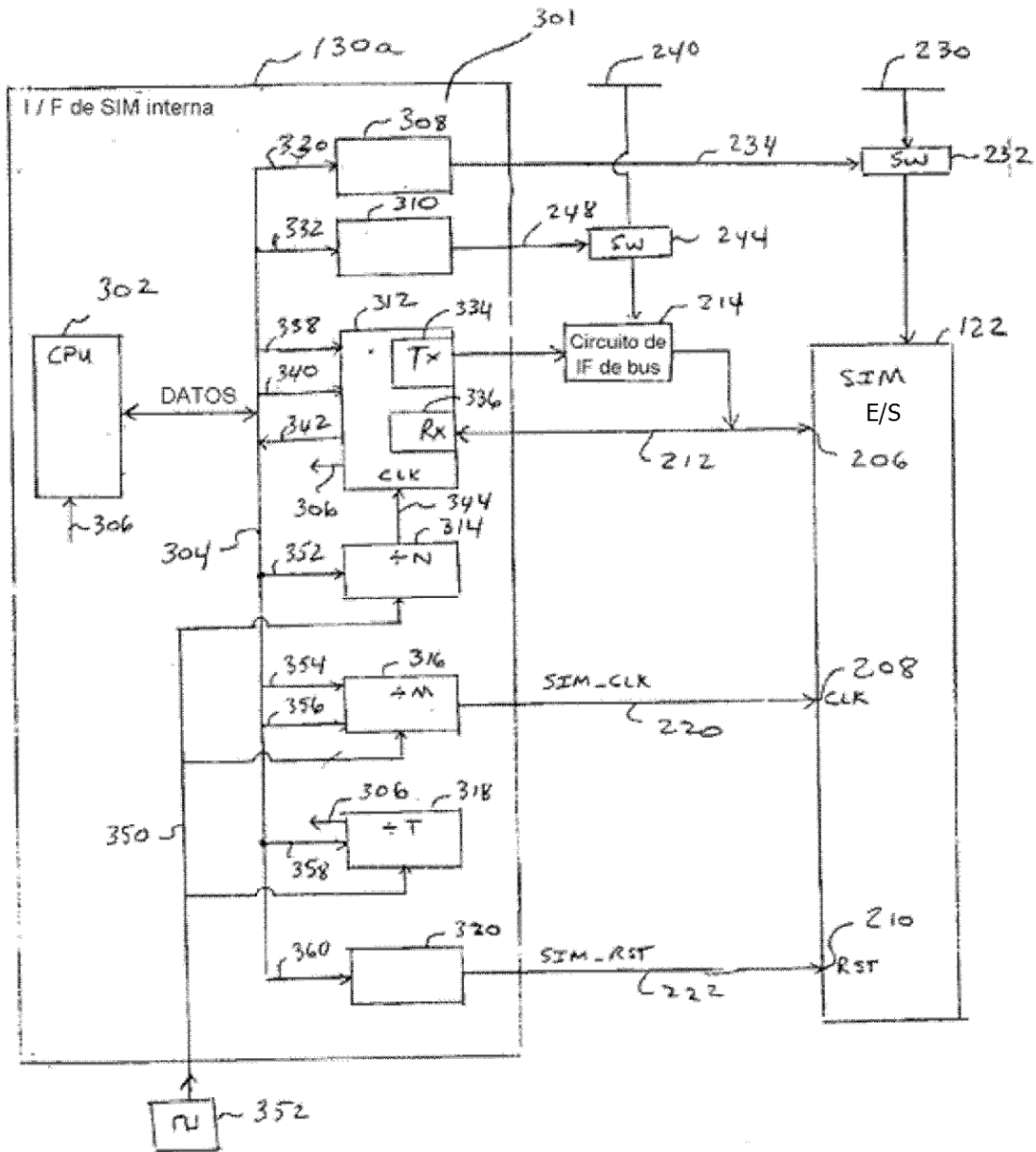


FIG. 3

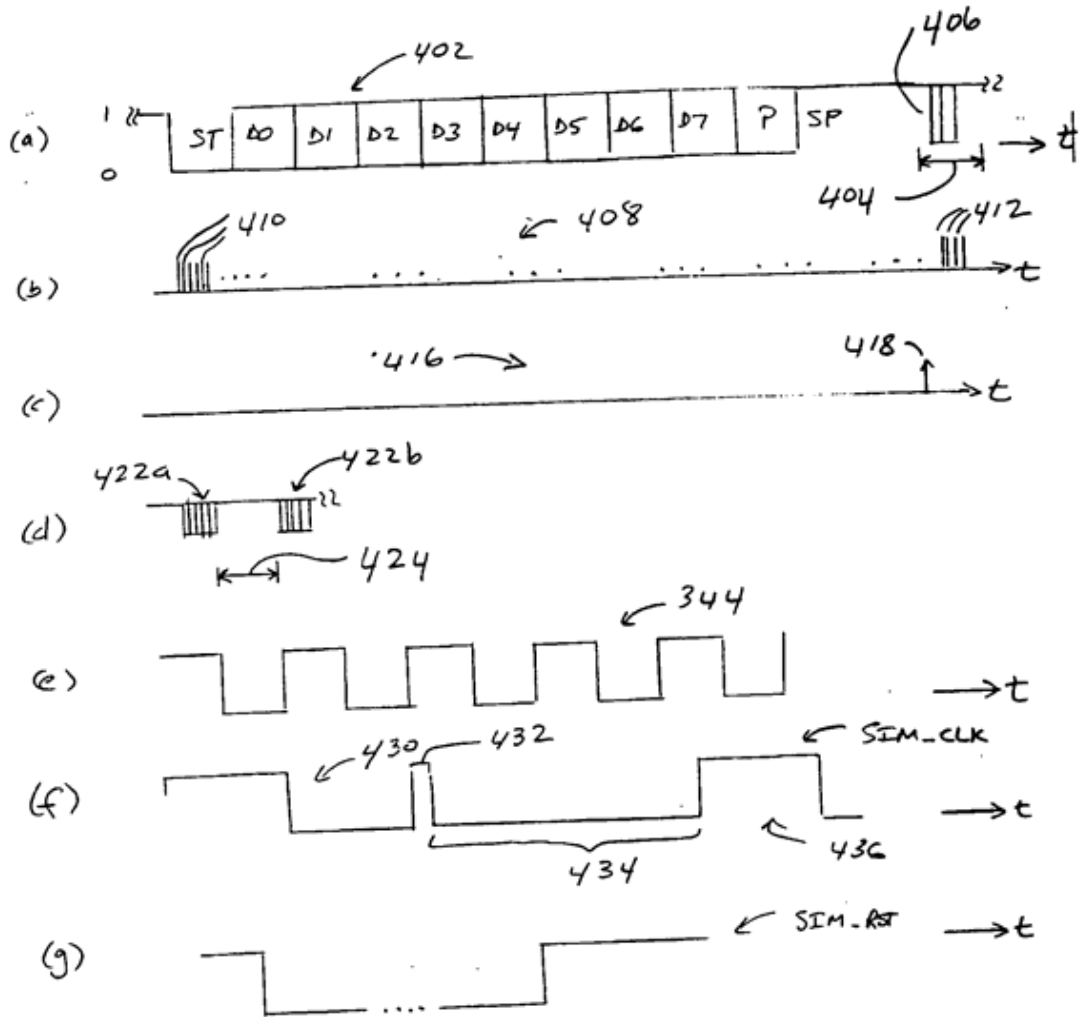


FIG. 4

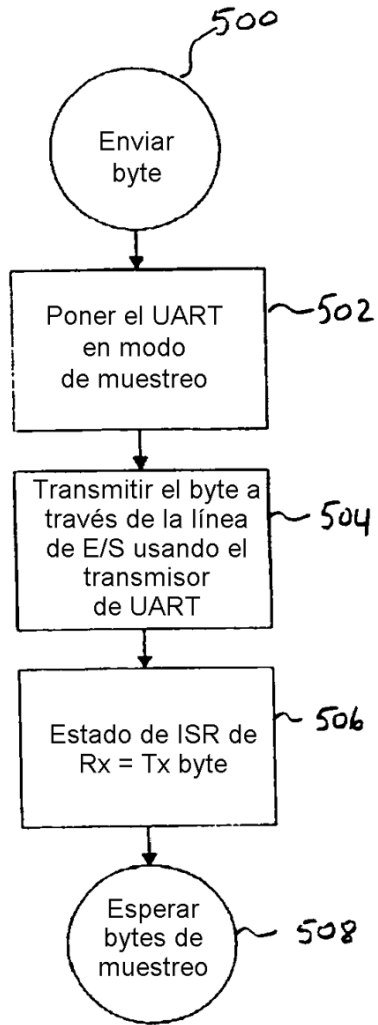


FIG. 5

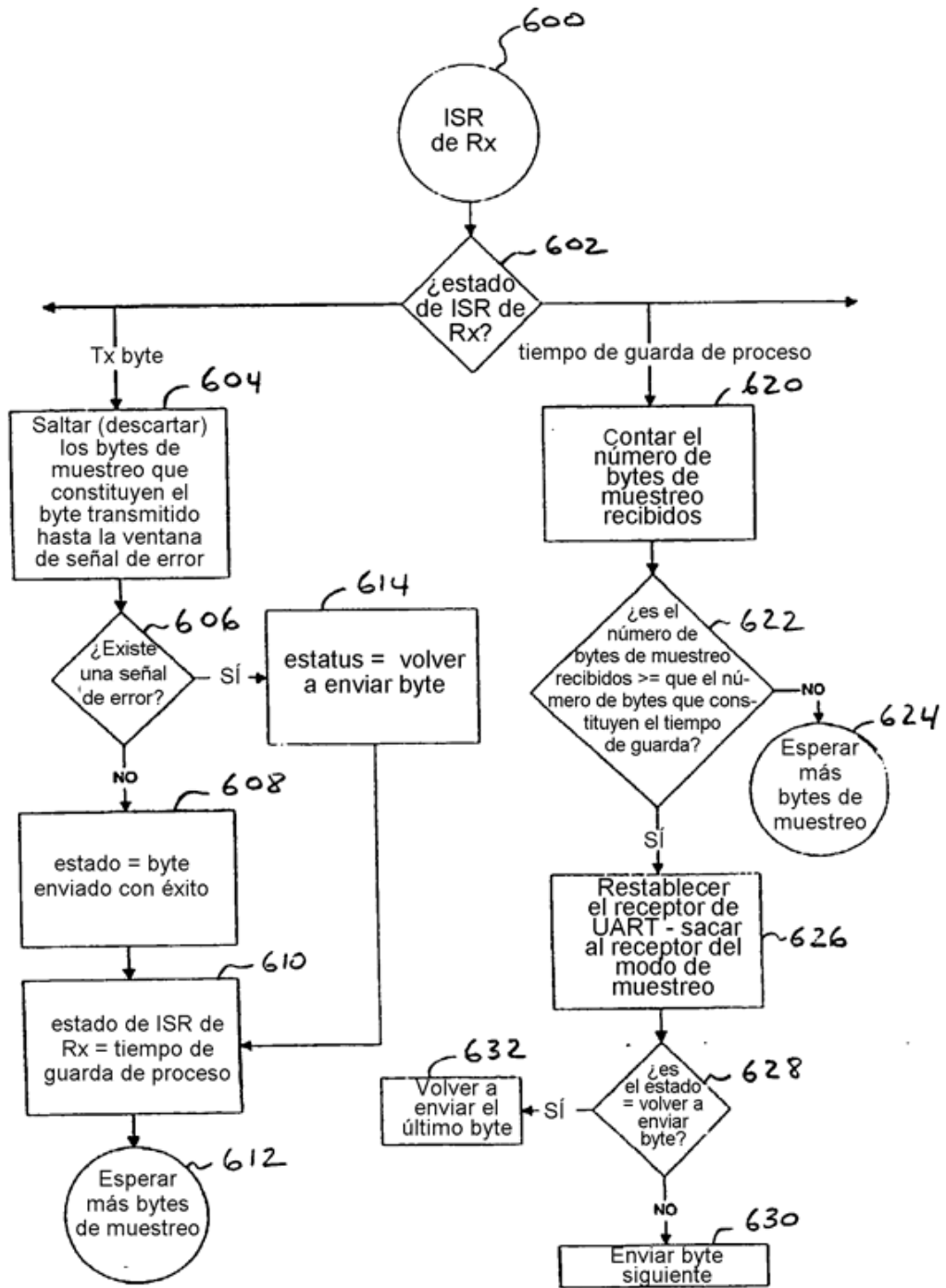


FIG. 6

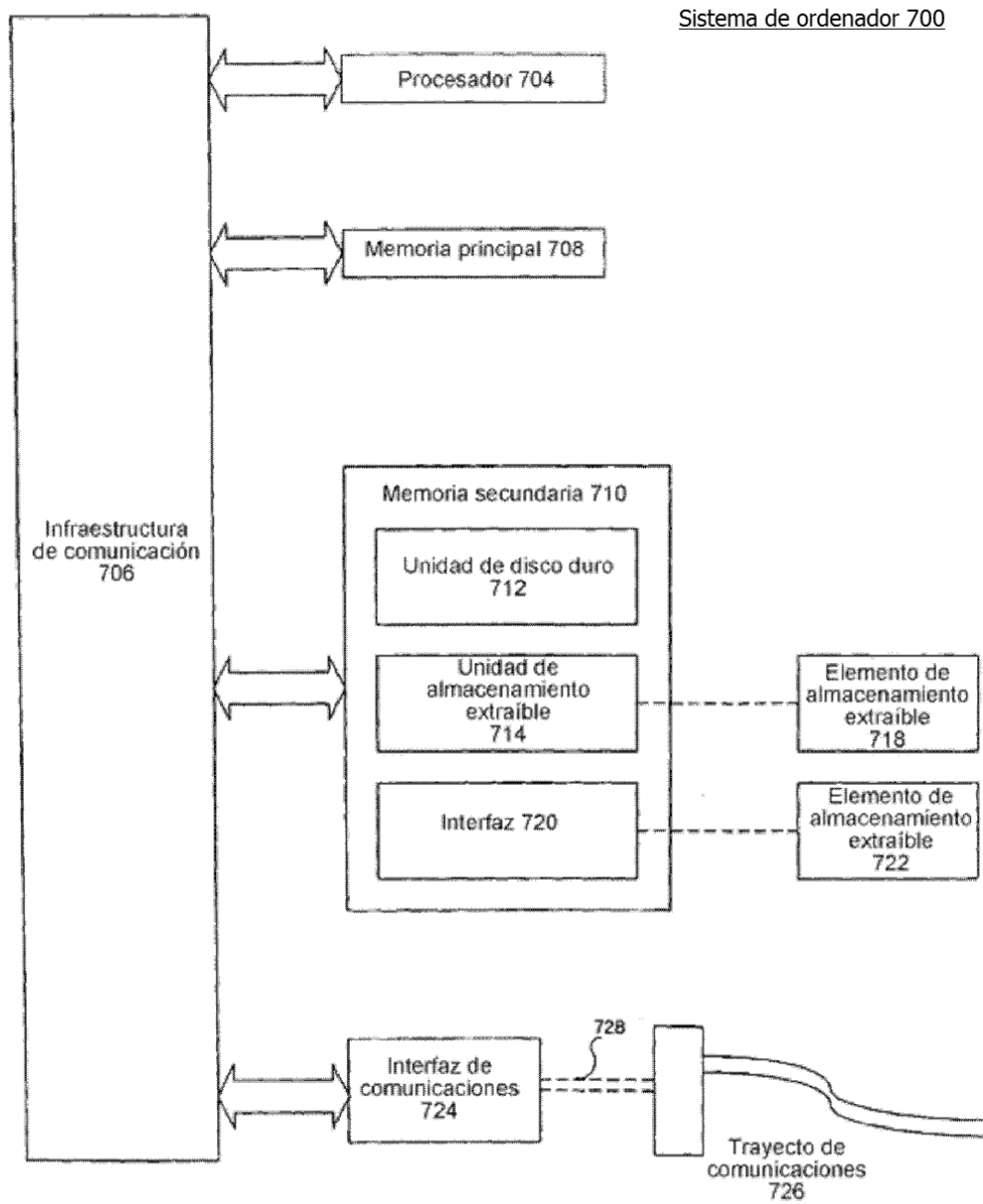


FIG. 7