(19) OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA

(11) Número de publicación: **2 408 183**

(51) Int. Cl.:

H04B 1/713 (2011.01)
H04L 5/00 (2006.01)
H04J 11/00 (2006.01)
H04J 13/18 (2011.01)
H04J 13/00 (2011.01)

(12) TRADUCCIÓN DE PATENTE EUROPEA T3

(96) Fecha de presentación y número de la solicitud europea: **07.01.2008** **E 08000168 (8)**

(97) Fecha y número de publicación de la concesión europea: **20.02.2013** **EP 1942596**

(54) Título: **Método y aparato de transmisión y recepción de información de control para aleatorizar la interferencia entre celdas en un sistema de comunicación móvil.**

(30) Prioridad:

05.01.2007 KR 20070001329
10.01.2007 KR 20070003039
10.05.2007 KR 20070045577

(45) Fecha de publicación y mención en BOPI de la traducción de la patente:
18.06.2013

(73) Titular/es:

SAMSUNG ELECTRONICS CO., LTD. (100.0%)
416 MAETAN-DONG, YEONGTONG-GU
SUWON-SI, GYEONGGI-DO 442-743, KR

(72) Inventor/es:

KIM, YOUNG-BUM;
CHO, JOON-YOUNG;
LEE, JU-HO;
LI, YING, YANG y
ZHANG, YUJIAN

(74) Agente/Representante:

CARVAJAL Y URQUIJO, Isabel

ES 2 408 183 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Método y aparato de transmisión y recepción de información de control para aleatorizar la interferencia entre celdas en un sistema de comunicación móvil.

ANTECEDENTES DE LA INVENCIÓN

1. Campo de la invención

La presente invención se refiere, de manera general, a un sistema de comunicación móvil, y más en particular, a un método y un aparato de transmisión y recepción de información de control para aleatorizar la interferencia entre celdas provocada por la transmisión de enlace ascendente (UL, UpLink) en un sistema de comunicación de múltiples celdas de próxima generación.

2. Descripción de la técnica relacionada

En el campo de las tecnologías de comunicación móvil, el acceso múltiple por división de frecuencias ortogonales (OFDMA, Orthogonal Frequency Division Multiple Access), o el acceso múltiple por división de frecuencias de portadora única (SC-FDMA, Single Carrier-Frequency Division Multiple Access), se han estudiado recientemente para la transmisión de alta velocidad en canales radioeléctricos. La organización de estandarización de las comunicaciones móviles celulares asíncronas, proyecto de asociación de tercera generación (3GPP, 3rd Generation Partnership Project), está trabajando sobre un sistema de comunicaciones móvil de próxima generación, evolución a largo plazo (LTE, Long Term Evolution), en relación con el esquema de acceso múltiple.

El sistema LTE utiliza un formato de transporte (TP, Transport Format) diferente para la información de control de UL, dependiendo de si se trata de transmisión de datos o de transmisión no de datos. Cuando se transmiten simultáneamente datos e información de control sobre el UL, estos son multiplexados mediante multiplexación por división de tiempo (TDM, Time Division Multiplexing). Si se transmite solamente información de control, se asigna una banda de frecuencia particular para la información de control.

La figura 1 es un diagrama que muestra un mecanismo de transmisión cuando se transmite solamente información de control en el UL, en un sistema LTE convencional. El eje horizontal representa el tiempo y el eje vertical representa la frecuencia. Una subtrama 102 está definida en tiempo y un ancho de banda 120 de transmisión (TX) está definido en frecuencia.

Haciendo referencia a la figura 1, una unidad básica de transmisión de tiempo en UL, la subtrama 102, dura 1 ms e incluye dos intervalos 104 y 106, cada uno de 0,5 ms de duración. Cada intervalo 104 ó 106 se compone de una serie de bloques largos (LBs, Long Blocks) 108 (o símbolos SC-FDMA largos) y bloques cortos (SBs, Short Blocks) 110 (o símbolos SC-FDMA cortos). En el caso mostrado en la figura 1, un intervalo está configurado de manera que tiene seis LBs 108 y dos SBs 110.

Una unidad mínima de transmisión de frecuencia es un tono de frecuencia de un LB, y una unidad básica de asignación de recursos es una unidad de recursos (RU, Resource Unit). Las RU 112 y 114 tienen cada una, una serie de tonos de frecuencia. En este caso, 12 tonos de frecuencia forman una RU, a modo de ejemplo. La diversidad de frecuencia puede conseguirse asimismo formando una RU con tonos de frecuencia dispersos, en lugar de con tonos de frecuencia sucesivos.

Puesto que los LBs 108 y los SBs 110 tienen la misma tasa de muestreo, los SBs 110 tienen un tamaño de tono de frecuencia del doble que el de los LBs 108. El número de tonos de frecuencia asignados a una RU en los SBs 110 es de la mitad de los tonos de frecuencia asignados a una RU en los LBs 108. En el caso ilustrado de la figura 1, los LBs 108 llevan información de control, mientras que los SBs 110 llevan una señal piloto (o una señal de referencia (RS, Reference Signal)). La señal piloto es una secuencia determinada, mediante la cual un receptor lleva a cabo estimación de canal para una desmodulación coherente.

Si se transmite solamente información de control en el UL, ésta es transmitida en una banda de frecuencia predeterminada en el sistema LTE. En la figura 1, la banda de frecuencias es por lo menos una de las RU 112 y 114 de los lados del ancho de banda de TX 120.

En general, la banda de frecuencia que lleva información de control se define unidades de RUs. Cuando se necesitan una serie de RUs, se utilizan RU sucesivas para satisfacer una propiedad de portadora única. Para aumentar la diversidad de frecuencia para una subtrama puede producirse salto de frecuencias, en el presente documento, por intervalos.

En la figura 1, la primera información de control (control #1) se transmite en la RU 112 en un primer intervalo 104 y en la RU 114 en un segundo intervalo 106 mediante salto de frecuencia. Al mismo tiempo, la segunda información de control (control #2) se transmite en la RU 114 en el primer intervalo 104 y en la RU 112 en el segundo intervalo 106 mediante salto de frecuencia.

La información de control es, por ejemplo, información de retroalimentación que indica una recepción satisfactoria o fallida de datos de enlace descendente (DL, DownLink), acuse de recibo/acuse de recibo negativo (ACK/NACK, ACKnowledgment/Negative ACKnowledgment), que generalmente tiene 1 bit. Ésta se repite en una serie de LBs para aumentar el rendimiento de la recepción y expandir la cobertura de las celdas. Cuando se transmite información de control de 1 bit desde usuarios diferentes, puede considerarse multiplexación por división de código (CDM, Code Division Multiplexing) para utilizar la información de control de 1 bit. CDM está caracterizada por su resistencia a la interferencia, en comparación con la multiplexación por división de frecuencia (FDM, Frequency Division Multiplexing).

Se describe una secuencia de Zadoff-Chu (ZC) como una secuencia de código para la multiplexación CDM de información de control. Debido a su envolvente constante en tiempo y frecuencia, la secuencia ZC ofrece buenas características de relación potencia pico/potencia promedio (PAPR, Peak-to-Average Power Ratio) y un excelente rendimiento de la estimación de canal en frecuencia. PAPR es el aspecto más significativo para transmisión de UL. Una PAPR mayor conduce a una cobertura de celdas menor, aumentando de ese modo el requisito de potencia de señal para un equipo de usuario (UE, User Equipment). Por lo tanto, los esfuerzos deberían dirigirse en primer lugar a la reducción de la PAPR en la transmisión de UL.

Una secuencia ZC con buenas características de PAPR tiene un valor de autocorrelación circular de 0 con respecto a un desplazamiento distinto de cero. La siguiente ecuación (1) describe matemáticamente la secuencia ZC.

$$g_p(n) = \begin{cases} e^{-j\frac{2\pi}{N}\frac{pn^2}{2}}, & \text{cuando } N \text{ es par} \\ e^{-j\frac{2\pi}{N}\frac{pn(n+1)}{2}}, & \text{cuando } N \text{ es impar} \end{cases} \qquad \ldots\ldots(1)$$

donde N indica la longitud de la secuencia ZC, p indica el índice de la secuencia ZC y n indica el índice de una muestra de la secuencia ZC (n = 0, ..., N-1). Debido a que p y N deberían ser primos relativos, el número de índices de secuencia p varía con la longitud de la secuencia N. En este caso, para N = 6, p = 1,5, se generan dos secuencias ZC. Si N es un número primo, se generan N - 1 secuencias.

Dos secuencias ZC con valores p diferentes generados mediante la ecuación (1) tienen una correlación transversal compleja, cuyo valor absoluto es $1/\sqrt{N}$ y la fase de varía con p.

La información de control procedente de un usuario se distingue de la información de control procedente de otros usuarios mediante una secuencia ZC, y se describe en mayor detalle a modo de ejemplo.

Dentro de la misma celda, la información de control de 1 bit procedente de diferentes UE se identifica mediante valores de desplazamiento cíclico en el dominio temporal, de una secuencia ZC. Los valores de desplazamiento cíclico son específicos del UE, para satisfacer la condición de que sean mayores que el retardo de transmisión máximo de una trayectoria de transmisión radioeléctrica, asegurando de ese modo la ortogonalidad mutua entre los UE. Por lo tanto, el número de UE que pueden acomodarse para acceso múltiple depende de la longitud de la secuencia ZC y de los valores de desplazamiento cíclico. Por ejemplo, si la secuencia ZC tiene una longitud de 12 muestras y un valor de desplazamiento cíclico mínimo que asegura garantiza ortogonalidad entre la secuencia ZC en 2 muestras, el acceso múltiple está disponible para seis UE (= 12/2).

La figura 2 muestra un mecanismo de transmisión en el que es multiplexada con CDM la información de control procedente de UEs.

Haciendo referencia a la figura 2, el primer y el segundo UEs 204 y 206 (UE #1 y UE #2) utilizan la misma secuencia ZC, ZC #1 en los LBs, en una celda 202 (celda A), y desplazan cíclicamente ZC #1 en 0 y Δ, respectivamente 208 y 210, para la identificación de usuarios. En el caso ilustrado de la figura 2, para expandir la cobertura de la celda, el UE #1 y el UE #2 generan cada uno una señal de canal de control repitiendo seis veces el símbolo de modulación de la información de control UL de 1 bit prevista, es decir en seis LBs, y multiplicando los símbolos repetidos por la secuencia ZC desplazada cíclicamente, ZC #1 en cada LB. Estas señales de canal de control se mantienen ortogonales sin interferencia entre el UE #1 y el UE #2 habida cuenta de la propiedad de autocorrelación circular de

la secuencia ZC. Δ 210 se configura para ser mayor que el retardo de transmisión máxima de la trayectoria de transmisión radioeléctrica. Dos SBs en cada intervalo transportan pilotos para la desmodulación coherente de la información de control. Con fines ilustrativos, en la figura 2 se muestra solamente un intervalo de la información de control.

En una celda 220 (celda B), un tercer y cuarto UEs 222 y 224 (UE #3 y UE #4) utilizan la misma secuencia ZC, ZC #2 en los LBs, y desplazan cíclicamente ZC #2 en 0 y Δ, respectivamente 226 y 228, para la identificación de los usuarios. Gracias a la propiedad de autocorrelación circular de la secuencia ZC, las señales de canal de control procedentes del UE #3 y el UE #4 se mantienen ortogonales sin interferencia entre las mismas.

Sin embargo, este esquema de transmisión de información de control causa interferencia entre diferentes celdas dado que las señales de canal de control procedentes de los UE en las celdas utilizan secuencias ZC diferentes. En la figura 2, el UE #1 y el UE #2 de la celda A utilizan secuencias ZC diferentes respecto de las del UE #3 y el UE #4 de la celda B. La propiedad de correlación transversal de las secuencias ZC causa una interferencia entre los UE proporcional a la correlación transversal entre las secuencias ZC. Por consiguiente, existe la necesidad de un método para reducir la interferencia entre celdas provocada por la transmisión de información de control que se ha descrito anteriormente.

El documento "Multiplexing Method for Orthogonal Reference Signals for E-UTRA Uplink", 3GPP TSG-RAN WG1 MEETING #45, R1-061193, (NTT-DOCOMO) describe la utilización de CDM ortogonal para la multiplexación de pilotos de enlace ascendente.

RESUMEN DE LA INVENCIÓN

La presente invención ha sido realizada para solucionar por lo menos los problemas y/o las desventajas anteriores y dar a conocer por lo menos las ventajas descritas a continuación. Por consiguiente, un aspecto de la presente invención da a conocer un método y un aparato para reducir la interferencia entre celdas cuando se multiplexa información de control procedente de diferentes usuarios en un entorno de múltiples celdas.

Otro aspecto de la presente invención da a conocer un método y un aparato a para aleatorizar adicionalmente la interferencia entre celdas aplicando una secuencia aleatoria específica por celdas o específica por UEs, a la información de control en una subtrama.

Un aspecto adicional de la presente invención da a conocer un método y aparato para notificar a un UE una secuencia aleatoria aplicada a la información de control en una subtrama mediante señalización de la capa 1/capa 2 (L1/L2, Layer 1/Layer 2).

Un aspecto adicional de la presente invención da a conocer un método y un aparato para recibir eficazmente información de control en una subtrama sin interferencia entre celdas.

De acuerdo con un aspecto de la presente invención, se da a conocer un método para transmitir información de control en un sistema SC-FDMA. Se generan diferentes códigos ortogonales para intervalos diferentes, que incluyen cada uno una serie de símbolos SC-FDMA en una subtrama. Se genera una señal de canal de control multiplicando símbolos de control que llevan información de control por una secuencia asignada para CDM de la información de control. La señal de canal de control es multiplicada por chips de los códigos ortogonales, por cada símbolo SC-FDMA, y transmitida en los símbolos SC-FDMA.

De acuerdo con otro aspecto de la presente invención, se da a conocer un método para recibir información de control en un sistema SC-FDMA. Se generan diferentes códigos ortogonales para intervalos diferentes, que incluyen cada uno una serie de símbolos SC-FDMA en una subtrama. Una señal de canal de control recibida es multiplicada por una secuencia conjugada de una secuencia asignada para CDM de la información de control. La información de control se obtiene multiplicando la señal de canal de control multiplicada por chips de los códigos ortogonales, para cada símbolo SC-FDMA.

De acuerdo con un aspecto adicional de la presente invención, se da a conocer un aparato para transmitir información de control en un sistema SC-FDMA. Un generador de señales de canal de control genera una señal de canal de control multiplicando símbolos de control que incluyen información de control por una secuencia asignada para CDM de la información de control. Un transmisor genera diferentes códigos ortogonales para intervalos diferentes que incluyen cada uno una serie de símbolos SC-FDMA en una subtrama, multiplica la señal de canal de control por chips de los códigos ortogonales, para cada símbolo SC-FDMA, y transmite la señal de canal de control multiplicada en los símbolos SC-FDMA.

De acuerdo con un aspecto adicional de la presente invención, se da a conocer un aparato para recibir información de control en un sistema SC-FDMA. Un receptor recibe una señal de canal de control que incluye información de

control. Un receptor de señales de canal de control multiplica la señal de canal de control por una secuencia conjugada de una señal asignada para CDM de la información de control, y obtiene la información de control multiplicando la señal de canal de control multiplicada por chips de códigos ortogonales diferentes utilizados para diferentes intervalos que incluyen cada uno una serie de símbolos SC-FDMA en una subtrama, por símbolo SC-FDMA.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

Los anteriores y otros aspectos, características y ventajas de ciertas realizaciones a modo de ejemplo de la presente invención, resultarán más evidentes a partir de la siguiente descripción detallada, tomada junto con los dibujos adjuntos, en los cuales:

la figura 1 es un diagrama que muestra un mecanismo de transmisión para información de control en un sistema de LTE convencional;

la figura 2 muestra un mecanismo de transmisión en el que se multiplexa con CDM la información de control de los UEs;

la figura 3 es un diagrama de flujo que muestra el funcionamiento para transmitir información de control en un UE, de acuerdo con una realización de la presente invención;

la figura 4 es un diagrama de flujo que muestra el funcionamiento para recibir información de control en un nodo B, de acuerdo con una realización de la presente invención;

la figura 5 es un diagrama que muestra un mecanismo de transmisión para información de control, de acuerdo con una realización de la presente invención;

las figuras 6A y 6B son diagramas de bloques que muestran un transmisor en el UE, de acuerdo con una realización de la presente invención;

las figuras 7A y 7B son diagramas de bloques que muestran un receptor en el nodo B, de acuerdo con una realización de la presente invención;

la figura 8 es un diagrama que muestra un mecanismo de transmisión para información de control, de acuerdo con una realización de la presente invención;

la figura 9 es un diagrama que muestra otro mecanismo de transmisión para información de control, de acuerdo con una realización de la presente invención;

las figuras 10A y 10B son diagramas de bloques que muestran un transmisor en el MS, de acuerdo con una realización de la presente invención;

las figuras 11A y 11B son diagramas de bloques que muestran un receptor en el nodo B, de acuerdo con una realización de la presente invención;

las figuras 12A y 12B son diagramas que muestran un mecanismo de transmisión para información de control, de acuerdo con una realización de la presente invención; y

la figura 13 es un diagrama que muestra otro mecanismo de transmisión para información de control, de acuerdo con una realización de la presente invención.

DESCRIPCIÓN DETALLADA DE LAS REALIZACIONES PREFERIDAS

Se describen en detalle realizaciones preferidas de la presente invención, haciendo referencia a los dibujos adjuntos. Debe observarse que los componentes similares se indican mediante numerales de referencia similares aunque se muestren en dibujos diferentes. Las descripciones detalladas de construcciones o procesos conocidos en la técnica pueden haberse omitido para evitar oscurecer la presente invención.

Las realizaciones de la presente invención proporcionan operaciones de transmisión y recepción de un UE y un nodo B en el caso en que información de control de UL procedente de una serie de UEs se multiplexa sobre un área de frecuencia predeterminada de una banda de frecuencia del sistema.

Se describirán realizaciones de la presente invención en el contexto de transmisión CDM de información de control procedente de una serie de UEs en un sistema de comunicación celular SC-FDMA. Las realizaciones de la presente invención son aplicables asimismo a multiplexación que no comparta recursos particulares de tiempo-frecuencia, por ejemplo, transmisión FDM o TDM de la información de control. CDM puede ser uno de varios esquemas CDMA que incluyen CDMA en el dominio de tiempo y CDM en el dominio de frecuencia.

Para CDM, se utiliza una secuencia ZC, aunque es factible asimismo la utilización de otra secuencia de código con características similares. En el presente documento, a modo de ejemplo, la información de control es información de control de 1 bit, tal como ACK/NACK. Sin embargo, un método de reducción de la interferencia entre celdas de la presente invención es aplicable asimismo a información de control con una serie de bits, tal como un indicador de la calidad del canal (CQI, Channel Quality Indicator). En este caso, cada bit de la información de control es transmitido en un símbolo SC-FDMA. El método de reducción de la interferencia entre celdas es aplicable asimismo a transmisión CDM de diferentes tipos de información de control, por ejemplo, información de control de 1 bit e información de control con una serie de bits.

La interferencia entre celdas se produce cuando UEs en celdas adyacentes transmiten su información de control utilizando diferentes secuencias ZC de longitud N en M símbolos SC-FDMA, es decir M LBs que son unidades de transmisión temporal de UL.

Si las fases de las correlaciones entre secuencias en LBs procedentes de UEs situados en celdas adyacentes son aleatorizadas mientras se mantienen las propiedades de correlación transversal y autocorrelación circular de la secuencia ZC, la fase de interferencia entre celdas adyacentes es aleatorizada a través de los LBs durante la acumulación de los LBs que transportan la información de control para una subtrama en un receptor, reduciendo por lo tanto la potencia interferente promedio.

De acuerdo con una realización de la presente invención, cada UE genera secuencias ZC por cada LB en una subtrama, y aplica una secuencia aleatoria que tiene una fase aleatoria o un valor de desplazamiento cíclico aleatorio a la secuencia ZC en cada LB, aleatorizando de ese modo la secuencia ZC. A continuación, el UE transmite información de control mediante la secuencia ZC aleatorizada. La secuencia aleatoria es específica de cada celda. La aleatorización de la interferencia se incrementa adicionalmente utilizando una secuencia aleatoria diferente de valores de fase o valores de desplazamiento cíclico para cada UE.

Las realizaciones de la presente invención proponen tres métodos. En la siguiente descripción, una secuencia ZC de longitud N se indica mediante $g_p(n)$. La secuencia ZC $g_p(n)$ es aleatorizada sobre M LBs y la información de control es multiplicada por la secuencia ZC aleatorizada $g'_{p,m,k}(n)$, donde k indica el índice de un canal que lleva la información de control.

La ecuación (2) describe la secuencia ZC aleatorizada, de acuerdo con el método 1.

$$\begin{aligned} &g'_{p,m,k}(n) = g_p((n+d_k)\bmod N)\cdot S_{M,m}, \\ &(m=1,2,\cdots,M,\quad n=0,1,2,\cdots,N-1) \end{aligned} \qquad \ldots\ldots (2)$$

donde d_k indica un valor de desplazamiento cíclico de la misma secuencia ZC, mediante lo cual se identifica el canal k que transporta la información de control. El valor de desplazamiento cíclico es preferentemente un valor de desplazamiento cíclico en el dominio de tiempo, aunque puede ser un valor de desplazamiento cíclico en el dominio de frecuencia. En la ecuación (2), mod representa la operación módulo. Por ejemplo, A mod B representa el resto de la división de A entre B.

$S_{M,m}$ indica un código ortogonal de longitud M, que consiste en +1s ó -1s. El código ortogonal puede ser un código Walsh. m indica el índice de un LB al que está mapeada la información de control. Si la información de control se repite cuatro veces en los intervalos de una subtrama, los chips de una secuencia de Walsh de longitud 4 se multiplican uno a uno por los LBs de cada intervalo, y la combinación de secuencias de Walsh para dos intervalos en la subtrama es diferente para cada celda, aleatorizando por lo tanto la interferencia entre celdas. Para una aleatorización adicional, puede utilizarse una combinación diferente de secuencias de Walsh para cada UE.

La ecuación (3) describe la secuencia ZC aleatorizada, de acuerdo con el método 2.

$$\begin{aligned} &g'_{p,m,k}(n) = g_p((n+d_k)\bmod N)\cdot e^{j\phi_m}, \\ &(m=1,2,\cdots,M,\quad n=0,1,2,\cdots,N-1) \end{aligned} \qquad \ldots\ldots (3)$$

donde ϕ_m indica una fase aleatoria que modifica la fase de la secuencia ZC $g_p(n)$ en cada LB. La interferencia entre celdas es aleatorizada utilizando diferentes conjuntos de valores de fase aleatorios, es decir diferentes secuencias de fase aleatorias $\{\phi_m\}$ para celdas adyacentes en LBs de una subtrama.

La ecuación (4) describe la secuencia ZC aleatorizada, de acuerdo con el método 3.

$$g'_{p,m,k}(n) = g_p((n + d_k + \Delta_m) \bmod N), \quad (m = 1, 2, \cdots, M, \quad n = 0, 1, 2, \cdots, N-1) \qquad \ldots\ldots (4)$$

donde Δ_m indica un valor de desplazamiento cíclico aleatorio que modifica el valor de desplazamiento cíclico d_k en el dominio de tiempo de la secuencia ZC $g_p(n)$ en cada LB. La interferencia entre celdas es aleatorizada utilizando conjuntos diferentes de valores de desplazamiento cíclico aleatorios en el dominio de tiempo, es decir diferentes secuencias de desplazamientos cíclicos aleatorios en el dominio de tiempo $\{\Delta_m\}$ para celdas adyacentes en LBs de una subtrama. Si bien en el presente documento se utilizan valores de desplazamiento cíclico aleatorios en el dominio de tiempo, estos pueden adaptarse para ser utilizados en el dominio de frecuencia.

La figura 3 es un diagrama de flujo que muestra una operación para transmitir información de control utilizando una secuencia ZC aleatorizada, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 3, el UE recibe información de secuencia e información de secuencia aleatoria desde un nodo B mediante señalización, en la etapa 302. La información de secuencia trata de una secuencia ZC para utilizar en la transmisión de información de control, incluyendo el índice de la secuencia ZC y un valor de desplazamiento cíclico. La información de secuencia aleatoria se utiliza para aleatorizar la secuencia ZC, incluyendo una secuencia de fases aleatorias que es un conjunto de valores de fase aleatorios o una secuencia de desplazamientos cíclicos aleatorios en el dominio de tiempo, que es un conjunto de valores de desplazamiento cíclico aleatorios en el dominio de tiempo, para su aplicación a los LBs de una subtrama. La señalización es señalización de capa superior (por ejemplo, L2) o señalización de la capa física (L1). Para aleatorizar la interferencia entre celdas, la secuencia de fases aleatorias o la secuencia de desplazamientos cíclicos aleatorios en el dominio de tiempo es diferente para cada celda. Para una aleatorización adicional de la interferencia, la secuencia de fases aleatorias o la secuencia de desplazamientos cíclicos aleatorios en el dominio de tiempo puede configurarse asimismo para ser diferente para cada UE.

En la etapa 304, el UE genera información de control y genera símbolos de modulación de valores complejos (en adelante, denominado símbolo de control) utilizando la información de control. El número de símbolos de control es igual al de LBs asignados para la transmisión de la información de control. Por ejemplo, si la información de control es de 1 bit, el UE crea tantos símbolos de control como el número de LBs asignados, mediante repetición.

En la etapa 306, el UE genera la secuencia ZC utilizando un índice y el valor de desplazamiento cíclico incluido en la información de secuencia. A continuación, en la etapa 308 el UE genera valores aleatorios en función de la secuencia de fases aleatorias o de la secuencia de desplazamientos cíclicos aleatorios en el dominio de tiempo, incluida en la información de secuencia aleatoria. Los valores aleatorios son una secuencia de Walsh, valores de fase aleatorios o valores de desplazamiento cíclico aleatorios en el dominio de tiempo. Estos valores aleatorios son diferentes para cada celda y/o cada UE. El UE genera en la etapa 310 una secuencia ZC aleatorizada aplicando los valores aleatorios a la secuencia ZC, por cada LB. En la etapa 312, el UE multiplica la secuencia ZC aleatorizada por los símbolos de control, mapea los resultados a los LBs y transmite los LBs mapeados.

La figura 4 es un diagrama de flujo que muestra una operación para recibir información de control en el nodo B, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 4, el nodo B obtiene una señal de correlación correlacionando una señal recibida de un UE previsto en una serie de LBs, con una secuencia ZC aplicada a la señal, en la etapa 402. En la etapa 404, el nodo B realiza una estimación de canal sobre una señal piloto recibida desde el UE y realiza compensación de canal para la señal de correlación, utilizando la estimación de canal. El nodo B obtiene la información de control aplicando valores aleatorios correspondientes al UE, a la señal de correlación compensada por canal, para cada LB, eliminando de ese modo los valores aleatorios de la señal de correlación compensada por canal, en la etapa 406. Los valores aleatorios correspondientes al UE se conocen a partir de la información de secuencia aleatoria que el nodo B ha transmitido al UE.

En las anteriores transmisión y recepción de información de control, un LB (es decir, un símbolo SC-FDMA) es una unidad básica a la que se mapea la información de control para la transmisión. La secuencia ZC se repite en

unidades de LBs, y los elementos de la secuencia de fases aleatorias o de la secuencia de desplazamientos cíclicos aleatorios en el dominio de tiempo cambian LB a LB.

En caso de que existan una serie de celdas bajo el mismo nodo B, los UEs dentro de cada celda multiplexan sus canales de control utilizando la misma secuencia ZC y diferentes valores de desplazamiento cíclico en el dominio de tiempo. Si se utilizan diferentes secuencias de fases aleatorias o secuencias de desplazamientos cíclicos aleatorios en el dominio de tiempo por cada LB en las celdas del nodo B, puede perderse la ortogonalidad entre los UE. Por lo tanto, bajo este entorno, una secuencia de fases aleatorias o una secuencia de desplazamientos cíclicos aleatorios en el dominio de tiempo es específica para el nodo B, y las celdas del nodo B utilizan la misma secuencia aleatoria.

Una primera realización de la presente invención implementa el método 1 descrito en la ecuación (2).

La figura 5 muestra un mecanismo de transmisión para información de control, de acuerdo con la primera realización de la presente invención.

Haciendo referencia a la figura 5, la misma información de control de 1 bit se produce 8 veces por cada subtrama y es sometida a salto de frecuencias para cada intervalo, a efectos de conseguir diversidad de frecuencia. Si dos SBs y el primero y el último LBs llevan pilotos para estimación de canal en cada intervalo, pueden utilizarse los restantes LBs de cada intervalo para transmitir la información de control. Si bien en el presente documento se utiliza una RU para transmitir la información de control, pueden utilizarse una serie de RUs para soportar una serie de usuarios.

En un primer intervalo, los símbolos de modulación que transportan la información de control de 1 bit se producen cuatro veces, para la transmisión en cuatro LBs y se multiplican por un código ortogonal 502 de longitud 4, S1 (=$S1_{4,1}$ $S1_{4,2}$ $S1_{4,3}$ $S1_{4,4}$), uno por cada LB. $S1_{4,x}$ representa el chip x del código ortogonal S1. La secuencia piloto se multiplica asimismo por un código ortogonal de longitud 4, S1' 504 (=$S1'_{4,1}$ $S1'_{4,2}$ $S1'_{4,3}$ $S1'_{4,4}$), para cada LB o SB. La utilización de códigos ortogonales puede aumentar el número de usuarios de acceso múltiple. Por ejemplo, para longitud 4, están disponibles cuatro códigos ortogonales. La utilización de los cuatro códigos ortogonales permite alojar cuatro veces más usuarios en los mismos recursos de tiempo-frecuencia, en comparación con no utilizar los códigos ortogonales.

En un segundo intervalo, la información de control de 1 bit se produce cuatro veces y es multiplicada por un código ortogonal de longitud 4, S2 506 (= $S2_{4,1}$ $S2_{4,2}$ $S2_{4,3}$ $S2_{4,4}$), por cada LB. La secuencia piloto se multiplica asimismo por un código ortogonal de longitud 4, S2' 508 (=$S2'_{4,1}$ $S2'_{4,2}$ $S2'_{4,3}$ $S2'_{4,4}$), por cada LB o SB.

El nodo B señaliza los códigos ortogonales S1 502, S1' 504, S2 506, y S2' 508 al UE. Debido a la naturaleza de los códigos ortogonales, sus longitudes deberán ser múltiplos de 4. En la figura 5, se aplican códigos ortogonales de longitud 4 a cada intervalo. Si no tiene lugar salto de frecuencias por intervalo en el mecanismo de transmisión de la figura 5, puede considerarse que la información de control experimenta un pequeño cambio en frecuencia despreciable, durante la transmisión de una subtrama. Por lo tanto, se mantiene la ortogonalidad incluso aunque la longitud de los códigos ortogonales se extienda a una subtrama. En este caso, pueden utilizarse códigos ortogonales de longitud 8 para transmitir la información de control en una subtrama.

Se establece para cada celda una combinación diferente de códigos ortogonales a aplicar a los intervalos de una subtrama, a efectos de aleatorizar la interferencia entre celdas. Por ejemplo, para transmitir información de control en los intervalos, la celda A utiliza códigos ortogonales {S1, S2} secuencialmente y la celda B utiliza códigos ortogonales {S3, S4} secuencialmente. La combinación {S3, S4} de códigos ortogonales incluye por lo menos un código ortogonal diferente a la combinación {S1, S2} de códigos ortogonales.

Las figuras 6A y 6B son diagramas de bloques que muestran un transmisor en el UE, de acuerdo con una realización ejemplar de la presente invención.

Haciendo referencia a la figura 6A, el transmisor incluye un controlador 610, un generador de pilotos 612, un generador 614 de señales de canal de control, un generador de datos 616, un multiplexor (MUX) 617, un convertidor 618 de serie a paralelo (S/P), un procesador 619 de transformada rápida de Fourier (FFT, Fast Fourier Transform), un mapeador 620, un procesador 622 de transformada rápida de Fourier inversa (IFFT, Inverse Fast Fourier Transform), un convertidor 624 de paralelo a serie (P/S), un generador 626 de códigos ortogonales, un multiplicador 628, un sumador 630 de prefijos cíclicos (CP, Cyclic Prefix), y una antena 632. Los componentes y el funcionamiento relativos a la transmisión de datos de UL no se describirán en el presente documento.

El controlador 610 proporciona un control global del funcionamiento del transmisor y genera señales de control requeridas por el MUX 617, el procesador FFT 619, el mapeador 620, el generador de pilotos 612, el generador 614 de señales de canal de control, el generador 616 de datos y el generador 626 de códigos ortogonales. La señal de control proporcionada al generador de pilotos 612 indica un índice de secuencia y un valor de desplazamiento cíclico en el dominio de tiempo, mediante los cuales generar una secuencia piloto. Se proporcionan señales de control

asociadas con la transmisión de datos e información de control de UL, al generador 614 de señales de canal de control y al generador 616 de datos.

El MUX 617 multiplexa una señal piloto, una señal de datos y una señal de canal de control recibidas desde el generador 612 de pilotos, el generador 616 de datos y el generador 614 de señales de canal de control, de acuerdo con información temporal indicada mediante una señal de control recibida desde el controlador 610, para su transmisión en un LB o en un SB. El mapeador 620 mapea la señal multiplexada a recursos de frecuencia, de acuerdo con información de temporización LB/SB e información de asignación de frecuencia recibida desde el controlador 610.

Cuando se transmite solamente información de control sin datos, el generador 626 de códigos ortogonales genera códigos ortogonales para LBs/SBs, de acuerdo con información acerca de códigos ortogonales específicos de celda o específicos de UE a utilizar para los intervalos, recibida desde el controlador 610, y aplica los chips de los códigos ortogonales a los símbolos de control de la señal de canal de control mapeada a LBs, de acuerdo con información de temporización recibida del controlador 610. La información de códigos ortogonales es proporcionada al controlador 610 mediante señalización del nodo B.

El convertidor S/P 618 convierte la señal multiplexada procedente del MUX 617 en señales paralelas y las proporciona al procesador FFT 619. El tamaño de entrada/salida del procesador FFT 619 varía, de acuerdo con una señal de control recibida del controlador 610. El mapeador 620 mapea señales FFT procedentes del procesador FFT 619, a recursos de frecuencia. El procesador IFFT 622 convierte las señales de frecuencia mapeadas en señales temporales, y el convertidor P/S 624 serializa las señales temporales. El multiplicador 628 multiplica la señal de tiempo en serie por los códigos ortogonales generados en el generador 626 de códigos ortogonales. Es decir, el generador 626 de códigos ortogonales genera códigos ortogonales a aplicar a los intervalos de una subtrama, que transportarán la información de control, de acuerdo con la información de temporización recibida desde el controlador 610.

El sumador CP 630 suma un CP a la señal recibida del multiplicador 628, para evitar interferencia entre símbolos, y transmite la señal con el CP sumado, a través de la antena de transmisión 632.

La figura 6B es un diagrama de bloques detallado que muestra el generador 614 de señales de canal de control, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 6B, un generador 642 de secuencias del generador 614 de señales de canal de control genera una secuencia de códigos, por ejemplo como una secuencia ZC, por cada LB. Para ello, el generador de secuencias 642 recibe del controlador 610 información de secuencia, tal como una longitud de la secuencia y un índice de secuencia. La información de secuencia es conocida por el nodo B así como por el UE.

Un generador 640 de información de control genera un símbolo de modulación que tiene información de control de 1 bit, y un repetidor 643 repite el símbolo de control para producir tantos símbolos de control como el número de LBs asignados a la información de control. Un multiplicador 646 multiplexa en CDM los símbolos de control, multiplicando los símbolos de control por la secuencia ZC, para cada LB, produciendo de ese modo una señal de canal de control.

El multiplicador 646 sirve para generar la señal de canal de control multiplexada por usuario, multiplicando los símbolos emitidos desde el repetidor 643 por la secuencia ZC. Puede contemplarse una realización modificada de la presente invención, sustituyendo el multiplicador 646 por un dispositivo equivalente.

Las figuras 7A y 7B son diagramas de bloques que muestran un receptor en el nodo B, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 7A, el receptor incluye una antena 710, un eliminador de CP 712, un convertidor S/P 714, un procesador FFT 716, un desmapeador 718, un procesador IFFT 720, un convertidor P/S 722, un desmultiplexor (DEMUX) 724, un controlador 726, un receptor 728 de señales de canal de control, un estimador 730 de canal y un desmodulador y descodificador 732 de datos. En el presente documento no se describirán componentes y el funcionamiento asociado con la recepción de datos de UL.

El controlador 726 proporciona un control total del funcionamiento del receptor, y genera señales de control requeridas por el DEMUX 724, el procesador IFFT 720, el desmapeador 718, el receptor 728 de señales de canal de control, el estimador 730 de canal y el desmodulador y descodificador 732 de datos. Se proporcionan señales de control relativas a datos e información de control de UL, al receptor 728 de señales de canal de control y al desmodulador y descodificador 732 de datos. Se proporciona al estimador 730 de canal una señal de canal de control que indica un índice de secuencia y un valor de desplazamiento cíclico en el dominio de tiempo. El índice de secuencia y el valor de desplazamiento cíclico en el dominio de tiempo se utilizan para generar una secuencia piloto asignada al UE.

El DEMUX 724 desmultiplexa una señal recibida desde el convertidor P/S 722 en una señal de canal de control, una señal de datos y una señal piloto, de acuerdo con información de temporización recibida desde el controlador 726. El desmapeador 718 extrae dichas señales de recursos de frecuencia, de acuerdo con información de temporización de LB/SB e información de asignación de frecuencia, recibida desde el controlador 726.

Al recibir una señal que incluye información de control desde el UE a través de la antena 710, el eliminador de CP 712 elimina un CP de la señal recibida. El convertidor S/P 714 convierte la señal sin CP en señales en paralelo y el procesador FFT 716 procesa las señales en paralelo mediante FFT. Después del desmapeo en el desmapeador 718, las señales FFT son convertidas en señales temporales en el procesador IFFT 720. El tamaño de entrada/salida del procesador IFFT 720 varía de acuerdo con una señal de control recibida desde el controlador 726. El convertidor P/S 722 serializa las señales IFFT y el DEMUX 724 desmultiplexa la señal en serie en la señal de canal de control, la señal piloto y la señal de datos.

El estimador 730 de canal adquiere una estimación de canal a partir de la señal piloto recibida desde el DEMUX 724. El receptor 728 de señales de canal de control compensa por canal la señal de canal de control recibida del DEMUX 724, mediante la estimación de canal, y obtiene información de control transmitida por el UE. El desmodulador y descodificador 732 de datos compensa por canal la señal de datos recibida desde el DEMUX 724 mediante la estimación de canal, y obtiene a continuación los datos transmitidos por el UE en base a la información de control.

Cuando se transmite solamente información de control sin datos sobre el UL, el receptor 728 de señales de canal de control adquiere la información de control de la manera descrita haciendo referencia a la figura 5.

La figura 7B es un diagrama de bloques detallado que muestra el receptor 728 de señales de canal de control, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 7B, el receptor 728 de señales de canal de control incluye un correlacionador 740 y un desaleatorizador 742. Un generador 744 de secuencias del correlacionador 740 genera una secuencia de código, por ejemplo, una secuencia ZC utilizada por el UE para generar información de control de 1 bit. Para ello, el generador 744 de secuencias recibe del controlador 726 información de secuencia que indica una longitud de secuencia y un índice de secuencia. La información de secuencia es conocida por el nodo B así como por el UE.

Un conjugador 746 calcula el resultado conjugado de la secuencia ZC. Un multiplicador 748 desmultiplexa en CDM la señal de canal de control recibida desde el DEMUX 724, multiplicando la señal de canal de control por la secuencia conjugada, por cada LB. Un acumulador 750 acumula la señal recibida del multiplicador 748, para la longitud de la secuencia ZC. Un compensador 752 de canal compensa por canal la señal acumulada mediante la estimación de canal recibida desde el estimador 730 de canal.

En el desaleatorizador 742, un generador 754 de códigos ortogonales genera códigos ortogonales que utiliza el UE en la transmisión de información de control de 1 bit, de acuerdo con información del código ortogonal. Un multiplicador 758 multiplica la señal compensada por canal, por los chips de las frecuencias ortogonales, por cada LB. Un acumulador 760 acumula la señal recibida del multiplicador 758, durante el número de LBs para los que la información de control de 1 bit se ha mapeado repetidamente, adquiriendo de ese modo la información de control de 1 bit. La información de código ortogonal es señalizada desde el nodo B al UE, de manera que el nodo B y el UE están al corriente de la información de código ortogonal.

En una realización modificada de la presente invención, el compensador 752 de canal está dispuesto entre el multiplicador 758 y el acumulador 760. Si bien el correlacionador 740 y el desaleatorizador 742 están configurados por separado en la figura 7B, el generador 744 de secuencias del correlacionador 740 y el generador 754 de códigos ortogonales del desaleatorizador 742 pueden incorporarse en un único dispositivo, dependiendo del método de configuración. Por ejemplo, si el correlacionador 740 está configurado de manera que el generador 744 de secuencias genera una secuencia ZC con un código ortogonal aplicado por LB, para cada UE, el multiplicador 758 y el generador 754 de códigos ortogonales del desaleatorizador 742 no se utilizan. De este modo, se consigue un dispositivo equivalente al que se muestra en la figura 7B.

Una segunda realización de la presente invención implementa el método 2 descrito en la ecuación (3).

La figura 8 es un diagrama que muestra un mecanismo de transmisión para información de control, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 8, un intervalo incluye un total de 7 LBs, y el cuarto LB lleva una señal piloto en cada intervalo. Por lo tanto, una subtrama tiene 14 LBs en total, y se utilizan 2 LBs para transmisión de pilotos y 12 LBs para transmisión de información de control. Si bien en el presente documento se utiliza una RU para transmitir información de control, pueden utilizarse una serie de RUs para soportar una serie de usuarios.

La misma información de control de 1 bit se produce 6 veces en cada intervalo, por lo tanto 12 veces en una subtrama. Para diversidad de frecuencia, se realiza salto de frecuencias para la información de control, por intervalo. Se aplica una fase aleatoria a una secuencia ZC en cada LB que lleva la información de control. La aleatorización resultante de la secuencia ZC aleatoriza la interferencia entre celdas.

Los valores de fase aleatorios aplicados a la secuencia ZC en los LBs son ϕ_1, ϕ_2, $\cdots\phi_{12}$, 802 a 824. La secuencia ZC es multiplicada por $e^{j\phi m}$ (m=1, 2,$\cdots$, 12), por lo tanto siendo rotada en fases. Puesto que la secuencia de fases aleatorias que es un conjunto de valores de fase aleatorios para LBs es específica para cada celda, se aleatoriza la interferencia entre celdas. Es decir, puesto que la correlación entre secuencias ZC aleatorizadas utilizada para LBs de celdas diferentes está rotada en fases aleatoriamente sobre una subtrama, se reduce la interferencia entre canales de control procedentes de las celdas.

El nodo B señaliza la secuencia de fases aleatorias al UE, de manera que ambos están al corriente de la secuencia de fases aleatorias. Para reducir la interferencia entre celdas, puede aplicarse asimismo a la señal piloto un valor de fase aleatoria específico por celda. El nodo B señaliza el valor de fase aleatorio al UE, de manera que ambos están en conocimiento de la secuencia aleatoria de fases.

La figura 9 es un diagrama que muestra otro mecanismo de transmisión para información de control, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 9, un intervalo incluye un total de 6 LBs y 2 SBs que llevan una señal piloto. Por lo tanto, una subtrama tiene 16 LBs en total, y se utilizan 4 LBs para transmisión de pilotos y 12 LBs para transmisión de información de control. La misma información de control de 1 bit se produce 6 veces en cada intervalo, por lo tanto 12 veces en una subtrama. Para diversidad de frecuencia, se realiza salto de frecuencias para la información de control, por intervalo. Los valores aleatorios de fases aplicados a la secuencia ZC en los LBs son ϕ_1, ϕ_2,$\cdots$, ϕ_{12}, 902 a 924

Las figuras 10A y 10B son diagramas de bloques que muestran un transmisor en el UE, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 10A, el transmisor incluye un controlador 1010, un generador 1012 de pilotos, un generador 1014 de señales de canal de control, un generador 1016 de datos, un MUX 1017, un convertidor S/P 1018, un procesador FFT 1019, un mapeador 1020, un IFFT 1022, un convertidor P/S 1024, un sumador CP 1030 y una antena 1032. Los componentes y el funcionamiento relativos a la transmisión de datos de UL no se describirán en el presente documento.

El controlador 1010 proporciona control global del funcionamiento del transmisor y genera señales de control requeridas por el MUX 1017, el procesador FFT 1019, el mapeador 1020, el generador 1012 de pilotos, el generador 1014 de señales de canal de control y el generador 1016 de datos. Una señal de control proporcionada al generador 1012 de pilotos indica un índice de secuencia que indica una secuencia piloto asignada y un valor de desplazamiento cíclico en el dominio de tiempo, para la generación de pilotos. Se proporcionan señales de control asociadas con la transmisión de datos e información de control de UL, al generador 1014 de señales de canal de control y al generador 1016 de datos.

El MUX 1017 multiplexa una señal piloto, una señal de datos y una señal de canal de control recibidas desde el generador 1012 de pilotos, el generador 1016 de datos y el generador 1014 de señales de canal de control, de acuerdo con información temporal indicada mediante una señal de control recibida desde el controlador 1010, para su transmisión en un LB o en un SB. El mapeador 1020 mapea la información multiplexada a recursos de frecuencia, de acuerdo con información de temporización de LB/SB e información de asignación de frecuencias recibida desde el controlador 1010.

Cuando se transmite solamente información de control sin datos, el generador 1014 de señales de canal de control genera una señal de canal de control aplicando una secuencia ZC aleatorizada por cada LB, a información de control, según el método descrito anteriormente.

El convertidor S/P 1018 convierte la señal multiplexada procedente del MUX 1017 en señales paralelas y las proporciona al procesador FFT 1019. El tamaño de entrada/salida del procesador FFT 1019 varía, de acuerdo con una señal de control recibida del controlador 1010. El mapeador 1020 mapea señales FFT procedentes del procesador FFT 1019, a recursos de frecuencia. El procesador IFFT 1022 convierte las señales de frecuencia mapeadas en señales temporales, y el convertidor P/S 1024 serializa las señales temporales. El sumador CP 1030 suma un CP a la señal en serie y transmite la señal con el CP sumado, mediante la antena de transmisión 1032.

La figura 10B es un diagrama de bloques detallado que muestra el generador 1014 de señales de canal de control, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 10B, un generador 1042 de secuencias del generador 1014 de señales de canal de control genera una secuencia de código, por ejemplo como una secuencia ZC a utilizar para los LB. Un aleatorizador 1044 genera un valor de fase aleatorio para cada LB y multiplica el valor de fase aleatorio por la secuencia ZC en cada LB. Para ello, el generador 1042 de secuencia recibe del controlador 1010 información de secuencia, tal como una longitud de secuencia y un índice de secuencia, y el aleatorizador 1044 recibe del controlador 1010 información de secuencia aleatoria acerca del valor de fase aleatorio para cada LB. A continuación, el aleatorizador 1044 rota la fase de la secuencia ZC mediante el valor de fase aleatorio en cada LB, aleatorizando por tanto la fase de la secuencia ZC. La información de secuencia y la información de secuencia aleatoria son conocidas tanto por el nodo B como por el UE.

Un generador 1040 de información de control genera un símbolo de modulación que tiene información de control de 1 bit, y un repetidor 1043 repite el símbolo de control para producir tantos símbolos de control como el número de LBs asignados a la información de control. Un multiplicador 1046 multiplexa en CDM los símbolos de control, multiplicando los símbolos de control por la secuencia ZC aleatorizada, por cada LB, produciendo de ese modo una señal de canal de control.

El multiplicador 1046 sirve para aleatorizar la salida de símbolos desde el repetidor 1043 mediante la secuencia ZC aleatorizada, para cada símbolo. Puede contemplarse una realización modificada de la presente invención, sustituyendo el multiplicador 1046 con un dispositivo que lleva a cabo una función equivalente a aplicar la secuencia ZC aleatorizada a los símbolos de control, o a combinarla con los mismos. Por ejemplo, el multiplicador 1046 puede sustituirse por un rotador de fase que modifica las fases de los símbolos de control en función de los valores de fase de la secuencia ZC aleatorizada, ϕ_m o Δ_m.

Las figuras 11A y 11B son diagramas de bloques que muestran un receptor en el nodo B, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 11A, el receptor incluye una antena 1110, un eliminador de CP 1112, un convertidor S/P 1114, un procesador FFT 1116, un desmapeador 1118, un procesador IFFT 1120, un convertidor P/S 1122, un DEMUX 1124, un controlador 1126, un receptor 1128 de señales de canal de control, un estimador 1130 de canal y un desmodulador y descodificador 1132 de datos. En el presente documento no se describirán los componentes y el funcionamiento asociado con la recepción de datos de UL.

El controlador 1126 proporciona el control global del funcionamiento del receptor. Genera asimismo señales de control necesarias para el DEMUX 1124, el procesador IFFT 1120, el desmapeador 1118, el receptor 1128 de señales de canal de control, el estimador 1130 de canal y el desmodulador y descodificador 1132 de datos. Se proporcionan señales de control relativas a datos e información de control de UL, al receptor 1128 de señales de canal de control y el desmodulador y descodificador 1132 de datos. Una señal de control que indica un índice de secuencia, que indica una secuencia piloto asignada al UE y al valor de desplazamiento cíclico el dominio de tiempo, es proporcionada al estimador 1130 de canal. El índice de secuencia y el valor de desplazamiento cíclico en el dominio de tiempo se utilizan para la recepción de pilotos.

El DEMUX 1124 desmultiplexa una señal recibida desde el convertidor P/S 1122 en una señal de canal de control, una señal de datos y una señal piloto, de acuerdo con información de temporización recibida desde el controlador 1126. El desmapeador 1118 extrae dichas señales desde recursos de frecuencia, de acuerdo con información de temporización de LB/SB e información de asignación de frecuencia, recibida desde el controlador 1126.

Tras la recepción de una señal que incluye información de control procedente del UE mediante la antena 1110, el eliminador de CP 1112 elimina un CP de la señal recibida. El convertidor S/P 1114 convierte la señal sin CP en señales en paralelo y el procesador FFT 1116 procesa las señales en paralelo mediante FFT. Después del procesamiento en el desmapeador 1118, las señales FFT son transformadas en señales de tiempo en el procesador IFFT 1120. El convertidor P/S 1122 serializa las señales IFFT y el DEMUX 1124 desmultiplexa la señal en serie en la señal de canal de control, la señal piloto y la señal de datos.

El estimador 1130 de canal adquiere una estimación de canal desde la señal piloto recibida del DEMUX 1124. El receptor 1128 de señales de canal de control compensa por canal la señal de canal de control recibida desde el DEMUX 1124, mediante la estimación de canal, y obtiene la información de control transmitida por el UE. El desmodulador y descodificador 1132 de datos compensa por canal la señal de datos recibida desde el DEMUX 1124 mediante la estimación de canal, y obtiene a continuación los datos transmitidos por el UE en base a la información de control.

Cuando se transmite solamente información de control sin datos en el UL, el receptor 1128 de señales de canal de control obtiene la información de control de la manera descrita haciendo referencia a las figuras 8 y 9.

La figura 11B es un diagrama de bloques detallado que muestra el receptor 1128 de señales de canal de control, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 11B, el receptor 1128 de señales de canal de control incluye un correlacionador 1140 y un desaleatorizador 1142. Un generador 1144 de secuencias del correlacionador 1140 genera una secuencia de código, por ejemplo como una secuencia ZC utilizada por el UE para generar información de control. Para ello, el generador 1144 de secuencias recibe del controlador 1126 información de secuencia que indica una longitud de secuencia y un índice de secuencia. La información de secuencia es conocida por el nodo B así como por el UE.

Un conjugador 1146 calcula el resultado conjugado de la secuencia ZC. Un multiplicador 1148 desmultiplexa en CDM la señal de canal de control recibida desde el DEMUX 1124, multiplicando la señal de canal de control por la secuencia conjugada, para cada LB. Un acumulador 1150 acumula el producto de la señal por la longitud de la secuencia ZC. El multiplicador 1148 del correlacionador 1140 puede sustituirse por un rotador de fase que modifica las fases de la señal de canal de control, por cada LB, de acuerdo con los valores de fase d_k de la secuencia recibida desde el generador 1144 de secuencias. Un compensador 1152 de canal compensa por canal la señal acumulada mediante la estimación de canal recibida desde el estimador 1130 de canal.

En el desaleatorizador 1142, un generador 1156 de valores aleatorios calcula los valores de fase conjugados de los valores de fase aleatorios que utiliza el UE en la transmisión de información de control, de acuerdo con una información de secuencia aleatoria. Un multiplicador 1158 multiplica la señal compensada por canal, por los valores de fase conjugados, para cada LB. Análogamente al multiplicador 1046 del transmisor, el multiplicador 1158 del desaleatorizador 1142 puede ser sustituido por un rotador de fase que modifica las fases de la señal de canal de control, para cada LB, en función de los valores de fase ϕ_m o Δ_m, de la secuencia aleatoria recibida desde el generador 1156 de secuencias.

Un acumulador 1160 acumula la señal recibida del multiplicador 1158, durante el número de LBs para los que la información de control de 1 bit se ha mapeado repetidamente, adquiriendo de ese modo la información de control de 1 bit. La información de secuencia aleatoria es señalizada desde el nodo B al UE, de manera que ambos están al corriente de la información de secuencia aleatoria. En una realización modificada de la presente invención, el compensador 1152 de canal está dispuesto entre el multiplicador 1158 y el acumulador 1160. Si bien el correlacionador 1140 y el desaleatorizador 1142 están configurados por separado en la figura 11B, el generador 1144 de secuencias del correlacionador 1140 y el generador 1156 de valores aleatorios del desaleatorizador 1142 podrían incorporarse en un único dispositivo, dependiendo del método de configuración. Por ejemplo, si el correlacionador 1140 está configurado de manera que el generador 1144 de secuencias genera una secuencia ZC a la que se aplica una secuencia aleatoria para cada LB, el multiplicador 1158 y el generador 1156 de valores aleatorios del desaleatorizador 1142 no se utilizan. De este modo, se consigue un dispositivo equivalente al que se muestra en la figura 11B. En este caso, tal como el multiplicador 1046 del transmisor, el multiplicador 1148 del correlacionador 1140 puede ser sustituido por un rotador de fases que modifica las fases de la señal de canal de control, por cada símbolo, de acuerdo con los valores de fase (d_k+ ϕ_m) o (d_k + Δ_m) de la secuencia recibida desde el generador 1144 de secuencias.

La aleatorización de la interferencia entre celdas puede aumentarse adicionalmente configurando un valor de fase diferente para cada LB, en cada UE. El nodo B señaliza el valor de fase de cada LB, a cada UE.

A parte de una secuencia aleatoria como secuencia de fase aplicada a 12 LBs que llevan información de control de 1 bit, puede utilizarse una secuencia de fase ortogonal, tal como una secuencia de Fourier, en la segunda realización a modo de ejemplo de la presente invención. Una secuencia de Fourier de longitud N se define como

$$f_k(n) = e^{-j\frac{2\pi kn}{N}}, \quad (n = 0, \cdots, N-1, \quad k = 0, \cdots, N-1) \qquad \ldots\ldots (5)$$

En la ecuación (5), se establece de un valor específico de celda k diferente para cada celda. Cuando se lleva a cabo rotación de fases para cada LB, utilizando una secuencia de Fourier diferente para cada celda, no existe interferencia entre las celdas si la temporización está sincronizada entre las celdas.

La primera y la segunda realizaciones a modo de ejemplo, pueden implementarse en combinación. En el mecanismo de transmisión de la figura 5, los LBs que llevan información de control de 1 bit pueden multiplicarse por un código ortogonal y a continuación por una secuencia de fase aleatoria. Cuando la secuencia de fase aleatoria es específica por celdas, se reduce la interferencia entre celdas.

Una tercera realización de la presente invención implementa el método 3 descrito en la ecuación (4).

El valor de desplazamiento cíclico en el dominio de tiempo de una secuencia ZC es específico por celdas, y cambia en cada LB que contiene información de control, aleatorizando por lo tanto la interferencia entre celdas. Para ser más específicos, un valor de desplazamiento cíclico Δ_m específico por celdas aplicado a cada LB, es aplicado adicionalmente en el dominio de tiempo, además de un valor de desplazamiento cíclico d_k aplicado a cada uno de los canales de control que son multiplexados con CDM en los mismos recursos de frecuencia dentro de una célula. El nodo B señaliza al UE el valor de desplazamiento cíclico específico por celda. El valor de desplazamiento cíclico específico por celda está configurado para ser mayor que el retardo máximo de una trayectoria de transmisión radioeléctrica, con el fin de mantener la ortogonalidad de la secuencia ZC.

Para reducir la interferencia entre celdas, puede aplicarse asimismo a la señal piloto un valor de desplazamiento cíclico el dominio de tiempo, aleatorio, específico por celda. El nodo B señaliza al UE el valor de desplazamiento cíclico aleatorio en el dominio de tiempo, de manera que la secuencia de desplazamientos cíclicos aleatorios en el dominio de tiempo es conocida por el nodo B así como por el UE.

La figura 12A es un diagrama que muestra un mecanismo de transmisión para información de control, de acuerdo con una realización de la presente invención.

Haciendo referencia a la figura 12A, un intervalo incluye un total de 7 LBs y el cuarto LB contiene una señal piloto en cada intervalo. Por lo tanto, una subtrama tiene 14 LBs en total, y se utilizan 2 LBs para transmisión de pilotos y 12 LBs para transmisión de información de control. Si bien en el presente documento se utiliza una RU para transmitir información de control, pueden utilizarse una serie de RUs para soportar una serie de usuarios.

Los valores de desplazamiento cíclico aleatorios en el dominio de tiempo aplicados a los 12 LBs de la secuencia ZC son $\Delta_1, \Delta_2, \cdots, \Delta_{12}$, 1202 a 1224. La secuencia ZC se desplaza cíclicamente mediante los valores de desplazamiento cíclico aleatorios en el dominio de tiempo 1202 a 1224, por cada LB, para aleatorizar la información de control.

La figura 12B es una vista detallada de la figura 12A. Para multiplexar con CDM diferentes canales de control dentro de una celda, se aplica a cada LB el mismo valor de desplazamiento cíclico d_k en el dominio de tiempo (k es un índice del canal de control), y para aleatorizar la interferencia entre información de control de celdas adyacentes, se aplican a los LBs diferentes valores de desplazamiento cíclico en el dominio de tiempo específicos por celda 1202 a 1224. Es decir, la secuencia ZC es desplazada cíclicamente adicionalmente mediante un valor de desplazamiento cíclico el dominio de tiempo, para cada UE en la celda. Los numerales de referencia 1230 y 1232 indican un primer y un segundo intervalos, respectivamente, en una subtrama. Para mayor comodidad, no se muestra salto de frecuencias.

Cuando se utiliza para aleatorización adicional un desplazamiento cíclico en el dominio de tiempo específico por UE, los valores de desplazamiento cíclico en el dominio de tiempo 1202 a 1224 indican una secuencia aleatoria específica del UE, y la combinación de d_k y los valores de desplazamiento cíclico del dominio de tiempo 1202 a 1224 mantiene la ortogonalidad entre los canales de control dentro de la misma celda.

La figura 13 es un diagrama que muestra otro mecanismo de transmisión para información de control, de acuerdo con una realización de la presente invención. Los valores de desplazamiento cíclico en el dominio de tiempo de una secuencia ZC para 12 LBs son $\Delta_1, \Delta_2, \cdots, \Delta_{12}$, 1302 a 1324. La secuencia ZC es desplazada cíclicamente en cada LB mediante un valor de desplazamiento cíclico del dominio de tiempo, para aleatorizar la información de control.

Un transmisor y un receptor acordes con la tercera realización a modo de ejemplo de la presente invención tienen la misma configuración que los mostrados en las figuras 10A y 10B y en las figuras 11A y 11B, excepto porque el aleatorizador 1044 mostrado en la figura 10B aleatoriza una secuencia ZC con desplazamientos cíclicos aleatorios en el dominio de tiempo, por cada LB, y el generador de valores aleatorios 1156 mostrado en la figura 11B calcula el valor de fase conjugado del valor de desplazamiento cíclico aleatorio en el dominio de tiempo, de cada LB, y lo proporciona al multiplicador 1158.

La primera y la tercera realizaciones pueden implementarse en combinación. Es decir, en el mecanismo de transmisión de la figura 5, la información de control se multiplica por un código ortogonal, y a continuación adicionalmente por una secuencia aleatoria de desplazamientos cíclicos, por cada LB, tal como se muestra la figura 12 o en la figura 13. Dado que la secuencia aleatoria de desplazamientos cíclicos es diferente para cada celda, se reduce la interferencia entre celdas.

Tal como resulta evidente a partir de la descripción anterior, la presente invención reduce ventajosamente la interferencia entre celdas aplicando una fase aleatoria o un valor de desplazamiento cíclico a cada bloque, por celda o por UE, cuando la información de control de UL procedente de diferentes usuarios es multiplexada en un sistema de comunicación móvil de múltiples celdas de próxima generación.

Si bien la invención ha sido mostrada y descrita haciendo referencia a ciertas realizaciones preferidas de la misma, éstas no son más que aplicaciones preferidas. Por ejemplo, las realizaciones de la presente invención son aplicables a información de control con una serie de bits, tal como una CQI, así como información de control de 1 bit. Asimismo, puede aplicarse un valor aleatorio para una secuencia de código utilizada para información de control en un esquema predeterminado por bloque de recursos, así como por LB. Por lo tanto, los expertos en la materia comprenderán que pueden realizarse sobre la misma diversos cambios en la forma y los detalles sin apartarse del alcance de la presente invención, tal como se define mediante las reivindicaciones adjuntas.

REIVINDICACIONES

1. Método para transmitir información de control de enlace ascendente en un sistema de acceso múltiple por división de frecuencias de portadora única, SC-FDMA, que comprende las etapas de:

generar diferentes códigos ortogonales para intervalos diferentes, que comprenden cada uno una serie de símbolos SC-FDMA en una subtrama (304);

generar una señal de canal de control multiplicando símbolos de control que llevan información de control, por una secuencia asignada para multiplexación por división de código de la información de control (306, 308, 310); y

multiplicar la señal de canal de control por chips de los códigos ortogonales, para cada símbolo SC-FDMA, y transmitir la señal de canal de control multiplexada en los símbolos SC-FDMA (312).

2. El método según la reivindicación 1, en el que una combinación de los códigos ortogonales utilizados en la subtrama es diferente para cada celda.

3. El método según la reivindicación 1, en el que una combinación de los códigos ortogonales utilizados en la subtrama es diferente para por lo menos uno de cada celda y cada equipo de usuario, y se señaliza desde un nodo B hasta un equipo de usuario.

4. El método según la reivindicación 1, en el que la secuencia es una secuencia Zadoff-Chu específica por celda.

5. El método según la reivindicación 1, en el que la multiplicación y la transmisión comprende multiplicar tantos símbolos de control que llevan la información de control como el número de símbolos SC-FDMA, por secuencias aleatorizadas, y transmitir los símbolos de control multiplicados.

6. Método para recibir información de control de enlace ascendente en un sistema de acceso múltiple por división de frecuencias de portadora única, SC-FDMA, que comprende las etapas de:

generar diferentes códigos ortogonales para intervalos diferentes, que comprenden cada uno una serie de símbolos SC-FDMA en una subtrama;

multiplicar una señal de canal de control recibida por una secuencia conjugada de una secuencia asignada para multiplexación por división de código de la información de control (404); y

obtener la información de control multiplicando la señal de canal de control multiplicada por chips de los códigos ortogonales, por cada símbolo SC-FDMA (406).

7. El método según la reivindicación 6, en el que una combinación de los códigos ortogonales utilizados en la subtrama es diferente para cada celda.

8. El método según la reivindicación 6, en el que una combinación de los códigos ortogonales utilizados en la subtrama es diferente para por lo menos uno de cada celda y cada equipo de usuario, y se señaliza desde un nodo B hasta un equipo de usuario.

9. El método según la reivindicación 6, en el que la secuencia es una secuencia Zadoff-Chu específica por celda.

10. El método según la reivindicación 6, en el que la obtención comprende multiplicar tantos símbolos de control que forman la señal de canal de control, como el número de símbolos SC-FDMA, por la secuencia conjugada.

11. Aparato para transmitir información de control de enlace ascendente en un sistema de acceso múltiple por división de frecuencias de portadora única, SC-FDMA, que comprende:

un generador (614; 1014) de señales de canal de control para generar una señal de canal de control multiplicando símbolos de control que comprenden información de control, por una secuencia asignada para multiplexación por división de código de la información de control; y

un transmisor para generar diferentes códigos ortogonales para diferentes intervalos, que comprenden cada uno una serie de símbolos SC-FDMA en una subtrama, multiplicar la señal de canal de control por chips de los códigos ortogonales, para cada símbolo SC-FDMA, y transmitir la señal de canal de control multiplicada en los símbolos SC-FDMA.

12. El aparato según la reivindicación 11, en el que una combinación de los códigos ortogonales utilizados en la subtrama es diferente para cada celda.

13. El aparato según la reivindicación 11, en el que una combinación de los códigos ortogonales utilizados en la subtrama es diferente para por lo menos uno de cada celda y cada equipo de usuario, y se señaliza desde un nodo B hasta un equipo de usuario.

14. El aparato según la reivindicación 11, en el que la secuencia es una secuencia de Zadoff-Chu específica por celda.

15. El aparato según la reivindicación 11, en el que un aleatorizador (1044) multiplica por las secuencias aleatorizadas tantos símbolos de control que comprenden la información de control como el número de símbolos SC-FDMA, y transmite los símbolos de control multiplicados.

16. Aparato para recibir información de control de enlace ascendente en un sistema de acceso múltiple por división de frecuencias de portadora única, SC-FDMA, que comprende:

un receptor para recibir una señal de canal de control que comprende información de control; y

un receptor (728; 1128) de señales de canal de control para multiplicar la señal de canal de control por una secuencia conjugada de una secuencia asignada para multiplexación por división de código de la información de control, y obtener la información de control multiplicando la señal de canal de control multiplicada, por chips de diferentes códigos ortogonales utilizados para diferentes intervalos, que comprenden cada uno una serie de símbolos SC-FDMA en una subtrama, para cada símbolo SC-FDMA.

17. El aparato según la reivindicación 16, en el que una combinación de los códigos ortogonales utilizados en la subtrama es diferente para cada celda.

18. El aparato según la reivindicación 16, en el que una combinación de los códigos ortogonales utilizados en la subtrama es diferente para por lo menos uno de cada celda y cada equipo de usuario, y se señaliza desde un nodo B hasta un equipo de usuario.

19. El aparato según la reivindicación 16, en el que la secuencia es una secuencia de Zadoff-Chu específica por celda.

20. El aparato según la reivindicación 16, en el que el receptor (728; 1128) de señales de canal de control multiplica por los códigos ortogonales tantos símbolos de control que forman la señal de canal de control como el número de símbolos SC-FDMA.

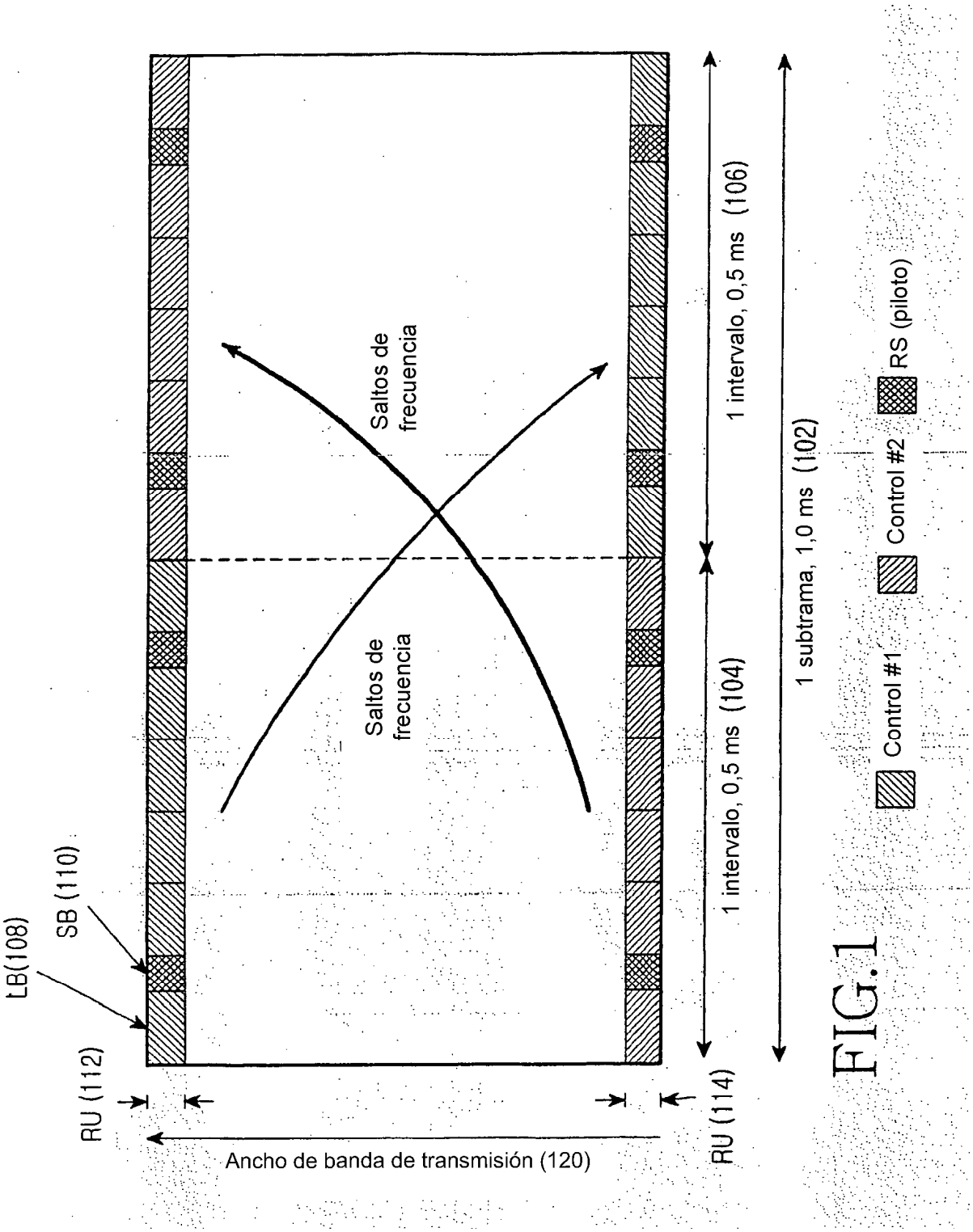
LB(108)
SB (110)
RU (112)
Ancho de banda de transmisión (120)
RU (114)
Saltos de frecuencia
Saltos de frecuencia
1 intervalo, 0,5 ms (104)
1 intervalo, 0,5 ms (106)
1 subtrama, 1,0 ms (102)
Control #1
Control #2
RS (piloto)

FIG.1

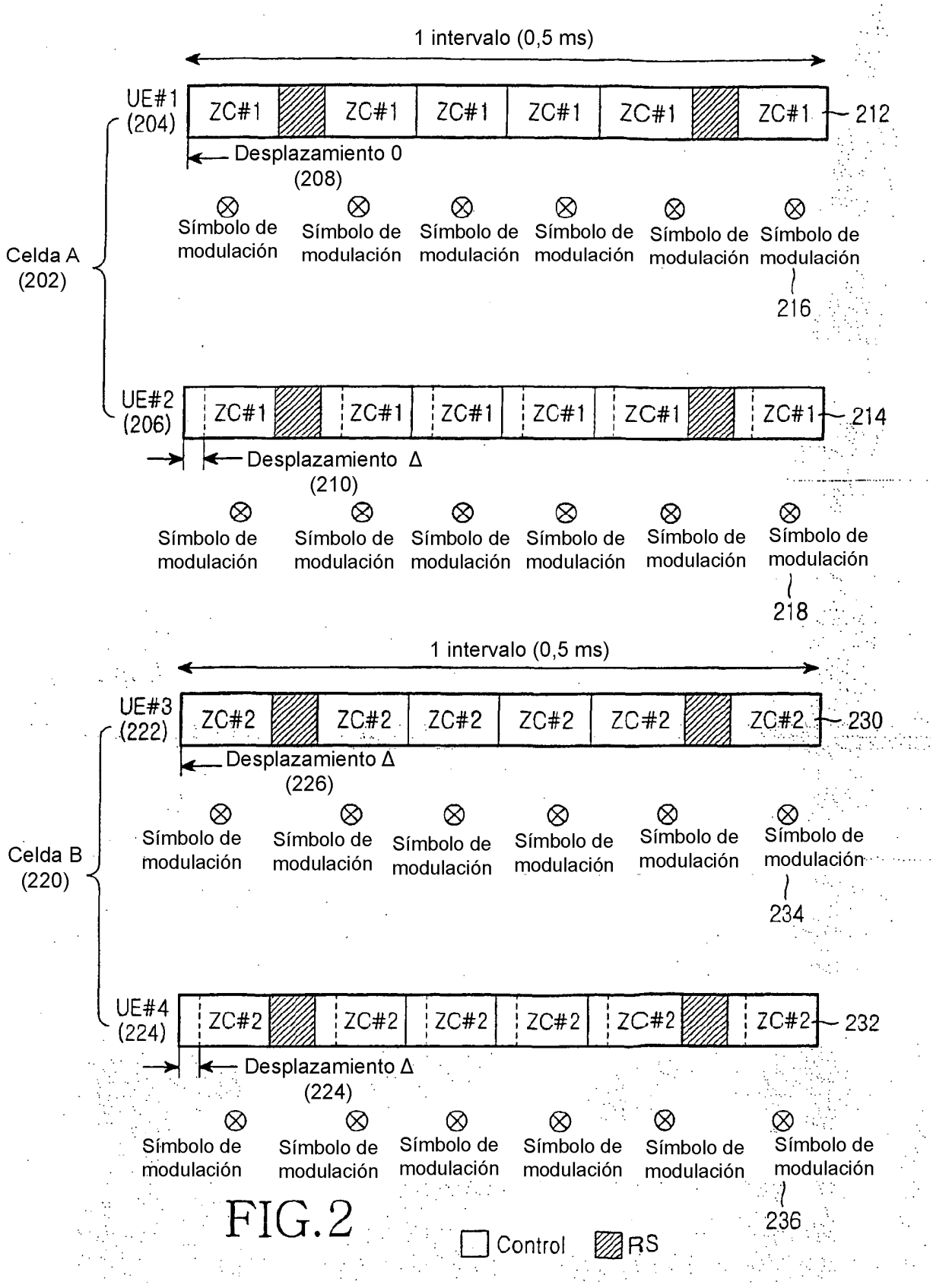
1 intervalo (0,5 ms)
UE#1 (204)
ZC#1
212
Desplazamiento 0 (208)
Símbolo de modulación
216
Celda A (202)
UE#2 (206)
214
Desplazamiento Δ (210)
218
1 intervalo (0,5 ms)
UE#3 (222)
ZC#2
230
Desplazamiento Δ (226)
234
Celda B (220)
UE#4 (224)
232
Desplazamiento Δ (224)
236
Control
RS

FIG.2

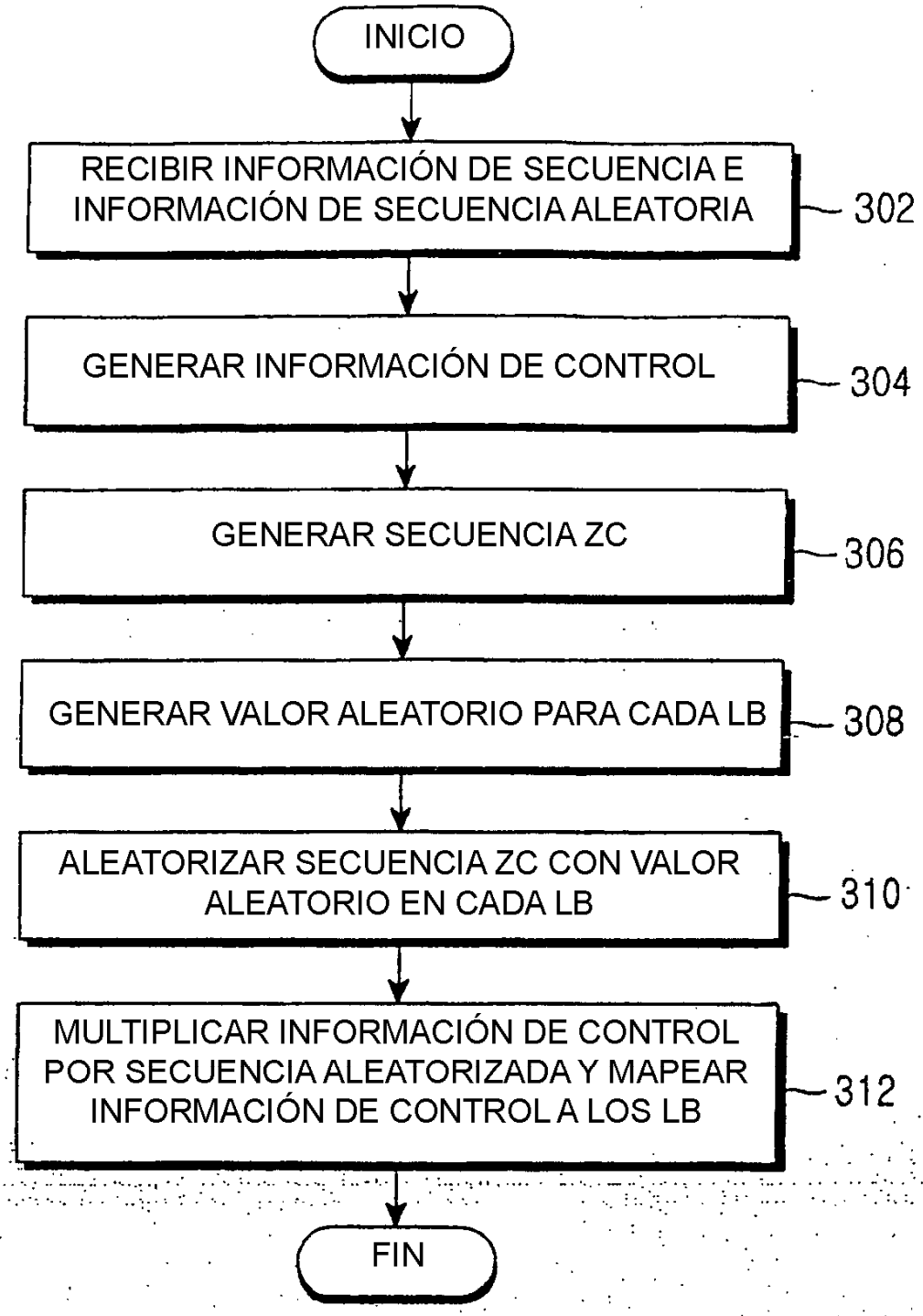
INICIO
RECIBIR INFORMACIÓN DE SECUENCIA E INFORMACIÓN DE SECUENCIA ALEATORIA
302
GENERAR INFORMACIÓN DE CONTROL
304
GENERAR SECUENCIA ZC
306
GENERAR VALOR ALEATORIO PARA CADA LB
308
ALEATORIZAR SECUENCIA ZC CON VALOR ALEATORIO EN CADA LB
310
MULTIPLICAR INFORMACIÓN DE CONTROL POR SECUENCIA ALEATORIZADA Y MAPEAR INFORMACIÓN DE CONTROL A LOS LB
312
FIN

FIG.3

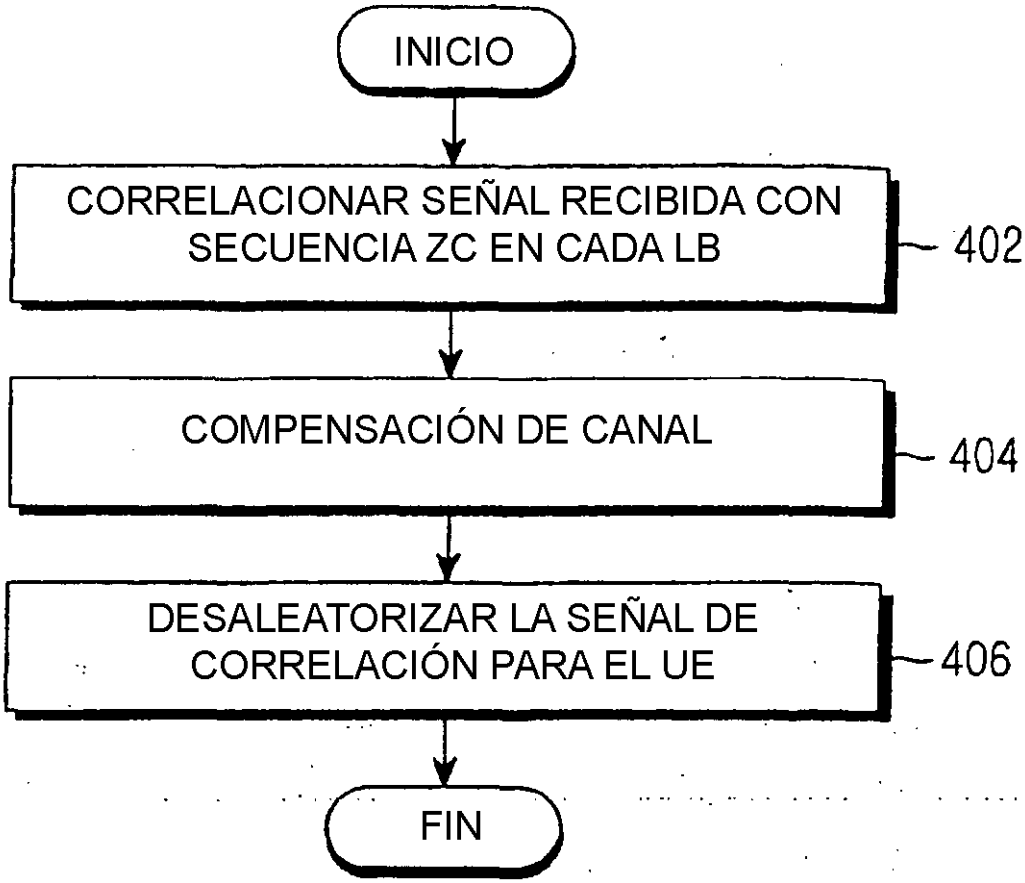
INICIO
CORRELACIONAR SEÑAL RECIBIDA CON SECUENCIA ZC EN CADA LB
402
COMPENSACIÓN DE CANAL
404
DESALEATORIZAR LA SEÑAL DE CORRELACIÓN PARA EL UE
406
FIN

FIG.4

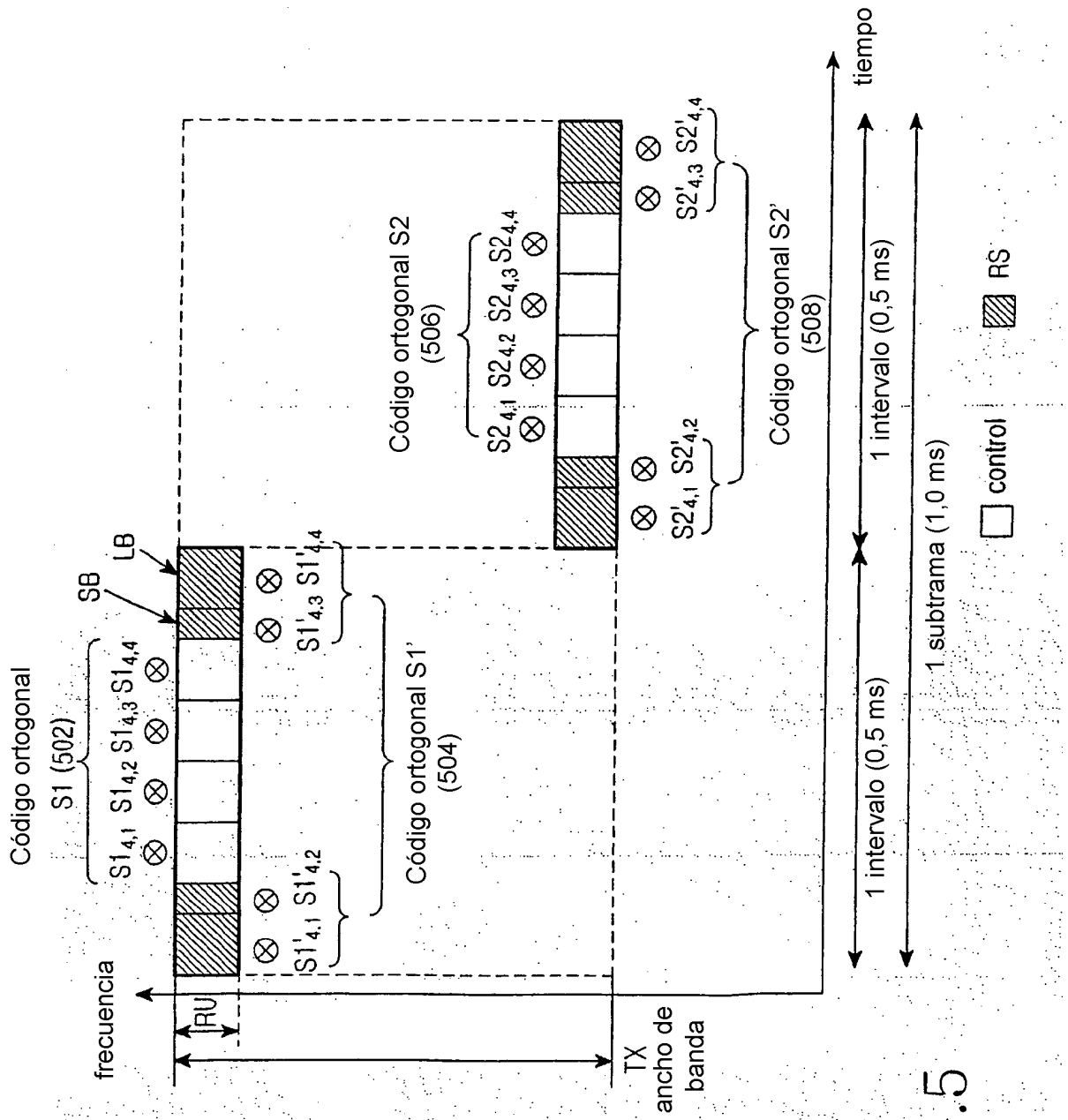
Código ortogonal
S1 (502)
$S1_{4,1}$ $S1_{4,2}$ $S1_{4,3}$ $S1_{4,4}$
SB
LB
frecuencia
RU
$S1'_{4,1}$ $S1'_{4,2}$
$S1'_{4,3}$ $S1'_{4,4}$
Código ortogonal S1'
(504)
Código ortogonal S2
(506)
$S2_{4,1}$ $S2_{4,2}$ $S2_{4,3}$ $S2_{4,4}$
$S2'_{4,1}$ $S2'_{4,2}$
$S2'_{4,3}$ $S2'_{4,4}$
Código ortogonal S2'
(508)
TX
ancho de
banda
tiempo
1 intervalo (0,5 ms)
1 intervalo (0,5 ms)
1 subtrama (1,0 ms)
control
RS

FIG.5

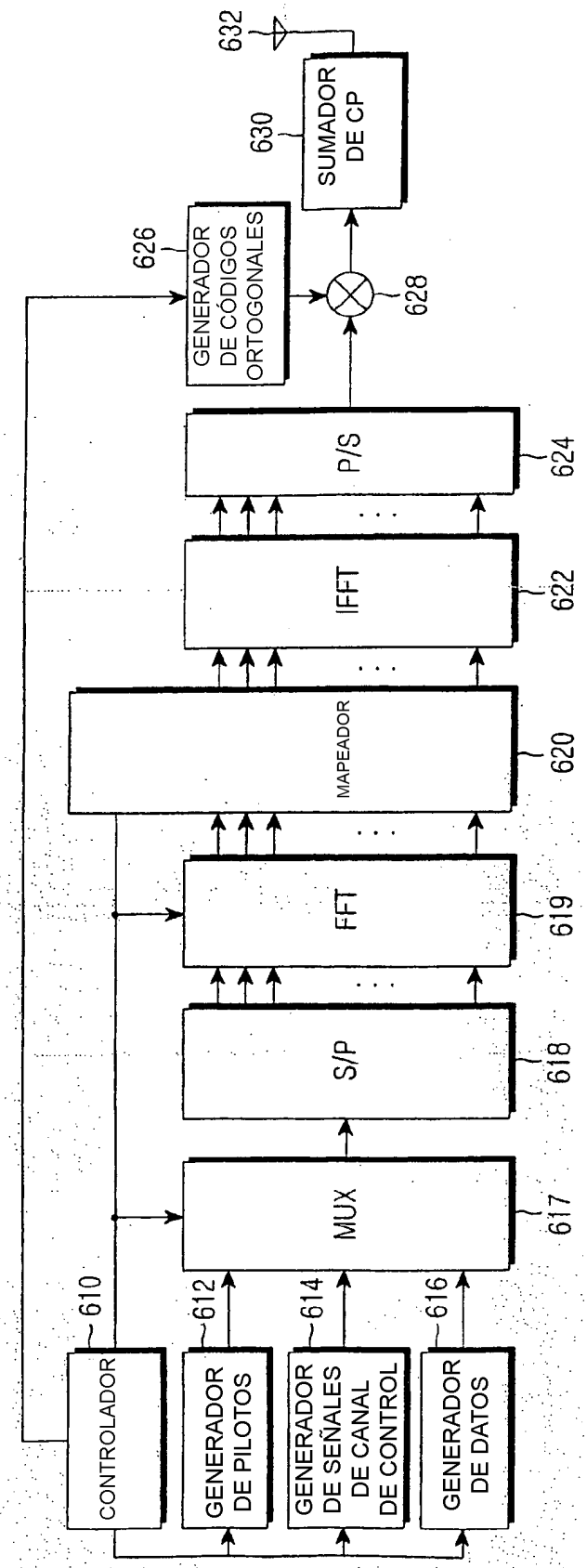
632
630
SUMADOR DE CP
626
GENERADOR DE CÓDIGOS ORTOGONALES
628
P/S
624
IFFT
622
MAPEADOR
620
FFT
619
S/P
618
MUX
617
610
CONTROLADOR
612
GENERADOR DE PILOTOS
614
GENERADOR DE SEÑALES DE CANAL DE CONTROL
616
GENERADOR DE DATOS

FIG.6A

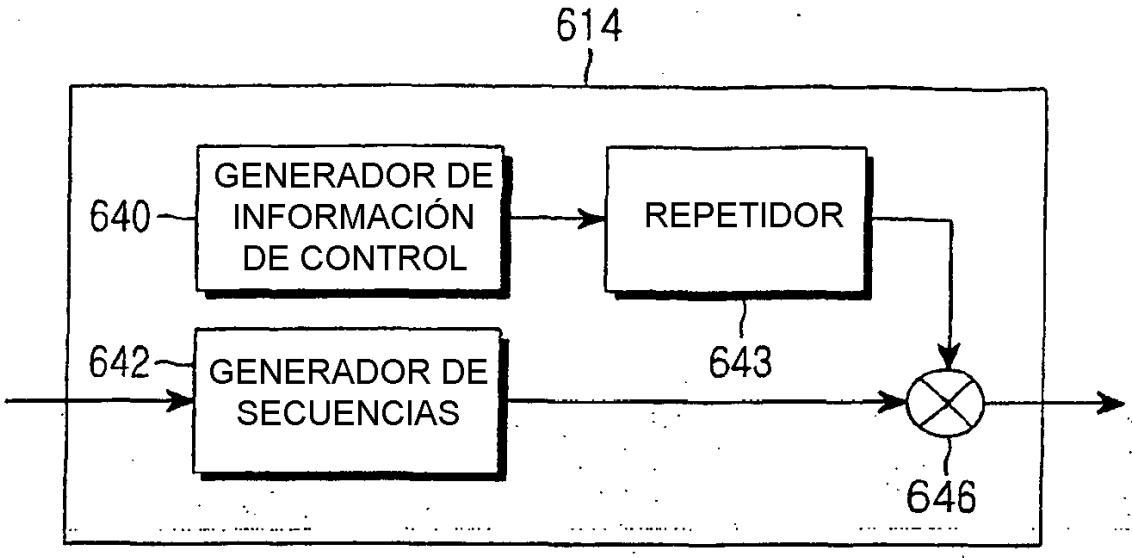
614
640
GENERADOR DE INFORMACIÓN DE CONTROL
REPETIDOR
642
GENERADOR DE SECUENCIAS
643
646

FIG.6B

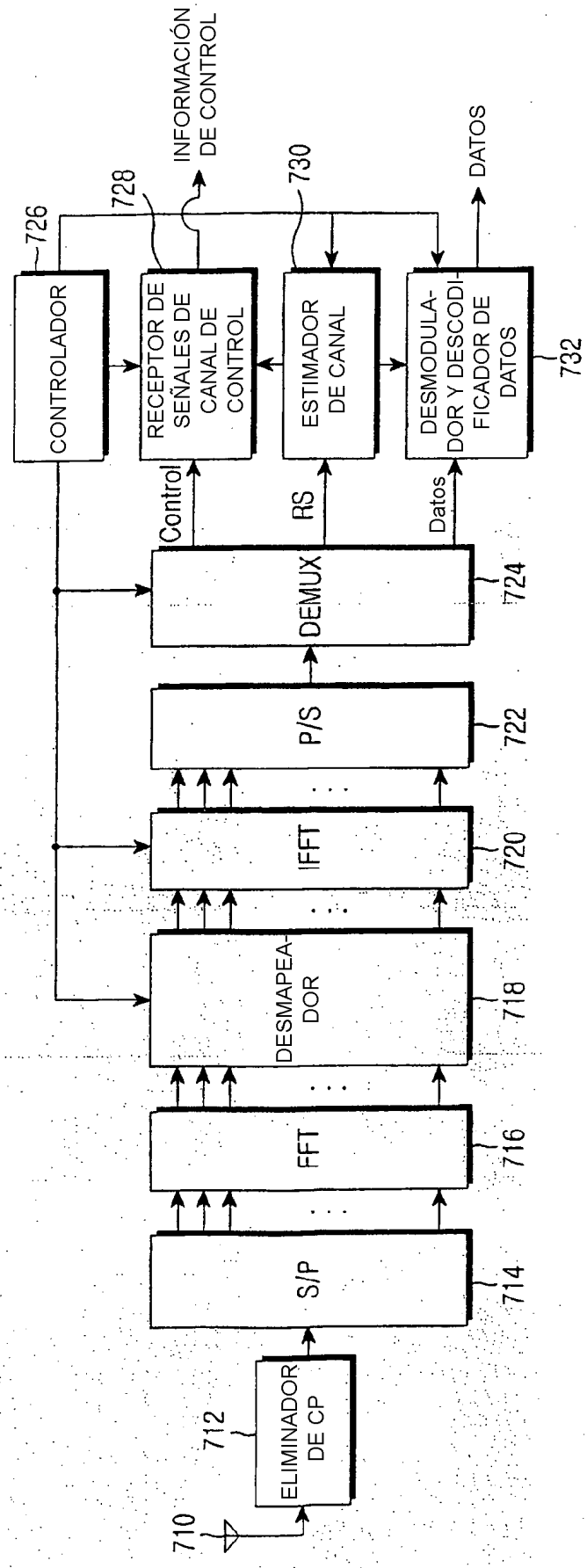
710
712
ELIMINADOR DE CP
714
S/P
716
FFT
718
DESMAPEA-DOR
720
IFFT
722
P/S
724
DEMUX
726
CONTROLADOR
728
RECEPTOR DE SEÑALES DE CANAL DE CONTROL
INFORMACIÓN DE CONTROL
730
ESTIMADOR DE CANAL
732
DESMODULA-DOR Y DESCODI-FICADOR DE DATOS
DATOS
Control
RS
Datos

FIG.7A

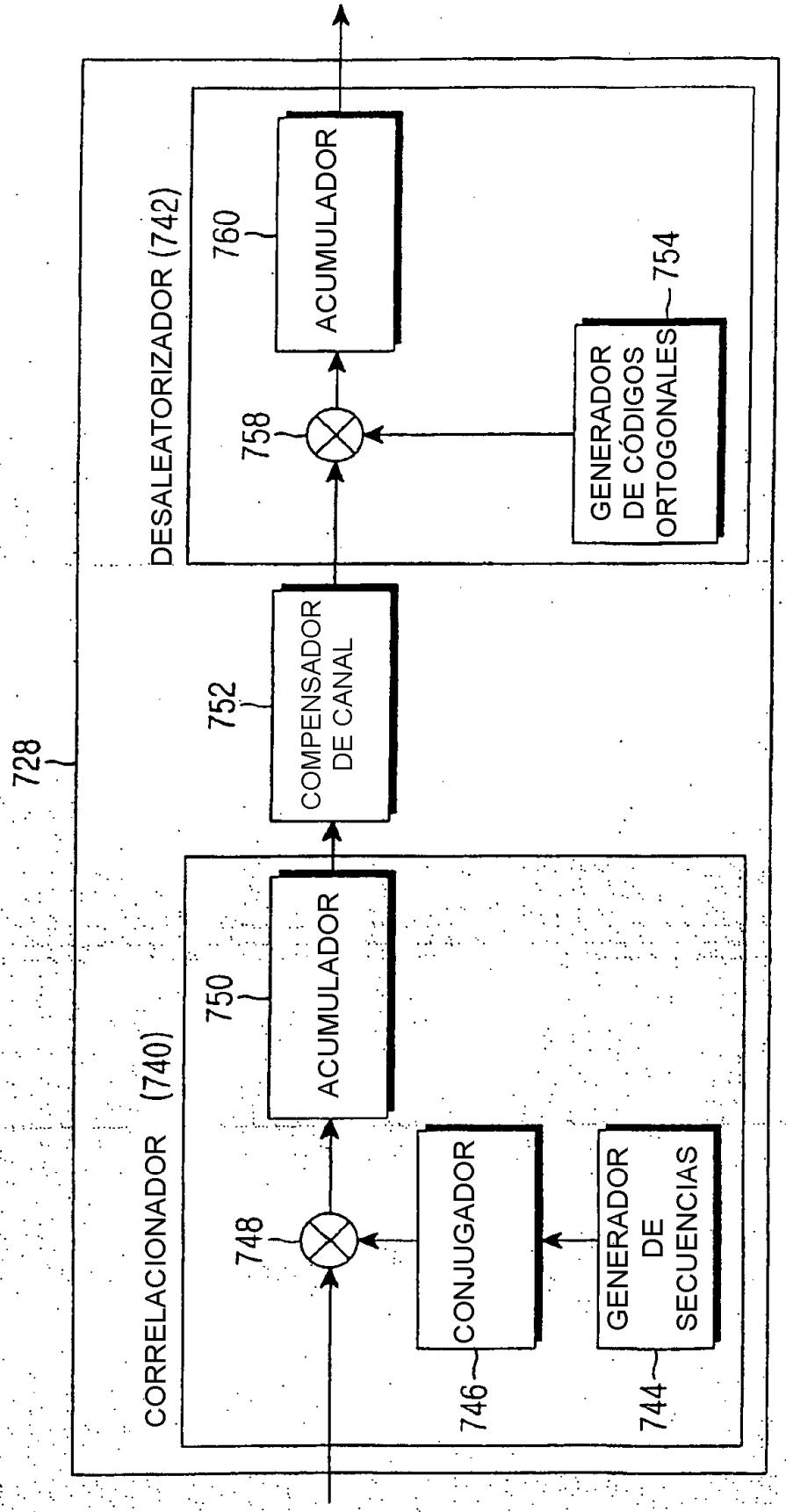
728
CORRELACIONADOR (740)
748
CONJUGADOR
746
GENERADOR DE SECUENCIAS
744
750
ACUMULADOR
752
COMPENSADOR DE CANAL
DESALEATORIZADOR (742)
758
760
ACUMULADOR
GENERADOR DE CÓDIGOS ORTOGONALES
754

FIG.7B

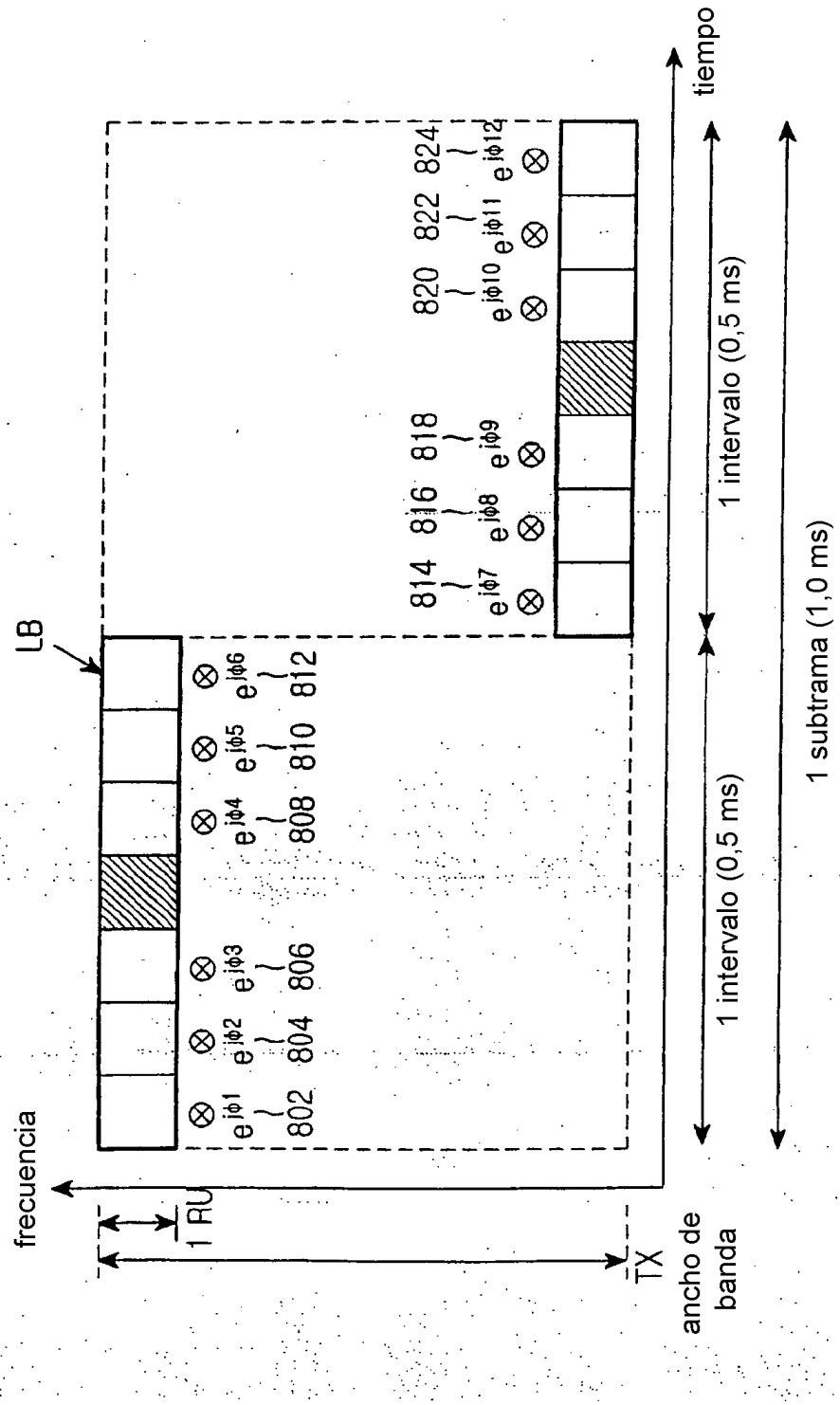
frecuencia
1 RU
LB
802
804
806
808
810
812
814
816
818
820
822
824
tiempo
1 intervalo (0,5 ms)
1 intervalo (0,5 ms)
1 subtrama (1,0 ms)
ancho de banda
TX
control
RS

FIG.8

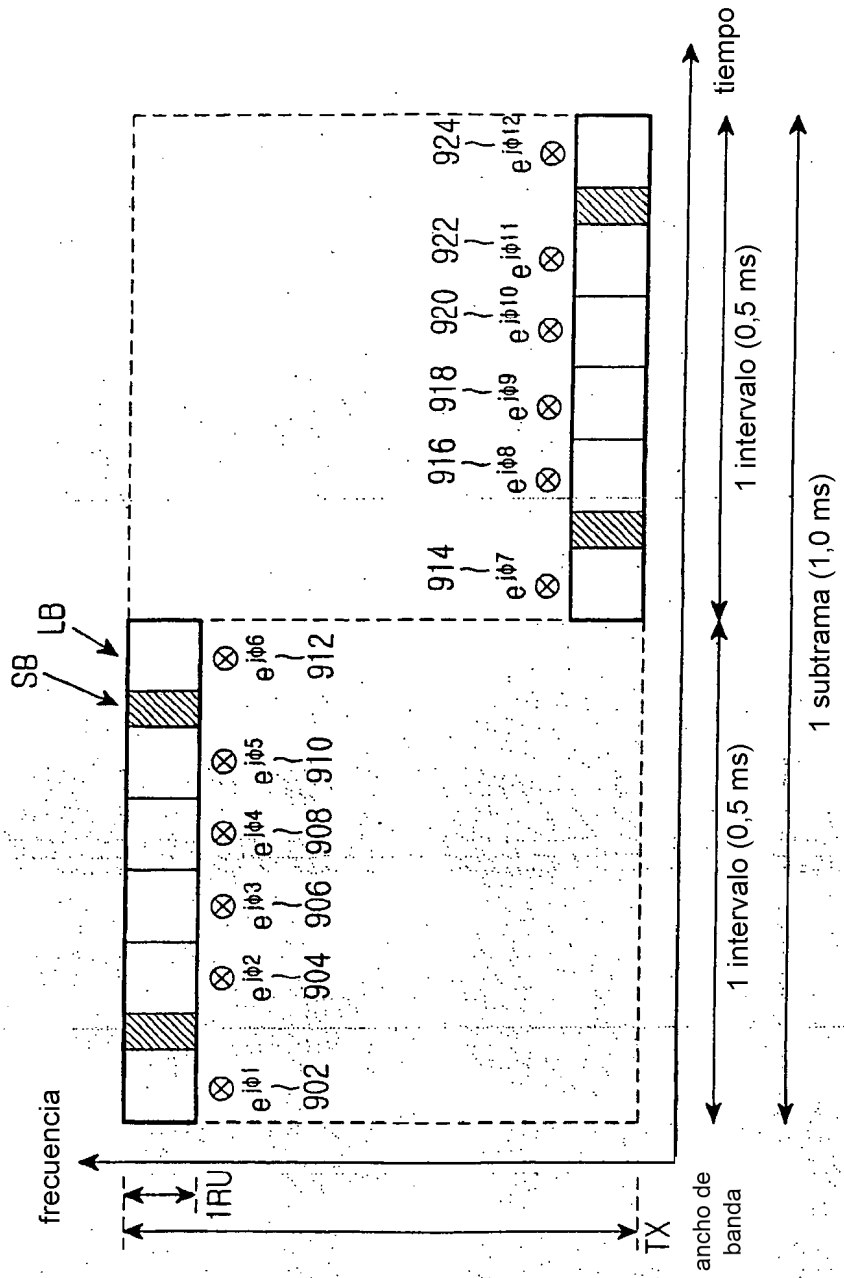
SB
LB
frecuencia
1RU
TX
ancho de banda
902
904
906
908
910
912
914
916
918
920
922
924
tiempo
1 intervalo (0,5 ms)
1 intervalo (0,5 ms)
1 subtrama (1,0 ms)
control
RS

FIG.9

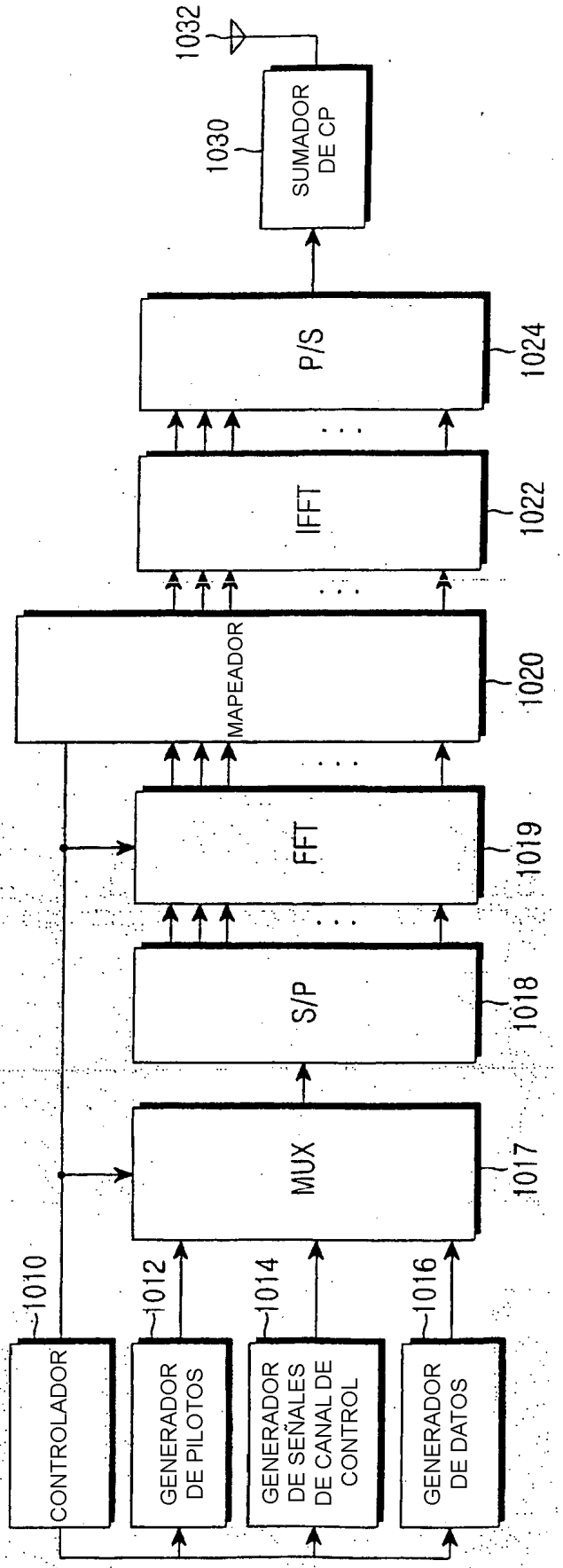
1032
1030
SUMADOR DE CP
P/S
1024
IFFT
1022
MAPEADOR
1020
FFT
1019
S/P
1018
MUX
1017
1010
CONTROLADOR
1012
GENERADOR DE PILOTOS
1014
GENERADOR DE SEÑALES DE CANAL DE CONTROL
1016
GENERADOR DE DATOS

FIG.10A

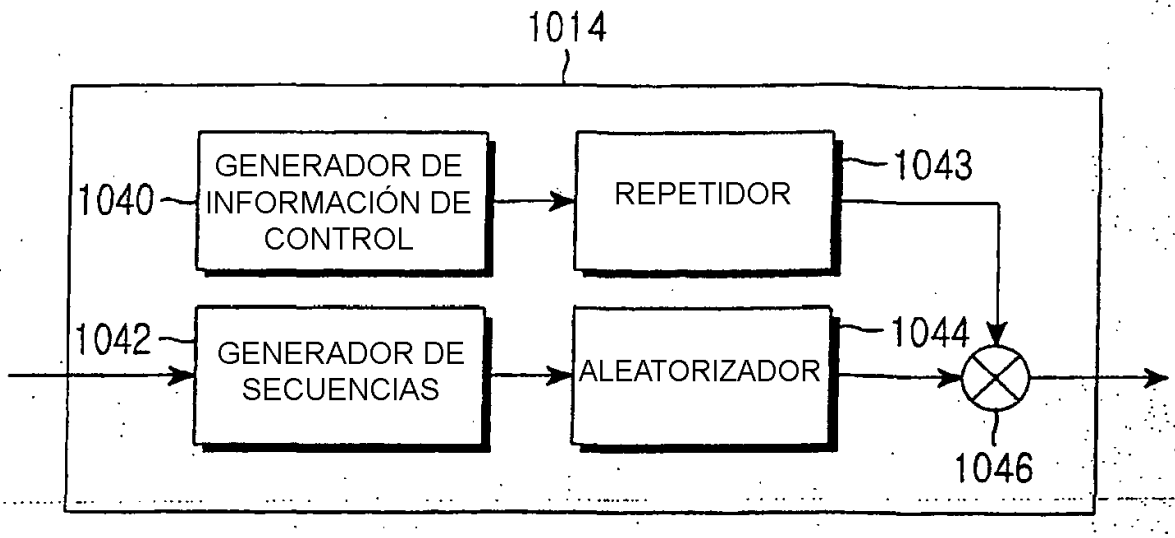
1014
1040
GENERADOR DE INFORMACIÓN DE CONTROL
REPETIDOR
1043
1042
GENERADOR DE SECUENCIAS
ALEATORIZADOR
1044
1046

FIG.10B

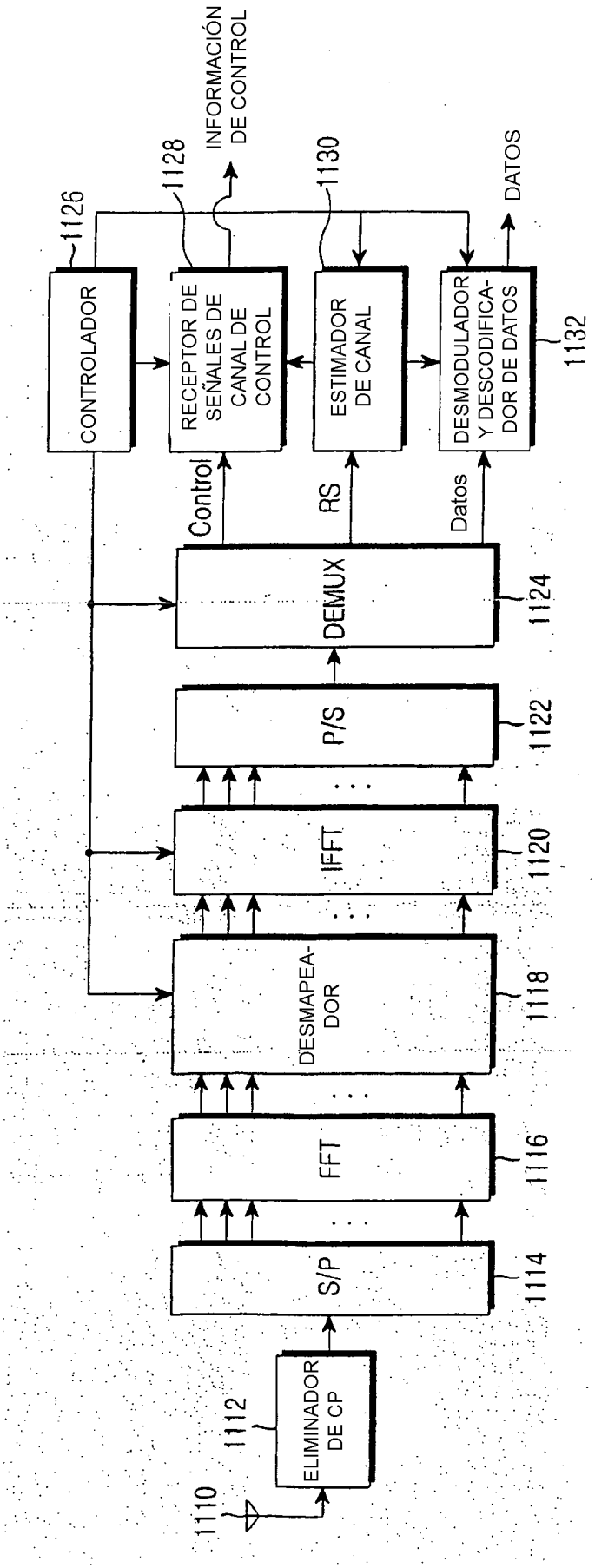
1110
1112
ELIMINADOR DE CP
1114
S/P
1116
FFT
1118
DESMAPEA-DOR
1120
IFFT
1122
P/S
1124
DEMUX
Control
RS
Datos
1126
CONTROLADOR
1128
RECEPTOR DE SEÑALES DE CANAL DE CONTROL
INFORMACIÓN DE CONTROL
1130
ESTIMADOR DE CANAL
DESMODULADOR Y DESCODIFICA-DOR DE DATOS
1132
DATOS

FIG.11A

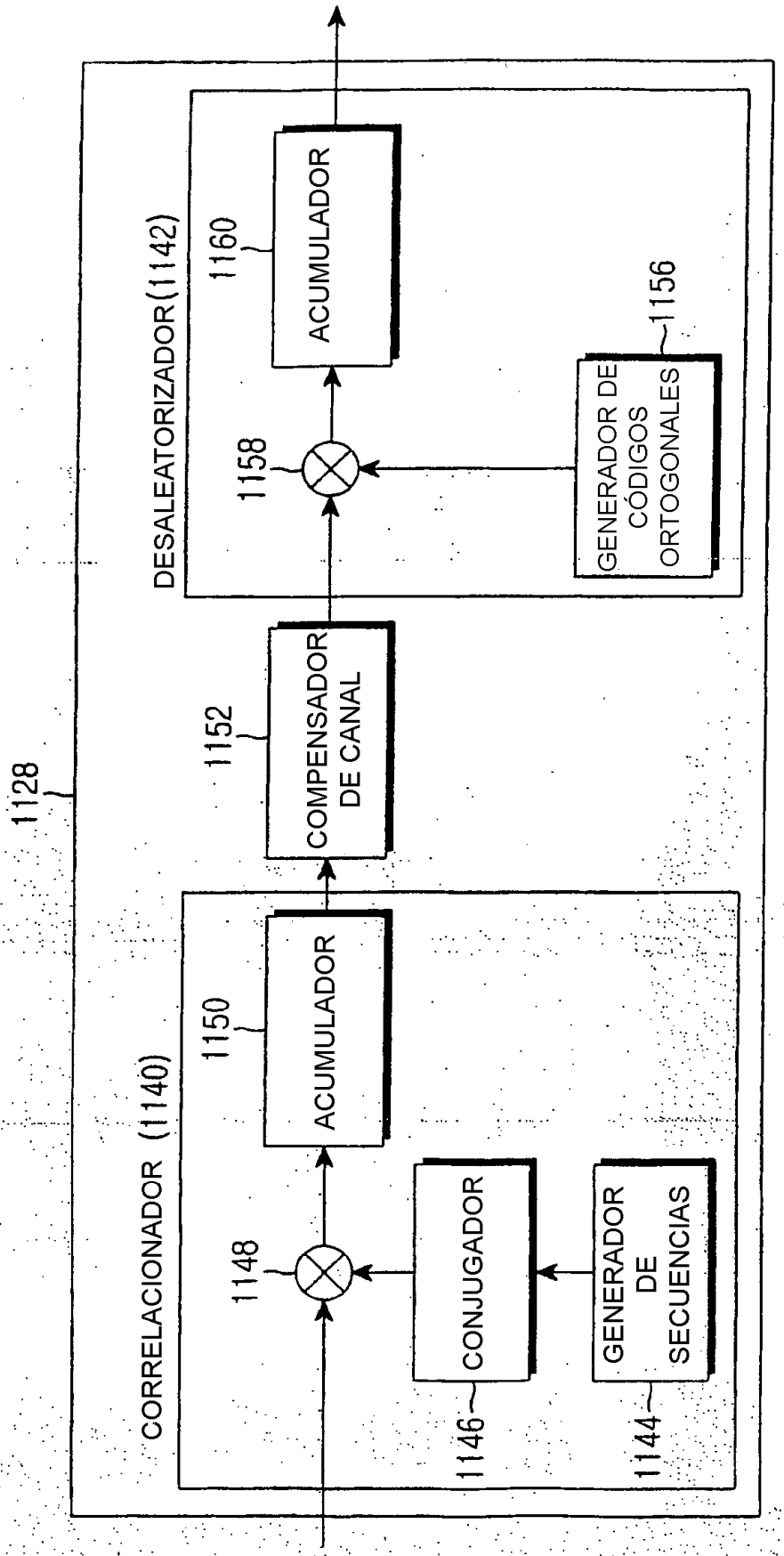
1128
CORRELACIONADOR (1140)
1150
ACUMULADOR
1148
CONJUGADOR
1146
GENERADOR DE SECUENCIAS
1144
1152
COMPENSADOR DE CANAL
DESALEATORIZADOR(1142)
1160
ACUMULADOR
1158
GENERADOR DE CÓDIGOS ORTOGONALES
1156

FIG.11B

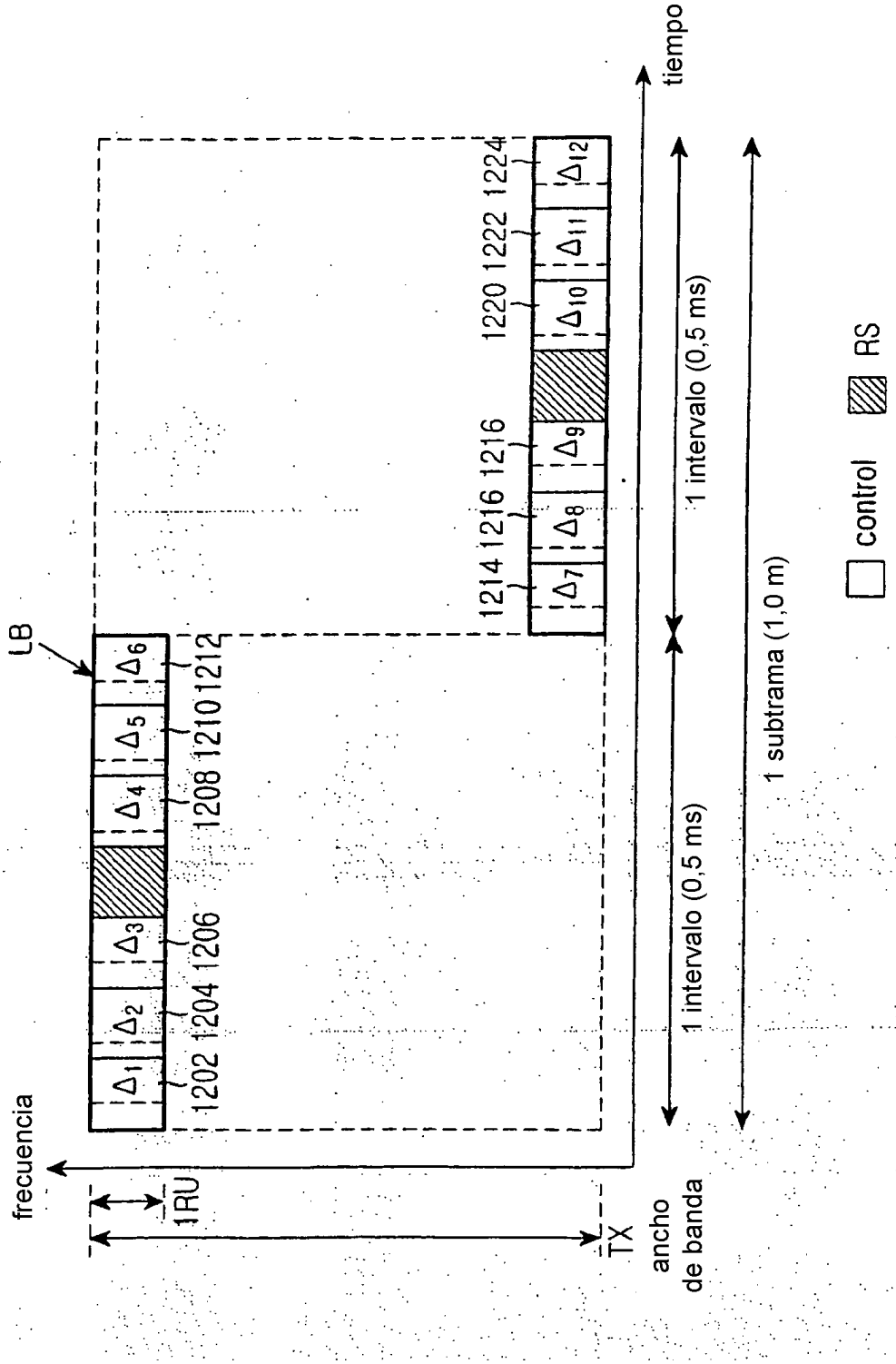
frecuencia
1RU
LB
Δ1
Δ2
Δ3
Δ4
Δ5
Δ6
1202
1204
1206
1208
1210
1212
1214
1216
1216
1220
1222
1224
Δ7
Δ8
Δ9
Δ10
Δ11
Δ12
TX
ancho de banda
tiempo
1 intervalo (0,5 ms)
1 intervalo (0,5 ms)
1 subtrama (1,0 m)
control
RS

FIG.12A

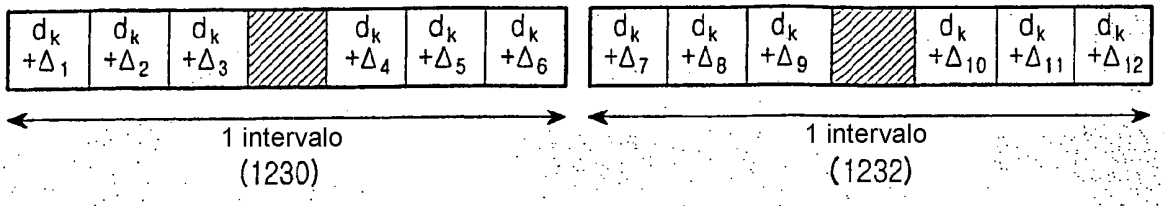
$d_k + \Delta_1$
$d_k + \Delta_2$
$d_k + \Delta_3$
$d_k + \Delta_4$
$d_k + \Delta_5$
$d_k + \Delta_6$
$d_k + \Delta_7$
$d_k + \Delta_8$
$d_k + \Delta_9$
$d_k + \Delta_{10}$
$d_k + \Delta_{11}$
$d_k + \Delta_{12}$
1 intervalo
(1230)
1 intervalo
(1232)

FIG.12B

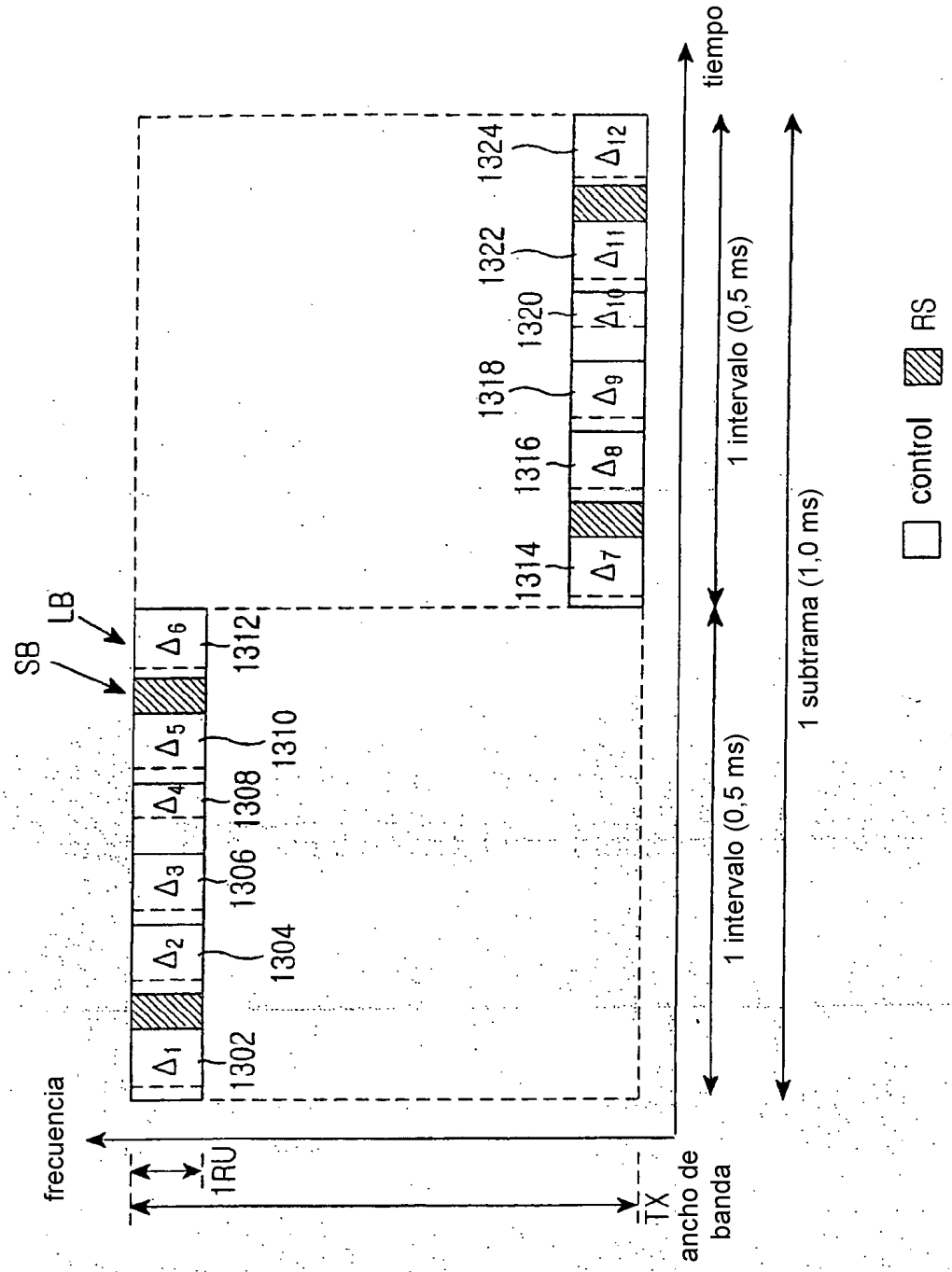
frecuencia
1RU
TX
ancho de banda
SB
LB
Δ1
Δ2
Δ3
Δ4
Δ5
Δ6
Δ7
Δ8
Δ9
Δ10
Δ11
Δ12
1302
1304
1306
1308
1310
1312
1314
1316
1318
1320
1322
1324
tiempo
1 intervalo (0,5 ms)
1 intervalo (0,5 ms)
1 subtrama (1,0 ms)
control
RS

FIG.13