

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 408 783**

51 Int. Cl.:

H03L 7/14 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **07.01.2003 E 03703708 (2)**

97 Fecha y número de publicación de la concesión europea: **06.03.2013 EP 1466411**

54 Título: **Sistema y aparatos para la generación de reloj usando selección de la señal de referencia**

30 Prioridad:

08.01.2002 US 41338

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

21.06.2013

73 Titular/es:

**MOTOROLA MOBILITY LLC (100.0%)
600 North US Highway 45
Libertyville, IL 60048, US**

72 Inventor/es:

**NOVAK, PETER DAVID;
MCCRORY, ANGELA CAROL;
RAY, DALE EMERSON y
LONG, TONI ANN**

74 Agente/Representante:

Elzaburu Márquez, Alberto

ES 2 408 783 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Sistema y aparatos para la generación de reloj usando selección de la señal de referencia

Campo de la invención

5 Esta invención se refiere en general a sistemas de comunicación, y más específicamente a un método y a un aparato para proporcionar y usar un reloj redundante dentro de los elementos que constituyen tales sistemas.

Antecedentes de la invención

10 Es sabido cómo son las estaciones base para los sistemas de comunicación. Debido a que la estación base es también el centro del correcto funcionamiento de los sistemas, los transportadores u operadores del sistema o proveedores de los servicios de comunicación exigen que estas estaciones base manifiesten un alto grado de disponibilidad. Por ello, muchas de las características o funciones críticas dentro de estas estaciones, tales como los procesadores centrales o conmutadores y referencias de tiempo o relojes son a menudo redundantes. Las estaciones base que tienen capacidades redundantes tales como un reloj o referencia centrales usualmente incluyen la disponibilidad de poder cambiar al reloj o a la función redundantes.

15 En las estaciones base complejas que tienen una multiplicidad de recursos o tarjetas de comunicación, tales como tarjetas de transceptor de radiofrecuencia y tarjetas de procesamiento de banda base, y que algunas o todas están repetidas para cada canal de radio que es parte de la estación base, la distribución de un reloj redundante y particularmente la conmutación de uno a otro reloj ha confirmado ser un problema técnico significativo especialmente donde las tarjetas respectivas necesitan mantener sincronización o alineamiento de fase.

20 Por añadidura, la situación actual del mercado demanda que las estaciones base estén dispuestas a manejar diferentes tipos de sistemas, por ejemplo, sistemas analógicos y de espectro difundido CDMA o sistemas generalmente antiguos y que son en la actualidad sistemas difundidos. A menudo es difícil diseñar tarjetas o recursos de comunicación que operen eficientemente fuera de una única señal de reloj para los diferentes sistemas.

25 La patente US 5,828,678 describe un sistema de resolución para proporcionar una señal de salida de reloj que tiene una frecuencia de salida de reloj que es un múltiplo predeterminado racional de una frecuencia de reloj de una señal de entrada al sistema de resolución. En una realización, el sistema de resolución incluye un primer contador que cuenta los impulsos de reloj de la señal de entrada de reloj para proporcionar un primer valor, y un segundo contador que cuenta los impulsos de reloj de la señal de salida de reloj para proporcionar un segundo valor.

Lo que se necesita es un método y un aparato para un reloj redundante que se ocupe de estas y otras tareas que resultarán más evidentes a partir de las siguientes explicaciones.

30 Breve descripción de los dibujos

Las figuras que se acompañan, donde números de referencia semejantes se refieren a elementos idénticos o de funcionalidad similar por medio de las vistas separadas y las cuales junto con la siguiente descripción detallada se incorporan a y forman parte de la especificación, sirven para ilustrar además varias realizaciones y para explicar varios principios y ventajas, todo ello de acuerdo con la presente invención.

35 La figura 1 representa, de forma simplificada y representativa, un diagrama de bloques de una realización preferida de un sistema redundante de reloj conectado a tarjetas de comunicaciones de acuerdo con la presente invención;

La figura 2 representa un diagrama de bloques de una realización preferida de una parte de las tarjetas de comunicación de la figura 1 de acuerdo con la presente invención.

40 La figura 3 ilustra de forma representativa una parte de una realización preferida de una señal de referencia para usarla en el sistema de la figura 1 de acuerdo con la presente invención;

La figura 4 demuestra las asignaciones de bits del campo de datos en la señal de la figura 3;

La figura 5 demuestra las asignaciones de bits del campo de sincronismos en la señal de la figura 3;

La figura 6 representa una visión general de los campos de datos y sincronismos en la señal de la figura 3; y

La figura 7 muestra una referencia de fase en una parte de la señal de la figura 3.

45

Descripción detallada de las realizaciones preferidas

En forma de visión general, la presente descripción concierne a sistemas de comunicaciones y más particularmente al equipamiento dentro de tales sistemas que utiliza sistemas redundantes, tales como sistemas redundantes de reloj para asegurar alta disponibilidad de servicio para las unidades de comunicaciones o más específicamente para

los usuarios de las mismas que operan en ellos. Más en particular se explican varios principios y conceptos inventivos incorporados en métodos y aparatos para proporcionar, usar y gestionar señales redundantes de referencia dentro del equipamiento de infraestructura tal como estaciones base o emplazamientos base. Los sistemas de comunicaciones de particular interés son IS-95 (CDMA), GSM, GPRS, etc. y aquellos que están siendo
 5 planificados, desarrollados o iniciados tales como sistemas de Evolución GSM de tasa Mejorada de Datos (EDGE), CDMA de banda ancha o UMTS, 3G, o semejantes. En la actual situación del mercado una estación o emplazamiento base, debido sólo a consideraciones económicas, puede necesitar proporcionar servicio con o sobre la base de una pluralidad de estas interfaces aéreas. Por ejemplo, si un transportador o proveedor del servicio tiene un sistema antiguo y se encuentra en el proceso de abordar sistemas de la siguiente generación, el transportador
 10 puede estar interesado en una estación o emplazamiento base que pueda manejar tanto sistemas antiguos como sistemas nuevos.

Como se explica a continuación se emplean ventajosamente varios principios y combinaciones inventivas de los mismos para desconectar esencialmente señales redundantes de referencia y señales locales de reloj siempre y cuando que se utilicen estos principios o equivalentes. Haciendo esto se ha visto que se atenúan varios de los
 15 problemas asociados con los sistemas conocidos en los que típicamente la señal de reloj se distribuye directamente desde múltiples fuentes a los usuarios del reloj, tales como tarjetas de comunicación o recursos o utilidades que son forzadas a tratar la conmutación de un reloj a otro con los transitorios resultantes manteniendo aún la sincronización con o entre grupos de tarjetas. El esfuerzo y los costos históricamente significativos se han asociado con y dedicados a acometer tales asuntos con éxitos marginales en el mejor de los casos. Usando los conceptos y principios explicados en esta memoria se accede a que diferentes tarjetas tengan diferentes relojes locales mejor adaptados a sus respectivas tareas y puedan mantener aún la sincronización equilibrando los recursos o tarjetas que se requieren dentro de una estación base.

Se proporciona una descripción puntual para explicar además de un modo asequible las mejores maneras de realizar y usar diversas realizaciones de acuerdo con la presente invención. Se ofrece además la descripción para
 25 mejorar la comprensión y la apreciación de los principios y ventajas inventivas de la misma, más que limitar de cualquier manera la invención. La invención se define exclusivamente por medio de las reivindicaciones adjuntas que incluyen cualesquiera enmiendas hechas durante la sustanciación de esta aplicación y todo lo equivalente de esas reivindicaciones según se publicaron.

Se comprende además que el uso de términos relativos, si los hubiera, tales como primero y segundo, tope y fondo, alternativo, otro, otros, y semejantes se usan solamente para distinguir entre una u otra entidad o acción sin que necesariamente requiera o implique relación u orden real entre tales entidades o acciones. La mayoría de la funcionalidad inventiva y muchos de los principios inventivos se implementan mejor con o dentro de programas o instrucciones de software. Se espera que cualquiera con una habilidad ordinaria, no obstante el esfuerzo
 30 posiblemente significativo y muchas elecciones de diseño motivadas por, por ejemplo, tiempo disponible, tecnología actual y consideraciones económicas, cuando son guiadas por los conceptos y principios descritos en esta memoria, sea fácilmente capaz de generar tales instrucciones y programas de software con una mínima experimentación. Además, la realización preferida para la mayoría de la lógica y otro hardware se basa funcionalmente en circuitos integrados semi personalizados, tales como conjuntos lógicos programables configurados como Conjuntos de Puertas Programables en Campo (FP-GA). De nuevo para cualquiera con una habilidad ordinaria, a pesar de los esfuerzos significativos y de las elecciones del diseño, no debería suponer un desafío excesivo implementar tal hardware. Por ello, la posterior explicación de tal software y hardware, si se da, será limitada en interés de la brevedad y de la minimización de cualquier riesgo de obscurecer los principios y conceptos de acuerdo con la presente invención.

La figura 1 representa, de forma simplificada, un diagrama de bloques de una realización preferida de un reloj redundante o sistema de referencia conectado a tarjetas o recursos de comunicaciones de acuerdo con la presente invención. Se espera que una explicación de la figura 1 ayudará a proporcionar algún lenguaje común así como a familiarizar al lector con algunos de los problemas y limitaciones de los actuales sistemas de reloj redundante y algunas de las oportunidades y ventajas ideadas y habilitadas por los principios y conceptos de acuerdo con la presente invención. Al mismo tiempo se espera que los principios y conceptos explicados aquí que tienen amplia
 45 aplicación según nuestras explicaciones, estarán dirigidos a una aplicación dentro de una estación base, preferiblemente para ser usados en un sistema de comunicaciones celular o inalámbrico tipo celular.

Como se ha indicado anteriormente, estas estaciones base pueden ser complejas con muchos sistemas y subsistemas, como los dedicados a establecer y mantener enlaces inalámbricos de comunicaciones mientras que otros se dedican a la comprobación y diagnóstico, comunicaciones cableadas, estadísticas de tráfico, información de facturación, conmutación y así sucesivamente. Para que un emplazamiento base soporte un enlace de comunicaciones puede necesitar dos o más tarjetas o recursos o utilidades. Para que una estación o emplazamiento soporte enlaces inalámbricos de comunicaciones según diferentes tecnologías requerirá casi con toda seguridad diferentes tarjetas o utilidades. Una estación típica tendrá decenas de estas tarjetas o recursos de utilidades, algunas de las cuales necesitarán estar sincronizados entre sí. Dentro de este contexto dirigiremos ahora
 55 nuestra atención al esquema de ejemplo de un reloj redundante o esquema de señal de referencia como se representa en figura 1.

La figura 1 muestra de forma simplificada un sistema 100 de reloj redundante para ser usado en equipamiento de comunicaciones tal como emplazamientos o estaciones base. El sistema de reloj incluye un reloj o fuente 101 de referencia para proporcionar una señal de referencia en un Interfaz 109, específicamente en 121 y 123 para una pluralidad de tarjetas de comunicación, tales como las tarjetas de comunicaciones 105, 107 y un reloj o fuente 103 de referencia alternativo, conectado a la fuente de referencia 101 en 102 como está representado, para proporcionar una señal alternativa de referencia en el Interfaz 109, específicamente en 125 y 127 para la pluralidad de tarjetas de comunicación 105, 107. Obsérvese que en la forma preferida las señales de referencia y alternativa de referencia se proporcionan a través de una conexión punto a punto de modo que las tarjetas de comunicaciones, no mostradas, necesitarán enlaces adicionales tales como los 121, 125, 123, 127. Preferiblemente estas señales de referencia incluyen una señal de 20 MHz que será detallada más adelante. Las señales de referencia son redundantes, lo que significa que son idénticas y sincronizadas en un margen muy estrecho (menor de 80 nano segundos de forma preferida). Según la forma preferida estas fuentes de referencia y alternativa de referencia (referidas colectivamente como fuentes de referencia) son parte de un primero y segundo interfaz y de una tarjeta de conmutación (ISB). Cada fuente de referencia incluye un oscilador y un bucle de enganche de fase (PLL) 111, 117. El oscilador es de tecnología conocida y es preferiblemente un oscilador de 10 MHz de alta estabilidad encapsulado en horno o un oscilador trabajando a 10 MHz en un entorno de temperatura controlada junto con un PLL usando las técnicas conocidas para proporcionar una señal de 20 MHz a una función de generación de referencia 115, 119.

El oscilador puede estar conectado a una referencia externa tal como una señal de un Sistema de Posicionamiento Global (GPS) o una señal UTC 113. Los osciladores se sincronizan por medio de la señal en 102 que se toma de la salida de un contador que genera un impulso por segundo y este impulso puede ser usado por la fuente alternativa de referencia para llevar un contador u otro registro a un estado conocido como se sabe sincronizando de ese modo los osciladores 117, 111 una vez por segundo. La generación de referencia 115, 119 está provista de varios datos procedentes de otros puntos o fuentes, tales como procesadores centrales, transceptores alámbricos y todo lo habitual (no mostrado) dentro de la estación base y que opera para proporcionar o generar así como para recibir las señales de referencia (la estructura de la señal y el contenido se explica a continuación con referencia a la figura 3-7) así como para memorizar de manera temporal las señales respectivas y asegurar el aislamiento entre estas señales de forma que un fallo del interfaz 109 en una conexión punto a punto, tal como la 121, debido por ejemplo, a un fallo de un conector o del plano trasero del alojamiento de una tarjeta, no tendrá otro efecto tal como en 123.

Cada una de la pluralidad de las tarjetas de comunicación 105, 107 está conectada a la señal de referencia y a la señal alternativa de referencia, como se ha representado, pero conectada selectivamente en cualquier momento a una de las señales de referencia por medio de un multiplexor o conmutador 129, 149 respectivamente. Cada una de la pluralidad de las tarjetas de comunicación 105, 107 incluye un generador de reloj 131, 151, respectivamente, que está conectado selectivamente a o referido a, por medio de las entradas de control 130, 150, a una de las señales de referencia y de referencia redundante. El generador de reloj incluye un PLL 133, 153 con un oscilador 135, 155 o un oscilador controlado por tensión (VCO), respectivamente, y que proporciona una o más señales de reloj 137, 157 a las frecuencias que corresponden a las funciones proporcionadas por cada una de la pluralidad de las tarjetas de comunicaciones. Estas frecuencias pueden variar desde 1 MHz hasta por encima de 60 MHz dependiendo de la tarjeta de comunicaciones y sus funciones o requisitos particulares así como del propio oscilador, VCO. El resultado neto es que el generador de reloj o el reloj local de la tarjeta, específicamente las señales de reloj 137, 157 mantienen una relación de fase conocida o están sincronizadas con las señales de referencia en 121, 125, 123, 127 que siempre se seleccionan por medio de los conmutadores 129, 149. El reloj local o el reloj de la tarjeta o el generador de reloj están por tanto controlados o guiados o dirigidos por la señal de referencia más que ser la propia señal de referencia y de este modo es un poco independiente de la señal de referencia. Esto es una ventaja lo mismo que el generador de reloj pueda oscilar libremente continuando proporcionando las señales de reloj durante cortos periodos de tiempo suficientes para efectuar un cambio a la señal de referencia redundante cuando se produce un fallo de la señal de referencia presente o actual.

Cada una de la pluralidad de tarjetas de comunicación está dispuesta para conectarse a aquella que permanece de la señal de referencia o de la señal de referencia redundante cuando se detecta un fallo de aquella de las que están actualmente conectadas al generador de reloj. Aunque no se necesita, en la práctica una de las fuentes de referencia, por ejemplo la 101 será la fuente de referencia maestra mientras que la 103 es la alternativa y todas las tarjetas de comunicación estarán conectadas a la fuente de referencia maestra hasta que se detecte un fallo. Cuando tiene lugar un fallo es cada tarjeta o recurso por sí mismo y cada tarjeta que ha sufrido un fallo la que transfiere, bajo control del hardware en la tarjeta, el control al oscilador de referencia redundante o de reserva en esa tarjeta. Un procesador central bajo control del software se empleará posteriormente para asegurar que todas las tarjetas operan de nuevo a partir de la señal de referencia maestra una vez que el fallo indicado ha sido corregido. Por ello otra ventaja de la referencia redundante o del sistema de reloj de la presente invención es que las diferentes tarjetas de comunicaciones pueden operar a partir de diferentes señales de referencia y conmutar a señales alternativas de referencia en momentos diferentes y mantener aún la sincronización entre sí lo suficiente para realizar las tareas que cada tarjeta tiene a su cargo así como inter operar según se necesite.

Incluida además en las tarjetas de comunicaciones 105, 107 está la lógica de sincronización y una memoria de almacenamiento temporal circular FIFO 139, 159. Esta lógica y la memoria de almacenamiento temporal circular FIFO, preferiblemente una memoria de almacenamiento temporal de 240 nano segundos, permite que las tarjetas se mantengan sincronizadas, tales como una tarjeta de receptor y una tarjeta de procesamiento de banda base o

una tarjeta de comprobación y diagnóstico, todo ello sobre el bus de banda base 141. Como se explica además más adelante la lógica utiliza una señal o referencia de fase derivada de la señal de referencia o de la señal seleccionada de referencia para incluir una señal de sincronización dentro de la señal de la tarjeta de intercomunicaciones y la memoria de almacenamiento temporal circular FIFO de 240 nano segundos es suficiente para corregir en el peor de los casos de fuera de condiciones de sincronismo que pueda ocurrir cuando se detecta un fallo de la señal de referencia y tiene lugar una transferencia de la señal de referencia. Esto permite que una tarjeta de comunicaciones receptora sincronice o re alinee los datos locales con los datos recibidos de otras tarjetas de comunicaciones.

La figura 2 representa un diagrama de bloques más detallado de una realización preferida de una parte de las tarjetas de comunicación de la figura 1. Lo que se representa es una tarjeta de comunicaciones 200, la parte específicamente relevante de ella, que está dispuesta y construida para usar un sistema redundante de reloj de referencia. La tarjeta incluye medios para conectarse a una señal de referencia 121 y medios para conectarse a una señal alternativa de referencia 125 disponible cada una, como se apuntó anteriormente, de y como una parte del interfaz 109. La señal de referencia 121 incluye una forma de onda de referencia de 20 MHz en 201 que está conectada a un divisor de entrada 203 y a una entrada de reloj de la lógica de extracción 205. Similarmente, la señal alternativa de referencia incluye una forma de onda de referencia de 20 MHz en 211, idéntica a la forma de onda de referencia apuntada anteriormente, que está conectada a un divisor de entrada 213 y a una entrada de reloj de la lógica alternativa de extracción 215. La señal de referencia 121 incluye además una, preferiblemente, señal de impulsos de trama de datos de 20 MHz (una tasa de 40 Mega bits) 207 que está conectada a la lógica de extracción 205 y que corresponde a la forma de onda de referencia 201. La señal alternativa de referencia 125 incluye además una, preferiblemente de 20 MHz, señal alternativa de impulsos de trama de datos (tasa de 40 Mega bits) 217 que está conectada a la lógica de extracción 215 y que corresponde a la forma de onda alternativa de referencia 211.

La señal de impulsos de trama de datos y la señal alternativa de impulsos de trama de datos están exactamente duplicadas cuando todo funciona apropiadamente y las dos señales están estrechamente sincronizadas entre sí y sus respectivas formas de onda de referencia correspondientes. Cómo se explica además más adelante, la señal de impulsos de trama de datos y la señal alternativa de impulsos de trama de datos son adecuadas para mantener el alineamiento de fase de la señal de referencia y de la señal alternativa de referencia con respectivamente, la señal de impulsos de trama y la señal alternativa de impulsos de trama. Las señales de impulsos de trama de datos incluyen datos y una señal de impulsos de trama que se entremezclan entre sí para formar la señal de impulsos de trama de datos. En una forma preferida esta señal de datos son datos conmutados de circuito para sistemas antiguos de telefonía celular conmutada de circuito. Si en particular la tarjeta de comunicaciones o el recurso o las utilidades no necesitan estos datos o no se incluyen en el enlace punto a punto o si se incluyen, se ignoran. La señal de impulsos de trama incluye, como se detallará más adelante, una fase de referencia o referencia de tiempo o información, referencias adicionales de tiempo y una señal de reposición.

La lógica de extracción 205, 215 extrae la señal de impulso de trama de la señal de impulsos de trama de datos, incluyendo específicamente un campo de sincronismos o trama y más específicamente la fase de referencia de la señal de impulsos de trama y todo ello se envía a la lógica de reposición del divisor 209,219 y que lo usa para forzar al respectivo divisor de entrada a tomar un valor conocido cada 125 μ s o un múltiplo de éste. Esto proporciona o asegura el adecuado alineamiento de fase de la señal de referencia eliminando cualesquiera impulsos transitorios que se pueden haber recibidos o inducidos en la señal de referencia en el camino o en el Interfaz 109 desde el reloj o fuente de referencia 101 a la tarjeta de comunicaciones 200. Así, la lógica de extracción 205 extrae una fase referencia de la señal de impulsos de trama. Similarmente, la lógica alternativa de extracción 215 extrae una fase de referencia alternativa de la señal alternativa de impulsos de trama. Esta fase de referencia alternativa se conecta a la lógica de reposición del divisor 219 y se usa para fijar el divisor de entrada 213 con objeto de proporcionar alineamiento de fase de la señal de referencia alternativa.

La lógica de extracción opera además para extraer una referencia de tiempo adicional de la señal de impulsos de trama, específicamente de la trama de sincronismo o campo y la lógica alternativa de extracción opera además para extraer una referencia de tiempo alternativa adicional de la señal alternativa de impulsos de trama o campo de sincronismos que es parte de ella misma. En una forma preferida se extraen hasta seis referencias adicionales de tiempo (6,2 segundos, 1 segundo y 4 referencias configurables) y se extraen referencias adicionales alternativas de tiempo. Estas referencias de tiempo adicionales están disponibles para el alineamiento de fase o para sincronizar las referencias locales de tiempo en la tarjeta de comunicación con aquellas referencias de tiempo del Interfaz 109 o de la señal de impulsos de datos 207 para el emplazamiento base como un conjunto. Cuál de estas referencias de tiempo se usará depende de la funcionalidad en particular de la tarjeta de comunicaciones.

La tarjeta de comunicaciones, preferiblemente, incluirá medios 139 representados como lógica de sincronismos 261 y memoria de almacenamiento temporal circular FIFO 263 para proporcionar una señal con una indicación integral de sincronización en el bus de banda base 141 para facilitar las comunicaciones y mantener la sincronización con otra tarjeta de comunicaciones. La memoria de almacenamiento temporal circular FIFO 263 almacena una parte suficiente de la señal de bus de banda base (preferiblemente 240 nanosegundos) para asegurar la sincronización con las otras tarjetas de comunicaciones. Una de las referencias de tiempo, específicamente una referencia de 80 milisegundos, preferiblemente C1 (véase la figura 5 y su explicación) la usan la lógica de sincronismo 261 y la memoria de almacenamiento temporal circular FIFO 139 como una referencia de fase para proporcionar una señal

que incluye la indicación integral de sincronización con otra tarjeta de comunicación y para mantener la sincronización o el alineamiento de datos con esa tarjeta siempre que se encuentre una anomalía.

Adicionalmente la lógica de extracción 205 extrae además una señal de reposición 206 y la lógica alternativa de extracción 215 extrae además una señal alternativa de reposición 216 usándola para proporcionar una reposición mediante hardware a una o más funciones en la tarjeta de comunicaciones. Típicamente esta señal de reposición se requiere o es útil para cierto equipamiento antiguo o funcionalidad y ya no se explicará más. La fase de referencia, las referencias adicionales de tiempo y los impulsos de trama extraídos por la lógica respectiva de extracción 205, 215 se conecta a una referencia de tiempo y a un multiplexor de impulsos de trama 220 o a un conmutador.

La señal de referencia y la señal alternativa de referencia se conectan por medio de los divisores respectivos de entrada 203, 213 al conmutador 129 o a un multiplexor de referencia y a los monitores 221, 223 o a la lógica de alarma de reloj. El conmutador usa técnicas conocidas para seleccionar una de la señal de referencia o de la señal alternativa de referencia como salida de los divisores para proporcionar una señal seleccionada de referencia en 224. Los divisores dividen la frecuencia de 20 MHz preferida de las señales de referencia por un divisor que está programado dentro de los divisores en la entrada 222 a una frecuencia en el intervalo bajo de los KHz, por ejemplo de 2 a 10 KHz dependiendo de los requisitos de la tarjeta de comunicación. El monitor 221 está para supervisar la señal de referencia del divisor 203 para proporcionar un estado de referencia en 227 y el monitor alternativo está para supervisar la señal alternativa de referencia del divisor 213 para proporcionar un estado alternativo de referencia en 229. Básicamente los monitores verifican que su respectiva señal de referencia está disponible y próxima a la frecuencia propia usando técnicas conocidas y si no proporciona el estado o señales de alarma en 227 y 229.

El estado de referencia y el estado alternativo de referencia se conectan, respectivamente, por medio de la lógica de control 231, 233 al conmutador y se usan para intercambiar o conmutar de una señal de referencia y una señal alternativa de referencia inválidas a otras válidas para continuar proporcionando una versión válida de la señal seleccionada de referencia. El estado de referencia y el estado alternativo de referencia se pueden conectar al conmutador usando una función basada en hardware o una función basada en software. Básicamente la información del estado o lo derivado de ella se puede conectar directamente y ser usado para controlar el conmutador 129 y por medio de bus 130 se puede conectar a y usar para controlar el conmutador 220 en un enfoque basado en hardware. Alternativamente la información del estado se conectará por medio del bus a un procesador, situado localmente en la tarjeta o en otra tarjeta dentro de la estación base y las instrucciones del procesador controlarán los conmutadores 129 y 220 en un desarrollo basado en software. Como se mencionó anteriormente la tarjeta de comunicaciones y todas las demás operan ordinariamente a partir de la señal de referencia y se cambian a la señal alternativa de referencia cuando se detecta una anomalía.

Esta señal seleccionada de referencia en 224 se conecta al generador de reloj 131 como una de las entradas a un comparador de fase 225. El generador de reloj es, preferiblemente, un bucle de enganche de fase dispuesto adecuadamente orientado o dirigido por la señal seleccionada de referencia para proporcionar una o más señales de reloj 137 o señales de reloj de la tarjeta local a frecuencias correspondientes a la señal seleccionada de referencia, en el que una o más señales de reloj corresponden además a funciones, por ejemplo, un módem CDMA que necesita relojes de 19,6608 MHz para IS-95 CDMA y relojes de 61,44 MHz para UMTS o CDMA de banda ancha, proporcionados por la tarjeta de comunicaciones. La otra entrada al comparador de fase 225 proviene de un oscilador controlado por tensión (VCO) 235 dividido en frecuencia por medio del divisor 237 que está programado o controlado en la entrada 239. La salida del VCO 235 es el reloj de la tarjeta local o la base para tal reloj. Básicamente, seleccionando los submúltiplos en los divisores 203, 213 y en el divisor 237 se puede determinar la frecuencia de reloj de la tarjeta local. La frecuencia del VCO será la frecuencia de la señal de referencia, 20 MHz, dividida por el submúltiplo del divisor 203 o será la frecuencia de la señal seleccionada de referencia en 224 multiplicada por el submúltiplo del divisor 237 como ya se sabe.

La señal de reloj 137 está también conectada a los divisores 241, 243, 245 y 247 que dividen la señal de reloj para proporcionar en sus salidas respectivas las señales de referencia de tiempo 1 242, de referencia el tiempo 2 244, de referencia el tiempo 3 246 y de referencia de tiempo 4 248. Estas son las mismas referencias de tiempo o 4 de las 6 posibles que se extrajeron por medio de la lógica de extracción, ahora trasladadas al reloj de la tarjeta local, pero todavía sincronizadas con las referencias de tiempo extraídas. Las funciones de revisión y alineamiento 249 operan de forma similar que el monitor y que las funciones de reposición del divisor explicadas anteriormente para llevar a los divisores a un valor conocido en el momento adecuado según determina la lógica, mostrada generalmente por 251. La lógica opera usando los impulsos de trama y el reloj local 137 para generar las referencias adicionales de tiempo del conmutador 220 por medio de la lógica de acuerdo con la señal de reloj sincronizando así estas referencias generadas desde la señal de reloj a las referencias de tiempo extraídas.

La figura 3 ilustra de forma representativa una parte de una realización preferida de la señal de referencia 121 según se usa en el sistema de la figura 1. Más específicamente la forma de onda de referencia 201 y la señal de impulsos de trama de datos 207 se representan juntas con una señal de datos recibidos 301. Como se mencionó anteriormente la señal de referencia 201 es una forma de onda de 20 MHz suministrada por la fuente de reloj 101 o por la unidad de generación de referencia 115. La señal de impulsos de la trama de datos va alternando bits de datos 303 e impulsos de trama 305 con los impulsos de trama que son válidos en el flanco de bajada 307 de la señal

de referencia y con los datos que son válidos en los flancos de subida 309. La información mostrada como bits de datos puede ser bits de datos o bits de sincronismo. Si el impulso de trama está a nivel alto el siguiente bit será datos y si el impulso está a nivel bajo el siguiente bit será un bit de sincronismo. La tasa de bit de datos recibidos de la señal de datos recibidos 301 es la mitad que la tasa de bits de la tasa de bits de impulsos de trama de datos.

5 Obsérvese que sólo el equipamiento antiguo que utiliza típicamente datos conmutados de circuito incluirá datos transmitidos con la señal de impulsos de trama de datos o con la señal de datos recibidos. Los bits secuenciales del flujo de datos o del flujo de bits de sincronismo están organizados en campos o en tramas como se muestra en la figura 4 y en la figura 5 respectivamente.

10 En resumen, la señal de impulsos de trama de datos está dividida en tramas o súper tramas que funcionan a una tasa de 8 KHz o una cada 125 microsegundos o 2500 bits de impulsos de trama y 2500 bits de datos. Estas tramas constan de 138 campos o tramas de datos de 18 bits y un campo o trama de sincronismo de 16 bits a una tasa de salida de reloj de 20 MHz. Los datos que se transfieren son preferiblemente datos conmutados de circuito que están disponibles de una portadora o proveedor de servicio a una tasa de reloj de red de hasta 16384 MHz. Esto da que 15 2048 bits de datos con entrada de reloj a una tasa de red de 16384 MHz tengan a la salida de reloj una tasa de referencia o de reloj de 20 MHz de la señal 201. La figura 4 demuestra el campo de datos 400 y el campo de datos o asignaciones de bits de trama en la señal de impulsos de trama de datos de la figura 3. La P o el bit presente 401 indica si los datos en este campo de datos son válidos; son válidos si es un "1" e inválidos si es un "0" que indica que no hay datos. Cuando el bit P se fija a "0" el bit de impulsos de trama de red, NFP 403 se fija a "1" y los bits de datos D0 - D15 405 se fijan a 00FF Hexadecimal. En promedio, cuando los datos de red están presentes a la tasa de 16,384 MHz, 128 campos de datos contendrán 2048 bits de datos (128 x 16 = 2048) y 10 campos de datos estarán por consiguiente vacíos. El bit NFP, cuando se fija a cero, indica el comienzo de la siguiente trama de datos de red o súper trama basándose en la tasa de reloj de la red. Dado que la tasa de reloj de la red y la tasa de señal de referencia varían, el bit NFP quedará flotante dentro de la trama de 125 microsegundos o de la súper trama. Cuando se presenta como indica el bit P, se envían los 16 bits de datos de D0-D15 siendo D0 el primero y D15 el último bit 25 enviado.

El campo de sincronismo 500 o trama está al principio de cada trama de 125 microsegundos o súper trama. La figura 5 muestra las asignaciones de bits del campo de sincronismo o trama en la señal de impulsos de trama de datos de la figura 3. El primer bit del campo de sincronismo tiene lugar o está disponible después de que el primer impulso de trama se fije a "0". Los siguientes 15 impulsos de trama adicionales se fijarán también a "0" y se proporcionan los restantes 15 bits del campo de sincronismo. Los primeros 7 bits F0-F6 501 están actualmente reservados para un uso futuro y están fijados a "1". Los bits 8 - 11 C0-C3 503 son bits configurables que se pueden usar como referencias adicionales de tiempo que pueden indicar una referencia adicional de tiempo que es múltiplo de 125 microsegundos. Los intervalos de valores disponibles van de 250 microsegundos hasta los 32,768 segundos. Un "0" en cualquiera de estos bits C0-C3 indica que el flanco de subida del reloj de 20 MHz o de la señal de referencia que sigue a la siguiente transición de nivel bajo a nivel alto del impulso de trama (comenzando en la trama siguiente de 125 microsegundos o súper trama) es el impulso de trama asignado a esa referencia el tiempo, preferiblemente, por medio de software como muestra la figura 7. Los bits 6S 505 y 1S 507 son referencias adicionales de tiempo que designan, respectivamente, una referencia de 6,12 segundos y una referencia de 1 segundo. Un "0" en estas posiciones de bit indica que el flanco de subida de la señal de reloj después de la siguiente transición de nivel bajo a nivel alto del impulso de trama (comienzo de la siguiente trama de 125 microsegundos) es la marca respectiva de referencia de tiempo 701 o trama de impulsos. Los bits R+ y R- 509 indican que se solicita una reposición. Cuando R+ se fija a "1" y R- se fija a "0" se solicita reposición y cuando R+ se fija a "0" y R- se fija a "1" se indica que no se requiere reposición. El bit 16^{ésimo} siempre se fija a "0". Obsérvese que dado que las señales tales como 121, 123, 125, 127, etc. son conexiones punto a punto desde las fuentes de referencia de señal a las diferentes tarjetas de comunicaciones, los bits en el campo de sincronismos, tales como se C0-C3 503 y R+ y R- 509 pueden tomar diferentes valores para diferentes enlaces para así, por ejemplo, re posicionar una tarjeta de comunicaciones y no la otra.

La figura 6 representa una visión general de una parte de los campos de datos y sincronismos en la señal de trama de datos 207 y la señal de datos recibidos 301 de la figura 3. Como indica el 138^{ésimo} campo de datos de 18 bits 601 (completando una trama de 125 microsegundos o súper trama) está seguido por el campo de sincronismo de 16 bits 603 (que significa el inicio de la siguiente trama de 125 microsegundos o súper trama) y después por los campos de datos 1-138 en el enlace o camino de transmisión. Los datos a recibir según se envían desde la tarjeta de comunicaciones al ISB retrasan los datos a transmitir un campo de datos. Específicamente el campo 137^{ésimo} 605 de 18 bits se está enviando al ISB al mismo tiempo que el campo de datos a transmitir 138^{ésimo} se está enviando desde el ISB a la tarjeta de comunicaciones. El campo de 16 bits 607 correspondiente al campo de sincronismo 603 no se usa y está fijado al valor Hexadecimal AAAA.

La figura 7 muestra la referencia de tiempo 107 o referencia base observada anteriormente en una parte de la señal de la figura 3. Específicamente, los bits de impulsos de trama 703 se muestran como "0" indicando que los siguientes bits son bits de sincronismo, específicamente el sincronismo 15 705 y el sincronismo 16 707. Después de esto los bits de impulsos de trama 709 se ponen a "1" indicando el comienzo de la siguiente trama de 125 microsegundos o súper trama y que los bits que siguen a estos impulsos de trama son bits de datos, específicamente el primero y segundo bit de datos 711, 713 del primer campo de datos con el tiempo o referencia de fase 701 o marca estando el flanco de subida del reloj de referencia de 20 MHz siguiendo al primer impulso de trama

positivo como se explicó anteriormente. Obsérvese que esta referencia de tiempo o referencia de fase tiene lugar a una tasa de 8000 veces por segundo y que el estado de los bits de C0-C3, 6S y 1S determina si la referencia de fase es también una referencia de tiempo correspondiente a 6,12 segundos, o a 1 segundo o a otras referencias de tiempo configurables.

- 5 Se van a revisar a continuación las explicaciones detalladas anteriormente del reloj redundante o sistema de referencia de señal e interfaz de la figura 1 y la tarjeta de comunicaciones o recursos o utilidades de la figura 2 para usar una señal redundante de referencia del interfaz 109 así como la explicación detallada de la señal preferida de referencia en la figura 3-figura 7 y los conceptos y principios implicados aquí. Lo que se ha mostrado es un interfaz dispuesto y construido para conectarse con una tarjeta de comunicaciones y proporcionar un reloj redundante de referencia. El interfaz incluye medios para enviar una señal de referencia a la tarjeta o recurso de comunicaciones, siendo la señal de referencia adecuada para controlar un reloj local en la tarjeta de comunicaciones y medios para enviar una señal alternativa de referencia a la tarjeta de comunicaciones, siendo la señal alternativa de referencia adecuada para controlar el reloj local; y medios para controlar un conmutador, conectado a la señal de referencia y a la señal alternativa de referencia para seleccionar una de entre la señal de referencia y la señal alternativa de referencia para proporcionar una señal de referencia seleccionada para controlar el reloj.

El interfaz además, incluye preferiblemente medios para enviar una señal de impulsos de trama correspondiente a la señal de referencia a la tarjeta de comunicaciones y medios para enviar una señal alternativa de impulsos de trama correspondiente a la señal alternativa de referencia a la tarjeta de comunicaciones, siendo la señal de impulsos de trama y la señal alternativa de impulsos de trama apropiadas para mantener el alineamiento de fase de la señal de referencia y de la señal alternativa de referencia con, respectivamente, la señal de impulsos de trama y la señal alternativa de impulsos de trama. La señal de impulsos de trama, preferiblemente, incluye una fase de referencia para proporcionar el alineamiento de fase de la señal de referencia y la señal alternativa de impulsos de trama, preferiblemente, incluye una fase alternativa de referencia para proporcionar el alineamiento de fase de la señal alternativa de referencia.

La señal de impulsos de trama, preferiblemente, incluye además una o más referencias de tiempo adicionales y la señal alternativa de impulsos de trama, preferiblemente, incluye una o más referencias de tiempo alternativas adicionales, siendo cada una de las referencias de tiempo adicionales y de las referencias de tiempo alternativas adecuadas para alinear en fase una referencia local de tiempo para la tarjeta de comunicación. La señal de impulsos de trama también, preferiblemente, incluye una señal de reposición y la señal alternativa de impulsos de trama incluye además una señal alternativa de reposición, siendo la señal de reposición y la señal alternativa de reposición adecuadas para usarlas proporcionando una reposición por hardware a una o más funciones en la tarjeta de comunicaciones.

En una realización en que las tarjetas o recursos de comunicaciones manejan datos conmutados de circuito la señal de impulsos de trama y la señal alternativa de impulsos de trama se entremezclan, respectivamente, con datos y datos alternativos para proporcionar una señal de trama de datos y una señal alternativa de trama de datos. La señal de trama de datos y la señal alternativa de trama de datos incluyen tramas o campos de datos a una primera tasa de tramas o campos, específicamente 1,104 Mega tramas por segundo y tramas de sincronismo a una segunda tasa de tramas, específicamente 8000 tramas o campos por segundo. Las tramas de sincronismo incluyen una o más referencias de fase, una señal de reposición y una pluralidad de señales de referencia de tiempo.

Continuando nuestra revisión y observando que las tarjetas, placas o utilidades están dispuestas para conectarse a los interfaces descritos anteriormente, hemos descrito un recurso o tarjeta de comunicaciones dispuesta para operar con una señal redundante de referencia para proporcionar servicios de comunicaciones. El recurso incluye medios para recibir una primera señal de referencia y una segunda señal de referencia y medios para determinar si la primera señal de referencia y la segunda señal de referencia son válidas y para seleccionar una señal válida de entre la primera señal de referencia y la segunda señal de referencia para proporcionar una señal seleccionada de referencia. El recurso o tarjeta incluye además un generador del reloj, conectado a y controlado o dirigido por la señal seleccionada de referencia, para generar una señal de reloj para ser usada por el recurso de comunicación.

El recurso de comunicaciones incluye además medios para recibir una primera señal de impulsos de trama correspondiente a la primera señal de referencia y medios para recibir una segunda señal de impulsos de trama correspondiente a la segunda señal de referencia, en el que la primera señal de impulsos de trama y la segunda señal de impulsos de trama son adecuadas para mantener el alineamiento de fase de la primera señal de referencia y de la segunda señal de referencia con, respectivamente, la primera señal de impulsos de trama y la segunda señal de impulsos de trama. En una realización la primera señal de impulsos de trama y la segunda señal de impulsos de trama se entremezclan, respectivamente, con los primeros datos y los segundos datos para proporcionar una primera señal de trama de datos y una segunda señal de trama de datos. Obsérvese que mientras nuestras explicaciones conciernen a una señal de referencia y a una segunda o señal alternativa de referencia se aplican los mismos principios con una multiplicidad de señales de referencia. Como se observó anteriormente con el enfoque inventivo explicado anteriormente, para proporcionar un sistema redundante de reloj las tarjetas o recursos individuales de comunicaciones tienen una independencia mayor del reloj que en los sistemas según la técnica anterior y pueden conmutar y utilizar independientemente fuentes de referencia manteniendo aún la sincronización de forma de permitir la inter operatividad entre tarjetas.

- Los procesos, explicados anteriormente, y los principios inventivos de los mismos pretenden y atenuarán los problemas causados por los sistemas redundantes de reloj según la técnica anterior tales como los impulsos transitorios que se producen durante el cambio o los problemas cuando se trata de realizar diversas tareas para las diversas tecnologías del sistema con relojes idénticos. Uno de los principios usados es delegar en la señal de referencia del sistema para gobernar el reloj local más que como un reloj local aislando por ello el reloj del sistema del reloj local de la placa. Otro de los principios es combinar datos varios con información variada de referencia en una señal de impulsos de trama de datos que en un principio incluye redundancia adicional para la señal de referencia. Esto reduce enormemente el número de conexiones requeridas y en una arquitectura de conexión punto a punto o entre terminales y recursos, hace el esquema de interconexión mucho más práctico.
- 5
- 10 Se han explicado y descrito varias realizaciones de métodos, sistemas y aparatos para proporcionar, interconectar a y utilizar un sistema redundante de referencia así como para facilitar y proporcionar un sistema de reloj redundante en una arquitectura punto a punto de una manera práctica y eficiente. Se espera que estas realizaciones u otras de acuerdo con la presente invención tengan aplicación en los diversos equipos instalados para proporcionar redes de área ancha (WAN) tales como las WANs inalámbricas o la PSTN o Internet. Lo descrito se extiende a los elementos o equipamiento constitutivo de que constan tales sistemas y específicamente a los métodos empleados para esto y en esto. Usando los principios y conceptos inventivos descritos aquí se permiten o proporcionan ventajosamente sistemas y procedimientos de reloj redundante de baja latencia y bajo costo para mantener y conmutar entre todos los dichos relojes redundantes que mejorarán la disponibilidad del servicio lo cual es beneficioso tanto para usuarios como para proveedores.
- 15
- 20 Esta descripción ha intentado explicar cómo dar forma y usar varias realizaciones de acuerdo con la invención como se define por medio de las reivindicaciones adjuntas más que limitar el alcance de la misma.

REIVINDICACIONES

1. Una tarjeta de comunicaciones dispuesta y construida para usar un sistema redundante de reloj de referencia, comprendiendo la tarjeta de comunicaciones la combinación de:
 - medios de conexión a una señal de referencia (121);
- 5 medios de conexión a una señal de impulsos de trama correspondiente a la señal de referencia según la cual un valor lógico 0 de la señal de impulsos de trama indica que los bits que siguen a la señal de impulsos de trama son bits de referencia de la señal y un valor lógico 1 de la señal de impulsos indica que los bits que siguen a la señal de impulsos de trama son bits de datos;
- 10 medios de conexión a una señal alternativa de referencia (125), siendo redundantes la señal de referencia (121) y la señal alternativa de referencia (125);
 - a la medios de conexión a una señal alternativa de impulsos de trama correspondiente a la señal alternativa de referencia según la cual un valor lógico 0 de la señal de impulsos de trama indica que los bits que siguen a la señal alternativa de impulsos de trama son bits de referencia de la señal y un valor lógico 1 de la señal de impulsos indica que los bits que siguen a la señal alternativa de impulsos de trama son bits de datos;
- 15 un conmutador (129), conectado a los medios de conexión a una señal de referencia y a los medios de conexión a una señal alternativa de referencia para recibir dicha señal de referencia (121) y dicha señal alternativa de referencia (125), en el que el conmutador selecciona, como respuesta a la información generada localmente del estado de la señal de referencia, una de entre dicha señal de referencia (121) y dicha señal alternativa de referencia (125) para proporcionar una señal seleccionada de referencia, y
- 20 un generador de reloj, conectado a dicha señal seleccionada de referencia, para proporcionar una o más señales de reloj (137) de frecuencias correspondientes a dicha señal seleccionada de referencia, usándose dichas una o más señales de reloj (137) para las funciones proporcionadas por la tarjeta de comunicaciones.
- 25 2. La tarjeta de comunicaciones según la reivindicación 1 que incluye además un monitor (221), conectado a dicha señal de referencia (121), para supervisar dicha señal de referencia (121) para proporcionar un estado de referencia y un monitor alternativo (223), conectado a dicha señal alternativa de referencia (125), para supervisar dicha señal alternativa de referencia (125) para proporcionar un estado alternativo de referencia.
- 30 3. La tarjeta de comunicaciones según la reivindicación 1 en la que dicha señal de impulsos de trama y dicha señal alternativa de impulsos de trama son adecuadas para mantener el alineamiento de fase de dicha señal de referencia (121) y de dicha señal alternativa de referencia (125) con, respectivamente, dicha señal de impulsos de trama y dicha señal alternativa impulsos de trama.
- 35 4. La tarjeta de comunicaciones según la reivindicación 3 que incluye además la lógica de extracción para extraer una fase de referencia de dicha señal de impulsos de trama para proporcionar dicho alineamiento de fase de dicha señal de referencia (121) e incluyendo además la lógica alternativa de extracción para extraer una fase alternativa de referencia de dicha señal alternativa de impulsos de trama para proporcionar dicho alineamiento de fase de dicha señal alternativa de referencia (125), manteniendo por tanto la sincronización de dichas señales de reloj (137) con, respectivamente, dicha señal de referencia (121) y dicha señal alternativa de referencia (125).
- 40 5. La tarjeta de comunicaciones según la reivindicación 1 en la que dicho generador de reloj incluye además un bucle de enganche de fase dispuesto para proporcionar dichas señales de reloj (137).
- 45 6. La tarjeta de comunicaciones según la reivindicación 1 que incluye además medios para proporcionar una señal con una indicación integral de sincronización para facilitar las comunicaciones con otra tarjeta de comunicaciones.
- 50 7. La tarjeta de comunicaciones según la reivindicación 6 que incluye además una memoria de almacenamiento temporal para almacenar una parte suficiente de dicha señal para asegurar la sincronización con dicha otra tarjeta de comunicaciones.
8. Un sistema que comprende una tarjeta de interfaz y una tarjeta de comunicación en el que la tarjeta de interfaz está dispuesta y construida para interconectarse con la tarjeta de comunicaciones y proporcionar un reloj redundante de referencia, comprendiendo la tarjeta de interfaz la combinación de:
 - medios para enviar a la tarjeta de comunicaciones una señal de referencia (121) y una señal de impulsos de trama entremezcladas con datos, siendo dicha señal de referencia (121) adecuada para controlar un reloj local en la tarjeta de comunicaciones, según la cual un valor lógico 0 de la señal de impulsos de trama indica que los bits que siguen a la señal de impulsos de trama son bits de señal de referencia y un valor lógico 1 de la señal de impulsos indica que los bits que siguen a la señal de impulsos de trama son bits de datos;

medios para enviar a la tarjeta de comunicaciones una señal alternativa de referencia (125) y una señal alternativa de impulsos de trama entremezcladas con datos alternativos, siendo dicha señal alternativa de referencia (125) apropiada para controlar dicho reloj local, según la cual un valor lógico 0 de la señal de impulsos de trama indica que los bits que siguen a la señal de impulsos de trama son bits de señal de referencia y un valor lógico 1 de la señal de impulsos indica que los bits que siguen a la señal de impulsos de trama son bits de datos y siendo redundantes las señal de referencia (121) y la señal alternativa de referencia (125); y

la tarjeta de comunicación que comprende medios para controlar un conmutador (129), estando los medios que controlan el conmutador conectados a dichos medios para enviar una señal de referencia (121) y estando conectados a dichos medios para enviar una señal alternativa de referencia (125), según la cual los medios para controlar un conmutador seleccionan una de entre dicha señal de referencia (121) y dicha señal alternativa de referencia (125) para proporcionar una señal seleccionada de referencia para controlar dicho reloj local.

9. Un sistema redundante de reloj para ser usado en equipamiento de comunicaciones, comprendiendo dicho sistema de reloj la combinación de:

una fuente de reloj para proporcionar una señal de referencia (121) para una pluralidad de tarjetas de comunicación;

una fuente alternativa de reloj para proporcionar una señal redundante de referencia para dicha pluralidad de tarjetas de comunicación;

estando conectada cada una de dicha pluralidad de dichas tarjetas de comunicación a dicha señal de referencia (121) y a dicha señal redundante de referencia y a una señal respectiva correspondiente de impulsos de trama entremezclada con datos para dicha señal de referencia y para dicha señal redundante de referencia, según la cual un valor lógico 0 de la señal de impulsos de trama indica que los bits que siguen a la señal respectiva de impulsos de trama son bits de señal de referencia y un valor lógico 1 de la señal de impulsos indica que los bits que siguen a la señal respectiva de impulsos de trama son bits de datos,

incluyendo cada una de dicha pluralidad de dichas tarjetas de comunicación un generador de reloj, referidoselectivamente a una de dicha señal de referencia (121) y dicha señal redundante de referencia, para proporcionar una o más señales de reloj (137) a las frecuencias correspondientes a las funciones proporcionadas por cada una de dicha pluralidad de tarjetas de comunicaciones, y

estando dispuesta cada una de dicha pluralidad de dichas tarjetas de comunicación para conectarse a una señal remanente de dicha señal de referencia (121) y de dicha señal redundante de referencia cuando se detecta un fallo de una de dicha señal de referencia (121) y de dicha señal redundante de referencia.

10. Un aparato de recurso de comunicaciones dispuesto para operar con una señal redundante de referencia para proporcionar servicios de comunicación, comprendiendo el recurso la combinación de:

medios para recibir una primera señal de referencia (121) y una segunda señal de referencia, siendo dicha segunda señal de referencia una señal redundante de referencia;

medios para recibir una primera señal de impulsos de trama según la cual un valor lógico 0 de la señal de impulsos de trama indica que los bits que siguen a la primera señal de impulsos de trama son bits de la primera señal de referencia y un valor lógico 1 de la señal de impulsos indica que los bits que siguen a la primera señal de impulsos de trama son bits de datos;

medios para recibir una segunda señal de impulsos de trama según la cual un valor lógico 0 de la señal de impulsos de trama indica que los bits que siguen a la segunda señal de impulsos de trama son bits de la segunda señal de referencia y un valor lógico 1 de la señal de impulsos indica que los bits que siguen a la segunda señal de impulsos de trama son bits de datos;

medios conectados a cada una de dichas primera y segunda señales de referencia, para determinar localmente si dicha primera señal de referencia (121) y dicha segunda señal de referencia son válidas y seleccionar una válida de dichas primera señal de referencia (121) y segunda señal de referencia para proporcionar una señal seleccionada de referencia; y

un generador de reloj, conectado a y controlado por dicha señal seleccionada de referencia, para generar una señal de reloj para ser usada por el recurso de comunicación.

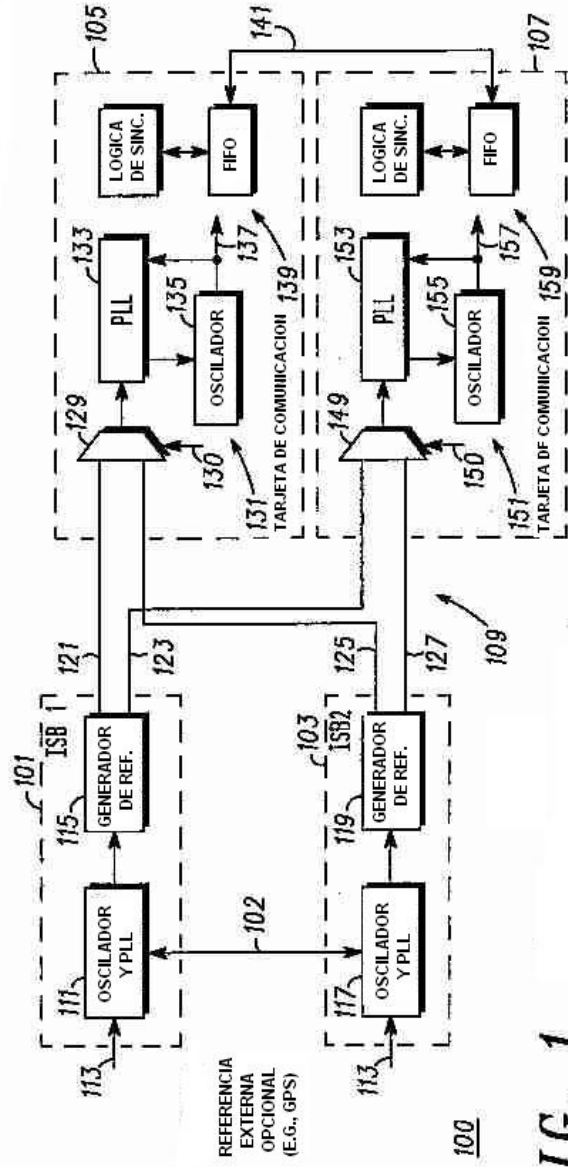
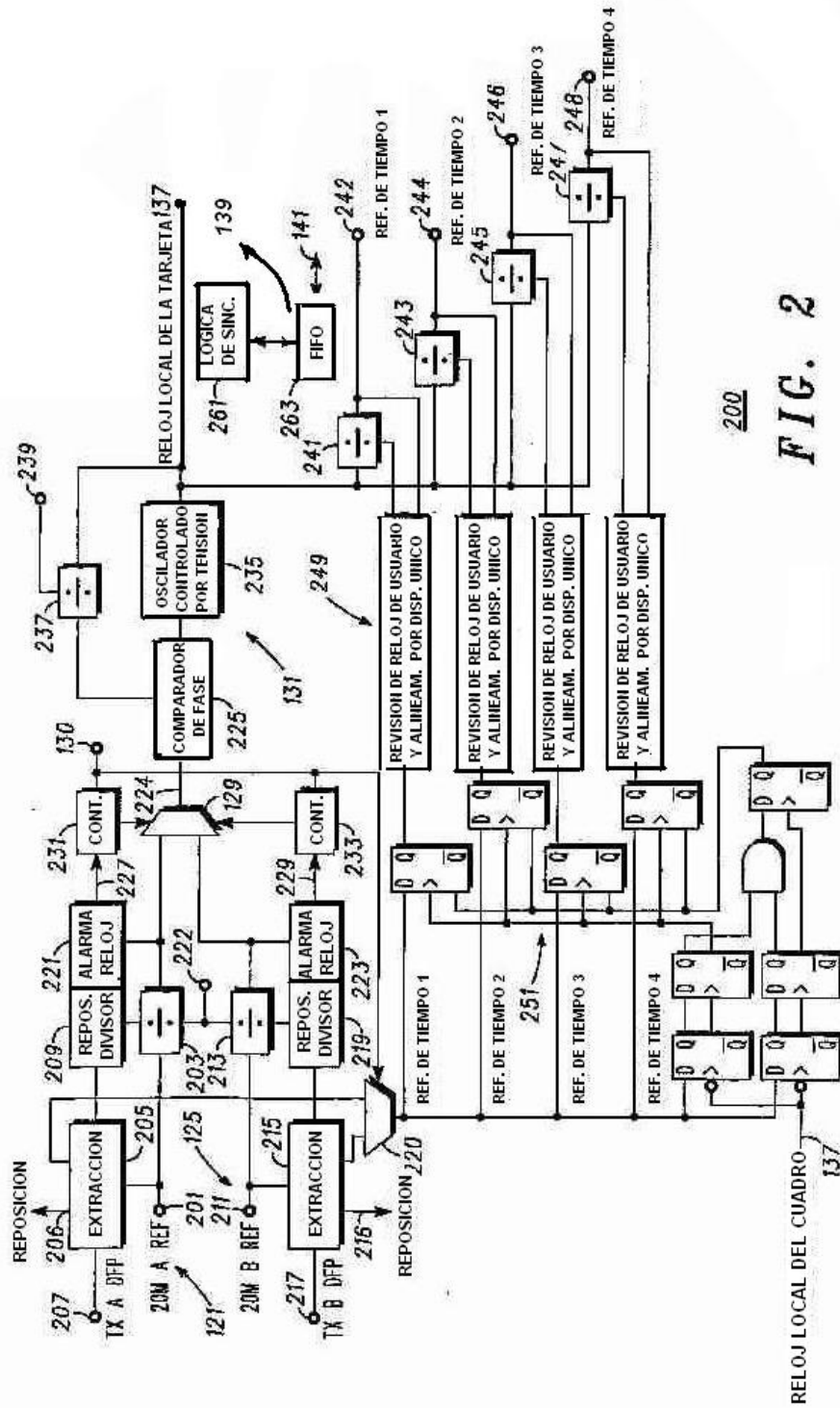


FIG. 1



200
FIG. 2

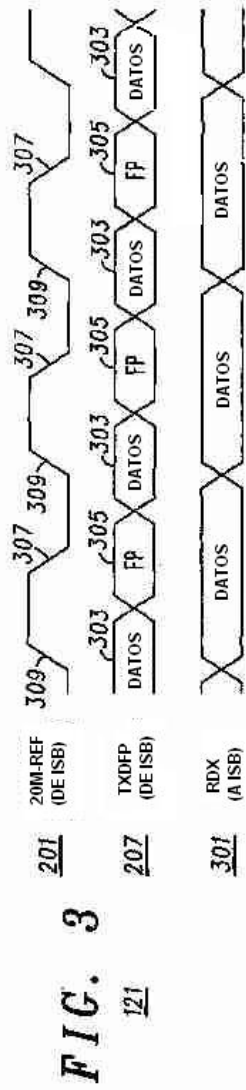


FIG. 4 400

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
P	NFP	D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11	D12	D13	D14	D15

401 403 405

FIG. 5 500

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
F0	F1	F2	F3	F4	F5	F6	C0	C1	C2	C3	C6	C5	R+	R-	0

501 503 505 507 509

FIG. 6

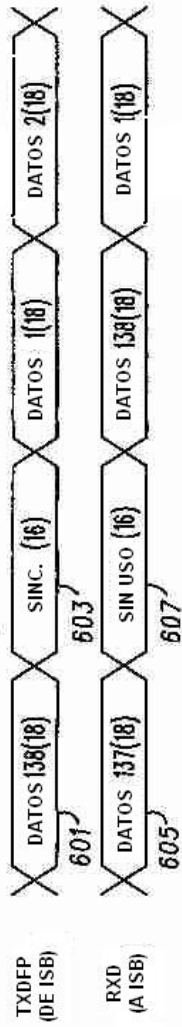


FIG. 7

