

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 412 330**

51 Int. Cl.:

G01S 3/781 (2006.01)

F41G 3/14 (2006.01)

G01S 3/784 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **23.02.2010 E 10705864 (6)**

97 Fecha y número de publicación de la concesión europea: **03.04.2013 EP 2401626**

54 Título: **Sistema y método detector de infrarrojos (IR)**

30 Prioridad:

24.02.2009 GB 0903091

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

11.07.2013

73 Titular/es:

**SELEX ES LTD (100.0%)
Christopher Martin Road
Basildon, Essex SS14 3EL, GB**

72 Inventor/es:

THORNE, PETER

74 Agente/Representante:

DE ELZABURU MÁRQUEZ, Alberto

ES 2 412 330 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Sistema y método detector de infrarrojos (IR).

- 5 La invención se refiere a un sistema y un método detector de infrarrojos (IR). Más específicamente, pero no de forma exclusiva, esta se refiere a un sistema y un método detector de IR para la detección de objetivos hostiles, en los que un generador de coordenadas está integrado con un sistema detector de señales de IR con el fin de reducir los requisitos de procesamiento o tratamiento ulterior de las señales, mejorar la velocidad y reducir la latencia de detección.
- 10 Existen sistemas detectores de IR convencionales para la detección de objetivos hostiles. La mayoría de las técnicas se basan en el tratamiento de señal de datos para localizar y generar datos de coordenadas de objetivo mediante métodos numéricos. Tal sistema se divulga en el documento US 7.397.019, en el que se describe un sistema detector de IR para la localización de objetivos hostiles, el cual comprende un detector de conjunto geoméricamente ordenado de planos focales ("focal plane array"), susceptible de hacerse funcionar para observar una escena y captar una imagen representativa de esa escena en forma de datos de punto de imagen o píxel mantenidos en el conjunto geoméricamente ordenado.
- 15 Constituye un problema con tales sistemas el hecho de que el funcionamiento del sistema requiere recursos de tratamiento significativos, puede ser lento e introducir una latencia significativa.
- 20 De acuerdo con la invención, se proporciona un sistema detector de IR caracterizado por que los datos de píxel son localizables y accesibles una fila de cada vez, o fila por fila, y convertidos y suministrados como salida de una forma digital, por comparación con un nivel o magnitud de referencia predeterminada, a través de medios comparadores adecuados, de tal modo que dichos medios comparadores comprenden al menos un comparador en el que se proporciona un comienzo una vez por cada fila, de tal manera que dicho al menos un comparador puede restituirse, y dicho al menos un comparador se apaga o desactiva una vez que el dato digital relevante para una fila dada es suministrado como salida a un circuito de retención de salida, con lo que se hace posible que los datos de píxel de una fila subsiguiente sean convertidos y suministrados como salida mientras los datos previamente suministrados como salida están siendo procesados o tratados.
- 25 De esta manera, el presente sistema genera datos de coordenadas físicas X-Y para píxeles que contienen datos de objetivo detectados en el detector de FPA, por lo que se incrementa la velocidad de funcionamiento del sistema.
- 30 Ventajosamente, este reduce el subsiguiente tratamiento ulterior de señales que se requiere para generar los mismos datos utilizando técnicas de tratamiento numérico en programación o software, así como la latencia que ello introduce.
- 35 Por otra parte, una forma de la presente invención permite que se hagan disponibles, concurrentemente con la lectura, datos de coordenadas del objetivo.
- La invención se describirá a continuación con referencia a los dibujos siguientes, en los cuales:
- 40 La Figura 1 es una trayectoria de objetivo típica que está siendo detectada, la cual muestra un buen ajuste de curva para extraer datos de coordenadas de píxeles del objetivo (Nota: los píxeles no están a escala);
La Figura 2a es una arquitectura o estructura típica o convencional de ROIC en 2D, y la 2b es un ROIC en 2D convencional, con circuitos de detección de señal digitales;
La Figura 3 es un diagrama esquemático que muestra una forma de lógica de generación de datos coordinados de filas y columnas para la presente invención;
- 45 La Figura 4 es una sección esquemática que muestra una forma de conjunto geoméricamente ordenado de puntos de imagen o píxeles, la cual muestra píxeles de objetivo y datos coordinados de filas y columnas X-Y extraídos, de acuerdo con la presente invención;
La Figura 5 es un diagrama esquemático que muestra un dispositivo convencional de registro intermedio de almacenamiento con estructura de Primero en entrar-Primero en salir (FIFO – "First In First Out"), para inscribir la secuencia temporal para los datos coordinados de filas y columnas X-Y extraídos; y
La Figura 6 es un diagrama esquemático que muestra una secuencia de regulación temporal de lectura de FIFO convencional para acceder a los datos de objetivo, de acuerdo con la presente invención.
- 50 Para el propósito de describir la presente invención, se describe un sistema típico o convencional realizado utilizando circuitos integrados con un ROIC de formato de conjunto geoméricamente ordenado de TV completo, equipado con una detección de señal de objetivo dentro de los píxeles.
- 55 La Figura 1 muestra una trayectoria de objetivo típica que está siendo detectada, la cual muestra un buen ajuste de curva para extraer datos coordinados de píxeles de objetivo (Nota: los píxeles no están a escala). La imagen de la trayectoria de un objetivo infrarrojo balístico típico ha sido captada previamente utilizando un técnica de detección de
- 60
- 65

señales dentro de los píxeles tal como la que se divulga en la Solicitud de Patente anteriormente descrita. Existen entonces datos de objetivo dentro del conjunto geoméricamente ordenado de píxeles, y estos se ilustran como los datos de mapa de bits de píxeles sombreados según se indica en la Figura 1. Ha de apreciarse que múltiples objetivos generan trazas adicionales que de ningún modo impiden el funcionamiento o desempeño de la invención. Las coordenadas generadas para cada elemento detectado son tratadas exactamente de la misma manera, y se requerirán otras técnicas de tratamiento para discriminar entre los diferentes objetivos.

En la Figura 2(a) se ha mostrado una arquitectura o estructura de ROIC detector en 2D de infrarrojos convencional, y esta comprende un conjunto geoméricamente ordenado de formación de imagen de píxeles, una dirección de fila y columna y una estructura de salida. Tales diseños son ampliamente conocidos y se han descrito en detalle en otros lugares. El conjunto geoméricamente ordenado se hace funcionar de manera que observa la escena y capta una imagen en forma de datos mantenidos en el conjunto geoméricamente ordenado de píxeles. Los datos de píxel son suministrados como salida utilizando una técnica de barrido de exploración total en X-Y convencional, bajo el control de la Entrada de Reloj de Píxel. La lógica de control regula el reloj de la fila y la columna para encaminar y suministrar como salida el conjunto geoméricamente ordenado de datos de píxel, fila por fila. Se localiza y accede a la primera fila, y los datos de píxel son suministrados como salida desde el conjunto geoméricamente ordenado, en una o más salidas. El hecho de proporcionar más salidas permite que la anchura de datos del detector se aumente. El detector de infrarrojos de formato de TV completo de 640 x 512 tiene, por lo común, 8 salidas. Los datos del conjunto geoméricamente ordenado de píxeles son, por tanto, una salida de 8 columnas de cada vez por cada batido del reloj de píxel. Las filas son suministradas como salida una de cada vez en secuencia, hasta que todos los datos de píxel se han suministrado como salida de esta manera. El conjunto geoméricamente ordenado de píxeles es entonces restablecido de modo que esté listo para obtener la imagen de la siguiente trama.

La detección de señal dentro de los píxeles puede también conseguirse utilizando la arquitectura que se muestra en la Figura 2(b), una estructura de muestreo y mantenimiento que proporciona una Integración Durante la Lectura ("Integrate While Read"), que se hace funcionar utilizando una técnica de SKIM según se ha descrito en la invención anteriormente expuesta. Es posible conseguir velocidades de datos de señal detectada extremadamente altas mediante el uso de los píxeles para detectar objetivos de interés.

De una manera similar a lo que se ha descrito con referencia a la Figura 2a, el conjunto geoméricamente ordenado se hace funcionar de manera que observa la escena y capta una imagen en forma de datos que son mantenidos en el conjunto geoméricamente ordenado de píxeles. La información del objetivo se determina utilizando la técnica de detección dentro de los píxeles. Los datos de píxel son suministrados como salida utilizando una técnica de barrido de exploración total en X-Y convencional en virtud de la cual los datos son encaminados una fila de cada vez y unos comparadores comparan estos datos de objetivo frente a un nivel o magnitud de usuario (V_{ref}) para su transferencia al dominio digital, y los datos son retenidos en el Registro de Datos de Salida cuando se hace funcionar una señal de Carga Paralela (PL –"Parallel Load") una vez que se ha encaminado cada fila y se han establecido las salidas del comparador. Los datos contenidos en el Registro de Datos de Salida son entonces regulados en su salida con una señal de reloj utilizando la salida Reloj de Datos (DaCk –"Data Clock") desde la puerta de datos de salida (Dout), a una velocidad de datos extremadamente alta. El procedimiento se repite hasta que se hayan suministrado como salida todas las filas y datos de objetivo.

De esta forma, la presente invención pone en práctica una función de generador de coordenadas digitales en un detector de infrarrojos de conjunto geoméricamente ordenado de plano focal en 2D. Es decir, que una forma de la invención pone en práctica un método para detectar, adquirir y almacenar datos coordinados X-Y para la detección de píxeles de objetivo directamente a partir de los datos de objetivo detectados, cuando los datos del conjunto geoméricamente ordenado de píxeles son explorados. El dispositivo de almacenamiento de datos está disponible durante el procedimiento de lectura a fin de permitir el acceso a los datos coordinados de forma concurrente con la lectura.

Los circuitos propuestos en la presente memoria detectarán estos píxeles de objetivo y generarán sus posiciones coordinadas X-Y a partir de ellos cuando el conjunto geoméricamente ordenado de datos de píxel de objetivo es leído. Los datos coordinados se mantienen en un dispositivo de almacenamiento de datos para ser leídos por el sistema anfitrión o principal para su tratamiento subsiguiente por parte del sistema principal.

Los datos de objetivo son captados y suministrados como salida utilizando técnicas conocidas en virtud de las cuales el conjunto geoméricamente ordenado se hace funcionar para observar la escena y captar una imagen en forma de datos que son mantenidos en el conjunto geoméricamente ordenado de píxeles. La información de objetivo se determina utilizando la técnica de detección dentro de los píxeles. Los datos de píxel son entonces suministrados como salida utilizando un barrido o exploración en X-Y convencional, por lo que los datos son encaminados una fila de cada vez, tal como se muestra en la Figura 3. Una forma de regulación de la secuencia temporal de adquisición de los datos se muestra en la Figura 4.

Los Comparadores de Señal son encendidos o activados energéticamente al comienzo de la fila utilizando un control de Encendido (Pup –"Power Up"). Los comparadores funcionan y transfieren estos datos de objetivo (Aop), frente a

una magnitud de usuario (Vref), al dominio digital (Cop), los cuales son retenidos dentro de un Circuito de Retención de Datos de Salida cuando se pone en funcionamiento una señal de Retención de Datos de Salida (Pódala), una vez que se ha encaminado cada fila y se han establecido las salidas de los comparadores. Con los datos retenidos, los comparadores son desactivados energéticamente o apagados para reducir el consumo de energía. Esta solución permite que la siguiente fila sea tratada en paralelo con la determinación de la coordenada X-Y por el siguiente circuito, con lo que se mejora la velocidad. Los datos digitales (Do[1..8]) son suministrados como salida en 8 columnas de cada vez, bajo el control del Reloj de Datos de Salida (OpDaCk), a través del Selector de Datos.

Conforme el conjunto geoméricamente ordenado de píxeles es regulado con una señal de reloj, esa misma señal se utiliza para regular con señal de reloj los contadores de fila y de columna, los contadores que contienen la dirección de los datos de píxel. En este ejemplo, las filas son, por lo común, encaminadas una de cada vez, en tanto que las columnas son encaminadas en bloques de una altura correspondiente al número de salidas implementadas para aumentar la anchura de banda de los datos. Sin embargo, se apreciará que el circuito funcionará con cualquier número razonable de salidas. El contador de columna se incrementa con cada batido de reloj de píxel, hasta el valor expresado por el número de columnas del conjunto geoméricamente ordenado de píxeles, dividido por el número de salidas, y se pone a cero o reinicia para comenzar en la columna 1 de nuevo, al final del barrido X. Los datos Do[1..8] proporcionan datos de la coordenada X que, tomados con los datos del contador de columna, proporcionan datos de la coordenada X en el nivel de los píxeles. El contador de fila se incrementa con cada barrido completo de columna, completado hasta un valor que representa el número de filas que se han de encaminar. El contador se pone a cero o reinicia para comenzar en la fila 1, al final del barrido Y. El contador de columna se incrementa en bloques de 8, en correspondencia con el número de salidas. La dirección de fila y columna está contenida en los contadores de fila y de columna que tienen datos RCTR y CCTR.

Los datos de contador RCTR, CCTR y Do[1..8], que representan la dirección X-Y en el conjunto ordenado de píxeles, están conectados a la Entrada de Datos (Din) de un dispositivo de almacenamiento. Se ha considerado para esta aplicación un registro para el registro con estructura de Primero en entrar-Primero en salir (FIFO –“First In First Out”), pero otros son también adecuados. El funcionamiento de un dispositivo de almacenamiento de FIFO es bien conocido y se ha descrito ampliamente en otros lugares. La anchura de datos de FIFO se escoge para adecuarse al formato del conjunto geoméricamente ordenado del detector. Para un tamaño de TV completo de 640 columnas por 512 filas, se requieren 10 bits para el contador de fila y 9 bits para el de columna. Los datos de salida digital contienen la dirección de los píxeles de objetivo deseados. Estos pueden ser codificados de 8 a 3 bits de datos en correspondencia con el número de salidas, a fin de ahorrar memoria de FIFO. Se requieren, por tanto, 22 bits de memoria de datos (nótese que esto se lleva a cabo fácilmente de un modo convencional, utilizando, por ejemplo, dispositivos de 3 x 8 bits o bloques de IP [protocolo de Internet –“Internet Protocol”] en paralelo, lo que proporciona una capacidad de, póngase por caso, 20 bits para la fila, 11 bits para la columna y 3 bits para las salidas, a fin de adaptarse a un formato de conjunto geoméricamente ordenado de hasta 1.024 filas x 2.048 columnas y 8 salidas).

Los datos del Circuito de Retención de Datos de Salida contienen los datos de objetivo detectados y también información sobre la posición, correspondiente a la columna en la que se encuentra el objetivo detectado. Estos datos se utilizan en combinación con los datos de contador de columna con el fin de determinar la columna del conjunto geoméricamente ordenado de píxeles en la que los datos están físicamente situados en cada grupo de 8 columnas de píxeles encaminadas. En el caso de que se hayan detectado datos de objetivo, la salida del circuito de retención se afirma como ALTA, y en el caso de que no se hayan detectado datos de objetivo, la salida del circuito de retención se retrotrae a BAJA. A medida que los datos del circuito de retención, Do[1..8] son regulados en su salida, con señal de reloj, del Circuito de Retención de Datos de Salida, a través de los 8 bits del Selector de Datos, de una sola vez, los datos establecidos en el circuito de retención son detectados por la puerta O (“OR”) y utilizados para regular en puerta una señal de reloj utilizando la puerta Y (“AND”) con el fin de producir un Reloj de Inscripción (WrCk –“Write Clock”) para regular mediante señal de reloj el contador de fila y de columna y suministrar como salida datos de dirección a la FIFO. Esta técnica garantiza que se detecten e inscriban únicamente datos de objetivo en la FIFO. Este ejemplo invierte el reloj para utilizar el borde negativo con el fin de desencadenar o liberar los datos una vez que se ha establecido, si bien es posible utilizar cualquier fuente de señal de reloj adecuada.

La profundidad de la FIFO ha de escogerse de tal manera que se adapte al número más elevado de píxeles de objetivo detectados que sea necesario almacenar entre lecturas de filas sucesivas desde la puerta de Salida de Datos de FIFO (Dout). El número puede ser arbitrario y estar limitado únicamente por la velocidad de lectura de los datos y por el área física requerida para dar acomodo a la memoria. Se ha contemplado que la profundidad mínima pueda ser de hasta una fila, que, para un conjunto geoméricamente ordenado de formato de TV completo de 640 x 512, será de 640 palabras o bytes. En la práctica, una profundidad de, póngase por caso, 1 kB daría acomodo para prácticamente dos filas, lo que proporciona una capacidad de almacenamiento adicional al sistema anfitrión. Formatos de conjunto geoméricamente ordenado más grandes necesitarían una capacidad de almacenamiento mayor y/o tendrían velocidades de lectura de datos más alta desde un sistema principal. Alternativamente, el barrido de filas y de columnas podría ser transpuesto con el fin de reducir el requisitos a expensas de incrementar la frecuencia de lectura de los datos.

Los datos de FIFO son leídos a una frecuencia adecuada para asegurarse de que la FIFO no se vea superada en

flujo. Las señales de control de FIFO incluyen, por ejemplo, indicadores de VACÍO, MITAD y LLENO o elementos similares que son autoexplicativos, los cuales son utilizados por los sistemas principales para gestionar el flujo de datos procedente de la FIFO.

5 Los datos coordinados de objetivo se ponen a disposición del sistema principal utilizando circuitos de interfaz adecuados para el reloj y las velocidades de datos consideradas, ya sea en un formato en paralelo, cuando se leen de la FIFO, bajo el control del Reloj de Lectura (RdCk –“Read Clock”), utilizando los controles de FIFO de los datos anteriormente destacados, o mejor, mediante el uso de un enlace de datos en serie de alta velocidad, al cargar el OpDaBUF de datos en el Registro de Almacenamiento Intermedio de Datos de Salida, utilizando el impulso referencial del Circuito de Retención de Datos de Salida (OpDaLa –“Output Data Latch”), que funciona como un registro de datos de paralelo a serie. La regulación de la secuencia temporal para una forma de la presente invención se ha mostrado en la Figura 6. Los datos son entonces regulados con señal de reloj en su salida de la Puerta de Datos de Salida (OpDa), utilizando el Reloj de Datos de Salida (OpDaCk –“Output Data Clock”).

10 El procedimiento se repite hasta que todas las filas y los datos de objetivo se hayan suministrado como salida para adquirir una trama completa de datos coordinados X-Y de objetivo desde el conjunto geoméricamente ordenado de píxeles. Los datos pueden ser leídos de la FIFO al final de la trama o de forma concurrente con el ciclo de lectura de fila, a fin de reducir la latencia del sistema a la hora de acceder a los datos coordinados de objetivo detectados. Se proporciona una señal de Restitución (Rs) para poner a cero los datos o sincronizar el circuito con el sistema principal.

15 La Figura 4 muestra datos de objetivo que resultan del ejemplo, pero que se correlacionan conjuntamente con datos de dirección de fila y de columna arbitrarios en formatos decimales y hexadecimales. Los 3 primeros bytes de datos de objetivo y los datos coordinados de contador X-Y se han mostrado en la Figura 5 al ser inscritos en la memoria de FIFO. La Figura 6 muestra los primeros y los últimos datos, al accederse a ellos desde la FIFO y ser leídos.

20 El tratamiento subsiguiente de los datos coordinados de objetivo utilizando metodologías de tratamiento de datos convencionales, se utiliza para discriminar objetivos individuales o únicos y para determinar, por ejemplo, la trayectoria, el punto de origen y la caída del seguimiento del disparo o del objetivo, su curso, disposición e intención.

25 Se espera que el circuito pueda hacerse funcionar a hasta al menos 100 MHz, con lo que se consigue una lectura de conjunto geoméricamente ordenado de TV completo de en torno a 0,5 ms utilizando 8 salidas de detector digital, con lo que se consigue el funcionamiento a velocidades de trama bien por encima de 1 kHz.

30 Ha de apreciarse que los circuitos de detección del objetivo y de extracción de coordenadas X-Y no inhiben el normal funcionamiento del detector de infrarrojos en el modo de obtención de imágenes térmicas a través de sus Salidas Analógicas. Habiendo sido configurados y hechos funcionar para detectar objetivos, los mismos datos de imagen pueden ser leídos de forma convencional para propósitos de obtención de imágenes térmicas. Las regiones de la imagen identificadas por los datos coordinados de objetivo extraídos pueden ser más fácilmente escrutadas. Los datos coordinados pueden hacerse pasar a otros elementos de un sistema para subsiguientes técnicas de obtención de imágenes de alta resolución o activas (BIL o 3D). El contraste de imagen puede verse afectado por los tiempos de integración que se utilizan para propósitos de detección del objetivo, pero cabe esperar que sea posible un cierto compromiso con la velocidad de las tramas y el umbral de detección.

35 Se apreciará que esta tecnología resulta más adecuada para técnicas asociadas de detección de señal dentro de los píxeles, que producen datos de detección de objetivo digitales, según se ha descrito en otros lugares.

40 Por otra parte, se apreciará que los presentes sistema y técnica se ponen en práctica de la mejor manera en un IC [circuito integrado –“Integrated Circuit”] de Salida de Lectura (ROIC –“Read Out IC”) de detector de infrarrojos, en el que el acceso a las señales de reloj de obtención de imágenes, de control y de datos de objetivo es más fácil, lo que hace posible el funcionamiento con la velocidad y el rendimiento más elevados.

45 Es más, el sistema y la técnica están destinados específicamente a mejorar la capacidad de detección de un objetivo hostil cuando se requiere un funcionamiento a velocidades de tramas y de datos extremadamente altas para adquirir y discriminar objetivos. La forma de la invención que se describe en esta memoria reduce la latencia y el tratamiento ulterior de las señales necesarios para detectar rápidamente el destello del morro de un arma o las trayectorias de los proyectiles mediante la integración de esta función de tratamiento de señales clave en hardware sobre un ROIC de detector de infrarrojos adecuado.

50 Adicionalmente, las técnicas realizadas en la presente invención proporcionan los medios para generar datos coordinados X-Y directamente a partir de datos de objetivo detectados a la velocidad de filas. Se ha utilizado un dispositivo de almacenamiento de FIFO para facilitar un registro de almacenamiento intermedio de datos para el sistema anfitrión o principal.

55 Se apreciará que el método descrito con referencia a la presente invención puede también ser integrado y hacerse

funcionar con cualesquiera otros detectores de infrarrojos capaces de generar datos de detección de señal dentro de los píxeles.

5 El método descrito en la presente memoria puede ser añadido a los dispositivos de obtención de imágenes en 2D existentes, o mejor, puede ser integrado directamente con funciones de detección de objetivos tales como las descritas en un detector de infrarrojos de conjunto geoméricamente ordenado de plano focal en 2D, a fin de maximizar la velocidad.

10 Se apreciará que el método y los circuitos que se han descrito con referencia a la presente invención no están limitados a formatos de conjunto geoméricamente ordenado de TV completo y pueden ser integrados en detectores u otros dispositivos de obtención de imágenes que tienen otros formatos de conjunto geoméricamente ordenado, por ejemplo, mitad de TV, HDTV, SGVA, etc...

15 Cabe esperar que la integración de esta función directamente con un detector de infrarrojos equipado con detección de objetivo dentro de los píxeles, proporcionará una mejora que supondrá un salto en la capacidad de detección de objetivos hostiles, al proporcionar datos coordinados de señales detectadas directamente en el formato X-Y a velocidades de tramas extremadamente altas, de muy por encima de 1 kHz, con lo que se reducen los requisitos de tratamiento de los datos y la latencia.

REIVINDICACIONES

- 5 1.- Un sistema detector de infrarrojos, IR, para la localización de objetivos hostiles, que comprende un detector de conjunto geoméricamente ordenado en el plano focal, FPA, susceptible de hacerse funcionar para observar una escena y captar una imagen representativa de esa escena en forma de datos de punto de imagen o píxel, mantenidos en el conjunto geoméricamente ordenado, de tal manera que los datos son localizables y accesibles una fila de cada vez, o fila por fila, y convertidos y suministrados como salida de una forma digital, por comparación con un nivel o magnitud de referencia predeterminada, a través de medios comparadores adecuados, **caracterizado por que** dichos medios comparadores comprenden al menos un comparador en el que se proporciona un comienzo una vez por cada fila, de tal manera que dicho al menos un comparador puede restituirse, y dicho al menos un comparador está configurado para apagarse o desactivarse una vez que el dato digital relevante para una fila dada es suministrado como salida a un circuito de retención de salida, con lo que se hace posible que los datos de píxel de una fila subsiguiente sean convertidos y suministrados como salida mientras los datos previamente suministrados como salida están siendo procesados o tratados.
- 10 2.- Un sistema detector de IR de acuerdo con la reivindicación 1, en el que los datos coordinados de objetivo generados por el detector son generados en el detector de conjunto geoméricamente ordenado de plano focal.
- 20 3.- Un sistema detector de acuerdo con la reivindicación 1 o la reivindicación 2, en el cual los datos coordinados de objetivo son generados por unos medios de generación a partir de datos de detección de objetivo, de tal manera que dichos datos coordinados son generados en el detector de conjunto geoméricamente ordenado de plano focal.
- 25 4.- Un sistema detector de IR de acuerdo con cualquiera de las reivindicaciones precedentes, en el cual el detector de conjunto geoméricamente ordenado de plano focal es un circuito integrado de salida de lectura, ROIC.
- 5.- Un sistema detector de IR de acuerdo con cualquiera de las reivindicaciones precedentes, en el cual los datos de objetivo detectado generados por el sistema controlan el flujo de datos al interior de un dispositivo de almacenamiento.
- 30 6.- Un sistema detector de IR de acuerdo con cualquiera de las reivindicaciones precedentes, que comprende adicionalmente un dispositivo de almacenamiento con estructura de Primero en entrar-Primero en salir, FIFO, para almacenar temporalmente datos generados para un sistema externo en un detector de FPA de IR.
- 35 7.- Un sistema detector de IR de acuerdo con cualquiera de las reivindicaciones precedentes, que comprende adicionalmente un dispositivo de almacenamiento, de tal manera que el dispositivo de almacenamiento proporciona datos de forma concurrente con la salida de lectura de los datos de objetivo generados por el detector de FPA.
- 40 8.- Un sistema detector de IR de acuerdo con cualquiera de las reivindicaciones precedentes, que comprende adicionalmente un conjunto geoméricamente ordenado de comparadores, de tal manera que el uso de dicho conjunto geoméricamente ordenado simplifica el rendimiento dinámico del sistema detector de IR.
- 9.- Un sistema detector de IR de acuerdo con cualquiera de las reivindicaciones precedentes, que comprende adicionalmente al menos un contador para generar datos coordinados para la detección de objetivos.
- 45 10.- Un sistema detector de IR de acuerdo con cualquiera de las reivindicaciones precedentes, que comprende adicionalmente elementos de circuito digital para mejorar la velocidad de funcionamiento del sistema.

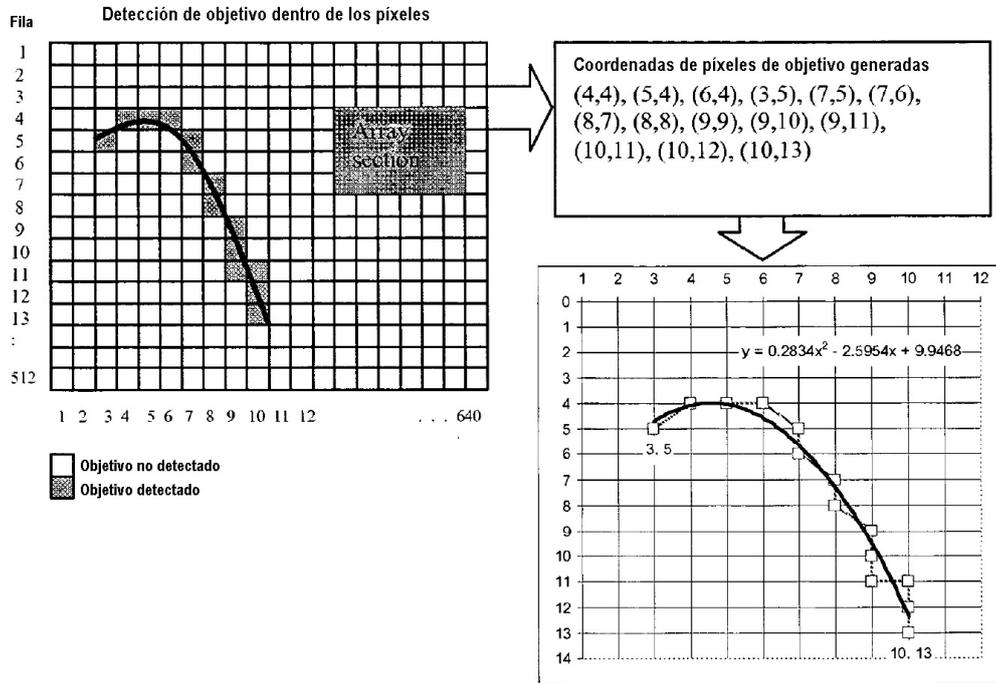


Figura 1

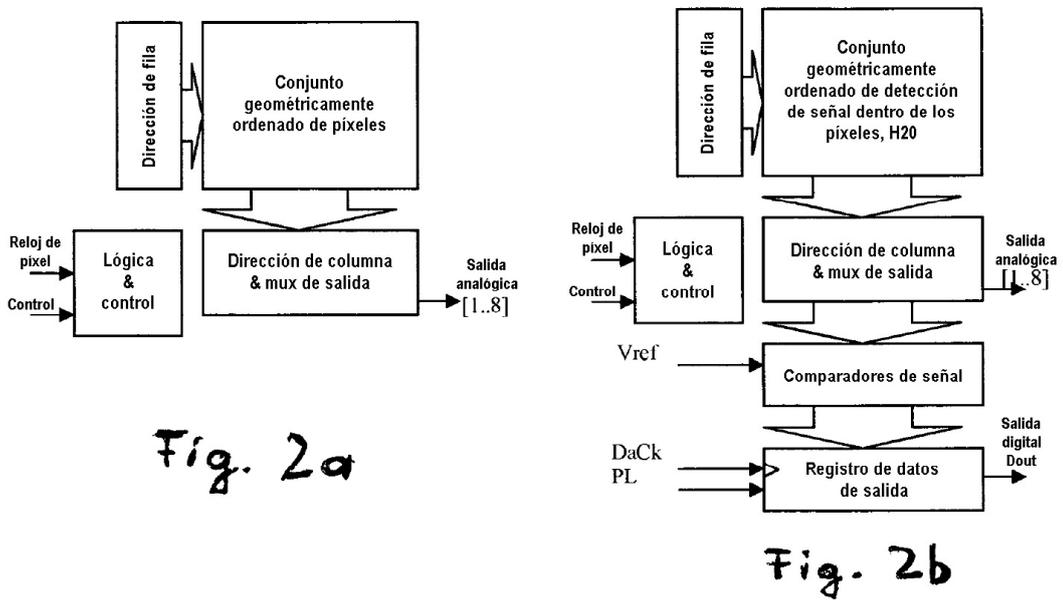


Figura 2

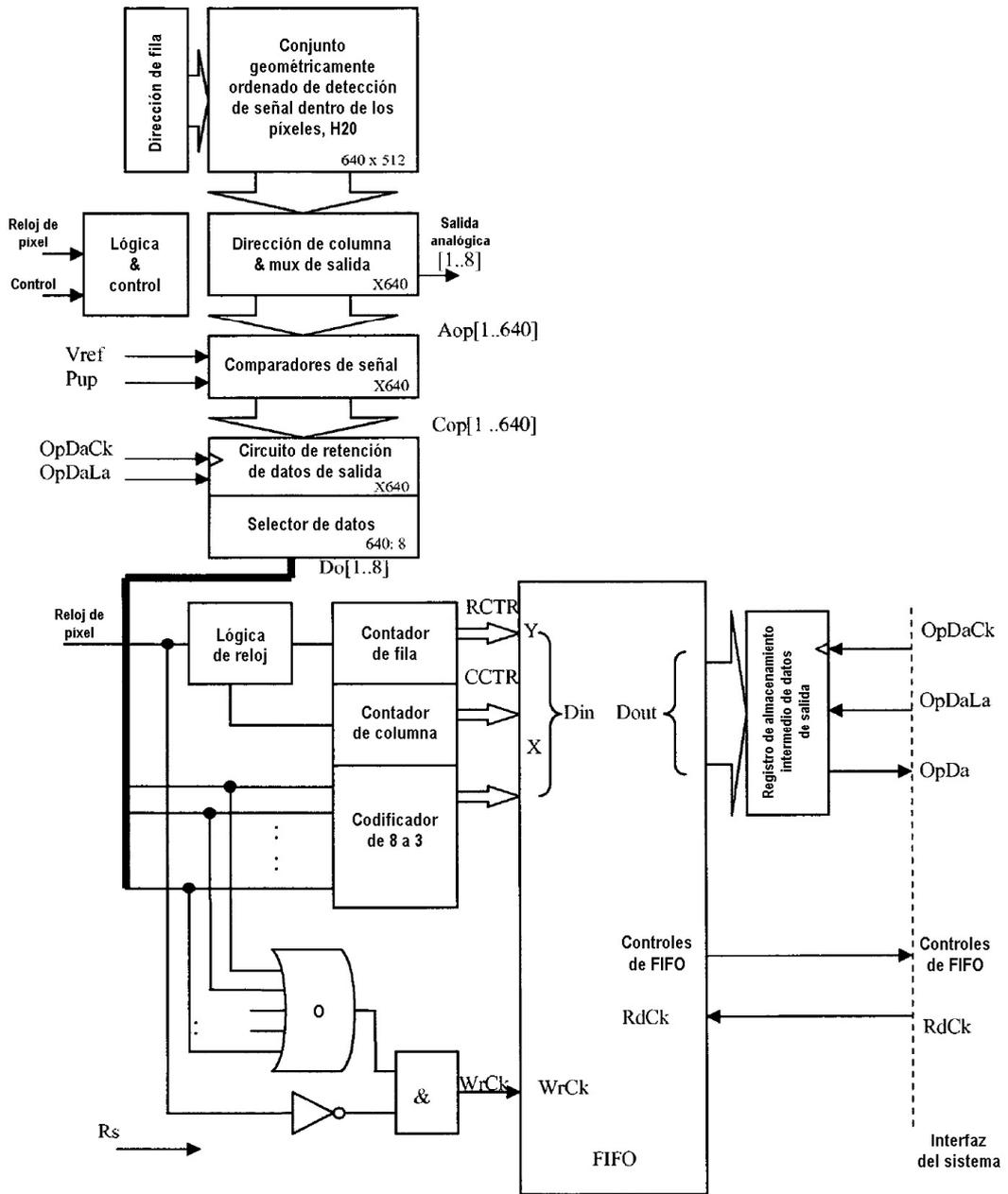


Figura 3

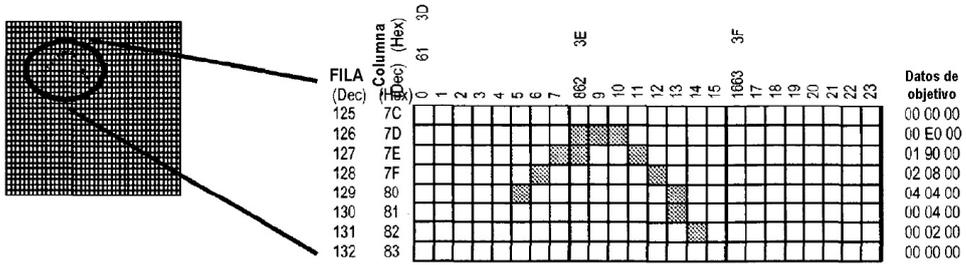


Figura 4

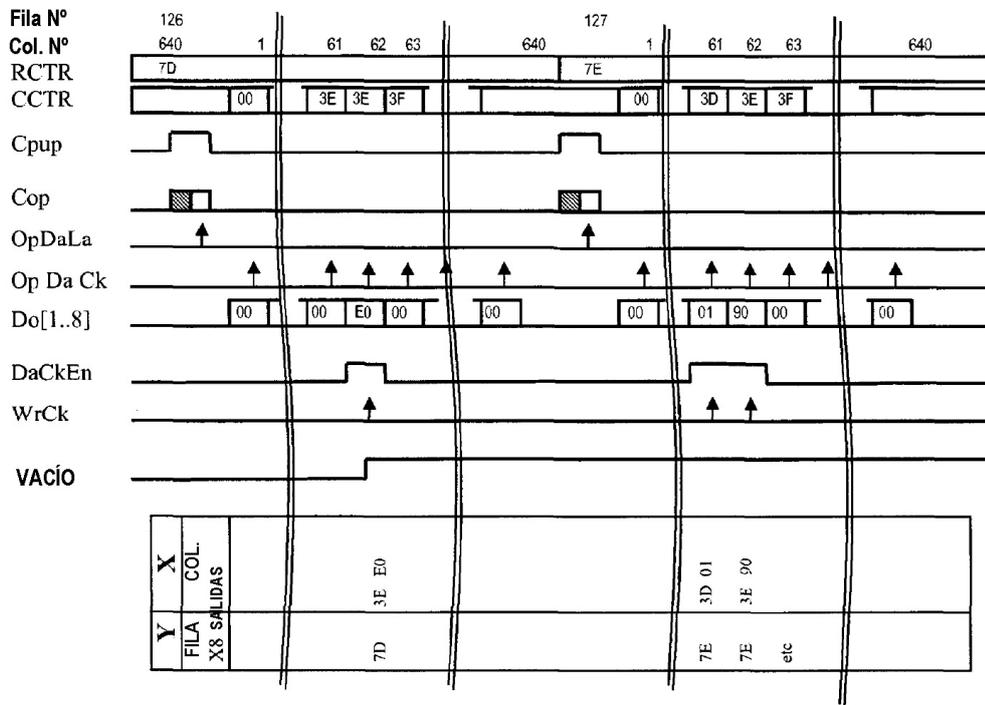


Figura 5

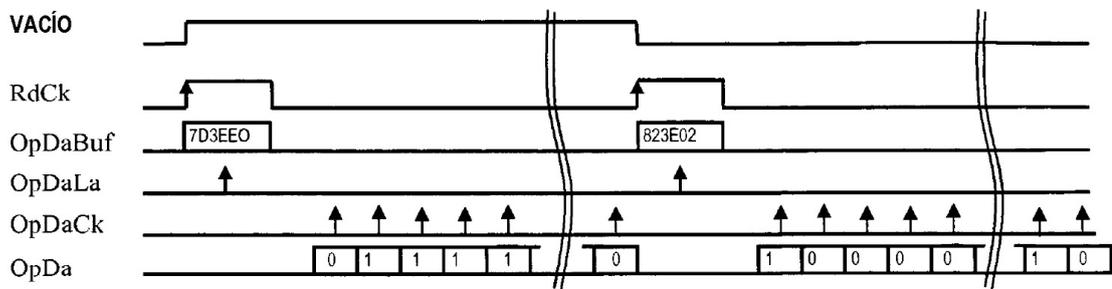


Figura 6