

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 412 429**

51 Int. Cl.:

**H04L 1/00** (2006.01)

**H04L 27/26** (2006.01)

**H03M 13/27** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **24.10.2008 E 08843411 (3)**

97 Fecha y número de publicación de la concesión europea: **01.05.2013 EP 2204002**

54 Título: **Aparato y método para el tratamiento de datos**

30 Prioridad:

**30.10.2007 GB 0721269**

**16.11.2007 GB 0722553**

**19.11.2007 GB 0722645**

**20.11.2007 GB 0722728**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**11.07.2013**

73 Titular/es:

**SONY CORPORATION (100.0%)**

**1-7-1 KONAN**

**MINATO-KU, TOKYO, JP**

72 Inventor/es:

**ATUNGSIRI, SAMUEL, ASANBENG;**

**TAYLOR, MATTHEW, PAUL, ATHOL y**

**WILSON, JOHN, NICHOLAS**

74 Agente/Representante:

**LEHMANN NOVO, María Isabel**

**ES 2 412 429 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

**DESCRIPCIÓN**

Aparato y método para el tratamiento de datos

Campo del Invento

5 El presente invento se refiere a un aparato de tratamiento de datos utilizable para hacer corresponder símbolos de entrada sobre señales subportadoras de un símbolo de Multiplexado Ortogonal por División de Frecuencias (OFDM). El presente invento también se refiere a un generador de direcciones para utilizar en la escritura de símbolos/lectura de símbolos de una memoria de entrelazador.

10 El presente invento también se refiere a un aparato de tratamiento de datos utilizable para hacer corresponder símbolos recibidos desde un número predeterminado de señales subportadoras de un símbolo de OFDM a una corriente de símbolos de salida.

Realizaciones del presente invento pueden proporcionar un transmisor/receptor de OFDM.

Antecedentes del Invento

15 La norma de Difusión de Video Digital-Terrestre (DVB-T) utiliza el Multiplexado Ortogonal por División de Frecuencias (OFDM) para comunicar datos que representan imágenes de video y sonido a receptores mediante una señal de comunicaciones de difusión por radio. Se sabe que existen dos modos para la norma DVB-T que son conocidos como el modo 2k y el 8k. El modo 2k proporciona 2048 subportadoras mientras que el modo 8k proporciona 8192 subportadoras. Similarmente para la norma de Difusión de Video Digital para Móviles (DVB-H) se ha proporcionado un modo 4k, en el que el número de subportadoras es de 4096.

20 Con el fin de mejorar la integridad de datos comunicados utilizando DVB-T o DVB-H, está previsto un entrelazador de símbolos con el fin de entrelazar símbolos de datos de entrada cuando estos símbolos son hechos corresponder sobre las señales subportadoras de un símbolo de OFDM. Tal entrelazador de símbolos comprende una memoria de entrelazador en combinación con un generador de direcciones. El generador de direcciones genera una dirección para cada uno de los símbolos de entrada, indicando cada dirección una de las señales subportadoras del símbolo de OFDM sobre el que el símbolo de datos ha de ser hecho corresponder. Para el modo 2k, y el modo 8k, se ha descrito una disposición en la norma DVB-T para generar las direcciones para la correspondencia. De modo similar para el modo 4k de la norma DVB-H, se ha proporcionado una disposición para generar direcciones para la correspondencia y un generador de direcciones para aplicar o poner en práctica esta correspondencia está descrito en la solicitud de Patente Europea 04251667.4. El generador de direcciones comprende un registro de desplazamiento de realimentación lineal que es utilizable para generar una secuencia de bits pseudo-aleatoria y un circuito de permutación. El circuito de permutación permuta el orden del contenido del registro de desplazamiento de realimentación lineal con el fin de generar una dirección. La dirección proporciona una indicación de una de las subportadoras de OFDM para llevar un símbolo de datos de entrada almacenado en la memoria del entrelazador, con el fin de hacer corresponder los símbolos de entrada sobre las señales subportadoras del símbolo de OFDM.

De acuerdo con otro desarrollo de la norma de difusión de Difusión de Video Digital-Terrestre, conocida como DVB-T2, se ha propuesto que sean proporcionados otros modos para comunicar datos.

35 Resumen del Invento

De acuerdo con un aspecto del presente invento se ha proporcionado un aparato de tratamiento de datos utilizable para hacer corresponder símbolos de datos de entrada que han de ser comunicados sobre un número predeterminado de señales subportadoras de un símbolo de Multiplexado Ortogonal por División de Frecuencias (OFDM). El aparato de tratamiento de datos comprende un entrelazador que se puede utilizar para introducir en una memoria el número predeterminado de símbolos de datos para hacerlos corresponder sobre las señales subportadoras de OFDM, y para extraer de la memoria los símbolos de datos para que las subportadoras de OFDM efectúen la correspondencia. La extracción es en un orden diferente que la introducción, siendo determinado el orden a partir de un conjunto de direcciones, con el efecto de que los símbolos de datos son entrelazados sobre las señales subportadoras. El conjunto de direcciones es determinado por un generador de direcciones, siendo generada una dirección para cada uno de los símbolos de datos de entrada para indicar una de las señales subportadoras sobre la que ha de ser hecho corresponder el símbolo de datos.

El generador de direcciones comprende un registro de desplazamiento de realimentación lineal que incluye un número predeterminado de etapas de registro y es utilizable para generar una secuencia de bits pseudo-aleatoria de acuerdo con un generador polinómico, y un circuito de permutación y una unidad de control. El circuito de permutación es utilizable para recibir el contenido de las etapas del registro de desplazamiento y para permutar los bits presentes en las etapas del registro de acuerdo con un orden de permutación para formar una dirección de una de las subportadoras de OFDM.

La unidad de control es utilizable en combinación con un circuito de comprobación de direcciones para regenerar una

5 dirección cuando una dirección generada excede de una dirección válida máxima predeterminada. El aparato de tratamiento de datos está caracterizado porque la dirección válida máxima predeterminada es aproximadamente quinientos, el registro de desplazamiento de realimentación lineal tiene ocho etapas de registro con un generador de polinomios para el registro de desplazamiento de realimentación lineal de  $R'_i[7]= R'_{i-1}[0] \oplus R'_{i-1}[1] \oplus R'_{i-1}[5] \oplus R'_{i-1}[6]$ , y el orden de permutación forma, con un bit adicional, una dirección de nueve bits  $R_i[n]$  para el símbolo de datos  $i$ -ésimo a partir del bit presente en la etapa  $n$ -ésima de registro  $R'_i[n]$  de acuerdo con la tabla:

Posiciones de bit $R'_i$	7	6	5	4	3	2	1	0
Posiciones de bit $R_i$	3	7	4	6	1	2	0	5

10 Aunque es conocido dentro de la norma DVB-T proporcionar el modo 2k y el modo 8k, y la norma DVB-H proporciona un modo 4k, sería beneficioso proporcionar un entrelazador de modo 0,5k para DVB-T2. Cuanto menor es el orden del modo, más frecuentemente puede ser actualizada la estimación de canal permitiendo que el receptor siga la variación de tiempo del canal debido al efecto Doppler y a otros efectos más exactamente. En algunas realizaciones, el presente invento puede proporcionar un aparato de tratamiento de datos utilizable como un entrelazador de símbolos para hacer corresponder símbolos de datos que han de ser comunicados sobre un símbolo de OFDM, que tiene sustancialmente quinientas señales subportadoras.

15 En otras realizaciones, el presente invento puede proporcionar un aparato de tratamiento de datos utilizable como un entrelazador de símbolos para hacer corresponder símbolos de datos que han de ser comunicados sobre un símbolo de OFDM que tiene sustancialmente mil señales subportadoras en que los símbolos de datos son hechos corresponder como pares sobre subportadoras adyacentes que forman pares de subportadoras. Esta realización permitiría el entrelazado de pares de símbolos de entrada sobre pares de subportadoras en un modo 1k.

20 Además, el símbolo de OFDM puede incluir subportadoras piloto, que están previstas para llevar símbolos conocidos, y la dirección válida máxima predeterminada depende del número de los símbolos de subportadoras piloto presentes en el símbolo de OFDM. En algunos ejemplos la dirección válida máxima predeterminada puede variar entre trescientos y sustancialmente quinientos doce, por ejemplo trescientos setenta y ocho. Como tal el entrelazador de modo 0,5k puede ser proporcionado por ejemplo para una norma DVB tal como DVB-T2.

25 Hacer corresponder símbolos de datos que han de ser transmitidos sobre las señales subportadoras de un símbolo de OFDM, en el que el número de señales subportadoras es aproximadamente quinientos, representa un problema técnico que requiere un análisis de simulación y pruebas para establecer un generador polinómico apropiado para el registro de desplazamiento de realimentación lineal y el orden de permutación. Esto es debido a que la correspondencia requiere que los símbolos sean entrelazados sobre las señales subportadoras con el efecto de que símbolos sucesivos procedentes de la corriente de datos de entrada están separados en frecuencia por una cantidad lo mayor posible con el fin de optimizar el rendimiento de los esquemas de codificación de corrección de error.

30 Los esquemas de codificación de corrección de error tales como la codificación LDPC/BCH, que ha sido propuesta para DVB-T2 funcionan mejor cuando el ruido y la degradación de los valores de símbolos resultantes de la comunicación no están correlacionados. Los canales de difusión terrestre pueden sufrir un desvanecimiento correlacionado tanto en los dominios de tiempo como de frecuencia. Como tal separando tanto como sea posible los símbolos codificados sobre señales subportadoras diferentes del símbolo de OFDM, el rendimiento de los esquemas de codificación de corrección de error puede ser incrementado.

35 Como se explicará, se ha descubierto a partir del análisis de rendimiento de simulación que el generador polinómico para el registro de desplazamiento de realimentación lineal en combinación con el orden del circuito de permutación indicado anteriormente proporciona un buen rendimiento. Además, previendo una disposición que pueda aplicar la generación de direcciones para cada uno del modo 1k, el modo 2k, el modo 4k, el modo 8k, el modo 16k y el modo 32k cambiando las intervenciones del generador polinómico para el registro de desplazamiento de realimentación lineal y el orden de permutación, puede proporcionarse una aplicación efectiva en coste del entrelazador de símbolos de modo 0,5k. Además, un transmisor y un receptor pueden ser cambiados entre el modo 0,5k, el modo 1k, el modo 2k, el modo 4k, el modo 8k, el modo 16k y el modo 32k cambiando el generador polinómico y los órdenes de permutación. Esto puede ser efectuado en software (o por la señalización embebida) por lo que se proporciona una aplicación flexible.

40 El bit adicional, que es utilizado para formar la dirección del contenido del registro de desplazamiento de realimentación lineal, puede ser producido por un circuito de conmutación, que cambia desde 1 a 0 para cada dirección, de modo que reduce una probabilidad de que si una dirección excede de la dirección válida máxima predeterminada, entonces la siguiente dirección será una dirección válida. En un ejemplo el bit adicional es el bit más significativo.

50 Distintos aspectos y características del presente invento están definidas en las reivindicaciones adjuntas. Otros aspectos del presente invento incluyen un aparato de tratamiento de datos para hacer corresponder símbolos recibidos de un número predeterminado de señales subportadoras de un símbolo de Multiplexado Ortogonal por División de Frecuencias (OFDM) a

una corriente de símbolos de salida, así como un transmisor y un receptor.

Breve Descripción de los Dibujos

A continuación se describirán realizaciones del presente invento a modo de ejemplo solamente con referencia a los dibujos adjuntos, en los que partes similares están provistas con números de referencia correspondientes, y en los que:

5 La fig. 1 es un diagrama de bloques esquemático de un transmisor de OFDM Codificado que puede ser utilizado, por ejemplo, con la norma DVB-T2.

La fig. 2 es un diagrama de bloques esquemático de partes del transmisor mostrado en la fig. 1 en el que un dispositivo que hace corresponder símbolos y un constructor de tramas ilustran el funcionamiento de un entrelazador.

La fig. 3 es un diagrama de bloques esquemático del entrelazador de símbolos mostrado en la fig. 2.

10 La fig. 4 es un diagrama de bloques esquemático de una memoria de entrelazador mostrada en la fig. 3 y el desentrelazador de símbolos correspondiente en el receptor.

La fig. 5 es un diagrama de bloques esquemático de un generador de direcciones mostrado en la fig. 3 para el entrelazador de modo 0,5k.

15 La fig. 6(a) es un diagrama que ilustra resultados de un entrelazador que utiliza el generador de direcciones mostrado en la fig. 5 para símbolos pares y la fig. 6(b) es un diagrama que ilustra resultados de simulación de diseño para símbolos impares, mientras que la fig. 6(c) es un diagrama que ilustra resultados comparativos para un generador de direcciones que utiliza un código de permutación diferente para símbolos pares y la fig. 6(d) es un diagrama correspondiente para símbolos impares;

La fig. 7 es un diagrama de bloques esquemático de un receptor de OFDM Codificado que puede ser utilizado, por ejemplo, con la norma DVB-T2; y

20 La fig. 8 es un diagrama de bloques esquemático de un desentrelazador de símbolos que aparece en la fig. 7.

La fig. 9(a) es un gráfico de un número de portadoras con respecto a una distancia de portadoras entrelazadas para un entrelazador de símbolos pares; y la fig. 9(b) es un gráfico de un número de portadoras con respecto a una distancia de portadoras entrelazadas para un entrelazador de símbolos impares;

La fig. 10 es una representación esquemática de un entrelazador de símbolos impares solamente en un transmisor; y

25 La fig. 11 es una representación esquemática de un entrelazador de símbolos impares solamente en un receptor.

Descripción de Realizaciones Preferidas

Se ha propuesto que el número de modos, que están disponibles dentro de la norma DVB-T2 debería ampliarse para incluir un modo 1k, un modo 16k y un modo 32k. Se ha propuesto también proporcionar un entrelazador de modo 0,5k para entrelazar pares de símbolos de datos de entrada sobre pares de señales subportadoras para un sistema de modo 1k o para proporcionar un entrelazador para un sistema de modo 0,5k. La siguiente descripción es proporcionada para ilustrar la operación de un entrelazador de símbolos de acuerdo con la técnica actual, aunque se apreciará que el entrelazador de símbolos puede ser utilizado con otros modos y otras normas DVB.

30 La fig. 1 proporciona un diagrama de bloques ejemplar de un transmisor de OFDM Codificado que puede ser utilizado por ejemplo para transmitir imágenes de video y señales de audio de acuerdo con la norma DVB-T2. En la fig. 1 un programa fuente genera datos que han de ser transmitidos por el transmisor de COFDM. Un codificador de video 2, y un codificador de audio 4 y un codificador de datos 6 generan video, audio y otros datos que han de ser transmitidos que son alimentados a un multiplexor 10 de programas. La salida del multiplexor 10 de programas forma una corriente multiplexada con otra información requerida para comunicar el video, audio y otros datos. El multiplexor 10 proporciona una corriente sobre un canal de conexión 12. Puede haber muchas de tales corrientes multiplexadas que son alimentadas a diferentes ramas A, B, etc. Por simplicidad, solo se describirá la rama A.

35 Como se ha mostrado en la fig. 1, un transmisor 20 de COFDM recibe la corriente en un bloque 22 de adaptación de multiplexor y dispersión de energía. El bloque 22 de adaptación de multiplexor y dispersión de energía hace aleatorios los datos y alimenta los datos apropiados a un codificador 24 de corrección de error de reenvío que realiza una codificación de corrección de error de la corriente. Un entrelazador 26 de bits está previsto para entrelazar los bits de datos codificados que para el ejemplo de DVB-T2 es la salida del codificador de LDPC/BCH. La salida del entrelazador 26 de bits es alimentada a un dispositivo de correspondencia 28 de bit a constelación, que hace corresponder grupos de bits sobre un punto de constelación, que ha de ser utilizado para transportar los bits de datos codificados. Las salidas procedentes del dispositivo de correspondencia 28 de bits a constelación son etiquetas de punto de constelación que representan componentes reales e

imaginarios. Las etiquetas del punto de constelación representan símbolos de datos formados a partir de dos o más bits dependiendo del esquema de modulación utilizado. Éstas serán denominadas como celdas de datos. Estas celdas de datos son hechas pasar a través de un entrelazador 30 de tiempo cuyo efecto es entrelazar celdas de datos que resultan de múltiples palabras de código de LDPC.

5 Las celdas de datos son recibidas por un constructor 32 de tramas, con celdas de datos producidas por la rama B etc., en la fig. 1, mediante otros canales 31. El constructor 32 de tramas forma entonces muchas celdas de datos en secuencias que han de ser transportadas sobre símbolos de COFDM, donde un símbolo de COFDM comprende un numero de celdas de datos, siendo hecha corresponder cada celda de datos sobre una de las subportadoras. El número de subportadoras dependerá del modo de operación del sistema, que puede incluir uno de entre 0,5k, 1k, 2k, 4k, 8k, 16k ó 32k, cada uno de los cuales  
10 proporciona un número diferente de subportadoras de acuerdo, por ejemplo con la siguiente tabla:

Modo	Subportadoras
0,5k	378
1k	756
2k	1512
4k	3024
8k	6048
16k	12096
32k	24192

Número de Subportadoras Adaptado de DVB-T/H

En algunas realizaciones, por ejemplo aquellas que operan esquemas de COFDM adaptados de DVB-T/H, el número preferido de portadoras por modo está mostrado en la columna "número preferido de subportadoras" en la tabla anterior. Sin embargo se apreciará que el número de subportadoras para un modo dado puede variar dependiendo de los requisitos del  
15 esquema de DVB particular que se está empleando. Cada modo tendrá un número máximo de portadoras que variará por ejemplo de acuerdo con el número de portadoras piloto.

Se comprenderá que en algunos ejemplos sustancialmente quinientas pueden referirse a trescientas setenta y ocho.

Cada trama comprende muchos de tales símbolos de COFDM. La secuencia de celdas de datos que ha de ser llevada en cada símbolo de COFDM es a continuación hecha pasar al entrelazador 33 de símbolos. El símbolo de COFDM es a  
20 continuación generado por un bloque 37 constructor de símbolos de COFDM que utiliza las etiquetas de datos de constelación para generar las partes real e imaginaria de los puntos de constelación y también introducir señales piloto y de sincronización alimentadas desde un formador 36 de señales piloto y embebida. Un modulador 38 de OFDM forma entonces el símbolo de OFDM en el dominio de tiempo que es alimentado a un procesador 40 de inserción de "guarda" o protección para generar un intervalo de guarda entre símbolos, y a continuación a un convertidor 42 de digital a analógico y finalmente a  
25 un amplificador de RF dentro de un extremo frontal 44 de RF para eventual difusión por el transmisor de COFDM desde una antena 46.

Proporcionar un Entrelazador de Modo 0,5k

Como se ha mencionado antes, el entrelazador de 0,5k puede ser utilizado para entrelazar celdas de datos de entrada sobre subportadoras de OFDM de un sistema de OFDM que opera en un modo 0,5k. Adicionalmente, el entrelazador de 0,5k podría  
30 ser utilizado para entrelazar pares de celdas de datos de entrada sobre pares de subportadoras de OFDM adyacentes en un sistema de modo 1k.

Para crear un entrelazador de modo 0,5k, han de definirse varios elementos, uno de los cuales, desde luego, es el propio entrelazador 33 de símbolos de 0,5k. El dispositivo de correspondencia 28 de bit a constelación, el entrelazador 33 de símbolos y el constructor 32 de tramas están mostrados con más detalle en la fig. 2.

35 Como se ha explicado antes, el presente invento proporciona una capacidad para proporcionar una correspondencia casi óptima de los símbolos de datos sobre las señales subportadoras de OFDM. De acuerdo con la técnica ejemplar el entrelazador de símbolos está previsto para efectuar la correspondencia óptima de símbolos de datos de entrada sobre señales subportadoras de COFDM de acuerdo con un código de permutación y generador polinómico, que ha sido verificados por análisis de simulación.

40 Como se ha mostrado en la fig. 2, se ha proporcionado una ilustración ejemplar más detallada del dispositivo de correspondencia 28 de bit a constelación de símbolos y del constructor 32 de tramas para ilustrar una realización ejemplar de la técnica actual. Los bits de datos recibidos desde el entrelazador 26 de bits mediante un canal 62 son agrupados en conjuntos de bits que han de ser hechos corresponder sobre una celda de datos, de acuerdo con un número de bits por símbolo proporcionado por el esquema de modulación. Los grupos de bits, que forman una palabra de datos, son alimentados  
45 en paralelo mediante canales de datos 64 a un procesador 66 de correspondencia. El procesador 66 de correspondencia

selecciona entonces uno de los símbolos de datos, de acuerdo con una correspondencia previamente asignada. El punto de constelación, está representado por un componente real y uno imaginario, pero solo su etiqueta es proporcionada al canal 29 de salida como una de un conjunto de entradas al constructor 32 de tramas.

5 El constructor 32 de tramas recibe las celdas de datos procedentes del dispositivo de correspondencia 28 de bit a constelación a través del canal 29, junto con celdas de datos procedentes de los otros canales 31. Después de construir una trama de muchas secuencias de celdas de COFDM, en una realización con el fin de facilitar el modo 0,5k, las celdas de cada símbolo de COFDM son escritas a continuación en una memoria 100 del entrelazador y extraídas de la memoria 100 del entrelazador de acuerdo con direcciones escritas y direcciones leídas generadas por un generador 102 de direcciones. Alternativamente en otra realización para entrelazar pares de símbolos de datos de entrada sobre pares de subportadoras en 10 el modo 1k, pares de celdas de los símbolos de COFDM son escritas en la memoria 100 del entrelazador y extraídas de la memoria 100 del entrelazador de acuerdo con direcciones escritas y direcciones leídas generadas por un generador 102 de direcciones. De acuerdo con el orden de escritura y extracción, se consigue el entrelazado de las celdas de datos, generando direcciones apropiadas. La operación del generador 102 de direcciones y de la memoria 100 del entrelazador será descrita con más detalle brevemente con referencia a las figs. 3, 4 y 5. Las celdas de datos entrelazadas son a continuación hechas 15 corresponder a componentes reales e imaginarios de símbolos de datos, que son combinados con símbolos piloto y de sincronización recibidos procedentes del formador 36 de señalización piloto y embebido a un constructor 37 de símbolos de OFDM, para formar el símbolo de COFDM, que es alimentado al modulador 38 de OFDM como se ha explicado anteriormente.

20 La fig. 3 proporciona un ejemplo de partes del entrelazador 33 de símbolos, que ilustra la técnica actual para entrelazar símbolos. En la fig. 3 las celdas de datos de entrada procedentes del constructor 32 de tramas son escritas en la memoria 100 del entrelazador. Las celdas de datos son escritas en la memoria 100 del entrelazador de acuerdo con una dirección escrita alimentada desde el generador 102 de direcciones sobre el canal 104, y extraídas de la memoria 100 del entrelazador de acuerdo con una dirección leída alimentada desde el generador 102 de direcciones sobre un canal 106. El generador 102 de direcciones genera la dirección escrita y la dirección leída como se ha explicado a continuación, dependiendo de si el símbolo de COFDM es impar o par, que es identificado a partir de una señal alimentada desde un canal 108, y dependiendo de un 25 modo seleccionado, que es identificado a partir de una señal alimentada desde un canal 110. Como se ha explicado, el modo puede ser uno de un modo 0,5k, un modo 1k, un modo 2k, un modo 4k, un modo 8k, un modo 16k o un modo 32k. Como se ha explicado a continuación, la dirección escrita y la dirección leída son generadas de manera diferente para símbolos impar y par como se ha explicado con referencia a la fig. 4, que proporciona una aplicación ejemplar de la memoria 100 del 30 entrelazador.

En el ejemplo mostrado en la fig. 4, la memoria del entrelazador está mostrada como que comprende una parte superior 100 que ilustra la operación de la memoria del entrelazador en el transmisor y una parte inferior 340, que ilustra la operación de la memoria del desentrelazador en el receptor. El entrelazador 100 y el desentrelazador 340 están mostrados juntos en la fig. 4 con el fin de facilitar la comprensión de su operación. Como se ha mostrado en la fig. 4, una representación de la 35 comunicación entre el entrelazador 100 y el desentrelazador 340 mediante otros dispositivos y mediante un canal de transmisión ha sido simplificada y representada como una sección 140 entre el entrelazador 100 y el desentrelazador 340. La operación del entrelazador 100 está descrita en los siguientes párrafos:

Aunque la fig. 4 proporciona una ilustración solo de cuatro celdas de datos de entrada sobre un ejemplo de cuatro señales subportadoras de un símbolo de COFDM, se apreciará que la técnica ilustrada en la fig. 4 puede ser extendida a un número 40 mayor de subportadoras tales como 378 para el modo 0,5k, 756 para el modo 1k, 1512 para el modo 2k, 3024 para el modo 4k y 6048 para el modo 8k, 12096 para el modo 16k y 24192 para el modo 32k, o pueden ser adaptadas para entrelazar pares de celdas de datos sobre pares de subportadoras como se ha descrito anteriormente.

El direccionamiento de entrada y salida de la memoria 100 del entrelazador mostrado en la fig. 4 está mostrado para símbolos impares y pares. Para un símbolo par de COFDM las celdas de datos son tomadas del canal 77 de entrada y escritas en la 45 memoria 124.1 del entrelazador de acuerdo con una secuencia de direcciones 120 generadas para cada símbolo de COFDM por el generador 102 de direcciones. Las direcciones escritas son aplicadas para el símbolo par de modo que se efectúe un entrelazado ilustrado por el mezclado al azar de las direcciones escritas. Por ello, para cada símbolo entrelazado  $y(h(q))=y'(q)$ .

Para símbolos impares se ha utilizado la misma memoria 124.2 del entrelazador. Sin embargo, como se ha mostrado en la fig. 4 para el símbolo impar, el orden 132 de escritura está en la misma secuencia de direcciones utilizada para extraer el símbolo 50 par previo 126. Esta característica permite que las aplicaciones del entrelazador de símbolo impar y par utilicen solamente una memoria 100 del entrelazador siempre que la operación de extracción para una dirección dada sea realizada antes de la operación de escritura. Las celdas de datos escritas en la memoria 124 del entrelazador durante símbolos impares son extraídas a continuación en una secuencia 134 generada por el generador 102 de direcciones para el siguiente símbolo par de COFDM y así sucesivamente. Así solamente es generada una dirección por símbolo, siendo la introducción y extracción 55 para el símbolo COFDM impar/par realizadas contemporáneamente.

En resumen, como se ha representado en la fig. 4, una vez que el conjunto de direcciones  $H(q)$  ha sido calculado para todas

las subportadoras activas, el vector de entrada  $Y' = (y_0', y_1', y_2' \dots y_{N_{\max}-1}')$  es tratado para producir el vector entrelazado  $Y = (y_0, y_1, y_2 \dots y_{N_{\max}-1})$  definido por:

$$y_{H(q)} = y'_q \text{ para s\u00edmbolos pares para } q = 0, \dots, N_{\max}-1$$

$$y_q = y'_{H(q)} \text{ para s\u00edmbolos impares para } q = 0, \dots, N_{\max}-1$$

5 En otras palabras, para s\u00edmbolos pares de OFDM las palabras introducidas son escritas en un modo permutado a una memoria y le\u00eddas de nuevo en un modo secuencial, mientras que para s\u00edmbolos impares, son escritas secuencialmente y le\u00eddas de nuevo permutadas. En el caso anterior, la permutaci\u00f3n  $H(q)$  es definida por la siguiente tabla:

q	0	1	2	3
H(q)	1	3	0	2

Tabla 1: permutaci\u00f3n para un caso simple en el que  $N_{\max} = 4$

10 Como se ha mostrado en la fig. 4, el desentrelazador 340 funciona para invertir el entrelazado aplicado por el entrelazador 100, aplicando el mismo conjunto de direcciones que se ha generado por un generador de direcciones equivalente, pero aplicando las direcciones escrita y extra\u00edda en sentido inverso. Como tal, para s\u00edmbolos pares, las direcciones escritas 342 est\u00e1n en orden secuencial, mientras que las direcciones extra\u00eddas 344 son proporcionadas por el generador de direcciones. De forma correspondiente, para los s\u00edmbolos impares, el orden 346 de escritura es determinado a partir del conjunto de direcciones generadas por el generador de direcciones, mientras que el 348 de extracci\u00f3n es en orden secuencial.

15 Generaci\u00f3n de Direcciones para el Entrelazador de Modo 0,5k

Un diagrama de bloques esquem\u00e1tico del algoritmo utilizado para generar la funci\u00f3n de permutaci\u00f3n  $H(q)$  est\u00e1 representado en la fig. 5 para el entrelazador de modo 0,5k.

20 Una aplicaci\u00f3n del generador 102 de direcciones para el entrelazador de modo 0,5k est\u00e1 mostrada en la fig. 5. En la fig. 5 un registro de desplazamiento de realimentaci\u00f3n lineal est\u00e1 formado por ocho etapas 200 de registro de desplazamiento y una puerta O exclusiva 202 que est\u00e1 conectada a las etapas del registro de desplazamiento 200 de acuerdo con un generador polin\u00f3mico. Por ello, de acuerdo con el contenido del registro 200 de desplazamiento un bit siguiente del registro de desplazamiento es proporcionado desde la salida de la puerta O exclusiva 202 realizando una funci\u00f3n de O exclusiva sobre el contenido del registro de desplazamiento  $R[0]$ ,  $R[1]$ ,  $R[5]$ ,  $R[6]$  de acuerdo con el generador polin\u00f3mico:

$$R'_i[7] = R'_{i-1}[0] \oplus R'_{i-1}[1] \oplus R'_{i-1}[5] \oplus R'_{i-1}[6]$$

25 De acuerdo con el generador polin\u00f3mico se genera una secuencia de bits pseudo-aleatoria a partir del contenido del registro 200 de desplazamiento. Sin embargo, con el fin de generar una direcci\u00f3n para el entrelazador de modo 0,5k como se ha ilustrado, est\u00e1 previsto un circuito de permutaci\u00f3n 210 que permuta de manera efectiva el orden de los bits dentro del registro 200.1 desde un orden  $R'_i[n]$  a un orden  $R'_i[n]$  en la salida del circuito de permutaci\u00f3n 210. Ocho bits procedentes de la salida del circuito de permutaci\u00f3n 210 son alimentados a continuaci\u00f3n sobre un canal de conexi\u00f3n 212 a los que es a\u00f1adido un bit m\u00e1s significativo mediante un canal 214 que es proporcionado por un circuito conmutador 218. Una direcci\u00f3n de nueve bits es generada por ello sobre el canal 212. Sin embargo, con el fin de asegurar la autenticidad de una direcci\u00f3n, un circuito 216 de comprobaci\u00f3n de direcciones analiza la direcci\u00f3n generada para determinar si excede de un valor m\u00e1ximo predeterminado. El valor m\u00e1ximo predeterminado puede corresponder al n\u00famero m\u00e1ximo de se\u00f1ales subportadoras o a pares de se\u00f1ales subportadoras, que est\u00e1n disponibles para s\u00edmbolos de datos dentro del s\u00edmbolo de COFDM, disponible para el modo que est\u00e1 siendo utilizado. Sin embargo, el entrelazador de 0,5k puede ser tambi\u00e9n utilizado para otros modos, de manera que el generador 102 de direcciones puede ser tambi\u00e9n utilizado para el modo 1k, el modo 2k, el modo 4k, el modo 8k, el modo 16k y el modo 32k, ajustando por consiguiente el n\u00famero de la direcci\u00f3n v\u00e1lida m\u00e1xima. Sin embargo, se comprender\u00e1 que con el fin de soportar modos m\u00e1s elevados, el n\u00famero de etapas de registro mostrado en la fig. 5 puede tener que ser incrementado.

40 Si la direcci\u00f3n general excede del valor m\u00e1ximo predeterminado, entonces se genera una se\u00f1al de control por la unidad 216 de comprobaci\u00f3n de direcciones y es alimentada mediante un canal de conexi\u00f3n 220 a una unidad de control 224. Si la direcci\u00f3n generada excede del valor m\u00e1ximo predeterminado entonces esta direcci\u00f3n es rechazada y se vuelve a generar una nueva direcci\u00f3n para el s\u00edmbolo particular.

Para el entrelazador de modo 0,5k se define una palabra  $R'_i$  de  $(N_r-1)$  bits, con  $N_r = \log_2 M_{\max}$ , donde  $M_{\max} = 512$  utilizando un LFSR (Registro de Desplazamiento de Realimentaci\u00f3n Lineal).

45 El polinomio utilizado para generar esta secuencia es:

$$\text{modo 0,5k: } R'_i[7] = R'_{i-1}[0] \oplus R'_{i-1}[1] \oplus R'_{i-1}[5] \oplus R'_{i-1}[6]$$

donde  $i$  var\u00eda desde 0 a  $M_{\max} - 1$ .

Una vez que se ha generado una palabra  $R'_i$ , la palabra  $R_i$  va a través de una permutación a producir otra palabra de  $(N_r-1)$  bits llamada  $R_i$ .  $R_i$  es derivada de  $R'_i$  por las permutaciones de bits dadas a continuación:

Posiciones de bit $R'_i$	7	6	5	4	3	2	1	0
Posiciones de bit $R_i$	3	7	4	6	1	2	0	5

Permutación de bits para el entrelazador de modo 0,5K.

5 Como un ejemplo, esto significa que para el modo 0,5k, el número 7 de bits de  $R'_i$  es enviado en el número 3 de posición de bit de  $R_i$ .

La dirección  $H(q)$  es a continuación derivada de  $R_i$  mediante la siguiente ecuación:

$$H(q) = (i \bmod 2) \cdot 2^{N_r-1} + \sum_{j=0}^{N_r-2} R_i(j) \cdot 2^j$$

La parte de  $(i \bmod 2) \cdot 2^{N_r-1}$  de la anterior ecuación está representada en la fig. 5 por el bloque de conmutación T218.

10 Una comprobación de direcciones es realizada a continuación sobre  $H(q)$  para verificar que la dirección generada está dentro del rango de direcciones aceptables: si  $(H(q) < N_{max})$ , donde  $N_{max} = 378$  por ejemplo en un ejemplo preferido del modo 0,5K, entonces la dirección es válida. Si la dirección no es válida, la unidad de control es informada e intentará generar una nueva  $H(q)$  incrementando el índice  $i$ .

15 La misión del bloque de conmutación es asegurar que no se genera una dirección que exceda de dos veces  $N_{max}$  en una fila. En efecto, si se hubiera generado un valor excesivo, esto significa que el MSB (es decir el bit de conmutación) de la dirección  $H(q)$  era uno. Así el siguiente valor generado tendrá un MSB establecido a cero, asegurando producir una dirección válida.

Las siguientes ecuaciones suman el comportamiento completo y ayudan a comprender la estructura del bucle de este algoritmo:

20  $q = 0;$   
 para  $(i=0; i < M_{max}; i = i + 1)$

$$\{ H(q) = (i \bmod 2) \cdot 2^{N_r-1} + \sum_{j=0}^{N_r-2} R_i(j) \cdot 2^j ;$$

si  $(H(q) < N_{max}) q = q + 1;$

Análisis que Soporta el Generador de Direcciones para el Entrelazador de Modo 0,5k

25 La selección del generador de polinomios y el código de permutación explicada anteriormente para el generador 102 de direcciones para el entrelazador de modo 0,5k ha sido identificada siguiendo un análisis de simulación del rendimiento relativo del entrelazador. El rendimiento relativo del entrelazador ha sido evaluado utilizando una capacidad relativa del entrelazador para separar símbolos sucesivos o una "calidad de entrelazado". Como se ha mencionado antes, efectivamente el entrelazador debe funcionar tanto para los símbolos impares como para los pares, con el fin de utilizar una única memoria de entrelazador. La medida relativa de la calidad del entrelazador es determinada definiendo una distancia  $D$  (en número de subportadoras). Un criterio  $C$  es elegido para identificar un número de subportadoras que están a distancia  $\leq D$  en la salida del entrelazador que estaban a distancia  $\leq D$  en la entrada del entrelazador, siendo entonces el número de subportadoras para cada distancia  $D$  ponderado con respecto a la distancia relativa. El criterio  $C$  es evaluado tanto para los símbolos impares como pares de COFDM. Minimizar  $C$  produce un entrelazador de calidad superior.

$$C = \sum_1^{d=D} N_{par}(d) / d + \sum_1^{d=D} N_{impar}(d) / d$$

donde:

35  $N_{par}(d)$  = número de subportadoras de un símbolo par separadas por  $d$  en la entrada y separadas por menos de 5 portadoras en la salida.

$N_{impar}(d)$  = número de subportadoras de un símbolo impar separadas por  $d$  en la entrada y separadas por menos de 5 portadoras en la salida.

40 El análisis del entrelazador 0,5k identificado anteriormente para el modo 0,5k para un valor de  $D = 5$  está mostrado en la fig. 6(a) para los símbolos pares de COFDM y en la fig. 6(b) para el símbolo impar de COFDM. De acuerdo con el análisis



anterior, el valor de C para el código de permutación identificado anteriormente para el modo 0,5k producía un valor de C = 25,6833, que el número ponderado de subportadoras con símbolos que están separadas por cinco o menos en la salida de acuerdo con la ecuación anterior era de 25,6833.

5 Un análisis correspondiente es proporcionado para un código de permutación alternativo para símbolos pares de COFDM en la fig. 6(c) para símbolos impares de COFDM en la fig. 6(d). Como puede verse en comparación con los resultados ilustrados en las figs. 6(a) y 6(b), hay más componentes presentes que representan símbolos separados por pequeñas distancias tales como  $D = 1$ , y  $D = 2$ , cuando son comparados con los resultados mostrados en la fig. 6(a) y 6(b), que ilustran que el código de permutación identificado anteriormente para el entrelazador de símbolos de modo 0,5k produce un entrelazador de calidad superior.

10 Códigos de Permutación Alternativos

Se ha encontrado que los siguientes siete códigos posibles alternativos (posiciones de bit  $[n]R_i$ , donde  $n = 1$  a 7) proporcionan un entrelazador de símbolos con una buena calidad como es determinado por el criterio C identificado anteriormente.

Posiciones de bit $R_i$	7	6	5	4	3	2	1	0
Posiciones de bit $[1]R_i$	3	7	4	5	1	2	0	6
Posiciones de bit $[2]R_i$	3	5	4	7	1	2	0	6
Posiciones de bit $[3]R_i$	6	7	2	5	1	4	0	3
Posiciones de bit $[4]R_i$	3	2	5	6	1	7	0	4
Posiciones de bit $[5]R_i$	4	2	5	7	3	0	1	6
Posiciones de bit $[6]R_i$	4	3	7	1	6	0	2	5
Posiciones de bit $[7]R_i$	3	7	6	4	1	2	0	5

Permutación de bit para el entrelazador de modo 0,5k

Receptor

15 La fig. 7 proporciona una ilustración ejemplar de un receptor que puede ser utilizado con la técnica actual. Como se ha mostrado en la fig. 7, una señal de COFDM es recibida por una antena 300 y detectada por un sintonizador 302 y convertida a una forma digital por un convertidor 304 de analógico a digital. Un procesador 306 de eliminación de intervalo de guarda elimina el intervalo de guarda de un símbolo de COFDM recibido, antes de que el dato sea recuperado del símbolo de COFDM utilizando un procesador 308 de Transformada Rápida de Fourier (FFT) en combinación con un estimador 310 de canal y corrección en cooperación con una unidad 311 de descodificación de señal embebida, de acuerdo con técnicas conocidas. Los datos desmodulados son recuperados de un dispositivo de correspondencia 312 y alimentados a un desentrelazador 314 de símbolos, que opera para efectuar la correspondencia inversa del símbolo de datos recibido para regenerar una corriente de datos de salida con los datos desentrelazados.

25 El desentrelazador 314 de símbolos, es formado a partir de un aparato de tratamiento de datos como se ha mostrado en la fig. 7 con una memoria 340 de entrelazador y un generador 342 de direcciones. La memoria del entrelazador es como se ha mostrado en la fig. 4 y opera como ya se ha explicado anteriormente para efectuar el desentrelazado utilizando conjuntos de direcciones generadas por el generador 342 de direcciones. El generador 342 de direcciones está formado como se ha mostrado en la fig. 8 y está previsto para generar direcciones correspondientes para hacer corresponder los símbolos de datos recuperados de cada una de las señales subportadoras de COFDM a una corriente de datos de salida.

30 Las partes restantes del receptor de COFDM mostrado en la fig. 7 son proporcionadas para efectuar la descodificación 318 de corrección de error para corregir errores y recuperar una estimación de los datos fuente.

Una ventaja proporcionada por la técnica actual tanto para el receptor como para el transmisor es que un entrelazador de símbolos y un desentrelazador de símbolos que operan en los receptores y transmisores pueden ser conmutados entre el modo 0,5k, 1k, 2k, 4k, 8k, 16k y 32k cambiando el generador de polinomios y el orden de permutación. Por tanto el generador 342 de direcciones mostrado en la fig. 8 incluye una entrada 344, que proporciona una indicación del modo así como una entrada 346 que indica si hay símbolos impares/pares de COFDM. Una aplicación flexible es proporcionada por ello debido a que un entrelazador y un desentrelazador de símbolos pueden ser formados como se ha mostrado en las figs. 3 y 8, con un generador de direcciones como se ha ilustrado en la fig. 5. Sin embargo, se comprenderá que para soportar un entrelazador para un modo de orden más alto, el registro 200 de realimentación lineal requeriría más de ocho etapas de registro. Por ejemplo con el fin de soportar un modo 4k, se requerirían diez etapas de registro para proporcionar 2048 direcciones de subportadoras. El generador de direcciones puede ser adaptado a los diferentes modos cambiando el generador de

polinomios y los órdenes de permutación indicados para cada uno de los modos. Por ejemplo, esto puede efectuarse utilizando un cambio de software. Alternativamente, en otras realizaciones, una señal embebida que indica el modo de la transmisión de DVB-T2 puede ser detectada en el receptor en la unidad 311 de tratamiento de señalización embebida y utilizada para configurar automáticamente el desentrelazador de símbolos de acuerdo con el modo detectado.

5 Pueden hacerse distintas modificaciones en la realizaciones descritas anteriormente sin salir del marco del presente invento. En particular la representación ejemplar del generador de polinomios y del orden de permutación que han sido utilizados para representar aspectos del entorno no se pretende que sean limitativos y se extienden a formas equivalentes del generador de polinomios y del orden de permutación.

10 Como se apreciará el transmisor y receptor mostrados en las figs. 1 y 7 respectivamente, son proporcionados como ilustraciones solamente y no pretenden ser limitativos. Por ejemplo, se apreciará que la posición del entrelazador y del desentrelazador de símbolos con respecto, por ejemplo al entrelazador de bits y al dispositivo de correspondencia puede ser cambiada. Como se apreciará el efecto del entrelazador y del desentrelazador es inamovible por su posición relativa, aunque el entrelazador puede estar entrelazando símbolos I/Q en lugar de vectores de v-bits. Un cambio correspondiente puede hacerse en el receptor. Por consiguiente el entrelazador y el desentrelazador pueden estar operando en diferentes tipos de  
15 datos, y pueden estar posicionados de modo diferente a la posición descrita en las realizaciones ejemplares.

Como se ha explicado antes los códigos de permutación y el generador polinómico del entrelazador, que han sido descritos con referencia a una aplicación de un modo particular, pueden ser aplicados igualmente a otros modos, cambiando la dirección máxima predeterminada permitida de acuerdo con el número de subportadoras para ese modo.

20 Como se ha mencionado anteriormente las realizaciones del presente invento encuentran aplicación con normas DVB tales como DVB-T y DVB-H. Por ejemplo realizaciones del presente invento pueden ser utilizadas en un transmisor o receptor que funcionan de acuerdo con la norma DVB-H, en terminales móviles portátiles. Los terminales móviles pueden estar integrados con teléfonos móviles (ya sean de segunda, tercera o generación de mayor orden) o Asistentes Digitales Personales o PC de Tableta por ejemplo. Tales terminales móviles pueden ser capaces de recibir señales compatibles de DVB-H o DVB-T dentro de edificios o en movimiento por ejemplo en vehículos o trenes, incluso a velocidades elevadas. Los terminales móviles  
25 pueden ser, por ejemplo, alimentados por baterías, electricidad de la red o alimentación de corriente continua de baja tensión o alimentados desde la batería de un vehículo. Servicios que puede ser proporcionados por DVB-H pueden incluir voz, mensajería, navegación en Internet, radio, imágenes de video fijas y/o móviles, servicios de televisión, servicios interactivos, video o casi video bajo demanda y opción. Los servicios podrían operar en combinación de unos con otros. Se apreciará que el presente invento no está limitado a la aplicación con DVB y puede ser extendido a otras normas para transmisión o  
30 recepción, tanto fija como móvil.

**REIVINDICACIONES**

1.- Un aparato de tratamiento de datos utilizable para hacer corresponder símbolos de datos de entrada que han de ser comunicados sobre un número predeterminado de señales subportadoras de un símbolo de Multiplexado Ortogonal por División de Frecuencias (OFDM), comprendiendo el aparato de tratamiento de datos:

5 un entrelazador (33) utilizable para introducir en una memoria (100) el número predeterminado de símbolos de datos para hacerlos corresponder sobre las señales portadoras de OFDM, y para extraer de la memoria los símbolos de datos para las subportadoras de OFDM para efectuar la correspondencia, siendo la extracción en un orden diferente que la introducción, determinándose el orden a partir de un conjunto de direcciones, con el efecto de que los símbolos de datos son entrelazados sobre las señales subportadoras,

10 un generador (102) de direcciones utilizable para generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de entrada para indicar una de las señales subportadoras sobre la que el símbolo de datos ha de ser hecho corresponder, comprendiendo el generador (102) de direcciones

un registro (200) de desplazamiento de realimentación tiene que incluye un número predeterminado de etapas de registro y siendo utilizable para generar una secuencia de bits pseudo-aleatoria de acuerdo con un generador polinómico,

15 un circuito de permutación (210) utilizable para recibir el contenido de las etapas de registro de desplazamiento y para permutar el orden de los bits presentes en las etapas del registro de acuerdo con un código de permutación para formar una dirección de una de las subportadoras de OFDM, y

una unidad de control (224) utilizable en combinación con un circuito (216) de comprobación de direcciones para regenerar una dirección cuando una dirección generada excede de una dirección válida máxima predeterminada, caracterizado porque,

20 la dirección válida máxima predeterminada es aproximadamente quinientos,

el registro (200) de desplazamiento de realimentación tiene ocho etapas de registro con un generador polinómico para el registro de desplazamiento de realimentación lineal de

$$R'_i[7] = R'_{i-1}[0] \oplus R'_{i-1}[1] \oplus R'_{i-1}[5] \oplus R'_{i-1}[6]$$

25 y el orden de permutación forma, con un bit adicional, una dirección de nueve bits  $R_i[n]$  para el símbolo  $i$ -ésimo de datos desde el bit presente en la  $n$ -ésima etapa de registro  $R'_i[n]$  de acuerdo con la tabla:

Posiciones de bit $R'_i$	7	6	5	4	3	2	1	0
Posiciones de bit $R_i$	3	7	4	6	1	2	0	5

2.- Un aparato de tratamiento de datos según la reivindicación 1, en el que el entrelazador (33) es utilizable para realizar la correspondencia de tal modo que pares de símbolos de datos adyacentes son hechos corresponder sobre señales subportadoras adyacentes al efecto de que los símbolos de datos son entrelazados par por par sobre las señales subportadoras.

30 3.- Un aparato de tratamiento de datos según la reivindicación 1, en el que la dirección válida máxima predeterminada es un valor sustancialmente comprendido entre trescientos y quinientos doce.

4.- Un aparato de tratamiento de datos según la reivindicación 1, 2 ó 3, en el que el símbolo de OFDM incluye subportadoras piloto, que están previstas para llevar símbolos conocidos, y la dirección válida máxima predeterminada depende de un número de los símbolos de subportadoras piloto presentes en el símbolo de OFDM.

35 5.- Un aparato de tratamiento de datos según cualquier reivindicación precedente, en el que la dirección válida máxima predeterminada es un valor igual a trescientos setenta y ocho.

6.- Un aparato de tratamiento de datos según la reivindicación 1, en el que la memoria (100) del entrelazador es utilizable para efectuar la correspondencia de los símbolos de entrada de datos sobre las señales subportadoras para símbolos pares de OFDM introduciendo en los símbolos de datos de acuerdo al conjunto de direcciones generadas por el generador (102) de direcciones y extrayendo en un orden secuencial, y para símbolos impares de OFDM introduciendo los símbolos en la memoria (100) en un orden secuencial y extrayendo los símbolos de datos de la memoria (100) de acuerdo con el conjunto de direcciones generadas por el generador (102) de direcciones.

40

7.- Un transmisor para transmitir datos utilizando Multiplexado Ortogonal por División de Frecuencias OFDM, incluyendo el transmisor un aparato de tratamiento de datos según cualquiera de las reivindicaciones 1 a 6.

45 8.- Un transmisor según la reivindicación 7, en el que el transmisor es utilizable para transmitir datos de acuerdo con una

norma de Difusión de Video Digital tal como la norma de Difusión de Video Digital Terrestre, de Difusión de Video Digital para Móviles o la norma de Difusión de Video Digital Terrestre 2.

5 9.- Un aparato de tratamiento de datos utilizable para hacer corresponder símbolos recibidos desde un número predeterminado de señales subportadoras de un símbolo de Multiplexado Ortogonal por División de Frecuencias (OFDM), a una corriente de símbolos de salida, comprendiendo el aparato de tratamiento de datos

10 un desentrelazador (314) utilizable para introducir en una memoria (540) el número predeterminado de símbolos de datos desde las señales subportadoras de OFDM, y para extraer de la memoria (540) los símbolos de datos a la corriente de símbolos de datos para efectuar la correspondencia, siendo la extracción en un orden diferente que la introducción, siendo determinado el orden a partir de un conjunto de direcciones, con el efecto de que los símbolos de datos son desentrelazados de las señales subportadoras de OFDM,

un generador (542) de direcciones utilizable para generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de datos recibidos para indicar la señal subportadora de OFDM desde la que el símbolo de datos recibido ha de ser hecha corresponder a la corriente de símbolos de salida, comprendiendo el generador (542) de direcciones

15 un registro (200) de desplazamiento de realimentación lineal que incluye un número predeterminado de etapas de registro y que es utilizable para generar una secuencia de bits pseudo-aleatoria de acuerdo con un generador polinómico,

un circuito de permutación (210) utilizable para recibir el contenido de las etapas del registro de desplazamiento y para permutar los bits presentes en las etapas de registro de acuerdo con un orden de permutación para formar una dirección de una de las subportadoras de OFDM, y

20 una unidad de control (224) utilizable en combinación con un circuito (216) de comprobación de direcciones para regenerar una dirección cuando una dirección generada excede de una dirección válida máxima predeterminada, caracterizado porque

la dirección válida máxima predeterminada es aproximadamente quinientos,

25 el registro (200) de desplazamiento de realimentación lineal tiene ocho etapas de registro con un generador polinómico para el registro de desplazamiento de realimentación lineal de  $R'_i[7] = R'_{i-1}[0] \oplus R'_{i-1}[1] \oplus R'_{i-1}[5] \oplus R'_{i-1}[6]$ , y el orden de permutación forma, con un bit adicional, una dirección de nueve bits  $R_i[n]$  para el símbolo de datos  $i$ -ésimo desde el bit presente en la etapa  $n$ -ésima de registro  $R'_i[n]$  de acuerdo con la tabla

Posiciones de bit $R'_i$	7	6	5	4	3	2	1	0
Posiciones de bit $R_i$	3	7	4	6	1	2	0	5

10.- Un aparato de tratamiento de datos según la reivindicación 9, en el que el desentrelazador (314) es utilizable para realizar la correspondencia de tal modo que pares de símbolos de datos adyacentes son hechos corresponder sobre señales subportadoras adyacentes al efecto de que los símbolos de datos son entrelazados par por par sobre las señales subportadoras.

30 11.- Un aparato de tratamiento de datos según la reivindicación 9 ó 10, en el que la dirección válida máxima predeterminada es un valor sustancialmente comprendido entre trescientos y quinientos doce.

12.- Un aparato de tratamiento de datos según la reivindicación 9, 10 u 11, en el que el símbolo de OFDM incluye subportadoras piloto, que están previstas para llevar símbolos conocidos, y la dirección válida máxima predeterminada depende de un número de los símbolos de subportadoras piloto presentes en el símbolo de OFDM.

35 13.- Un aparato de tratamiento de datos según cualquiera de las reivindicaciones 9, 10, 11 ó 12, en el que la dirección válida máxima predeterminada es un valor igual a trescientos setenta y ocho.

40 14.- Un aparato de tratamiento de datos según cualquiera de las reivindicaciones 9 a 13, en el que la memoria (540) del desentrelazador está prevista para efectuar la correspondencia de los símbolos de datos recibidos desde las señales subportadoras sobre la corriente de datos de salida para símbolos pares de OFDM introduciendo los símbolos de datos de acuerdo con un orden secuencial y extrayendo los símbolos de datos de la memoria (540) de acuerdo al conjunto de direcciones generadas por el generador (542) de direcciones, y para símbolos impares de OFDM introduciendo los símbolos en la memoria (540) de acuerdo con el conjunto de direcciones generadas por el generador (542) de direcciones y extrayendo los símbolos de datos de la memoria (540) de acuerdo con un orden secuencial.

45 15.- Un receptor para recibir datos de señal modulada de Multiplexado Ortogonal por División de Frecuencias OFDM, incluyendo el receptor un aparato de tratamiento de datos según cualquiera de las reivindicaciones 9 a 14.

16.- Un receptor según la reivindicación 15, en el que el receptor es utilizable para recibir datos que han sido modulados de acuerdo con una norma de Difusión de Video Digital tal como la norma de Difusión de Video Digital Terrestre, la norma de

Difusión de Video Digital para Móviles o la norma de Difusión de Video Digital Terrestre 2.

17.- Un método para hacer corresponder símbolos de entrada que han de ser comunicados sobre un número predeterminado de señales subportadoras de un símbolo de Multiplexado Ortogonal por División de Frecuencias OFDM, comprendiendo el método

5 introducir en una memoria (100) el número predeterminado de símbolos de datos para hacerlos corresponder sobre las señales subportadoras de OFDM,

extraer de la memoria (100) los símbolos de datos para las subportadoras de OFDM para efectuar la correspondencia, siendo la extracción en un orden diferente que la introducción, siendo determinado el orden a partir de un conjunto de direcciones, con el efecto de que los símbolos de datos son entrelazados sobre las señales subportadoras,

10 generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de entrada para indicar una de las señales subportadoras sobre la que el símbolo de datos ha de ser hecho corresponder, comprendiendo la generación del conjunto de direcciones

utilizar un registro (200) de desplazamiento de realimentación lineal que incluye un número predeterminado de etapas de registro, para generar una secuencia de bits pseudo-aleatoria de acuerdo con un generador polinómico,

15 utilizar un circuito (210) de permutación accionable para recibir el contenido de las etapas (200) del registro de desplazamiento para permutar los bits presentes en las etapas del registro de acuerdo con un orden de permutación para formar una dirección, y

regenerar una dirección cuando una dirección generada excede de una dirección válida máxima predeterminada, caracterizado porque

20 la dirección válida máxima predeterminada es aproximadamente quinientos,

el registro (200) de desplazamiento de realimentación lineal tiene ocho etapas de registro con un generador polinómico para el registro de desplazamiento de realimentación lineal de  $R'_i[7] = R'_{i-1}[0] \oplus R'_{i-1}[1] \oplus R'_{i-1}[5] \oplus R'_{i-1}[6]$ , y el orden de permutación forma, con un bit adicional, una dirección de nueve bits  $R_i[n]$  para el símbolo de datos  $i$ -ésimo desde el bit presente en la etapa  $n$ -ésima de registro  $R'_i[n]$  de acuerdo con la tabla

Posiciones de bit $R'_i$	7	6	5	4	3	2	1	0
Posiciones de bit $R_i$	3	7	4	6	1	2	0	5

25 18.- Un método según la reivindicación 17, en el que la correspondencia es tal que pares de símbolos de datos adyacentes son hechos corresponder sobre señales subportadoras adyacentes con el efecto de que los símbolos de datos son entrelazados par por par sobre las señales subportadoras.

19.- Un método según la reivindicación 17 o 18, en el que la dirección válida máxima predeterminada es un valor sustancialmente comprendido entre trescientos y quinientos doce.

30 20.- Un método según la reivindicación 17, 18 ó 19 en el que el símbolo de OFDM incluye subportadoras piloto, que están previstas para llevar símbolos conocidos, y la dirección válida máxima predeterminada depende de un número de los símbolos de subportadoras piloto presentes en el símbolo de OFDM.

21.- Un método según cualquiera de las reivindicaciones 17, 18, 19 ó 20, en el que la dirección válida máxima predeterminada es un valor igual a trescientos setenta y ocho.

35 22.- Un método para hacer corresponder símbolos de entrada que han de ser comunicados sobre un número predeterminado de señales subportadoras de un símbolo de Multiplexado Ortogonal por División de Frecuencias (OFDM), comprendiendo el método

introducir en una memoria (100) el número predeterminado de símbolos de datos procedentes de las señales subportadoras de OFDM,

40 extraer de la memoria (100) los símbolos de datos a la corriente de símbolos de salida para efectuar la correspondencia, siendo la extracción en un orden diferente que la introducción, siendo determinado el orden a partir de un conjunto de direcciones, con el efecto de que los símbolos de datos son desentrelazados de las señales subportadoras de OFDM,

generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos recibidos para indicar la señal subportadora de OFDM a partir de la cual el símbolo de datos recibido ha de ser hecho corresponder en la corriente de

45 símbolos de salida, comprendiendo la generación del conjunto de direcciones

utilizar un registro (200) de desplazamiento de realimentación lineal que incluye un número predeterminado de etapas de registro, para generar una secuencia de bits pseudo-aleatoria de acuerdo con un generador polinómico,

utilizar un circuito (210) de permutación para recibir el contenido de las etapas del registro de desplazamiento y permutar los bits presentes en las etapas del registro de acuerdo con un orden de permutación para formar una dirección, y

5 regenerar una dirección cuando una dirección generada excede de una dirección válida máxima predeterminada, caracterizado porque

la dirección válida máxima predeterminada es aproximadamente quinientos,

10 el registro (200) de desplazamiento de realimentación lineal tiene ocho etapas de registro con un generador polinómico para el registro de desplazamiento de realimentación lineal de  $R'_i[7] = R'_{i-1}[0] \oplus R'_{i-1}[1] \oplus R'_{i-1}[5] \oplus R'_{i-1}[6]$ , y el orden de permutación forma, con un bit adicional, una dirección de nueve bits  $R_i[n]$  para el símbolo de datos  $i$ -ésimo desde el bit presente en la etapa  $n$ -ésima de registro  $R'_i[n]$  de acuerdo con la tabla

Posiciones de bit $R'_i$	7	6	5	4	3	2	1	0
Posiciones de bit $R_i$	3	7	4	6	1	2	0	5

23.- Un método según la reivindicación 22, en el que la correspondencia es tal que pares de símbolos de entrada de datos son hechos corresponder sobre señales subportadoras adyacentes con el efecto de que los símbolos de datos son entrelazados par por par sobre las señales subportadoras.

15 24.- Un método según la reivindicación 22 ó 23, en el que la dirección válida máxima predeterminada es un valor sustancialmente comprendido entre trescientos y quinientos doce.

25.- Un método según la reivindicación 22, 23 ó 24, en el que el símbolo de OFDM incluye subportadoras piloto, que están previstas para llevar símbolos conocidos, y la dirección válida máxima predeterminada depende de un número de los símbolos de subportadora piloto presentes en el símbolo de OFDM.

20 26.- Un método según cualquiera de las reivindicaciones 22, 23, 24 ó 25, en el que la dirección válida máxima predeterminada es un valor igual a trescientos setenta y ocho.

25 27.- Un generador de direcciones para utilizar con transmisión o recepción de símbolos de datos entrelazados sobre subportadoras de un símbolo Multiplexado Ortogonal por División de Frecuencias, siendo utilizable el generador (102) de direcciones para generar un conjunto de direcciones, siendo generada cada dirección para cada uno de los símbolos de datos para indicar una de las señales subportadoras sobre la que el símbolo de datos ha de ser hecho corresponder, comprendiendo el generador de direcciones

un registro (200) de desplazamiento de realimentación lineal que incluye un número predeterminado de etapas de registro y que es utilizable para generar una secuencia de bits pseudo-aleatoria de acuerdo con un generador polinómico,

30 un circuito de permutación (210) utilizable para recibir el contenido de las etapas del registro de desplazamiento y para permutar los bits presentes en las etapas de registro de acuerdo con un orden de presentación para formar una dirección, y

una unidad de control (224) utilizable en combinación con un circuito (216) de comprobación de direcciones para regenerar una dirección cuando una dirección generada excede de una dirección válida máxima predeterminada, caracterizado porque

la dirección válida máxima predeterminada es aproximadamente quinientos,

35 el registro (200) de desplazamiento de realimentación lineal tiene ocho etapas de registro con un generador polinómico para el registro de desplazamiento de realimentación lineal de  $R'_i[7] = R'_{i-1}[0] \oplus R'_{i-1}[1] \oplus R'_{i-1}[5] \oplus R'_{i-1}[6]$ , y el orden de permutación forma, con un bit adicional, una dirección de nueve bits  $R_i[n]$  para el símbolo de datos  $i$ -ésimo desde el bit presente en la etapa  $n$ -ésima de registro  $R'_i[n]$  de acuerdo con la tabla

Posiciones de bit $R'_i$	7	6	5	4	3	2	1	0
Posiciones de bit $R_i$	3	7	4	6	1	2	0	5

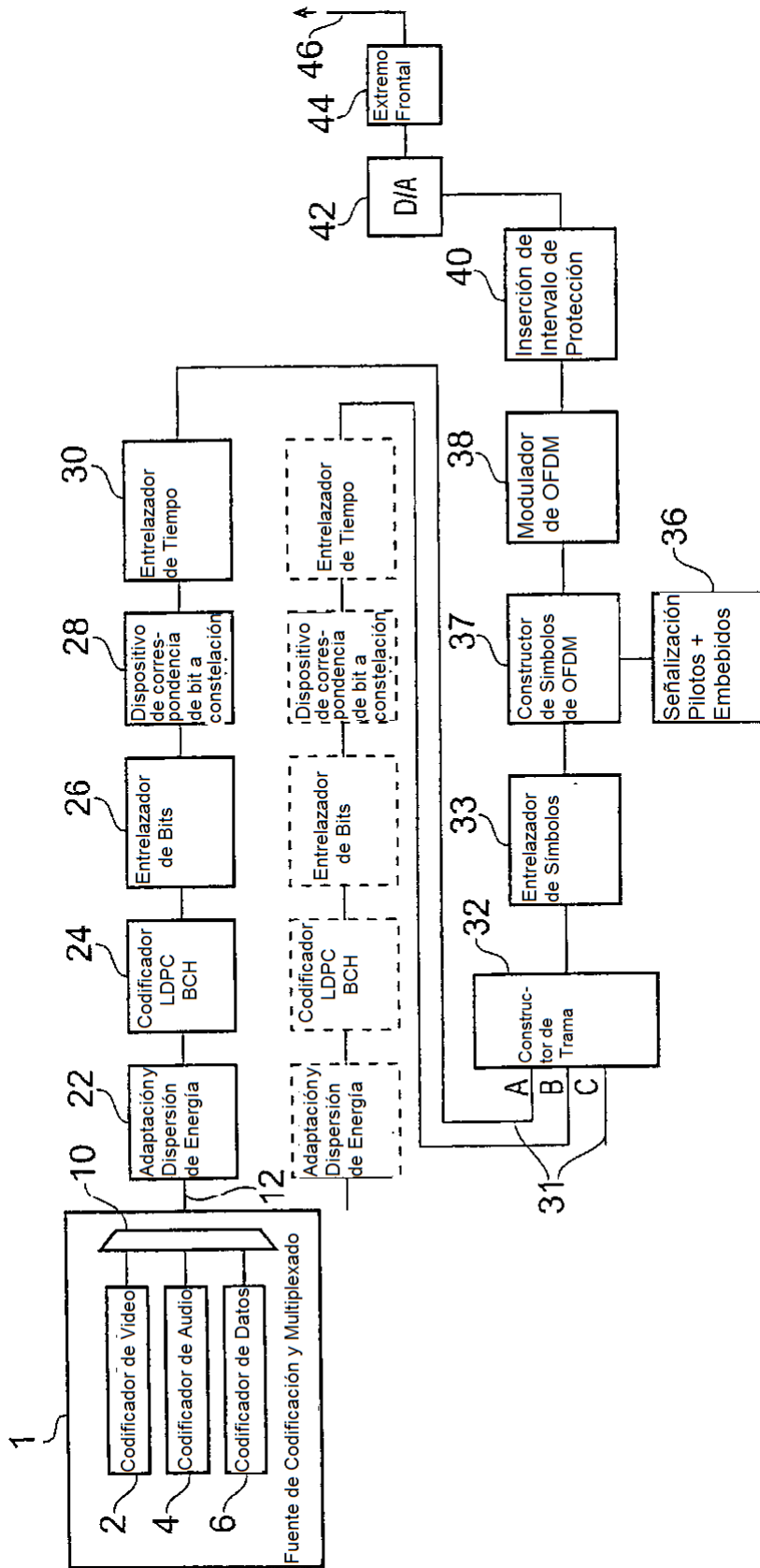


FIG. 1

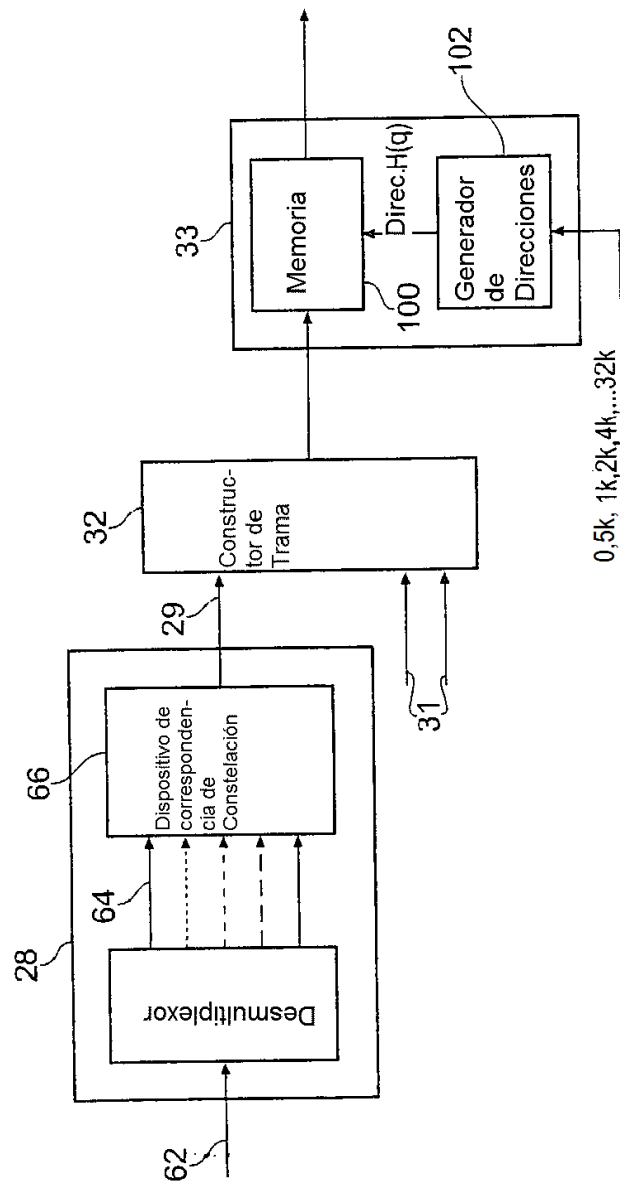


FIG. 2



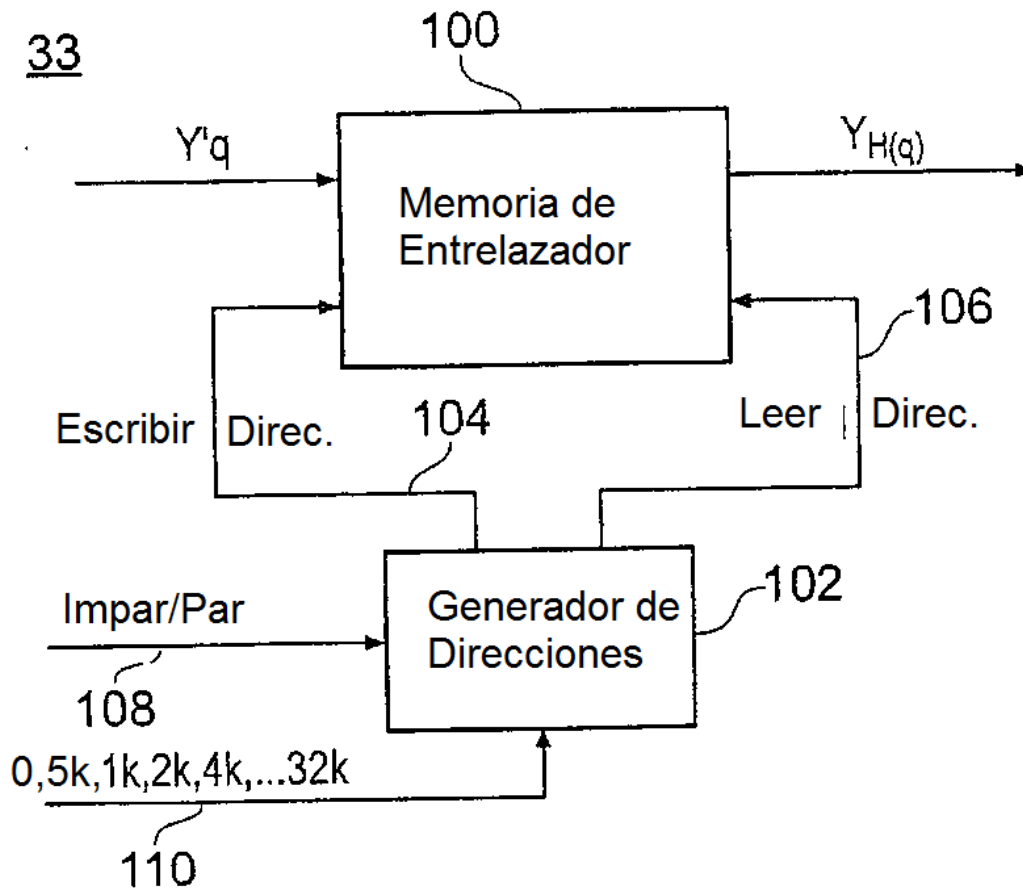


FIG. 3

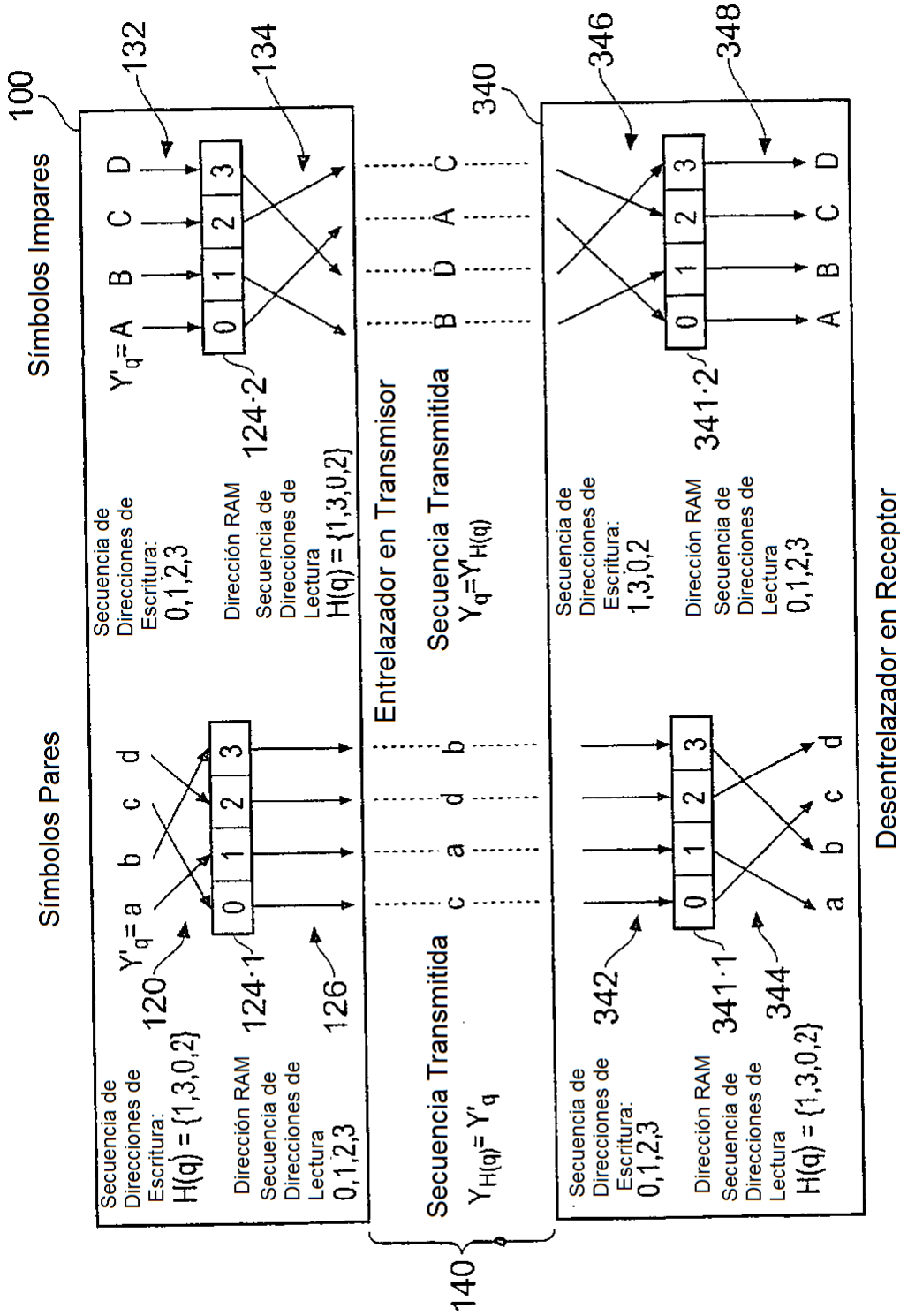


FIG. 4

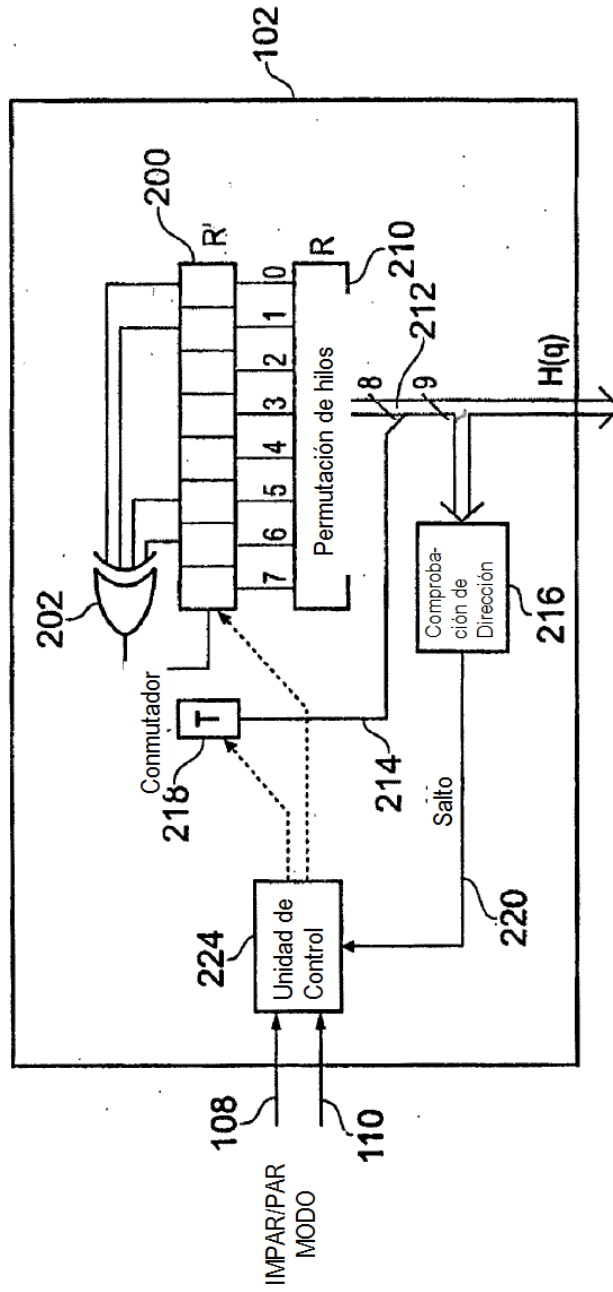


FIG. 5

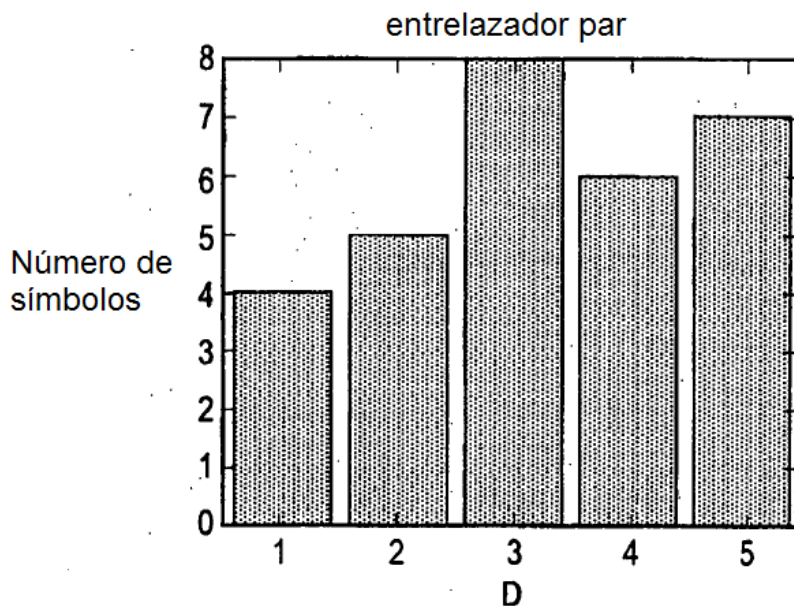


FIG. 6(a)

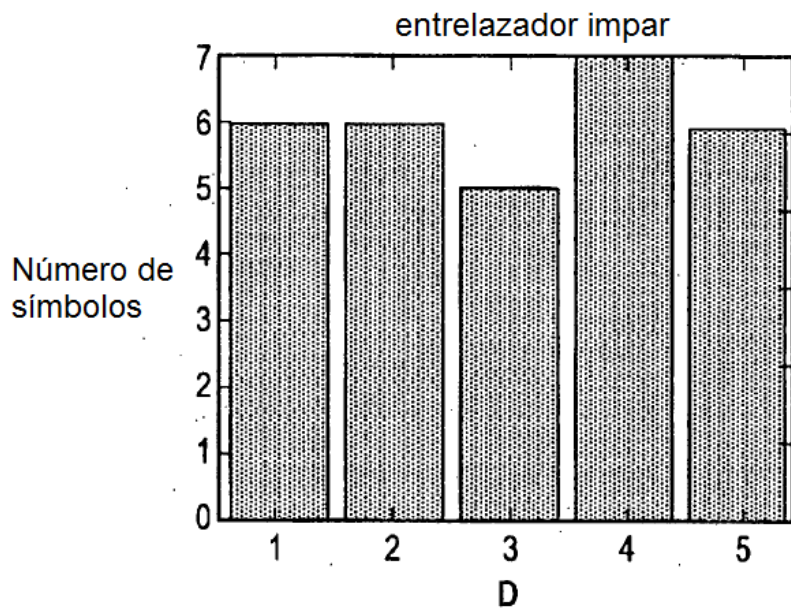


FIG. 6(b)

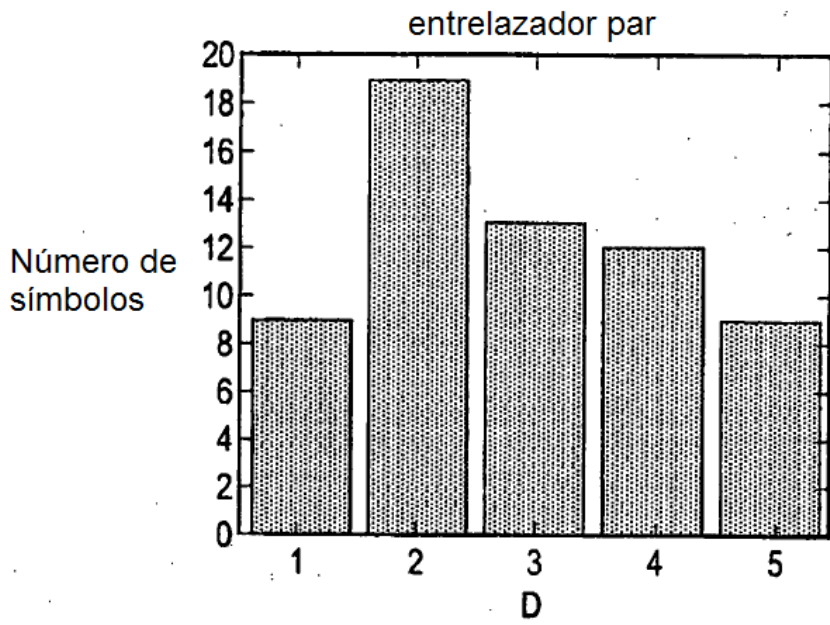


FIG. 6(c)

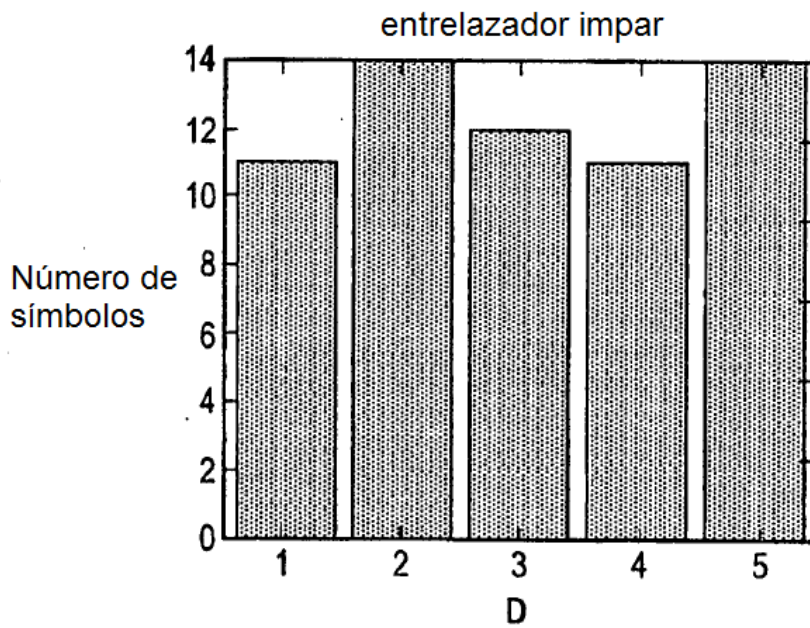


FIG. 6(d)

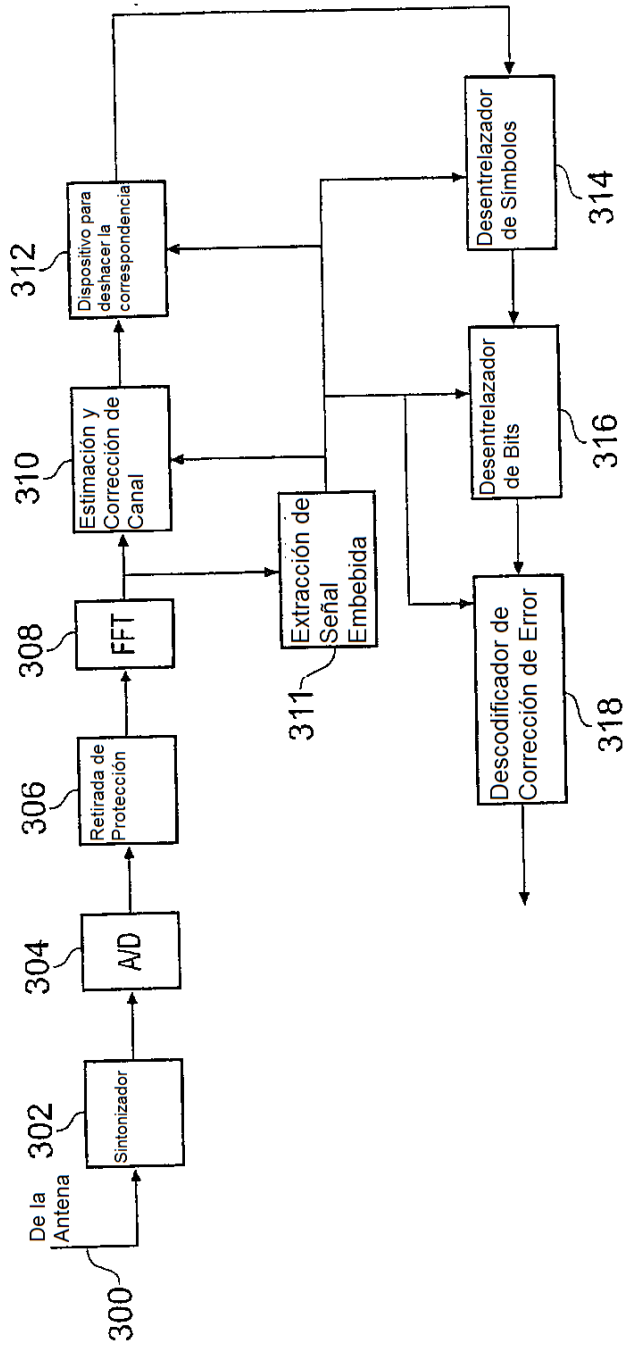


FIG. 7

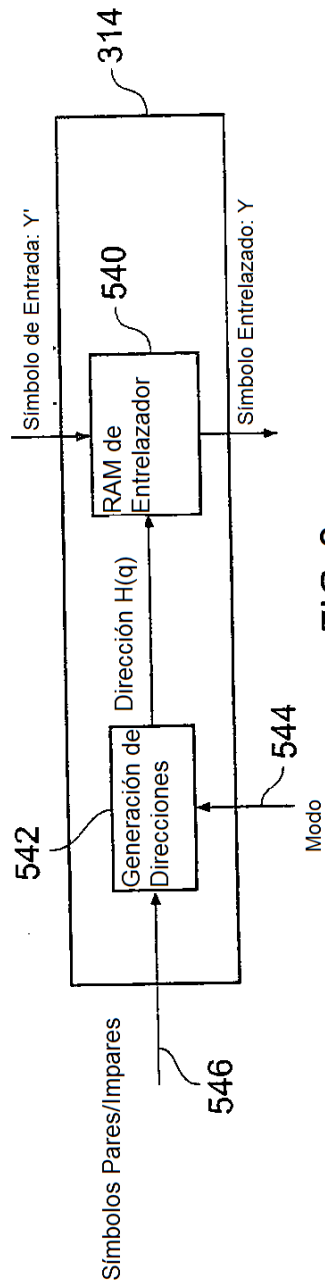


FIG. 8

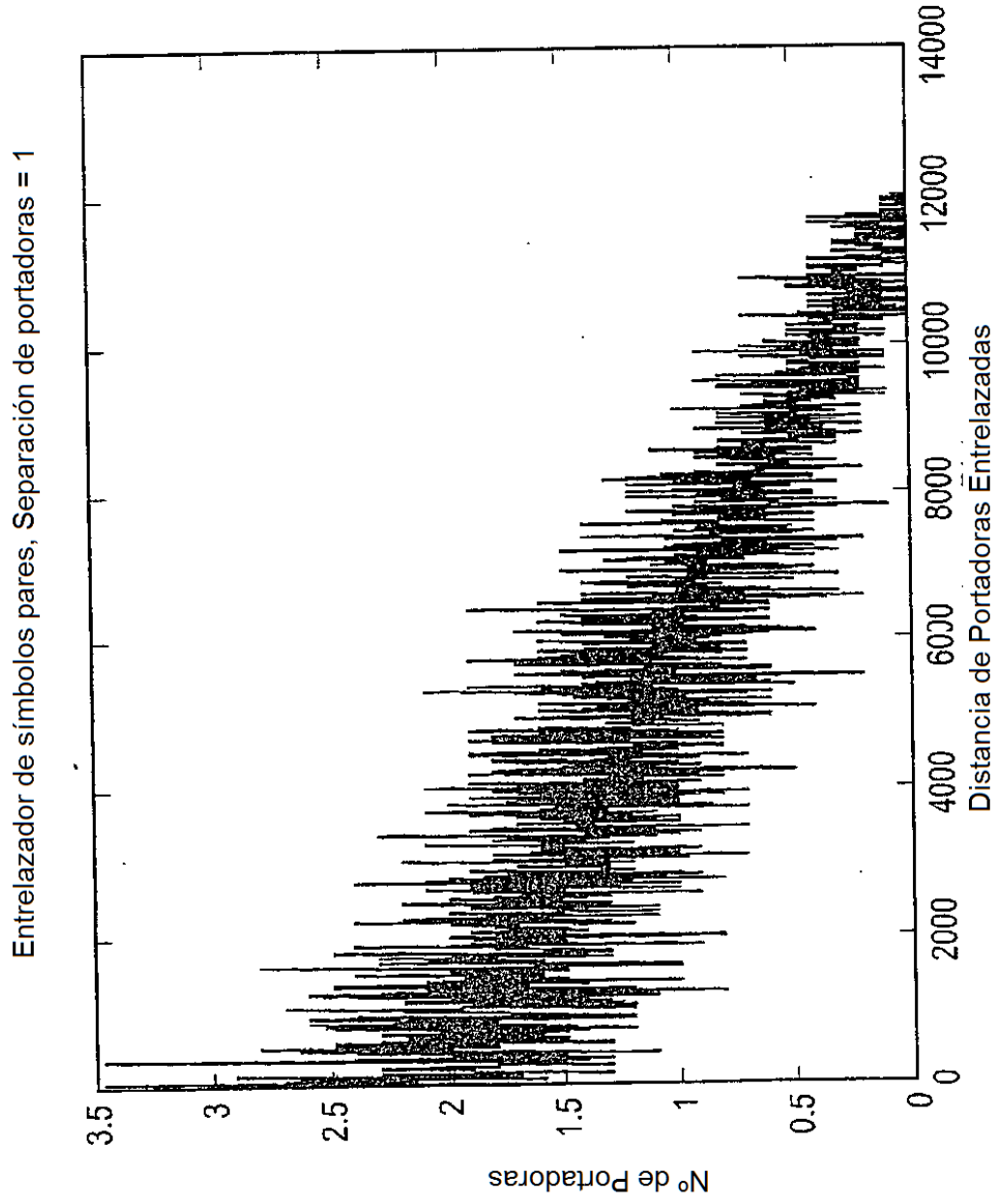


FIG. 9(a)

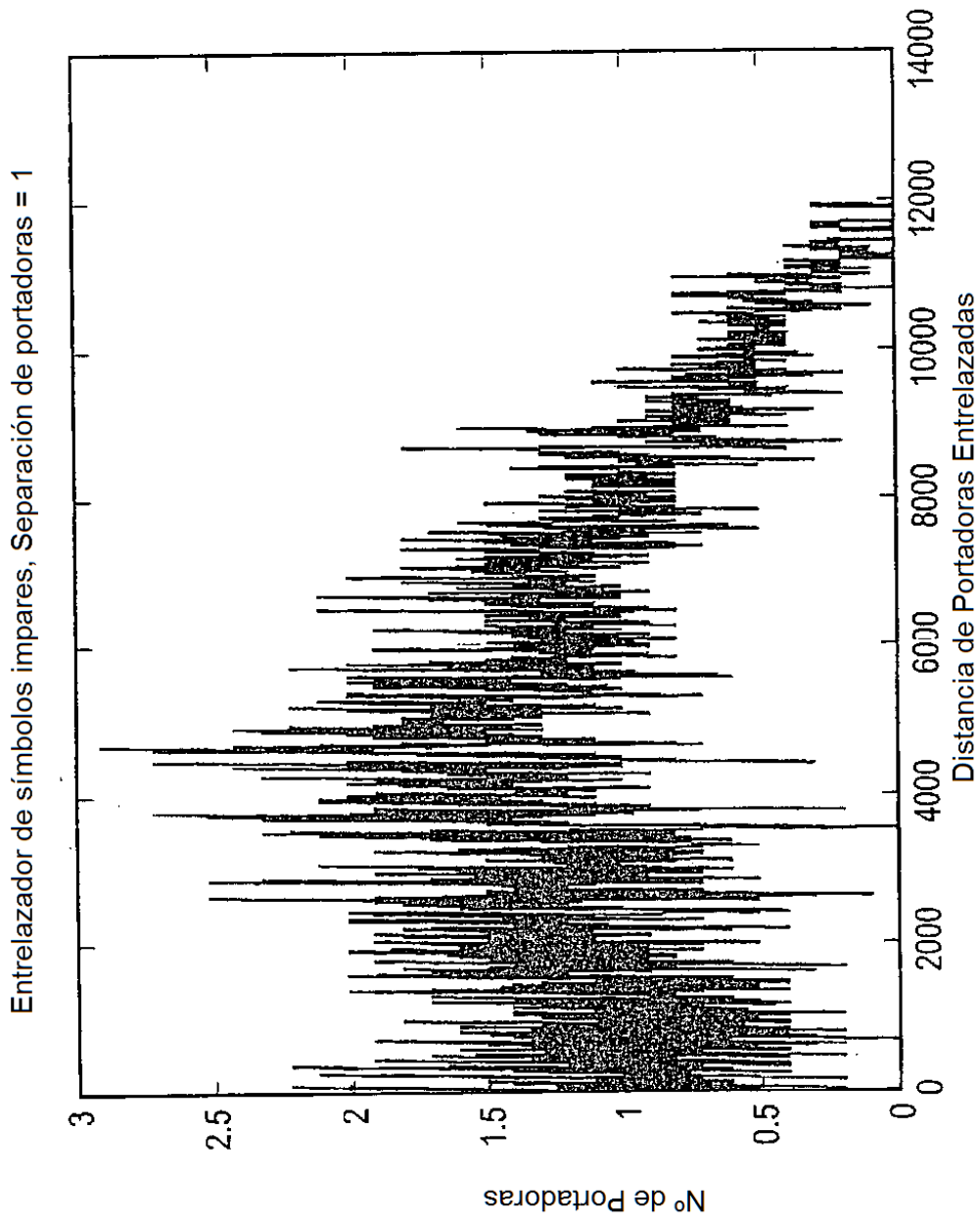


FIG. 9(b)



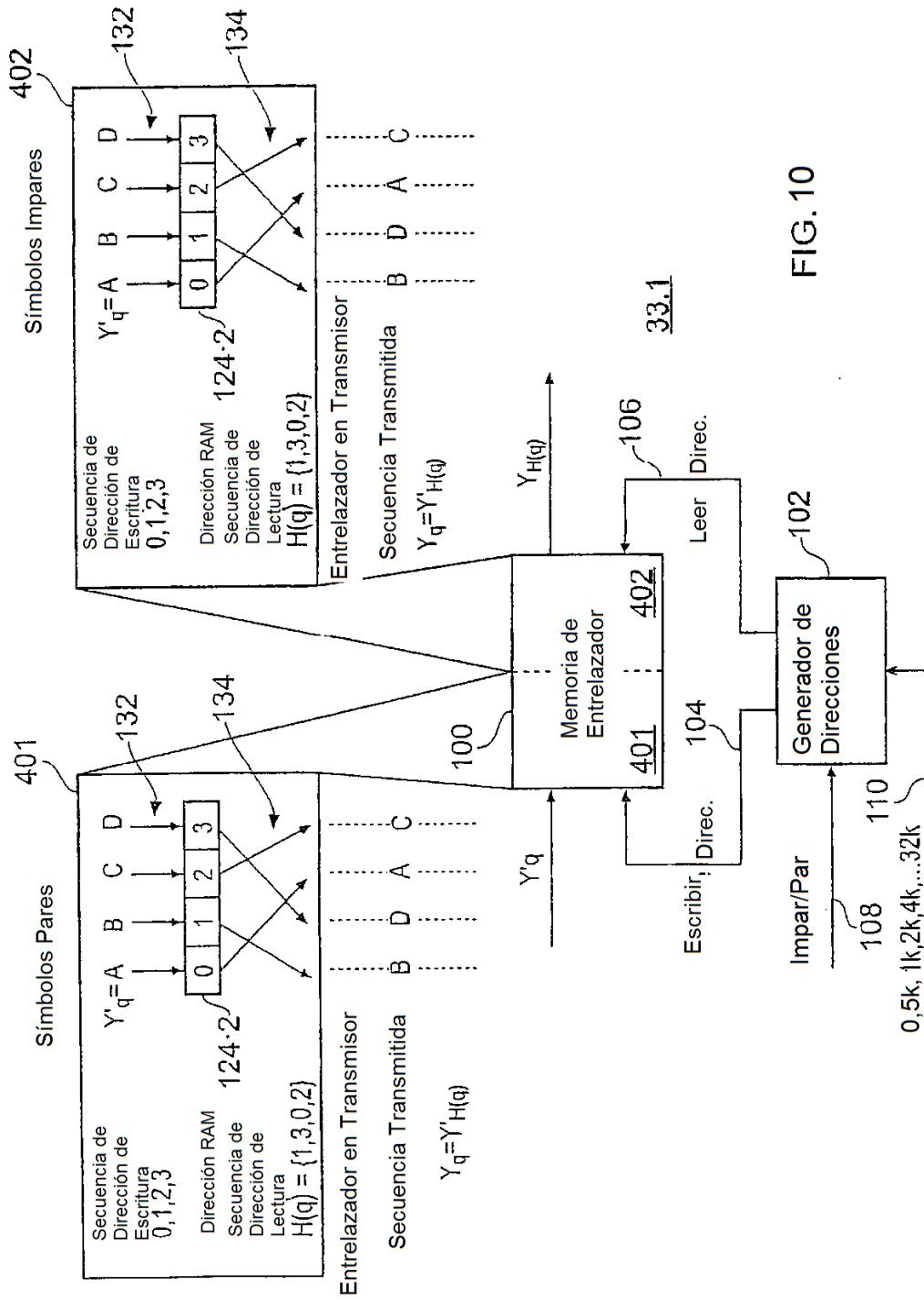


FIG. 10

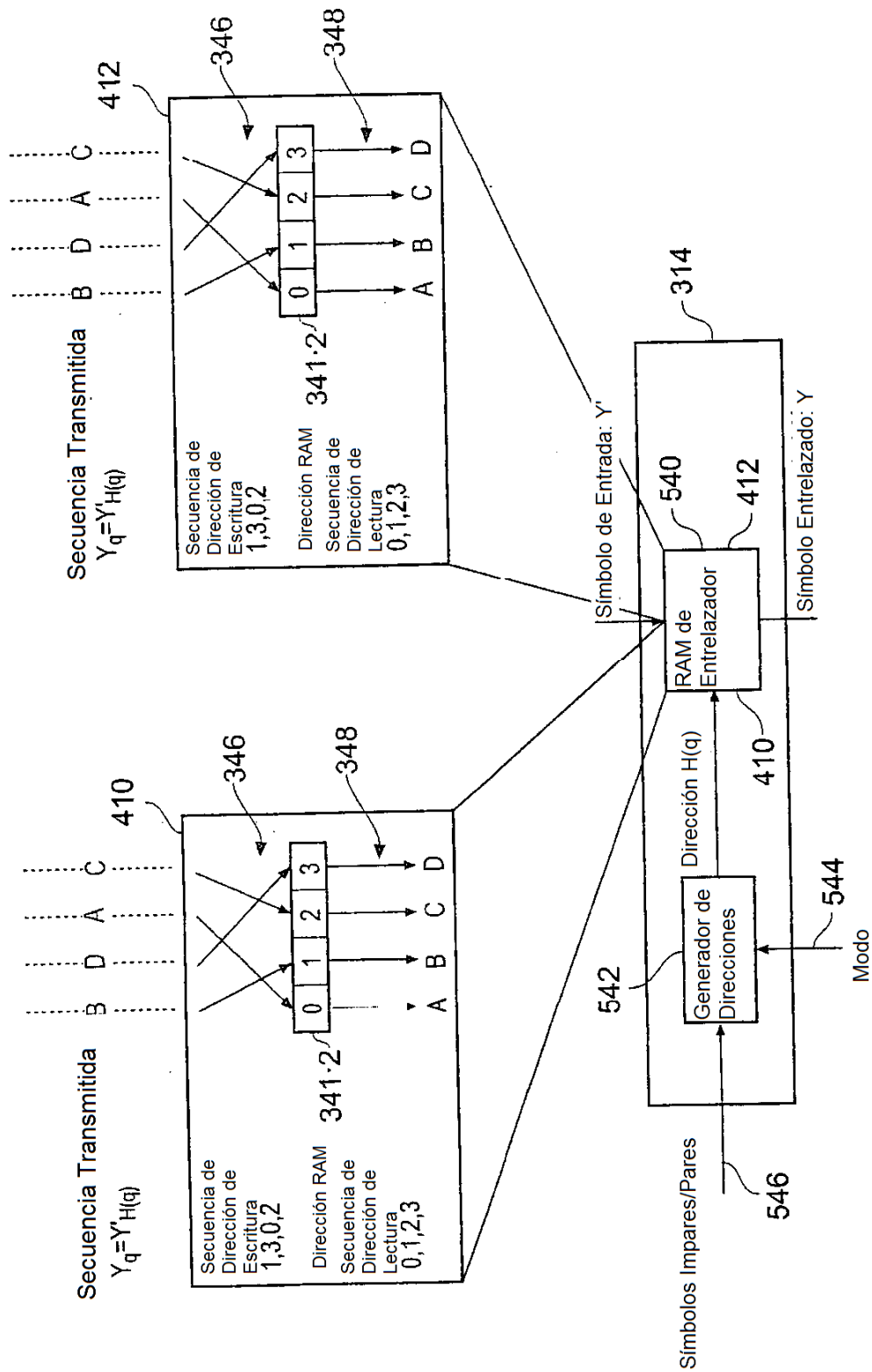


FIG. 11