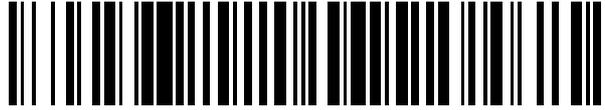


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 418 430**

51 Int. Cl.:

G01R 21/12 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **21.06.2007 E 07110722 (1)**

97 Fecha y número de publicación de la concesión europea: **08.05.2013 EP 1870716**

54 Título: **Dispositivo de detección de hiperfrecuencia en banda ancha**

30 Prioridad:

23.06.2006 FR 0605661

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

13.08.2013

73 Titular/es:

**THALES (100.0%)
45, rue de Villiers
92200 Neuilly Sur Seine, FR**

72 Inventor/es:

**MALLET-GUY, BENOÎT y
DUEME, PHILIPPE**

74 Agente/Representante:

CARPINTERO LÓPEZ, Mario

ES 2 418 430 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo de detección de hiperfrecuencia en banda ancha

La presente invención se refiere a un módulo de detección de hiperfrecuencia. Se refiere igualmente a un dispositivo de detección de hiperfrecuencia en banda ancha compuesto por uno o varios módulos de detección. Se aplica particularmente para la fabricación de detectores en circuitos monolíticos de hiperfrecuencia.

Se utiliza un detector del nivel de potencia con el fin de conocer de manera instantánea el nivel de potencia de una señal de hiperfrecuencia recibida. Las principales características buscadas para un detector del nivel de potencia de banda ancha son particularmente las siguientes: funciona en una banda ancha de frecuencias, es capaz de medir una señal en una amplia dinámica de niveles de potencia y dispone de una buena sensibilidad para los niveles bajos de potencia de la señal recibida.

Con este fin, una arquitectura conocida consiste en conectar en cascada un circuito unitario constituido por tres componentes: un diodo, un divisor de potencia y un amplificador de banda ancha. Una arquitectura de ese tipo se describe particularmente en el documento: NAZOA-RUIZ N ET AL: "A logarithmic distributed amplifier" IEEE MTT-S INTERNATIONAL MICROWAVE SYMPOSIUM DIGES. En este caso, el amplificador de banda ancha utilizado puede ser un circuito integrado de hiperfrecuencia del tipo circuito integrado monolítico de microondas, o MMIC, que posee una arquitectura denominada distribuida. El divisor de potencia utilizado en el circuito unitario puede ser una estructura del tipo Wilkinson que permite tratar una señal en banda ancha de frecuencias. Los inconvenientes de este circuito unitario están principalmente ligados a la presencia del divisor de tipo Wilkinson. Este último introduce particularmente un factor de ruido elevado en la señal tratada. La sensibilidad del diodo para las amplitudes mínimas se disminuye entonces por las pérdidas debidas al divisor de tipo Wilkinson. Independientemente del divisor, el circuito unitario posee el inconveniente de estar constituido por tres componentes distintos que es necesario cablear entre sí y que son el resultado de tecnologías potencialmente diferentes. Además, el divisor utilizado para tratar una señal de hiperfrecuencia debe tratar una banda ancha de frecuencias. Un divisor del tipo Wilkinson en banda ancha presenta numerosas dificultades de fabricación y particularmente unas dificultades de integración en un sistema electrónico. El circuito resultante es de tamaño importante y engendra unas pérdidas internas considerables debido al hecho de las dificultades ligadas a la adaptación de este tipo de montaje. Esto induce un coste de producción elevado ligado a la complejidad de la realización de un circuito de ese tipo.

El documento EP-A-1 388935 describe un amplificador distribuido que comprende una resistencia conectada en la línea de drenadores del amplificador distribuido.

Un objetivo de la invención es particularmente paliar los inconvenientes antes citados. Con este fin, la invención tiene por objeto un módulo de detección de hiperfrecuencia que comprende:

- un amplificador distribuido que comprende N transistores de efecto campo conectados a una línea de drenadores común y a una línea de puertas común, teniendo el amplificador distribuido una entrada en la línea de puertas común y una salida en la línea de drenadores común,
- un circuito de detección a base de semiconductores, estando conectado el circuito de detección a un extremo de la línea de puertas del amplificador distribuido.

El circuito de detección puede ser por ejemplo un diodo Schottky, o un diodo PN.

El módulo puede, por otro lado, comprender un amplificador distribuido que posee una línea de puertas común con dicho módulo de detección. El módulo divide entonces la señal, recibida en una entrada de la línea de puertas común, en dos señales, siendo dirigida una a la salida del módulo de detección y la segunda a una salida del amplificador distribuido. El módulo puede conmutar también la señal, recibida en la entrada de la línea de puertas común, o bien hacia la salida del módulo de detección, o bien a una salida del amplificador distribuido, efectuándose la conmutación mediante un control en la tensión de polarización de los transistores del módulo de detección y del amplificador distribuido.

El módulo puede comprender igualmente un segundo módulo de detección que comprende:

- un amplificador distribuido que comprende N transistores de efecto campo conectados a una línea de drenadores común y a una línea de puertas común, teniendo el amplificador distribuido una entrada en la línea de puertas común y una salida en la línea de drenadores común,
- un circuito de detección a base de semiconductores, estando conectado el circuito de detección a un extremo de la línea de puertas del amplificador distribuido.

y que comparte la línea de drenadores común con dicho módulo de detección. El módulo conmuta la señal, recibida en una de las entradas, hacia la salida de la línea de drenadores común a los dos módulos de detección, siendo efectuada la conmutación mediante un control en la tensión de polarización de los transistores.

Se puede conectar en serie una impedancia al circuito de detección para adaptar este circuito a la impedancia característica de la línea de puertas del módulo de detección.

La invención tiene igualmente por objeto un dispositivo de detección caracterizado porque comprende P módulos de

detección de acuerdo con una cualquiera de las reivindicaciones precedentes, conectados en cascada, estando conectada una salida de un módulo a una entrada del módulo siguiente.

La invención tiene particularmente como ventaja cubrir una gran dinámica de niveles de potencia mientras que tiene también una buena sensibilidad para los niveles bajos de potencia. Además, el circuito detector de acuerdo con la invención posee la ventaja de ser modular, lo que permite utilizarlo en múltiples configuraciones y aplicaciones. El dispositivo de acuerdo con la invención posee también la ventaja de ser simple de realizar así como una cierta flexibilidad de realización. Puede tener igualmente un tamaño reducido de acuerdo con las modalidades de fabricación empleadas.

Surgirán otras características y ventajas de la invención con la ayuda de la descripción que sigue realizada en relación a los dibujos adjuntos que representan:

- la figura 1a: el esquema de un diodo;
- la figura 1b: una tensión suministrada a los terminales de un diodo en función de la potencia de la corriente que lo atraviesa;
- la figura 2a: el esquema de principio de un circuito de detección que comprende dos diodos;
- la figura 2b: el funcionamiento en tensión-potencia de dos diodos detectores;
- la figura 3: una arquitectura del circuito detector de nivel, de banda ancha y gran dinámica de acuerdo con la técnica anterior;
- la figura 4: un esquema de principio de un amplificador distribuido;
- la figura 5: un esquema de un circuito detector activo de banda ancha de acuerdo con la invención;
- las figuras 6 y 7: unas variantes de realizaciones posibles del detector de acuerdo con la invención.

La figura 1a representa de manera esquemática un detector 1 a base de semiconductores utilizado en el marco de la invención con el fin de detectar la potencia de la señal recibida. Este detector puede ser por ejemplo un diodo PN o un diodo Schottky. La figura 1b representa la característica tensión-potencia del diodo 1. Este diodo 1 se utiliza por tanto con el fin de detectar la potencia eléctrica P_e de una señal que lo atraviesa. Una de las características del diodo 1 es de proporcionar en sus terminales una tensión continua V_0 cuya amplitud es función cuadrática 2 del nivel de potencia P_e que lo atraviesa. La zona de funcionamiento en detección 2 del diodo 1 se sitúa para unas potencias inferiores a una potencia P_T . Más allá de esta potencia, el diodo 1 pasa a un régimen 3 lineal durante el que sus capacidades de detección no se pueden utilizar, posteriormente cuando la potencia recibida P_e aumenta aún más, el diodo 1 pasa a un estado de saturación 4.

La figura 2a representa un esquema de principio del sistema de detección 20 que utiliza varios circuitos de detección. Este sistema 20 está compuesto por ejemplo por los circuitos 23, 24 que comprenden cada uno un diodo detector 21, 22 por ejemplo del tipo del diodo presentado en la figura 1a. Estos dos circuitos 23, 24, están conectados en cascada, atacando la señal de hiperfrecuencia al circuito 23 por una entrada 25. El diodo 21 detecta una tensión V_1 después de que la señal salga del circuito 23 para entrar en el circuito 24 en el que el diodo 22 detecta una tensión V_2 . La señal sale del circuito de detección 20 en un punto de salida 26. La ventaja de utilizar en serie al menos dos circuitos 23, 24, que comprende cada uno un diodo detector 21, 22, es poder tratar un intervalo más grande de potencias, con la condición de amplificar la señal de un circuito al otro como se describirá con relación a la figura 3.

La figura 2b presenta el funcionamiento de la detección en tensión-potencia de varios diodos conectados en serie. El principio de la detección con la ayuda del diodo es utilizar su zona de detección 2 presentada en el esquema 1b con el fin de detectar una tensión en sus terminales en función de la potencia P_e de la señal recibida. Esta zona de detección 2 corresponde a una zona de potencias definida cuyos valores dependen de las características del diodo utilizado. Con el fin de ampliar el intervalo de potencias en el que se efectúa la detección, se pueden utilizar, por ejemplo, dos diodos 21 y 22, como se describe en el esquema 2a. El circuito 23 recibe en la entrada una señal de hiperfrecuencia de potencia P_e . El diodo 21 detecta una tensión V_1 para unas potencias P_e comprendidas en una zona ΔP_1 . A continuación la señal que sale del circuito 23 es amplificada. Y entra entonces en el circuito 24 en el que el diodo 22 detecta una tensión V_2 para unas potencias P_e , comprendidas en una zona ΔP_2 , globalmente más reducidas. La amplificación de la señal permite que la potencia recibida por el circuito 24 esté en la zona de potencia correspondiente a la zona de detección 2 del diodo 22. El hecho de amplificar la señal permite por lo tanto utilizar los diodos de manera que sus zonas de detección 2 se completen con el fin de cubrir un intervalo de potencias recibidas P_e suficientemente grande.

La figura 3 presenta un ejemplo de circuito detector del nivel de potencia de banda ancha de acuerdo con la técnica anterior. Con el fin de medir la señal en una gran dinámica de niveles de potencia y en una banda ancha de frecuencias, una arquitectura frecuentemente utilizada consiste en conectar en cascada un circuito unitario 23 como el descrito en la figura 2a. Este circuito unitario 23 puede estar constituido, por ejemplo, por tres componentes: un diodo detector 21 como el descrito en las figuras 1a y 1b, por ejemplo, un divisor de potencia 30 y un amplificador de banda ancha 31. El amplificador de banda ancha 31 puede ser por ejemplo un circuito integrado de hiperfrecuencia que posea una arquitectura distribuida.

Una señal de hiperfrecuencia entra en un punto de acceso 25 del primero de los circuitos unitarios 23, representando la figura para el ejemplo, dos circuitos unitarios 23, 24. La potencia de la señal recibida se divide a

continuación mediante el divisor de potencia 30. Una parte de la potencia se deriva hacia el diodo detector 21 que consume esta potencia y suministra a la salida 32 una tensión detectada V_1 . La segunda parte de la señal entra en el amplificador de banda ancha 31 con el fin de ser amplificada. Este primer circuito unitario 23 permite detectar, por ejemplo, unos niveles de señal de fuerte potencia como se describe en la figura 2b. La señal que sale del amplificador 31 ataca la entrada del segundo circuito unitario 24. Pasa inicialmente por un divisor de potencia 33 que dirige, por ejemplo, una primera mitad de la potencia de la señal hacia un diodo detector 22 y una segunda mitad hacia un amplificador de banda ancha 34. El amplificador de banda ancha 34 vuelve a amplificar la señal antes de proporcionarla o bien hacia la salida 26 del circuito o bien hacia la entrada de otro circuito unitario, no representado, con el fin de detectar un tercer nivel de potencia. El diodo 22 suministra en sus terminales una tensión V_2 en función de la potencia entrante en éste, como se describe en el esquema 2b. El segundo circuito 24 se utiliza por tanto con el fin de detectar un nivel de potencia de la señal más bajo que el primer nivel de potencia detectado por el primer circuito unitario 23. En las salidas 32, 35 de cada diodo 21, 22 están conectados unos circuitos electrónicos, conocidos por otro lado y no representados, que efectúan una medida de la tensión en los terminales del diodo.

Un circuito de ese tipo presenta numerosos inconvenientes y, entre éstos, unas dificultades de fabricación y de integración en un sistema electrónico. Se obtiene un tamaño importante de los sistemas fabricados de ese modo y, por lo tanto, un coste elevado. El tamaño de estos sistemas engendra igualmente unas pérdidas internas importantes, lo que reduce la sensibilidad del circuito de detección.

La figura 4 representa un esquema de principio de un amplificador distribuido 40 utilizado en un detector de acuerdo con la técnica anterior. Este amplificador distribuido 40 comprende N células amplificadoras montadas en paralelo, a base de uno o varios transistores de efecto campo. En el ejemplo de la figura 4, cada célula amplificadora comprende un transistor 41. La puerta de un transistor está conectada a una línea de puertas común 42 que se extiende desde un punto de entrada del montaje 43 a un punto de acceso 44 en el que se conecta una resistencia 45 conectada a un potencial de referencia. El drenador del transistor está conectado a una línea de drenadores común 46 que se extiende entre una resistencia 47, montada en un acceso 48 de la línea de drenadores 46 y conectada con un potencial de referencia, y un punto de salida del 49 del montaje. La fuente del transistor está conectada al potencial de referencia. En lo que sigue el potencial de referencia se asimilará al cero eléctrico o a la masa mecánica.

Las líneas de puertas 42 y de drenadores 46 son unas líneas compuestas esencialmente por las capacidades internas en los transistores 41 y de inductancias eventualmente conectadas mediante unas inductancias mutuas. Estas inductancias ajustadas se prevén particularmente para adaptar la línea a una impedancia característica por ejemplo de 50 ohmios. Con el fin de adaptar la línea, la resistencia 45 que forma una carga anexa se prevé de ese modo en 50 ohmios.

La entrada de la línea de puertas común 42 forma la entrada 43 del amplificador distribuido 40. El otro extremo 44 de la línea de puertas está cargado sobre una resistencia terminal o carga anexa 45 cuyo valor de resistencia es sensiblemente igual a la impedancia característica de la línea de puertas común 42.

En el caso de una realización que siga la tecnología MMIC, las conexiones de las cargas anexas se hace generalmente en el chip y los accesos 44, 48 no están disponibles.

Cómo en la línea de puertas 42, uno de los extremos de la línea de drenadores 46 está cargado sobre una resistencia terminal 47 cuyo valor de resistencia es sensiblemente igual a la impedancia característica de la línea de drenadores común 46, mientras que el otro extremo de la línea de drenadores común 46 define la salida 49 del amplificador distribuido.

Un circuito de polarización no representado en la figura 4 aplica una tensión de polarización continua en la línea de puertas común 42.

El funcionamiento de un amplificador distribuido del tipo del ilustrado en la figura 4 es el siguiente. Una señal de hiperfrecuencia recibida en la entrada 43 se propaga en la línea de puertas común 42 para ser absorbida por la carga anexa 45. En cada puerta de los transistores 41 pasan por lo tanto una señal, que se propaga de la entrada 43 hacia la carga anexa 45. Esta señal se propaga a través de los transistores 41 hacia la salida 49, estando cargado el otro extremo 48 de la línea de drenadores 46 por su impedancia característica. Siendo amplificada esta señal de hiperfrecuencia por los transistores 41, la amplificación es de una banda pasante muy ancha porque comienza desde la continua hasta unas frecuencias de corte ligadas a las características de los transistores 41. Estas frecuencias de corte pueden ser muy altas, de varias decenas de GHz, hasta la centena de GHz.

La figura 5 representa un módulo de base 50 utilizado en un dispositivo de detección de acuerdo con la invención. Este módulo de base es un circuito que integra un amplificador distribuido como se describe en la figura 4, estando sustituida la carga anexa 45 por un circuito de detección, por ejemplo un diodo 51. El circuito de base del detector de acuerdo con la invención se compone por lo tanto de una entrada 52, y una salida amplificada 53, de N transistores 55, de una línea de puertas común 54 y una línea de drenadores común 56, de un acceso 57 a la línea de drenadores 56 sobre el que está conectada una carga anexa 58 y de un acceso 59 a la línea de puertas 54. Este acceso 59 del circuito detector se puede dejar libre. Esto permite por lo tanto conectar el circuito de detección a base de semiconductores, como por ejemplo un diodo 51, tal como se describe en las figuras 1a y 1b. Este diodo 51 permite así en el acceso 59 comportarse como una salida anexa no amplificada sobre la que se detecta el nivel de potencia de la señal recibida por medio del diodo 51. El nivel de la tensión en los terminales del diodo, función del nivel de potencia de la señal recibida, se mide a continuación mediante un circuito adaptado no representado en la figura. El nivel de potencia de la señal medida se puede atenuar con relación a la señal de entrada. Se conecta en

serie por ejemplo una impedancia a la entrada del diodo 51 para adaptar el diodo a la impedancia característica de la línea de puertas 54.

Ventajosamente, el diodo 51 puede ser interno o externo a un circuito integrado que comprende el amplificador.

El modo de realización de este circuito es por ejemplo el mismo que el del amplificador distribuido, es decir una tecnología MMIC.

El módulo de detección 50 de acuerdo con la invención se puede utilizar en cascada el lugar de los circuitos unitarios 23, 24 utilizados en el montaje descrito en la figura 2a, conectando, por ejemplo, la salida 53 del primer módulo 23 a la entrada 52 del segundo módulo 24. Lo que permite constituir un detector activo de banda ancha para una gran dinámica de niveles de potencia, detectando cada uno de los circuitos 23, 24 un intervalo de potencia dado.

Las figuras 6 y 7 representan dos de las variantes de utilización del módulo de detección de acuerdo con la invención. Una primera variante, representada en la figura 6, es un circuito de detección que tiene dos salidas amplificadas. Este circuito está compuesto por un módulo de detección 50 de acuerdo con la invención cuya línea de puertas 54 es común con un amplificador distribuido 60 como el descrito con relación a la figura 4. El amplificador distribuido 60 posee por lo tanto una línea de puertas 54 común con el módulo de detección 50. Las puertas de los N transistores 41 del amplificador 60 distribuido se conectan por lo tanto a la línea de puertas 54 común por su puerta, estando conectados sus drenadores a una línea de drenadores 46 común. La línea de drenadores 46 presenta en uno de sus extremos 48 una carga anexa 47 de acuerdo con el principio del amplificador distribuido representado en la figura 4. El segundo extremo 49 de la línea de drenadores 46 ofrece una segunda salida al circuito de detección y de amplificación. Este montaje permite que el circuito suministre dos salidas diferentes amplificadas 49 y 53 mientras conserva una salida que presenta un medio de detección 51 del nivel de potencia de la señal con el fin de poder medir el nivel de potencia de la señal que entra en el conjunto del circuito en el punto de entrada 52. Este circuito se puede utilizar, por ejemplo, como un circuito detector que posee dos salidas, pudiendo ser dirigida una parte de la señal hacia la salida 49 y pudiendo ser dirigida la segunda parte de la señal hacia la salida 53. En otra realización, este circuito también se puede utilizar como circuito detector y conmutador. La conmutación permite dirigir la señal recibida en la entrada 52 hacia la salida 53 o a la salida 49 jugando con la polarización de los transistores. Por ejemplo, la aplicación de un control de tensión de polarización en la primera serie de transistores 41 permite hacer a estos últimos conductores y otro control de tensión de polarización aplicado a la otra serie de transistores 55 permite hacerlos no conductores. La señal recibida en la entrada 52 se dirige entonces a la salida 49 del circuito de detección.

La figura 7 presenta una segunda variante: un circuito con dos entradas de detección. Este circuito se puede realizar tomando un doble módulo de detección 50 de acuerdo con la invención. Los dos módulos tienen una línea de drenadores 56 común, siendo el segundo módulo simétrico al primer módulo 50 con relación a la línea de drenadores 56 común. En esta línea de drenadores 56 común a los dos módulos, están conectados por su drenador, un conjunto de N transistores 55. La puerta de cada uno de los transistores 55 está conectada a una línea de puertas 54 común. La línea de puertas 54 posee una entrada 52 para una señal de hiperfrecuencia. La señal recibida en la entrada 52 se puede detectar en el acceso 59 mediante un diodo detector 51 tal como el descrito mediante las figuras 1a y 1b, por ejemplo. El conjunto del circuito posee entonces dos entradas 52 que permiten realizar de ese modo una doble detección y combinar las dos señales recibidas en una señal amplificada que sale en el acceso 53.

En otra realización, es posible también conmutar una u otra de las señales recibidas hacia la salida 53 jugando con la polarización de los transistores. Siendo detectada cada una de las señales recibidas mediante los diodos 51 medida después mediante un circuito adecuado no representado en la figura 7. Los transistores 55 del módulo 50 pueden estar controlados, por ejemplo, con la tensión de polarización con el fin de hacerles conductores, estando entonces controlados los transistores del segundo módulo con la tensión de polarización con el fin de hacerlos no conductores. La señal recibida en la entrada 52 del primer módulo 50 se dirige entonces a la salida 53 del doble módulo de detección.

Las dos figuras 6, 7 ilustran dos ejemplos de la modularidad del módulo de detección de acuerdo con la invención. Este módulo de detección se puede así utilizar o adaptar a diferentes tipos de montajes para unas utilizaciones diversas.

Un módulo de detección de niveles de potencia 50 de banda ancha de acuerdo con la invención, presenta la ventaja de poder combinarse, por ejemplo, con otros circuitos amplificadores u otros módulos de detección de nivel 50 de banda ancha de acuerdo con múltiples configuraciones adaptables a cada necesidad específica en materia de detección del nivel de potencia de una señal y de su amplificación, por ejemplo.

Un módulo de detección del nivel de potencia 50 de banda ancha se puede realizar de acuerdo con la tecnología MMIC. La simplicidad del módulo de ese tipo permite ventajosamente realizar un circuito MMIC de tamaño reducido y de concepción mucho más simple que un circuito de acuerdo con la técnica anterior, de donde se extrae una ganancia de espacio y de coste de realización.

Otra ventaja del módulo de detección 50 es su gran flexibilidad de realización. En efecto, es posible sacar el diodo 51 del circuito 50 dejando así libre su punto de acceso 59 con el fin de conectar de manera externa un diodo adaptado.

Se puede obtener un circuito detector activo de banda ancha para una gran dinámica de frecuencias, conectando en cascada el módulo de detección 50. Este montaje permite ventajosamente obtener una buena sensibilidad de detección para diferentes niveles de potencia de la señal recibida, y particularmente para niveles bajos de potencia.

REIVINDICACIONES

- 5 1. Módulo de detección de hiperfrecuencia que comprende un circuito de detección (51) a base de semiconductores, un amplificador distribuido que comprende N transistores (55) de efecto campo conectados a una línea de drenadores (56) común y a una línea de puertas (54) común, teniendo el amplificador distribuido una entrada (52) en la línea de puertas (54) común y una salida (53) en la línea de drenadores (56) común, estando conectado el circuito de detección (51) a un extremo (59) de la línea de puertas (54) del amplificador distribuido.
2. Módulo de acuerdo con la reivindicación 1, **caracterizado porque** el circuito de detección (51) es un diodo.
3. Módulo de acuerdo con la reivindicación 2, **caracterizado porque** el diodo (51) es un diodo Schottky.
4. Módulo de acuerdo con la reivindicación 2, **caracterizado porque** el diodo (51) es un diodo PN.
- 10 5. Módulo de acuerdo con las reivindicaciones 1 a 4, **caracterizado porque** comprende un amplificador distribuido (60) que posee una línea de puertas (54) común con dicho módulo de detección (50).
6. Módulo de acuerdo con la reivindicación 5, **caracterizado porque** divide la señal, recibida en una entrada (52) de la línea de puertas (54) común, en dos señales, dirigiéndose una a la salida (53) del módulo de detección (50), y la segunda, a una salida (49) del amplificador distribuido (60).
- 15 7. Módulo de acuerdo con la reivindicación 5, **caracterizado porque** conmuta la señal, recibida en la entrada (52) de la línea de puertas (54) común, hacia o bien la salida (53) del módulo de detección (50), o bien hacia una salida (49) del amplificador distribuido (60), siendo efectuada la conmutación mediante un control en la tensión de polarización de los transistores (41, 55) del módulo de detección (50) y del amplificador distribuido (60).
8. Módulo de acuerdo con las reivindicaciones 1 a 4, **caracterizado porque** comprende un segundo módulo de detección que comprende
- 20
 - un amplificador distribuido que comprende N transistores de efecto campo (55) conectados a una línea de drenadores (56) común y a una línea de puertas (54) común, teniendo el amplificador distribuido una entrada (52) en la línea de puertas (54) común y una salida (53) en la línea de drenadores (56) común,
 - un circuito de detección (51) a base de semiconductores, estando conectado el circuito de detección (51) a un extremo (59) de la línea de puertas (54) del amplificador distribuido,
- 25 y que comparte la línea de drenadores (56) común con dicho módulo de detección (50).
9. Módulo de acuerdo con la reivindicación 8, **caracterizado porque** conmuta la señal recibida en una de las entradas (52) hacia la salida (53) de la línea de drenadores (56) común a los dos módulos de detección (50), siendo efectuada la conmutación mediante un control en la tensión de polarización de los transistores (55).
- 30 10. Módulo de acuerdo con una cualquiera de las reivindicaciones precedentes, **caracterizado porque** es conectada una impedancia en serie al circuito de detección (51) para adaptar el circuito (51) a la impedancia característica de la línea de puertas (54) del módulo de detección (50).
11. Dispositivo de detección **caracterizado porque** comprende P módulos de detección de acuerdo con una cualquiera de las reivindicaciones precedentes, conectados en cascada, estando conectada una salida (49, 53) de un módulo a una entrada (52) del módulo siguiente.

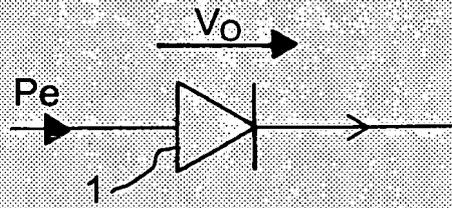


FIG.1a

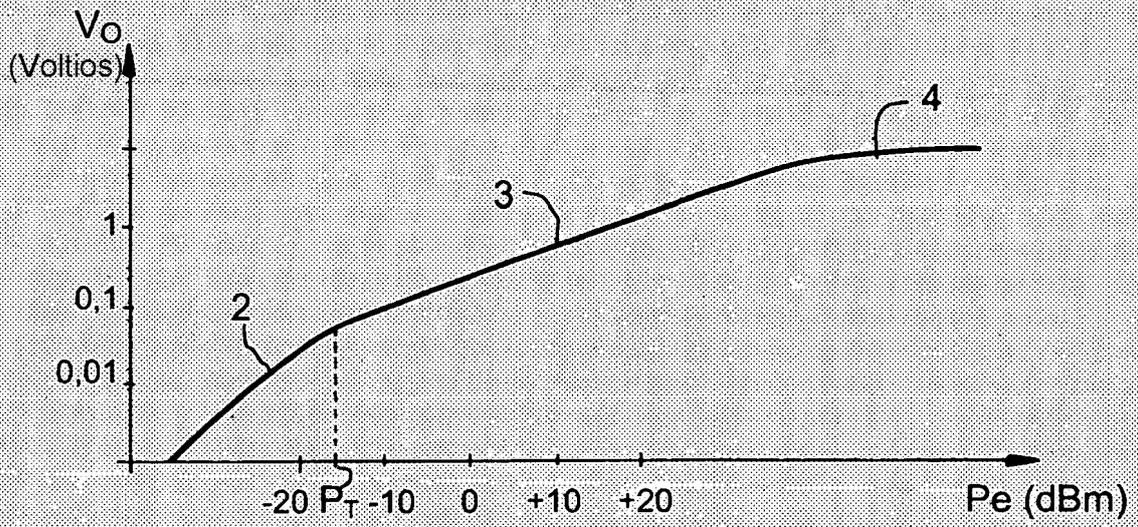


FIG.1b

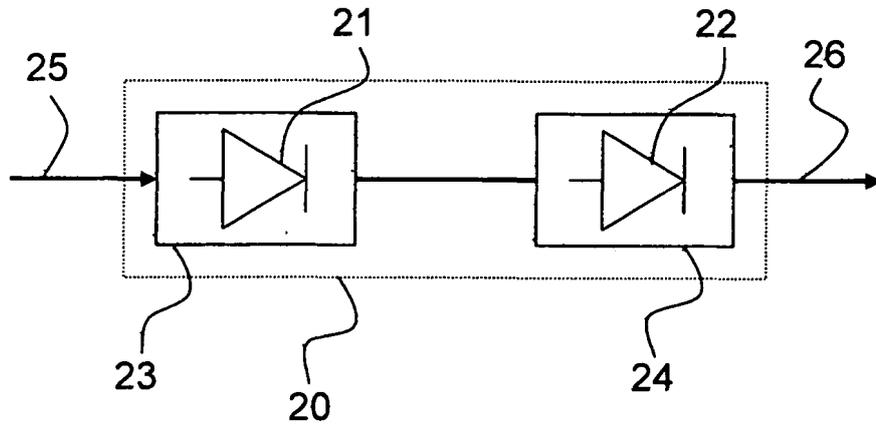


FIG.2a

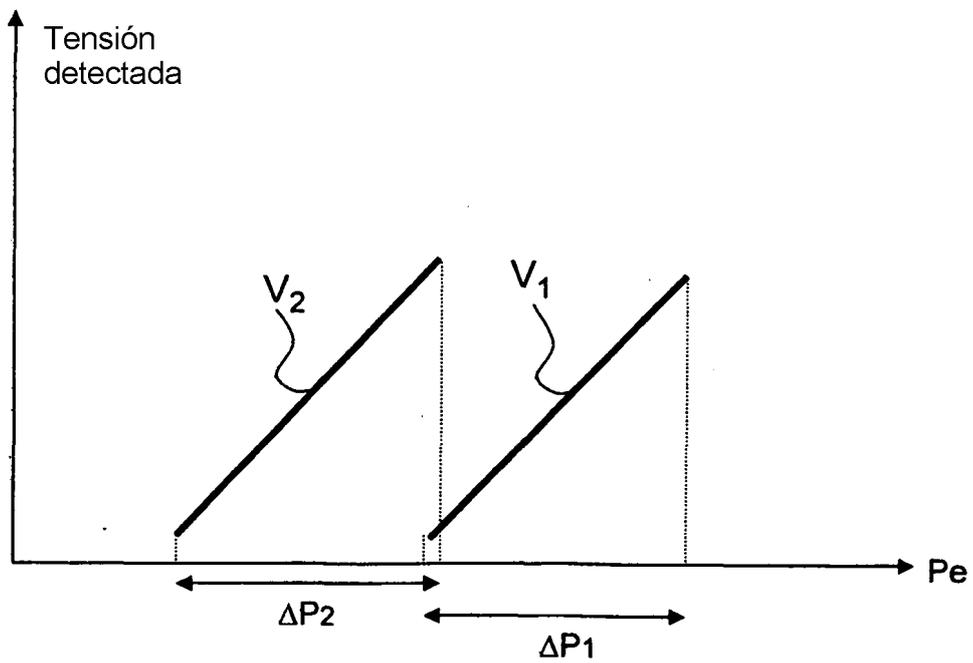


FIG.2b

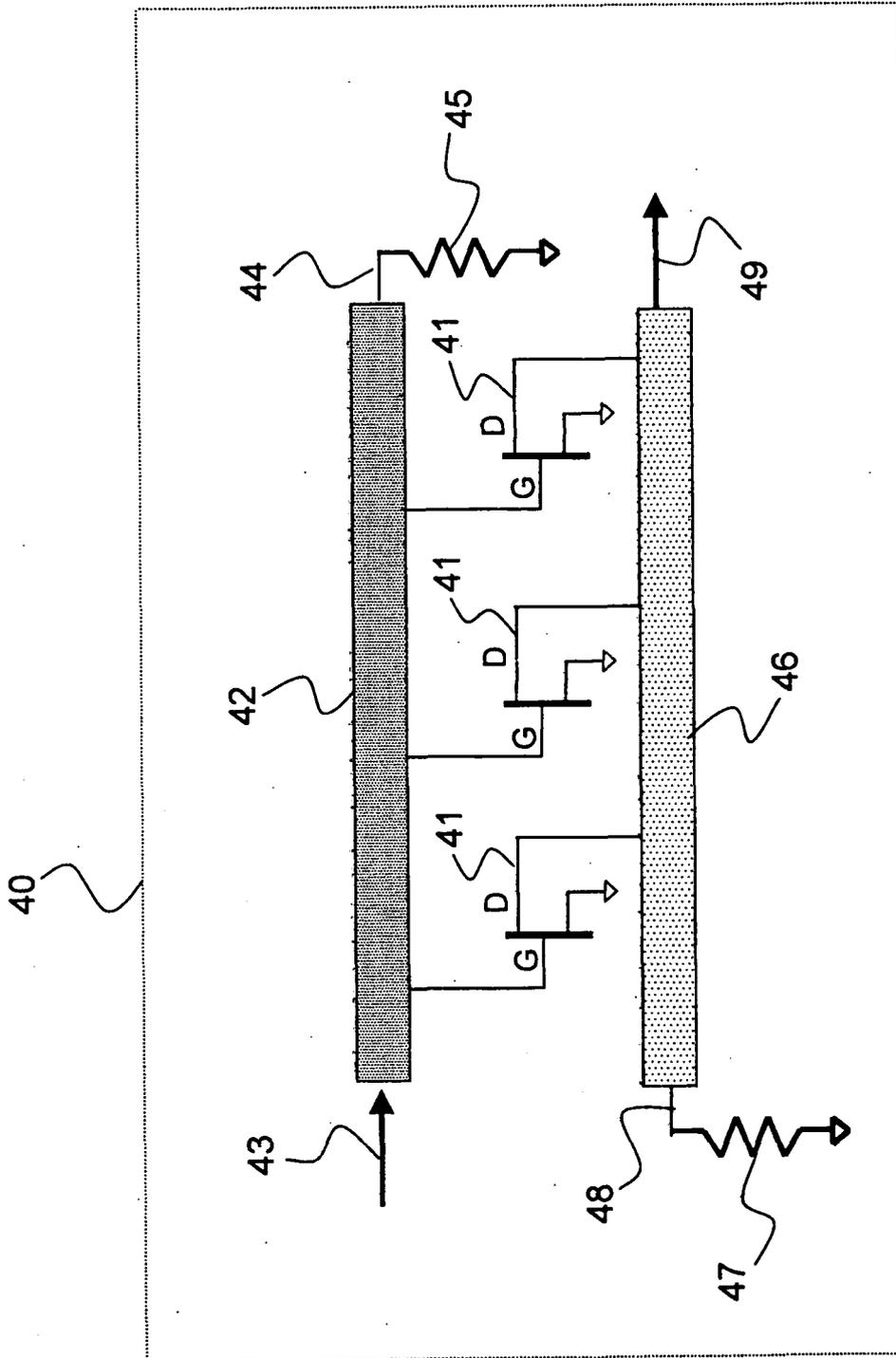


FIG.4

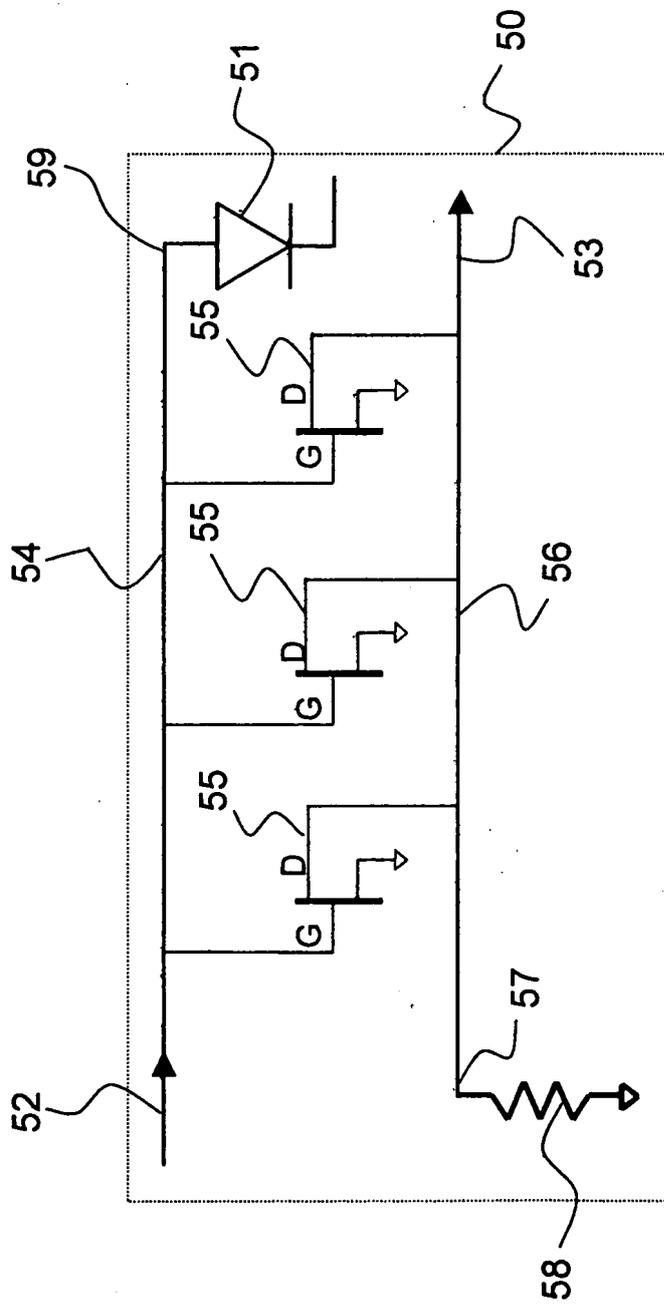


FIG.5

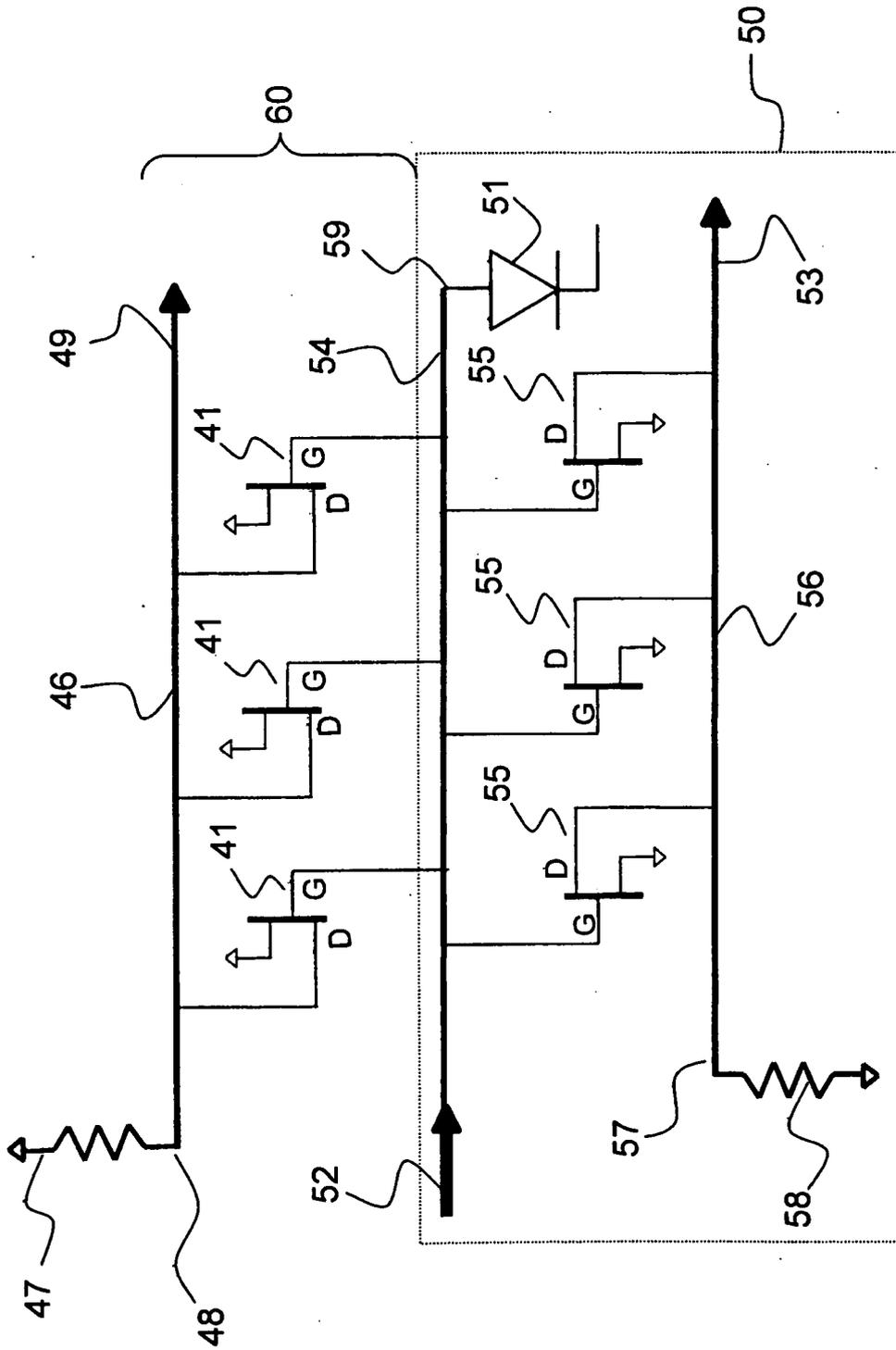


FIG.6

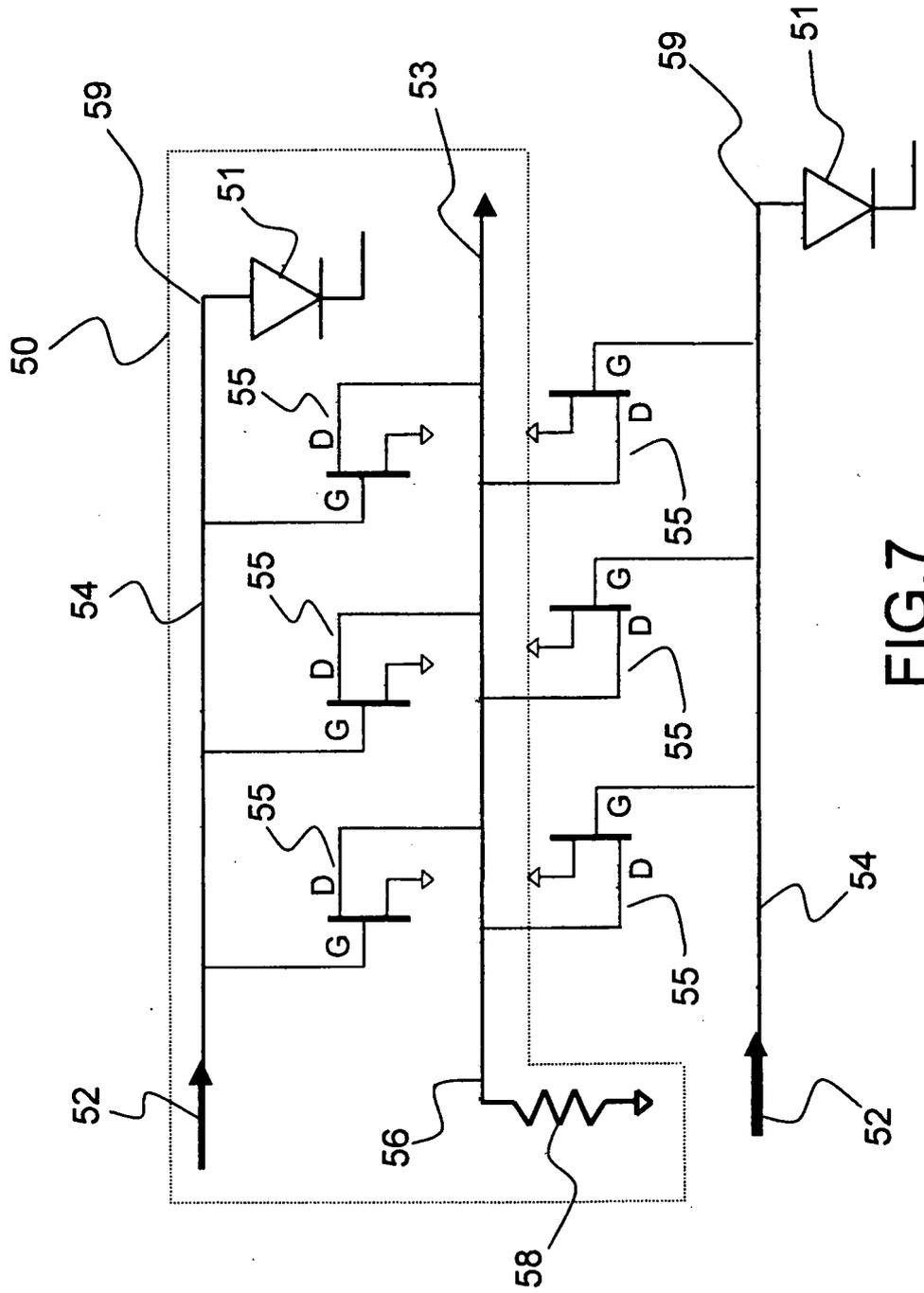


FIG. 7