

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 424 677**

51 Int. Cl.:

H04L 29/06 (2006.01)

H04L 12/28 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **06.04.1998 E 05077005 (6)**

97 Fecha y número de publicación de la concesión europea: **10.07.2013 EP 1601142**

54 Título: **Aparato electrónico, su método de transmisión de información y soporte de memorización**

30 Prioridad:

15.04.1997 JP 9687497

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

07.10.2013

73 Titular/es:

**SONY CORPORATION (100.0%)
6-7-35 Kitashinagawa, Shinagawa-ku
Tokyo 141, JP**

72 Inventor/es:

**KAWAMURA, HARUMI y
LUDTKE, HAROLD AARON**

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 424 677 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Aparato electrónico, su método de transmisión de información y soporte de memorización

- 5 La presente invención se refiere a un aparato electrónico, su método de transmisión de información y soporte de memorización. Una forma de realización de la invención se refiere a una unidad electrónica para uso con, a modo de ejemplo, un bus serie IEEE 1394 y a un método de transmisión, a modo de ejemplo, de una gran cantidad de datos utilizando un paquete asíncrono.
- 10 Un sistema de comunicación que conecta unidades electrónicas (en adelante, referidas como unidades), tales como un ordenador personal, una grabadora de videocasete digital (en adelante, referida como DVCR) un receptor de televisión digital con un bus serie IEEE 1394 y que envía/recibe paquetes de una señal de vídeo digital, una señal de audio digital y una señal de control entre ellas ha sido propuesto.
- 15 La Figura 1 representa, a modo de ejemplo, dicho sistema de comunicación. El sistema de comunicación comprende un monitor 11, una grabadora DVCR 12 y un sintonizador 13 como unidades. El monitor 11 y la DVCR 12 están conectados con un cable de bus serie 14 según la norma IEEE 1394. El monitor 11 y el sintonizador 13 están conectados con un cable de bus serie 15 según la norma IEEE 1394.
- 20 En el sistema de comunicación, puede realizarse una comunicación isócrona (referida como comunicación ISO) para transmitir periódicamente datos, en tiempo real, tal como una señal de vídeo digital y una señal de audio digital entre unidades y una comunicación asíncrona (comunicación ASYNC) para transmitir, de forma no periódica, órdenes tales como una orden de control de operación de unidad y una orden de control de conexión de unidad. A modo de ejemplo, una señal de vídeo digital y una señal de audio digital, seleccionadas por el sintonizador 13, se pueden reproducir como información de vídeo e información de audio por el monitor 11. Como alternativa, dichas señales pueden registrarse por la DVCR 12. Además, una orden de control de selección de canal del sintonizador 13, una orden de establecimiento del modo de operación de la DVCR 12, y así sucesivamente, pueden enviarse desde el monitor 11 a las unidades pertinentes a través de los cables de bus serie 14 y 15 según la norma IEEE 1394.
- 25
- 30 En el sistema de comunicación ilustrado en la Figura 1, existe un conjunto de órdenes de AV/C (audiovisual/control) como órdenes para controlar las unidades de AV (audiovisuales). En el conjunto de órdenes de AV/C, se ha definido una orden de estado para solicitar un estado operativo. Además, como una respuesta a la orden de estado, se ha definido la información del estado de una unidad designada que se reenvía como un operando.
- 35 La solicitud de patente americana US 5237693 describe un sistema para acceder a dispositivos periféricos conectados a una red. Una demanda de acceso se envía a un nodo externo, que reenvía una respuesta.
- La cantidad de datos del estado operativo puede ser muy grande. A modo de ejemplo, según se ilustra en la Figura 2, una emisión de televisión tiene una estructura jerárquica constituida por una capa de red, una capa de multiplexación, una capa de servicio y una capa de componentes. De este modo, a cantidad de datos de una orden de estado, para solicitar cada servicio (canal de emisión) que el sintonizador de emisión digital está actualmente seleccionado, puede ser superior a 30 bytes. En la emisión digital, una pluralidad de servicios se puede situar en un solo flujo. En consecuencia, una respuesta a una solicitud se requiere para una pluralidad de servicios. En consecuencia, la cantidad de datos de una sola respuesta puede llegar a ser de varios centenares de bytes.
- 40
- 45 Por otro lado, puesto que los tamaños de un registro de órdenes (memoria intermedia) y un registro de respuestas (memoria intermedia) de un FCP (Protocolo de Control de Funciones) del bus serie IEEE 1394 se establecen en 512 bytes, un paquete de órdenes y un paquete de respuestas, cuyas magnitudes son superiores a 512 bytes no se pueden transmitir ni recibir. Además, no está garantizado que una unidad real tenga una memoria intermedia que pueda memorizar datos de 512 bytes (las cantidades de datos de las memorias intermedias actualmente disponibles están en el intervalo desde varias decenas de bytes a un centenar y varias centenas de bytes). Cuando la capacidad de la memoria intermedia está limitada, no se puede obtener información correspondiente a un estado solicitado.
- 50
- 55 La invención se refiere a una unidad electrónica según la reivindicación 1 y a un método, según la reivindicación 6.
- Un mejor conocimiento de la presente invención será evidente a partir de su descripción ilustrativa siguiente que ha de leerse haciendo referencia a los dibujos adjuntos, en los que:
- 60 La Figura 1 es un diagrama esquemático que ilustra la estructura de un sistema de comunicación que utiliza el bus serie IEEE 1394;
- La Figura 2 es un diagrama esquemático que ilustra una estructura jerárquica de una emisión de televisión;
- 65 La Figura 3 es un diagrama de bloques que ilustra la estructura de partes principales de una DVCR según la presente invención;

La Figura 4 es un diagrama esquemático que ilustra la estructura interna de una memoria, representada en la Figura 3;

La Figura 5 es un diagrama esquemático que ilustra, a modo de ejemplo, una lista de objetos memorizada en un descriptor;

5 Las Figuras 6A y 6B son diagramas esquemáticos que ilustran, a modo de ejemplo, información que representa señales de salida actuales memorizadas en el descriptor;

10 La Figura 7 es un diagrama esquemático que ilustra la estructura de una orden de control DIRECT SELECT OBJECT correspondiente a una sub-unidad del sintonizador;

La Figura 8 es un diagrama esquemático que ilustra la estructura de una orden de estado DIRECT SELECT OBJECT;

15 La Figura 9 es un diagrama esquemático que ilustra la estructura de una respuesta a la orden de estado DIRECT SELECT OBJECT;

Las Figuras 10A y 10B son diagramas de flujo que ilustran un proceso para la comprobación de objetos seleccionados en la sub-unidad del sintonizador, que se representa en la Figura 3;

20 La Figura 11 es un diagrama esquemático que ilustra, a modo de ejemplo, la estructura de una respuesta a la orden de estado DIRECT SELECT OBJECT en el caso de que la capacidad de una memoria intermedia sea suficiente;

La Figura 12 es un diagrama esquemático que ilustra, a modo de ejemplo, el contenido de información de la especificación de selección;

25 La Figura 13 es un diagrama esquemático que ilustra, a modo de ejemplo, la estructura de una respuesta a la orden de estado DIRECT SELECT OBJECT en el caso de que la capacidad de la memoria intermedia sea insuficiente;

30 La Figura 14 es un diagrama esquemático que ilustra, a modo de ejemplo, la estructura de una orden de lectura del descriptor y

La Figura 15 es un diagrama esquemático que ilustra, a modo de ejemplo, la estructura de la orden de lectura del descriptor.

35 A continuación, con referencia a los dibujos adjuntos, se describirá una forma de realización ilustrativa de la presente invención.

40 La Figura 3 es un diagrama de bloques que ilustra la estructura de partes principales de una DVCR ilustrativa, según la presente invención. La DVCR comprende una sub-unidad del sintonizador 1, un controlador 5, una memoria 6 y un bloque de IEEE 1394 ASYNC 7.

45 La sub-unidad del sintonizador 1 tiene un sintonizador de emisión analógico 2 y un sintonizador de emisión digital 3. El sintonizador de emisión analógico 2 recibe una señal de emisión de televisión a través de una antena (ANT) 1. El sintonizador de emisión digital 3 recibe una señal de emisión de televisión a través de una antena (ANT) 2. Una señal de un canal, seleccionada por el sintonizador de emisión analógico 2 se envía a una parte de registro (sub-unidad de DVCR) a través de un punto de conexión P1 de salida de sub-unidad. Un flujo procedente de un transpondedor, seleccionado por el sintonizador de emisión digital 3, se envía a un demultiplexor 4. El demultiplexor 4 selecciona al menos un servicio y envía el servicio seleccionado a una parte de registro y un bloque ISO de IEEE 1394 a través de un punto de conexión P0 de salida de sub-unidad. El demultiplexor 4 bifurca la información de servicio del flujo hacia el controlador 5. Los puntos de conexión de salida P0 y P1 de la sub-unidad son terminales de salida en el significado lógico y no se requiere que sean puntos de conexión de salida físicos.

50 El controlador 5 controla la DVCR completa. Además, el controlador 5 crea una lista de objetos correspondientes a la información de servicio recibida desde el demultiplexor 4 y realiza la escritura de la lista de objetos en la memoria 6. Además, el controlador 5 envía/recibe una orden y respuesta a/desde otra unidad a través del bloque de IEEE 1394 ASYNC 7 y un bus serie 8 según IEEE 1394. Además, el controlador 5 realiza la escritura de información de señales que están actualmente siendo objeto de salida desde los puntos de conexión de salida P0 y P1 de la sub-unidad a la memoria 6.

60 La memoria 6 tiene un área particular referida como un descriptor según se ilustra en la Figura 4. En el descriptor, la lista de objetos antes citada y la información de señales que están actualmente a la salida, son objeto de escritura. La Figura 5 representa, a modo de ejemplo, la lista de objetos. La lista de objetos se crea en correspondencia con la capa de multiplexación, la capa de servicios y la capa de componentes ilustradas en la Figura 1. La Figura 6A representa la estructura de una lista (lista de puntos de conexión) que muestra los puntos de conexión de la sub-unidad del sintonizador y los objetos que están actualmente a la salida desde estos puntos de conexión. Esta lista se refiere como una lista de objetos del sintonizador de puntos de conexión. La Figura 6B ilustra, a modo de ejemplo real, la lista de

objetos del sintonizador de puntos de conexión. Según se representa en la Figura 6B, existen dos tipos de métodos de descripción de entrada de objetos. El primer método es un tipo detallado para describir, en detalle, las especificaciones técnicas. El segundo método es un tipo de referencia para referirse a otra lista.

5 El bloque IEEE 1394 ASYNC 7 ensambla una orden y una respuesta, creadas por el bloque IEEE 1394 ASYNC 7, como un paquete ASYNC y envía el paquete ASYNC al bus serie 8 de IEEE 1394. Además, el bloque IEEE 1394 ASYNC 7 desensambla un paquete ASYNC recibido desde el bus serie 8 de IEEE 1394 en una orden y una respuesta y envía la orden y la respuesta al controlador 5. En este punto, la orden y la respuesta se memorizan temporalmente en la memoria intermedia (que tiene una memoria intermedia de transmisión y una memoria intermedia de recepción).

10 A continuación, se describirá un proceso para comprobar los objetos seleccionados por la sub-unidad del sintonizador 1, según se ilustra en la Figura 3. Ante todo, se describirá la estructura de una orden y una respuesta que se utilizada en el proceso.

15 La orden Direct Select Object, como una orden de sub-unidad del sintonizador, selecciona al menos un servicio, un flujo multiplexado o componente que está siendo objeto de emisión y proporciona, a la salida, el servicio seleccionado, el flujo multiplexado o el componente a un punto de conexión de sub-unidad designado. Una orden de control designa la selección. Una orden de estado operativo demanda lo que se está actualmente seleccionado.

20 La Figura 7 representa la estructura de una orden de control. En la Figura 7, source_plug representa un punto de conexión de salida de la sub-unidad del sintonizador. Subfuncion elimina, añade o sustituye un objeto designado de un punto de conexión designado.

25 tuner_object_selection_specification es un parámetro necesario para la selección. Se supone que la cantidad de información de tuner_object_selection_specification es de aproximadamente 10 a 50 bytes. Cuando una unidad transmisora de órdenes designa una pluralidad de objetos, aún cuando la capacidad de la memoria intermedia del bloque IEEE 1394 ASYNC no sea suficiente, los objetos pueden seleccionarse dividiéndolos en una pluralidad de respuestas con subfuncion: append.

30 La Figura 8 representa la orden de estado operativo Direct Select Object. La orden de estado operativo Direct Select Object demanda lo que está actualmente siendo objeto de salida a un punto de conexión designado. La Figura 9 representa una respuesta de la orden de estado operativo Direct Select Object.

35 A continuación, haciendo referencia a un diagrama de flujo ilustrado en las Figuras 10A y 10B, se describirá un proceso para comprobar objetos seleccionados por la sub-unidad del sintonizador 1 ilustrada en la Figura 3.

40 En la etapa S1, se transmite la orden de estado Direct Select Object. Dicho de otro modo, otra unidad (a modo de ejemplo, la unidad de monitor) conectada al bus serie 8 de IEEE 1394, representado en la Figura 3, coloca una orden, según se ilustra en la Figura 8, en un paquete ASYNC y envía el paquete ASYNC resultante al bus serie 8 de IEEE 1394 a través del bloque IEEE 1394 ASYNC. El paquete es objeto de entrada para el bloque IEEE 1394 ASYNC 7, ilustrado en la Figura 3. El paquete se memoriza temporalmente en la memoria intermedia 9 y a continuación, es objeto de lectura por el controlador 5.

45 El controlador 5 analiza la orden recibida y comprueba las señales que están actualmente siendo objeto de salida para un punto de conexión designado (en este caso, el punto de conexión P0 de sub-unidad). Dicho de otro modo, el controlador 5 comprueba la información de señales que están actualmente siendo objeto de salida con el descriptor guardado en la memoria 6. Según se representa, a modo de ejemplo, en las Figuras 6A y 6B, la información describe el número de entradas de objetos para cada punto de conexión. De este modo, el controlador 5 efectúa la lectura de información del punto de conexión P0, crea una respuesta con la estructura ilustrada en la Figura 9 y envía la respuesta de nuevo a la unidad pertinente.

50 Sin embargo, el contenido de la respuesta depende de la capacidad de la memoria intermedia 9 del bloque IEEE 1394 ASYNC 7 y de la longitud total de tuner_object_selection_specification en la respuesta. Cuando el tamaño de una tuner_object_selection_specification es 30 bytes y cuatro objetos están actualmente proporcionados, a la salida, al punto de conexión P0, la cantidad total de datos de la respuesta se hace de 120 bytes.

55 En este caso, cuando la capacidad de la memoria intermedia de transmisión de la memoria intermedia 9 es suficiente, el controlador envía una respuesta, según se indica en la Figura 11, de nuevo a la unidad pertinente. En este caso, operando [0] es estable. Con el operando [3] a [x], la información de cuatro selection_specification [0] a [4] se reenvía a la unidad pertinente. La Figura 12 representa, a modo de ejemplo, el contenido de cada selection_specification.

60 Por otro lado, cuando la capacidad de la memoria intermedia de transmisión de la memoria intermedia 9 es, a modo de ejemplo, 100 bytes, la información de cuatro objetos no se puede reenviar a la unidad pertinente. De este modo, el controlador envía una respuesta, según se ilustra en la Figura 13, de nuevo a la unidad pertinente. En este caso, el operando [1] es incompleto. El valor de number_of_object_selection_specification del operando [2] es el número de objetos (= 3) que puede reenviarse en lugar del número de objetos que está actualmente siendo objeto de salida desde

el punto de conexión P0. Con el operando [3], la información de tres selection_specification [0] a [2] se reenvía a la unidad pertinente.

Un paquete ASYNC, que contiene la respuesta, se recibe por la unidad transmisora de órdenes a través del bus serie 8 según IEEE 1394 (en la etapa S2). La respuesta se envía al controlador a través del bloque IEEE 1394 ASYNC de la unidad transmisora de órdenes. El controlador hace referencia al campo de estado de la respuesta (en la etapa S3).

Cuando el campo de estado es estable, según se ilustra en la Figura 11, la respuesta contiene información de todos los objetos. De este modo, la unidad transmisora de órdenes completa el proceso.

Por otro lado, cuando el campo de estado está incompleto, la respuesta contiene información de objetos que pueden reenviarse según se ilustra en la Figura 13. De este modo, la información de señales que están actualmente siendo objeto de salida, se lee desde el descriptor guardado en la memoria 6. En la siguiente descripción, se omite una unidad transmisora de órdenes y una unidad receptoras de órdenes (las DVCR representadas en la Figura 3).

La unidad transmisora de órdenes envía una orden para la lectura de una lista de puntos de conexión del descriptor (en la etapa S4). El controlador 5 de la unidad receptora de órdenes efectúa la lectura de la lista de puntos de conexión que se ilustra en las Figuras 6A y 6B a partir del descriptor guardado en la memoria 6 y envía la lista de puntos de conexión como una respuesta, a la unidad transmisora de órdenes. La unidad transmisora de órdenes comprueba list_id = xx del punto de conexión 0, desde la lista de puntos de conexión en la respuesta (en la etapa S5). En este caso, se supone que xx = 0101.

A continuación, la unidad transmisora de órdenes transmite una orden para comprobar el número de entradas de objetos en la lista de puntos de conexión de list_id = xx (en este caso, xx = 0101) a la unidad receptora de órdenes. La unidad transmisora de órdenes determina el número *n* de entradas de objetos correspondiente a la respuesta (en la etapa S6). En este caso, se supone que *n* = 4.

En la etapa S7, la unidad transmisora de órdenes establece inicialmente *k* = 0 y envía una orden para la lectura de un objeto de una *k*-ésima entrada de un punto de conexión list_id = xx del descriptor a la unidad receptora de órdenes. A continuación, la unidad transmisora de órdenes recoge información del objeto de la *k*-ésima entrada correspondiente a la respuesta. Una vez que la unidad transmisora de órdenes haya recogido la información para *n* entradas, concluye el proceso (desde las etapas S8 a S10).

A continuación, se describirá una orden y una respuesta en la etapa S9.

La Figura 14 representa, a modo de ejemplo, la estructura de una orden (READ DESCRIPTOR, list_id = xx, entry = *k*) para la lectura de un objeto de una *k*-ésima entrada de un indicador list_id = xx del descriptor. data_length = 0 del operando [5] representa que la unidad transmisora de órdenes requiere la lectura de todos los objetos con un número de entrada *k*.

La Figura 15 representa, a modo de ejemplo, la estructura de una respuesta a la orden, según se ilustra en la Figura 14. data_length = *yy* del operando [5] representa la longitud de datos enviada por la respuesta. entry_length del operando [8] representa la longitud del objeto con el número de entrada *k*. Cuando la capacidad de la memoria intermedia de transmisión, en la memoria intermedia 9, del bloque IEEE 1394 ASYNC 7, representado en la Figura 3, es 100 bytes y la longitud de entrada es 30 bytes, la información de una sola entrada puede enviarse con una sola respuesta. De este modo, con *yy* = 30 y *zz* = 30, 30 bytes son objeto de lectura desde la dirección de compensación 0000 designada por los operandos [6] y [7] y se envían. Si la capacidad de la memoria intermedia de transmisión de la memoria intermedia 9 es más pequeña que 30 bytes (a modo de ejemplo, el tamaño es 10 bytes), con *yy* = 10 y *zz* = 30, la dirección de compensación se desplaza en 10 bytes y se envía como tres respuestas.

De este modo, con la orden READ DESCRIPTOR, cuando la unidad receptora de órdenes no puede enviar, a la unidad transmisora de órdenes, una respuesta con la información requerida por la unidad transmisora de órdenes, la unidad receptora de órdenes envía información de los bytes máximos que la unidad receptora de órdenes puede gestionar, de nuevo a la unidad transmisora de órdenes. Además, puesto que la unidad transmisora de órdenes puede designar libremente una dirección y longitud de datos, puede enviar una gran cantidad de datos con una pluralidad de respuestas.

Según se describió anteriormente, según una forma de realización de la presente invención, desde una unidad con una capacidad limitada de una memoria intermedia de transmisión, se puede extraer una gran cantidad de datos que es superior a la capacidad de la memoria intermedia.

Habiendo descrito una forma de realización referida específica de la presente invención con referencia a los dibujos adjuntos, ha de entenderse que la invención no está limitada a esa forma de realización concreta y que se pueden realizar varios cambios y modificaciones, por un experto en esta técnica, sin desviarse por ello del alcance o del espíritu de la idea inventiva.

Aunque algunos aspectos de la invención se especifican en las reivindicaciones, otro aspecto de la invención se establece en las cláusulas numeradas siguientes.

- 5 1. Un método para transmitir información entre cada unidad electrónica, que comprende las etapas de:
- (a) transmitir información cuya magnitud no supere una cantidad de datos predeterminada;
- (b) determinar si la cantidad de datos predeterminada es, o no, mayor que una cantidad de información deseada;
- 10 (c) cuando el resultado determinado en la etapa (b) es no, transmitir la información remanente para la cantidad predeterminada o menos y
- (d) repetir las etapas (a) a (c) hasta que no exista ninguna información remanente.
- 15 2. El método según se establece en la cláusula 1,
- en donde la etapa (a) se realiza en correspondencia con el protocolo IEEE 1394.
- 20 3. Una unidad electrónica para comunicarse con una pluralidad de unidades, que comprende:
- primeros medios para la comunicación física con la pluralidad de unidades;
- medios de memorización intermedia para memorizar temporalmente datos que se transmiten por dichos primeros medios y
- 25 medios de control para controlar dichos primeros medios y dichos medio de memorización intermedia,
- en donde dicho medio de control transmite información cuya cantidad no es superior a una cantidad de datos predeterminada, determina si la cantidad de datos predeterminada es, o no, mayor que una cantidad de información deseada, cuando el resultado determinado es no, transmite la información remanente para la cantidad predeterminada o menos y repite estas operaciones hasta que no exista ninguna información remanente.
- 30 4. La unidad electrónica según se establece en la cláusula 3, en donde dicho primer medio se comunica con la pluralidad de unidades correspondientes al protocolo IEEE 1394.
- 35 5. Un medio de memorización que guarda un programa para una unidad electrónica para comunicarse con una pluralidad de unidades, que comprende un primer medio para la comunicación física con la pluralidad de unidades, un medio de memorización intermedia para memorizar temporalmente datos que se transmiten por el primer medio y un medio de control para controlar el primer medio y el medio de memorización intermedia, haciendo el programa que el medio de control realice las funciones de:
- 40 (a) transmitir información cuya cantidad no exceda una cantidad de datos predeterminada;
- (b) determinar si la cantidad de datos predeterminada es, o no, mayor que una cantidad de información deseada;
- 45 (c) cuando el resultado determinado en la etapa (b) es no, transmitir la información remanente para la cantidad predeterminada o menos y
- (d) repetir las etapas (a) a (c) hasta que no exista ninguna información remanente.
- 50 6. El medio de memorización según se establece en la cláusula 5, en donde el primer medio se comunica con la pluralidad de unidades correspondientes al protocolo IEEE 1394.

REIVINDICACIONES

1. Una unidad electrónica para comunicar con una pluralidad de unidades electrónicas, que comprende:
- 5 un medio de recepción para recibir una orden de demanda por dicha unidad electrónica desde una de dicha pluralidad de unidades electrónicas demandando información sobre dicha unidad electrónica;
- un medio de memorización para memorizar datos de información sobre dicha unidad electrónica;
- 10 un medio de recuperación para recuperar dichos datos de información desde dicho medio de memorización en respuesta a dicha orden de demanda y
- un medio de transmisión para transmitir dichos datos de información desde dicha unidad electrónica a dicha unidad de la pluralidad de unidades electrónicas que emiten dicha orden de demanda;
- 15 teniendo dicho medio de memorización una estructura de datos jerárquica que comprende:
- objetos que contienen datos predeterminados indicativos de una sub-unidad disponible en dicha unidad electrónica, al menos uno de dichos objetos siendo recuperado en respuesta a dicha orden de demanda;
- 20 una lista que contiene información sobre cada uno de dichos objetos correspondientes a dicha unidad electrónica y estando en una capa más alta que dicho objeto en dicha estructura jerárquica y
- un descriptor que contiene información respecto a dicha lista y otra información descriptiva con respecto a dicha unidad electrónica y estando en una capa más alta que dicha lista en dicha estructura jerárquica.
- 25
2. Una unidad electrónica según la reivindicación 1, en donde dicho medio de memorización que tiene una estructura de datos jerárquica, comprende:
- 30 objetos que contienen datos predeterminados, definiendo, cada uno de ellos, al menos puntos de conexión lógicos, de entrada y salida, para información particular recibida por dicha unidad electrónica, siendo al menos uno de dichos objetos recuperado en respuesta a dicha orden de demanda;
- una lista que contiene información resumen respecto a cada uno de dichos objetos correspondiente a dicha unidad electrónica y estando en una capa más alta que dicha capa de objetos en dicha estructura jerárquica y
- 35 un descriptor que contiene información respecto a dicha lista y otra información descriptiva en relación con dicha unidad electrónica y que comprende, además, una indicación de objetos que son actualmente proporcionados, a la salida, por dicha unidad electrónica, estando dicho descriptor en una capa más alta que dicha lista en dicha estructura de datos jerárquica.
- 40
3. La unidad electrónica según la reivindicación 1 o 2 que comprende, además, un sintonizador para recibir datos y en donde dichos objetos memorizan dichos datos recibidos por dicho sintonizador.
- 45
4. La unidad electrónica según la reivindicación 1, 2 o 3 que comprende, además, un punto de conexión lógico para proporcionar, a la salida, datos recibidos por dicho sintonizador y en donde dicho medio de memorización guarda información relativa a dicha salida de datos desde dicho punto de conexión lógico como un objeto.
- 50
5. La unidad electrónica según la reivindicación 1, 2, 3 o 4, en donde dichos objetos están en uno de dos formatos de descripción, uno de los cuales es el formato de tipo de referencia y el otro es el formato de tipo detallado, siendo el formato de tipo detallado más detallado que dicho formato de tipo de referencia.
- 55
6. Un método para la comunicación entre una unidad electrónica y una de entre una pluralidad de unidades electrónicas, que comprende las etapas de:
- 60 demandar información de dicha unidad electrónica desde una de dicha pluralidad de unidades electrónicas por medio de una orden de demanda;
- recuperar datos de información memorizados en un medio de memorización de dicha unidad electrónica en respuesta a dicha orden de demanda y
- transmitir dichos datos de información desde dicha unidad electrónica a dicha una de entre dicha pluralidad de unidades electrónicas que emiten dicha orden de demanda; en donde
- 65 dichos datos de información memorizados en dicho medio de memorización presentan una estructura de datos jerárquica que comprende:

objetos que contienen datos predeterminados indicativos de una sub-unidad particular disponible en dicha unidad electrónica, siendo al menos uno de dichos objetos recuperado en respuesta a dicha orden de demanda;

5 una lista que contiene información respecto a cada uno de dichos objetos en dicha lista correspondiente a dicha unidad electrónica y estando situada en una capa más alta que dichos objetos en dicha estructura de datos jerárquica y

un descriptor que contiene información sobre dicha lista y otra información descriptiva con respecto a dicha unidad electrónica y estando situada más alta que dicha lista en dicha estructura de datos jerárquica.

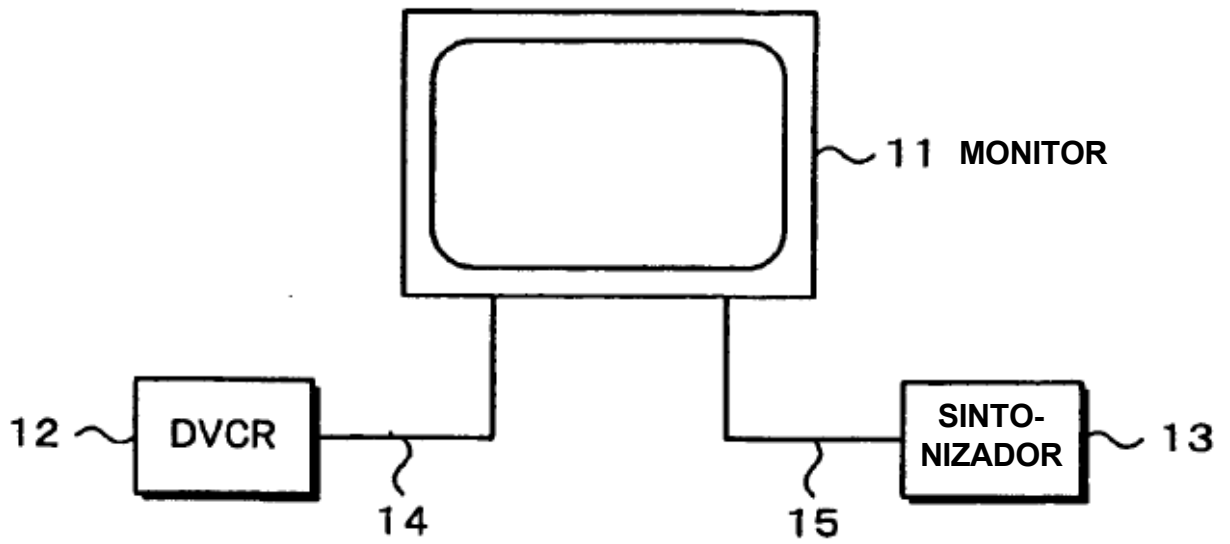
10 7. El método según la reivindicación 6, en donde dichos datos de información guardados en dicho medio de memorización presenta una estructura de datos jerárquica que comprende:

15 objetos que contienen datos predeterminados, definiendo cada objeto al menos puntos de conexión lógicos, de entrada y de salida, para información particular recibida por dicha unidad electrónica, siendo al menos uno de dichos objetos recuperado en respuesta a dicha orden de demanda;

20 una lista que contiene información resumen respecto a cada uno de dichos objetos correspondiente a dicha unidad electrónica en dicha lista y estando situada en una capa más alta que dicha capa de objetos en dicha estructura de datos jerárquica y

un descriptor que contiene información sobre dicha lista y otra información descriptiva con respecto a dicha unidad electrónica e incluyendo, además, una indicación de objetos que están actualmente a la salida de dicha unidad electrónica, estando dicho descriptor en una capa más alta que dicha lista en dicha estructura de datos jerárquica.

Fig. 1



14, 15: CABLES BUS SERIE IEEE 1394

Fig. 2

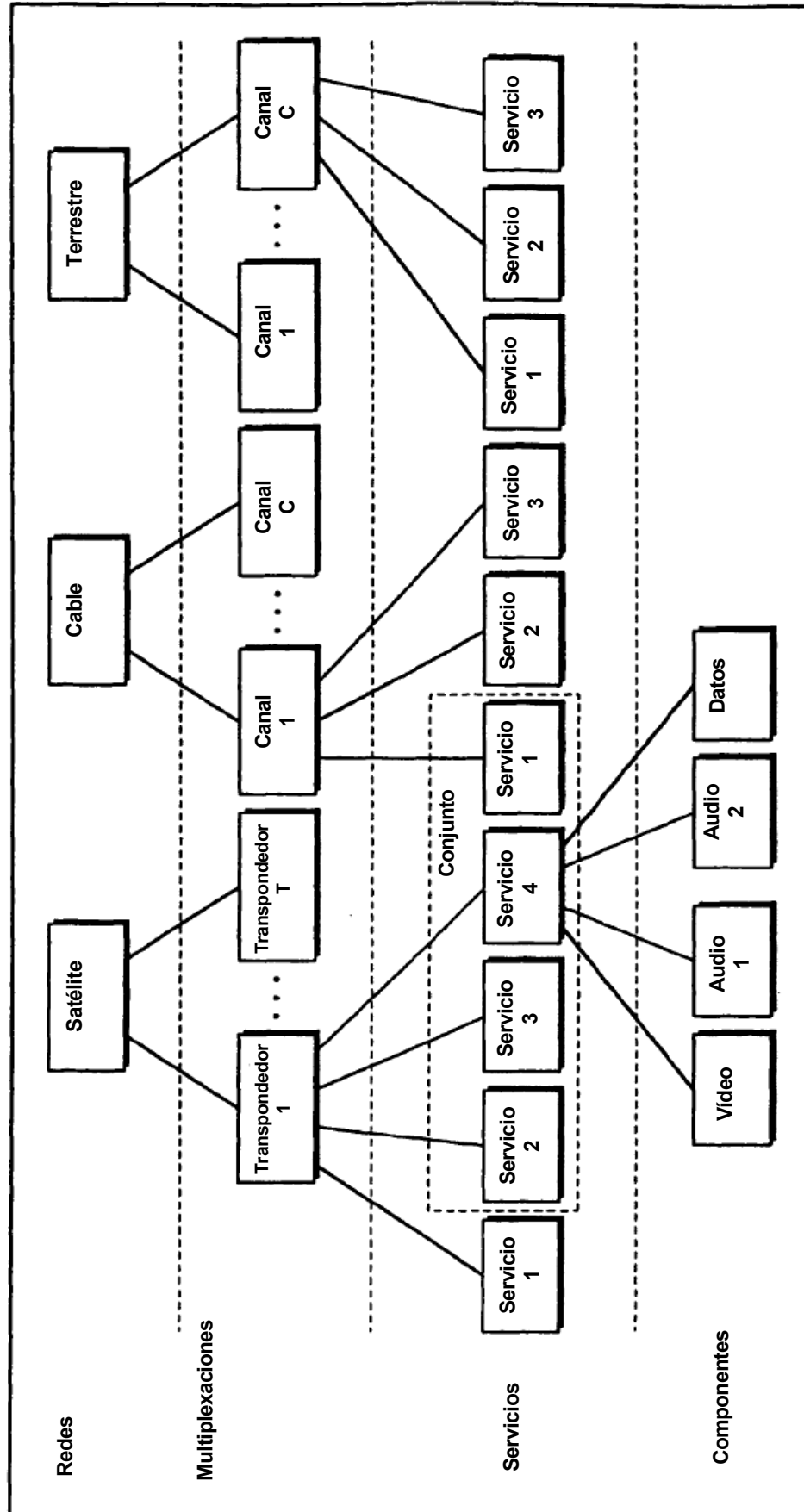


Fig. 3

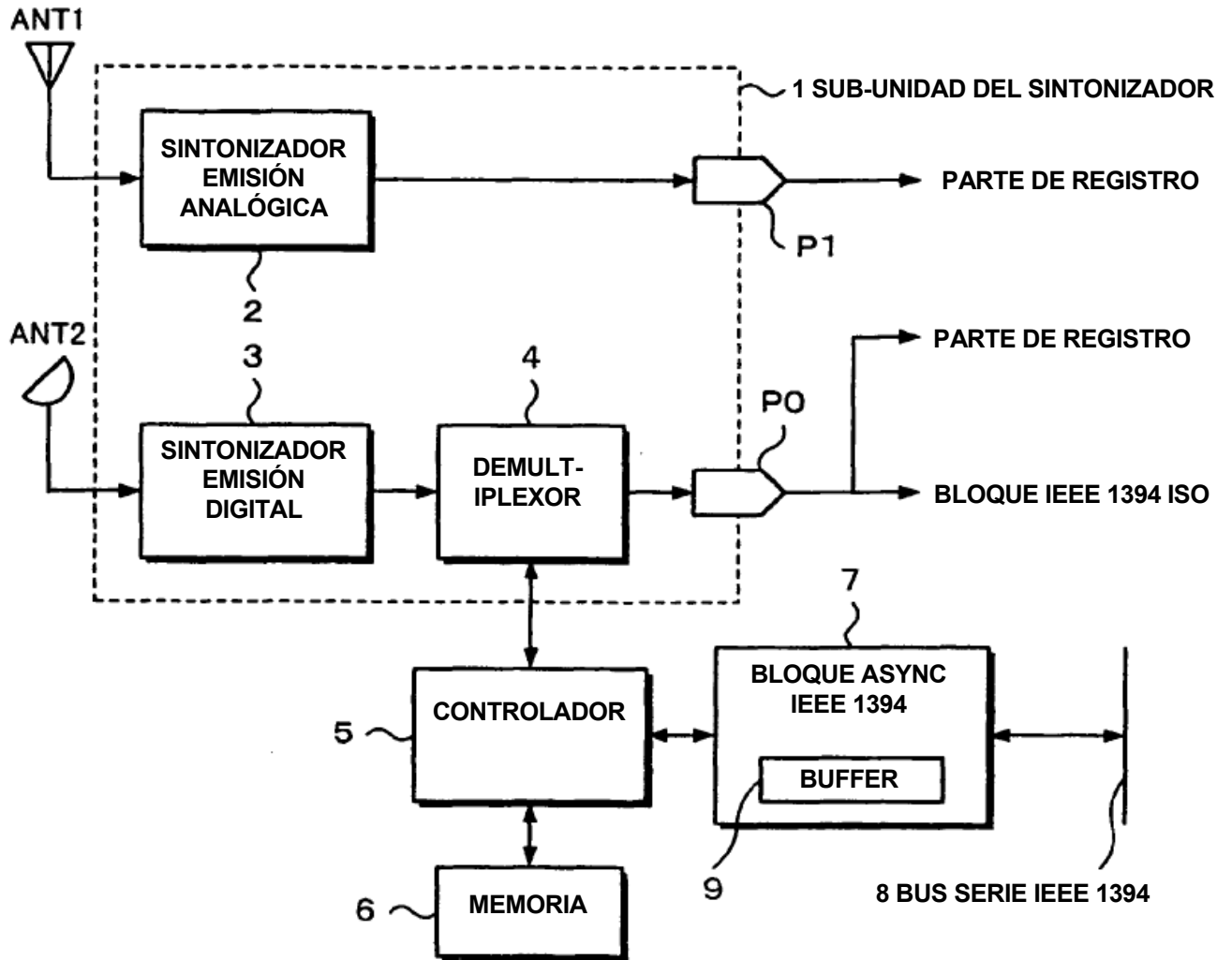


Fig. 4

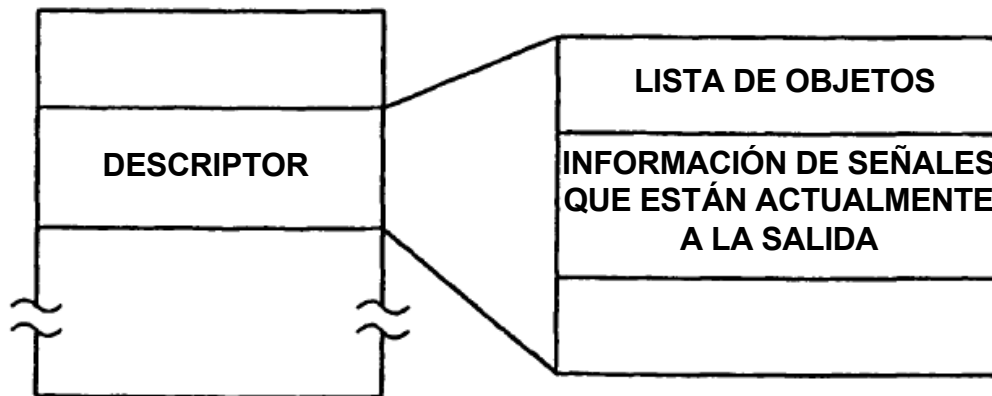


Fig. 5

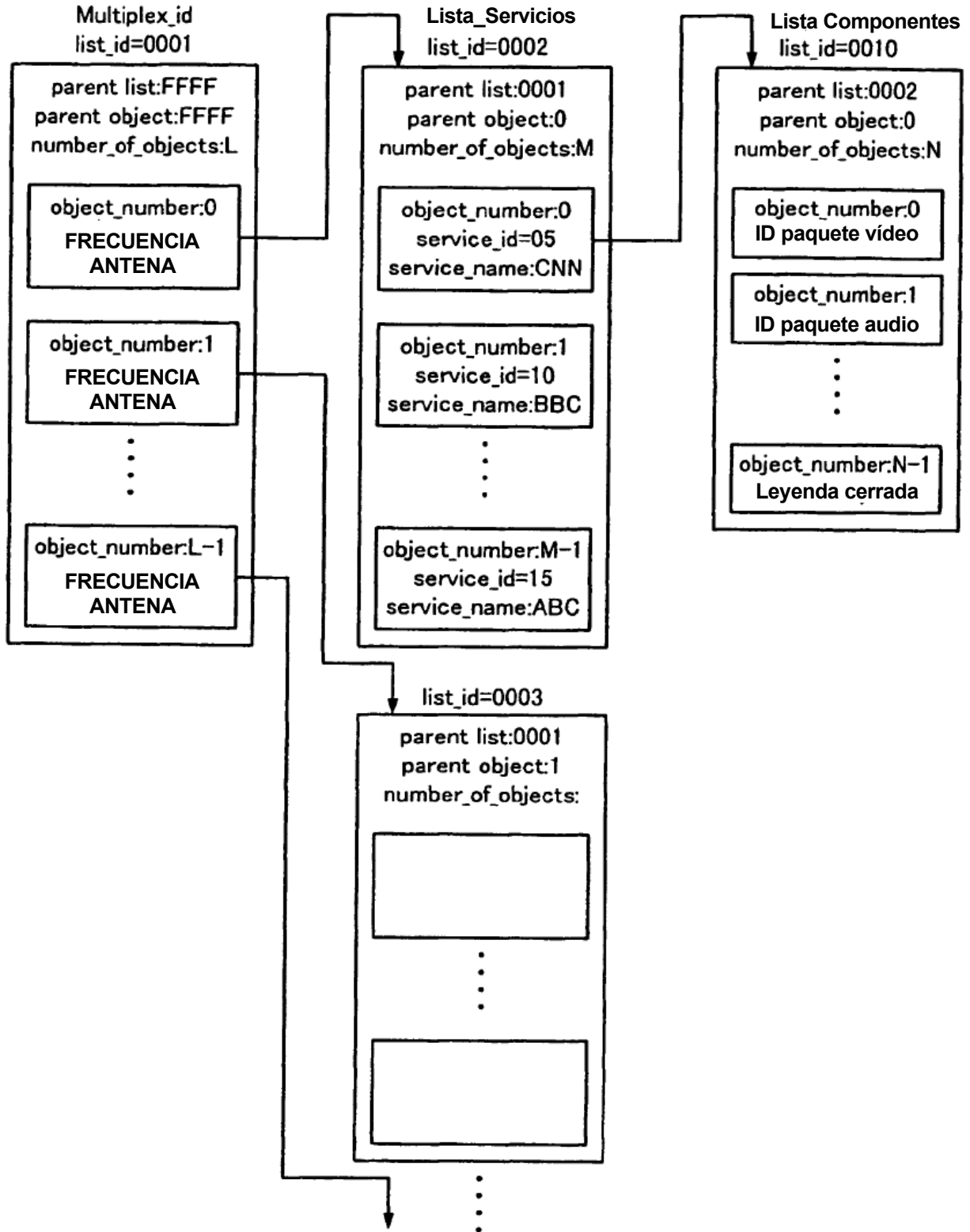


Fig. 6A

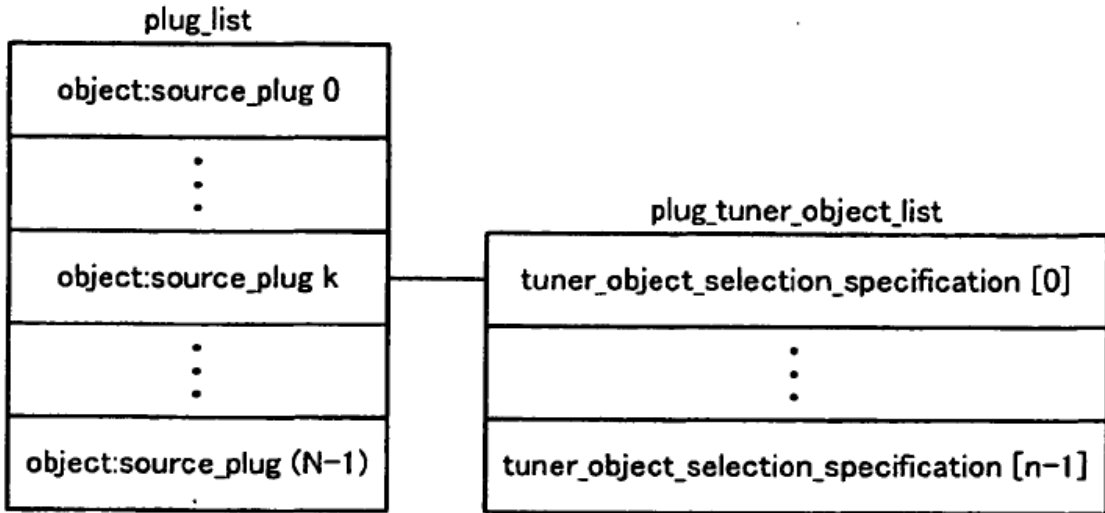


Fig. 6B

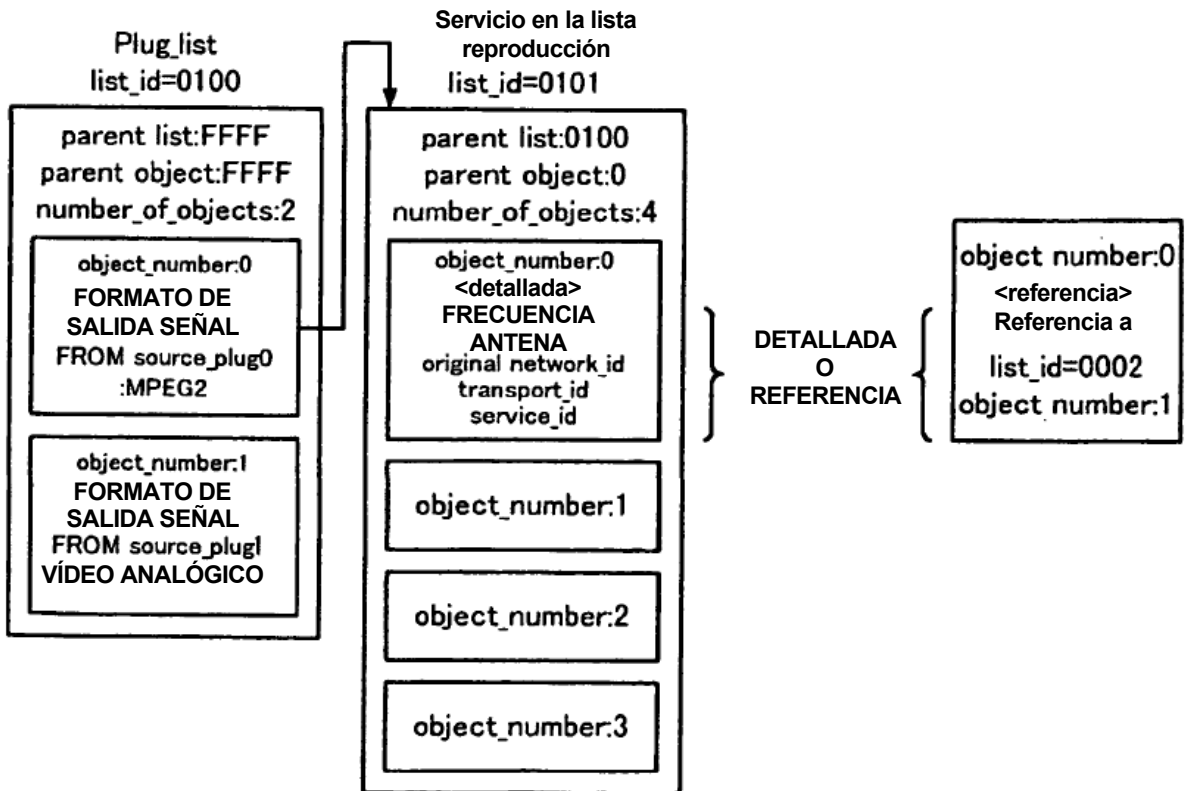


Fig. 7

Código operativo	DIRECT SELECT OBJECT
Operando [0]	source_plug
Operando [1]	subfunción
Operando [2]	number_of_object_selection spesification (n)
Operando [3]	tuner_object_selection_specification [0]
⋮	
⋮	⋮
⋮	tuner_object_selection_specification [n-1]

Fig. 8

Código operativo	DIRECT SELECT OBJECT
Operando [0]	(FFh)
Operando [1]	subfunción
Operando [2]	(FFh)

Fig. 9

Código operativo	DIRECT SELECT OBJECT
Operando [0]	source_plug
Operando [1]	estado operativo
Operando [2]	number_of_object_selection spesification (n)
Operando [3]	tuner object_selection_specification [0]
⋮	
⋮	⋮
⋮	tuner_object_selection_specification [n-1]

Fig. 10A

Fig. 10
Fig. 10A
Fig. 10B

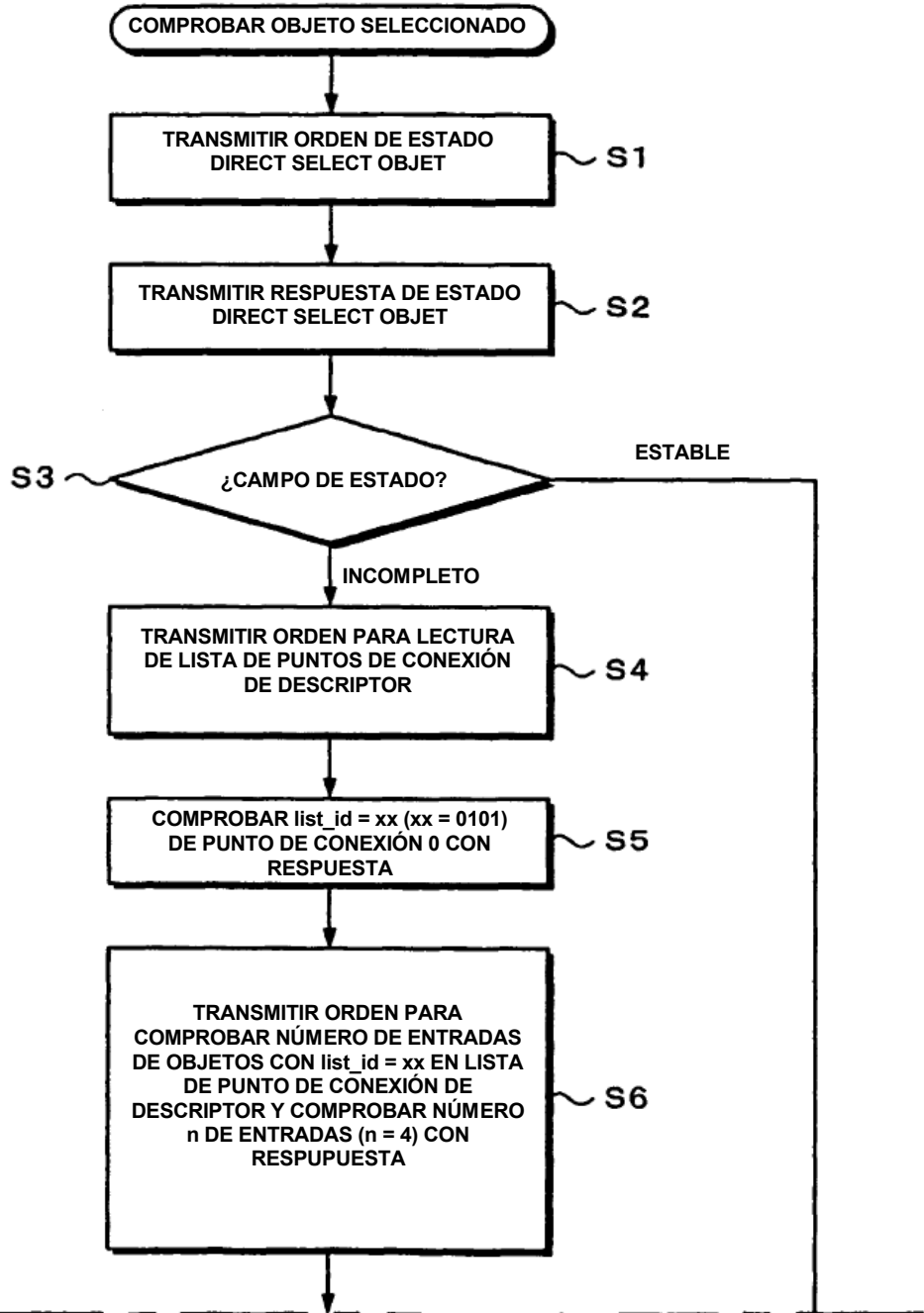


Fig. 10B

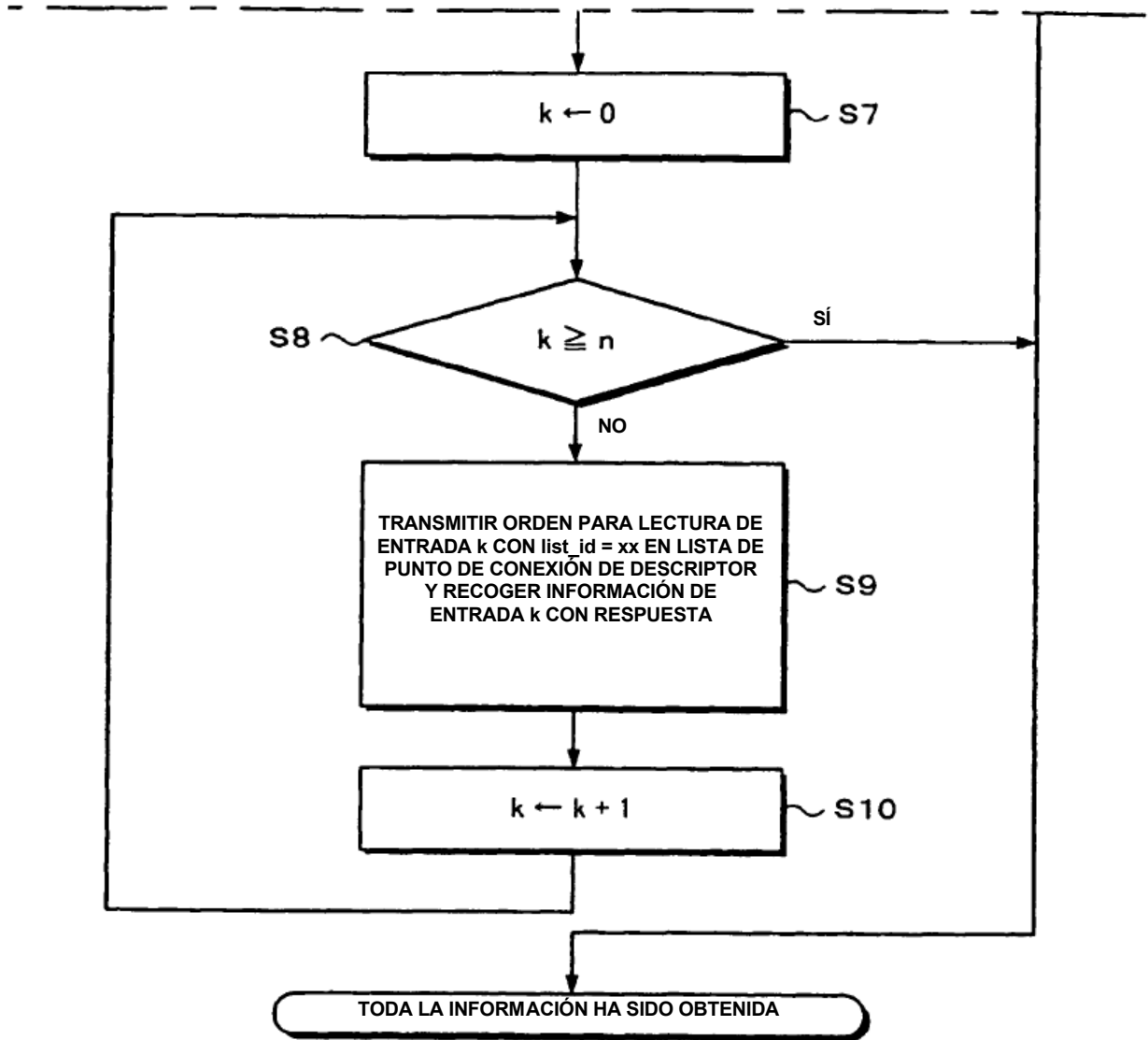


Fig. 11

Código operativo	DIRECT SELECT OBJECT
Operando [0]	source_plug : plug 0
Operando [1]	estado : estable
Operando [2]	number_of_object_selection_specification : 4
Operando [3]	selection_specification [0]
⋮	⋮
Operando [x]	selection_specification [3]

Fig. 12

FRECUENCIA
ANTENA
original network id
transport_id
service_id

Fig. 13

Código operativo	DIRECT SELECT OBJECT
Operando [0]	source_plug : plug 0
Operando [1]	estado : incompleto
Operando [2]	number_of_object_selection_specification : 3
Operando [3]	selection_specification [0] selection_specification [1] selection_specification [2]

Fig. 14

Código operativo		DESCRIPTOR DE LECTURA	
[0]	}	data_id	= xx
[1]			
[2]	}	sub_data_id	= kk
[3]			
[4]		"FF"	
[5]		data_length	= 0
[6]	}	dirección	
[7]			

Fig. 15

Código operativo		DESCRIPTOR DE LECTURA	
[0]	}	data_id	= xx
[1]			
[2]	}	sub_data_id	= k
[3]			
[4]		read_result_status	= OK
[5]		data_length	= yy
[6]	}	dirección	= 0000
[7]			
[8]		entry_length	= zz
		datos	: ANTENA
		datos	: FRECUENCIA
⋮		⋮	⋮
⋮		⋮	⋮
[n]		datos	