

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 424 771**

51 Int. Cl.:

H03M 13/27 (2006.01)

H04L 27/00 (2006.01)

H04L 1/00 (2006.01)

H04L 27/26 (2006.01)

H04L 5/00 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **24.10.2008 E 11160170 (4)**

97 Fecha y número de publicación de la concesión europea: **03.07.2013 EP 2341629**

54 Título: **Aparato y método para el tratamiento de datos**

30 Prioridad:

30.10.2007 GB 0721269

19.11.2007 GB 0722645

20.11.2007 GB 0722728

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

08.10.2013

73 Titular/es:

SONY CORPORATION (100.0%)

1-7-1 Konan, Minato-ku

Tokyo 108-0075, JP

72 Inventor/es:

TAYLOR, MATTHEW PAUL ATHOL;

ATUNGSIRI, SAMUEL y

WILSON, JOHN

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 424 771 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Aparato y método para el tratamiento de datos

Campo del Invento

5 El presente invento se refiere a un aparato de tratamiento de datos utilizable para hacer corresponder símbolos de entrada sobre señales subportadoras de símbolos de Multiplexado Ortogonal por División de Frecuencias (OFDM).

Realizaciones del presente invento pueden proporcionar un transmisor de OFDM.

Antecedentes del Invento

10 La norma de Difusión de Video Digital-Terrestre (DVB-T) utiliza el Multiplexado Ortogonal por División de Frecuencias (OFDM) para comunicar datos que representan imágenes de video y sonido a receptores mediante una señal de comunicaciones de difusión por radio. Se sabe que existen dos modos para la norma DVB-T que son conocidos como el modo 2k y el 8k. El modo 2k proporciona 2048 subportadoras mientras que el modo 8k proporciona 8192 subportadoras. Similarmente para la norma de Difusión de Video Digital para Móviles (DVB-H) se ha proporcionado un modo 4k, en el que el número de subportadoras es de 4096.

15 Los sistemas de codificación de corrección de error tales como la codificación LDPC/BCH, que han sido propuestos para DVB-T2 funcionan mejor cuando el ruido y la degradación de los valores de símbolo resultantes de la comunicación no están correlacionados. Los canales de difusión terrestre pueden sufrir un desvanecimiento correlacionado tanto en los dominios del tiempo como en el de frecuencia. Como tal, separando símbolos codificados en diferentes señales portadoras de símbolo OFDM tanto como sea posible, el rendimiento de esquemas de codificación de corrección de error puede ser incrementado. Consiguientemente, con el fin de mejorar la integridad de datos comunicados utilizando DVB-T o DVB-H, está previsto un entrelazado de símbolos con el fin de entrelazar símbolos de datos de entrada cuando estos símbolos son hechos corresponder sobre las señales subportadoras de un símbolo de OFDM. Tal entrelazador de símbolos comprende una memoria de entrelazador y un generador de direcciones. El entrelazador está dispuesto para introducir en la memoria del entrelazador los símbolos de datos para hacerlos corresponder sobre las señales subportadoras de OFDM, y para extraer de la memoria los símbolos de datos para la subportadoras de OFDM, siendo la extracción en un orden diferente que la introducción, determinándose el orden a partir de un conjunto de direcciones, que son generadas por el generador de direcciones. Para el modo 2k, y el modo 8k, se ha descrito una disposición en la norma DVB-T para generar las direcciones para efectuar la correspondencia. De modo similar para el modo 4k de la norma DVB-H, se ha proporcionado una disposición para generar direcciones para la correspondencia y un generador de direcciones para aplicar o poner en práctica esta correspondencia está descrito en la solicitud de Patente Europea 04251667.4. El generador de direcciones comprende un registro de desplazamiento de realimentación lineal que es utilizable para generar una secuencia de bit pseudo-aleatoria y un circuito de permutación. El circuito de permutación permuta el orden del contenido del registro de desplazamiento de realimentación lineal con el fin de generar una dirección. La dirección proporciona una indicación de una situación de memoria de la memoria del entrelazador para escribir el símbolo de datos de entrada o leer el símbolo de datos de entrada de la memoria del entrelazador para hacerlo corresponder sobre una de las señales subportadoras del símbolo de OFDM. Similarmente, un generador de direcciones en el receptor está previsto para generar direcciones de la memoria del entrelazador para escribir los símbolos de datos recibidos en ella o extraer los símbolos de datos de la memoria del entrelazador para formar una corriente de datos de salida.

20

25

30

35

40 De acuerdo con otro desarrollo de la norma de Difusión Digital de Video Terrestre, conocida como DVB-T2, existe el deseo de mejorar la comunicación de datos, y más particularmente de proporcionar una disposición perfeccionada para entrelazar los símbolos de datos sobre las señales subportadoras de símbolos de OFDM.

45 El documento EP 1463255 describe un aparato de tratamiento de datos que está dispuesto para entrelazar símbolos de datos que han de ser comunicados sobre un número predeterminado de señales subportadoras de un símbolo de OFDM. Un entrelazador utiliza una memoria de entrelazador y un generador de direcciones para entrelazar los símbolos de datos de entrada sobre las subportadoras del símbolo de OFDM. El generador de direcciones incluye un registro de desplazamiento de realimentación lineal y un circuito de permutación, que están adaptados para generar direcciones que pueden ser utilizadas para entrelazar los símbolos de datos de entrada sobre las subportadoras de los símbolos de OFDM cuando el número de direcciones es aproximadamente 4k.

Resumen del Invento

50 De acuerdo con un aspecto del presente invento se ha proporcionado un aparato de tratamiento de datos utilizable para hacer corresponder símbolos de datos de entrada que han de ser comunicados sobre un número predeterminado de señales subportadoras de símbolos de Multiplexado Ortogonal por División de Frecuencias (OFDM). El aparato de tratamiento de datos comprende un entrelazador que se puede utilizar para introducir en una memoria el número predeterminado de símbolos de datos para hacerlos corresponder sobre las señales subportadoras de OFDM, y para

5 extraer de la memoria los símbolos de datos para las subportadoras de OFDM para efectuar la correspondencia, siendo la extracción en un orden diferente que la introducción, siendo determinado el orden a partir de un conjunto de direcciones, con el efecto de que los símbolos de datos son entrelazados sobre las señales subportadoras. El aparato de tratamiento de datos incluye un generador de direcciones utilizable para generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de datos de entrada para hacer corresponder los símbolos de datos de entrada sobre las señales subportadoras. El generador de direcciones comprende un registro de desplazamiento de realimentación lineal que incluye un número predeterminado de etapas de registro, que son utilizables para generar una secuencia de bits pseudo-aleatoria de acuerdo con un generador polinómico, un circuito de permutación dispuesto para recibir el contenido de las etapas del registro de desplazamiento y para permutar el orden de los bits presentes en las etapas del registro de acuerdo con un código de permutación para formar una dirección de una de las subportadoras de OFDM, y una unidad de control utilizable en combinación con un circuito de comprobación de direcciones para regenerar una dirección cuando una dirección generada excede de la dirección válida máxima predeterminada. La dirección válida máxima predeterminada es aproximadamente cuatro mil, el registro de desplazamiento de realimentación lineal tiene once etapas de registro con un generador de polinomios para el registro de desplazamiento de realimentación lineal de $R'_{i-1}[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma, con un bit adicional, una dirección de doce bits. El aparato de tratamiento de datos está caracterizado por que el circuito de permutación está previsto para cambiar el código de permutación, que permuta el orden de los bits de las etapas del registro para formar el conjunto de direcciones desde un símbolo de OFDM a otro.

20 Realizaciones del presente invento pueden proporcionar un aparato de tratamiento de datos utilizable como un entrelazador de símbolos para hacer corresponder símbolos de datos que han de ser comunicados sobre un símbolo de OFDM, que tiene sustancialmente cuatro mil señales subportadoras, que puede proporcionar una mejora en la integridad de los datos comunicados. La mejora es proporcionada como resultado de un cambio del código de permutación, que es utilizado para cambiar el orden de los bits en el registro de desplazamiento de realimentación, desde un símbolo de OFDM a otro. Por ejemplo, el código de permutación utilizado puede ser uno de una secuencia de códigos de permutación diferentes que forma un ciclo, para cada uno de la pluralidad de símbolos de OFDM. Como resultado, se proporciona una mejora en la reducción de la posibilidad de que bits sucesivos o de datos que están próximos en orden en una corriente de datos de entrada sean hechos corresponder sobre la misma subportadora del símbolo de OFDM, de modo que la codificación de corrección de error puede funcionar de una manera más eficiente.

30 En una realización el número de señales subportadoras puede ser un valor sustancialmente comprendido entre dos mil y cuatro mil noventa y seis. Además, el símbolo de OFDM puede incluir subportadoras piloto, que están dispuestas para llevar símbolos conocidos, y la dirección válida máxima predeterminada puede depender de un número de los símbolos de subportadoras piloto presentes en el símbolo de OFDM. Como tal el modo 4k puede ser proporcionado con un entrelazador de símbolos eficiente, por ejemplo para una norma DVB, tal como DVB-T2, DVB-T o DVB-H.

35 En un ejemplo, la secuencia de diferentes códigos de permutación forma la dirección de doce bits $R_i[n]$ para el símbolo de datos i -ésimo a partir del bit presente en la etapa n -ésima de registro $R'_i[n]$ de acuerdo con el código de permutación definido por la tabla:

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

Aunque la secuencia de códigos de permutación puede incluir cualquier número de códigos de permutación, en un ejemplo hay dos códigos de permutación. En un ejemplo, los dos códigos de permutación son:

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

y

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	6	2	7	10	8	0	3	4	1	9	5

40 Por ejemplo, las aproximadamente cuatro mil subportadoras pueden ser proporcionadas como uno de una pluralidad de modos operativos, proporcionando las aproximadamente cuatro mil subportadoras la mitad o menos de la mitad de un número máximo de subportadoras en los símbolos de OFDM de cualquiera de los modos operativos. Los símbolos de datos de entrada pueden ser formados o considerados como primeros conjuntos de símbolos de datos de entrada para hacerlos corresponder sobre primeros símbolos de OFDM y segundos conjuntos de símbolos de datos de entrada para hacerlos corresponder sobre segundos símbolos de OFDM. El aparato de tratamiento de datos puede ser utilizable para entrelazar los símbolos de datos de entrada tanto de los primeros como de los segundos conjuntos de acuerdo con un proceso de entrelazado impar. El proceso de entrelazado impar incluye escribir los primeros conjuntos de símbolos de datos de entrada en una primera parte de la memoria del entrelazador de acuerdo con un orden secuencial de los primeros conjuntos de símbolos de datos de entrada, extraer los primeros conjuntos de símbolos de datos de entrada de la primera parte de la memoria del entrelazador sobre las señales subportadoras de los primeros símbolos de OFDM de acuerdo con

un orden definido por uno de los códigos de permutación de la secuencia, escribir el segundo conjunto de símbolos de datos de entrada en una segunda parte de la memoria del entrelazador de acuerdo con un orden secuencial de los segundos conjuntos de símbolos de datos de entrada, y extraer los segundos conjuntos de símbolos de datos de entrada de la segunda parte de la memoria del entrelazador sobre las señales subportadoras de los segundos símbolos de OFDM de acuerdo con un orden definido por otro de los códigos de permutación de la secuencia.

Los primeros símbolos de OFDM pueden ser símbolos impares de OFDM, y los segundos símbolos de OFDM pueden ser símbolos pares de OFDM.

En algunos transmisores y receptores de OFDM convencionales, que operan de acuerdo con los modos 2k y 8k para DVB-T y con el modo 4k para DVB-H, se han utilizado dos procesos de entrelazado de símbolos en el transmisor y el receptor; uno para símbolos impares de OFDM y uno para símbolos pares de OFDM. Sin embargo, un análisis ha mostrado que los esquemas de entrelazado designados para los entrelazadores de símbolos de 2k y 8k para DVB-T y para el entrelazador de símbolos de 4k para DVB-H funcionan mejor para símbolos impares que para símbolos pares. Hay previstas realizaciones del presente invento de modo que solo se utiliza el proceso de entrelazado de símbolo impar a menos que el transmisor/receptor esté en el modo con el máximo número de subportadoras. Por ello, cuando el número de símbolos de datos que pueden ser llevados por las subportadoras de un símbolo de OFDM en uno de la pluralidad de modos operativos es menor que la mitad del número de símbolos de datos, que pueden ser llevados en un modo operativo que prueba el mayor número de señales subportadoras que soportan datos por símbolo de OFDM, entonces un entrelazador del transmisor y del receptor de los símbolos de OFDM está dispuesto para entrelazar los símbolos de datos tanto de los primeros como de los segundos conjuntos utilizando el proceso de entrelazado impar. Como el entrelazador está entrelazando los símbolos de datos tanto de los primeros como de los segundos conjuntos de símbolos de datos sobre los símbolos de OFDM utilizando el proceso de entrelazado impar, el entrelazador utiliza diferentes partes de la memoria del entrelazador para escribir y para extraer los símbolos de datos. Así, comparado con el ejemplo en el que el entrelazador está utilizando el proceso de entrelazado impar y el proceso de entrelazado par para entrelazar los primeros y segundos conjuntos de símbolos de datos sobre un primer y segundo símbolos de OFDM sucesivos, que utiliza la memoria disponible, la cantidad de capacidad de memoria utilizada es dos veces el número de símbolos de datos que pueden ser llevados por un símbolo de OFDM para el entrelazado impar solamente. Esto es comparado con un requisito de memoria de una vez el número de símbolos de datos, que pueden ser llevados en un símbolo de OFDM en el modo con el mayor número de símbolos de datos por símbolo de OFDM utilizando tanto los procesos de entrelazado impar como par. Sin embargo, el número de subportadoras por símbolo de OFDM para este modo operativo máximo es dos veces la capacidad del siguiente número mayor de subportadoras por símbolo de OFDM para cualquier otro modo operativo con el siguiente mayor número de subportadoras por símbolo de OFDM.

De acuerdo con algunos ejemplos por ello, puede preverse un tamaño mínimo de la memoria del entrelazador de acuerdo con el número máximo de símbolos de datos de entrada que pueden ser llevados sobre las subportadoras de los símbolos de OFDM que están disponibles para llevar los símbolos de datos de entrada en cualquiera de los modos operativos.

En algunas realizaciones el modo operativo que proporciona el número máximo de subportadoras por símbolo de OFDM es un modo de 32k. Nuestros modos pueden incluir uno o más de los modos de 1K, 2K, 4K, 8K y 16K. Así, como se apreciará a partir de la anterior explicación, en el modo 32K los procesos de entrelazado impar y par son utilizados para entrelazar los símbolos de datos, de modo que el tamaño de la memoria del entrelazador puede ser lo suficiente justo para tener en cuenta 32K símbolos de datos. Sin embargo, para el modo de 16K y cualquiera de los otros modos, entonces solo es utilizado el proceso de entrelazado impar, de manera que con el modo de 16K se requiere un tamaño de memoria equivalente de 32K símbolos, con el modo de 4K se requiere un tamaño de memoria equivalente de 8K símbolos, y con el modo de 2K se requiere un tamaño de memoria equivalente de 4K símbolos.

De acuerdo con otro aspecto del presente invento se ha proporcionado un aparato de tratamiento de datos utilizable para hacer corresponder símbolos de datos de entrada que han de ser comunicados sobre un número predeterminado de señales subportadoras de símbolos de Multiplexado Ortogonal por División de Frecuencias OFDM, siendo determinado el número predeterminado de señales subportadoras de acuerdo con uno de una pluralidad de modos operativos e incluyendo los símbolos de datos de entrada primeros conjuntos de símbolos de datos de entrada para hacerlos corresponder sobre primeros símbolos de OFDM y segundos conjuntos de símbolos de datos de entrada para hacerlos corresponder sobre segundos símbolos de OFDM. El aparato de tratamiento de datos comprendiendo un entrelazador utilizable para introducir en una memoria el número predeterminado de símbolos de datos para hacerlos corresponder sobre las señales portadoras de OFDM, y para extraer de la memoria los símbolos de datos para las portadoras de OFDM para efectuar la correspondencia, siendo la extracción en un orden diferente que la introducción, siendo determinado el orden a partir de un conjunto de direcciones, con el efecto de que los símbolos de datos son entrelazados sobre las señales subportadoras,

un generador de direcciones utilizable para generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de entrada para hacer corresponder los símbolos de datos de entrada sobre una de las señales

subportadoras, comprendiendo el generador de direcciones

un registro de desplazamiento de realimentación tiene que incluye un número predeterminado de etapas de registro y que es utilizable para generar una secuencia de bits pseudo-aleatoria de acuerdo con un generador polinómico,

5 un circuito de permutación utilizable para recibir el contenido de las etapas de registro de desplazamiento y para permutar el orden de los bits presentes en las etapas de registro de acuerdo con un código de permutación para formar una dirección de una de las subportadoras de OFDM, y

10 una unidad de control utilizable en combinación con un circuito de comprobación de direcciones para regenerar una dirección cuando una dirección generada excede de una dirección válida máxima predeterminada. Uno de una pluralidad de modos operativos proporciona aproximadamente cuatro mil subportadoras por símbolo de OFDM, proporcionando las cuatro mil subportadoras aproximadamente la mitad o menos de la mitad de un número máximo de subportadoras en los símbolos de OFDM de cualquiera de los modos operativos,

la dirección válida máxima predeterminada es aproximadamente cuatro mil,

15 el registro de desplazamiento de realimentación tiene once etapas de registro con un generador polinómico para el registro de desplazamiento de realimentación lineal de $R'_i[10]=R'_{i-1}[0] \oplus R'_{i-1}[2]$ y el código de permutación forma, con un tipo adicional, una dirección de doce bits, y el aparato de tratamiento de datos está adaptado para entrelazar los símbolos de datos de entrada procedente tanto de primeros como de segundos conjuntos de acuerdo con un proceso de entrelazado impar. Incluyendo el proceso de entrelazado impar

escribir los primeros conjuntos de símbolos de datos de entrada en una primera parte de la memoria del entrelazador de acuerdo con un orden secuencial de los primeros conjuntos de símbolos de datos de entrada,

20 extraer los primeros conjuntos de símbolos de datos de entrada de la primera parte de la memoria del entrelazador sobre las señales subportadoras de los primeros símbolos de OFDM de acuerdo con un orden definido por el conjunto de direcciones,

escribir el segundo conjunto de símbolos de datos de entrada en la segunda parte de la memoria del entrelazador de acuerdo con un orden secuencial de los segundos conjuntos de símbolos de datos de entrada, y

25 extraer los segundos conjuntos de símbolos de datos de entrada de la segunda parte de la memoria del entrelazador sobre las señales subportadoras de los segundos símbolos de OFDM de acuerdo con un orden definido por un conjunto de direcciones.

30 Distintos aspectos y características del presente invento están definidas en las reivindicaciones adjuntas. Otros aspectos del presente invento incluyen un método de hacer corresponder símbolos de entrada que han de ser comunicados sobre un número predeterminado de señales subportadoras de un símbolo de Multiplexado Ortogonal por División de Frecuencias (OFDM), así como un transmisor.

Breve Descripción de los Dibujos

A continuación se describirán realizaciones del presente invento a modo de ejemplo solamente con referencia a los dibujos adjuntos, en los que partes similares están provistas con números de referencia correspondientes, y en los que:

35 La fig. 1 es un diagrama de bloques esquemático de un transmisor de OFDM Codificado que puede ser utilizado, por ejemplo, con la norma DVB-T2.

La fig. 2 es un diagrama de bloques esquemático de partes del transmisor mostrado en la fig. 1 en el que un dispositivo que hace corresponder símbolos y un constructor de tramas ilustran el funcionamiento de un entrelazador.

La fig. 3 es un diagrama de bloques esquemático del entrelazador de símbolos mostrado en la fig. 2.

40 La fig. 4 es un diagrama de bloques esquemático de una memoria de entrelazador mostrada en la fig. 3 y el desentrelazador de símbolos correspondiente en el receptor.

La fig. 5 es un diagrama de bloques esquemático de un generador de direcciones mostrado en la fig. 3 para el modo 4k.

La fig. 6 es un diagrama de bloques esquemático de un receptor de OFDM Codificado que puede ser utilizado, por ejemplo, con la norma DVB-T2.

45 La fig. 7 es un diagrama de bloques esquemático de un desentrelazador de símbolos que aparece en la fig. 6.

La fig. 8(a) es un diagrama que ilustra resultados de un entrelazador para símbolos pares de OFDM y la fig. 8(b) es un

diagrama que ilustra resultados para símbolos impares de OFDM; las figs. 8(a) y 8(b) muestran gráficos de la distancia en la salida del entrelazador de subportadoras que eran adyacentes en la entrada del entrelazador.

La fig. 9 proporciona un diagrama de bloques esquemático del entrelazador de símbolos mostrado en la fig. 3, que ilustra un modo operativo en el que el entrelazado es realizado de acuerdo con un modo de entrelazado impar solamente; y

5 La fig. 10 proporciona un diagrama de bloques esquemático del desentrelazador de símbolos mostrado en la fig. 7, que ilustra el modo operativo en el que el entrelazado es realizado de acuerdo con el modo de entrelazado impar solamente.

Descripción de Realizaciones Preferidas

10 La siguiente descripción es proporcionada para ilustrar la operación de un entrelazador de símbolos de acuerdo con la técnica actual, aunque se apreciará que el entrelazador de símbolos puede ser utilizado con otros modos, otras normas DVB y otros sistemas de OFDM.

15 La fig. 1 proporciona un diagrama de bloques ejemplar de un transmisor de OFDM Codificado que puede ser utilizado por ejemplo para transmitir imágenes de video y señales de audio de acuerdo con la norma DVB-T2. En la fig. 1 un programa fuente genera datos que han de ser transmitidos por el transmisor de COFDM. Un codificador de video 2, y un codificador de audio 4 y un codificador de datos 6 generan video, audio y otros datos que han de ser transmitidos que son alimentados a un multiplexor 10 de programas. La salida del multiplexor 10 de programas forma una corriente multiplexada con otra información requerida para comunicar el video, audio y otros datos. El multiplexor 10 proporciona una corriente sobre un canal 12 de conexión. Puede haber muchas corrientes multiplexadas que son alimentadas a diferentes ramas A, B, etc. Por simplicidad, solo se describirá la rama A.

20 Como se ha mostrado en la fig. 1, un transmisor 20 de COFDM recibe la corriente en un bloque 22 de adaptación de multiplexor y dispersión de energía. El bloque 22 de adaptación de multiplexor y dispersión de energía hace aleatorios los datos y alimenta los datos apropiados a un codificador 24 de corrección de error de reenvío que realiza una codificación de corrección de error de la corriente. Un entrelazador 26 de bits está previsto para entrelazar los bits de datos codificados que para el ejemplo de DVB-T2 es la salida del codificador de LDPC/BCH. La salida del entrelazador 26 de bits es alimentada a un bit a un dispositivo de correspondencia 28 de bit a constelación, que hace corresponder grupos de bits sobre un punto de constelación, que ha de ser utilizado para transportar los bits de datos codificados. Las salidas procedentes del dispositivo de correspondencia 28 de bits a constelación son etiquetas de punto de constelación que representan componentes reales e imaginarios. Las etiquetas del punto de constelación representan símbolos de datos formados a partir de dos o más bits dependiendo del esquema de modulación utilizado. Éstas serán denominadas como celdas de datos. Estas celdas de datos son hechas pasar a través de un entrelazador 30 de tiempo cuyo efecto es entrelazar celdas de datos que resultan de múltiples palabras de código de LDPC.

35 Las celdas de datos son recibidas por un constructor 32 de tramas, con celdas de datos producidas por la rama B etc., en la fig. 1, mediante otros canales 31. El constructor 32 de tramas forma entonces muchas celdas de datos en secuencias que han de ser transportadas sobre símbolos de COFDM, donde un símbolo de COFDM comprende un numero de celdas de datos, siendo hecha corresponder cada celda de datos sobre una de las subportadoras. El número de subportadoras dependerá del modo de operación del sistema, que puede incluir uno de entre 1k, 2k, 4k, 8k, 16k ó 32k, cada uno de los cuales proporciona un número diferente de subportadoras de acuerdo, por ejemplo con la siguiente tabla:

Modo	Subportadoras
1K	756
2K	1512
4K	3024
8K	6048
16K	12096
32K	24192

Número de Subportadoras Adaptado de DVB-T/H

40 Así en un ejemplo, el número de subportadoras para el modo de 4k es tres mil veinticuatro. Para el sistema DVB-T2, el número de subportadoras por símbolo de OFDM puede variar dependiendo del número de portadoras piloto y otras reservadas. Así, en DVB-T2, de modo distinto a DVB-T, el número de subportadoras para llevar datos no está fijado. Los difusores pueden seleccionar uno de los modos operativos de entre 1k, 2k, 4k, 8k, 16k, 32k proporcionando cada uno un rango de subportadoras para datos por símbolo de OFDM, siendo el máximo disponible para cada uno de estos modos 1024, 2048, 4096, 8192, 16384, 32768 respectivamente. En DVB-T2 una trama de capa física está compuesta de muchos símbolos de OFDM. Típicamente la trama comienza con uno o más preámbulos o símbolos P2 de OFDM, que van a 45 continuación seguidos por un número de símbolos de OFDM que llevan carga útil. El final de la trama de capa física es marcado por símbolos que cierran la trama. Para cada modo operativo, el número de subportadoras puede ser diferente para cada tipo de símbolo. Además, éste puede variar para cada uno de acuerdo a si la extensión de ancho de banda es

seleccionada, o si la reserva de tonos es permitida y de acuerdo a qué diseño de subportadora piloto ha sido seleccionada. Como tal es difícil una generalización a un número específico de subportadoras por símbolo de OFDM. Sin embargo, el entrelazador de frecuencia para cada modo puede entrelazar cualquier símbolo cuyo número de subportadoras es menor o igual que el número disponible máximo de subportadoras para el modo dado. Por ejemplo, en el modo 1k, el entrelazador funcionaría para símbolos que tuvieran el número de subportadoras menor o igual a 1024 y para el modo 16k, siendo el número de subportadoras menor o igual a 16384.

La secuencia de celdas de datos que ha de ser llevada en cada símbolo de COFDM es a continuación hecha pasar al entrelazador 33 de símbolos. El símbolo de COFDM es a continuación generado por un bloque 37 constructor de símbolos de COFDM que introduce señales piloto y de sincronización alimentadas desde un formador 36 de señales piloto y embebida. Un modulador 38 de OFDM forma entonces el símbolo de OFDM en el dominio de tiempo que es alimentado a un procesador 40 de inserción de "guarda" o protección para generar un intervalo de guarda entre símbolos, y a continuación a un convertidor 42 de digital a analógico y finalmente a un amplificador de RF dentro de un extremo frontal 44 de RF para difusión eventual por el transmisor de COFDM desde una antena 46.

Como se ha explicado antes, el presente invento proporciona una capacidad para proporcionar una correspondencia casi óptima de los símbolos de datos sobre las señales subportadoras de OFDM. De acuerdo con la técnica ejemplar el entrelazador de símbolos está previsto para efectuar una correspondencia óptima de símbolos de datos de entrada sobre señales subportadoras de COFDM de acuerdo con un código de permutación y generador polinómico, que ha sido verificado por análisis de simulación.

Como se ha mostrado en la fig. 2, se ha proporcionado una ilustración ejemplar más detallada del dispositivo de correspondencia 28 del bit a constelación de símbolos y del constructor 32 de tramas para ilustrar una realización ejemplar de la técnica actual. Los bits de datos recibidos desde el entrelazador 26 de bits mediante un canal 62 son agrupados en conjuntos de bits que han de ser hechos corresponder sobre una celda de datos, de acuerdo con un número de bits por símbolo proporcionado por el esquema de modulación. Los grupos de bits, que forman una palabra de datos, son alimentados en paralelo mediante canales de datos 64 al procesador 66 de correspondencia. El procesador 66 de correspondencia selecciona entonces uno de los símbolos de datos, de acuerdo con una correspondencia previamente asignada. El punto de constelación, está representado por un componente real y uno imaginario, que es proporcionado al canal 29 de salida como uno de un conjunto de entradas al constructor 32 de tramas.

El constructor 32 de tramas recibe las celdas de datos procedentes del dispositivo de correspondencia 28 de bit a constelación a través del canal 29, junto con celdas de datos procedentes de los otros canales 31. Después de construir una trama de muchas secuencias de celdas de COFDM, las celdas de cada símbolo de COFDM son escritas a continuación en una memoria 100 del entrelazador y extraídas de la memoria 100 del entrelazador de acuerdo con direcciones escritas y direcciones leídas generadas por un generador 102 de direcciones. De acuerdo con el orden de escritura y extracción, se consigue el entrelazado de las celdas de datos, generando direcciones apropiadas. La operación del generador 102 de direcciones y de la memoria 100 del entrelazador será descrita con más detalle brevemente con referencia a las figs. 3, 4 y 5. Las celdas de datos entrelazadas son a continuación combinadas con símbolos piloto y de sincronización recibidos procedentes del formador 36 de señalización piloto y embebido a un constructor 37 de símbolos de OFDM, para formar el símbolo de COFDM, que es alimentado al modulador 38 de OFDM como se ha explicado anteriormente.

Entrelazador

La fig. 3 proporciona un ejemplo de partes del entrelazador de símbolos 33, que ilustra la técnica actual para entrelazar símbolos. En la fig. 3 las celdas de datos de entrada procedentes del constructor 32 de tramas son escritas en la memoria 100 del entrelazador. Las celdas de datos son escritas en la memoria 100 del entrelazador de acuerdo con una dirección escrita alimentada desde el generador 102 de direcciones sobre el canal 104, y extraídas de la memoria 100 del entrelazador de acuerdo con una dirección leída alimentada desde el generador 102 de direcciones sobre un canal 106. El generador 102 de direcciones genera la dirección escrita y la dirección leída como se ha explicado a continuación, dependiendo de si el símbolo de COFDM es impar o par, que es identificado a partir de una señal alimentada desde un canal 108, y dependiendo de un modo seleccionado, que es identificado a partir de una señal alimentada desde un canal 110. Como se ha explicado, el modo puede ser uno de entre un modo 1k, un modo 2k, un modo 4k, un modo 8k, un modo 16k o un modo 32k. Como se ha explicado a continuación, la dirección escrita y la dirección leída son generadas de manera diferente para símbolos impar y par como se ha explicado con referencia a la fig. 4, que proporciona una aplicación ejemplar de la memoria 100 del entrelazador.

En el ejemplo mostrado en la fig. 4, la memoria del entrelazador está mostrada como que comprende una parte superior 100 que ilustra la operación de la memoria del entrelazador en el transmisor y una parte inferior 340, que ilustra la operación de la memoria del desentrelazador en el receptor. El entrelazador 100 y el desentrelazador 340 están mostrados juntos en la fig. 4 con el fin de facilitar la comprensión de su operación. Como se ha mostrado en la fig. 4, una representación de la comunicación entre el entrelazador 100 y el desentrelazador 340 mediante otros dispositivos y

mediante un canal de transmisión ha sido simplificada y representada como una sección 140 entre el entrelazador 100 y el desentrelazador 340. La operación del entrelazador 100 está descrita en los siguientes párrafos:

Aunque la fig. 4 proporciona una ilustración solo de cuatro celdas de datos de entrada sobre un ejemplo de cuatro señales subportadoras de un símbolo de COFDM, se apreciará que la técnica ilustrada en la fig. 4 puede ser extendida a un número mayor de subportadoras tales como 756 para el modo 1k, 1512 para el modo 2k, 3024 para el modo 4k y 6048 para el modo 8k, 12096 para el modo 16k y 24192 para el modo 32k.

El direccionamiento de entrada y salida de la memoria 100 del entrelazador mostrado en la fig. 4 está mostrado para símbolos impares y pares. Para un símbolo par de COFDM las celdas de datos son tomadas del canal 77 de entrada y escritas en la memoria 124.1 del entrelazador de acuerdo con una secuencia de direcciones 120 generadas para cada símbolo de COFDM por el generador 102 de direcciones. Las direcciones de escritura son aplicadas para el símbolo par de modo que se efectúe un entrelazado ilustrado por el mezclado al azar de las direcciones escritas. Por ello, para cada símbolo entrelazado $y(h(q))=y'(q)$.

Para símbolos impares se ha utilizado la misma memoria 124.2 del entrelazador. Sin embargo, como se ha mostrado en la fig. 4 para el símbolo impar, el orden 132 de escritura está en la misma secuencia de direcciones utilizada para leer el símbolo par previo 126. Esta característica permite las aplicaciones del entrelazador de símbolo impar y par para utilizar solamente una memoria 100 del entrelazador siempre que la operación de extracción para una dirección dada sea realizada antes de la operación de escritura. Las celdas de datos escritas en la memoria 124 del entrelazador durante símbolos impares son extraídas a continuación en una secuencia 134 generada por el generador 102 de direcciones para el siguiente símbolo par de COFDM y así sucesivamente. Así solamente es generada una dirección por símbolo, siendo la introducción y escritura para el símbolo impar/par de COFDM realizadas contemporáneamente.

En resumen, como se ha representado en la fig. 4, una vez que el conjunto de direcciones $H(q)$ ha sido calculado para todas las subportadoras activas, el vector de entrada $Y' = (y_0', y_1', y_2' \dots y_{N_{max}-1}')$ es tratado para producir el vector entrelazado $Y = (y_0, y_1, y_2 \dots y_{N_{max}-1})$ definido por:

$$y_{H(q)} = y'_q \text{ para símbolos pares para } q = 0, \dots, N_{max}-1$$

$$y_q = y'_{H(q)} \text{ para símbolos impares para } q = 0, \dots, N_{max}-1$$

En otras palabras, para símbolos pares de OFDM las palabras introducidas son escritas en un modo permutado a una memoria y leídas de nuevo en un modo secuencial, mientras que para símbolos impares, son escritas secuencialmente y leídas de nuevo permutadas. En el caso anterior, la permutación $H(q)$ es definida por la siguiente tabla:

q	0	1	2	3
H(q)	1	3	0	2

Tabla 1: permutación para un caso simple en el que $N_{max} = 4$

Como se ha mostrado en la fig. 4, el desentrelazador 340 funciona para invertir el entrelazado aplicado por el entrelazador 100, aplicando el mismo conjunto de direcciones como es generado por un generador de direcciones equivalente, pero aplicando las direcciones escrita y extraída en sentido inverso. Como tal, para símbolos pares, las direcciones escritas 342 están en orden secuencial, mientras que las direcciones extraídas 344 son proporcionadas por el generador de direcciones. De forma correspondiente, para los símbolos impares, el orden 346 escritura es determinado a partir del conjunto de direcciones generadas por el generador de direcciones, mientras que el 348 de extracción es en orden secuencial.

Generación de Direcciones para el Modo 4k

Un diagrama de bloques esquemático del algoritmo utilizado para generar la función de permutación $H(q)$ está representado en la fig. 5 para el modo 4k. En la fig. 5 un registro de desplazamiento de realimentación lineal está formado por doce etapas 200 de registro de desplazamiento, con el fin de generar una dirección entre 0 y cuatro mil noventa y cinco, y una puerta O exclusiva 202 que está conectada a las etapas del registro de desplazamiento 200 de acuerdo con un generador polinómico. Por ello, de acuerdo con el contenido del registro 200 de desplazamiento un bit siguiente del registro de desplazamiento es proporcionado desde la salida de la puerta O exclusiva 202 realizando una función de O exclusiva sobre el contenido del registro de desplazamiento $R[0]$ y la etapa de registro $R[2]$. De acuerdo con el generador polinómico se genera una secuencia de bits pseudo-aleatoria a partir del contenido del registro 200 de desplazamiento. Sin embargo, con el fin de generar una dirección para el modo 4k como se ha ilustrado, está previsto un circuito de permutación 210 que permuta de manera efectiva el orden de los bits dentro del registro 200 de desplazamiento desde un orden $R_i[n]$ a un orden $R_j[n]$ en la salida del circuito de permutación 210. Once bits procedentes de la salida del circuito de permutación 210 son alimentados a continuación sobre un canal de conexión 212 a los que es añadido un bit más significativo mediante un canal 214 que es proporcionado por un circuito conmutador 218. Una dirección de doce bits es

5 generada por ello sobre el canal 212. Sin embargo, con el fin de asegurar la autenticidad de una dirección, un circuito 216 de comprobación de direcciones analiza la dirección generada para determinar si excede del número máximo de señales subportadoras. Si lo hace, entonces se genera una señal de control y es alimentada mediante un canal de conexión 220 a una unidad de control 224. Si la dirección generada excede del número máximo de señales portadoras entonces esta dirección es rechazada y se vuelve a generar una nueva dirección para el símbolo particular.

En resumen una palabra R'_i de (N_r-1) bits es definida, con $N_r = \log_2 M_{\max}$, donde $M_{\max} = 4096$ en el modo 4k, utilizando un (Registro de Desplazamiento de Realimentación Lineal) LFSR.

Los polinomios utilizados para generar esta secuencia son los siguientes:

modo 4k: $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$

10 donde i varía desde 0 a $M_{\max} - 1$.

Una vez que se ha generado una palabra R'_i , va a través de una permutación a producir otra palabra de (N_r-1) bits llamada R_i . R_i es derivada de R'_i por las permutaciones de bits dadas en la tabla siguiente.

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

Tabla: Permutación de bits para el modo 4K.

15 Como un ejemplo, para el código de permutación anterior esto significa que para el modo 4k, el número 10 de bits de R'_i es enviado en el número 7 de posición de bits de R_i .

La dirección $H(q)$ es a continuación derivada de R_i mediante la siguiente ecuación:

$$H(q) = (i \bmod 2) \cdot 2^{N_r-1} + \sum_{j=0}^{N_r-2} R_i(j) \cdot 2^j$$

La parte de $(i \bmod 2) \cdot 2^{N_r-1}$ de la anterior ecuación está representada en la fig. 5 por el bloque de conmutación T 218.

20 Una comprobación de dirección es realizada a continuación sobre $H(q)$ para verificar que la dirección generada está dentro del rango de direcciones aceptables: si $(H(q) < N_{\max})$, donde en un ejemplo $N_{\max} = 3024$ en el modo 4K, entonces la dirección es válida. Si la dirección no es válida, la unidad de control es informada e intentará generar una nueva $H(q)$ incrementando el índice i .

25 La misión del bloque de conmutación es asegurar que no se genera una dirección que exceda de dos veces N_{\max} en una fila. En efecto, si se hubiera generado un valor excesivo, esto significa que el MSB (es decir el bit de conmutación) de la dirección $H(q)$ era uno. Así el siguiente valor generado tendrá un MSB establecido a cero, asegurando producir una dirección válida.

Las siguientes ecuaciones suman el comportamiento completo y ayudan a comprender la estructura del bucle de este algoritmo:

30 $q = 0;$
para $(i=0; i < M_{\max}; i = i + 1)$

$$\{ H(q) = (i \bmod 2) \cdot 2^{N_r-1} + \sum_{j=0}^{N_r-2} R_i(j) \cdot 2^j ;$$

si $(H(q) < N_{\max})$ $q = q+1;$

35 Como se explicará brevemente, en un ejemplo del generador de direcciones, el código de permutación antes mencionado es utilizado para generar direcciones para todos los símbolos de OFDM. En otro ejemplo, los códigos de permutación pueden ser cambiados entre símbolos, con el efecto de que se forma un ciclo de un conjunto de códigos de permutación para sucesivos símbolos de OFDM. Con este fin, las líneas de control 108, 110 que proporcionan una indicación en cuanto a si el símbolo de OFDM es impar o par y el modo actual son utilizados para seleccionar el código de permutación. Este modo ejemplar en el que se forma un ciclo de una pluralidad de códigos de permutación es particularmente apropiado para el ejemplo en el que solo es utilizado el entrelazador impar, que se explicará posteriormente. Unas señal que indica que debería utilizarse un código de permutación diferente es proporcionada mediante un canal de control 111. En un ejemplo los posibles códigos de permutación son almacenados previamente en el circuito 210 del código de permutación. En otro

ejemplo, la unidad de control 224 suministra el nuevo código de permutación que ha de ser utilizado para un símbolo de OFDM.

Receptor

5 La fig. 6 proporciona una ilustración ejemplar de un receptor que puede ser utilizado con la técnica actual. Como se ha mostrado en la fig. 6, una señal de COFDM es recibida por una antena 300 y detectada por un sintonizador 302 y convertida en una forma digital por un convertidor 304 de analógico a digital. Un procesador 306 de eliminación de intervalo de guarda elimina el intervalo de guarda de un símbolo de COFDM recibido, antes de que los datos sean recuperados desde el símbolo de COFDM utilizando un procesador 308 de Transformada Rápida de Fourier (FFT) en combinación con un estimador de canal y corrección 310 en cooperación con una unidad 311 de descodificación de señalización-embebida, de acuerdo con las técnicas conocidas. Los datos desmodulados son recuperados a partir de un dispositivo 312 de correspondencia y alimentados a un desentrelazador 314 de símbolos, que funciona para efectuar la correspondencia inversa del símbolo de datos recibidos para regenerar una corriente de datos de salida con los datos desentrelazados.

10 El desentrelazador 314 de símbolos es formado a partir de un aparato de tratamiento de datos como se ha mostrado en la fig. 6 con una memoria 540 de entrelazador y un generador 542 de direcciones. La memoria del entrelazador es como se ha mostrado en la fig. 4 y opera como se ha explicado ya anteriormente para efectuar el desentrelazado utilizando conjuntos de direcciones generadas por el generador 542 de direcciones. El generador 542 de direcciones está formado como se ha mostrado en la fig. 7 y está dispuesto para generar direcciones correspondientes para hacer corresponder los símbolos de datos recuperados a partir de cada una de las señales subportadoras de COFDM a una corriente de datos de salida.

15 Las partes restantes del receptor de COFDM mostrado en la fig. 6 están previstas para efectuar la descodificación 318 de corrección de error para corregir errores y recuperar una estimación de los datos fuente.

20 Una ventaja proporcionada por la técnica actual tanto para el receptor como para el transmisor es que un entrelazador de símbolos que opera en los receptores y transmisores puede ser conmutado entre el modo 1k, 2k, 4k, 8k, 16k, 32k cambiando el generador de polinomios y el orden de permutación. Por tanto el generador 542 de direcciones mostrado en la fig. 7 incluye una entrada 544, que proporciona una indicación del modo así como una entrada 546 que indica si hay símbolos pares/impares de COFDM. Una aplicación flexible es proporcionada por ello debido a que un entrelazador y un desentrelazador de símbolos pueden ser formados como se ha mostrado en las figs. 3 y 7, con un generador de direcciones como se ha ilustrado en la fig. 5. El generador de direcciones puede por ello ser adaptado a los diferentes modos cambiando los polinomios generadores y los órdenes de permutación indicados para cada uno de los modos. Por ejemplo, esto puede ser efectuado utilizando un cambio de software. Alternativamente, en otras realizaciones, una señal embebida que indica el modo de la transmisión de DVB-T2 puede ser detectado en el receptor en la unidad 311 de tratamiento de señalización embebida y utilizado para configurar automáticamente el desentrelazador de símbolos de acuerdo con el modo detectado.

25 30 35 Uso óptimo de entrelazadores impares

Como se ha mostrado en la fig. 4, dos procesos de entrelazado de símbolos, uno para símbolos pares de COFDM y uno para símbolos impares de COFDM permiten que la cantidad de memoria utilizada durante el entrelazado sea reducida. En el ejemplo mostrado en la fig. 4, el orden de escritura para el símbolo impar es el mismo que el orden de extracción para el símbolo par por ello, mientras está siendo leído un símbolo impar desde la memoria, puede describirse un símbolo par en el lugar desde recién leído; subsiguientemente, cuando el símbolo par es extraído desde la memoria, el símbolo impar siguiente puede ser escrito en la posición recién leída.

35 40 45 La selección del generador de polinomios y los códigos de permutación explicada anteriormente han sido identificados siguiendo análisis de simulación del rendimiento relativo del entrelazador. El rendimiento relativo del entrelazador ha sido evaluado utilizando una capacidad relativa del entrelazador para separar símbolos sucesivos o una "calidad de entrelazado". La medida relativa de la calidad del entrelazador es determinada definiendo una distancia D (en número de subportadoras). Un criterio C es elegido para identificar un número de subportadoras que están a distancia $\leq D$ en la salida del entrelazador que estaban a distancia $\leq D$ en la entrada del entrelazador, siendo entonces el número de subportadoras para cada distancia D ponderado con respecto a la distancia relativa. El criterio C es evaluado tanto para los símbolos impares como pares de COFDM. Minimizar C produce un entrelazador de calidad superior.

50
$$C = \sum_1^{d=D} N_{par}(d) / d + \sum_1^{d=D} N_{impar}(d) / d$$

donde: $N_{par}(d)$ y $N_{impar}(d)$ son número de subportadoras en un símbolo par e impar respectivamente a la salida del

entrelazador que permanecen dentro de la separación d de subportadoras entre sí.

Como se ha mencionado antes, durante un análisis experimental del rendimiento de los entrelazadores (utilizando el criterio C como se ha definido anteriormente) y para el ejemplo mostrado en la fig. 8(a) y en la fig. 8(b) se ha descubierto que los esquemas de entrelazado diseñados para los entrelazadores de símbolos de 2k y 8k para DVB-T y del entrelazador de símbolos de 4k para DVB-H funcionan mejor para símbolos impares que para símbolos pares. Así a partir de los resultados de evaluación de rendimiento de los entrelazadores, por ejemplo para 16k, como se ha ilustrado por las figs. 8(a) y 8(b) se ha revelado que los entrelazadores impares funcionan mejor que los entrelazadores pares. Esto puede verse comparando la fig. 8(a) que muestra resultados para un entrelazador para símbolos pares y la fig. 8(b) que ilustra resultados para símbolos impares: puede verse que la distancia media en la salida del entrelazador de subportadoras que eran adyacentes en la entrada del entrelazador es mayor para un entrelazador para símbolos impares que para un entrelazador para símbolos pares.

Como se comprenderá, la cantidad de memoria de entrelazador requerida para aplicar un entrelazador de símbolos depende del número de símbolos de datos que han de ser hechos corresponder sobre los símbolos de portadora de COFDM. Así, un entrelazador de símbolos de 16k requiere la mitad de la memoria requerida para aplicar un entrelazador de símbolos de modo de 32k y de manera similar, la cantidad de memoria requerida para aplicar un entrelazador de símbolos de 8k es la mitad de la requerida para aplicar un entrelazador de 16k. Por ello, un transmisor o receptor que está previsto para aplicar un entrelazador de símbolos de un modo, que establece el número máximo de símbolos de datos que pueden ser llevados por símbolo de OFDM, entonces ese receptor o transmisor incluirá suficiente memoria para aplicar dos procesos de entrelazado impar para cualquier otro modo, que proporciona la mitad o menos de la mitad del número de subportadoras por símbolo de OFDM en ese modo máximo dado. Por ejemplo un receptor o transmisor que incluye un entrelazador de 32k tendrá suficiente memoria para acomodar dos procesos de entrelazado impar de 16k cada uno con su propia memoria de 16k.

Por ello, con el fin de explotar el mejor rendimiento del proceso de entrelazado impar, un entrelazador de símbolos capaz de acomodar múltiples modos de modulación puede estar previsto de modo que sólo se utilice un proceso de entrelazado de símbolos impar en un modo que comprende la mitad o menos de la mitad del número de subportadoras en un modo máximo, que representa el número máximo de subportadoras por símbolo de OFDM. Este modo máximo establece por ello el tamaño de memoria máximo. Por ejemplo, en un transmisor/receptor capaz del modo 32k, cuando funciona en un modo con menos número de portadoras (es decir 16k, 8k, 4k o 1k) entonces en vez de emplear procesos de entrelazado de símbolos impar y par separados, podrían utilizarse dos entrelazadores impares.

En la fig. 9 se ha mostrado una ilustración de una adaptación del entrelazador 33 de símbolos, que está mostrado en la fig. 3 cuando se han entrelazado símbolos de datos de entrada sobre las subportadoras de símbolos de OFDM en el modo de entrelazado impar solamente. El entrelazador 33.1 de símbolos corresponde exactamente al entrelazador 33 de símbolos que se ha mostrado en la fig. 3, excepto en que el generador de direcciones 102.1 está adaptado para realizar el proceso de entrelazado impar solamente. Para el ejemplo mostrado en la fig. 9, el entrelazador 33.1 de símbolos está operando en un modo en el que el número de símbolos de datos que pueden ser llevados por símbolos de OFDM es menor de la mitad del número máximo que puede ser llevado por un símbolo de OFDM en un modo operativo con el mayor número de subportadoras por símbolo de OFDM. Como tal, el entrelazador 33.1 de símbolos ha sido dispuesto para dividir la memoria 100 del entrelazador. Para la presente ilustración mostrada en la fig. 9, la memoria 100 del entrelazador entonces es dividida en dos partes 401, 402. Como una ilustración del entrelazador 33.1 de símbolos que opera en un modo en el que los símbolos de datos son hechos corresponder sobre los símbolos de OFDM utilizando el proceso de entrelazado impar, la fig. 9 proporciona una vista expandida de cada mitad de la memoria de entrelazador 401, 402. La vista expandida proporciona una ilustración del modo de entrelazado impar como se ha representado para el lado del transmisor para cuatro símbolos A, B, C, D reproducidos a partir de la fig. 4. Así como se ha mostrado en la fig. 9, para conjuntos sucesivos de primeros y segundos símbolos de datos, los símbolos de datos son escritos en la memoria 401, 402 del entrelazador, en un orden secuencial y extraídos en un orden permutado de acuerdo con las direcciones generadas por el generador 102 de direcciones como se ha explicado previamente. Así, como se ha ilustrado en la fig. 9, como un proceso de entrelazado impar está siendo realizado para conjuntos sucesivos de primeros y segundos conjuntos de símbolos de datos, la memoria del entrelazador debe ser dividida en dos partes. Símbolos procedentes de un primer conjunto de símbolos de datos son escritos en una primera mitad de la memoria 401 del entrelazador, y símbolos procedentes de un segundo conjuntos de símbolos de datos son escritos en una segunda parte de la memoria 402 del entrelazador. Esto es debido a que el entrelazador de símbolos ya no es capaz de volver a utilizar las mismas partes de la memoria del entrelazador de símbolos como puede ser acomodado cuando se está operando en un modo impar y par de entrelazado.

Un ejemplo correspondiente del entrelazador en el receptor, que aparece en la fig. 7 pero adaptado para operar con un proceso de entrelazado impar solamente, está mostrado en la fig. 10. Como se ha mostrado en la fig. 10 la memoria 540 del entrelazador está dividida en dos mitades 410, 402 y el generador 542 de direcciones está adaptado para escribir símbolos de datos en la memoria del entrelazador y leer símbolos de datos desde la memoria del entrelazador a partes respectivas de la memoria 410, 412 para conjuntos sucesivos de símbolos de datos para aplicar un proceso de

entrelazado impar solamente. Por ello, en correspondencia con la representación mostrada en la fig. 9, la fig. 10 muestra la correspondencia del proceso de entrelazado que es realizado en el receptor e ilustrada en la fig. 4 como una vista expandida que opera tanto para la primera como para la segunda mitades de la memoria de entrelazado 410, 412. Así un primer conjunto de símbolos de datos son escritos en una primera parte de la memoria 410 del entrelazador en un orden permutado definido de acuerdo con las direcciones generadas por el generador 542 de direcciones como ilustrado por el orden de escritura en los símbolos de datos que proporciona una secuencia de escritura de 1, 3, 0, 2. Como se ha ilustrado los símbolos de datos una continuación extraídos de la primera parte de la memoria 410 del entrelazador en un orden secuencial recuperando así la secuencia original A, B, C, D.

De modo correspondiente, un segundo conjunto subsiguiente de símbolos de datos que son recuperados a partir de un símbolo de OFDM sucesivo son escritos en la segunda mitad de la memoria 412 del entrelazador de acuerdo con las direcciones generadas por el generador 542 de direcciones en un orden permutado y extraídas en la corriente de datos de salida en un orden secuencial.

En un ejemplo las direcciones generadas para un primer conjunto de símbolos de datos a escribir en la primera mitad de la memoria 410 del entrelazador pueden ser reutilizadas para escribir un segundo conjunto subsiguiente de símbolos de datos en la memoria 412 del entrelazador. De forma correspondiente, el transmisor puede también reutilizar direcciones generadas para una mitad del entrelazador para un primer conjunto de símbolos de datos para extraer un segundo conjunto de símbolos de datos que han sido escritos en la segunda mitad de la memoria en orden secuencial.

Entrelazador Impar con Desplazamiento

El rendimiento de un entrelazador, que utiliza dos entrelazadores impares podría ser además mejorado utilizando una secuencia de entrelazadores sólo impares en vez de un único entrelazador impar solamente, de modo que cualquier bit de entrada de datos al entrelazador no siempre modula la misma portadora en el símbolo de OFDM.

Una secuencia para entrelazadores impares solamente podría ser realizada mediante cualquiera de una de estas operaciones:

- añadir un desplazamiento a la dirección del entrelazador modula el número de portadoras de datos, o bien
- utilizar una secuencia de permutaciones en el entrelazador

Añadir un Desplazamiento

Añadir un desplazamiento al módulo de direcciones del entrelazador el número de portadoras de datos efectivamente desplaza y se enrolla alrededor del símbolos de OFDM de manera que cualquier bit de entrada de datos al entrelazador no siempre modula la misma portadora en el símbolo de OFDM. Así el generador de direcciones, podría opcionalmente incluir un generador de desplazamiento, que genera un desplazamiento en una dirección generada por el generador de direcciones en el canal de salida H(q).

El desplazamiento cambiaría cada símbolo. Por ejemplo este desplazamiento podría proporcionar ser una secuencia cíclica. Esta secuencia cíclica podría, por ejemplo, ser de longitud 4 y podría consistir por ejemplo, de números primos. Por ejemplo, tal secuencia podría ser:

0, 41, 97, 157

Además el desplazamiento puede ser una secuencia aleatoria, que puede ser generada por otro generador de direcciones a partir de un entrelazador de símbolos de OFDM similar o puede ser generado por algunos otros medios.

Utilizar una Secuencia de Permutaciones

Como se ha mostrado en la fig. 5, una línea de control 111 se extiende desde la unidad de control del generador de direcciones al circuito de permutaciones. Como se ha mencionado anteriormente, en un ejemplo el generador de direcciones puede aplicar un código de permutación diferente de un conjunto de códigos de permutaciones para símbolos de OFDM sucesivos. Utilizar una secuencia de permutaciones en el generador de direcciones del entrelazador reduce una probabilidad de que cualquier bit de entrada de datos al entrelazador no siempre module la misma subportadora en el símbolo de OFDM.

Por ejemplo, ésta podría ser una secuencia cíclica, de modo que un código de permutación diferente en un conjunto de códigos de permutación en una secuencia es utilizado para símbolos de OPFDM sucesivos y a continuación es repetido. Esta secuencia cíclica podría ser, por ejemplo, de longitud dos o cuatro. Para el ejemplo del entrelazador de símbolos de 4k una secuencia de dos códigos de permutación que forman ciclo por símbolos de OFDM podría ser por ejemplo:

7 10 5 8 1 2 4 9 0 3 6 **

6 2 7 10 8 0 3 4 1 9 5

mientras que una secuencia de cuatro códigos de permutación podría ser:

7 10 5 8 1 2 4 9 0 3 6 **

6 2 7 10 8 0 3 4 1 9 5

9 5 4 2 3 10 1 0 6 8 7

1 4 10 3 9 7 2 6 5 0 8

- 5 La conmutación de un código de permutación a otro podría ser efectuada en respuesta a un cambio en la señal Impar/Par indicada sobre el canal de control 108. En respuesta la unidad de control 224 cambia el código de permutación en el circuito 210 del código de permutación mediante la línea de control 111.

Para el ejemplo de un entrelazador de símbolos de 1k, dos códigos de permutación podrían ser:

4 3 2 1 0 5 6 7 8

3 2 5 0 1 4 7 8 6

- 10 mientras para cuatro códigos de permutación podrían ser:

4 3 2 1 0 5 6 7 8

3 2 5 0 1 4 7 8 6

7 5 3 8 2 6 1 4 0

1 6 8 2 5 3 4 0 7

- 15 Otras combinaciones de secuencias pueden ser posibles para modos de portadora de 2k, 4k, y 16k o además modo de portadora de 0,5k. Por ejemplo, los siguientes códigos de permutación para cada uno de los 0,5k, 2k, 4k, y 16k proporcionan una buena falta de correlación de símbolos y pueden ser usados cíclicamente para generar el desplazamiento de la dirección generada por un generador de direcciones para cada uno de los modos respectivos:

Modo 2k:

- 20 0 7 5 1 8 2 6 9 3 4 *

4 8 3 2 9 0 1 5 6 7

8 3 9 0 2 1 5 7 4 6

7 0 4 8 3 6 9 1 5 2

Modo 8k:

5 11 3 0 10 8 6 9 2 4 1 7 *

8 10 7 6 0 5 2 1 3 9 4 11

11 3 6 9 2 7 4 10 5 1 0 8

- 25 10 8 1 7 5 6 0 11 4 2 9 3

Modo 16k:

8 4 3 2 0 11 1 5 12 10 6 7 9

7 9 5 3 11 1 4 0 2 12 10 8 6

6 11 7 5 2 3 0 1 10 8 12 9 4

5 129031024678111

Para los códigos de permutación indicados anteriormente, los dos primeros podrían ser utilizados en un ciclo de secuencia dos, mientras que los cuatro podrían ser utilizados para un ciclo de secuencia cuatro. Además, algunas otras secuencias de cuatro códigos de permutación, que forman ciclo para proporcionar el desplazamiento en un generador de direcciones para producir una buena falta de correlación en los símbolos entrelazados (algunos son comunes a los anteriores) son proporcionadas a continuación:

Modo 0,5k

37461205

42573016

10 53604127

61052743

Modo 2k:

0751826934*

3270158496

15 4832901567

7395210648

Modo 4k:

710581249036**

627108034195

20 103412706859

089510463217

Modo 8k:

51130108692417*

10854291067311

25 11698472101053

83117915640210

*estas son las permutaciones en la norma DVB-T

** estas son las permutaciones en la norma DVB-H

30 Ejemplos de generadores de direcciones, y entrelazadores correspondientes, para los modos 2k, 4k, 8k están descritos en la solicitud de Patente Europea nº 04251667.4, cuyo contenido está incorporado aquí como referencia. Un generador de direcciones para el modo 0,5k está descrito en nuestra solicitud de patente del Reino Unido nº 0722553.5 también pendiente.

35 Como se apreciará el transmisor y receptor mostrado en las figs. 1 y 6 respectivamente son proporcionados como ilustraciones solamente y no pretenden ser limitativos. Por ejemplo, se apreciará que la posición del entrelazador y del desentrelazador de símbolos con respecto, por ejemplo al entrelazador de bits y al dispositivo de correspondencia puede ser cambiada. Como se apreciará el efecto del entrelazador y del desentrelazador es inamovible por su posición relativa, aunque el entrelazador puede estar entrelazando símbolos I/Q en lugar de vectores de v-bits. Un cambio correspondiente puede hacerse en el receptor. Por consiguiente el entrelazador y el desentrelazador pueden estar operando en diferentes tipos de datos, y pueden estar posicionados de modo diferente a la posición descrita en las realizaciones ejemplares.

40 De acuerdo con una puesta en práctica de un receptor, un aparato de tratamiento de datos se proporciona para hacer corresponder símbolos recibidos procedentes de un número predeterminado de señales subportadoras de un símbolo de

Multiplexado Ortogonal por División de Frecuencias (OFDM) en una corriente de símbolos de salida.

5 Como se ha explicado anteriormente las realizaciones del presente invento encuentran aplicación con normas DVB tales como DVB-T, DVB-T2 y DVB-H. Por ejemplo realizaciones del presente invento pueden ser utilizadas en un transmisor o receptor que funciona de acuerdo con la norma DVB-H, en terminales móviles portátiles. Los terminales móviles pueden estar integrados con teléfonos móviles (ya sean de segunda, tercera o generación de mayor orden) o Asistentes Digitales Personales o PC de Tableta por ejemplo. Tales terminales móviles pueden ser capaces de recibir señales compatibles de DVB-H o DVB-T/T2 dentro de edificios o en movimiento por ejemplo en vehículos o trenes, incluso a velocidades elevadas. Los terminales móviles pueden ser, por ejemplo, alimentados por baterías, electricidad de la red o alimentación de corriente continua de baja tensión o alimentados desde la batería de un vehículo. Servicios que puede ser proporcionados por DVB-H pueden incluir voz, mensajería, navegación en Internet, radio, imágenes de video fijas y/o móviles, servicios de televisión, servicios interactivos, video o casi video bajo demanda y opción. Los servicios podrían operar en combinación unos con otros. En otras realizaciones ejemplares del presente invento encuentra aplicación con la norma DVB-T2 como se ha especificado de acuerdo con la norma EN 302755 de la ETSI. En otras realizaciones ejemplares del presente invento encuentra aplicación con la norma de transmisión por cable conocida como DVB-C2. Sin embargo, se apreciará que el presente invento no está limitado a la aplicación con DVB y puede ser extendido a otras normas para transmisión o recepción, tanto fija como móvil.

10

15

REIVINDICACIONES

1.- Un aparato de tratamiento de datos utilizable para hacer corresponder símbolos de datos de entrada que han de ser comunicados sobre un número predeterminado de señales subportadoras de símbolos de Multiplexado Ortogonal por División de Frecuencias (OFDM), siendo determinado el número predeterminado de señales subportadoras de acuerdo con uno de una pluralidad de modos operativos e incluyendo los símbolos de datos de entrada primeros conjuntos de símbolos de datos de entrada para hacerlos corresponder sobre primeros símbolos de OFDM y segundos conjuntos de símbolos de datos de entrada para hacerlos corresponder sobre segundos símbolos de OFDM, comprendiendo el aparato de tratamiento de datos:

5 un entrelazador (33) utilizable para introducir en una memoria (100) el número predeterminado de símbolos de datos para hacerlos corresponder sobre las señales portadoras de OFDM, y para extraer de la memoria los símbolos de datos para las subportadoras de OFDM para efectuar la correspondencia, siendo la extracción en un orden diferente que la introducción, determinándose el orden a partir de un conjunto de direcciones, con el efecto de que los símbolos de datos son entrelazados sobre las señales subportadoras,

10 un generador (102) de direcciones utilizable para generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de entrada para hacer corresponder los símbolos de datos de entrada sobre una de las señales subportadoras, comprendiendo el generador (102) de direcciones

15 un registro (200) de desplazamiento de realimentación tiene que incluye un número predeterminado de etapas de registro y siendo utilizable para generar una secuencia de bits pseudo-aleatoria de acuerdo con un generador polinómico,

20 un circuito de permutación (210) utilizable para recibir el contenido de las etapas de registro de desplazamiento y para permutar el orden de los bits presentes en las etapas del registro de acuerdo con un código de permutación para formar una dirección de una de las subportadoras de OFDM, y

25 una unidad de control (224) utilizable en combinación con un circuito de comprobación de direcciones para regenerar una dirección cuando una dirección generada excede de una dirección válida máxima predeterminada, en que uno de una pluralidad de modos operativos proporciona aproximadamente cuatro mil subportadoras por símbolo de OFDM, proporcionando las cuatro mil subportadoras aproximadamente la mitad o menos de la mitad de un número máximo de subportadoras en los símbolos de OFDM de cualquiera de los modos operativos,

la dirección válida máxima predeterminada es aproximadamente cuatro mil,

30 el registro (200) de desplazamiento de realimentación tiene once etapas de registro con un generador polinómico para el registro de desplazamiento de realimentación lineal de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$ y el código de permutación forma, con un bit adicional, una dirección de doce bits, y el aparato de tratamiento de datos está adaptado para

escribir los primeros conjuntos de símbolos de datos de entrada en una primera parte de la memoria del entrelazador de acuerdo con un orden secuencial de los primeros conjuntos de símbolos de datos de entrada,

35 para extraer los primeros conjuntos de símbolos de datos de entrada de la primera parte de la memoria del entrelazador sobre las señales subportadoras de los primeros símbolos de OFDM de acuerdo con un orden definido por el conjunto de direcciones,

para escribir el segundo conjunto de símbolos de datos de entrada en una segunda parte de la memoria del entrelazador de acuerdo con un orden secuencial de los segundos conjuntos de símbolos de datos de entrada, y

40 para extraer los segundos conjuntos de símbolos de datos de entrada de la segunda parte de la memoria del entrelazador sobre las señales subportadoras de los segundos símbolos de OFDM de acuerdo con un orden definido por el conjunto de direcciones de acuerdo solo con un proceso de entrelazado impar.

2.- Un aparato de tratamiento de datos según la reivindicación 1, en el que código de permutación forma la dirección de doce bits $R_i[n]$ para el símbolo de datos i -ésimo a partir del bit presente en la etapa n -ésima de registro $R'_i[n]$ de acuerdo con el código de permutación definido por la tabla:

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

45 3.- Un método para hacer corresponder símbolos de datos de entrada que han de ser comunicados sobre un número predeterminado de señales subportadoras de símbolos de Multiplexado Ortogonal por División de Frecuencias (OFDM), siendo determinado el número predeterminado de señales subportadoras de acuerdo con uno de una pluralidad de modos operativos e incluyendo los símbolos de datos de entrada primeros conjuntos de símbolos de datos de entrada para

hacerlos corresponder sobre primeros símbolos de OFDM y segundos conjuntos de símbolos de datos de entrada para segundos símbolos de OFDM, comprendiendo el método

introducir en una memoria (100) el número predeterminado de símbolos de datos para hacerlos corresponder sobre las señales subportadoras de OFDM,

5 extraer de la memoria (100) los símbolos de datos para las subportadoras de OFDM para efectuar la correspondencia, siendo la extracción en un orden diferente de la introducción, siendo determinado el orden a partir de un conjunto de direcciones, con el efecto de que los símbolos de datos son entrelazados sobre las señales subportadoras,

generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de entrada para hacer corresponder el símbolo de datos de entrada sobre una de las señales subportadoras, comprendiendo la generación del conjunto de direcciones

10 utilizar un registro de desplazamiento de realimentación lineal que incluye un número predeterminado de etapas de registro, que son coleccionables para generar una secuencia de bits pseudo-aleatoria de acuerdo con un generador polinómico,

15 utilizar un circuito de permutación utilizable para recibir el contenido de las etapas del registro de desplazamiento para permutar el orden de los bits presentes en las etapas del registro de acuerdo con un código de permutación para formar una dirección, y

regenerar una dirección cuando una dirección generada excede de una dirección válida máxima predeterminada, en que uno de una pluralidad de modo operativos proporciona aproximadamente cuatro mil subportadoras, proporcionando las aproximadamente cuatro mil subportadoras la mitad o menos de la mitad de un número máximo de subportadoras en los símbolos de OFDM de cualquiera de los modos operativos,

20 la dirección válida máxima predeterminada e aproximadamente cuatro mil,

el registro de desplazamiento de realimentación lineal tiene once etapas de registro con un generador polinómico para el registro de desplazamiento de realimentación lineal de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma, con un bit adicional, una dirección de doce bits, y

25 entrelazar los símbolos de datos de entrada procedentes tanto de primeros como de segundos conjuntos de acuerdo solo con un proceso de entrelazado impar que comprende

escribir los primeros conjuntos de símbolos de datos de entrada en una primera parte de la memoria del entrelazador de acuerdo con un orden secuencial de los primeros conjuntos de símbolos de datos de entrada,

30 extraer los primeros conjuntos de símbolos de datos de entrada de la primera parte de la memoria del entrelazador sobre las señales subportadoras de los primeros símbolos de OFDM de acuerdo con un orden definido por el conjunto de direcciones,

escribir el segundo conjunto de símbolos de datos de entrada en una segunda parte de la memoria del entrelazador de acuerdo con un orden secuencial de los segundos conjuntos de símbolos de datos de entrada, y

35 extraer los segundos conjuntos de símbolos de datos de entrada de la segunda parte de la memoria del entrelazador sobre las señales subportadoras de los segundos símbolos de OFDM de acuerdo con un orden definido por el conjunto de direcciones.

4.- Un método según la reivindicación 3, en el que el código de permutación forma la dirección de doce bits $R_i[n]$ para el símbolo de datos i -ésimo a partir del bit presente en la etapa n -ésima de registro $R'_i[n]$ de acuerdo con el código de permutación definido por la tabla:

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

40

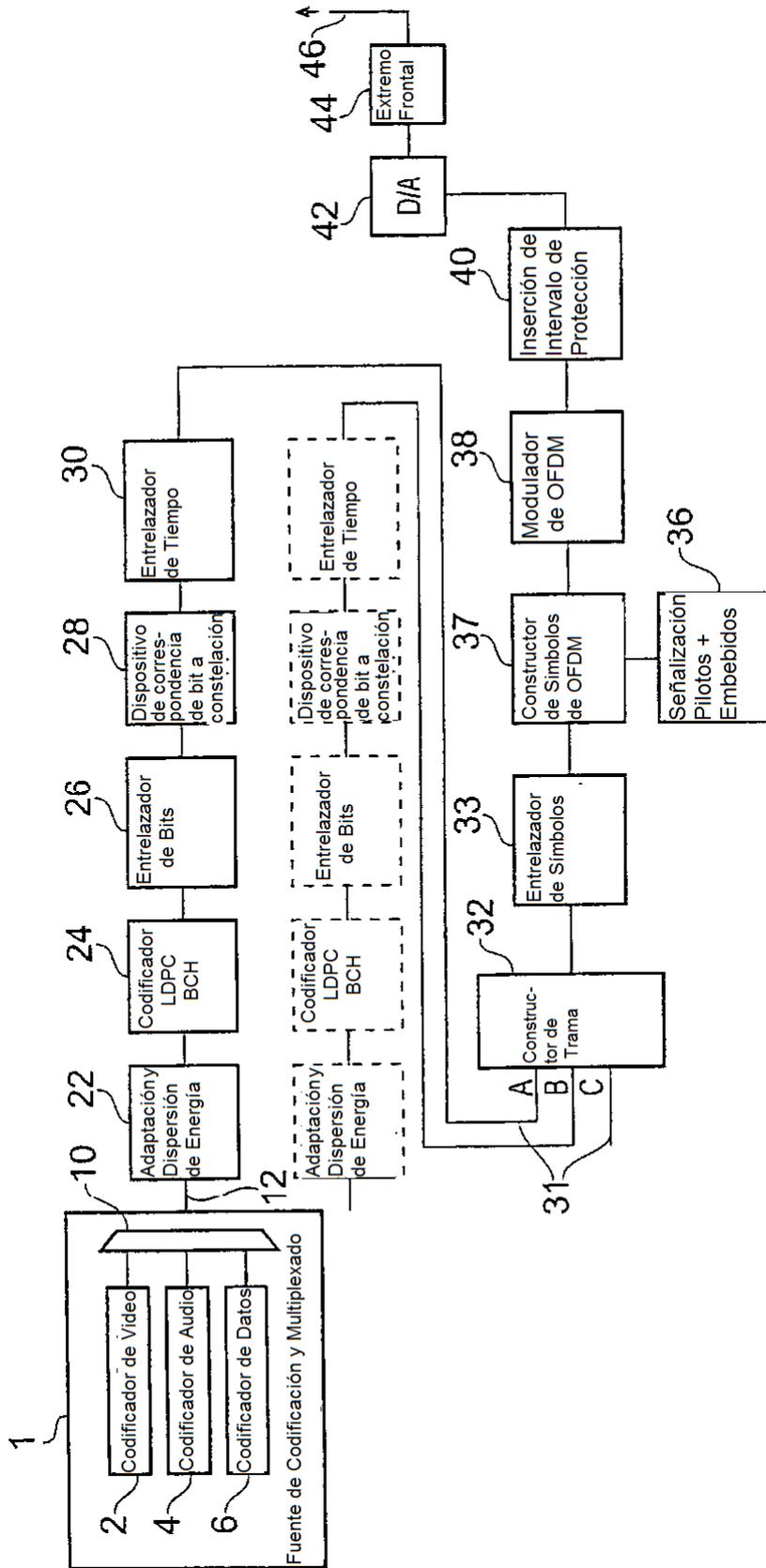


FIG. 1

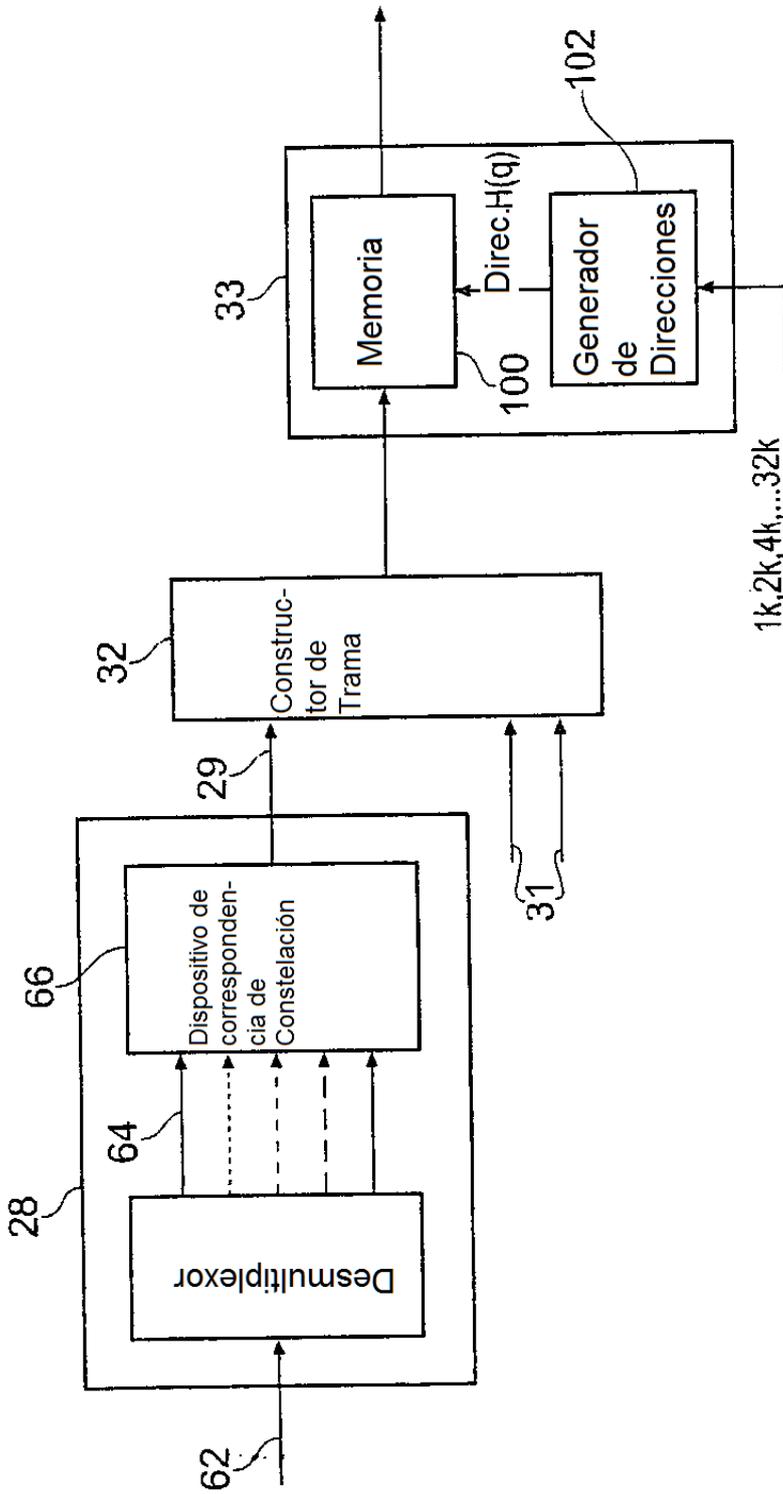


FIG. 2

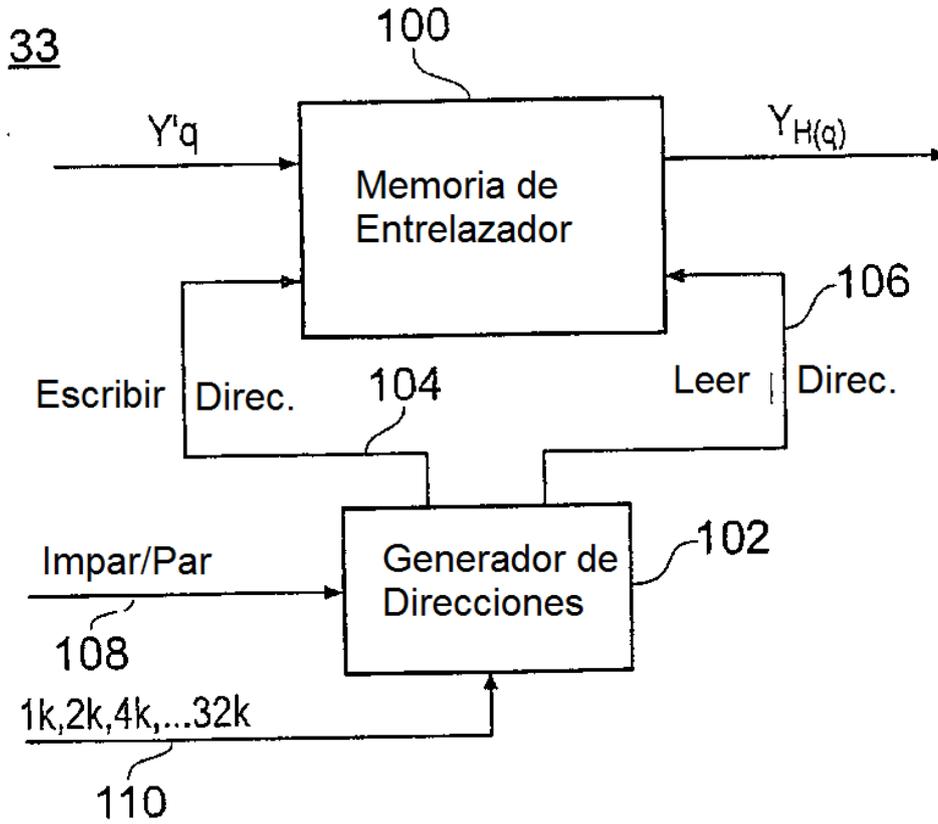


FIG. 3

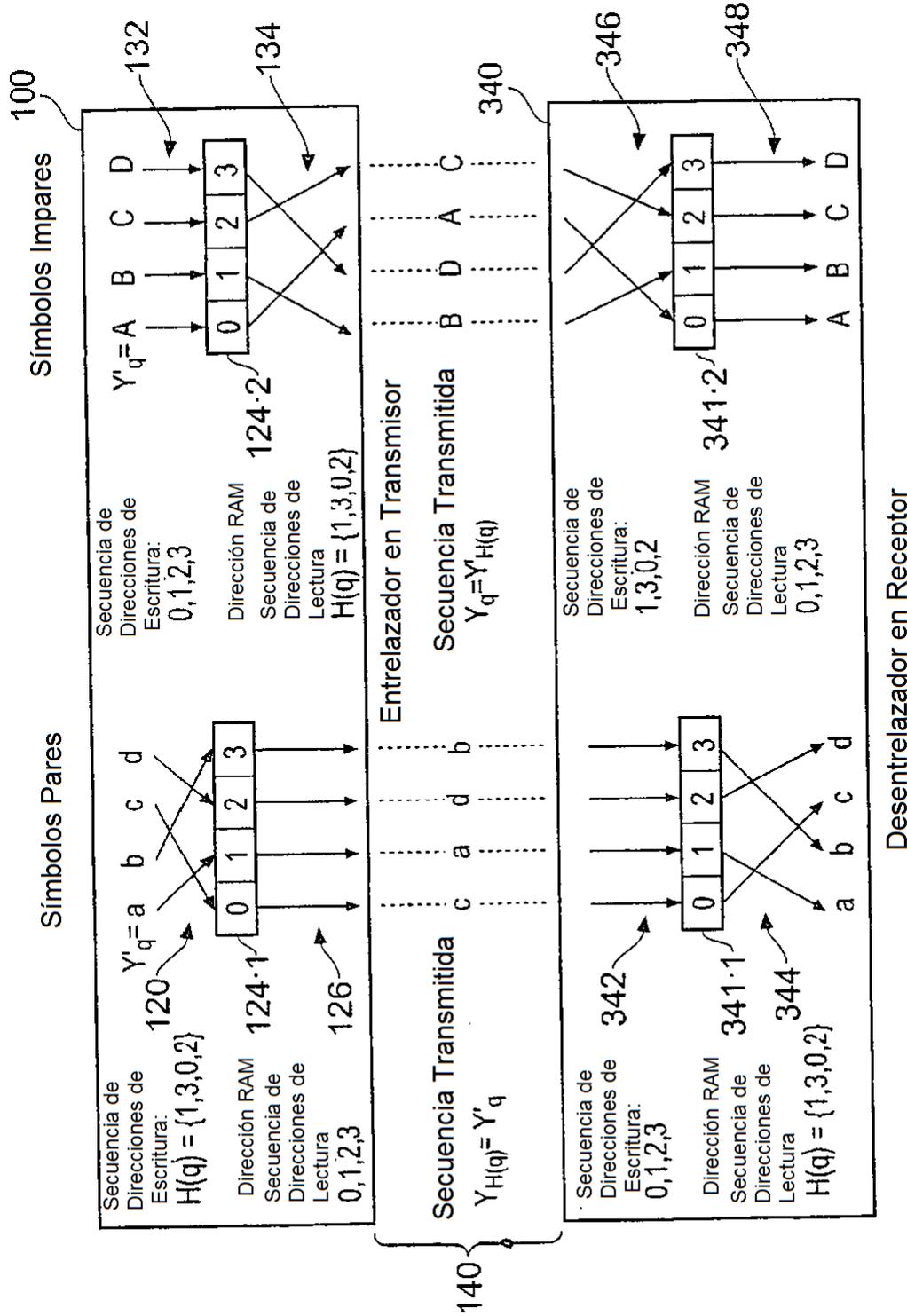


FIG. 4

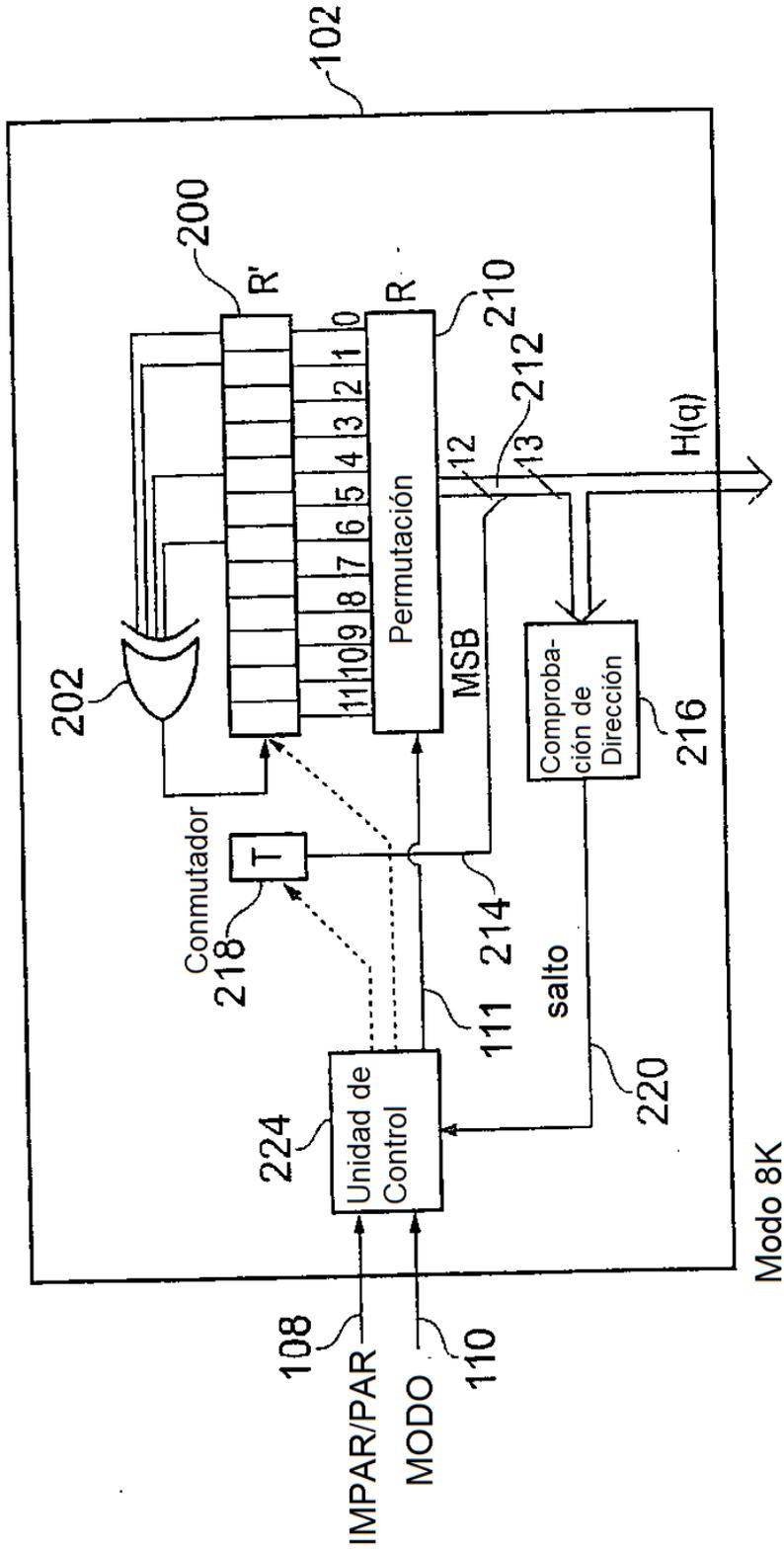


FIG. 5

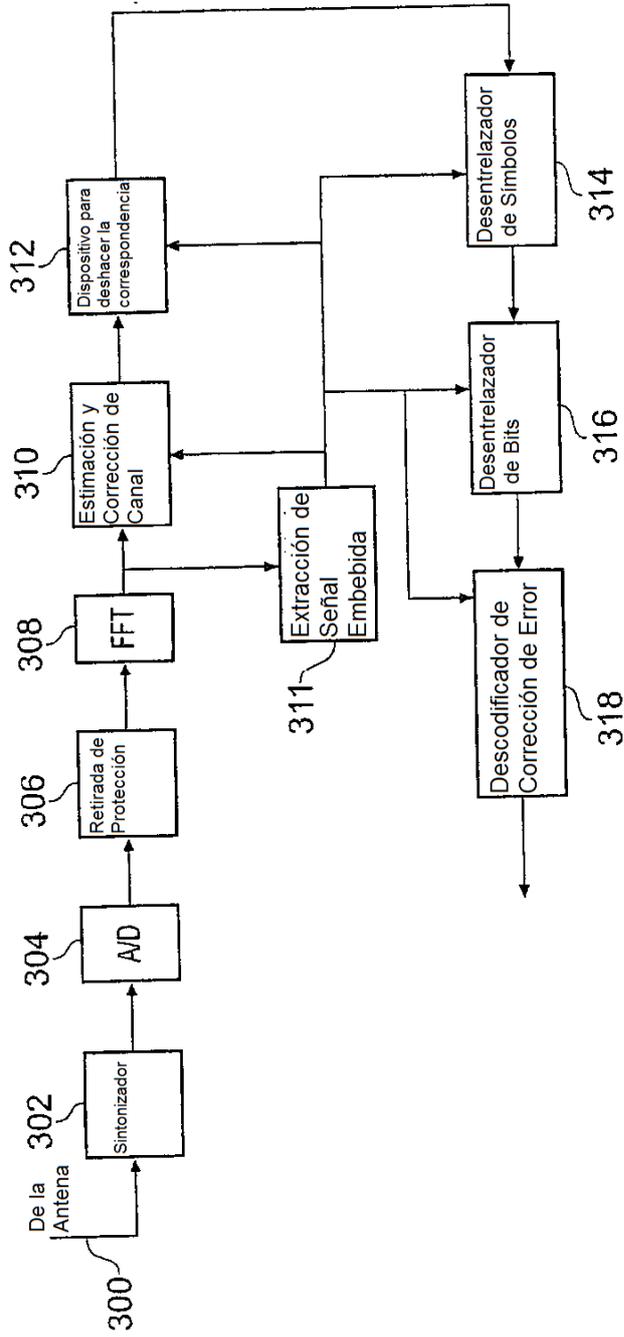


FIG. 6

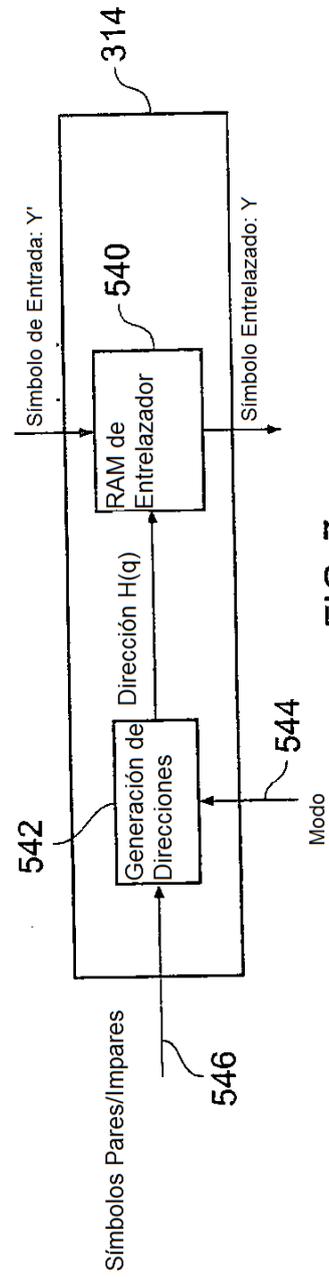


FIG. 7

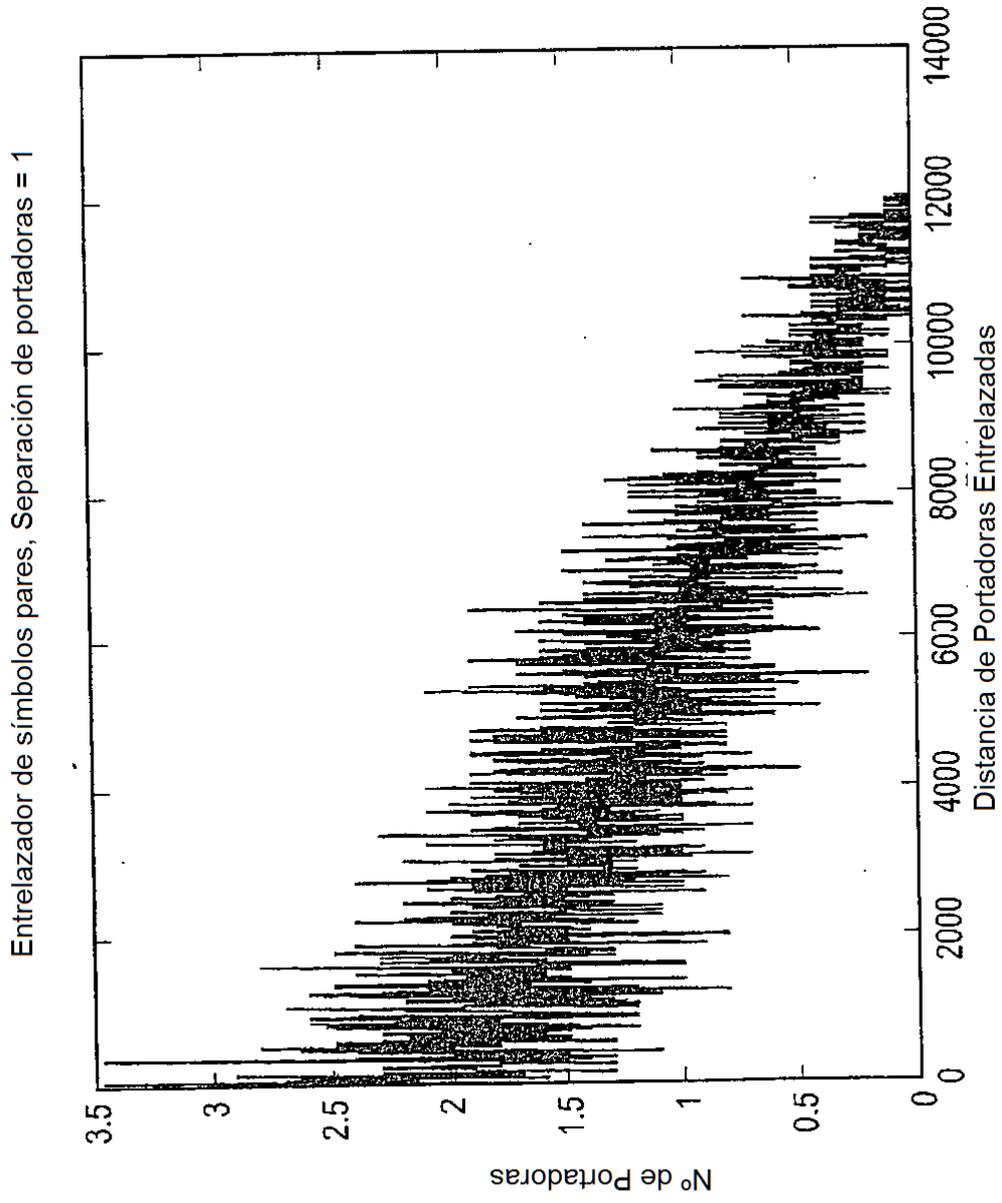


FIG. 8(a)

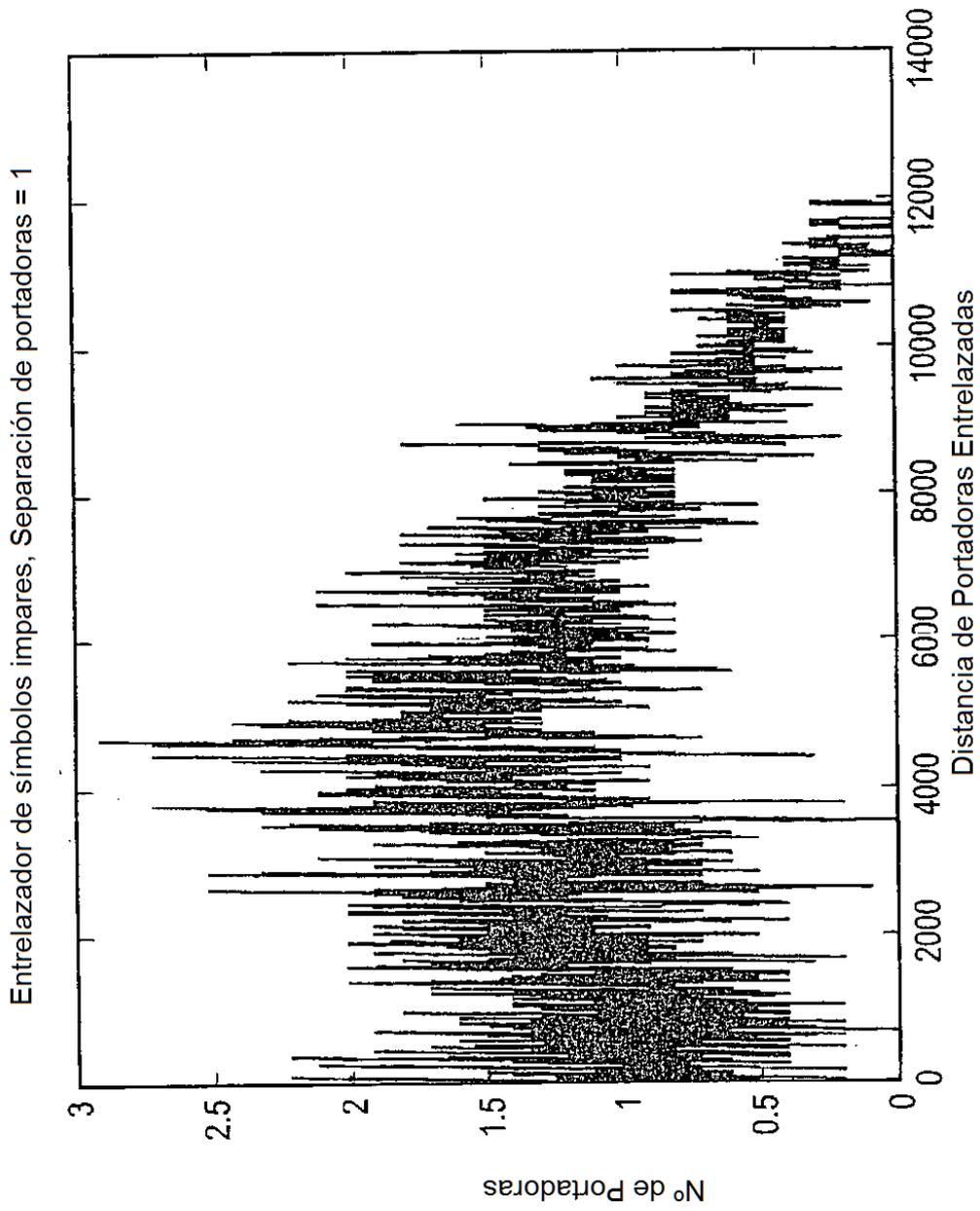


FIG. 8(b)

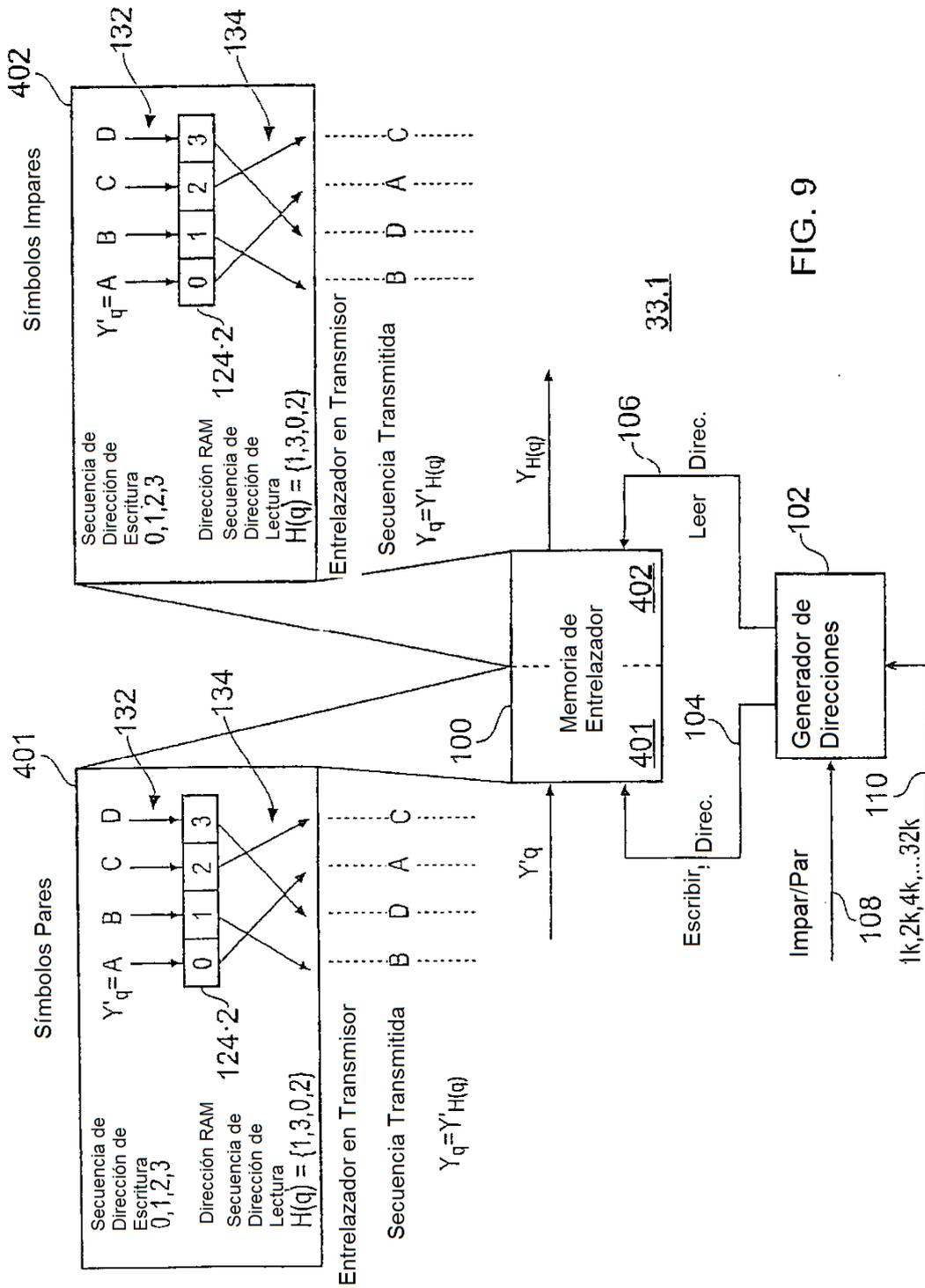


FIG. 9

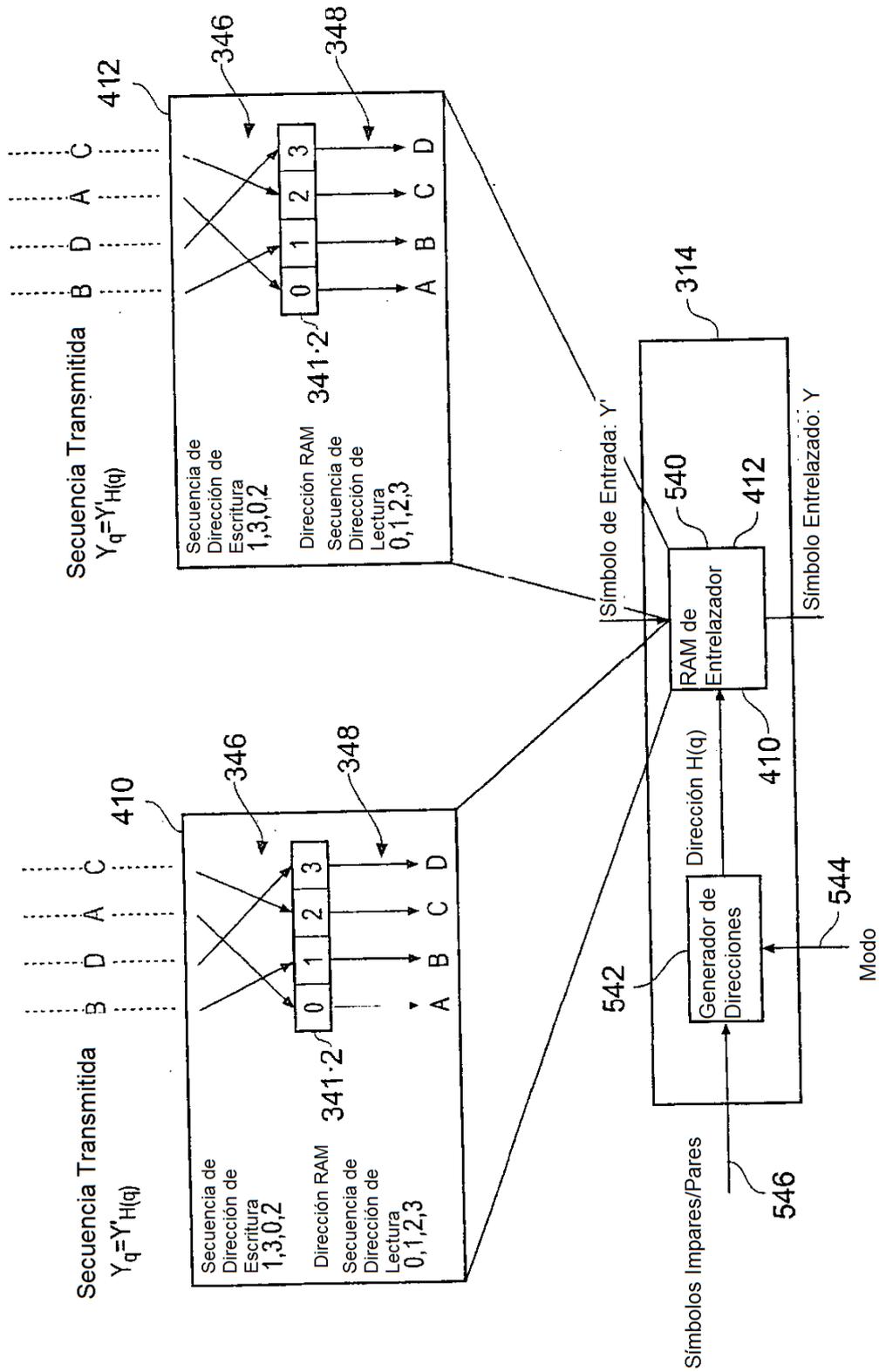


FIG. 10