

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 435 890**

51 Int. Cl.:

H02M 7/487

(2007.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **12.10.2010** **E 10774270 (2)**

97 Fecha y número de publicación de la concesión europea: **04.09.2013** **EP 2491644**

54 Título: **Sistema y método para compensar el desequilibrio de tensión de entrada en inversores multinivel o similares**

30 Prioridad:

20.10.2009 IT MO20090256

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

26.12.2013

73 Titular/es:

BTICINO S.P.A. (100.0%)
Via Messina, 38
20154 Milano, IT

72 Inventor/es:

REVELANT, ALESSANDRO;
STOCCO, PIERO;
PETRELLA, ROBERTO;
BUONOCUNTO, NICOLA y
MALDINI, GIORGIO

74 Agente/Representante:

MONZÓN DE LA FLOR, Luis Miguel

ES 2 435 890 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Sistema y método para compensar el desequilibrio de tensión de entrada en inversores multinivel o similares.

5 **Ámbito de la invención**

La presente invención se refiere a un sistema y un método para compensar el desequilibrio de voltaje de entrada de los bancos de condensador en inversores multinivel o dispositivos similares.

10 **Antecedentes de la Invención**

Ha sido común y es conocido desde hace algún tiempo el uso de aparatos electrónicos llamados "inversores" adecuados para convertir una entrada de corriente directa en una salida de corriente alterna.

15 Las aplicaciones de los inversores son numerosas y van, por ejemplo, desde el uso en unidades SAI (sistemas de alimentación interrumpida) para la conversión of corriente directa de una batería eléctrica, para uso en la industria para ajustar la velocidad de motores eléctricos o, una vez más, para una utilización para la conversión de la electricidad procedente de plantas de producción tales como, por ejemplo, plantas fotovoltaicas, antes de la introducción en la red de distribución eléctrica.

20 Un tipo especial de inversor es el inversor multinivel, así llamado NPC (limitado en punto neutro), que es capaz de suministrar más de dos niveles de tensión de energía en la salida para generar una forma de onda tan cercana como sea posible a una forma senoide. Por ejemplo, la figura 1 muestra el diagrama general de un inversor NPC de corriente trifásica, de triple nivel.

25 En la entrada a un inversor NPC, se utilizan comúnmente varios condensadores en serie para dividir la tensión energética total y crear los niveles de voltaje requeridos para generar la tensión de salida.

30 El inversor de la figura 1, en particular, tiene una rama de entrada compuesto de dos condensadores C de la misma capacidad, en serie el uno con el otro y asociada con una fuente de tensión de alimentación V_{dc} en correspondencia a un terminal con voltaje eléctrico positivo V_{dc+} , a un terminal con voltaje eléctrico negativo V_{dc-} y a un punto neutro NP (Neutral Point) entre los dos condensadores C.

35 El inversor que se muestra en la figura 1 se compone de tres unidades electrónicas de conmutación de alimentación, tales como Mosfet, IGBT o dispositivos similares, indicados por las referencias S_{a1} S_{b1} S_{c1} S_{d1} , S_{a2} S_{b2} S_{c2} S_{d2} y S_{a3} S_{b3} S_{c3} S_{d3} , que están convenientemente conectados juntos en tres ramas, una por cada fase fase f1, f2 y f3.

40 El inversor comprende también tres pares de diodos, indicados en la figura 1 por las referencias D_{a1} y D_{b1} , D_{a2} y D_{b2} , D_{a3} y D_{b3} respectivamente.

Con referencia a la rama relativa a la fase f1, por ejemplo, los diodos D_{a1} y D_{b1} están dispuestos en serie el uno con el otro y conectado el punto neutro NP al punto de conexión entre los conmutadores S_{a1} y S_{b1} y al punto de conexión entre los conmutadores S_{c1} y S_{d1} respectivamente.

45 Los diodos D_{a2} , D_{b2} , D_{a3} y D_{b3} están conectados de manera similar con las ramas relacionadas con las fases f2 y f3.

Mediante la instrucción para el cierre de los interruptores S_{a1} S_{b1} S_{c1} S_{d1} , S_{a2} S_{b2} S_{c2} S_{d2} y S_{a3} S_{b3} S_{c3} S_{d3} cada una de las fases pueden conectarse al positivo de la tensión V_{dc+} , al negativo de la tensión V_{dc-} y al nodo NP (Punto Neutro) con voltaje intermedio comparado a V_{dc+} y V_{dc-} .

50 La conmutación rápida de los interruptores entre las configuraciones posibles se realiza por medios adecuados de técnicas de modulación, con el fin de obtener un voltaje alterno y corriente de salida en las tres fases, comenzando con el voltaje de corriente directa V_{dc} .

55 Sin embargo, el funcionamiento de este tipo de inversores multinivel NPC, simples o multifásicos, tiene un número de desventajas.

En particular, durante el funcionamiento, puede ocurrir un desequilibrio de voltaje en los bancos de condensadores C en su entrada, convencionalmente conocido como "voltajes del bus DC".

60 Los condensadores C, de hecho, pueden cargar y descargar a un diverso grado según la ventana tiempo de conducción de los diferentes componentes, produciendo de esta forma voltajes de salida de amplitud diferente.

65 La ecualización de los voltajes del bus DC durante el funcionamiento del inversor puede realizarse utilizando diferentes sistemas y métodos de tipo conocido.

Un primer método conocido, por ejemplo, prevé la utilización de circuitos electrónicos adicionales al inversor, adecuados para equilibrar, momento por momento, la tensión en las cabezas de los dos condensadores C en el ramal de entrada.

5 Sin embargo, tales circuitos electrónicos, de tipo conocido, no están libres de inconvenientes.

De hecho, estos circuitos electrónicos son del tipo disipativo, debido a que la ecualización es obtenida parcialmente por disipar el exceso de energía presente en uno de los dos condensadores C y cargando el otro de los condensadores C a través de la fuente de voltaje de alimentación V_{dc} en la entrada.

10 Aún más, este método de ecualización requiere inserción de elementos de circuito adicionales que aumentan los costes y la complejidad global del sistema.

15 Un segundo método de ecualización de tipo conocido, por otra parte, prevé el uso de métodos adecuados de modulación de los interruptores del inversor.

Sin embargo, estos métodos no están, igualmente, libres de inconvenientes.

20 De hecho, su utilización, aumenta considerablemente la complejidad del sistema porque, en particular, cuando se utilizan convertidores trifásicos, sólo pueden ser implementados mediante el funcionamiento coordinado de los tres grupos de inversores en las tres ramas de salida.

Un adicional método de ecualización prevé la utilización de dos fuentes de voltaje de alimentación independientes, realizable por medio de dos unidades distintas de alimentación DC o mediante un supuesto "refuerzo simétrico".

25 Este método también implica sin embargo una complejidad mayor y un mayor coste del sistema.

Finalmente, otro método de ecualización de tipo conocido contempla el suministro de una corriente de red directa capaz de desequilibrar las energías absorbidas por los dos condensadores C, permitiendo así la compensación de las dos tensiones de los dos DC bus.

30 Este método de ecualización también tiene problemas ligados en particular a las normas reguladoras aplicables a la conexión a la red eléctrica, que indican límites muy estrictos para el suministro de un componente directo a la red.

35 El documento JP 07 079574 revela un circuito de control para el inversor de tres niveles proporcionado con medios para añadir un componente armónico de la frecuencia fundamental del inversor a la tensión de salida de cada etapa del inversor y medios para detectar el desequilibrio de la tensión de la tensión del bus DC y para decidir la amplitud del componente armónico que debe ser añadida a la salida. El documento US 7 495 938 divulga unos sistemas de conversión de energía con inversor de tres niveles y un rectificador y controles de modulación de vector espacial que tienen una eliminación armónica de orden paralelo para el voltaje neutro equilibrándose con secuencias de interrupción de un vector predefinido para simetría de onda media en funcionamiento de sistema de lazo abierto. El documento US6 842 354 revela un convertidor de energía incluyendo un inversor DC a AC en donde para compensar una tensión no equilibrada a través de los capacitadores, se deriva un coeficiente de compensación de desequilibrio de la diferencia de tensiones a través del primer y el segundo capacitadores del voltaje del DC bus y el coeficiente de compensación de desequilibrio es empleado para ajustar la anchura de los impulsos de salida así como para cargar y descargar los capacitadores para corregir el desequilibrio.

50 El documento identificado con el número de referencia NPL (Non-PatentLiterature) XP 010042112, titulado "Vector espacial PWM para inversor de tres niveles con enlace-DC de equilibrado de voltaje basado en DSP" (IECON, NE, vol. CONF.17, 28 de octubre de 1991) divulga un método PWM para inversor de tres niveles en donde cada vector de tensión en el plano vector espacial se clasifica en relación con la acción de carga descarga de los capacitadores CC y en el cual se define un método de modulación basado en el principio de selección de vector de tensión.

Descripción de la invención

55 El principal objetivo de la presente invención es proporcionar un sistema y un método para compensar el desequilibrio del voltaje de entrada en un inversor multinivel o similar, que permita superar los inconvenientes mencionados de la situación de la Técnica.

60 Otro objetivo de la presente invención es proporcionar un sistema y un método para compensar el desequilibrio del voltaje de entrada en un inversor multinivel o similar, que permita superar los inconvenientes mencionados de la situación de la Técnica en el ámbito de una solución simple, racional, fácil y efectiva de usar así como de coste bajo.

65 Los objetivos anteriores se logran mediante el presente sistema para compensar el desequilibrio de la tensión de entrada en inversores multinivel o similares, que comprende al menos una unidad control asociada funcionalmente con al menos un inversor multinivel para la conversión de corriente continua en corriente alterna, siendo dicha

unidad de control conveniente para el pilotaje del mencionado inversor multinivel para generar al menos una salida de corriente dependiente de al menos una corriente de referencia, caracterizado por el hecho que comprende al menos una unidad de ecualización para ecualizar los voltajes de entrada de dicho inversor multinivel teniendo:

- 5 - medios de primera generación de al menos un componente armónico de orden igual a dicha corriente de referencia, fuera de fase con respecto al componente fundamental de la mencionada corriente de referencia;
- medios de detección del desequilibrio de los voltajes de entrada a dicho inversor multinivel;
- 10 - medios de regulación de la amplitud de dicho componente armónico según el desequilibrio detectado, para compensar dicho desequilibrio.

Todos los objetivos anteriores son conseguidos por el presente método para compensar el desequilibrio de los voltajes de entrada en inversores multinivel o similares, que comprende al menos una fase de control de al menos un inversor multinivel para convertir la corriente continua en corriente alterna, en el cual dicho inversor multinivel es controlado para generar al menos una corriente de salida dependiendo de al menos una corriente de referencia, caracterizado por el hecho que comprende las siguientes fases:

- generación de al menos un componente armónico de orden igual a dicha corriente de referencia, fuera de fase con respecto al componente fundamental de dicha corriente de referencia;
- 20 - detección del desequilibrio de los voltajes de entrada de dicho inversor multinivel;
- regulación de la amplitud de dicho componente armónico dependiendo del desequilibrio detectado, para compensar dicho desequilibrio.

Breve descripción de los dibujos

Otras características y ventajas de la presente invención resultarán más evidentes gracias a la descripción, de una preferente, pero no única, realización de un sistema y un método para compensar el desequilibrio de la tensión de entrada en inversores multinivel o similares, ilustrado puramente como ejemplo pero no limitado a los dibujos adjuntos en los que:

La figura 2 es un diagrama de bloques general del sistema según la invención;

La figura 3 es un diagrama del circuito mostrando una posible realización de una unidad para la conversión de corriente continua en corriente alterna según la invención;

La figura 4 es un gráfico que muestra, por medio de un ejemplo, los posibles, tensión, corriente y patrones de la red de energía generados por la unidad de conversión según la invención e inyectada en la red de distribución de energía;

La figura 5 es un gráfico que muestra, a modo de ejemplo, los posibles patrones de red de la corriente total inyectada hacia la red de distribución eléctrica y del componente fundamental respectivo y el componente armónico de segundo orden;

La figura 6 es un gráfico que muestra, por ejemplo, los posible patrones de la energías instantánea y promedio absorbidas por los condensadores en la entrada de un inversor multinivel de la unidad de conversión, en el caso de la inyección de un componente armónico de segundo orden de red en la red de distribución energía, 90° fuera de fase y con una amplitud igual al 20% con respecto al componente fundamental de la corriente de red;

La figura 7 es un gráfico que muestra, a modo de ejemplo, posible patrones del desequilibrio de las potencias medias en los dos condensadores según los armónicos de la corriente de red de un orden por encima del primero, en la cual la amplitud de los componentes armónicos de la corriente de red es igual al 20% de la amplitud del componente fundamental.

Realizaciones de la invención

Con especial referencia a la figura 2, de manera general indicado como O se trata de un sistema para compensar el desequilibrio del voltaje en la entrada de bancos de condensador en inversores multinivel o un dispositivo similar.

Provechosamente, el sistema O se puede aplicar a un inversor multinivel del tipo convencional y puede ser utilizado en numerosas aplicaciones de tipo común tales como, conversión de la corriente continua producida por módulos fotovoltaicos o la conversión de la corriente continua producida por una batería dentro de unidades SAI. En particular, el sistema O se asocia con una unidad para la conversión de corriente continua en corriente alterna formado por un inversor multinivel I y una rama de entrada B conectados al inversor y a una fuente de tensión de alimentación PW (ancho de impulso) formada por, por ejemplo, un generador de energía. Una unidad de filtrado F,

realizada por medio de un tipo de filtro LC, LCL o similares, está dispuesta a continuación del inversor multinivel I y está conectada a una red distribución de energía de corriente alterna senoide G.

Con especial referencia a la realización mostrada en la figura 3, el inversor multinivel I es del tipo de un inversor NPC (limitado en punto neutro), de una fase con tres niveles de tensión. Sin embargo no deben descartarse diferentes realizaciones en las cuales se utiliza un inversor con más de tres niveles de tensión y/o del tipo multifase. Siempre con referencia a la realización mostrada en la figura 3, por otra parte, la rama de entrada B está formada por dos condensadores C_{bus+} y C_{bus-} conectados en serie el uno con el otro y con los dos terminales opuestos conectados al polo positivo V_{dc+} y al polo negativo V_{dc-} de la fuente de voltaje de alimentación PW respectivamente.

Debe destacarse también que los condensadores C_{bus+} y C_{bus-} que se muestran en la figura 3 pueden ser representativos de la serie o del paralelo de varios condensadores realizados físicamente para lograr la necesaria capacidad total.

El punto de conexión entre los dos condensadores C_{bus+} y C_{bus-} , indicado en la figura 3 mediante la referencia NP, es el punto neutro del inversor multinivel I en donde la tensión es intermedia respecto a V_{dc+} y a V_{dc-} .

Los voltajes de entrada al inversor multinivel I comúnmente conocidos como "voltajes del bus DC" están compuestos de los voltajes V_{bus+} y V_{bus-} presentes en las cabezas de los condensadores C_{bus+} y C_{bus-} respectivamente.

El sistema O se compone de una unidad de control U, asociada funcionalmente con el inversor multinivel I y adecuada para controlar este inversor multinivel y generar al menos una corriente alterna de salida I_{out} , producida según una corriente de referencia I_{ref} .

Más concretamente, la unidad de control U pilota el inversor multinivel I para generar una corriente de salida I_{out} , cuya forma de onda reproduce la forma de onda de la corriente de referencia I_{ref} .

El inversor multinivel, en particular, incluye un primer y un segundo interruptor electrónico S_a y S_b conectados en serie el uno al otro entre el polo positivo V_{dc+} y un terminal de salida y un tercer y un cuarto interruptor electrónico S_c y S_d conectados en serie entre el polo negativo V_{dc-} y el terminal de salida.

Cada uno de los interruptores S_a , S_b , S_c y S_d está funcionalmente asociado con la unidad de control U.

En particular, la unidad de control U se compone de medios de generación de cuatro señales distintas de control P_a , P_b , P_c , P_d , moduladas por ancho de impulsos y convenientes para controlar el primero, el segundo, el tercero y el cuarto interruptor S_a , S_b , S_c y S_d respectivamente.

Sin embargo, no puede ser descartada la utilización de las señales de control de los interruptores S_a , S_b , S_c y S_d moduladas por medio de métodos diferentes de modulación de impulsos.

Provechosamente, estos interruptores S_a , S_b , S_c y S_d pueden estar realizados por Mosfet, IGBT u otros dispositivos conmutadores estáticos.

El inversor multinivel I también tiene un primer diodo D_a y un segundo diodo D_b .

El primer diodo D_a tiene el ánodo conectado a la rama de entrada B en correspondencia con el punto neutro NP y el cátodo conectado al punto de conexión entre el primer interruptor S_a y el segundo interruptor S_b , mientras que el segundo diodo D_b tiene el cátodo conectado a la rama de entrada B, en correspondencia con el punto neutro NP y el ánodo conectado con el punto de conexión entre el tercer interruptor S_c y el cuarto interruptor S_d .

De forma útil, el primero y el segundo diodo D_a y D_b y los diodos asociados en anti-paralelo con los interruptores S_a , S_b , S_c y S_d , no mostrados en la figura 3 al ser de tipo conocido, pueden ser diodos con un sustrato de silicio o sustrato de SiC (carburo de silicio), que permiten una reducción de las pérdidas de conmutación.

Ventajosamente, el sistema O comprende una unidad de ecualización, generalmente indicado en la figura 2 por la referencia E, conveniente para la compensación del desequilibrio de la tensión de entrada V_{bus+} y V_{bus-} .

En concreto, la unidad de ecualización E consta de medios de primera generación G1 adecuados para generar al menos un componente armónico I_{ehj} de orden igual a la corriente de referencia I_{ref} , por ejemplo, un componente armónico de segundo orden, convenientemente fuera de fase con respecto al componente fundamental I_{fund} de la corriente de referencia en sí misma.

La unidad de ecualización E incluye también medios de detección D asociados a la rama entrada B, convenientes para detectar el desequilibrio de los voltajes de entrada V_{bus+} y V_{bus-} y medios de regulación R para ajustar la amplitud $|I_{ehj}|$ del componente armónico I_{ehj} según el desequilibrio detectado, para la compensación del desequilibrio en sí mismo.

De esta manera, se establece una corriente de salida I_{out} por el inversor multinivel I que tiene un componente armónico del mismo nivel, por ejemplo, un componente armónico de segundo orden I_{out}'' , adecuadamente fuera de fase con respecto al componente fundamental I_{out}' y la amplitud del cual es regulada por la unidad de ecualización E según el desequilibrio entre los voltajes de entrada V_{bus+} y V_{bus-} detectado en las cabezas de los condensadores C_{bus+} y C_{bus-} .

En consecuencia, la corriente de red I_{grid} viniendo desde el filtro F e inyectada en la red de distribución de energía G también presenta un componente armónico del mismo nivel, por ejemplo, un componente armónico de segundo orden I_{grid}'' , convenientemente fuera de fase con respecto al componente I_{grid} fundamental y la amplitud del cual está regulada por la unidad de ecualización E según el desequilibrio entre los voltajes de entrada V_{bus+} y V_{bus-} detectado en las cabezas de los condensadores C_{bus+} y C_{bus-} .

El componente armónico del mismo nivel I_{out}'' de la corriente de salida I_{out} , una vez filtrado por el filtro F y inyectado en la red de distribución eléctrica G, establece un desequilibrio entre las potencias P_{bus+} y P_{bus-} absorbido por los dos condensadores C_{bus+} y C_{bus-} y, en consecuencia, puede ser utilizado para llevar a cabo la ecualización entre las tensiones de entrada V_{bus+} y V_{bus-} .

En una realización preferente del sistema O, el componente armónico del mismo nivel I_{out}'' de la corriente de salida I_{out} está en cuadratura con el componente fundamental I_{out}' , con el fin de aumentar la acción compensatoria del desequilibrio, siendo igual la amplitud de tal componente armónico, como se muestra mediante las gráficas de la figura 7.

Sin embargo no puede ser descartada la utilización de componentes armónicos I_{out}'' de la corriente de salida I_{out} con un ángulo fuera de fase diferente con respecto al componente fundamental I_{out}' .

Los medios de detección D, en particular, están asociados con la rama de entrada B y están compuestos de un dispositivo para calcular la diferencia entre los voltajes de entrada V_{bus+} y V_{bus-} .

Provechosamente, los medios de primera generación G1 son adecuados para generar un componente armónico sinusoidal I_{ehj} fuera de fase con respecto al componente fundamental I_{fund} . En particular, puede cambiarse el ángulo fuera-de-fase del componente armónico I_{ehj} con respecto al componente fundamental I_{fund} , pero, en una realización preferente, este es igual a $90^\circ + k \cdot 180^\circ$, siendo k igual a cualquier número entero.

A modo de ejemplo, las ilustraciones 4 y 5 muestran el voltaje, la corriente y los patrones de la red eléctrica de suministro V_{grid} , I_{grid} y P_{grid} en el caso en el cual el componente armónico I_{ehj} de la corriente de referencia I_{ref} y consecuentemente el componente armónico I_{grid}'' de la corriente de red I_{grid} , es un componente armónico de segundo de orden, 90° fuera de fase con respecto al componente fundamental I_{fund} y con una amplitud $|I_{ehj}|$ igual al 20% de la amplitud del componente fundamental en sí mismo.

En concreto, la figura 4 muestra gráficamente el voltaje, la corriente y los patrones de la red eléctrica de suministro V_{grid} , I_{grid} y P_{grid} generada por el inversor multinivel, filtrada por el filtro F e inyectada en la red de distribución eléctrica G.

Por otro lado, la figura 5 muestra en detalle los patrones de la red total de corriente I_{grid} inyectada en la red de distribución de energía y de los respectivo componente fundamental I_{grid}' y componente armónico de segundo orden I_{grid}'' .

La figura 6, también muestra, a manera de ejemplo, los patrones instantáneos y promedio de las potencias P_{bus+} y P_{bus-} absorbidos por los condensadores C_{bus+} y C_{bus-} a la entrada del inversor multinivel I, en el caso de la inyección en la red de distribución de energía de un componente armónico I_{grid}'' de segundo orden red de corriente I_{grid} , 90° fuera de fase con respecto al componente fundamental I_{fund} y con una amplitud $|I_{ehj}|$ igual al 20% de la amplitud del componente fundamental en sí mismo.

De esta manera, parece evidente que la presencia del componente armónico I_{grid}'' en la salida de corriente I_{grid} tiene, como su efecto, un valor diferente de las potencias P_{bus+} y P_{bus-} absorbido por los dos condensadores C_{bus+} y C_{bus-} y esto permite, por lo tanto, utilizar la unidad de ecualización E para alcanzar un desequilibrio controlado entre los dos voltajes de entrada V_{bus+} y V_{bus-} .

La figura 7 muestra los patrones de desequilibrio de las potencias P_{bus+} y P_{bus-} en los dos condensadores C_{bus+} y C_{bus-} según la fase con respecto al componente fundamental I_{grid}' y para el cambio en los armónicos de la corriente de red I_{grid} de un orden por encima del primero.

Por tanto, puede verse que no es producido un desequilibrio en los voltajes de entrada V_{bus+} y V_{bus-} bien en el caso en el cual se inyectan armónicos de orden impar de la corriente I_{grid} de salida, en la red de distribución de corriente sinusoidal G o en el caso en el cual el desplazamiento de fase de los armónicos es cero o en oposición de fase con el componente fundamental I_{grid}' .

También se observa que el efecto del desequilibrio en los voltajes de entrada V_{bus+} y V_{bus-} disminuye de tal manera como el orden de los armónicos pares aumenta.

Por lo tanto, la ecualización por medio del sistema O del desequilibrio de los voltajes de entrada V_{bus+} y V_{bus-} , se puede realizar de manera óptima cuando el componente armónico I_{grid} de la red de corriente I_{grid} es un componente armónico de segundo orden y está 90° fuera de fase con respecto al componente fundamental I_{fund} .

El sistema O también incluye medios de segunda generación G2 del componente fundamental I_{fund} de la corriente de referencia I_{ref} y un dispositivo sumador A, asociado con los medios de primera generación G1 y con los medios de segunda generación G2 y conveniente para agregar el componente fundamental I_{fund} y el componente armónico I_{ehj} para la obtención la corriente de referencia I_{ref} .

Provechosamente, el sistema O incluye un dispositivo de sincronización PH asociado con los medios de primera generación G1 y con los medios de segunda generación G2 y adecuado para determinar la fase θ_{fund} del componente fundamental I_{fund} comenzando con la fase del voltaje de la red de corriente V_{grid} inyectado en la red de distribución G y la fase θ_{ehj} del componente armónico I_{ehj} de la corriente de referencia I_{ref} con respecto al componente fundamental I_{fund} .

En particular, el dispositivo de sincronización PH puede estar compuesto por una fase de bucle cerrado adecuado para generar una señal de sincronización en fase con la voltaje de red V_{grid} .

Provechosamente, en una realización preferente del sistema O, el componente fundamental I_{fund} de la corriente de referencia I_{ref} está en fase con la tensión de red V_{grid} .

De esta manera, la red de corriente I_{ref} también estará en fase con la tensión de red V_{grid} para de tal manera transferir únicamente potencia activa a la red de distribución de energía G.

El sistema O también incluye medios de verificación adecuados para comprobar la diferencia entre la corriente de referencia I_{ref} a seguir y la corriente I_{out} de salida generada mediante el inversor multinivel I.

En particular, estos medios de verificación S están esquematizados en la figura 2 por medio de un control retroalimentación negativo que detecta la corriente de salida I_{out} generada por el inversor I y lo resta de la corriente de referencia I_{ref} saliendo del dispositivo sumador A.

El método según la invención se describe más abajo.

El método comprende:

- una fase de generación de un componente fundamental I_{fund} de la corriente de referencia I_{ref} , realizada mediante los medios de segunda generación G2;
- una fase de generación de un componente armónico I_{ehj} de orden par de la corriente de referencia I_{ref} , fuera de fase con respecto al componente fundamental I_{fund} ;
- la incorporación del componente fundamental I_{fund} y el componente armónico I_{ehj} , por medio del dispositivo sumador A, para obtener la corriente de referencia I_{ref} .

El método según la invención incluye también una fase de control del inversor multinivel I realizada por medio de la unidad de control U, en la cual el inversor multinivel I está controlado por la generación de la corriente de salida I_{out} según la corriente de referencia I_{ref} .

En particular, la fase de control comprende la generación de las señales control P_a , P_b , P_c , P_d , moduladas por ancho de impulso (PWM) y conveniente para el control del primer, el segundo, el tercero y el cuarto interruptores S_a , S_b , S_c y S_d respectivamente del inversor multinivel I para generación de la corriente de salida I_{out} . Ventajosamente, el método prevé la detección del desequilibrio de los voltajes de entrada V_{bus+} y V_{bus-} , mediante el dispositivo de cálculo D y la regulación de la amplitud $|I_{ehj}|$ del componente armónico I_{ehj} de la corriente de referencia I_{ref} , realizada por medio de los medios de regulación R, para compensar el desequilibrio.

En particular, la fase de detección del desequilibrio de fase contempla el cálculo de la diferencia entre los voltajes de entrada V_{bus+} y V_{bus-} en las cabezas de los condensadores C_{bus+} y C_{bus-} .

El método prevé también una fase de sincronización de la fase del componente fundamental I_{fund} con la fase de la tensión de red V_{grid} inyectada en la red de distribución de energía G y una fase de determinación del desplazamiento de fase entre el componente fundamental I_{fund} y el componente armónico I_{ehj} de la corriente de referencia I_{ref} .

En particular, en una realización preferente, pero no exclusiva, tal ángulo fuera de fase es igual a $90^\circ + k \cdot 180^\circ$, siendo k igual a cualquier número entero y el componente fundamental I_{fund} está en fase con el voltaje de red V_{grid} inyectado en la red de distribución de energía G.

5 Finalmente, debe señalarse que el sistema O y el método descrito anteriormente son aplicables exactamente de la misma manera si se cambian los roles entre la corriente y el voltaje de la red I_{grid} y V_{grid} , es decir, si un voltaje de red V_{grid} se establece por el inversor multinivel I con un componente armónico par (por ejemplo, un armónico de segundo orden) convenientemente fuera de fase con respecto al componente fundamental y cuya amplitud es ajustable usando la unidad de ecualización E según el desequilibrio entre las tensiones de entrada V_{bus+} y V_{bus-} .

De hecho, se ha comprobado cómo la invención descrita alcanza los objetivos propuestos.

10 En particular, se subraya el hecho que la inyección en la red de distribución de una red de corriente que tiene un componente armónico par permite efectuar la compensación del desplazamiento de fase de los "voltajes del bus DC" y al mismo tiempo eliminar los inconvenientes de la Técnica actual.

REIVINDICACIONES

1. Un sistema (O) para compensar los desequilibrios de los voltajes de entrada en inversores multinivel o similares, que comprende al menos una unidad de control (U) asociada funcionalmente con al menos un inversor multinivel (I) para la conversión de corriente continua en corriente alterna, siendo adecuada dicha unidad de control (U) para el control del inversor multinivel (I) para generar por lo menos una corriente de salida (I_{out}) dependiendo de por lo menos una corriente de referencia (I_{ref}) y al menos una unidad de ecualización (E) para ecualizar las tensiones de entrada (V_{bus+}, V_{bus-}) de dicho inversor multinivel (I) incluyendo:
 - medios de primera generación (G1) de por lo menos un componente armónico (I_{ehj}) de orden igual a dicha corriente de referencia (I_{ref}), fuera de fase con respecto al componente fundamental (I_{fund}) de dicha corriente de referencia (I_{ref});
 - medios de detección (D) del desequilibrio de las tensiones de entrada (V_{bus+}, V_{bus-}) a dicho inversor multinivel (I);
 - medios de regulación (R) de la amplitud ($|I_{ehj}|$) de dicho componente armónico (I_{ehj}) dependiendo del desequilibrio detectado, para compensar dicho desequilibrio;**Caracterizado porque** dicha unidad de ecualización (E) se compone de por lo menos un dispositivo sumador (A) asociado con medios de dicha primera generación (G1) y conveniente para agregar dicho componente armónico (I_{ehj}) a dicho componente fundamental (I_{fund}) para obtener dicha corriente de referencia (I_{ref}).
2. El sistema (O) según la reivindicación 1 **caracterizado por** el hecho de que dichos medios de detección (D) de el desequilibrio están asociados con, al menos, una rama de entrada (B) a dicho inversor multinivel (I) teniendo, por lo menos, dos condensadores C_{bus+} y C_{bus-} asociados en serie uno con el otro, al menos un terminal asociado con el polo positivo (V_{dc+}) de una fuente de tensión de alimentación (PW) y por lo menos un terminal opuesto asociado con el polo negativo (V_{dc-}) de dicha fuente de tensión de alimentación (PW), componiéndose dichos voltajes de entrada (V_{bus+} y V_{bus-}) al inversor multinivel (I) de las tensiones en las cabezas de dichos condensadores (C_{bus+} , C_{bus-}).
3. El sistema (O) según una o más de las reivindicaciones precedentes, **caracterizado por** el hecho de que dichos medios de detección (D) del desequilibrio están asociados con dicha entrada rama (B) y con dichos medios de regulación (R), y comprende al menos un dispositivo de cálculo (D) para calcular la diferencia entre dichos voltajes de entrada (V_{bus+} , V_{bus-}).
4. El sistema (O) según una o más de las reivindicaciones precedentes, **caracterizado por** el hecho de que dicha unidad de control (U) incluye medios de generación para generar señales de control (P_a , P_b , P_c , P_d) moduladas por ancho de impulsos dependiendo de dicha corriente de referencia (I_{ref}) y conveniente para el control de por lo menos un primer, un segundo, un tercero y un cuarto interruptor (S_a , S_b , S_c y S_d) de dicho inversor multinivel (I) para la generación de dicha corriente de salida (I_{out}).
5. El sistema (O) según una o más de las reivindicaciones precedentes, **caracterizado por** el hecho de que dicho componente armónico (I_{ehj}) es un armónico de segundo orden.
6. El Sistema (O) según una o más de los reivindicaciones precedentes, **caracterizado por** el hecho de que el ángulo fuera-de-fase de dicho componente armónico (I_{ehj}) con respecto a dicho componente fundamental (I_{fund}) es igual a $90^\circ + k \cdot 180^\circ$, siendo k igual a cualquier número entero.
7. El sistema (O) según una o más de las reivindicaciones precedentes, **caracterizado por** el hecho de que incluye medios de segunda generación (G2) de dicho componente fundamental (I_{fund}) de la corriente de referencia (I_{ref}).
8. El método para compensar el desequilibrio de los voltajes de entrada (V_{bus+} y V_{bus-}) en inversores multinivel (I) o similares, que comprende las siguientes fases:
 - al menos una fase de control de al menos un inversor multinivel (I) para la conversión de corriente directa en corriente alterna, en la cual dicho inversor multinivel (I) es controlado para generar al menos una corriente de salida (I_{out}) dependiendo de por lo menos una corriente de referencia (I_{ref});
 - la generación de por lo menos un componente armónico (I_{ehj}) de orden igual a dicha corriente de referencia (I_{ref}), fuera de fase con respecto al componente fundamental (I_{fund}) de dicha corriente de referencia (I_{ref});
 - la detección del desequilibrio de los voltajes de entrada (V_{bus+}, V_{bus-}) a dicho inversor multinivel (I);
 - la regulación de la amplitud ($|I_{ehj}|$) de dicho componente armónico (I_{ehj}) dependiendo del desequilibrio detectado, para compensar dicho desequilibrio; **caracterizado por** el hecho de que incluye sumador de dicho componente armónico (I_{ehj}) y dicho componente fundamental (I_{fund}) para obtener dicha corriente de referencia (I_{ref}).

- 5 9. El método según la reivindicación 8, **caracterizado por** el hecho que dicha fase de detección del desequilibrio es realizada en por lo menos una rama de entrada (B) al mencionado inversor multinivel (I) teniendo por lo menos dos condensadores (C_{bus+} , C_{bus-}) asociado en serie uno con el otro, al menos un terminal asociado con el polo positivo (V_{dc+}) de una fuente de tensión de alimentación (PW) y al menos un terminal opuesto asociado con el polo negativo (V_{dc-}) de dicha fuente de tensión de alimentación (PW), estando compuestos dichos voltajes de entrada (V_{bus+} , V_{bus-}) al inversor multinivel (I) por las tensiones en las cabezas de dichos condensadores (C_{bus+} , C_{bus-}).
- 10 10. El método según una o más de las reivindicaciones 8 o 9, **caracterizado por** el hecho de que dicha fase de detección del desequilibrio comprende el cálculo de la diferencia entre dichas tensiones de entrada (V_{bus+} y V_{bus-}).
- 15 11. El método según una o más de las reivindicaciones 8 a 10, **caracterizado por** el hecho de que dicha fase de control comprende la generación de señales de control (P_a , P_b , P_c , P_d) modulada por ancho de impulsos, dependiendo de dicha corriente de referencia (I_{ref}) y conveniente para controlar al menos un primer, un segundo, un tercer y un cuarto interruptores (S_a , S_b , S_c y S_d) de dicho inversor multinivel (I) para la generación de dicha corriente de salida (I_{out}).
- 20 12. El método según una o más de las reivindicaciones 8 a 11, **caracterizado por** el hecho de que dicho componente armónico (I_{ehj}) es un armónico de segundo orden.
- 25 13. El método según una o más de las reivindicaciones 8 a 12, **caracterizado por** el hecho que consta, por lo menos, de una fase de determinación de la fase del desplazamiento entre dicho componente fundamental (I_{fund}) y componente armónico (I_{ehj}) de la corriente de referencia (I_{ref}).
- 30 14. El método según una o más de las reivindicaciones 8 a 13, **caracterizado por** el hecho que el ángulo fuera-de-fase de dicho elemento armónico (I_{ehj}) con respecto a dicho componente fundamental (I_{fund}) es igual a $90^\circ + k \cdot 180^\circ$, siendo k igual a cualquier número entero.
- 35 15. El método según una o más de las reivindicaciones 8 a 14, **caracterizado por** el hecho que incluye al menos una fase de generación de dicho componente fundamental (I_{fund}) de la corriente de referencia (I_{ref}).

Fig. 1

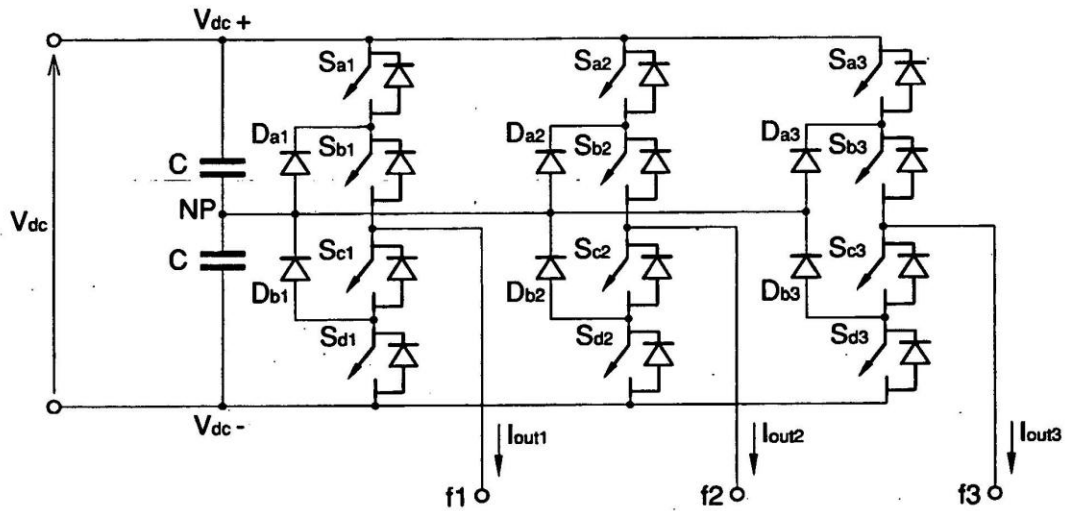
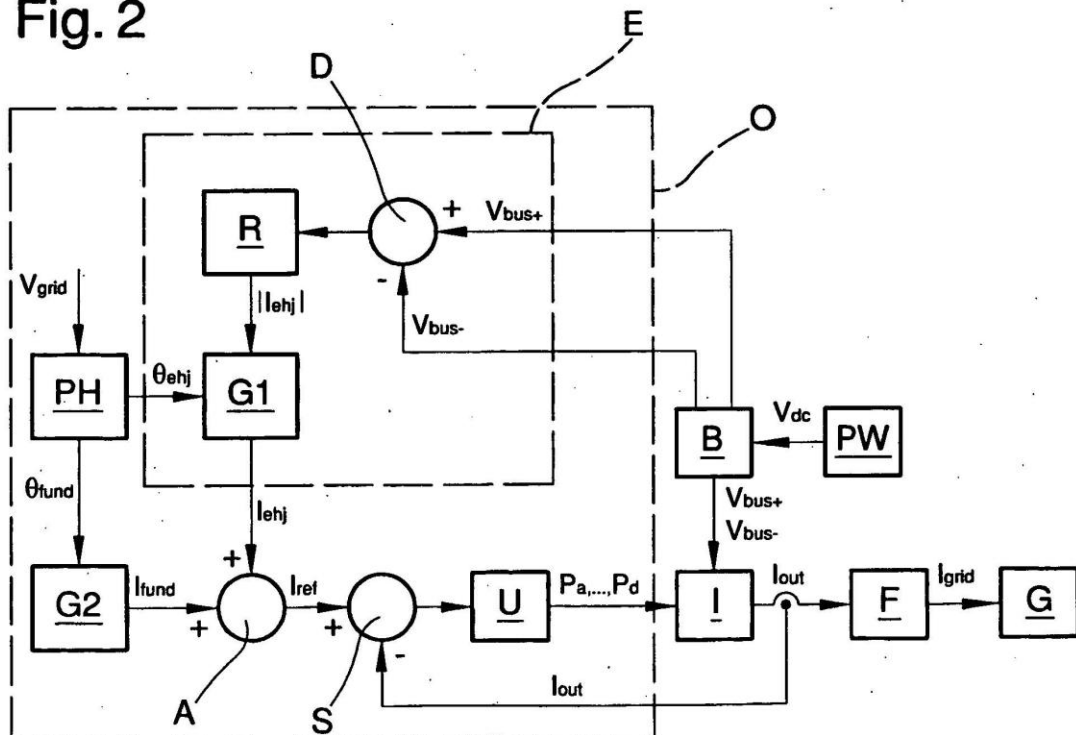


Fig. 2



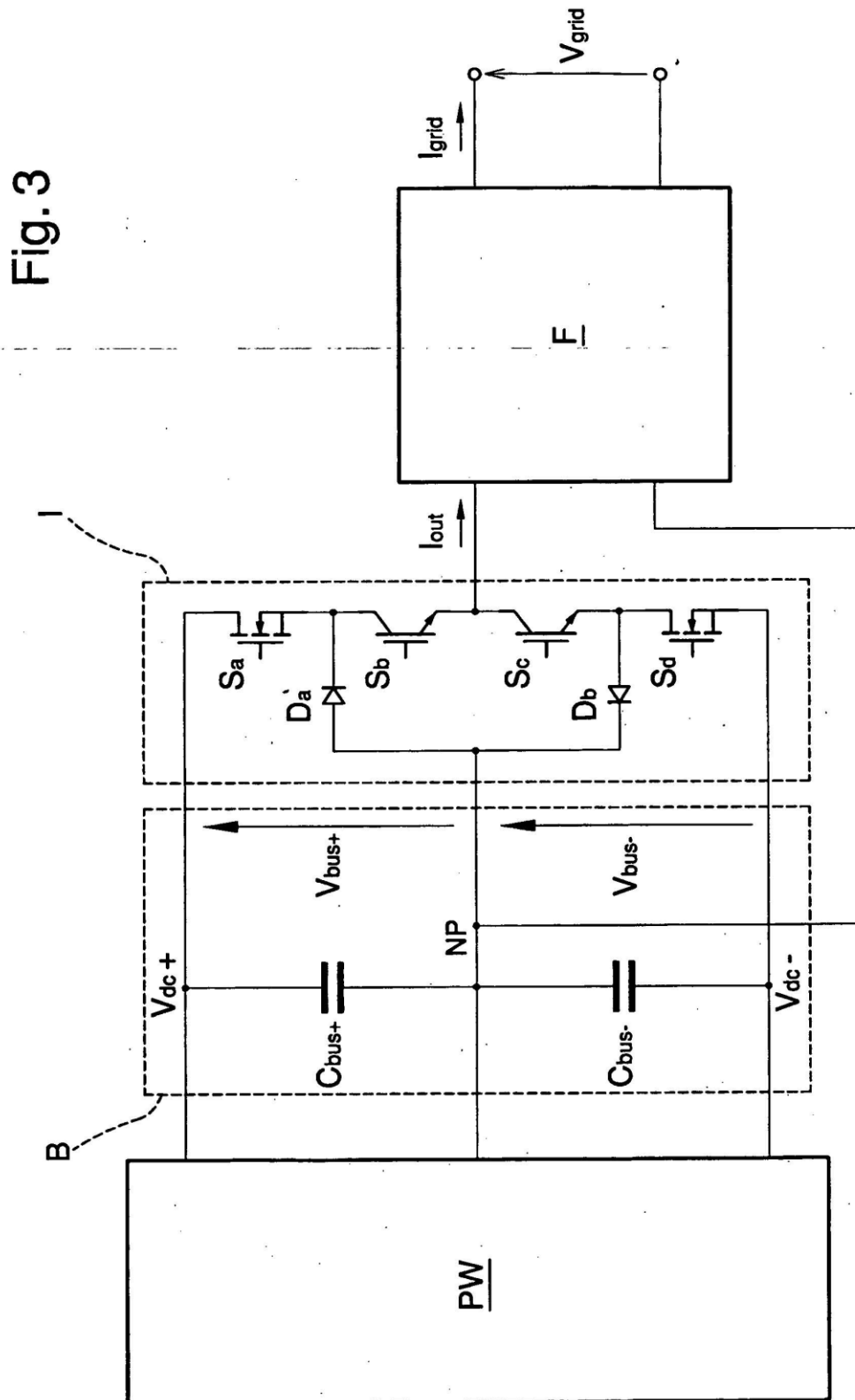


Fig. 4

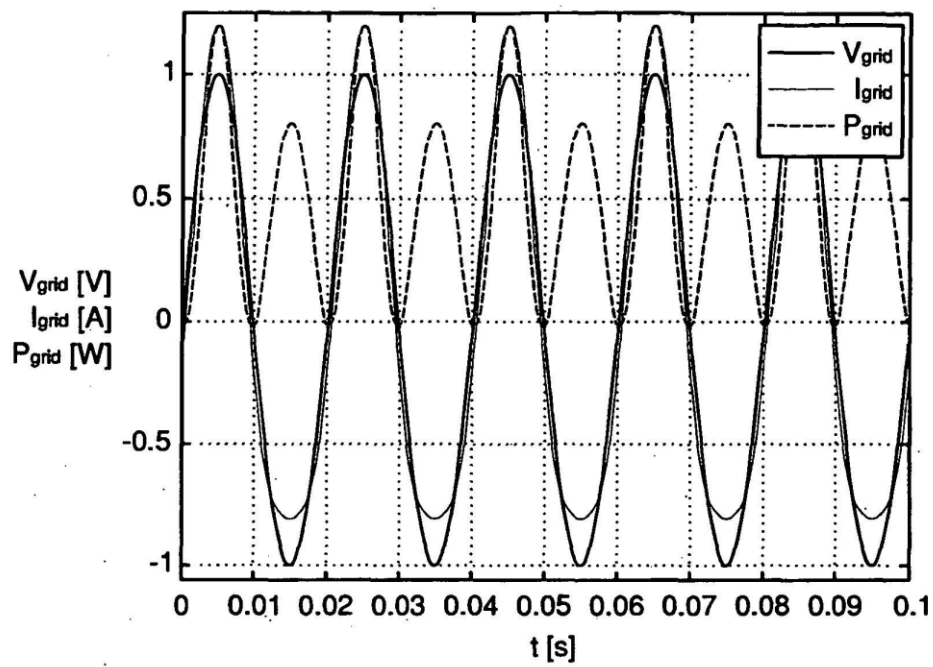


Fig. 5

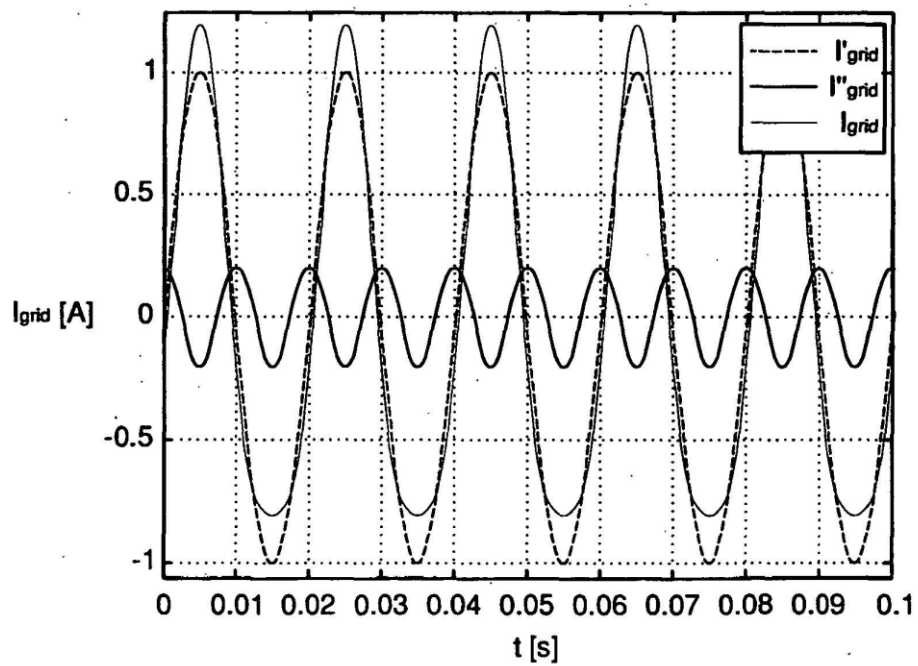


Fig. 6

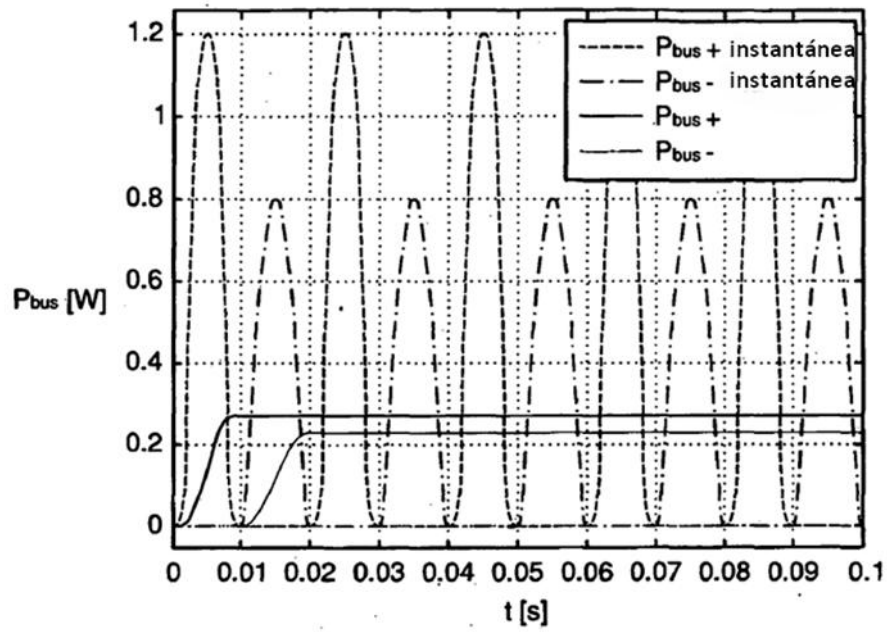


Fig. 7

