

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 438 532**

51 Int. Cl.:

H04J 13/12 (2011.01)

H04J 13/10 (2011.01)

H04J 13/18 (2011.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **06.07.2005 E 05757933 (6)**

97 Fecha y número de publicación de la concesión europea: **23.10.2013 EP 1763934**

54 Título: **Códigos ortogonales de longitud variable no contiguos**

30 Prioridad:

06.07.2004 US 585097 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

17.01.2014

73 Titular/es:

**TELEFONAKTIEBOLAGET L M ERICSSON
(PUBL) (100.0%)
164 83 Stockholm, SE**

72 Inventor/es:

DENT, PAUL

74 Agente/Representante:

DE ELZABURU MÁRQUEZ, Alberto

ES 2 438 532 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Códigos ortogonales de longitud variable no contiguos

Antecedentes

5 Esta solicitud reclama el beneficio y prioridad de la Solicitud de Patente Provisional de Estados Unidos 60/585.097 presentada el 6 de Julio de 2004. Esta solicitud se refiere a la solicitud de PCT presentada simultáneamente PCT/SE 2005/001130 titulada "DIFFERENT ORTHOGONAL CODE SETS WITH MEMBERS IN COMMON".

Campo técnico

La invención es útil en los sistemas de comunicaciones de Acceso Múltiple por División de Código que emplean códigos ortogonales.

10 Técnica relacionada y otras consideraciones

El término Acceso Múltiple por División de Código (CDMA – Code Division Multiple Access, en inglés) se refiere a un método mediante el cual múltiples estaciones transmisoras (por ejemplo, teléfonos móviles) pueden comunicar sus flujos de datos independientes a un receptor común (por ejemplo, un receptor de estación de base celular). La comunicación de múltiples flujos de datos desde un transmisor común (es decir, una estación de base celular) a una pluralidad de receptores (es decir, diferentes teléfonos móviles) mediante División de Código se denomina quizás de manera más adecuada Multiplexación por División de Código. No obstante, en aras de la simplicidad los dos términos Acceso Múltiple por División de Código y Multiplexación por División de Código se considerarán en esta memoria equivalentes. Así, el CDMA será utilizado como un término de descripción tanto para enlace ascendente como para enlace descendente, incluso aunque el enlace descendente pueda ser descrito con mayor exactitud como Multiplexación por División de Código (CDM - Code Division Multiplex, en inglés).

25 El uso de códigos de Walsh ortogonales en los sistemas de comunicaciones es bien conocido. El Sistema de Acceso Múltiple por División de Código conocido como IS95 utiliza códigos de Walsh de longitud 64 para aleatorizar las señales transmitidas por una estación de base celular a diferentes estaciones de telefonía móvil, reduciendo la ortogonalidad de los códigos las interferencias entre señales previstas para diferentes móviles. El enlace de retorno IS95 utiliza todos los 64, códigos de Walsh de longitud 64 de cada estación de telefonía móvil para codificar bloques de datos de 6 bits, siendo las transmisiones para diferentes móviles proporcionadas no iguales mediante el uso de diferentes secuencias de aleatorización. Este uso del enlace de retorno o enlace ascendente de los códigos de Walsh no intenta hacer a las diferentes señales ortogonales, sino que por el contrario es una forma de codificación con corrección de error denominada (64, 6) codificación de bloques ortogonal. Véase, por ejemplo, Applications of CDMA in Wireless/Personal Communications, por Garg, K. Vijay et al, Prentice Hall (1997).

30 El sistema celular de CDMA de banda ancha conocido como UPTS también utiliza códigos de Walsh ortogonales para discriminar entre diferentes enlaces de base a móvil. En este caso, los códigos ortogonales no son de una longitud fija, sino que dependen de la tasa de datos de un enlace particular. Sin embargo, las señales de diferentes longitudes de código y tasa de datos siguen siendo nominalmente ortogonales entre sí.

35 Por ejemplo, considérense dos códigos de Walsh de longitud 16, siendo el primer código 1111111100000000 y siendo el segundo código 1100110000110011. El primer código puede ser utilizado para ensanchar una primera señal multiplicando cada símbolo para ser transmitido por el código y transmitiendo los dieciséis segmentos pseudo-aleatorios (chips, en inglés) resultantes. El segundo código puede ser utilizado para ensanchar un flujo de datos diferente. Las dos señales ensanchadas son nominalmente ortogonales, dado que el primer código y el segundo código difieren en tantas posiciones de chip como en las que coinciden, lo que resulta en una correlación de cero.

40 No obstante, el segundo código es también ortogonal al primer código incluso si sólo se consideran los primeros o últimos ocho chips del mismo, puesto que en los primeros ocho chips el segundo código coincide, y no coincide en los primeros ocho chips del primer código en la mitad de las posiciones de chip. Lo mismo es cierto para los segundos ocho chips. Por lo tanto, un primer símbolo de datos puede ser ensanchado utilizando los primeros ocho chips y un segundo símbolo de datos puede ser ensanchado con los segundos ocho chips, aun manteniendo la ortogonalidad con el primer código. Este proceso de subdivisión puede continuar, dado que los primeros cuatro chips del segundo código son también ortogonales a los primeros cuatro chips del primer código. La subdivisión en dos códigos de chip no obstante, en el ejemplo particular de los dos códigos mencionados en el párrafo precedente, no mantiene la ortogonalidad. No obstante, otro código de Walsh, 0101010101010101 puede ser fracturado hasta
50 la longitud de dos códigos de chip aun manteniendo la ortogonalidad con el primer código. Los códigos que pueden ser fracturados en códigos más pequeños se denominan códigos ortogonales de longitud variable.

Tabla 1: Códigos de Walsh de Longitud 16

```

1111111111111111
1111111100000000
1111000011110000
1111000000001111
1100110011001100
1100110000110011
1100001111000011
1100001100111100
1010101010101010
1010101010010101
1010010110100101
1010010101011010
1001100110011001
1001011010010110
1001011001101001
    
```

5 La Tabla 1 muestra el conjunto completo de códigos de Walsh que tienen longitud 16. En el conjunto de la Tabla 1, cada código difiere de cada uno de los otros códigos exactamente en la mitad de sus posiciones de bits. Además, los últimos ocho códigos pueden ser divididos en códigos de la mitad de la longitud, aun manteniendo la ortogonalidad con los primeros ocho códigos. Cuando los códigos son divididos, sólo hay cuatro códigos distintos que aparecen en pares. Estos cuatro códigos de longitud 8 distintos pueden ser también divididos en códigos de longitud cuatro, de los cuales hay dos códigos distintos, 1010 y 1001. Estos son también ortogonales a los primeros ocho códigos del conjunto de dieciséis códigos original. Finalmente, estos códigos pueden ser divididos para dar un único código de longitud 2¹⁰ que sigue siendo ortogonal a los primeros ocho códigos de longitud dieciséis.

10 Así, como se ha resumido anteriormente, se consiguen códigos ortogonales de longitud variable dividiendo una matriz de códigos de Walsh – Hadamard de N x N tanto horizontal como verticalmente para obtener una matriz de N/2 x N/2 de códigos de longitud mitad que son aun cada uno ortogonales a los códigos de longitud N originales. El proceso de división puede continuar para obtener códigos sucesivamente más cortos, capaces de transportar tasas de datos sucesivamente mayores en un sistema de acceso múltiple por división de código ortogonal.

15 Existe sólo uno de tales conjuntos de códigos de Walsh - Hadamard, así que con el fin de evitar la confusión entre señales en áreas de estaciones de base, es decir, celdas, adyacentes el conjunto de códigos de Walsh puede ser aleatorizado de manera diferente para diferentes estaciones de base combinando un código de aleatorización global con todos los miembros del conjunto. Tal aleatorización no destruye la ortogonalidad recíproca de los códigos del conjunto. La Patente de U. S. 5.550.809 de Bottomley y Dent describe códigos de aleatorización óptimos para hacer que los conjuntos de códigos de Walsh aleatorizados sean lo más diferentes posible. Cuando dos conjuntos de Walsh son aleatorizados de esta manera, ningún código del mismo conjunto es el mismo que ningún código de un conjunto aleatorizado de manera diferente.

20 Existen otras maneras de hacer que dos conjuntos de códigos ortogonales sean diferentes, no obstante, que permiten que los conjuntos aleatorizados de manera diferente contengan códigos comunes, si ello tuviese utilidad en una aplicación dada. Por ejemplo, en un sistema por satélite, puede resultar ventajoso reservar un código en todos los haces (celdas) para ser un código de control para proporcionar una referencia coherente, y resulta útil si el código de control es el mismo código en todos los haces de manera que se dé una adición constructiva en el borde de dos haces en lugar de una interferencia entre haces. Otra aplicación puede ser cuando se desea transmitir la misma señal a la misma estación de telefonía móvil desde dos estaciones de base que operan en diversidad de espacio.

25 Una técnica utilizada en esta memoria para aleatorizar un conjunto de códigos ortogonales aun manteniendo uno o más códigos en común es permutar columnas. Con referencia al conjunto de códigos de longitud dieciséis anterior, puede verse que el primer código que comprende sólo unos (1) permanece sin cambiar bajo cualquier permutación de columnas. Asimismo, tanto el primer código como el segundo código permanecen sin cambiar bajo cualquier

permutación de las primeras ocho columnas y cualquier permutación de las segundas ocho columnas. Por ejemplo, el conjunto de códigos de la Tabla 2 puede ser obtenido permutando columnas (y registrando los códigos como sea necesario).

5 El conjunto de códigos de la Tabla 2 puede ser también obtenido rotando la secuencia de longitud máxima de longitud quince 00111101100101 y añadiendo una primera fila y una primera columna de unos (1). (La notación usual para una secuencia de longitud máxima es el complemento de esto, en cuyo caso debería añadirse una columna de ceros, obteniendo un conjunto de códigos complementario. Bien el conjunto de códigos o su complemento pueden ser utilizados con igual efecto). Los conjuntos de códigos producidos empezando con diferentes secuencias de longitud máxima son maximalmente diferentes en todo excepto en su miembro común, el código de todo unos (1).

Tabla 2

1111111111111111
1000011101100101
1100001110110010
1010000111011001
1101000011101100
1010100001110110
1001010000111011
1100101000011101
1110010100001110
1011001010000111
1101100101000011
1110110010100001
1111011001010000
1011101100101000
1001110110010100
1000111011001010

15 Debe observarse, no obstante, que la variante anterior del conjunto de códigos ortogonales no puede dividirse a la mitad para producir códigos de longitud mitad que sigan siendo ortogonales, debido a que ya no hay ninguna garantía de 50% unos (I) y 50% ceros (Q), en los primeros ocho chips. Problemáticamente, por lo tanto, estos conjuntos de códigos ortogonales no forman conjuntos de código ortogonales de longitud variable. El documento de W. F. Lunnon: "Pagodas y Sackcloth: Ternary Sequences of Considerable Linear Complexity", 1997, páginas 1 – 16, XP002681608 se refiere a la construcción de secuencias con alta complejidad lineal medida por la longitud del máximo cuadrado de ceros de su tabla, o el máximo escalón en sus LPCs desplazados.

20 El documento US 2003/016733 A1, 23 de Enero de 2003, se refiere a la generación de códigos de ensanchamiento ternarios con duración de correlación cero.

25 El documento de H. Donelan et al: "Large families of ternary sequences with aperiodic zero correlation zones for a mc-ds-cdma system", Personal, Indoor and Mobile Radio Communications, 2002, se refiere a general familias de secuencias de ensanchamiento.

Lo que se necesita por lo tanto, y un objeto de la presente invención, son sistemas y técnicas que permiten una mayor gama de conjuntos de códigos ortogonales para minimizar las interferencias entre señales de CDMA.

Compendio

30 Los sistemas para transmitir símbolos de información utilizan códigos ternarios o códigos de pivotamiento junto con codificación de espectro ensanchado. Los sistemas comprenden al menos una primera fuente de símbolos para proporcionar una señal de información que comprende al menos un primer flujo de pares de bits I, Q, un medio para

utilizar bien un código ternario o al menos un código de pivotamiento para ensanchar el al menos primer flujo de pares de bits I, Q y con ello respectivamente formar primeros chips y segundos chips, y un modulador de señal de radio para transmitir los primeros chips y los segundos chips sobre una interfaz de radio.

- 5 En contraste con la técnica conocida, en uno de sus aspectos la tecnología actual utiliza una matriz de códigos ortogonales de $N \times N$ más general que está relacionada con una matriz de Walsh - Hadamard aparte de una aleatorización del orden de columnas. Esta matriz de códigos más general se divide eligiendo como código de pivotamiento cualquier código que comprenda $N/2$ números de unos (1) y $N/2$ números de ceros (0) y sustituyendo las columnas que contienen uno en el código de pivotamiento con columnas de símbolos de vacío para formar una primera submatriz de $N \times N$, y sustituyendo las columnas que contienen cero en el código de pivotamiento con símbolos de vacío para formar una segunda submatriz de $N \times N$. Cada submatriz así formada tiene pares de filas idénticas. Para obtener submatrices en las cuales cada fila sea única, uno de cada par de filas es borrado de cada submatriz para dejar una primera y una segunda submatriz de $N/2 \times N$. Cada fila de cada submatriz contiene $N/2$ símbolos distintos de vacío y $N/2$ símbolos de vacío, ocupando las columnas de vacíos de una submatriz las mismas posiciones que las columnas de no vacíos de la otra submatriz.
- 10
- 15 Un primer flujo de símbolos puede ser el CDMA codificado multiplicando cada símbolo con un código de la primera matriz y un segundo flujo de símbolos puede ser el CDMA codificado multiplicando cada símbolo con un código de la segunda submatriz, siendo entonces las dos señales codificadas sumadas linealmente antes de la transmisión.

- La tecnología elimina la restricción a la ordenación de columnas de Walsh - Hadamard, permitiendo de este modo una mayor gama de conjuntos de códigos ortogonales para minimizar las interferencias entre señales de CDMA en áreas geográficas vecinas.
- 20

Breve descripción de los dibujos

- El anterior y otros objetos, características y ventajas de la invención resultarán evidentes a partir de la siguiente descripción más particular de realizaciones preferidas tal como se ilustra en los dibujos que se acompañan, en los cuales caracteres de referencia se refieren a las mismas partes en las diferentes vistas. Los dibujos no están necesariamente a escala, poniéndose énfasis por el contrario en ilustrar los principios de la invención.
- 25

La Fig. 1 es un diagrama de flujo que ilustra etapas básicas implicadas en una técnica de formar un patrón de códigos de pivotamiento.

La Fig. 2 es un diagrama de flujo que ilustra etapas básicas implicadas en una técnica de formar un código ternario (separado) (subcódigo).

- 30 La Fig. 3 es una vista diagramática de una superposición de la técnica anterior de símbolos codificados.

La Fig. 4 es una vista diagramática de una realización de ejemplo de un sistema de transmisión de CDMA.

La Fig. 5 es una vista diagramática de otra realización de ejemplo de un sistema de transmisión de CDMA.

La Fig. 6 es una vista diagramática de otra realización de ejemplo más de un sistema de transmisión de CDMA.

Descripción detallada

- 35 En la siguiente descripción, con el propósito de explicación y no de limitación, se establecen detalles específicos tales como arquitecturas particulares, interfaces, técnicas, nodos, entidades funcionales, protocolos, estándares, etc., con el fin de proporcionar una profunda comprensión de la presente invención. No obstante, resultará evidente para los expertos en la materia que la presente invención puede ser llevada a la práctica en otras realizaciones que se separan de estos detalles específicos. En otros casos, descripciones detalladas de dispositivos, circuitos y métodos bien conocidos se omiten, para no oscurecer la descripción de la presente invención con un detalle innecesario. Además, se muestran bloques funcionales individuales en algunas de las figuras. Resultará evidente para los expertos en la materia que las funciones pueden ser implementadas utilizando circuitos de hardware individuales, utilizando software que funciona junto con un microprocesador o con microprocesadores digital o digitales programado o programados adecuadamente u ordenador u ordenadores de propósito general, bien distribuidos o bien concentrados, y utilizando un circuito integrado específico para una aplicación (ASIC – Application Specific Integrated Circuit, en inglés), y/o utilizando uno o más procesadores de señal digital (DSPs – Digital Signal Processors, en inglés).
- 40
- 45

- Resulta útil poder crear dos o más conjuntos de códigos ortogonales que posean uno o más miembros comunes, pero que por otro lado sean maximalmente diferentes. Tales conjuntos de códigos pueden ser obtenidos empezando primero con un conjunto de códigos simplex, el cual se consigue anotando todas las rotaciones de una secuencia de longitud máxima de longitud $2^N - 1$ y aumentando a continuación el conjunto de códigos añadiendo una columna de ceros. Alternativamente, como se ha explicado anteriormente, el complemento del conjunto de códigos simplex puede ser utilizado, aumentado mediante una columna de unos. Utilizar diferentes secuencias de longitud máxima produce diferentes conjuntos de códigos que son maximalmente diferentes entre sí aparte del miembro común.
- 50

Tales conjuntos de códigos pueden resultar útiles para celdas adyacentes de un sistema celular de CDMA o en haces adyacentes de un sistema de comunicaciones por satélite.

5 Aunque uno de tales conjuntos de códigos puede ser retransmitido en la forma de Walsh – Hadamard mediante intercambio de columnas, es imposible encontrar una permutación de columnas que reduzca dos de tales conjuntos de códigos a la forma de Walsh – Hadamard estándar, y no resulta útil aplicar diferentes permutaciones de columnas a dos de tales conjuntos de códigos, puesto que eso destruiría la buscada propiedad de “maximalmente diferente”.

10 Así, al menos un conjunto de códigos permanecerá en forma no de Walsh - Hadamard y por ello no puede ser dividido en la manera de la técnica anterior en códigos más cortos para permitir la codificación ortogonal de longitud variable. Por lo tanto, resulta deseable encontrar diferentes métodos para producir códigos más cortos pero aun ortogonales que puedan ser utilizados con un conjunto de códigos ortogonales que no son de formato de Walsh - Hadamard.

15 Un conjunto de códigos simplex aumentado de ejemplo (tal como el de la Tabla 2) puede ser utilizado para formar un patrón de códigos de “pivotamiento” de acuerdo con una técnica que tiene las etapas básicas ilustradas en la Fig. 1. La técnica de la Fig. 1 comienza cogiendo cualquier código que tenga ocho unos (1) y ocho ceros (0) para ser un código de “pivotamiento”. En otras palabras, como se muestra mediante la etapa 1 – 1 de la Fig. 1, se selecciona un primer código de un conjunto de códigos de ensanchamiento binarios para servir como código de pivotamiento. El código de pivotamiento tiene un número distinto de cero de miembros (preferiblemente igual) de un primer valor binario (por ejemplo, uno (1)) y un número distinto de cero de miembros de un segundo valor binario (por ejemplo, cero (0)). El código de pivotamiento, siendo binario, tiene así bits que son bien de un primer valor binario (es decir, cero (0)) o bien de un segundo valor binario (es decir, uno (1)).

20 Las columnas que contienen unos en el código de pivotamiento son reemplazadas con símbolos de vacío (denotados en lo que sigue por “x”) para obtener un primer conjunto de códigos ternarios y las columnas que contienen ceros en los códigos de pivotamiento son reemplazadas con símbolos de vacío para obtener un segundo conjunto de códigos ternarios. Esto es, como etapa 1 – 2 de la técnica de la Fig. 1, las posiciones de objetivo (bit) son seleccionadas para el código de pivotamiento, siendo las posiciones de objetivo bien el primer valor binario (es decir, cero (0)) o el segundo valor binario (es decir, uno (1)). Como etapa 1 – 2A, símbolos de vacío (“x”) están escritos en las posiciones de columna seleccionadas del código de pivotamiento. De acuerdo con esto, se produce un patrón de códigos de pivotamiento que tiene valores de cero en sus posiciones de objetivo, y los valores binarios (no seleccionados, que no son de objetivo) en sus posiciones restantes.

30 Por ejemplo, si el segundo código listado en el conjunto de códigos de la Tabla 2 es seleccionado como el código de pivotamiento, y las posiciones que tienen el valor binario “0” están seleccionadas para las posiciones de objetivo, entonces el patrón del código de pivotamiento resultante es como sigue: 1xxxx111x11xx1x1. Por otro lado, si el segundo código listado en el conjunto de códigos de la Tabla 2 es seleccionado como el código de pivotamiento, y las posiciones que tienen el valor binario uno “1” están seleccionadas para las posiciones de objetivo, entonces el patrón del código de pivotamiento resultante es como sigue: x0000xxx0xx00x0x.

35 Un conjunto de códigos simplex aumentado de ejemplo (tal como el de la Tabla 2) puede ser también separado en dos subcódigos mediante una técnica que incluye las etapas básicas ilustradas en la Fig. 2. La técnica de formar subcódigos empieza esencialmente de la misma manera que la técnica de la Fig. 1, por ejemplo, realizando la etapa 2 – 1 y la etapa 2 – 2 que son esencialmente las mismas que las etapas 1 – 1 y 1 – 2 de la Fig. 1, respectivamente. La realización de la etapa 2 – 1 implica seleccionar el código de pivotamiento (como en la etapa 1 – 1). La etapa 2 – 2 implica seleccionar primeras posiciones de objetivo (bit) para el código de pivotamiento, siendo las primeras posiciones de objetivo bien el primer valor binario (es decir, cero (0)) o el segundo valor binario (es decir, uno (1)). Como explicación, se asumirá que las posiciones con valor cero están elegidas como las primeras posiciones de objetivo.

45 Como se explica subsiguientemente, la etapa 2 – 3 de la técnica de la Fig. 1 implica seleccionar un segundo código del conjunto de códigos de ensanchamiento binarios (por ejemplo, el conjunto de códigos de la Tabla 2) para servir como código de derivación. Para no ser prematuramente restrictivos en lo que respecta a los códigos de derivación al explicar la técnica, por lo que se refiere a la Tabla 3 la explicación subsiguiente proporciona cualquiera de los códigos del conjunto de códigos de la Tabla 2 como código de derivación.

50 La etapa 2 – 4 de la técnica de la Fig. 2 implica reemplazar los chips del segundo código (es decir, el código de derivación) correspondiente a las primeras posiciones de objetivo del código de pivotamiento con un valor no binario (por ejemplo, el valor cero (“x”) y formando con ello un primer código de ensanchamiento ternario (por ejemplo, un primer “separado” o subcódigo).

55 Si tiene que formarse un segundo código ternario a partir del código de derivación, pueden realizarse las etapas 2 – 5 y 2 – 6 de la Fig. 2. La etapa 2 – 5 implica seleccionar segundas posiciones de objetivo (bit) para el código de pivotamiento, siendo las segundas posiciones de objetivo las posiciones de bit no elegidas en la etapa 2 – 2 (para la misma explicación, las posiciones de valor uno (1) se eligen como las segundas posiciones de objetivo). La etapa 2

– 6 de la técnica de la Fig. 2 implica reemplazar los chips del segundo código (es decir, el código de derivación) correspondientes a las segundas posiciones de objetivo del código de pivotamiento con un valor no binario (por ejemplo, el valor cero (“x”) y con ello formar un segundo código de ensanchamiento ternario (por ejemplo, un segundo “separado” o subcódigo).

5 Por ejemplo, utilizando el segundo código (por ejemplo, el código 1000111101100101) en el conjunto de la Tabla 2 como código de pivotamiento, la técnica de la Fig. 2 resulta en los dos conjuntos de códigos “separados” de las columnas segunda y tercera de la tabla 3. La primera columna de tabla de la Tabla 3 lista los códigos del conjunto de códigos de la Tabla 2. El primer conjunto de códigos separados de la Tabla 3 (los códigos del conjunto de
 10 códigos de la segunda columna de tabla de la Tabla 3) están formados escribiendo símbolos de vacío en el segundo código (por ejemplo, 1000111101100101) correspondiente a la posición de símbolos de vacío en el código de pivotamiento de acuerdo con las etapas 2 – 2 y 2 – 4, mientras que el segundo conjunto de códigos separados de la Tabla 3 (los códigos del conjunto de códigos de la tercera columna de tabla de la Tabla 3) están formados escribiendo símbolos de vacío en las posiciones del segundo código correspondientes a la posición de los símbolos distintos de vacío en el código de pivotamiento de acuerdo con las etapas 2 – 5 y 2 – 6.

15 Tabla 3

1111111111111111	1xxxx111x11xx1x1	x1111xxx1xx11x1x
1000111101100101	1xxxx111x11xx1x1	x0000xxx0xx00x0x
1100001110110010	1xxxx011x01xx0x0	x1000xxx1xx10x1x
1010000111011001	1xxxx001x10xx0x1	x0100xxx1xx11x0x
1101000011101100	1xxxx000x11xx1x0	x1010xxx1xx01x0x
1010100001110110	1xxxx000x11xx1x0	x0101xxx0xx10x0x
1001010000111011	1xxxx100x01xx0x1	x0010xxx0xx11x1x
1100101000011101	1xxxx010x00xx1x1	x1001xxx0xx11x0x
1110010100001110	1xxxx101x00xx1x0	x1100xxx0xx01x1x
1011001010000111	1xxxx010x00xx1x1	x0110xxx1xx00x1x
1101100101000011	1xxxx001x10xx0x1	x1011xxx0xx00x1x
1110110010100001	1xxxx100x01xx0x1	x1101xxx1xx00x0x
1111011001010000	1xxxx110x10xx0x0	x1110xxx0xx10x0x
1011101100101000	1xxxx001x01xx0x0	x0111xxx0xx01x0x
1001110110010100	1xxxx101x00xx1x0	x0011xxx1xx10x0x
1000111011001010	1xxxx110x10xx0x0	x0001xxx1xx01x1x

Se verá a partir de la Tabla 3 que los códigos separados aparecen en pares o en pares complementarios. Por ejemplo, el código separado de la segunda columna para el código original de la segunda fila (por ejemplo, el código 1000111101100101) es el mismo que (y así duplica) el código separado de la segunda columna para el código original 1011101100101000. Eliminar uno de cada par (por ejemplo, el complementario o el duplicado de cada par) resulta en los códigos separados de la Tabla 4. La Tabla 4 muestra los códigos originales (códigos “C”), así como los dos códigos separados (ternarios) resultantes para los códigos originales supervivientes. En la Tabla 4, un primer código separado resultante para cada código original superviviente se denomina código “A” y un segundo código separado resultante para cada código superviviente original se denomina “B”. Así, como se muestra en la Tabla 4, quedan ocho únicos códigos en cada uno de los conjuntos de códigos separados. Los pares de ocho únicos códigos están numerados como pares 0 – 7, como se refleja mediante la última columna de tabla de la Tabla 4.

Tabla 4

	CÓDIGOS ORIGINALES C	CÓDIGOS SEPARADOS A	CÓDIGOS SEPARADOS B	
0	1111111111111111	1xxxx111x11xx1x1	x1111xxx1xx11x1x	0
1	1000011101100101			
2	1000111101100101	1xxxx011x01xx0x0	x1000xxx1xx10x1x	1
3	1010000111011001	1xxxx001x10xx0x1	x0100xxx1xx11x0x	2
4	1101000011101100	1xxxx000x11xx1x0	x1010xxx1xx01x0x	3
5	1010100001110110			
6	1001010000111011	1xxxx100x01xx0x1	x0010xxx0xx11x1x	4
7	1100101000011101	1xxxx010x00xx1x1	x1001xxx0xx11x0x	5
8	1110010100001110	1xxxx101x00xx1x	x1100xxx0xx01x1x	6
9	1011001010000111			
a	1101100101000011			
b	1110110010100001			
c	1111011001010000	1xxxx110x10xx0x0	x1110xxx0xx10x0x	7
d	1011101100101000			
e	1001110110010100			
f	1000111011001010			

Como se ha explicado previamente, las x's en la notación anterior significan que no existe ningún símbolo (o un símbolo de vacío) en esa ubicación, mientras que los unos (1) y ceros (0) significan bits binarios en notación Booleana. Cuando tal código es convertido a una señal para su transmisión, el valor de señal +1 puede ser utilizado para un 0 Booleano; el nivel de señal -1 utilizado para un 1 Booleano, y el nivel de señal cero utilizado para los símbolos x's o de vacío. La correlación entre dos cualesquiera de los códigos separados se obtiene multiplicando símbolos correspondientes y añadiendo los productos, utilizando la lógica de la Fig. 5.

Tabla 5

	BOOLEANA	ARITMÉTICA
	1 veces 1	= +1
	1 veces 0	= -1
	x veces 1, 0 ó x	= 0

Puede determinarse que los dieciséis códigos separados son todos ortogonales entre sí, porque la suma de productos definida anteriormente es cero para todos los pares de códigos. Un código separado es también ortogonal para todos los códigos originales excepto el código del cual fue separado y otro más. Este par de códigos originales puede así ser sustituido por un par de códigos separados (Ai; Bi) aun preservando un conjunto de dieciséis códigos ortogonales entre sí, siendo ahora no obstante el par separado códigos ternarios que incluyen símbolos de vacío.

El par de códigos separados puede ser ahora utilizado para ensanchar dos símbolos de datos D1 y D2, tal como formando D1 (Ai) + D2(Bi), donde los códigos Ai y Bi son los vectores de código ternarios. Por ejemplo utilizar el 5º par de códigos separados de la Tabla 4, es decir, A5 (1xxxx010x00xx1x1) y B5 (x1001xxx0xx11x0x) produce la siguiente secuencia de 16 – chips:

$$-D1 -D2 D2 D2 -D2 D1 -D1 D1 D2 D1 D1 -D2 -D2 -D1 D2 -D2$$

Una manera alternativa de codificar dos veces la tasa de datos es utilizar uno de los códigos originales (C7) para ensanchar D1 y el otro (C9) para codificar D2, donde C7 y C9 son los pares de códigos sustituidos por A5 y B5. Las dos señales codificadas de espectro ensanchado son a continuación sumadas linealmente. Esto se denomina el planteamiento de "múltiples códigos" para obtener tasas de datos más altas.

La diferencia entre utilizar A5 y B5 y utilizar los dos códigos originales C7 y C9 es que, cuando se utilizan los códigos A5 y B5 de la invención, los valores de chip resultantes son ahora iguales a los valores de símbolo D1 y D2 ó a sus inversos en lugar de ser los valores de multinivel +/- D1 +/- D2 que aparecerían si se utilizasen C7 y C9. Así, el nuevo método evita los valores de señal de múltiples valores que aparecen con el planteamiento de múltiples códigos, simplificando la generación de la señal de transmisión. Además, el proceso de desensanchamiento en el receptor correlaciona la señal recibida con los códigos ternarios separados A5 y B5 que tienen el 50% de símbolos de vacío, para los cuales no es necesario realizar multiplicaciones. Así, el receptor es más simple.

La diferencia entre el planteamiento de la invención y el planteamiento de la codificación ortogonal de longitud variable de la técnica anterior es que el planteamiento de la técnica anterior produciría una secuencia de chips tal como

D1 -D1 -D1 D1 -D1 D1 D1 -D1 -D2 D2 D2 -D2 D2 -D2 -D2 D2

donde los chips con valores D1 y D2 no están intercalados. El intercalado de los chips de valores D1 y D2 cuando se utiliza la presente tecnología surge esencialmente de la permutación de las columnas del conjunto de códigos, que mezcla chips de la segunda mitad del código con chips de la primera mitad del código. Cuando se aplica una suma de un código de aleatorización complejo global a las secuencias anteriores, cada chip sucesivo es descorrelacionado con los previos y el espectro es así indistinguible entre las secuencias intercaladas y las no intercaladas. La presente invención puede en principio ser producida empleando un sistema que utiliza los códigos ortogonales de longitud variable de Walsh - Hadamard, y aplicando a continuación un proceso de intercalado a la secuencia de chips resultante. No obstante, éste no es el método preferido, puesto que aplicar un proceso de intercalado a un flujo de alta tasa de chips implica un procesamiento más costoso.

Otra manera más de conseguir el mismo resultado que lo anterior es formar la suma $D1 + D2$ de dos símbolos y su diferencia $D1 - D2$. El flujo de suma es a continuación combinado multiplicativamente con un primer código de ensanchamiento y sumado al flujo de diferencia combinado multiplicativamente con un segundo código de ensanchamiento ortogonal al primer código de ensanchamiento. El resultado es que, en las posiciones de bits en las que los códigos de ensanchamiento primero y segundo coinciden, se transmitirán $(D1 + D2) + (D1 - D2) = 2D1$, mientras que donde los bits de los códigos primero y segundo no coinciden, se transmitirá $2D2$. Así, la apariencia de los símbolos de múltiples niveles en este planteamiento de múltiples códigos se evita combinando previamente los símbolos de tal manera que la combinación aditiva de los múltiples códigos deshace la combinación previa.

Otra diferencia en la nueva técnica es que la interferencia de un transmisor que utiliza un conjunto de códigos diferente para uno de los códigos separados A o B depende de más de un símbolo de datos del transmisor que interfiere. Cuando se utilizan los códigos separados de la técnica anterior, la interferencia depende sólo de un símbolo, como puede verse en la Fig. 3. En la Fig. 3, el símbolo codificado D1 transmitido por un transmisor se superpone sólo con el símbolo codificado D3 transmitido por el segundo transmisor, y asimismo D2 está sólo superpuesto por D4. Cuando se utiliza el planteamiento de múltiples códigos, por otro lado, D1 y D2 están superpuestos tanto por D3 como por D4, así que hay más diversidad de interferencias. El método de múltiples códigos de la técnica anterior proporciona por lo tanto más diversidad de interferidores que el método de codificación ortogonal de longitud variable de la técnica anterior. Cuando se utiliza la invención actual, D1 se distribuye intercalando la columna de una manera diferente de D3 y D4, de manera que los chips que transportan D1 ya no coinciden sólo con los chips que transportan D3 ó D4 solos, sino algunos de cada uno, obteniendo así la deseable diversidad de interferencias del método de múltiples códigos de la técnica anterior, pero sin sus desventajas de valores de chip de múltiples niveles y un más costoso procesamiento de la recepción.

Puede verse que cada código separado excepto el índice 0 tiene la mitad de sus contenidos como unos y la mitad de sus contenidos como ceros (es decir, contiene 50% de unos y 50% de ceros). De acuerdo con esto, el proceso de separación en dos códigos, que tiene cada uno la mitad del número de símbolos distintos de vacío, puede ser repetido para formar códigos doblemente separados eligiendo uno de los códigos separados (tal como los de la Tabla 4) distintos del índice 0 para ser un nuevo código de pivotamiento, por ejemplo, un nuevo código de pivotamiento, también conocido como un código de pivotamiento secundario.

Si el código de pivotamiento secundario es un código "A", los códigos doblemente separados resultantes serán ortogonales a todos los códigos "B" pero no ortogonales al código de pivotamiento y a otro código A, que son por lo tanto borrados a favor de los dos nuevos códigos doblemente separados. La Tabla 6 muestra cómo pueden formarse los códigos doblemente separados a partir de los códigos separados de la Tabla 4, cuando, por ejemplo, se elige el código B3 de la Tabla 4 (es decir, $x1010xxx1xx01x0x$) como pivote secundario. En la Tabla 6, la notación "código BA" y "código BB" indica que los dos nuevos códigos han sido obtenidos a partir del código B. Si en su lugar se hubiesen obtenido dos códigos doblemente separados a partir de un pivote secundario del código A, se habrían llamado AA y AB.

Tabla 6

	CÓDIGOS SEPARADOS A	CÓDIGOS SEPARADOS B	CÓDIGOS SEPARADOS BA	CÓDIGOS SEPARADOS BB
0	1xxx111x11xx1x1	x1111xxx1xx11x1x	x1x1xxxx1xxx1xxx	xx1x1xxxxxx1xx1x
1	1xxx011x01xx0x0	x1000xxx1xx10x1x	x1x0xxxx1xxx0xxx	xx0x0xxxxxx1xx1x
2	1xxx001x10xx0x1	x0100xxx1xx11x0x	x0x0xxxx1xxx1xxx	xx1x0xxxxxx1xx0x
3	1xxx000x11xx1x0	x1010xxx1xx01x0x	x1x1xxxx1xxx1xxx	xx0x0xxxxxx0xx0x
4	1xxx100x01xx0x1	x0010xxx0xx11x1x	x0x1xxxxcxxx1xxx	xx0x0xxxxxx1xx1x
5	1xxx010x00xx1x1	x1001xxx0xx11x0x	x1x0xxxx0xxx1xxx	xx0x1xxxxxx1xx0x
6	1xxx101x00xx1x0	x1100xxx0xx01x1x	x1x0xxxx0xx01xxx	xx1x0xxxxxx0xx1x
7	1xxx110x10xx0x0	x1110xxx0xx10x0x	x1x1xxxx0xxx0xxx	xx1x0xxxxxx1xxex

Eliminando uno de cada par o par complementario de BA o BB de los códigos de la Tabla 6, quedarían 4 únicos códigos BA y 4 únicos códigos BB, como se muestra en la Tabla 7.

5

Tabla 7

	CÓDIGOS SEPARADOS A	CÓDIGOS SEPARADOS B	CÓDIGOS SEPARADOS BA	CÓDIGOS SEPARADOS BB	
0	1xxx111x11xx1x1	x1111xxx1xx11x1x	x1x1xxxx1xxx1xxx	xx1x1xxxxxx1xx1x	0
1	1xxx011x01xx0x0	x1000xxx1xx10x1x	x1x0xxxx1xxx0xxx	xx0x0xxxxxx1xx1x	1
2	1xxx001x10xx0x1	x0100xxx1xx11x0x	x0x0xxxx1xxx1xxx	xx1x0xxxxxx1xx0x	2
3	1xxx000x11xx1x0	x1010xxx1xx01x0x			
4	1xxx100x01xx0x1	x0010xxx0xx11x1x			
5	1xxx010x00xx1x1	x1001xxx0xx11x0x	x1x0xxxx0xxx1xxx	xx0x1xxxxxx1xx0x	3
6	1xxx101x00xx1x0	x1100xxx0xx01x1x			
7	1xxx110x10xx0x0	x1110xxx0xx10x0x			

Si, por ejemplo, el código B5 de la Tabla 4 (x1001xxx0xx11x0x) fuese separado como se ha indicado en dos códigos BA3 y BB3, todos los códigos A pueden utilizarse aún puesto que son ortogonales a los códigos BA y BB, pero el uso del código B5 original debe ser inevitable, como debe serlo el uso del código B6 que no es ortogonal a BA3 y BB3. Así, dos de los códigos B son sustituidos por dos de los códigos doblemente separados. Bien el código A3 correspondiente a A puede ser también separado en dos nuevos códigos AA y AB, o bien un código A diferente o un código B doblemente separado de manera diferente pueden ser utilizados para obtener cuatro códigos doblemente separados con los cuales ensanchar los cuatro símbolos de datos D1, D2, D3, D4, permitiendo así una cuadruplicación de la tasa de datos transmitidos. Si se utiliza un código A doblemente separado para obtener AA y AB, puede elegirse un código A diferente como pivote, es decir, no tiene que ser el código A A3 correspondiente al pivote B3. Por otro lado si dos pares de códigos B doblemente separados se utilizan para codificar D1, D2, D3 y D4, deben ser obtenidos mediante el uso del mismo pivote con el fin de obtener códigos ortogonales.

10

15

20

25

La Fig. 4 ilustra un sistema de transmisión de CDMA 20 de acuerdo con una primera realización de ejemplo y adecuada para implementar técnicas que incluyen las descritas anteriormente. El sistema de ejemplo particular de la Fig. 4 utiliza modulación QPSK, que es una modulación de cuatro fases que transporta dos bits por símbolo de información. En la Fig. 4, los bits de información entran en un turbo codificador 22 como se muestra mediante la flecha 24. El turbo codificador 22 lleva a cabo operaciones de ejemplo tales como la codificación con corrección de error y el intercalado y salidas de bits codificados (en la línea 26) en un orden intercalado. El número de bits codificados es mayor que el número de bits de información en un factor en la región de dos a cuatro, reflejando la tasa del código.

30

35

En un medio de selección o conmutador 30, los bits codificados procedentes del turbo codificador 22 son separados en dos flujos. Tal separación mediante el conmutador 20 puede ocurrir, por ejemplo, dirigiendo bits con número par a una ruta y bits con número impar a otra ruta, es decir, bits I a una ruta y bits Q a otra ruta. En el ensanchador 34 cada uno de los bits pares o impares es entonces expandido mediante un factor de aleatorización de CDMA combinándolo con el código ternario asignado para proporcionar un mayor número de chips por segundo, algunos de los cuales son chips de vacío que tienen una amplitud cero correspondiente a los x's en el código asignado. El código asignado utilizado por el ensanchador 34 es un código ternario generado de acuerdo con técnicas tales como las descritas previamente, por ejemplo, con referencia a la Fig. 2. la Fig. 4 muestra el código ternario asignado como almacenado en una memoria o registro 36. El código asignado, es decir, los contenidos del registro 36, es en lo que sigue también denominado código asignado AC. El mismo código asignado AC se utiliza para ensanchar tanto los bits I como los Q.

El código ternario asignado (AC) en el registro 36 puede ser almacenado previamente en él o alternativamente (y opcionalmente) generado por el generador de códigos ternarios 40. El generador de códigos ternarios 40 puede comprender cualquier estructura adecuada para generar uno o más códigos ternarios de acuerdo con técnicas tales como las descritas previamente a modo de ejemplo con referencia a la Fig. 2. Tal estructura puede comprender circuitos de hardware individuales, utilizar software que funciona junto con un microprocesador digital programado adecuado o microprocesadores digitales programados adecuados o un ordenador de propósito general u ordenadores de propósito general, bien distribuidos o concentrados, y utilizar un circuito integrado específico para una aplicación (ASIC – Application Specific Integrated Circuit, en inglés), y/o utilizar uno o más procesadores de señal digital (DSPs – Digital Signal Processors, en inglés). Generando tal código ternario o tales códigos ternarios, el generador de códigos ternarios 40 puede utilizar entradas tales como la elección del código de pivotamiento, la elección del código de derivación y otros.

Los bits pares e impares (I y Q) y los correspondientes chips pares e impares (I y Q) producidos por el ensanchador 34 utilizando el código AC asignado en el registro 36 son dirigidos para ser transmitidos utilizando los canales del coseno y el seno o “I y Q” de un modulador 44 de señal de radio compleja, y así pueden por ello denominarse “bits I, bits Q” y “chips I, chips Q” respectivamente. Un par de bits que comprende un bit I y un bit Q, si los periodos de bit están sincronizados, comprende un símbolo QPSK como es bien conocido en el sector, y un par de chips I, Q comprende un símbolo QPSK en la tasa de ensanchamiento de CDMA.

Los chips I serán filtrados antes de modular una señal portadora de radio cosenoidal y los chips Q serán filtrados antes de modular una señal portadora senoidal, llevándose esto a cabo mediante el modulador en cuadratura 44. Antes de la modulación en el modulador 44, no obstante, el flujo (chip I, chip Q) es aleatorizado por el aleatorizador 46. El aleatorizador 46 lleva a cabo la aleatorización rotando la fase del símbolo de QPSK o el número complejo al que representa en 0, 90, 180 ó 270 grados mediante multiplicación compleja con un flujo de símbolos de QPSK pseudo-aleatorios a partir de un generador de código I, Q 48. Este código de aleatorización es común para diferentes señales transmitidas por el mismo transmisor de celda, y puede también ser común a las diferentes celdas cuando se utilizan diferentes conjuntos de códigos asignados (AC) para distinguir las señales transmitidas en diferentes celdas. El uso de un código de aleatorización común asegura que la ortogonalidad recíproca de las diferentes señales en la misma celda no es entorpecida, y que la correlación cruzada entre diferentes señales de celda es substancialmente determinada mediante la elección de conjuntos de códigos (AC).

Un transmisor de múltiples señales para una estación de base celular se forma normalmente sumando la salida de muchos aleatorizadores 46 antes de filtrar y de modular las señales de suma utilizando un filtro / modulador 44 común. En el caso de un sistema de transmisión de comunicaciones por satélite de múltiples señales, las salidas de muchos aleatorizadores complejos pueden ser aplicadas a un formador de haz para generar señales de activación de elemento de matriz de antenas por satélite para formar haces en diferentes direcciones para cada señal, utilizando la pluralidad de elementos de matriz, siendo entonces la pluralidad de señales de activación preferiblemente multiplexadas en tiempo en cuadratura antes de filtrar y aumentar en una correspondiente pluralidad de moduladores de filtro.

Así, el sistema de transmisión de CDMA 20 de la Fig. 4 comprende al menos una primera fuente de símbolos (22, 30) para proporcionar una señal de información que comprende al menos un primer flujo de pares de bits I, Q; un medio (incluyendo el ensanchador 34) para utilizar un código de aleatorización ternario para ensanchar bits del primer flujo de bits y el segundo flujo de bits y formar respectivamente con ello primeros chips y segundos chips; y, un medio (por ejemplo, el modulador 44) para utilizar la modulación de la señal de radio para transmitir los primeros chips y los segundos chips sobre una interfaz de radio.

La Fig. 5 ilustra otra realización de ejemplo de un sistema de transmisión de CDMA 120 adecuado para implementar las técnicas descritas en esta memoria. En la Fig. 5, una primera fuente de símbolos de información codificada 110a produce pares de bits I, Q (IA, QA) para codificación de CDMA utilizando un primer código dividido de acuerdo con la tecnología descrita en esta memoria. Una segunda fuente de símbolos codificados 110b produce un segundo flujo de pares de bits I, Q (IB, QB). Las fuentes (110a, 110b) pueden cada una corresponder al turbo codificador 22 y al separador par / impar 30 de la Fig. 4. Alternativamente las fuentes 110a, 110b pueden ecualizar a una única fuente que proporciona la mitad de sus bits (IA, QA) en una salida y la mitad en otra salida (IB, QB). Así, la disposición de la Fig. 5 ilustra cómo cualquiera de las dos señales de tasa de datos básica puede ser transmitida o alternativamente una señal de doble tasa.

En la Fig. 5, el código ortogonal completo (no dividido) (ACa, almacenado, por ejemplo, en el registro 136) es aplicado al ensanchador 134 de CDMA. No obstante, correspondiendo con donde había x's en el código (AC) de la Fig. 4, los conmutadores 130 serán cambiados de la posición A a la posición B, de manera que los primeros símbolos de salida de la fuente de símbolos codificados son seleccionados donde hay chips no de vacío en el símbolo (AC), por lo que el espectro ensanchado codifica los símbolos IA, QA con “A” dividida del código ortogonal completo (ACa), y los segundos símbolos de fuente de símbolos codificados son seleccionados donde hay chips de vacío en el código (AC), por ello codificando el espectro ensanchado códigos (IB, QB) con la división B del código (ACa). Recordando que la división en un código A y en un B es determinada por las ubicaciones de unos o ceros respectivamente en el código de pivotamiento elegido, el patrón del código de pivotamiento (ACb) se aplica a la

entrada de control de los interruptores 130 del selector simultáneamente con proporcionar el código no dividido (ACa) al ensanchador 134. El patrón del código de pivotamiento (ACb) se muestra en la Fig. 5 como almacenado o pre-almacenado en un registro o alternativamente (y opcionalmente) generado por el generador de código de pivotamiento 138. El generador de código de pivotamiento 138 puede comprender cualquier estructura adecuada para generar un código de pivotamiento de acuerdo con técnicas tales como las descritas previamente a modo de ejemplo con referencia a la Fig.1. Tal estructura puede comprender circuitos de hardware individuales, utilizar software que funciona junto con un microprocesador digital programado o microprocesadores digitales programados adecuadamente o un ordenador de propósito general u ordenadores de propósito general, distribuidos o concentrados, y utilizar un circuito integrado específico para una aplicación (ASIC – Application Specific Integrated Circuit, en inglés), y/o utilizar uno o más procesadores de señal digitales (DSPs – Digital Signal Processors, en inglés).

Así, el sistema de transmisión de CDMA 120 de la Fig. 5 comprende una primera fuente de símbolos 110a para proporcionar una señal de información que comprende al menos un primer flujo de pares de bits I, Q y una segunda fuente de símbolos 110b para proporcionar un segundo flujo de pares de bits I, Q; un medio (que incluye conmutadores 130 y un ensanchador 134) para utilizar un código de pivotamiento para ensanchar bits del primer flujo de bits y el segundo flujo de bits y respectivamente formar con ello primeros chips y segundos chips; y, un medio (por ejemplo, el modulador 44) para utilizar modulación de señal de radio para transmitir los primeros chips y los segundos chips sobre una interfaz de radio. En una implementación de ejemplo, el medio de secuencia comprende un interruptor o selector (130c) para seleccionar entre pares de bits I, Q del primer flujo y del segundo flujo dependiendo de un patrón del al menos un código de pivotamiento (ACb) y para aplicar los bits seleccionados del primer flujo y del segundo flujo al ensanchador.

Si el patrón de códigos de pivotamiento ACb del sistema 120 de la Fig. 5 es puesto todo a unos, es decir, todos A's, entonces sólo la fuente de símbolos 110a será seleccionada para ser ensanchada con todos chips dieciséis del código ACa. Así, la disposición de la Fig. 5 puede operar en cualquiera de los siguientes 3 modos (como, por ejemplo, modos alternativos):

- (i) Ensanchar una única fuente de símbolos mediante un factor de 16
- (ii) Ensanchar dos fuentes de símbolos mediante un factor de 8 utilizando códigos divididos
- (iii) Ensanchar una única fuente del doble de la tasa de datos mediante un factor de 8 utilizando los códigos divididos.

Como se muestra mediante el sistema 220 de la Fig. 6, el sistema 120 de la Fig. 5 puede ser fácilmente extendido para el uso de cuatro códigos doblemente divididos, utilizando un sistema de conmutación de selector de cuatro vías 230. El sistema de conmutación 230 tiene una entrada de control de dos bits, siendo los dos bits los bits correspondientes del primer código de pivotamiento (ACb) utilizado para obtener la primera división de código, y un segundo código de pivotamiento elegido para proporcionar el segundo código dividido. La Fig. 6 muestra la disposición de un selector 230 de 4 vías para el caso en el que un código de pivotamiento ACd diferente sea seleccionado para dividir el primer código dividido B en códigos BB y BA en comparación con el código de pivotamiento ACc utilizado para dividir el código dividido A en los códigos AA y AB. El código de pivotamiento ACc y el código de pivotamiento ACd pueden ser generados utilizando el mismo generador de código de pivotamiento 138 que genera el código de pivotamiento ACb, y otro generador o generadores que genera o generan un código de pivotamiento de acuerdo con técnicas tales como las descritas previamente a modo de ejemplo con referencia a la Fig. 1.

El código de pivotamiento (ACb) utilizado para efectuar la primera división de código es aplicado al selector 230c para determinar si un símbolo codificado con un código obtenido a partir de un código A o un símbolo codificado con un código obtenido a partir de un código B es seleccionado. Si ocurre lo primero, el símbolo será seleccionado por el selector 230a. El selector 230a está controlado por el código de pivotamiento de división A (ACc) que es seleccionado para ser el segundo código de pivotamiento para obtener los códigos doblemente divididos AA y AB. Si ocurre lo último, el símbolo será seleccionado por el selector 230b, el cual es controlado por el código de pivotamiento de división B (ACd) seleccionado para ser el segundo código de pivotamiento para obtener el doblemente dividido código BA y BB.

Así, con la disposición de la Fig. 6, los segundos pivotes (es decir, los códigos de pivotamiento secundarios) pueden ser diferentes para la rama del código A y la rama del código B. Como se ha explicado previamente, en las posiciones en las cuales los segundos pivotes contienen X's significa un valor de "no tener en cuenta" o cero, puesto que el primer código de pivotamiento deselecciona el selector 230a ó 230b en estas posiciones de bit. Así los X's pueden ser rellenados con los otros bits de los códigos no divididos originales a partir de los cuales fueron obtenidos, es decir, el segundo código de pivotamiento ACc puede ser el código original 2 y el segundo código de pivotamiento ACd puede ser el código original c. Así, todos los códigos de pivotamiento aplicados a los selectores 230a, 230b y 230c pueden ser binarios por oposición a los códigos ternarios. Asimismo, el flujo de salida hacia el ensanchador 234 es ensanchado con un código ortogonal binario completo seleccionado del conjunto (0, 2, 3, 4, 6, 7, 8, c) excepto para los códigos de pivotamiento. Otro grado de libertad es seleccionar un primer código de

ensanchamiento cuando el selector 230c está en la posición "A", en cuyo caso sólo el segundo código de pivotamiento A debe ser excluido, y un segundo código de ensanchamiento cuando el selector 230c está en la posición "B", en cuyo caso sólo el segundo código de pivotamiento B necesita ser excluido.

5 Algo de lo anterior puede ser expresado de otra manera: en cada intervalo de chip, uno de un número de fuentes de símbolos de información codificados es seleccionado para ser combinado con un código de ensanchamiento, aleatorizado y transmitido. Si todas las fuentes de información tienen la misma tasa de datos, cada símbolo de cada fuente de datos será seleccionado un número igual de veces correspondiente al factor de ensanchamiento. Si cada fuente de datos no tiene la misma tasa de datos, el número de veces que cada símbolo será seleccionado corresponderá al factor de ensanchamiento individual de esa fuente de datos. La selección entre 2^N fuentes de datos se controla mediante los bits de al menos N códigos de pivotamiento. Un bit correspondiente de cada uno de los N códigos de pivotamiento, que deben ser todos diferentes y ortogonales entre sí, forma la entrada de control de N bits a un árbol selector de 2^N vías. La elección de los códigos de pivotamiento define el orden en el cual las diferentes fuentes de datos serán seleccionadas y nuevamente seleccionadas para un número determinado de repeticiones de cada símbolo de datos.

15 Otra implementación es el uso de un selector de 2^N vías que es programado para seleccionar entre su entrada secuencialmente. Un símbolo de datos de una fuente particular es entonces aplicado a un número de entradas correspondiente al factor de ensanchamiento para esa fuente de datos. Además, las entradas utilizadas no son necesariamente secuenciales, sino que corresponden a los instantes en los cuales los símbolos de datos serían nuevamente seleccionados por las otras implementaciones de la invención, tal como la de la Fig. 6.

20 Las cuatro fuentes de símbolos codificados (110a, 110b, 110c y 110d) de la Fig. 6 pueden ser cuatro flujos de información independientes, o alternativamente puede cada una representar un cuarto de los símbolos de salida de un flujo de símbolos de información de tasa cuádruple.

La disposición puede ser expandida por un experto en la materia para que los árboles binarios de orden superior obtengan otras tasas de datos en las etapas de una potencia de dos.

25 La disposición puede ser también utilizada con símbolos de modulación de orden superior al QPSK. En ese caso, un par de valores tal como (IAA, QAA) denota las coordenadas complejas de un punto de constelación en el plano complejo asignado para representar un símbolo en el alfabeto de orden superior.

30 Los principios anteriores pueden ser también extendidos al uso de otros códigos ortogonales distintos del binario, tales como las secuencias de Fourier o las secuencias de Walsh - Fourier híbridas. Tales conjuntos de códigos también permanecen recíprocamente ortogonales bajo permutaciones de columna, siendo las diferentes permutaciones utilizadas para producir distintos conjuntos. Tales códigos no están restringidos para ser una potencia demasiado larga, pero la longitud no debe ser prima si se desea dividir tales códigos en conjuntos derivados. Por ejemplo, un conjunto de códigos de Fourier de longitud quince puede ser dividido en tres conjuntos de factor de ensanchamiento 5 ó en cinco conjuntos de factor de ensanchamiento 3, pero un conjunto de código de longitud diecisiete no puede ser dividido de una manera que tenga sentido.

35 El método de derivar códigos de factor de ensanchamiento menor a partir de códigos de factor de ensanchamiento mayor dividiendo un primer código de factor de ensanchamiento mayor de acuerdo con los valores de chip de un segundo código de factor de ensanchamiento mayor puede en principio ser ejecutado si el conjunto de códigos es un conjunto de códigos ortogonales o no. Por supuesto, si el conjunto de códigos no es ortogonal, entonces los códigos divididos derivados no se garantiza que sean también ortogonales; los códigos no ortogonales son no obstante en ocasiones útiles en los sistemas de CDMA.

40 Esta tecnología permite que los conjuntos de códigos ortogonales que no son de de Walsh - Hadamard sean utilizados como códigos de longitud variable. En contraste con la técnica conocida, la tecnología actual utiliza una matriz de códigos ortogonales $N \times N$ más general que se refiere a una matriz de Walsh - Hadamard aparte de una aleatorización del orden de columnas. Esta matriz de códigos más general es dividida eligiendo como código de pivotamiento cualquier código que comprenda un número $N/2$ de unos (1) y un número $N/2$ de ceros (0) y sustituyendo las columnas que contienen uno en el código de pivotamiento con columnas de símbolos de vacío para formar una primera submatriz de $N \times N$, y sustituir las columnas que contienen cero en el código de pivotamiento con símbolos de vacío para formar una segunda submatriz de $N \times N$. Cada submatriz así formada tiene pares de filas idénticas. Para obtener submatrices en las cuales cada fila es única, una de cada par de filas es borrada de cada submatriz para dejar una primera y una segunda submatriz de $N/2 \times N$. Cada fila de cada submatriz contiene $N/2$ símbolos distintos de vacío y $N/2$ símbolo de vacío, ocupando las columnas de vacíos de una submatriz las mismas posiciones que las columnas de no vacíos de la otra submatriz. Un primer flujo de símbolos puede ser codificado en CDMA multiplicando cada símbolo con un código de la primera matriz y un segundo flujo de símbolos puede ser codificado en CDMA multiplicando cada símbolo con un código de la segunda submatriz, siendo entonces las señales codificadas linealmente sumadas antes de su transmisión.

La tecnología descrita en esta memoria elimina la restricción a la ordenación de columnas de Walsh Hadamard, permitiendo de este modo una mayor gama de conjuntos de códigos ortogonales para minimizar la interferencia entre las señales de CDMA en áreas geográficas vecinas.

5 Aunque se han mostrado y descrito con detalle varias realizaciones, las reivindicaciones no están limitadas a ninguna realización particular de ejemplo. Nada de la descripción anterior debe ser leído considerando que implica que ningún elemento particular, etapa, intervalo o función es esencial de manera que deba ser incluido en el alcance de las reivindicaciones. El alcance del tema principal patentado se define sólo mediante las reivindicaciones. El alcance de la protección legal se define mediante las palabras citadas en las reivindicaciones permitidas y sus equivalentes. Resultará evidente que la invención no debe estar limitada a la realización descrita, sino que por el
10 contrario, pretende cubrir varias modificaciones y disposiciones equivalentes.

REIVINDICACIONES

1. Un método de generar un código binario para su uso en el ensanchamiento de una señal de información, estando el método **caracterizado por**:
 - 5 seleccionar (2 – 1) un primer código de un conjunto de códigos de ensanchamiento binarios para servir como código de pivotamiento, teniendo el código de pivotamiento un número distinto de cero de miembros de un primer valor binario y un número distinto de cero de miembros de un segundo valor binario;
 - seleccionar (2 – 2) posiciones del código de pivotamiento que tienen uno del primer valor binario y del segundo valor binario para servir como primeras posiciones de objetivo;
 - 10 seleccionar (2 – 3) un segundo código del conjunto de códigos de ensanchamiento binarios para servir como un código de derivación;
 - reemplazar (2 – 4) chips del segundo código correspondientes a las primeras posiciones de objetivo del código de pivotamiento con un valor no binario y formar por ello un primer código de ensanchamiento ternario.
2. El método de la reivindicación 1, también **caracterizado por**:
 - 15 seleccionar (2 – 5) posiciones del código de pivotamiento que tienen otro del primer valor binario y del segundo valor binario para servir como segundas posiciones de objetivo.
 - seleccionar (2 – 6) chips del segundo código correspondientes a las segundas posiciones de objetivo del código de pivotamiento con un valor no binario y formar por ello un segundo código de ensanchamiento ternario.
3. El método de la reivindicación 1, también **caracterizado porque**:
 - 20 el código de pivotamiento tiene un número distinto de cero de miembros de un primer valor binario y miembros de un segundo valor binario; y, utiliza el primer código de ensanchamiento ternario para ensanchar bits de la señal de información.
4. El método de la reivindicación 3, también **caracterizado por**:
 - 25 seleccionar (2 – 5) posiciones del código de pivotamiento que tienen otros del primer valor binario y del segundo valor binario para servir como segundas posiciones de objetivo;
 - reemplazar (2 – 6) chips del segundo código correspondientes a las segundas posiciones de objetivo del código de pivotamiento con un valor no binario y formar por ello un segundo código de ensanchamiento ternario;
 - utilizar el primer código de ensanchamiento ternario para ensanchar un primer símbolo de datos y utilizar el segundo código de ensanchamiento ternario para ensanchar un segundo símbolo de datos.
5. El método de las reivindicaciones 1 ó 3, en el que el citado conjunto de códigos de ensanchamiento binarios son recíprocamente ortogonales.
6. Un generador de códigos que comprende:
 - 30 un medio para seleccionar un primer código de un conjunto de códigos de ensanchamiento binarios para servir como código de pivotamiento, teniendo el código de pivotamiento un número distinto de cero de miembros de un primer valor binario y un número distinto de cero de miembros de un segundo valor binario;
 - 35 un medio para seleccionar posiciones del código de pivotamiento que tienen uno del primer valor binario y del segundo valor binario para servir como primeras posiciones de objetivo;
 - un medio para seleccionar un segundo código del conjunto de códigos de ensanchamiento binarios para servir como un código de derivación y
 - 40 un medio para reemplazar chips del segundo código correspondientes a las primeras posiciones de objetivo del código de pivotamiento con un valor no binario y por ello formar un código de ensanchamiento ternario.
7. El generador de códigos de la reivindicación 6, que comprende también:
 - un medio para seleccionar posiciones del código de pivotamiento que tienen otro del primer valor binario y del segundo valor binario para servir como segundas posiciones de objetivo;
 - 45 un medio para reemplazar chips del segundo código correspondientes a los segundas posiciones de objetivo del código de pivotamiento con un valor no binario y por ello formar un segundo código de ensanchamiento ternario.
8. El generador de códigos de la reivindicación 6, que comprende también:

el código de pivotamiento que tiene un número distinto de cero de miembros de un primer valor binario y miembros de un segundo valor binario; y,

un medio para utilizar el primer código de ensanchamiento ternario para ensanchar bits de la señal de información.

9. El generador de códigos de la reivindicación 8, que comprende también:

5 un medio para seleccionar posiciones del código de pivotamiento que tienen otro del primer valor binario y del segundo valor binario para servir como segundas posiciones de objetivo;

un medio para reemplazar chips del segundo código correspondientes a las segundas posiciones de objetivo del código de pivotamiento con un valor no binario y por ello formar un segundo código de ensanchamiento ternario;

10 un medio para utilizar el primer código de ensanchamiento ternario para ensanchar un primer símbolo de datos y utilizar el segundo código de ensanchamiento ternario para ensanchar un segundo símbolo de datos.

10. Un transmisor de símbolos de información, que comprende:

al menos una primera fuente de símbolos (22, 30) para proporcionar una señal de información que comprende al menos un primer flujo de pares de bits I, Q;

15 un generador de códigos de acuerdo con una cualquiera de la reivindicación 6 a la reivindicación 9, para generar un código ternario;

un medio ((34) (130, 134) (230, 234)) para utilizar bien un código ternario o al menos un código de pivotamiento para ensanchar el al menos primer flujo de pares de bits I, Q y por ello formar respectivamente primeros chips y segundos chips, estando el citado código de pivotamiento almacenado o prealmacenado en un registro o siendo seleccionado por el generador de códigos de acuerdo con una cualquiera de la reivindicación 6 a la reivindicación 9;

20 un modulador de señales de radio (44) para transmitir los primeros chips y segundos chips sobre una interfaz de radio.

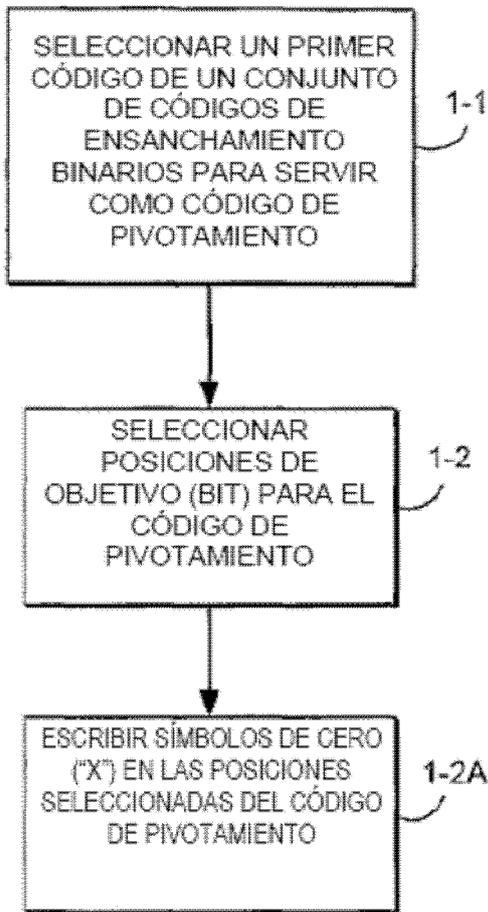


Fig. 1



Fig. 3
(TÉCNICA ANTERIOR)

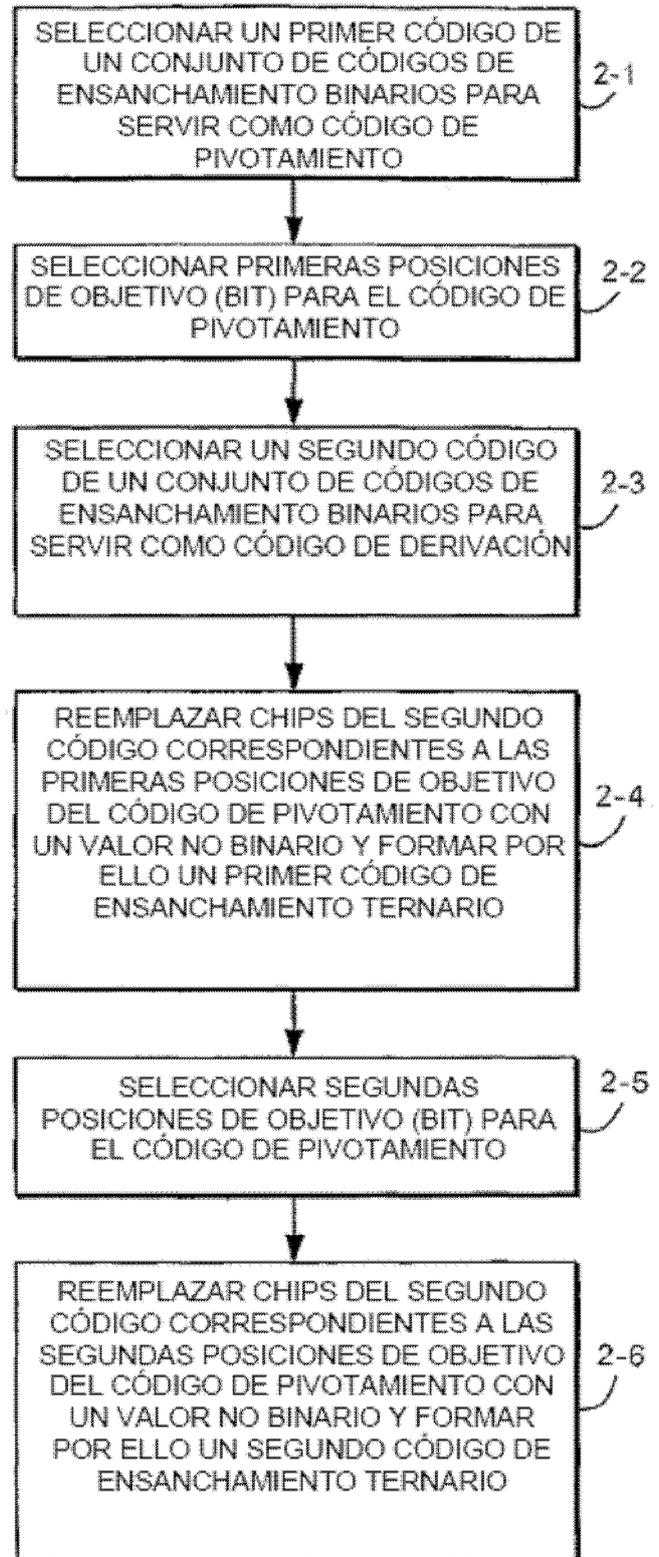


Fig. 2

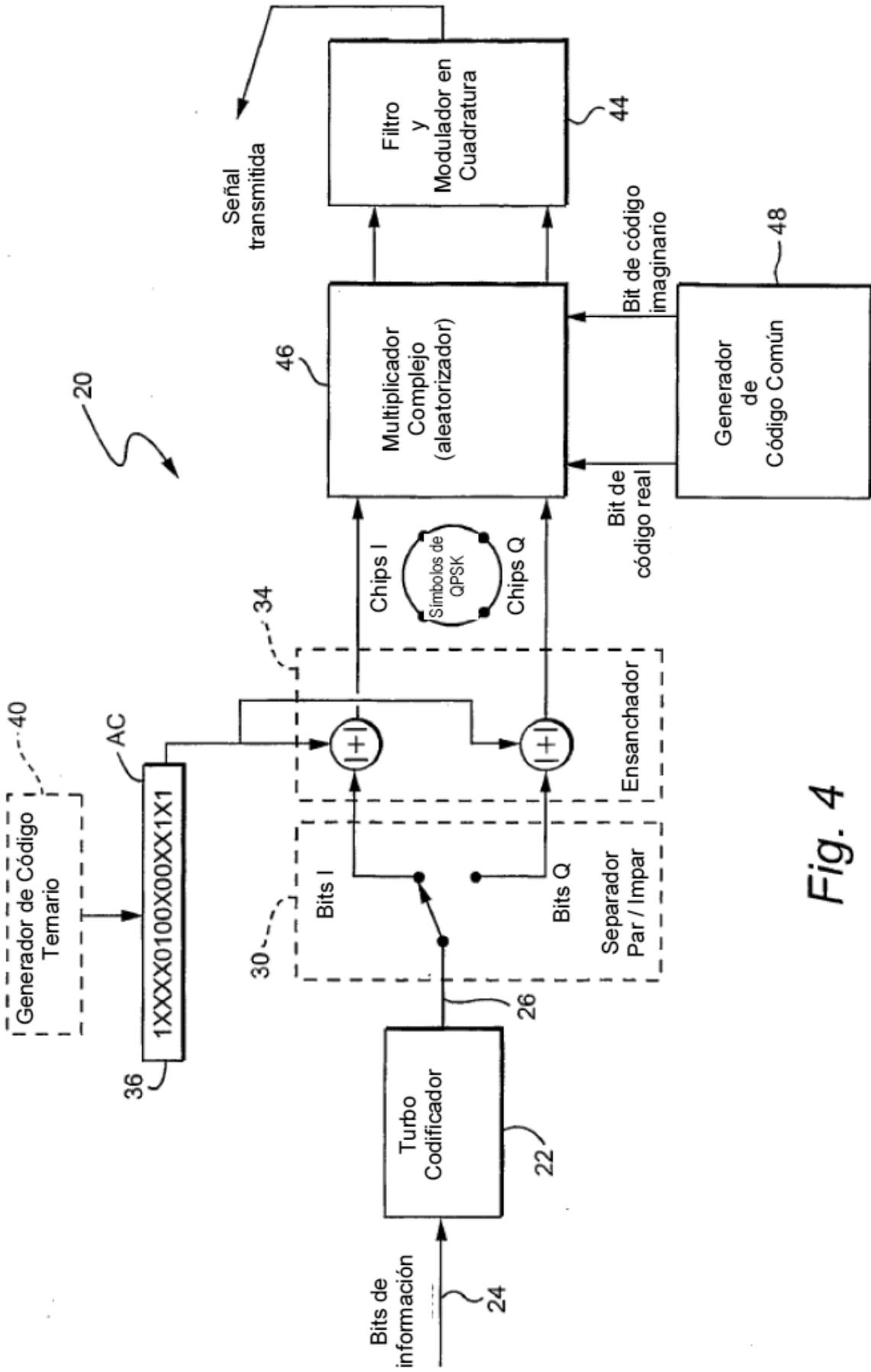


Fig. 4

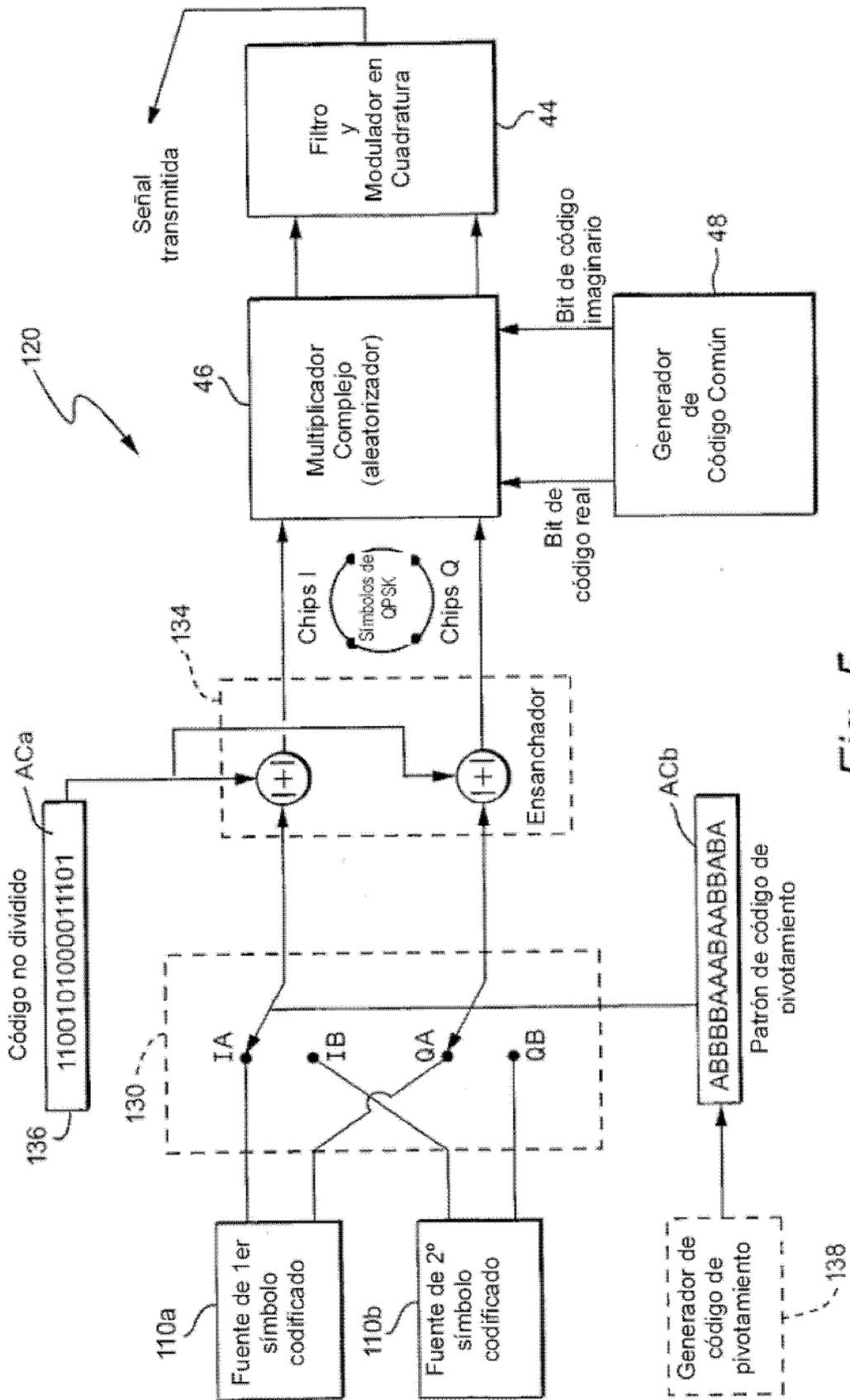


Fig. 5

