

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 439 508**

51 Int. Cl.:

**G06K 19/077** (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **25.08.2011 E 11178848 (5)**

97 Fecha y número de publicación de la concesión europea: **09.10.2013 EP 2562692**

54 Título: **Módulo de chip RFID**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:  
**23.01.2014**

73 Titular/es:

**TEXTILMA AG (100.0%)  
Kehrsitenstrasse 23  
6362 Stansstad, CH**

72 Inventor/es:

**BÜHLER, STEPHAN**

74 Agente/Representante:

**PONTI SALES, Adelaida**

**ES 2 439 508 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

## DESCRIPCIÓN

Módulo de chip RFID

5 Sector técnico de la invención

Módulo de chip RFID

10 **[0001]** La invención se refiere a módulos de chip, en particular, a módulos de chip RFID para la conexión a sustratos textiles. La invención se refiere además a una etiqueta que tiene un módulo de chip RFID y a un procedimiento de fabricación de una etiqueta que tiene un módulo de chip RFID.

Antecedentes

15 **[0002]** Los chips RFID se han vuelto cada vez más útiles para el etiquetado de productos textiles, por ejemplo ropa u otros productos a partir de textiles. Con el fin de garantizar su funcionalidad apropiada, las etiquetas RFID tienen que estar provistas de un chip transmisor RFID y una estructura de antena correspondiente para enviar y recibir señales eléctricas RFID. Las etiquetas RFID se pueden fabricar mediante el uso de un chip RFID y conectar el chip RFID a una tira conductora de electricidad en un sustrato, tal como un sustrato textil que tiene una tira de metal pegada a o tejida con este.

20 **[0003]** El documento US 2004/0159462 A1 describe un sustrato electrónico dieléctrico flexible que tiene un dispositivo electrónico y una hoja de un adhesivo dieléctrico flexible que tiene patrones de conductores de metal encima. Este estado de la técnica se reconoce en el preámbulo de la reivindicación 1.

25 **[0004]** El documento US 5,172,303 A describe un conjunto electrónico montado en superficie que tiene soportes de componentes electrónicos para soportar componentes electrónicos.

30 **[0005]** Puesto que las etiquetas RFID son un producto de utilización masiva hay una necesidad de una manera eficiente y fiable de fabricación de etiquetas RFID con un alto rendimiento.

Resumen

35 **[0006]** Una idea de la presente invención es proporcionar un módulo de chip, en particular un módulo de chip RFID, para la conexión a un sustrato que tiene una estructura de antena, por ejemplo, un sustrato textil con una estructura de metalización que forma una antena RFID.

40 **[0007]** Con el fin de conectar de forma fiable y eficiente el módulo de chip al sustrato, el módulo de chip está provisto de una estructura de metalización en el lado inferior, que puede ser soldada a la estructura de metalización del sustrato. La soldadura puede llevarse a cabo mediante un proceso de soldadura por reflujo láser, en el que el módulo de chip se irradia sobre la superficie opuesta a la superficie con la estructura de metalización con uno o más haces de láser, que son guiados a través del cuerpo principal del módulo de chip hacia la estructura de metalización. La energía de los rayos láser puede ser depositada principalmente en la estructura de metalización con el fin de provocar el reflujo de material de soldadura dispuesto sobre la estructura de metalización, formando de este modo una conexión por soldadura entre el módulo de chip y el sustrato.

45 **[0008]** Por lo tanto, un aspecto de la presente invención se refiere a un módulo de chip según la reivindicación independiente 1. El módulo de chip comprende un soporte, que tiene una primera superficie principal y una segunda superficie principal opuesta a la primera superficie principal, una primera estructura de vaciado dispuesta en el soporte en la primera superficie principal, y un chip dispuesto en la primera estructura de vaciado del soporte. Una capa de metalización provista de un patrón esta depositada sobre la segunda superficie principal del soporte, teniendo la capa de metalización una primera estructura de metalización y una segunda estructura de metalización, estando la primera estructura de metalización aislada eléctricamente de la segunda estructura de metalización. Las estructuras de metalización primera y segunda comprenden elementos de metalización que se extienden sobre partes de borde del módulo de chip sobre la segunda superficie principal. El chip está conectado eléctricamente a la primera estructura de metalización y a la segunda estructura de metalización.

50 **[0009]** Con el módulo de chip según la reivindicación 1 se puede utilizar un proceso de soldadura por reflujo láser rápido, eficiente y fiable al soldar el módulo de chip a un sustrato. Una de las varias ventajas consiste en que el módulo de chip está configurado para guiar la energía de haces de láser que impactan en la primera superficie principal a través del soporte sobre la estructura de metalización, donde se puede realizar un proceso de soldadura. La posibilidad de reflujo de soldadura láser a través del cuerpo principal del módulo de chip aumenta la velocidad y la eficiencia del proceso.

65 **[0010]** Según una realización el soporte puede comprender un material que es transparente a la luz visible, UV y/o infrarroja. Esto proporciona la ventaja de que la energía de los rayos láser utilizados para la soldadura por reflujo

láser no son absorbidos o no sustancialmente absorbidos en el material de soporte, proporcionando de este modo un proceso de reflujo más rápido.

5 **[0011]** Según la invención el módulo de chip comprende una segunda estructura de vaciado dispuesta en el soporte en la primera superficie principal opuesta a la primera estructura de metalización, y una tercera estructura de vaciado dispuesta en el soporte en la primera superficie principal opuesta a la segunda estructura de metalización. Las estructuras de vaciado adicionales proporcionan la ventaja de que el espesor del soporte es inferior en las áreas en las que un rayo láser es guiado a través del soporte del módulo de chip.

10 **[0012]** Según la invención, las estructuras de vaciado segunda y tercera son vías que se extienden desde la primera superficie principal hasta la segunda superficie principal a través del soporte. Esto permite una transferencia de energía directa de los haces de láser a la estructura de metalización en la superficie del soporte, cuando los haces de láser son guiados a través de las vías.

15 **[0013]** En una realización, las vías se pueden extender a través de las estructuras de metalización primera y segunda. En este caso, la energía de los haces láser se transfiere directamente a través del módulo de chip al material de soldadura que puede ser depositado sobre la estructura de metalización del módulo de chip.

20 **[0014]** En una realización, las estructuras de metalización primera y segunda tienen cada una un patrón con un elemento de metalización continuo que se extiende sobre partes de borde del módulo de chip sobre la segunda superficie principal y con una meseta de metalización que se extiende desde el elemento de metalización continuo hacia una porción central del módulo de chip.

25 **[0015]** En una realización adicional, una capa fotoresistiva puede estar dispuesta entre la capa de metalización y el soporte. La capa fotoresistiva puede permitir una absorción de energía eficiente de haces láser en la estructura de metalización durante la soldadura por reflujo láser del módulo de chip a un sustrato.

30 **[0016]** En una realización adicional, el chip en la estructura de vaciado puede moldearse con un material de moldeado. Esto sella el chip dentro del módulo de chip y proporciona estabilidad y resistencia adicionales con respecto a causas externas potencialmente peligrosas para la integridad o la funcionalidad del módulo de chip.

**[0017]** En otra realización, el chip puede ser un chip RFID. Esto permite la fabricación eficiente y de bajo coste de los módulos de chip RFID, en particular, para las etiquetas de RFID.

35 **[0018]** En una realización adicional, el módulo de chip puede comprender una primera perla de soldadura dispuesta sobre la primera estructura de metalización, y una segunda perla de soldadura dispuesta sobre la segunda estructura de metalización. Las perlas de soldadura pueden disponerse preferentemente sobre la estructura de metalización antes de soldar mediante láser el módulo de chip a un sustrato, con el fin de acelerar el proceso de soldadura.

40 **[0019]** Otro aspecto de la presente invención se refiere a un procedimiento según la reivindicación independiente 9 de unión de un módulo de chip a un sustrato, comprendiendo el módulo de chip un soporte, que tiene una primera superficie principal y una segunda superficie principal opuesta a la primera superficie principal y una capa de metalización provista de un patrón depositado sobre la segunda superficie principal del soporte, teniendo la capa de metalización una primera estructura de metalización con una primera perla de soldadura adherida a esta y una segunda estructura de metalización con una segunda perla de soldadura adherida a esta, y comprendiendo las estructuras de metalización primera y segunda elementos de metalización que se extienden sobre partes de borde del módulo de chip sobre la segunda superficie principal. El procedimiento comprende colocar el módulo de chip sobre un sustrato, la segunda superficie principal del módulo de chip enfrentada al sustrato, alinear la primera perla de soldadura y la segunda perla de soldadura del módulo de chip con patrones de metalización primero y segundo correspondientes sobre el sustrato, irradiar el módulo de chip con haces láser, impactando los haces láser la primera superficie principal con un ángulo recto de incidencia, y soldar por refusión las perlas de soldadura primera y segunda mediante los haces láser, formando de este modo una unión por soldadura entre las perlas de soldadura primera y segunda y los patrones de metalización primero y segundo correspondientes sobre el sustrato. El procedimiento de la invención tiene la ventaja de que el proceso de reflujo láser permite la soldadura eficiente y rápida de módulos de chip a sustratos.

50 **[0020]** Según una realización el procedimiento puede comprender además extraer el módulo de chip de una tira, comprendiendo la tira una pluralidad de módulos de chip. Con este procedimiento, el rendimiento del proceso de fabricación puede ser mejorado en su totalidad.

60 **[0021]** En una realización, el módulo de chip puede comprender un chip RFID y los patrones de metalización primero y segundo del sustrato pueden formar una estructura de antena RFID. Esto permite un proceso rápido y eficiente por un transpondedor RFID, donde una estructura de antena del sustrato tiene que ser conectada de forma eléctricamente conductora a los terminales eléctricos de un chip RFID.

65

[0022] Otro aspecto adicional de la presente invención se refiere a una etiqueta RFID según la reivindicación independiente 12 que tiene un módulo de chip según la invención y un sustrato que tiene una estructura de antena RFID, el módulo de chip soldado a la estructura de antena RFID. El sustrato puede ser en particular un sustrato textil.

5

[0023] Otras modificaciones y variaciones se muestran en las reivindicaciones dependientes.

Breve descripción de los dibujos

[0024] Los dibujos adjuntos se incluyen para proporcionar una comprensión adicional de la presente invención. Los dibujos ilustran las realizaciones de la presente invención y junto con la descripción sirven para explicar los principios de la invención. Otras formas de realización de la presente invención y muchas de las ventajas previstas de la presente invención se apreciarán fácilmente a medida que se entienda mejor con referencia a la siguiente descripción detallada. Los elementos de los dibujos no están necesariamente dibujados a escala respecto a otros. Los mismos números de referencia designan partes correspondientes similares, a menos que se indique lo contrario.

15

[0025] Varias realizaciones de la presente invención se describirán con más detalle con referencia a los dibujos adjuntos en los cuales:

La figura 1 muestra una ilustración esquemática de un módulo de chip según una realización de la invención;  
 La figura 2A muestra una ilustración esquemática del módulo de chip de la figura 1 en vista isométrica según una realización adicional de la invención;  
 La figura 2B muestra una ilustración esquemática del módulo de chip de la figura 1 en vista isométrica según una realización adicional de la invención;  
 La figura 3 muestra una ilustración esquemática de un módulo de chip según otra realización de la invención;  
 La figura 4 muestra una ilustración esquemática de un módulo de chip según otra realización adicional de la invención;  
 La figura 5 muestra una ilustración esquemática del módulo de chip de la figura 4 en vista isométrica según una realización adicional de la invención;  
 La figura 6 muestra una ilustración esquemática de un aparato de fabricación para conectar módulos de chip a un sustrato según otra realización adicional de la invención;  
 La figura 7 muestra una ilustración esquemática de un procedimiento de conectar módulos de chip a un sustrato según otra realización adicional de la invención; y  
 La figura 8 muestra una ilustración esquemática de una etiqueta RFID según otra realización adicional de la invención.

20

25

30

35

[0026] Aunque las realizaciones específicas se han ilustrado y descrito en este documento, se apreciará por los expertos en la materia que una variedad de implementaciones alternativas y / o equivalentes pueden sustituir a las realizaciones específicas mostradas y descritas sin apartarse del alcance de la presente invención tal como se define mediante las reivindicaciones adjuntas. Generalmente, esta solicitud está destinada a cubrir cualesquiera adaptaciones o variaciones de las realizaciones específicas tratadas en este documento. En particular, las características, las características y propiedades de las diferentes formas de realización aquí presentadas pueden ser combinadas, si no se indica explícitamente lo contrario.

45 Descripción detallada

[0027] La figura 1 muestra una ilustración esquemática de un módulo de chip 10. El módulo de chip 10 puede comprender un soporte 1 que tiene una primera superficie principal 1a, denominada a partir de ahora como superficie superior, y una segunda superficie principal 1 b, denominada a partir de ahora como superficie inferior, siendo la superficie inferior 1 b opuesta a la superficie superior 1 a. El soporte 1 puede comprender un material aislante eléctricamente. El soporte 1 puede comprender por ejemplo un material semiconductor o, como alternativa, un material de epoxi reforzado con fibra de vidrio, tal como FR4. Puede ser posible que el soporte 1 a comprenda un material de circuito flexible, tal como, por ejemplo, poliéster, poliimida, polieterimida o naftalato de polietileno. El módulo de chip 10 puede comprender además una capa de metalización 2 dispuesta en la superficie inferior 1 b. La capa de metalización 2 puede ser depositada en la superficie inferior 1b del soporte 1 por medios de depósito convencionales, por ejemplo por deposición galvánica, galvanoplastia, deposición física de vapor (PVD), deposición de vapor químico (CVD), técnicas de deposición por pulverización catódica o similares. La capa de metalización 2 también puede ser una lámina de metal unida al soporte 1. La capa de metalización 2 puede, por ejemplo, comprender una capa de cobre o lámina de cobre. La capa de metalización 2 puede estar recubierta con plata u oro con el fin de reducir los efectos de la oxidación sobre la superficie de la capa de metalización 2.

50

55

60

[0028] El módulo de chip 10 puede comprender además una primera estructura de vaciado 4, que está dispuesta en el soporte 1 desde la superficie superior 1a. La primera estructura de vaciado 4 puede por ejemplo estar dispuesta sustancialmente en la parte central del módulo de chip 10. La primera estructura de vaciado 4 puede tener cualquier forma y tamaño deseados. En particular, la primera estructura de vaciado 4 puede estar dimensionada para alojar un chip 5 dentro de la primera estructura de vaciado 4. El chip 5 puede ser por ejemplo un chip RFID. El chip 5 puede

65

estar dispuesto en la primera estructura de vaciado 4. En una realización, la primera estructura de vaciado 4 puede estar vaciada en el soporte material hasta una profundidad predeterminada que no exceda la profundidad total del soporte 1. En este caso, el chip 5 puede estar directamente adherido a la parte inferior de la primera estructura de vaciado 4. En una realización, la primera estructura de vaciado 4 puede estar dispuesta en el soporte material con el fin de formar un agujero pasante a través del soporte 1. En este caso, el chip 5 puede estar acoplado a la capa de metalización 2 por medio de una capa adhesiva 5a eléctricamente aislante.

**[0029]** El módulo de chip 10 puede comprender además material de conexión eléctricamente conductor, en particular, material de soldadura, dispuesto sobre la capa de metalización 2. El material de conexión eléctricamente conductor puede por ejemplo ser depositado como perlas de soldadura 3a, 3b. En la figura 1 dos perlas de soldadura 3a, 3b se muestran a modo de ejemplo, sin embargo, cualquier otro número de perlas de soldadura son igualmente posibles. Las perlas de soldadura 3a, 3b pueden estar dispuestas en porciones de borde del módulo de chip 10. En particular, las perlas de soldadura 3a, 3b pueden estar dispuestas en una zona del módulo de chip 10 que no está situada por debajo de la parte central, donde el chip 5 está dispuesto en la primera estructura de vaciado 4. También es posible utilizar otro material de conexión en lugar de material de soldadura, por ejemplo, pegamento conductor de la electricidad, que puede formar perlas de conexión similares a las perlas de soldadura 3a, 3b.

**[0030]** Con el fin de soldar el módulo de chip 10 a un sustrato (no mostrado), se pueden utilizar haces láser L para irradiar el módulo de chip 10. Los haces láser L pueden ser dirigidos con un ángulo de incidencia recto o sustancialmente recto hacia la superficie superior 1 a del soporte 1. La energía de los haces láser L puede ser transferida a través del cuerpo principal del soporte 1 hacia la capa de metalización 2. El módulo de chip 10 puede ser irradiado en las zonas de la superficie superior 1a que se encuentran directamente enfrente de la zona en la superficie inferior 1 b donde se depositan las perlas de soldadura 3a, 3b. De esta manera, la energía de los haces láser L se transfiere a través del soporte 1 y calienta la capa de metalización 2 y las perlas de soldadura 3a, 3b, de modo que sueldan por refusión el material de soldadura o de conexión. El material de soldadura de reflujo puede ser utilizado para soldar el módulo de chip 10 a un sustrato por debajo de las perlas de soldadura 3a, 3b.

**[0031]** Las figuras 2A y 2B muestran ilustraciones esquemáticas del módulo de chip 10 de la figura 1 en vista isométrica según una realización adicional de la invención. La figura 2A muestra una vista isométrica sobre la superficie superior 1a del módulo de chip 10, mientras que la figura 2B muestra una vista isométrica sobre la superficie inferior 1a del módulo de chip 10.

**[0032]** La capa de metalización 2 puede tener un patrón como para formar unas estructuras de metalización primera y segunda 2a y 2b, tal como se muestra a modo de ejemplo en la figura 2B. Las estructuras de metalización primera y segunda 2a y 2b pueden tener un patrón para que estén aisladas eléctricamente entre sí. Las estructuras de metalización primera y segunda 2a y 2b pueden por ejemplo tener un patrón con un elemento de metalización continuo que se extiende sobre una parte de borde del módulo de chip 10 sobre la superficie inferior 1b y con una meseta de metalización que se extiende desde el elemento de metalización continuo hacia la porción central del módulo de chip 10. Las mesetas de metalización de cada una de las estructuras de metalización primera y segunda 2a y 2b pueden estar dispuestas sobre lados opuestos del módulo de chip 10. Hay que destacar, que la forma y dimensiones de las estructuras de metalización primera y segunda 2a y 2b en la figura 2A y 2B son solamente ejemplos, y que cualquier otra forma, tamaño y estructura de las estructuras de metalización primera y segunda 2a y 2b pueden ser igualmente posibles.

**[0033]** El chip 5 dentro de la primera estructura de vaciado 4 puede estar conectado eléctricamente a las estructuras de metalización primera y segunda 2a y 2b. La conexión eléctrica puede por ejemplo establecerse por uniones de cable (no mostradas) que se extienden desde los terminales del chip 5 hasta cada una de las estructuras de metalización primera y segunda 2a y 2b. Por ejemplo, una primera unión por cable puede conectarse a un primer terminal del chip 5 y a una meseta de metalización de la primera estructura de metalización s 2a. Una segunda conexión por cable puede conectarse a un segundo terminal del chip 5 y a una meseta de metalización de la segunda estructura de metalización s 2b.

**[0034]** Una capa adicional (no mostrada) puede proporcionarse entre la capa de metalización 2 y el soporte 1. Por ejemplo, una capa fotoresistiva puede proporcionarse entre la capa de metalización 2 y el soporte 1. El soporte 1 puede comprender un material que se sustancialmente transparente a la luz visible, UV y/o infrarroja. En particular, el soporte 1 puede comprender un material que tiene un alto coeficiente de transmisión o de transmitancia para haces láser L guiados a través del soporte 1. Los haces láser L pueden ser transmitidos sustancialmente sin pérdida de energía en forma de rayos láser LT a través del soporte 1. La capa fotoresistiva puede comprender entonces un material que tiene una baja transmitancia, es decir, una alta absorbancia para los haces láser LT. Los haces láser L utilizados para irradiar el módulo de chip 10 con la finalidad de realizar un proceso de soldadura por reflujo láser para las perlas de soldadura 3 son capaces de calentar las perlas de soldadura 3 más rápidamente, ya que la mayoría de la energía del láser se transmite a través del soporte 1 y se deposita en la capa fotoresistiva cerca de la capa de metalización 2 y las perlas de soldadura 3.

5 [0035] La figura 3 muestra una ilustración esquemática de un módulo de chip 20. El módulo de chip 20 difiere del módulo de chip 10 por unas estructuras de vaciado adicionales 6a, 6b se forman en el soporte 1. Una segunda estructura de vaciado 6a está formada en una porción de borde del soporte 1 desde la superficie superior 1a hacia la superficie inferior 1b. Una tercera estructura de vaciado 6b está formada en una porción de borde del soporte 1 opuesta a la porción de borde donde la segunda estructura de vaciado 6a está formada desde la superficie superior 1a hacia la superficie inferior 1b. Las estructuras de vaciado 6a, 6b pueden estar formadas a una profundidad que es menor que el espesor del soporte 1. Como alternativa, las estructuras de vaciado 6a, 6b pueden estar formadas como vías a través del cuerpo principal del soporte 1, es decir, las vías se extienden a través de todo el espesor del soporte 1. El fondo de las estructuras de vaciado 6a, 6b se puede recubrir con una resina fotosensible con el fin de aumentar la absorbancia de haces láser L guiados a través de las estructuras de vaciado 6a, 6b.

15 [0036] La figura 4 muestra una ilustración esquemática de un módulo de chip 30. El módulo de chip 30 difiere del módulo de chip 20 en que las estructuras de vaciado 6a, 6b adicionales están formadas como vías a través del soporte 1 y a través de la capa de metalización 2. Dicho de otro modo, las estructuras de vaciado 6a, 6b se extienden desde la superficie superior 1a del soporte 1a través de todo el espesor del soporte 1 y a través de todo el espesor de la capa de metalización 2 hasta la superficie inferior 1b del módulo de chip 30. Las perlas de soldadura 3a, 3b depositadas sobre la capa de metalización 2 pueden preferentemente estar dispuestas sobre la superficie inferior 1b sobre las salidas de las vías formadas por las estructuras de vaciado 6a, 6b, respectivamente.

20 [0037] Las estructuras de vaciado segunda y tercera 6a, 6b pueden tener cualquier forma y tamaño. Por ejemplo, tal como se muestra esquemáticamente en la figura 5, que muestra una vista isométrica del módulo de chip 30 en la figura 4, las estructuras de vaciado segunda y tercera 6a, 6b pueden tener una forma circular y estar formadas como tubos cilíndricos que se extienden a través del soporte 1 y/o la capa de metalización 2.

25 [0038] La figura 6 muestra una ilustración esquemática de un aparato de fabricación 40 para conectar módulos de chip a un sustrato 47. A modo de ejemplo, un módulo de chip 10 se muestra en la figura 6, sin embargo, cualquier otro módulo de chip 10, 20 o 30 tal como se ha detallado más arriba, también se puede usar. El aparato de fabricación 40 puede comprender un dispositivo láser 41 que tiene una parte de láser activa 41a, un dispositivo de estarcido 42, una máscara de estarcido 45 y una placa de base 46. El dispositivo láser 41 y el dispositivo de estarcido 42 pueden estar alineados entre sí por otros medios que un alojamiento de guiado 43. El dispositivo de estarcido 42 puede comprender una cabeza de estarcido 44. La cabeza de estarcido 44 puede comprender una pluralidad de estructuras huecas 44a, a través de las cuales los haces láser L desde la parte de láser activa 41 a pueden ser guiados hacia el módulo de chip 10.

35 [0039] Los módulos de chip 10 pueden proporcionarse como una cinta que comprende una pluralidad de módulos de chip 10 conectados adyacentes el uno al otro. Por ejemplo, la cinta puede comprender un número de filas paralelas de módulos de chip 10 y la cinta puede ser guiada a través de la máscara de estarcido 45 durante el funcionamiento del aparato de fabricación 40.

40 [0040] El funcionamiento del aparato de fabricación se explicará junto con el procedimiento 50 que se ilustra esquemáticamente en la figura 7. El procedimiento 50 comprende una primera etapa 51 de colocar un módulo de chip sobre un sustrato 47. Esta puede realizarse extrayendo el módulo de chip de una tira, comprendiendo la tira una pluralidad de módulos de chip. Cualquiera de los módulos de chip 10, 20 o 30 a mostrados arriba junto con las figuras 1 a 5 se puede utilizar en el procedimiento 50 de la figura 7.

45 [0041] El módulo de chip puede estar dispuesto en la máscara de extracción 45 de modo que la segunda superficie principal 1 b del módulo de chip quede frente al sustrato 47. El sustrato 47 puede por ejemplo ser un sustrato textil 47 que tiene una estructura de metalización dispuesta encima. La estructura de metalización puede por ejemplo ser una estructura de antena RFID. La cabeza de estarcido 44 puede ser llevada hacia abajo a lo largo del alojamiento de guiado 43 con la finalidad de estarcir el módulo de chip 10 desde la tira con módulos de chip 10. El módulo de chip 10 recortado de la tira puede ser sostenido contra la cabeza de estarcido 44 mediante una presión inferior aplicada a través de un canal 42a dentro de la cabeza de estarcido 44.

50 [0042] En una segunda etapa 52 el módulo de chip 10 puede ser alineado alineando la primera perla de soldadura 3a y la segunda perla de soldadura 3b del módulo de chip 10 con patrones de metalización primero y segundo correspondientes sobre el sustrato 47. En una tercera etapa 53, el módulo de chip 10 puede ser irradiado con haces láser L, siendo los haces láser L guiados a través de las estructuras huecas 44a de la cabeza de extracción 44 e impactando así en la primera superficie principal 1a con un ángulo recto o sustancialmente recto de incidencia. El dispositivo láser 41 puede ser controlado para aplicar uno o más pulsos de láser al módulo de chip 10, en el que la energía de los pulsos láser se controla para soldar por refusión las perlas de soldadura primera y segunda en una cuarta etapa 54. De este modo se puede realizar una conexión de soldadura entre las perlas de soldadura primera y segunda 3a, 3b y los patrones de metalización primero y segundo correspondientes sobre el sustrato 47.

55 [0043] Un sistema para conectar un módulo de chip a un sustrato, puede comprender medios para colocar el módulo de chip sobre un sustrato, la segunda superficie principal del módulo de chip enfrentada al sustrato, medios para alinear la primera perla de soldadura y la segunda perla de soldadura del módulo de chip con patrones de

5 metalización primero y segundo correspondientes sobre el sustrato, medios para irradiar el módulo de chip con haces láser, impactando los haces láser la primera superficie principal con un ángulo recto de incidencia, y medios para soldar por refusión las perlas de soldadura primera y segunda mediante los haces láser, formando de este modo una unión por soldadura entre las perlas de soldadura primera y segunda y los patrones de metalización primero y segundo correspondientes sobre el sustrato.

10 **[0044]** La figura 8 muestra una ilustración esquemática de una etiqueta RFID 60 fabricada por ejemplo utilizando un procedimiento 50 en un aparato de fabricación 40 tal como se muestra en la figura 6 y 7. La Etiqueta RFID 60 está formada por un módulo de chip 10, 20 o 30, tal como se ha detallado junto con las figuras 1 a 5, que se suelda a los patrones de metalización 62 sobre la superficie de un sustrato 62. El sustrato 62 puede por ejemplo ser el mismo sustrato que el sustrato 47, en especial un sustrato textil. Los patrones de metalización 62 pueden formar una estructura de antena RFID que sirve como antena RFID para el chip RFID 5 dispuesto en la estructura de vaciado 4 del soporte 1. La conexión por soldadura se proporciona mediante las perlas de soldadura por reflujo 3a y 3b, respectivamente, que se muestran como estructuras sustancialmente planas en la figura 8.

15 **[0045]** Las características particulares de una realización de la invención se han descrito con respecto a sólo una de varias implementaciones, sin embargo, dichas características se pueden combinar con una o más de otras características de las demás implementaciones como puede ser deseable y ventajoso para cualquier aplicación determinada o particular. Por otra parte, en la medida en que los términos "incluye", "tienen", "con", u otras variantes de las mismas se utilizan tanto en la descripción detallada y las reivindicaciones, estos términos pretenden ser inclusivos de una forma similar al término "comprende". Se pueden haber usado términos "acoplado" y "conectado", junto con palabras derivadas. Se debe entender que estos términos pueden haber sido utilizados para indicar que dos componentes trabajan juntos o interactúan entre sí, independientemente de si están en contacto físico o eléctrico directo o no. Además, cualquier terminología usada en la descripción anterior en relación con la disposición espacial de las características, elementos o componentes de las realizaciones mostradas en los dibujos, tales como los términos, "izquierda", "derecha", "inferior", "superior" y similares, se utilizan únicamente a efectos de facilitar la comprensión y no se pretende limitar la invención de ninguna manera.

20

25

**REIVINDICACIONES**

**1. Módulo de chip (10; 20; 30), que comprende:**

5 un soporte (1), que tiene una primera superficie principal (1 a) y una segunda superficie principal (1 b) opuesta a la primera superficie principal (1 a);  
 una primera estructura de vaciado (4) dispuesta en el soporte (1) en la primera superficie principal (1a);  
 un chip (5) dispuesto en la primera estructura de vaciado (4) del soporte (1); y  
 una capa de metalización provista de un patrón (2) depositada sobre la segunda superficie principal (1 b)  
 10 del soporte (1), teniendo la capa de metalización (2) una primera estructura de metalización (2a) y una segunda estructura de metalización (2b), estando la primera estructura de metalización (2a) aislada eléctricamente de la segunda estructura de metalización (2b), y comprendiendo las estructuras de metalización primera y segunda (2a, 2b) elementos de metalización que se extienden sobre partes de borde del módulo de chip (10) sobre la segunda superficie principal (1b),  
 15 en el que el chip (5) está conectado eléctricamente a la primera estructura de metalización (2a) y la segunda estructura de metalización (2b),

**caracterizado por el hecho de que el módulo de chip (10) comprende además:**

20 una segunda estructura de vaciado (6a) dispuesta en el soporte (1) en la primera superficie principal (1a) opuesta a la primera estructura de metalización (2a); y  
 una tercera estructura de vaciado (6b) dispuesta en el soporte (1) en la primera superficie principal (1 a) opuesta a la segunda estructura de metalización (2b),  
 25 en el que las estructuras de vaciado segunda y tercera (6) son vías que se extienden desde la primera superficie principal (1 a) hasta la segunda superficie principal (1 b) a través del soporte (1).

**2. Módulo de chip (10; 20; 30) según la reivindicación 1, en el que el soporte (1) comprende un material que es transparente a la luz visible, UV y/o infrarroja.**

30 **3. Módulo de chip (10; 20; 30) según la reivindicación 1, en el que las vías (6) se extienden a través de las estructuras de metalización primera y segunda (2a, 2b).**

**4. Módulo de chip (10; 20; 30) según cualquiera de las reivindicaciones 1 a 3, en el que las estructuras de metalización primera y segunda (2a, 2b) tienen cada una un patrón con un elemento de metalización continuo que se extiende sobre partes de borde del módulo de chip (10) sobre la segunda superficie principal (1 b) y con una meseta de metalización que se extiende desde el elemento de metalización continuo hacia una porción central del módulo de chip (10).**

40 **5. Módulo de chip (10; 20; 30) según cualquiera de las reivindicaciones 1 a 4, que comprende además:**  
 una capa de resina fotosensitiva dispuesta entre la capa de metalización (2) y el soporte (1).

**6. Módulo de chip (10; 20; 30) según cualquiera de las reivindicaciones 1 a 5, en el que el chip (5) en la estructura de vaciado (4) está moldeada con un material de moldeado.**

45 **7. Módulo de chip (10; 20; 30) según cualquiera de las reivindicaciones 1 a 6, en el que el chip (5) es un chip RFID.**

**8. Módulo de chip (10; 20; 30) según cualquiera de las reivindicaciones 1 a 7, que comprende además:**  
 50 una primera perla de soldadura (3) dispuesta sobre la primera estructura de metalización (2a); y  
 una segunda perla de soldadura (3) dispuesta sobre la segunda estructura de metalización (2b).

**9. Procedimiento (50) de unión de un módulo de chip (10; 20; 30) a un sustrato, comprendiendo el módulo de chip (10; 20; 30) un soporte (1), que tiene una primera superficie principal (1 a) y una segunda superficie principal (1 b) opuesta a la primera superficie principal (1 a) y una capa de metalización provista de un patrón (2) depositada sobre la segunda superficie principal (1 b) del soporte (1), teniendo la capa de metalización (2) una primera estructura de metalización (2a) con una primera perla de soldadura (3a) adherida a esta y una segunda estructura de metalización (2b) con una segunda perla de soldadura (3b) adherida a esta, y comprendiendo las estructuras de metalización primera y segunda (2a, 2b) elementos de metalización que se extienden sobre partes de borde del módulo de chip (10) sobre la segunda superficie principal (1b), teniendo el soporte (1) una segunda estructura de vaciado (6a) dispuesta en el soporte (1) en la primera superficie principal (1 a) opuesta a la primera estructura de metalización (2a) y una tercera estructura de vaciado (6b) dispuesta en el soporte (1) en la primera superficie principal (1 a) opuesta a la segunda estructura de metalización (2b), en el que las estructuras de vaciado segunda y tercera (6) son vías que se extienden desde la primera superficie principal (1a) hasta la segunda superficie principal (1 b) a través del soporte (1), comprendiendo procedimiento (50):**



colocar (51) el módulo de chip (10; 20; 30) sobre un sustrato (47; 61), estando la segunda superficie principal (1 b) del módulo de chip (10; 20; 30) enfrentada al sustrato (47; 61);  
alineal (52) la primera perla de soldadura (3a) y la segunda perla de soldadura (3b) del módulo de chip (10; 20; 30) con patrones de metalización primero y segundo correspondientes (62) sobre el sustrato (47; 61);  
5 irradiar (53) el módulo de chip (10; 20; 30) con haces láser (L), impactando los haces láser (L) sobre la primera superficie principal (1a) con un ángulo recto de incidencia; y  
soldar por refusión (54) las perlas de soldadura primera y segunda (3a, 3b) mediante los haces láser (L), formando de este modo una unión por soldadura entre las perlas de soldadura primera y segunda (3a, 3b) y los patrones de metalización primero y segundo correspondientes (62) sobre el sustrato (47; 61).

10

**10.** Procedimiento (50) según la reivindicación 9, que comprende además:

estarcir el módulo de chip (10; 20; 30) de una tira, comprendiendo la tira una pluralidad de módulos de chip (10; 20; 30).

15

**11.** Procedimiento (50) según cualquiera de las reivindicaciones 9 y 10, en el que el módulo de chip (10; 20; 30) comprende un chip RFID (5) y en el que los patrones de metalización primero y segundo (62) del sustrato (47; 61) forman una estructura de antena RFID.

20

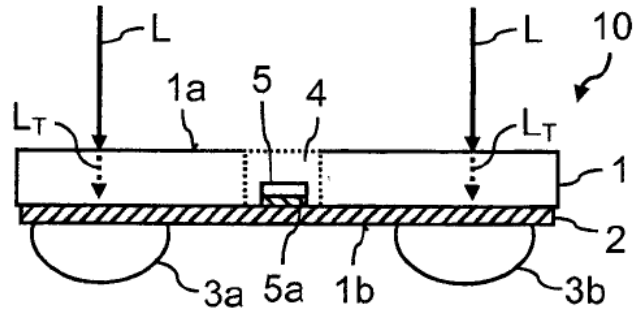
**12.** Etiqueta RFID (60), que comprende:

un módulo de chip (10; 20; 30) según la reivindicación 7; y  
un sustrato (61) que tiene una estructura de antena RFID (62), estando el módulo de chip (10; 20; 30) soldado a la estructura de antena RFID (62).

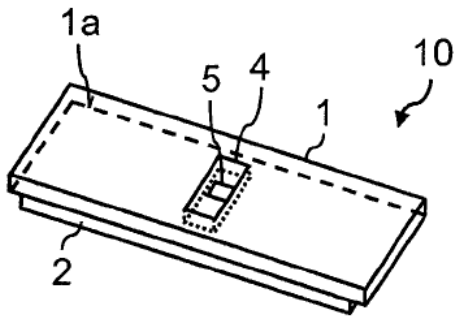
25

**13.** Etiqueta RFID (60) según la reivindicación 12, en la que el sustrato (61) es un sustrato textil.

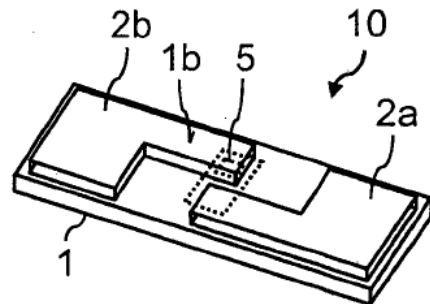
**Fig. 1**



**Fig. 2A**



**Fig. 2B**



**Fig. 3**

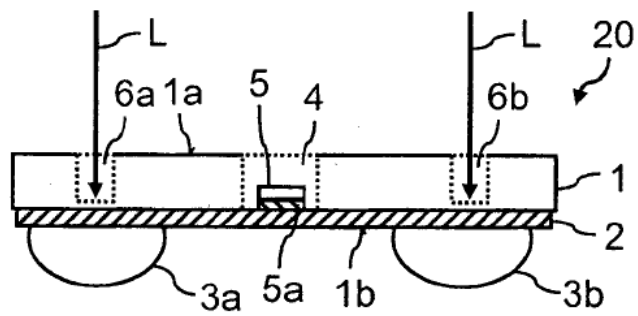


Fig. 4

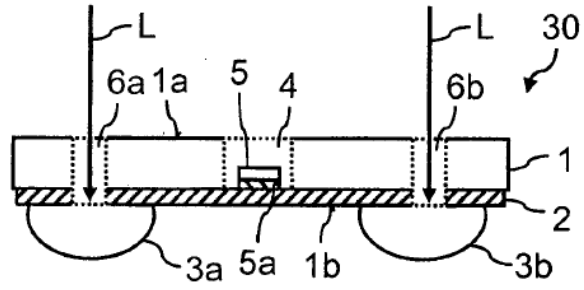


Fig. 5

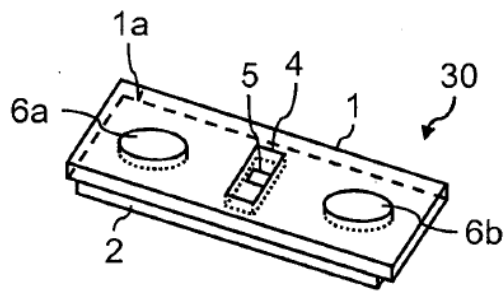


Fig. 6

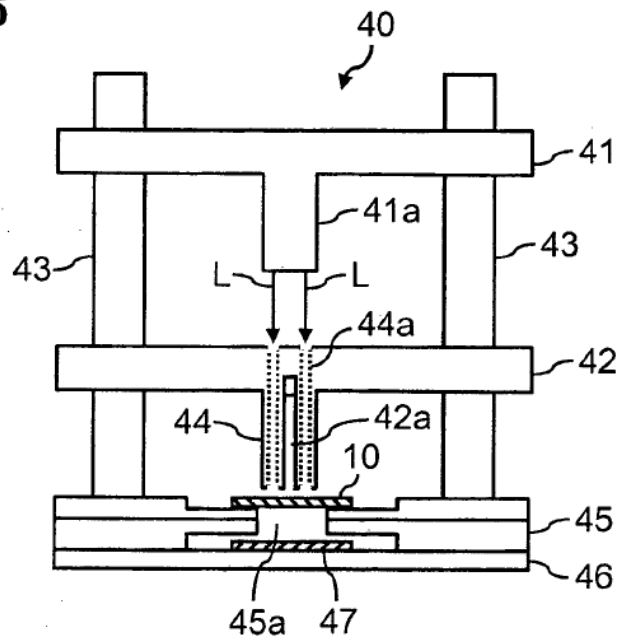


Fig. 7

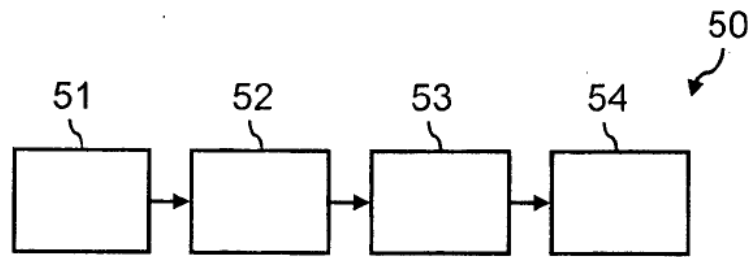


Fig. 8

