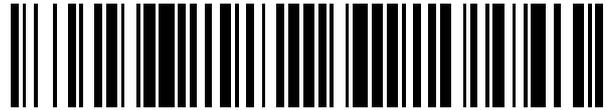


19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 444 578**

51 Int. Cl.:

**H04L 1/16**

(2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **26.03.2009 E 09724890 (0)**

97 Fecha y número de publicación de la concesión europea: **30.10.2013 EP 2258067**

54 Título: **Modulación restringida en tamaño de constelación para transmisiones ACK/NAK**

30 Prioridad:

**26.03.2008 US 39724 P**

**25.03.2009 US 411322**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

**25.02.2014**

73 Titular/es:

**QUALCOMM INCORPORATED (100.0%)**

**5775 Morehouse Drive**

**San Diego, California 92121-1714, US**

72 Inventor/es:

**MONTOJO, JUAN y**

**GAAL, PETER**

74 Agente/Representante:

**FÀBREGA SABATÉ, Xavier**

**ES 2 444 578 T3**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

## DESCRIPCIÓN

Modulación restringida en tamaño de constelación para transmisiones ACK/NAK

### 5 ANTECEDENTES

#### I. Campo

10 La siguiente descripción se refiere en general a las comunicaciones inalámbricas y más particularmente a la maximización de la distancia euclídea de la codificación, la aleatorización y la modulación de ACK/NAK.

#### II. Antecedentes

15 Los sistemas de comunicación inalámbrica son ampliamente utilizados para proporcionar diversos tipos de contenido de comunicación tales como voz, datos, vídeo, música, etc. Estos sistemas pueden ser sistemas de acceso múltiple capaces dar soporte a la comunicación con múltiples usuarios que comparten los recursos disponibles del sistema (por ejemplo, ancho de banda y potencia de transmisión). Los ejemplos de tales sistemas de acceso múltiple por división de código (CDMA), incluyen sistemas de Acceso Múltiple por División de Tiempo (TDMA), sistemas de Acceso Múltiple por División de Frecuencia, sistemas 3GPP de Evolucionaria Largo Plazo (LTE), y sistemas de Acceso Múltiple por División Ortogonal de Frecuencia (OFDMA) y otros.

25 Generalmente, un sistema de comunicación de acceso múltiple inalámbrico puede dar soporte simultáneamente a la comunicación de múltiples terminales inalámbricos. Cada terminal se comunica con una o más estaciones base mediante las transmisiones en los enlaces directo e inverso. El enlace directo (o enlace descendente) se refiere al enlace de comunicación desde las estaciones base a los terminales y el enlace inverso (o enlace ascendente) se refiere al enlace de comunicación desde los terminales a las estaciones base. Este enlace de comunicación se puede establecer mediante un sistema de entrada-única-salida-única, entrada-múltiple-salida-única y entrada-múltiple-salida-múltiple (MIMO).

30 Debido a que los terminales o dispositivos se comunican entre sí y envían paquetes de ida y vuelta, el dispositivo emisor debe ser consciente de si un paquete ha sido recibido con éxito o si el paquete debe ser retransmitido. Un método para la gestión de la concesión, asentimiento y el control de velocidad de los canales se describe en WO 2005/015941 A2. Como tal, el dispositivo receptor puede enviar una confirmación (ACK), que indica que el paquete ha sido recibido correctamente. Si el paquete no ha sido recibido correctamente, se transmite una confirmación negativa (NAK). Esta confirmación negativa indica que el paquete debe ser reenviado.

40 La Solicitud de Respuesta Automática Híbrida (HARQ) utiliza códigos de corrección de errores para corregir un subconjunto de los errores y se basa en detección de errores para detectar errores incorregibles. Los paquetes recibidos erróneamente se descartan y el dispositivo receptor solicita la retransmisión de paquetes no recibidos con éxito. La protección HARQ está disponible para datos, sin embargo, la retransmisión de ACK/NAK en el enlace ascendente no tiene protección HARQ.

### RESUMEN

45 A continuación se presenta un resumen simplificado de uno o más aspectos con el fin de proporcionar una comprensión básica de dichos aspectos. Este resumen no es una visión general extensa de todos los aspectos contemplados, y tiene por objeto ni llave o elementos críticos de todos los aspectos de identificar ni delimitar el alcance de cualquier o todos los aspectos. Su único propósito es presentar algunos conceptos de uno o más aspectos de forma simplificada como preludeo a la descripción más detallada que se presenta más adelante.

50 Algunos aspectos se refieren a la mejora de la fiabilidad de la transmisión de ACK en el enlace ascendente mediante la elección de puntos de constelación que corresponden a los bordes de la constelación. Un aspecto se refiere a un método para maximizar una distancia euclídea para las transmisiones de ACK/NAK. El método incluye codificar una transmisión de ACK como una función de un tamaño de la ACK y un orden de modulación para obtener una secuencia de bits. La transmisión de la ACK está diseñada para al menos un dispositivo. El método también incluye combinar dos o más secuencias de bits como una función de la orden de modulación y aleatorizar las secuencias de bits combinados como una función del tamaño de la transmisión ACK y el orden de modulación. La aleatorización restringe el tamaño de la constelación de la transmisión de ACK empotrado en un canal de datos. Además, el método incluye enviar al al menos un dispositivo la transmisión de ACK en respuesta a la recepción de un paquete desde el al menos un dispositivo.

65 Otro aspecto se refiere a un aparato de comunicaciones que incluye una memoria y un procesador. La memoria retiene instrucciones relacionadas con codificar una ACK con secuencias de escape para obtener una secuencia de bits, la combinación de dos o más secuencias de bits, codificar las secuencias de bits combinadas como una función de un tamaño de la ACK y un orden de modulación y transmitir la ACK. El procesador está acoplado a la memoria y está configurado para ejecutar las instrucciones retenidas en la memoria.

Otro aspecto adicional se refiere a un aparato de comunicaciones que mejora la fiabilidad de la transmisión de una ACK en un enlace ascendente. El aparato incluye medios para codificar una transmisión de ACK con secuencias de escape como una función del tamaño de una ACK y un orden de modulación y medios para la obtención de una secuencia de bits mediante concatenación de múltiples bloques de ACK codificados. El aparato también incluye medios para secuencias de aleatorización de bits entrelazados como una función del tamaño de ACK y un orden de modulación para obtener una HARQ-ACK y medios para transportar el HARQ-ACK.

Sin embargo, otro aspecto se refiere a un producto de programa de ordenador que comprende un medio legible por ordenador. El medio legible por ordenador incluye un primer conjunto de códigos para hacer que un ordenador codifique una ACK de 1 bit de manera diferente que una ACK de 2 bit. La codificación es una función de un orden de modulación. El medio legible por ordenador incluye un segundo conjunto de códigos para hacer que la computadora combine una pluralidad de bloques codificados obtenidos a partir de la codificación. También se incluye un tercer conjunto de códigos para que el ordenador codifique la pluralidad combinada de bloques codificados y un cuarto conjunto de códigos para hacer que el ordenador envíe los bloques codificados aleatorizados. La aleatorización es una función del número de bits ACK y del orden de modulación.

Otro aspecto adicional se refiere a al menos un procesador configurado para maximizar una distancia euclídea para las transmisiones de ACK/NAK. El procesador incluye un primer módulo para codificar una transmisión ACK en base a un tamaño de la ACK y un orden de modulación para obtener una secuencia de bits. El tamaño de la ACK es de 1 bit o 2 bits. El procesador también incluye un segundo módulo para combinar dos o más secuencias de bits y un tercer módulo para codificar las secuencias de bits combinadas como una función del tamaño de la ACK y el orden de modulación. La aleatorización restringe un tamaño de la constelación de la ACK empotrado en un canal de datos de 1 bit a Modulación Binaria por Desplazamiento en Fase y 2 bits Modulación en Cuadratura por Desplazamiento en Fase. También se incluye en el procesador un cuarto módulo para transmitir la ACK.

Para la realización de los fines anteriores y afines, los uno o más aspectos comprenden las características descritas en adelante plenamente y particularmente indicadas en las reivindicaciones. La siguiente descripción y los dibujos adjuntos exponen en detalle ciertas características ilustrativas de los uno o más aspectos. Estas características son indicativas, sin embargo, de sólo algunas de las diversas formas en las que pueden emplearse los principios de los varios aspectos. Otras ventajas y características nuevas serán evidentes a partir de la siguiente descripción detallada cuando se considera en conjunción con los dibujos y los aspectos descritos están destinados a incluir todos estos aspectos y sus equivalentes.

Breve descripción de los dibujos

La Figura 1 ilustra un sistema para maximizar la distancia euclídea de codificar, aleatorizar y modular ACK/NAK eligiendo puntos de la constelación correspondientes a los bordes de la constelación.

La Figura 2 ilustra la asignación de modulación, de acuerdo con un aspecto.

La Figura 3 ilustra un sistema para mejorar la fiabilidad de la transmisión de una ACK en un enlace ascendente eligiendo puntos de constelación que corresponden a los bordes de la constelación.

La Figura 4 ilustra un método para la codificación y aleatorizar HARQ-ACK de un bit, de acuerdo con un aspecto.

La Figura 5 ilustra un método para codificar 1 bits HARQ-ACK de acuerdo con un aspecto.

La Figura 6 ilustra un método para la codificación de aleatorización y una de dos bits HARQ-ACK, de acuerdo con un aspecto.

La Figura 7 ilustra un método para codificar 2 bits HARQ-ACK de acuerdo con un aspecto.

La Figura 8 ilustra un ejemplo de sistema que utiliza la codificación, la aleatorización y la modulación para maximizar una distancia euclídea para ACK/NAK, según un aspecto.

La Figura 9 ilustra un sistema que facilita la maximización de la distancia euclídea de ACK/NAK de acuerdo con una o más de los aspectos descritos.

La Figura 10 es una ilustración de un sistema que facilita el logro de las esquinas en cualquier constelación para la transmisión de ACK de acuerdo con diversos aspectos presentados en el presente documento.

La Figura 11 ilustra un sistema de acceso múltiple de comunicaciones inalámbricas según uno o más aspectos.

La Figura 12 ilustra un sistema de comunicación inalámbrica de ejemplo, de acuerdo con diversos aspectos.

## Descripción detallada

5 A continuación se describen varios aspectos con referencia a los dibujos. En la siguiente descripción, con fines explicativos, se exponen numerosos detalles específicos con el fin de proporcionar una comprensión completa de uno o más aspectos. Puede ser evidente, sin embargo, que tal(es) aspecto(s) puede(n) ponerse en práctica sin estos detalles específicos. En otros casos, se muestran en forma de diagrama de bloques estructuras y dispositivos bien conocidos con el fin de facilitar la descripción de estos aspectos.

10 Tal como se utilizan en esta solicitud, los términos "componente", "módulo", "sistema" y similares pretenden hacer referencia a una entidad relacionada con la informática, ya sea hardware, firmware, una combinación de hardware y software, software o software en ejecución. Por ejemplo, un componente puede ser, pero no está limitado a ser, un proceso que se ejecuta en un procesador, un procesador, un objeto, un ejecutable, un hilo de ejecución, un programa, y / o un ordenador. A modo de ilustración, tanto una aplicación que se ejecuta en un dispositivo de computación y el dispositivo informático puede ser un componente. Uno o más componentes pueden residir dentro  
15 de un proceso y/o hilo de ejecución y un componente puede estar localizado en un equipo y/o estar distribuido entre dos o más ordenadores. Además, estos componentes pueden ser ejecutados desde diversos medios legibles por ordenador que tienen diversas estructuras de datos almacenadas en ellos. Los componentes pueden comunicarse por medio de procesos locales y/o remotos como de acuerdo con una señal que tiene uno o más paquetes de datos (por ejemplo, datos de un componente interactuando con otro componente en un sistema local, sistema distribuido  
20 y/o a través de una red tal como Internet con otros sistemas por medio de la señal).

Además, en el presente documento se describen en conexión diversos aspectos con un dispositivo móvil. Un dispositivo móvil también puede ser llamado, y puede contener parte o la totalidad de la funcionalidad de un sistema, una unidad de abonado, una estación de abonado, una estación móvil, un móvil, un terminal inalámbrico, un nodo,  
25 un dispositivo, una estación remota, un terminal remoto, un terminal de acceso, un terminal de usuario, un terminal, un dispositivo de comunicación inalámbrica, un aparato de comunicación inalámbrica, un agente de usuario, un dispositivo de usuario o un equipo de usuario (UE). Un dispositivo móvil puede ser un teléfono celular, un teléfono inalámbrico, un Protocolo de Inicio de Sesión (SIP) de teléfono, un bucle de estación local inalámbrica (WLL), un asistente digital personal (PDA), un ordenador portátil, un dispositivo manual de comunicación,  
30 un dispositivo manual de computación, una radio vía satélite, una tarjeta de módem inalámbrico y/u otro dispositivo de procesamiento para comunicarse a través de un sistema inalámbrico. Además, en el presente documento se describen en conexión diversos aspectos en conexión con una estación base. Una estación base puede utilizarse para la comunicación con terminal(es) inalámbrico(s) y también puede denominarse y puede contener parte o la totalidad de la funcionalidad de, un punto de acceso, un nodo, un Nodo B, un E-NodoB, un e-NB  
35 o algún otra entidad de red.

Varios aspectos o características se presentan en términos de sistemas que pueden incluir una serie de dispositivos, componentes, módulos y similares. Ha de entenderse y apreciarse que los diversos sistemas pueden incluir dispositivos adicionales, componentes, módulos, etc. y/o puede no incluir todos los dispositivos, componentes, módulos etc. discutidos en conexión con las figuras. También puede utilizarse una combinación de estos enfoques.  
40

Además, en la descripción del sujeto, la expresión "de ejemplo" se usa para significar que sirve como ejemplo, caso o ilustración. Cualquier aspecto o diseño descrito en el presente documento como "de ejemplo" no debe considerarse necesariamente como preferida o ventajosa sobre otros aspectos o diseños. Más bien, se pretende el uso de la palabra a modo de ejemplo para presentar conceptos de una manera concreta.  
45

Con referencia a la Figura 1, se ilustra un sistema 100 para maximizar la distancia euclídea de la codificación, aleatorizado y modulación de ACK/NAK mediante la elección de puntos de la constelación correspondientes a los bordes de la constelación. El sistema 100 está configurado para ayudar a mejorar la fiabilidad de las transmisiones de ACK/NAK en el enlace ascendente mediante la elección de puntos de constelación que corresponden a los bordes de la constelación. Para ACK/NAK, un símbolo de modulación utilizado para la señalización de control lleva un bit o dos bits de información de control codificada, sin tener en cuenta el esquema de modulación de Canal Físico Compartido de Enlace Ascendente (PUSCH). El sistema 100 utiliza secuencias de escape en la codificación de la información de ACK/NAK, en el que las secuencias de escape se pueden interpretar correctamente. Aunque diversos aspectos se describirán con referencia a ACK, estos aspectos pueden aplicarse también a las transmisiones NAK.  
50  
55

Incluido en el sistema de 100 está un primer aparato 102 que se comunica con un segundo aparato 104. El primer aparato 102 y el segundo aparato 104 están configurados para enviar y recibir información. Al describir varios aspectos, el primer aparato 102 también puede denominarse transmisor y un segundo aparato pueden denominarse receptor. Aunque puede incluirse un número de transmisor(es) 102 y receptor(es) 104 en el sistema 100, como se apreciará, se ilustra, por simplicidad, un único transmisor 102 que transmite señales de datos de comunicación a un solo receptor 104.  
60

65 Para los fines de esta descripción detallada, el transmisor 102 ha recibido un paquete desde el receptor 104 y es para enviar una confirmación (ACK) o una confirmación negativa (NAK) al receptor 104 en respuesta. Una ACK

comprende personajes de reconocimiento que indican los datos recibidos (de segundo aparato 104) ha sido recibido correctamente. A NAK indica que los datos fueron recibidos con un error y, por lo tanto, los datos (por ejemplo, Paquete) deben ser retransmitidos. Para ACK/NAK, la codificación, el aleatorizado y la modulación debe maximizar la distancia euclídea. Para ACK/NAK (en el caso de División de Frecuencia Dúplex (FDD)), un símbolo de modulación utilizado para la señalización de control transporta como mucho dos bits de información de control codificada, independientemente del esquema de modulación del Canal Físico Compartido de Enlace Ascendente (PUSCH).

Con el fin de maximizar la distancia euclídea, un codificador 106 puede configurarse para codificar la información de ACK como una función del número de bits (por ejemplo, de 1 bit, 2 bits) y una modulación de orden  $Q_m$ . La modulación de orden  $Q_m$  puede ser de orden 2, 4, ó 6. Un orden de modulación 2 corresponde a Modulación en Cuadratura por Desplazamiento en Fase (QPSK). Un orden de modulación 4 corresponde a 16QAM (modulación de amplitud en cuadratura), que es una modulación QPSK de orden superior. Un orden de modulación 6 corresponde a 64QAM, que es una modulación de un orden superior al de 16QAM. Una modulación de orden superior implica que se amplía un alfabeto de modulación para incluir alternativas de señalización adicionales, lo que permite la comunicación de más bits de información por símbolo de modulación. Para QPSK, el alfabeto de modulación comprende cuatro alternativas de señalización diferentes. Extenderlo a modulación 16QAM proporciona dieciséis alternativas de señalización diferentes. Una extensión adicional para 64QAM ofrece la disponibilidad de sesenta y cuatro alternativas de señalización diferentes.

Tal y como se dijo anteriormente, el codificador 106 está configurado para codificar la información de ACK como una función del número de bits y del orden de modulación  $Q_m$ . La siguiente tabla (Tabla 1) ilustra la codificación HARQ-ACK de 1 bit, donde "x" representa una secuencia de escape, que se utiliza para notificar a un codificador 110 que se debe realizar una función de aleatorizado particular:

$Q_m$	HARQ-ACK
2	$[o_0^{ACK} \ x]$
4	$[o_0^{ACK} \ x \ x \ x]$
6	$[o_0^{ACK} \ x \ x \ x \ x \ x]$

Tabla 1.

La siguiente tabla (Tabla 2) ilustra la codificación de 2 bits HARQ-ACK:

$Q_m$	HARQ-ACK
2	$[o_1^{ACK} \ o_0^{ACK}]$
4	$[o_1^{ACK} \ o_0^{ACK} \ x \ x]$
6	$[o_1^{ACK} \ o_0^{ACK} \ x \ x \ x \ x]$

Tabla 2.

El codificador 106 obtiene una secuencia de bits codificada mediante concatenación de múltiples bloques HARQ-ACK codificados, donde  $Q_{ACK}$  es el número total de bits codificados para todos los bloques HARQ-ACK codificados. Estos se derivan como bloques porque más adelante en la cadena de codificación los bloques se introducen en un modulador. Así, una QPSK modular tomará la concatenación de múltiples HARQ-ACK bloques codificados en grupos de dos. Una modulación 16QAM tomará la concatenación de múltiples bloques HARQ-ACK codificados en grupos de cuatro. Además, un modulador 64QAM tomará la concatenación de múltiples bloques HARQ-ACK codificados en grupos de seis.

Una salida de la secuencia de vectores de la codificación de canal para la información HARQ-ACK se denota por  $q_0^{ACK}, q_1^{ACK}, \dots, q_{Q_{ACK}-1}^{ACK}$

donde  $Q'_{ACK} = Q_{ACK}/Q_m$ . La secuencia de vectores se obtiene como sigue:

```

Set  $i, k$  to 0
while  $i < Q_{ACK}$ 
     $\underline{q}_k^{ACK} = [q_i^{ACK} \dots q_{i+Q_m-1}^{ACK}]^T$ 
     $i = i + Q_m$ 
     $k = k + 1$ 
end while
    
```

5 La secuencia de vectores es multiplexada luego con los datos codificados y entrelazada de forma "tiempo primero", por un intercalador 108. La salida del intercalador de canal 108 es la entrada al procesado PUSCH. Un codificador 110 realiza las siguientes operaciones en función de si la ACK es una ACK de 1 bit o una ACK de 2 bits y en función del orden de modulación (por ejemplo, QPSK, 16QAM, 64QAM). Por lo tanto, el aleatorizado es una función del tamaño y el orden de modulación.

10 El aleatorizador intenta obtener dos esquinas en cualquier constelación para la transmisión de ACK en PUSCH (por ejemplo, Modulación Binaria por Desplazamiento de Fase (BPSK) efectiva). Por lo tanto, para una ACK de 1 bit con una  $Q_m$  2 (QPSK), la secuencia de bits codificada  $[b(i) \ x]$  es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i)]$ , donde  $\tilde{b}(i) = (b(i) + c(i)) \bmod 2$ . Esta aleatorización se puede realizar de acuerdo con el siguiente pseudo-código:

```

Set  $i = 0$ 
while  $i < M_{bit}$ 
    if  $b(i) = x$  // ACK/NAK o Indicación de Orden de bits de marcador
         $\tilde{b}(i) = 1$ 
    else
        if  $b(i) = y$ 
            placeholder bits
             $\tilde{b}(i) = \tilde{b}(i-1)$ 
        Else
             $\tilde{b}(i) = (b(i) + c(i)) \bmod 2$ 
        end if
    end if
     $i = i + 1$ 
end while
    
```

15 donde  $x$  e  $y$  son las etiquetas y donde  $c(i)$  Es la secuencia de aleatorización. El generador de secuencia de aleatorización 112 se puede inicializar con  $c = n_{RNTI} \cdot 2^{14} + \lfloor n_s/2 \rfloor \cdot 2^9 + N_{ID}$  al principio de cada sub-trama, donde  $n_{RNTI}$  corresponde al identificador temporal de red de radio (RNTI) asociado con la transmisión PUSCH.

20 Para una ACK de 1 bit con una  $Q_m$  4 (16QAM), la secuencia de bits codificada  $[b(i) \ xxx]$  es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i) \ 1 \ 1]$ . Para una ACK de 1 bit con una  $Q_m$  6 (64QAM), la secuencia de bits codificada  $[b(i) \ xxxxx]$  es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i) \ 1 \ 1 \ 1 \ 1]$ .

25 Para una ACK de 2 bits, el aleatorizador intenta obtener cuatro esquinas en cualquier constelación para la transmisión de ACK en PUSCH (por ejemplo, modulación QPSK efectiva). Por lo tanto, para una ACK de 2 bits con un  $Q_m$  2 (QPSK), la secuencia de bits codificada  $[b(i) \ b(i+1)]$  es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i+1)]$ . Si la ACK es de 2-bits y  $Q_m$  es 4 (16QAM), la secuencia de bits codificada  $[b(i) \ b(i+1) \ xx]$  es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i+1) \ 1 \ 1]$ . Para una  $Q_m$  6 (64QAM) y 2-bits, la secuencia de bits codificada  $[b(i) \ b(i+1) \ xxxx]$  es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i+1) \ 1 \ 1 \ 1 \ 1]$ .

30 Tal y como se discutió anteriormente, durante el aleatorizado se agregan "1". Sin embargo, de acuerdo con algunos

aspectos, no se usa "1" pero se utiliza alguna otra cosa, como por ejemplo "2" o un no-cero 1, o un uno no-binario y así sucesivamente. El resto del procesamiento llevado a cabo por el transmisor 102 (por ejemplo, modular, transformar, pre-codificar y así sucesivamente) es transparente a la presencia o ausencia de información de control. Un generador de señal 112 está configurado para transmitir la ACK/NAK al segundo aparato 104.

5 El sistema 100 puede incluir una memoria 114 acoplada de forma operativa al primer aparato 102. La memoria 114 puede ser externa al primer aparato 102 o puede residir dentro del primer aparato 102. La memoria 114 puede almacenar información relacionada con codificar un orden de modulación de una transmisión de ACK para obtener un bloque de HARQ-ACK codificados, la concatenación de dos o más de los bloques HARQ-ACK codificados para obtener una secuencia de bits codificados, la secuencia de aleatorizado de bits codificados como función del tamaño de ACK y de un orden de modulación y la transmisión de la secuencia de bits codificada y otra información adecuada relacionada con las señales transmitidas y recibidas en una red de comunicación. Un procesador 116 puede estar conectado de forma operativa al primer aparato 102 (y/o a la memoria 114) para facilitar el análisis de la información relacionada con la maximización de la distancia euclídea para la transmisión de ACK en una red de comunicación. El procesador 116 puede ser un procesador dedicado a analizar y/o generar información recibida por el primer aparato 102, un procesador que controla uno o más componentes del sistema 100 y/o un procesador que tanto analiza y genera información recibida por el primer aparato 102 y controla uno o más componentes de sistema 100.

20 La memoria 114 puede almacenar protocolos asociados con la maximización de la distancia euclídea para la transmisión de ACK, la adopción de medidas para controlar la comunicación entre el primer aparato 102 y segundo aparato 104 y así sucesivamente, de tal manera que el sistema 100 puede emplear protocolos y/o algoritmos almacenados para lograr la mejora de las comunicaciones en una red inalámbrica tal como se describe en el presente documento. Se debe apreciar que el almacén de datos (por ejemplo, componentes, memorias) descritos en el presente documento puede ser o bien memoria volátil o memoria no volátil o puede incluir tanto memoria volátil como no volátil. A modo de ejemplo y no de limitación, la memoria no volátil puede incluir memoria de sólo lectura (ROM), ROM programable (PROM), ROM eléctricamente programable (EPROM), ROM borrable eléctricamente (EEPROM) o memoria flash. La memoria volátil puede incluir memoria de acceso aleatorio (RAM), que actúa como memoria caché externa. A modo de ejemplo y no de limitación, la RAM está disponible en muchas formas, tales como RAM síncrona (SRAM), RAM dinámica (DRAM), DRAM síncrona (SDRAM), SDRAM de doble velocidad de datos (DDR SDRAM), SDRAM mejorada (ESDRAM), DRAM de Enlace de Sincronización (SLDRAM) y RAM de bus directo de RAM (DRRAM). La memoria de los aspectos descritos está destinada a comprender, sin limitarse a, estos y otros tipos adecuados de memoria.

35 Para apreciar plenamente los aspectos divulgados, la Figura 2 ilustra la asignación de modulación, de acuerdo con un aspecto. Tal y como se ilustra 202 es una constelación de señales para modulación QPSK, que consiste en cuatro alternativas de señalización diferentes. Para visualizar estas alternativas de señalización, un plano de dos dimensiones se divide en cuatro cuadrantes 204, 206, 208, y 210. Los cuatro puntos, un punto en cada cuadrante 204 - 210, representa las cuatro alternativas diferentes. QPSK permite la comunicación de hasta 2 bits de información durante cada intervalo de símbolo de modulación. Para 1 bit, los aspectos revelados logran dos esquinas, específicamente la esquina superior derecha (en el cuadrante 204) y la esquina inferior izquierda (en el cuadrante 208), que corresponden a "00" y "11".

45 En 212, se ilustra una constelación de señales para 16QAM. Extenderla a la modulación 16QAM permite la disponibilidad de dieciséis alternativas de señalización diferentes. Con 16QAM, hasta 4 bits de información se pueden comunicar durante cada intervalo de símbolo de modulación como lo ilustran los puntos en cada cuadrante 214, 216, 218 y 220. En la situación de la modulación 16QAM, se asigna un cuarteto de bits,  $b(i)$ ,  $b(i + 1)$ ,  $b(i + 2)$ ,  $b(i + 3)$ , a símbolos de modulación de valor complejo  $x = I + jQ$  de acuerdo con la siguiente tabla (Tabla 3):

$b(i), b(i + 1), b(i + 2), b(i + 3)$	I	Q
0000	$1/\sqrt{10}$	$1/\sqrt{10}$
0001	$1/\sqrt{10}$	$3/\sqrt{10}$
0010	$3/\sqrt{10}$	$1/\sqrt{10}$
0011	$3/\sqrt{10}$	$3/\sqrt{10}$
0100	$1/\sqrt{10}$	$-1/\sqrt{10}$
0101	$1/\sqrt{10}$	$-3/\sqrt{10}$
0110	$3/\sqrt{10}$	$-1/\sqrt{10}$
0111	$3/\sqrt{10}$	$-3/\sqrt{10}$
1000	$-1/\sqrt{10}$	$1/\sqrt{10}$
1001	$-1/\sqrt{10}$	$3/\sqrt{10}$
1010	$-3/\sqrt{10}$	$1/\sqrt{10}$
1011	$-3/\sqrt{10}$	$3/\sqrt{10}$
1100	$-1/\sqrt{10}$	$-1/\sqrt{10}$
$b(i), b(i + 1), b(i + 2), b(i + 3)$	I	Q

3)		
1101	$-1/\sqrt{10}$	$-3/\sqrt{10}$
1110	$-3/\sqrt{10}$	$-1/\sqrt{10}$
1111	$-3/\sqrt{10}$	$-3/\sqrt{10}$

Tabla 3.

5 Para 16QAM, los aspectos descritos tratan de alcanzar los cuatro ángulos de la constelación. Por lo tanto, la asignación de modulación para el cuadrante superior derecho 214 es "0011". Para el cuadrante superior izquierdo 216 la asignación de modulación es "1011". Para el cuadrante inferior izquierdo 218 la asignación de modulación es "1111" y para el cuadrante inferior derecho 220 la asignación de modulación es "0111". Estas esquinas se pueden lograr a través de la utilización de las secuencias de escape y la codificación, aleatorizado y modulación descritos en este documento.

10 El esquema de modulación puede ampliarse a 64 QAM, que proporciona sesenta y cuatro alternativas de señalización diferentes. En este caso, se puede comunicar un máximo de 6 bits de información cada intervalo de símbolo de modulación. La constelación 64QAM se ilustra en 222. En la situación de la modulación 64QAM, sextetos de bits,  $b(i)$ ,  $b(i + 1)$ ,  $b(i + 2)$ ,  $b(i + 3)$ ,  $b(i + 4)$ ,  $b(i + 5)$  se asignan a símbolos de modulación de valor complejo  $x = I + jQ$  de acuerdo con la siguiente tabla (Tabla 4):

$b(i), b(i + 1), b(i + 2), b(i + 3), b(i + 4), b(i + 5)$	I	Q	$b(i), b(i + 1), b(i + 2), b(i + 3), b(i + 4), b(i + 5)$	I	Q
000000	$3/\sqrt{42}$	$3/\sqrt{42}$	100000	$-3/\sqrt{42}$	$3/\sqrt{42}$
000001	$3/\sqrt{42}$	$1/\sqrt{42}$	100001	$-3/\sqrt{42}$	$1/\sqrt{42}$
000010	$1/\sqrt{42}$	$3/\sqrt{42}$	100010	$-1/\sqrt{42}$	$3/\sqrt{42}$
000011	$1/\sqrt{42}$	$1/\sqrt{42}$	100011	$-1/\sqrt{42}$	$1/\sqrt{42}$
000100	$3/\sqrt{42}$	$5/\sqrt{42}$	100100	$-3/\sqrt{42}$	$5/\sqrt{42}$
000101	$3/\sqrt{42}$	$7/\sqrt{42}$	100101	$-3/\sqrt{42}$	$7/\sqrt{42}$
000110	$1/\sqrt{42}$	$5/\sqrt{42}$	100110	$-1/\sqrt{42}$	$5/\sqrt{42}$
000111	$1/\sqrt{42}$	$7/\sqrt{42}$	100111	$-1/\sqrt{42}$	$7/\sqrt{42}$
001000	$5/\sqrt{42}$	$3/\sqrt{42}$	101000	$-5/\sqrt{42}$	$3/\sqrt{42}$
001001	$5/\sqrt{42}$	$1/\sqrt{42}$	101001	$-5/\sqrt{42}$	$1/\sqrt{42}$
001010	$7/\sqrt{42}$	$3/\sqrt{42}$	101010	$-7/\sqrt{42}$	$3/\sqrt{42}$
001011	$7/\sqrt{42}$	$1/\sqrt{42}$	101011	$-7/\sqrt{42}$	$1/\sqrt{42}$
001100	$5/\sqrt{42}$	$5/\sqrt{42}$	101100	$-5/\sqrt{42}$	$5/\sqrt{42}$
001101	$5/\sqrt{42}$	$7/\sqrt{42}$	101101	$-5/\sqrt{42}$	$7/\sqrt{42}$
001110	$7/\sqrt{42}$	$5/\sqrt{42}$	101110	$-7/\sqrt{42}$	$5/\sqrt{42}$
001111	$7/\sqrt{42}$	$7/\sqrt{42}$	101111	$-7/\sqrt{42}$	$7/\sqrt{42}$
010000	$3/\sqrt{42}$	$-3/\sqrt{42}$	110000	$-3/\sqrt{42}$	$-3/\sqrt{42}$
010001	$3/\sqrt{42}$	$-1/\sqrt{42}$	110001	$-3/\sqrt{42}$	$-1/\sqrt{42}$
010010	$1/\sqrt{42}$	$-3/\sqrt{42}$	110010	$-1/\sqrt{42}$	$-3/\sqrt{42}$
010011	$1/\sqrt{42}$	$-1/\sqrt{42}$	110011	$-1/\sqrt{42}$	$-1/\sqrt{42}$
010100	$3/\sqrt{42}$	$-5/\sqrt{42}$	110100	$-3/\sqrt{42}$	$-5/\sqrt{42}$
010101	$3/\sqrt{42}$	$-7/\sqrt{42}$	110101	$-3/\sqrt{42}$	$-7/\sqrt{42}$
010110	$1/\sqrt{42}$	$-5/\sqrt{42}$	110110	$-1/\sqrt{42}$	$-5/\sqrt{42}$
010111	$1/\sqrt{42}$	$-7/\sqrt{42}$	110111	$-1/\sqrt{42}$	$-7/\sqrt{42}$
011000	$5/\sqrt{42}$	$-3/\sqrt{42}$	111000	$-5/\sqrt{42}$	$-3/\sqrt{42}$
011001	$5/\sqrt{42}$	$-1/\sqrt{42}$	111001	$-5/\sqrt{42}$	$-1/\sqrt{42}$
011010	$7/\sqrt{42}$	$-3/\sqrt{42}$	111010	$-7/\sqrt{42}$	$-3/\sqrt{42}$
011011	$7/\sqrt{42}$	$-1/\sqrt{42}$	111011	$-7/\sqrt{42}$	$-1/\sqrt{42}$
011100	$5/\sqrt{42}$	$-5/\sqrt{42}$	111100	$-5/\sqrt{42}$	$-5/\sqrt{42}$
011101	$5/\sqrt{42}$	$-7/\sqrt{42}$	111101	$-5/\sqrt{42}$	$-7/\sqrt{42}$
011110	$7/\sqrt{42}$	$-5/\sqrt{42}$	111110	$-7/\sqrt{42}$	$-5/\sqrt{42}$
011111	$7/\sqrt{42}$	$-7/\sqrt{42}$	111111	$-7/\sqrt{42}$	$-7/\sqrt{42}$

Tabla 4.

20 La constelación 64QAM 222 se divide en cuatro cuadrantes 224, 226, 228, y 230. La esquina del cuadrante superior derecho 224 es "001111". El cuadrante superior izquierdo 226 es "101111". El cuadrante inferior izquierdo 228 es "111111" y el cuadrante inferior derecho 230 es "011111". La codificación, aleatorizado y modulación divulgada de los aspectos divulgados pueden maximizar la distancia euclídea con el fin de obtener las cuatro esquinas de la constelación 222.

25

La Figura 3 ilustra un sistema 300 para mejorar la fiabilidad de una transmisión de ACK en el enlace ascendente mediante la elección de puntos de constelación que corresponden a los bordes de la constelación. El sistema 300 puede limitar el orden de modulación máximo utilizado para señalar ACK/NAK en PUSCH. Se incluyen en el sistema dos dispositivos, etiquetados transmisor 302 y receptor 304. Cabe señalar que los términos transmisor y receptor se utilizan por simplicidad y ambos dispositivos 302, 304 pueden transmitir y recibir comunicaciones.

El transmisor 302 incluye un codificador 306 que está configurado para codificar HARQ-ACK de 1 bit y de 2 bits como una función del número de bits y de un orden de modulación  $Q_m$ . También se incluye un intercalador 308 que está configurado para intercalar datos codificados de forma "tiempo primero", por ejemplo. También se incluye en el transmisor 302 un aleatorizador 310 que está configurado para codificar la ACK, que es transmitido a un receptor 304 por un generador de señal 312.

Con el fin de realizar una adecuada codificación de los HARQ-ACK de 1 bit y de 2 bits, el codificador 306 puede ser configurado para hacer referencia a la información, que puede estar incluida en la Tabla A 314 y en la Tabla B 316. La Tabla A 314 (como se ha descrito anteriormente) puede incluir información relativa a la codificación de HARQ-ACK de 1 bit. La Tabla B 316 puede incluir información relacionada con la codificación de HARQ-ACK de 2 bits. Cada Tabla 314, 316 puede incluir una referencia cruzada a la modulación de orden  $Q_m$ .

Por ejemplo, la Tabla A 314 puede incluir información que de 1 bit y un  $Q_m$  de 2 (QPSK), el codificado HARQ-ACK es  $[o_0^{ACK} \ x]$ . La "x" representa una secuencia de escape o marcador de posición que puede ser utilizado para codificar (por el aleatorizador 310) los bits de HARQ-ACK de una manera que maximiza la distancia euclídea de los símbolos de modulación que transportan información de HARQ-ACK para un  $Q_m$  de 4 (16QAM) y 1 bit, el HARQ-ACK codificado es  $[o_0^{ACK} \ x \ x \ x]$  que incluye tres secuencias de escape (o marcadores). Para una  $Q_m$  de 6 (64QAM) y 1 bit, el codificado de HARQ-ACK es  $[o_0^{ACK} \ x \ x \ x \ x \ x]$ , que incluye cinco secuencias de escape (marcadores de posición).

La Tabla B 316 puede proporcionar que para la codificación de HARQ-ACK de 2 bits con un  $Q_m$  2 (QPSK), el HARQ-ACK codificado es  $[o_1^{ACK} \ o_0^{ACK}]$ . Para 2 bits y  $Q_m$  4 (16QAM), el HARQ-ACK codificado incluye dos secuencias de escape (o marcadores de posición) y se expresa como  $[o_1^{ACK} \ o_0^{ACK} \ x \ x]$ . Además, para 2 bits y  $Q_m$  6 (64 QAM), el HARQ-ACK codificado incluye cuatro marcadores de posición o secuencias de escape y se expresa como  $[o_1^{ACK} \ o_0^{ACK} \ x \ x \ x \ x]$ . Por lo tanto, si el HARQ-ACK incluye 1-bit de información, se codifica de acuerdo a la Tabla A 314. Si el HARQ-ACK incluye 2 bits de información, se codifica de acuerdo a la Tabla B 316.

La concatenación 318 de múltiples bloques HARQ-ACK codificados se realiza para obtener una secuencia de bits y se obtiene una secuencia de vectores. La secuencia de vectores se multiplexa con los datos codificados e intercalados (por intercalador 108) de forma "tiempo-primero". El aleatorizador realiza el aleatorizado como una función del tamaño de bit de ACK (ACK de 1 bit 320 o de 2 bits ACK 322) y el orden de modulación 324.

El sistema 300 también incluye una memoria 326 y un procesador 328 que está conectado operativamente al transmisor 302. La memoria 326 retiene instrucciones relacionadas con la codificación de ACK y el aleatorizado para restringir el orden de modulación de la transmisión de ACK incrustado en el canal de datos para BPSK para ACK de 1 bit y para QPSK para ACK de 2 bits, independientemente del orden de modulación utilizado para la transmisión de datos. El procesador 328 está acoplado a la memoria 326 y está configurado para ejecutar las instrucciones retenidas en la memoria 326.

En vista de los sistemas de ejemplo mostrados y descritos anteriormente, las metodologías que pueden implementarse de acuerdo con la materia descrita, se apreciarán mejor con referencia a los siguientes diagramas de flujo. Mientras que, por simplicidad de la explicación, las metodologías se muestran y describen como una serie de bloques, ha de entenderse y apreciarse que la materia reivindicada no está limitada por el número o el orden de los bloques, como pueden ocurrir algunos bloques en diferentes órdenes y/o sustancialmente al mismo tiempo con otros bloques respecto a lo que se muestra y se describe en el presente documento. Por otra parte, no todos los bloques ilustrados pueden ser necesarios para implementar las metodologías descritas en el presente documento. Ha de apreciarse que la funcionalidad asociada con los bloques puede implementarse mediante software, hardware, una combinación de los mismos o cualquier otro medio adecuado (por ejemplo, dispositivo, sistema, proceso, componentes). Además, ha de apreciarse adicionalmente que las metodologías que se describen de aquí en adelante y en toda esta memoria son susceptibles de ser almacenadas en un artículo de fabricación para facilitar el transporte y la transferencia de tales metodologías a varios dispositivos. Los expertos en la técnica entenderán y apreciarán que una metodología podría representarse alternativamente como una serie de estados o eventos, tal como en un diagrama de estados interrelacionados.

La Figura 4 ilustra un método 400 para codificar y aleatorizar un HARQ-ACK de un bit, de acuerdo con un aspecto. La codificación y el aleatorizado pueden determinarse como una función del número de bits y el orden de

modulación. El orden de modulación,  $Q_m$ , puede ser 2 (QPSK), 4 (16QAM) ó 6 (64QAM). En 402, si  $Q_m$  es 2, el bloque HARQ-ACK se deriva añadiendo una secuencia de escape (o marcador de posición), por lo que el HARQ-ACK codificado es

5 Si no, si  $Q_m$  es 4, en 404, el bloque HARQ-ACK se obtiene sumando tres secuencias de escape (o marcadores de posición). Para  $Q_m=4$ , el codificado HARQ-ACK es  $[o_0^{ACK} \ x]$ . Si  $Q_m$  es 6, el bloque HARQ-ACK se deriva mediante la adición de cinco secuencias de escape (o marcadores de posición), en 406, y el HARQ-ACK codificado es

$$[o_0^{ACK} \ x \ x \ x \ x \ x]$$

10 En 408, se genera una secuencia de bits mediante la concatenación de múltiples HARQ-ACK codificados, tal como se obtuvo en 402, 404, o 406. Los HARQ-ACK codificados son tratados como bloques, de manera que cuando se lleva a cabo más procesamiento de los bloques se utilizan de una manera apropiada. Por ejemplo, un modulador QPSK transportará la concatenación de múltiples bloques de HARQ-ACK codificados en grupos de dos, una modulación 16QAM se transportará la concatenación de múltiples bloques de HARQ-ACK codificados en grupos de

15 cuatro, y un modulador 64QAM se llevará a la concatenación de múltiples bloques de HARQ-ACK codificados en grupos de seis.

En 410, se codifica la secuencia de bits. Esta codificación puede incluir duplicar el bit codificado anterior, en 412, en donde la primera secuencia de escape es el bit duplicado. En 414, al resto de las secuencias de escape (si las hay)

20 se agregan varios "1". Para más información relativa al aleatorizado se discutirá con referencia a la siguiente figura.

La Figura 5 ilustra un método 500 para aleatorizar HARQ-ACK de 1 bit de acuerdo con un aspecto. El HARQ-ACK de 1 bit puede aleatorizarse, tal y como se discute con referencia a la Figura 4. El aleatorizado del HARQ-ACK es una función del tamaño de la ACK (por ejemplo, 1 bit) y del orden de modulación (por ejemplo, QPSK, 16QAM,

25 64QAM). En 502, si el orden de modulación  $Q_m$  es 2 (QPSK), la secuencia de bits codificada,  $[b(i) \ x]$ , es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i)]$ , donde  $\tilde{b}(i) = (b(i) + c(i)) \bmod 2$ . Si no, si el orden de modulación  $Q_m$  es 4 (16QAM), en 504 la secuencia de bits codificada  $[b(i) \ xxx]$  es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i) \ 1 \ 1]$ . Si no, si  $Q_m$  es 6 (64QAM), en 506 la secuencia de bits codificada  $[b(i) \ xxxxx]$  es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i) \ 11111]$ .

30 Con referencia ahora a la Figura 6, se ilustra un método 600 para la codificación y aleatorizado de HARQ-ACK de dos bits, de acuerdo con un aspecto. La codificación y el aleatorizado pueden determinarse como una función del número de bits y del orden de modulación. El orden de modulación,  $Q_m$ , puede ser 2 (QPSK), 4 (16 QAM), o 6 (64QAM).

35 En 602, se utilizan dos bits codificados  $[o_1^{ACK} \ o_0^{ACK}]$  si  $Q_m$  es 2 (QPSK). Si  $Q_m$  es 4 (16 QAM), en 604 se añaden dos secuencias de escape y el bloque HARQ-ACK codificado es  $[o_1^{ACK} \ o_0^{ACK} \ x \ x]$ . Si no, si  $Q_m$  es 6 (64QAM), en 606 se añaden cuatro secuencias de escape y el bloque HARQ-ACK es  $[o_1^{ACK} \ o_0^{ACK} \ x \ x \ x \ x]$ .

40 En 608, la secuencia de bits  $q_0^{ACK}, q_1^{ACK}, q_2^{ACK}, \dots, q_{Q_{ACK}-1}^{ACK}$  se obtiene mediante la concatenación de múltiples bloques HARQ-ACK codificados, tal como se determina en 602, 604 ó 606. Se realiza un proceso de mezcla aleatoria, en 610, en la secuencia de bits que se describirá ahora con referencia en la Figura 7, que ilustra un método 700 para aleatorizar HARQ-ACK de 2 bits de acuerdo con un aspecto. El aleatorizado se realiza como una función del número de bits (2 bits) y el orden de modulación (por ejemplo, QPSK, 16QAM, 64QAM). El aleatorizado se lleva a cabo para lograr las cuatro esquinas en cualquier constelación para la transmisión de ACK en PUSCH (por

45 ejemplo, Modulación QPSK efectiva).

En 702, si  $Q_m$  es 2 (QPSK), la secuencia de bits codificada  $[b(i) \ b(i+1)]$  es aleatorizada  $[\tilde{b}(i) \ \tilde{b}(i+1)]$ . Si no, si  $Q_m$  es 4 (16QAM), la secuencia de bits codificada  $[b(i) \ b(i+1) \ xx]$  es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i+1) \ 1 \ 1]$ , en 704. Si no, si  $Q_m$  es 6 (64QAM), la secuencia de bits codificada  $[b(i) \ b(i+1) \ xxxx]$  es aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i+1) \ 1 \ 1 \ 1 \ 1]$ .

50

Con referencia a la Figura 8, se ilustra un sistema de ejemplo 800 que utiliza codificación, aleatorizado y modulación para maximizar una distancia euclídea para ACK/NAK, según un aspecto. El sistema 800 puede residir al menos parcialmente dentro de un dispositivo móvil. Ha de apreciarse que el sistema 800 se representa incluyendo bloques funcionales, que pueden ser bloques funcionales que representan funciones implementadas por un procesador,

55 software o una combinación de los mismos (por ejemplo, firmware).

El sistema 800 incluye una agrupación lógica 802 de componentes eléctricos que pueden actuar por separado o en conjunto. La agrupación lógica 802 puede incluir un componente eléctrico 804 para codificar una transmisión de ACK con secuencias de escape como una función del tamaño de HARQ-ACK y un orden de modulación. El tamaño

60 puede ser de 1 bit ó 2 bits y el orden de modulación puede ser 2 (QPSK), 4 (16 QAM), o 6 (64QAM).

También se incluye en la agrupación lógica 802 un componente eléctrico 806 para obtener una secuencia de bits mediante concatenación de múltiples bloques ACK codificados y un componente eléctrico 808 para codificar secuencias de bits entrelazadas como una función del tamaño de ACK y un orden de modulación. El aleatorizado restringe el tamaño de la constelación de las transmisiones de ACK incrustados en un canal de datos. El componente eléctrico 808 limita el tamaño de la constelación de Modulación Binaria por Desplazamiento en Fase para una transmisión de 1 bit y de Modulación en Cuadratura por Desplazamiento en Fase para una transmisión de ACK de 2 bits. Además, la agrupación lógica 802 incluye un componente eléctrico 810 para transmitir la ACK.

De acuerdo con algunos aspectos, el tamaño de la transmisión de ACK es de 1 bit y un orden de modulación es 2, la secuencia de bits codificada  $[b(i) X]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i)]$ , donde  $\tilde{b}(i) = (b(i) + c(i)) \bmod 2$ . De acuerdo con otro aspecto, el tamaño de la transmisión de ACK es de 1 bit y un orden de modulación es 4, la secuencia de bits codificada  $[b(i) xxx]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i) 1 1]$ . De acuerdo con otro aspecto, el tamaño de la transmisión de ACK es de 1 bit y un orden de modulación es 6, la secuencia de bits codificada  $[b(i) xxxxx]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i) 1 1 1 1]$ . De acuerdo con un aspecto adicional, el tamaño de la transmisión de ACK es 2 bits y un orden de modulación es 2, la secuencia de bits codificada  $[b(i) b(i+1)]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i+1)]$ . En otro aspecto más, el tamaño de la transmisión de ACK es 2 bits y un orden de modulación es 4, la secuencia de bits codificada  $[b(i) b(i+1) xx]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i+1) 1 1]$ . De acuerdo con otro aspecto, el tamaño de la transmisión de ACK es 2 bits y un orden de modulación es 6, la secuencia de bits codificada  $[b(i) b(i+1) xxxx]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i+1) 1 1 1 1]$ .

El sistema 800 puede incluir una memoria 812 que retiene instrucciones para ejecutar funciones asociadas a los componentes eléctricos 804, 806, 808, y 810 u otros componentes. Aunque se muestra como externa a la memoria 812, ha de entenderse que uno o más de los componentes eléctricos 804, 806, 808, y 810 pueden residir dentro de la memoria 812.

Con referencia ahora a la Figura 9, se ilustra un sistema 900 que facilita la maximización de la distancia euclídea de ACK/NAK de acuerdo con uno o más de los aspectos descritos. El sistema 900 puede residir en un dispositivo de usuario. El sistema 900 comprende un receptor 902 que puede recibir una señal desde, por ejemplo, una antena receptora. El receptor 902 puede realizar acciones típicas al respecto, tales como filtrado, amplificación, reducción de frecuencia, etc., en la señal recibida. El receptor 902 también puede digitalizar la señal condicionada para obtener muestras. Un demodulador 904 puede obtener símbolos recibidos para cada periodo de símbolos, así como proporcionar símbolos recibidos a un procesador 906.

El procesador 906 puede ser un procesador dedicado a analizar información recibida por el componente receptor 902 y/o a generar información para su transmisión por un transmisor 908. Además, o alternativamente, el procesador 906 puede controlar uno o más componentes del dispositivo de usuario 900, analizar la información recibida por el receptor 902, generar información para su transmisión por el transmisor 908 y/o controlar uno o más componentes del dispositivo de usuario 900. El procesador 906 puede incluir un componente controlador capaz de coordinar las comunicaciones con los dispositivos de usuario adicionales.

El dispositivo de usuario 900 puede comprender adicionalmente la memoria 908 acoplada operativamente al procesador 906 y que puede almacenar información relacionada con la coordinación de las comunicaciones y cualquier otra información adecuada. La memoria 910 puede almacenar adicionalmente los protocolos asociados a la maximización de la distancia euclídea. El dispositivo de usuario 900 puede comprender, además, un modulador de símbolos 912 y un transmisor 908 que transmite la señal modulada.

La Figura 10 es una ilustración de un sistema 1000 que facilita el logro de las esquinas en cualquier constelación para la transmisión de ACK de acuerdo con diversos aspectos presentados en el presente documento. El sistema 1000 comprende una estación base o punto de acceso 1002. Como se ilustra, la estación base 1002 recibe la(s) señal(es) de uno o más dispositivos de comunicación 1004 (por ejemplo, dispositivo de usuario) por una antena de recepción 1006 y transmite a los uno o más dispositivos de comunicación 1004 por una antena de transmisión 1008.

La estación base 1002 comprende un receptor 1010 que recibe información de la antena de recepción 1006 y está asociado de forma operativa con un demodulador 1012 que demodula la información recibida. Los símbolos demodulados son analizados por un procesador 1014 que está acoplado a una memoria 1016 que almacena la información relacionada con la maximización de la distancia euclídea. Un modulador 1018 puede multiplexar la señal para su transmisión por un transmisor 1020 por la antena de transmisión 1008 a dispositivos de comunicación 1004.

Haciendo referencia ahora a la Figura 11, se ilustra un sistema de comunicación inalámbrica de acceso múltiple 1100 de acuerdo con uno o más aspectos. Un sistema de comunicación inalámbrica 1100 puede incluir una o más estaciones base en contacto con uno o más dispositivos de usuario. Cada estación base proporciona cobertura a una serie de sectores. Se ilustra una estación base de tres sectores 1102 que incluye múltiples grupos de antenas, uno que incluye las antenas 1104 y 1106, otro que incluye las antenas 1108 y 1110, y un tercero que incluye las antenas 1112 y 1114. De acuerdo con la figura, sólo se muestran dos antenas por cada grupo de antenas, sin embargo pueden utilizarse más o menos antenas para cada grupo de antenas. El dispositivo móvil 1116 está en

comunicación con las antenas 1112 y 1114, donde las antenas 1112 y 1114 transmiten información al dispositivo móvil 1116 por el enlace directo 1118 y reciben información desde el dispositivo móvil 1116 por el enlace inverso 1120. El enlace directo (o enlace descendente) se refiere al enlace de comunicación desde las estaciones base a los dispositivos móviles, y el enlace inverso (o enlace ascendente) se refiere al enlace de comunicación desde los dispositivos móviles a las estaciones base. El dispositivo móvil 1122 está en comunicación con las antenas 1104 y 1106, donde las antenas 1104 y 1106 transmiten información al dispositivo móvil 1122 por el enlace directo 1124 y reciben información desde el dispositivo móvil 1122 por el enlace inverso 1126. En un sistema FDD, por ejemplo, los enlaces de comunicación 1118, 1120, 1124, y 1126 podrían utilizar diferentes frecuencias para la comunicación. Por ejemplo, el enlace directo 1118 podría utilizar una frecuencia diferente de la frecuencia utilizada por el enlace inverso 1120.

Cada grupo de antenas y/o el área en la que están designados para comunicarse puede denominarse sector de estación base 1102. En uno o más aspectos, los grupos de antenas están cada uno diseñados para comunicarse con los dispositivos móviles en un sector o en las áreas cubiertas por la estación base 1102. Una estación base puede ser una estación fija utilizada para la comunicación con los terminales.

En la comunicación por los enlaces directos 1118 y 1124, las antenas de transmisión de la estación base 1102 pueden utilizar conformación de haz con el fin de mejorar la relación señal a ruido de los enlaces directos para los diferentes dispositivos móviles 1116 y 1122. También, una estación base que utiliza la formación de haces para transmitir a los dispositivos móviles dispersos al azar a lo largo de su área de cobertura podría causar menos interferencia a los dispositivos móviles en las células vecinas que la interferencia que puede ser causada por una estación base que transmite por una única antena a todos los dispositivos móviles en su área de cobertura.

La Figura 12 ilustra un sistema de comunicación inalámbrica de ejemplo 1200, de acuerdo con diversos aspectos. El sistema de comunicación inalámbrica 1200 representa una estación base y un terminal por brevedad. Sin embargo, ha de apreciarse que el sistema 1200 puede incluir más de una estación base o punto de acceso y/o más de un terminal o usuario del dispositivo, en donde las estaciones y/o terminales de base adicionales pueden ser sustancialmente similares o diferentes de la estación base de ejemplo y el terminal se describe a continuación. Además, ha de apreciarse que la estación base y/o el terminal pueden emplear los sistemas y/o métodos descritos en el presente documento para facilitar la comunicación inalámbrica entre los mismos.

Haciendo referencia ahora a la Figura 12, en un enlace descendente, en el punto de acceso 1205, un procesador de datos de transmisión (TX) 1210 recibe, formatea, codifica, intercala y modula (o mapea de símbolo) los datos de tráfico y proporciona símbolos de modulación ("símbolos de datos"). Un modulador de símbolos 1215 recibe y procesa los símbolos de datos y símbolos piloto y proporciona una corriente de símbolos. Un modulador de símbolos 1215 multiplexa datos y símbolos de piloto y obtiene un conjunto de N símbolos de transmisión. Cada símbolo de transmisión puede ser un símbolo de datos, un símbolo piloto, o un valor de señal cero. Los símbolos piloto pueden enviarse de forma continua en cada periodo de símbolo. Los símbolos piloto pueden ser multiplexados por división de frecuencia (FDM), por división de frecuencia ortogonal (OFDM), por división de tiempo (TDM), por división de frecuencia (FDM), o por división de código (CDM).

Una unidad transmisora (TMTR) 1220 recibe y convierte el flujo de símbolos en una o más señales analógicas y además acondiciona (por ejemplo, amplifica, filtra y convierte la frecuencia de forma ascendente) las señales analógicas para generar una señal de enlace descendente adecuada para su transmisión por el canal inalámbrico. La señal de enlace descendente se transmite entonces a los terminales a través de una antena 1225. En el terminal 1230, una antena 1235 recibe la señal de enlace descendente y proporciona una señal recibida a una unidad receptora (RCVR) 1240. La unidad receptora 1240 acondiciona (por ejemplo, filtra, amplifica y convierte la frecuencia de forma descendente) la señal recibida y digitaliza la señal acondicionada para obtener muestras. Un símbolo demodulador 1245 obtiene N símbolos recibidos y proporciona símbolos piloto recibidos a un procesador 1250 para la estimación de canal. El demodulador de símbolos 1245 recibe adicionalmente una estimación de respuesta de frecuencia para el enlace descendente desde el procesador 1250, realiza la demodulación de datos sobre los símbolos de datos recibidos para obtener estimaciones de símbolos de datos (que son estimaciones de los símbolos de datos transmitidos) y proporciona el símbolo de datos estimado a un procesador de datos RX 1255, que demodula (es decir, demapea los símbolos), desintercala y decodifica el símbolo de datos estimado para recuperar los datos de tráfico transmitidos. El procesamiento mediante el símbolo demodulador 1245 y el procesador de datos RX 1255 es complementario al procesamiento por el modulador de símbolos 1215 y el procesador de datos TX 1210, respectivamente, en el punto de acceso 1205.

En el enlace ascendente, un procesador de datos TX procesa los datos 1260 y proporciona símbolos de datos. Un modulador de símbolos 1265 recibe y multiplexa los símbolos de datos con símbolos piloto, lleva a cabo la modulación y proporciona un flujo de símbolos. Una unidad transmisora 1270 recibe entonces y procesa la corriente de símbolos para generar una señal de enlace ascendente, que es transmitida por la antena 1235 al punto de acceso 1205.

En el punto de acceso 1205, la señal de enlace ascendente desde el terminal 1230 es recibida por la antena 1225 y procesada por una unidad receptora 1275 para obtener muestras. Un demodulador de símbolos 1280 procesa las

muestras y proporciona símbolos piloto recibidos y estimaciones de símbolos de datos para el enlace ascendente. Un procesador de datos RX 1285 procesa el símbolo de datos estimado para recuperar los datos de tráfico transmitidos por el terminal 1230. Un procesador 1290 lleva a cabo la estimación de canal para cada terminal activo que transmite en el enlace ascendente.

Los procesadores 1290 y 1250 dirige (por ejemplo, controla, coordina, gestiona,...) el funcionamiento en el punto de acceso 1205 y el terminal 1230, respectivamente. Los procesadores respectivos 1290 y 1250 pueden estar asociados con unidades de memoria (no se muestra) almacenan los códigos y datos de programa. Los procesadores 1290 y 1250 también pueden realizar cálculos para derivar estimaciones de frecuencia y la respuesta de impulso para el enlace ascendente y descendente, respectivamente.

Para un sistema de acceso múltiple (por ejemplo, FDMA, OFDMA, CDMA, TDMA, y similares), múltiples terminales pueden transmitir simultáneamente en el enlace ascendente. Para un sistema de este tipo, las sub-bandas piloto pueden ser compartidas entre diferentes terminales. Las técnicas de estimación de canal pueden utilizarse en casos en los que las sub-bandas piloto para cada terminal extienden la banda de funcionamiento completa (posiblemente excepto para los bordes de la banda). Tal estructura de sub-bandas piloto sería deseable obtener diversidad de frecuencia para cada terminal. Las técnicas descritas en el presente documento pueden ser implementadas por diversos medios. Por ejemplo, estas técnicas pueden ser implementadas en hardware, software o una combinación de los mismos. Para una implementación en hardware, las unidades de procesamiento utilizadas para la estimación de canal pueden realizarse en una o más aplicaciones de circuitos integrados específicos (ASIC), procesadores de señales digitales (DSP), dispositivos de procesamiento de señales digitales (DSPDs), dispositivos lógicos programables (PLD), matrices programables de puertas (FPGA), procesadores, controladores, microcontroladores, microprocesadores, otras unidades electrónicas diseñadas para realizar las funciones descritas en el presente documento o una combinación de los mismos. Con el software, la implementación puede ser mediante módulos (por ejemplo, procedimientos, funciones y así sucesivamente) que realizan las funciones descritas en el presente documento. Los códigos software pueden almacenarse en la unidad de memoria y ser ejecutados por los procesadores 1290 y 1250.

Ha de entenderse que los aspectos descritos en este documento pueden ser implementados en hardware, software, firmware o cualquier combinación de los mismos. Cuando se implementan en software, las funciones pueden almacenarse en o ser transmitidas a través de una o más instrucciones o códigos en un medio legible por ordenador. Los medios legibles por ordenador incluyen tanto medios de almacenamiento de ordenador como medios de comunicación incluyendo cualquier medio que facilite la transferencia de un programa informático de un lugar a otro. Un medio de almacenamiento puede ser cualquier medio disponible al que se puede acceder mediante un ordenador de propósito general o de propósito especial. A modo de ejemplo, y no de limitación, tales medios legibles por ordenador pueden comprender RAM, ROM, EEPROM, CD-ROM u otro almacenamiento en disco óptico, almacenamiento en disco magnético u otros dispositivos de almacenamiento magnético o cualquier otro medio que se pueda utilizar para transportar o almacenar medios de código de programa deseados en forma de instrucciones o estructuras de datos y al que se puede acceder mediante un ordenador de propósito general o de propósito especial o un procesador de propósito general o de propósito especial. Además, cualquier conexión se denomina correctamente medio legible por ordenador. Por ejemplo, si el software se transmite desde un sitio web, servidor, u otra fuente remota con un cable coaxial, cable de fibra óptica, par trenzado, línea de abonado digital (DSL) o tecnologías inalámbricas como infrarrojos, radio y microondas, entonces las tecnologías de cable coaxial, cable de fibra óptica, par trenzado, DSL o inalámbricas, como infrarrojos, radio y microondas están incluidas en la definición de medio. Disco (del inglés disk y disc), como se utilizan en la presente memoria, incluye disco compacto (CD), disco láser, disco óptico, disco versátil digital (DVD), disquete y disco "blu-ray" donde los discos (del inglés disk) generalmente reproducen datos magnéticamente, mientras que los discos (del inglés disc) reproducen datos ópticamente con láseres. También deben incluirse dentro del ámbito de los medios legibles por un ordenador combinaciones de lo anteriormente indicado.

Las diversas lógicas, bloques lógicos, módulos y circuitos ilustrativos descritos en conexión con los aspectos descritos en este documento pueden implementarse o realizarse con un procesador de propósito general, un procesador de señal digital (DSP), un circuito integrado de aplicación específica (ASIC), una matriz programable de puertas (FPGA) u otro dispositivo lógico programable, puerta discreta o lógica de transistor, componentes de hardware discretos o cualquier combinación de los mismos diseñada para realizar las funciones descritas en el presente documento. Un procesador de propósito general puede ser un microprocesador pero alternativamente, el procesador puede ser cualquier procesador, controlador, microcontrolador o máquina de estados convencional. Un procesador también puede implementarse como una combinación de dispositivos informáticos, por ejemplo, Una combinación de un DSP y un microprocesador, una pluralidad de microprocesadores, uno o más microprocesadores junto con un núcleo DSP o cualquier otra configuración. Además, al menos un procesador puede comprender uno o más módulos operables para realizar una o más de las etapas y/o acciones descritas anteriormente.

Para una implementación software, las técnicas descritas en el presente documento pueden implementarse con módulos (por ejemplo, procedimientos, funciones, y así sucesivamente) que realizan las funciones descritas en el presente documento. Los códigos de software pueden almacenarse en unidades de memoria y ejecutadas por los procesadores. La unidad de memoria puede implementarse dentro del procesador o externa al procesador, en cuyo

caso puede acoplarse comunicativamente al procesador a través de diversos medios como se conoce en la técnica. Además, al menos un procesador puede incluir uno o más módulos operables para llevar a cabo las funciones descritas en el presente documento.

5 Las técnicas descritas en el presente documento pueden utilizarse para diversos sistemas de comunicación inalámbricos, tales como CDMA, TDMA, FDMA, OFDMA, SC-FDMA y otros sistemas. Los términos "sistema" y "red" se usan indistintamente. Un sistema CDMA puede implementar una tecnología radio como Radio Terrestre Universal de Acceso (UTRA), CDMA2000, etc. UTRA incluye CDMA de banda ancha-(W-CDMA) y otras variantes del CDMA. Además, cubre los estándares CDMA2000 IS-2000, IS-95 e IS-856. Un sistema TDMA puede implementar una tecnología radio, tal como el Sistema Global para Comunicaciones Móviles (GSM). Un sistema OFDMA puede implementar una tecnología radio tal como UTRA Evolucionado (E-UTRA), Banda Ancha Ultramóvil (UMB), IEEE 802.11 (Wi-Fi), IEEE 802.16 (WiMAX), IEEE 802.20, Flash-OFDM®, etc. UTRA y E-UTRA son parte del Sistema Universal de Telecomunicaciones Móviles (UMTS). 3GPP Evolución a Largo Plazo (LTE) es una versión de UMTS que utiliza E-UTRA, que emplea OFDMA en el enlace descendente y SC-FDMA en el enlace ascendente. UTRA, E-UTRA, UMTS, LTE y GSM se describen en los documentos de una organización llamada "Proyecto de Asociación de 3ª Generación" (3GPP). Además, CDMA2000 y UMB se describen en los documentos de una organización llamada "Proyecto de Asociación de 3ª Generación 2" (3GPP2). Además, tales sistemas de comunicación inalámbrica pueden incluir adicionalmente sistemas de redes punto-a-punto ad hoc (por ejemplo, de móvil a móvil), a menudo utilizando espectros sin licencia no apareados, 802.xx inalámbrica LAN, Bluetooth y otras técnicas de comunicación inalámbrica de corto o de largo alcance,.

Por otra parte, diversos aspectos o características que se describen en el presente documento pueden implementarse como un método, aparato o artículo de fabricación utilizando programación estándar y/o técnicas de ingeniería. El término "artículo de fabricación" tal como se usa en el presente documento se pretende que abarque un programa de ordenador accesible desde cualquier dispositivo legible por ordenador, portador o medio. Por ejemplo, los medios legibles por ordenador pueden incluir pero no se limitan a dispositivos de almacenamiento magnético (por ejemplo, discos duros, disquetes, bandas magnéticas, etc.), discos ópticos (por ejemplo, Disco Compacto (CD), Discos Versátiles Digitales (DVD), etc.), tarjetas inteligentes y dispositivos de memoria flash (por ejemplo, EPROM, tarjeta, lápices de memoria, llave de unidad, etc.). Además, diversos medios de almacenamiento descritos aquí pueden representar uno o más dispositivos y/o en otros soportes legibles por máquina para el almacenamiento de información. El término "medio legible por máquina" puede incluir, sin limitarse a, canales inalámbricos y diversos otros medios capaces de almacenar, contener, y/o llevar instrucción(es) y/o datos. Además, un producto de programa de ordenador puede incluir un medio legible por ordenador que tiene una o más instrucciones o códigos que pueden funcionar para hacer que un ordenador realice las funciones descritas en el presente documento.

Además, las etapas y/o acciones de un procedimiento o algoritmo descrito en relación con los aspectos descritos en este documento pueden realizarse directamente en hardware, en un módulo software ejecutado por un procesador o en una combinación de los dos. Un módulo software puede residir en memoria RAM, memoria flash, memoria ROM, memoria EPROM, memoria EEPROM, registros, un disco duro, un disco extraíble, un CD-ROM o cualquier otra forma de medio de almacenamiento conocido en la técnica. Un medio de almacenamiento de ejemplo puede estar acoplado al procesador, de tal manera que el procesador puede leer información de, y escribir información en, el medio de almacenamiento. Alternativamente, el medio de almacenamiento puede estar integrado con el procesador. Además, en algunos aspectos, el procesador y el medio de almacenamiento pueden residir en un ASIC. Además, el ASIC puede residir en un terminal de usuario. Alternativamente, el procesador y el medio de almacenamiento pueden residir como componentes discretos en un terminal de usuario. Además, en algunos aspectos, las etapas y/o acciones de un procedimiento o algoritmo pueden residir como una o cualquier combinación o conjunto de códigos y/o instrucciones en un medio legible por máquina y/o medio legible por ordenador, que puede ser incorporado en un producto de programa de ordenador.

Si bien la descripción anterior discute aspectos y/o aspectos ilustrativos, hay que señalar que pueden hacerse varios cambios y modificaciones en el presente documento sin alejarse del alcance de las reivindicaciones. En consecuencia, los aspectos descritos están destinados a abarcar todas las alteraciones, modificaciones y variaciones que caen dentro del alcance de las reivindicaciones.

En los siguientes aspectos adicionales se describen para facilitar el entendimiento de la invención.

En un primer aspecto, además, se describe un método para maximizar la distancia euclídea de transmisiones de una confirmación (ACK)/una confirmación negativa (NAK), comprendiendo el método: codificar una transmisión de ACK como una función de un tamaño de la ACK y un orden de modulación para obtener una secuencia de bits, la transmisión de ACK diseñada para al menos un dispositivo; combinar dos o más secuencias de bits como una función del orden de modulación; aleatorizar las secuencias de bits combinadas como una función del tamaño de la transmisión ACK y el orden de modulación, el aleatorizado restringiendo un tamaño de la constelación de transmisión de ACK incrustado en un canal de datos, y enviar al al menos un dispositivo la transmisión de ACK en respuesta a la recepción de un paquete desde el al menos un dispositivo. Además, la codificación puede limitar el tamaño de la constelación de modulación binaria por desplazamiento en fase (BPSK) para una transmisión de ACK

- de 1 bit. La interferencia también puede limitar el tamaño de la constelación de modulación en cuadratura por desplazamiento en fase (QPSK) para una transmisión de ACK de 2 bits. Además, el tamaño de la transmisión de ACK puede ser de 1 bit y un orden de modulación puede ser 2, la secuencia de bits codificada  $[b(i) \ x]$  puede estar aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i)]$ , donde  $\tilde{b}(i) = (b(i) + c(i)) \bmod 2$ . Además, el tamaño de la transmisión de ACK puede ser de 1 bit y un orden de modulación puede ser 4, la secuencia de bits codificada  $[b(i) \ xxx]$  puede estar aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i) \ 1 \ 1]$ . Además, el tamaño de la transmisión de ACK puede ser de 1 bit y un orden de modulación puede ser 6, la secuencia de bits codificada  $[b(i) \ xxxxx]$  puede estar aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i) \ 1 \ 1 \ 1 \ 1]$ . El tamaño de la transmisión de ACK puede ser también de 2 bits y un orden de modulación puede ser 2, la secuencia de bits codificada  $[b(i) \ b(i+1)]$  puede estar aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i+1)]$ . Además, el tamaño de la transmisión de ACK puede ser 2 bits y un orden de modulación puede ser 4, la secuencia de bits codificada  $[b(i) \ b(i+1) \ xx]$  puede estar aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i+1) \ 1 \ 1]$ . El tamaño de la transmisión de ACK también puede ser de 2 bits y un orden de modulación puede ser 6, la secuencia de bits codificada  $[b(i) \ b(i+1) \ xxxx]$  puede estar aleatorizada como  $[\tilde{b}(i) \ \tilde{b}(i+1) \ 1 \ 1 \ 1 \ 1]$ .
- En otro aspecto adicional, se describe un aparato de comunicaciones, comprendiendo el aparato: una memoria que retiene instrucciones relacionadas con la codificación de una ACK con secuencias de escape para obtener una secuencia de bits, combinar dos o más secuencias de bits, aleatorizar las secuencias de bits combinadas como una función de un tamaño de la ACK y un orden de modulación, y transmitir la ACK; un procesador, acoplado a la memoria, configurado para ejecutar las instrucciones retenidas en la memoria. El aleatorizado puede restringir el tamaño de la constelación de la transmisión de ACK incrustado en un canal de datos. Además, la codificación puede limitar el tamaño de la constelación de modulación binaria por desplazamiento en fase (BPSK) para una transmisión de ACK de 1 bit. La interferencia también puede limitar el tamaño de la constelación de modulación en cuadratura por desplazamiento en fase (QPSK) para una transmisión de ACK 2 bits. Además, la codificación con secuencias de escape puede ser una función del tamaño de la transmisión ACK y el orden de modulación. Además, el aleatorizado de una ACK de 1 bit puede obtener cualquiera de dos esquinas en una constelación para la transmisión de la ACK. El aleatorizado de una ACK de 2 bits puede obtener cualquiera de cuatro esquinas en una constelación para la transmisión de la ACK.
- En otro aspecto adicional más, se describe un aparato de comunicaciones que mejora la fiabilidad de transmisión de una confirmación (ACK) en un enlace ascendente, comprendiendo el aparato: medios para codificar una transmisión de ACK con secuencias de escape como una función del tamaño de una ACK y un orden de modulación; medios para obtener una secuencia de bits por concatenación de múltiples bloques ACK codificados; medios para aleatorizar secuencias de bits entrelazadas como una función del tamaño de ACK y un orden de modulación para obtener una HARQ-ACK, y medios para transportar el HARQ-ACK. Además, el tamaño de la ACK puede ser de 1 bit o de 2 bits y el orden de modulación puede ser 2 para QPSK, 4 para 16QAM y 6 para 64QAM.
- En otro aspecto adicional se describe un producto de programa informático, el producto de programa de ordenador comprendiendo: un medio legible por ordenador comprendiendo: un primer conjunto de códigos para hacer que un ordenador codifique una confirmación de 1 bit (ACK) de manera diferente que una ACK de 2 bits, en el que la codificación es una función de un orden de modulación; un segundo conjunto de códigos para hacer que el ordenador combine una pluralidad de bloques codificados obtenidos a partir de la codificación; un tercer conjunto de códigos para hacer que el ordenador lleva a cabo la aleatorización de la pluralidad combinada de bloques codificados, en el que aleatorizar es una función del número de bits ACK y el orden de modulación y un cuarto conjunto de códigos para hacer que el ordenador envíe los bloques codificados aleatorizados.
- En otro aspecto adicional más, se describe al menos un procesador configurado para maximizar una distancia euclídea para transmisiones de ACK/NAK, el procesador puede comprender: un primer módulo para codificar una transmisión de confirmación (ACK) en base a un tamaño de la ACK y un orden de modulación para obtener una secuencia de bits, en donde el tamaño de la ACK es de 1 bit o 2 bits; un segundo módulo para la combinar dos o más secuencias de bits; un tercer módulo para aleatorizar las secuencias de bits combinadas como una función del tamaño de la ACK y el orden de modulación, el aleatorizado restringiendo un tamaño de la constelación de la ACK incrustado en un canal de datos de 1 bit para modulación binaria por desplazamiento en fase binario y de 2 bits para modulación en cuadratura por desplazamiento en fase, y un cuarto módulo para transmitir la ACK.

REIVINDICACIONES

1. Un método para maximizar la distancia euclídea de una transmisión de confirmación, ACK, que comprende:
  - 5 codificar (402, 404, 406, 602, 604, 606) una transmisión de ACK como una función de un tamaño de la transmisión de ACK en número de bits y un orden de modulación para obtener una secuencia de bits;
 

aleatorizar (410, 500, 610, 700) la secuencia de bits como una función del tamaño de la transmisión ACK y del orden de modulación, el aleatorizado restringiendo un tamaño de la constelación de la transmisión de ACK incrustado en un canal de datos en base al tamaño de la transmisión ACK, en donde el tamaño de la transmisión de ACK es menor que el orden de modulación de manera que los puntos de la constelación se eligen para que correspondan con las esquinas de la constelación, y

10 enviar a por lo menos un dispositivo (104, 304) la transmisión de ACK en respuesta a la recepción de un paquete desde el al menos un dispositivo (104, 304).
  2. El método según la reivindicación 1, en el que aleatorizar (410, 500, 610, 700) restringe el tamaño de la constelación al de modulación binaria por desplazamiento en fase, BPSK, para una transmisión de ACK de 1 bit.
  - 20 3. El método según la reivindicación 1, en el que aleatorizar (410, 500, 610, 700) restringe el tamaño de la constelación al de modulación en cuadratura por desplazamiento en fase, QPSK, para una transmisión de ACK de 2 bits.
  - 25 4. El método según la reivindicación 1, en el que el tamaño de la transmisión de ACK es de 1 bit y un orden de modulación es 2, la secuencia de bits codificada  $[b(i) X]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i)]$ , donde  $\tilde{b}(i) = (b(i) + c(i)) \bmod 2$ .
  - 30 5. El método según la reivindicación 1, en el que el tamaño de la transmisión ACK es de 1 bit y un orden de modulación es 4, la secuencia de bits codificada  $[b(i) xxx]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i) 1 1]$ .
  6. El método según la reivindicación 1, en el que el tamaño de la transmisión ACK es de 1 bit y un orden de modulación es 6, la secuencia de bits codificada  $[b(i) xxxxx]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i) 1 1 1 1]$ .
  - 35 7. El método según la reivindicación 1, en el que el tamaño de la transmisión de ACK es 2 bits y un orden de modulación es 2, la secuencia de bits codificada  $[b(i) b(i + 1)]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i + 1)]$ .
  8. El método según la reivindicación 1, en el que el tamaño de la transmisión de ACK es 2 bits y un orden de modulación es 4, la secuencia de bits codificada  $[b(i) b(i + 1) xx]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i + 1) 11]$ .
  - 40 9. El método según la reivindicación 1, en el que el tamaño de la transmisión de ACK es 2 bits y un orden de modulación es 6, la secuencia de bits codificada  $[b(i) b(i + 1) xxxx]$  es aleatorizada como  $[\tilde{b}(i) \tilde{b}(i + 1) 1111]$ .
  - 45 10. Un aparato de comunicaciones (102, 302) que maximiza una distancia euclídea de una transmisión de confirmación, ACK, que comprende:
 

medios para codificar una transmisión de ACK como una función de un tamaño de la transmisión de ACK en número de bits y un orden de modulación para obtener una secuencia de bits;

50 medios para aleatorizar la secuencia de bits como una función del tamaño de la transmisión ACK y del orden de modulación, la codificación restringiendo un tamaño de la constelación de la transmisión de ACK incrustado en un canal de datos en base al tamaño de la transmisión de ACK, en el que el tamaño de la transmisión de ACK es menor que el orden de modulación de manera que los puntos de la constelación se eligen para que correspondan con las esquinas de la constelación; y

55 medios para enviar a al menos un dispositivo (104, 304) la transmisión de ACK en respuesta a la recepción de un paquete desde el al menos un dispositivo (104, 304).
  - 60 11. El aparato de comunicaciones según la reivindicación 10, el tamaño de la ACK es de 1 bit o 2 bits y el orden de modulación es 2 para QPSK, 4 para 16QAM y 6 para 64QAM.
  - 65 12. El aparato de comunicaciones de acuerdo con las reivindicaciones 10 u 11, en el que los medios para codificar, los medios para aleatorizar y los medios para enviar se realizan mediante un procesador del aparato de comunicación;

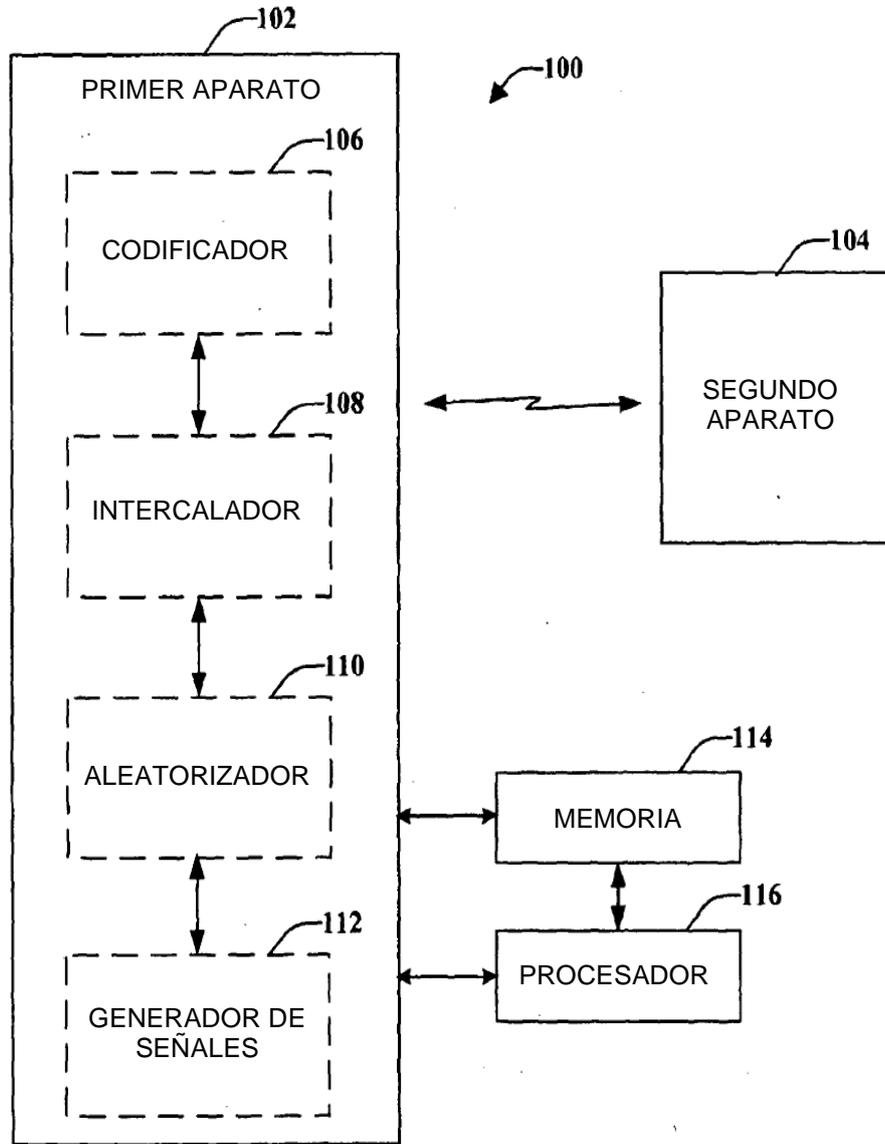
el aparato de comunicación comprende además una memoria que retiene instrucciones relacionadas con la codificación de una transmisión de ACK para obtener una secuencia de bits, aleatorizar la secuencia de bits, y enviar la transmisión de ACK; y

5 el procesador, acoplado a la memoria, está configurado para ejecutar las instrucciones retenidas en la memoria.

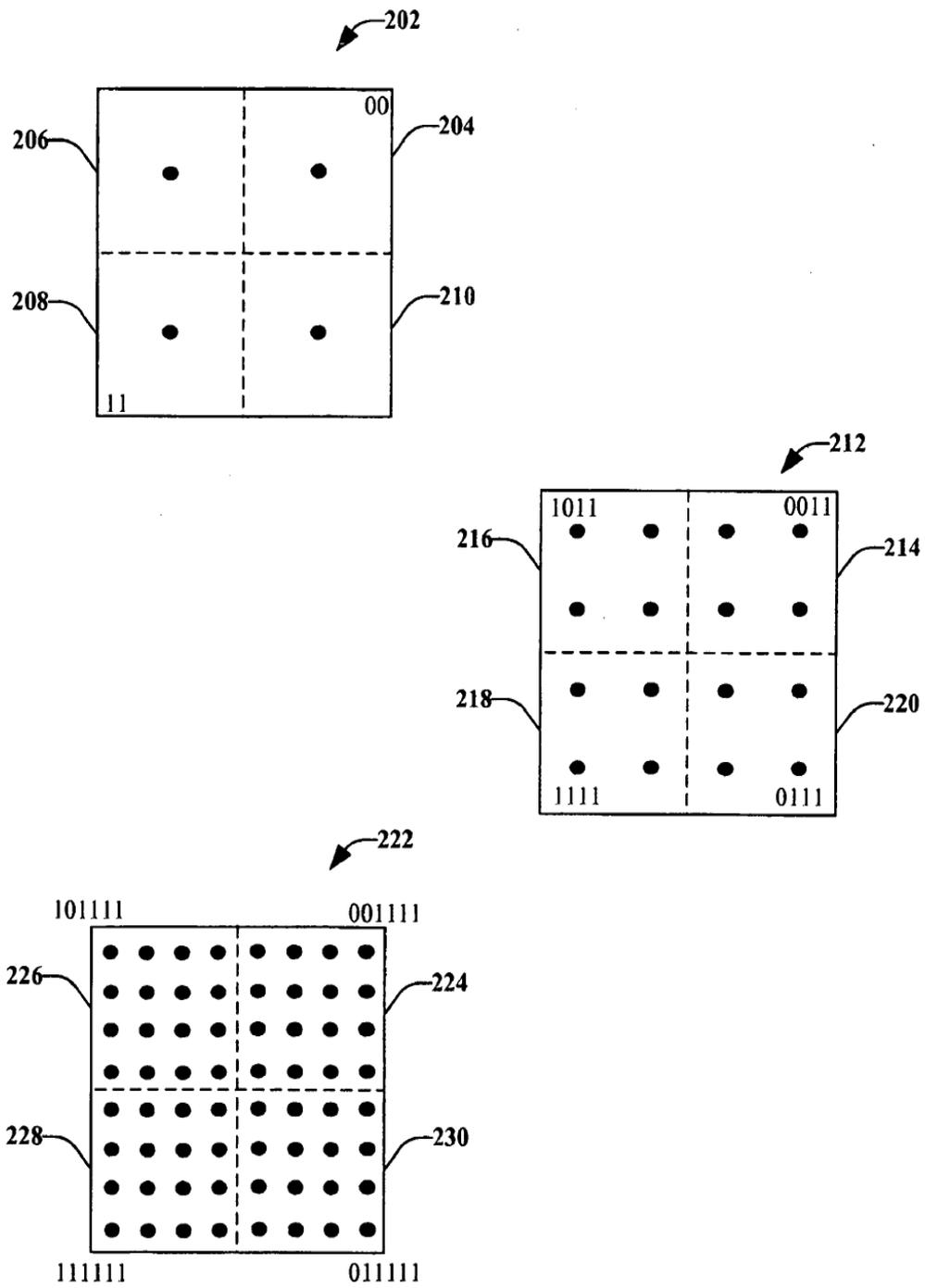
10 13. El aparato de comunicaciones de las reivindicaciones 10 a 12, en el que aleatorizar restringe el tamaño de la constelación al de modulación binaria por desplazamiento en fase, BPSK, para una transmisión de ACK de 1 bit.

15 14. El aparato de comunicaciones de las reivindicaciones 10 a 12, en el que aleatorizar restringe el tamaño de la constelación al de modulación en cuadratura por desplazamiento en fase, QPSK, para una transmisión de ACK de 2 bits.

20 15. Un producto de programa informático, que comprende:  
un medio legible por ordenador que comprende código de programa adaptado para llevar a cabo un método de acuerdo con cualquiera de las reivindicaciones 1 a 9.



**FIG. 1**



**FIG. 2**

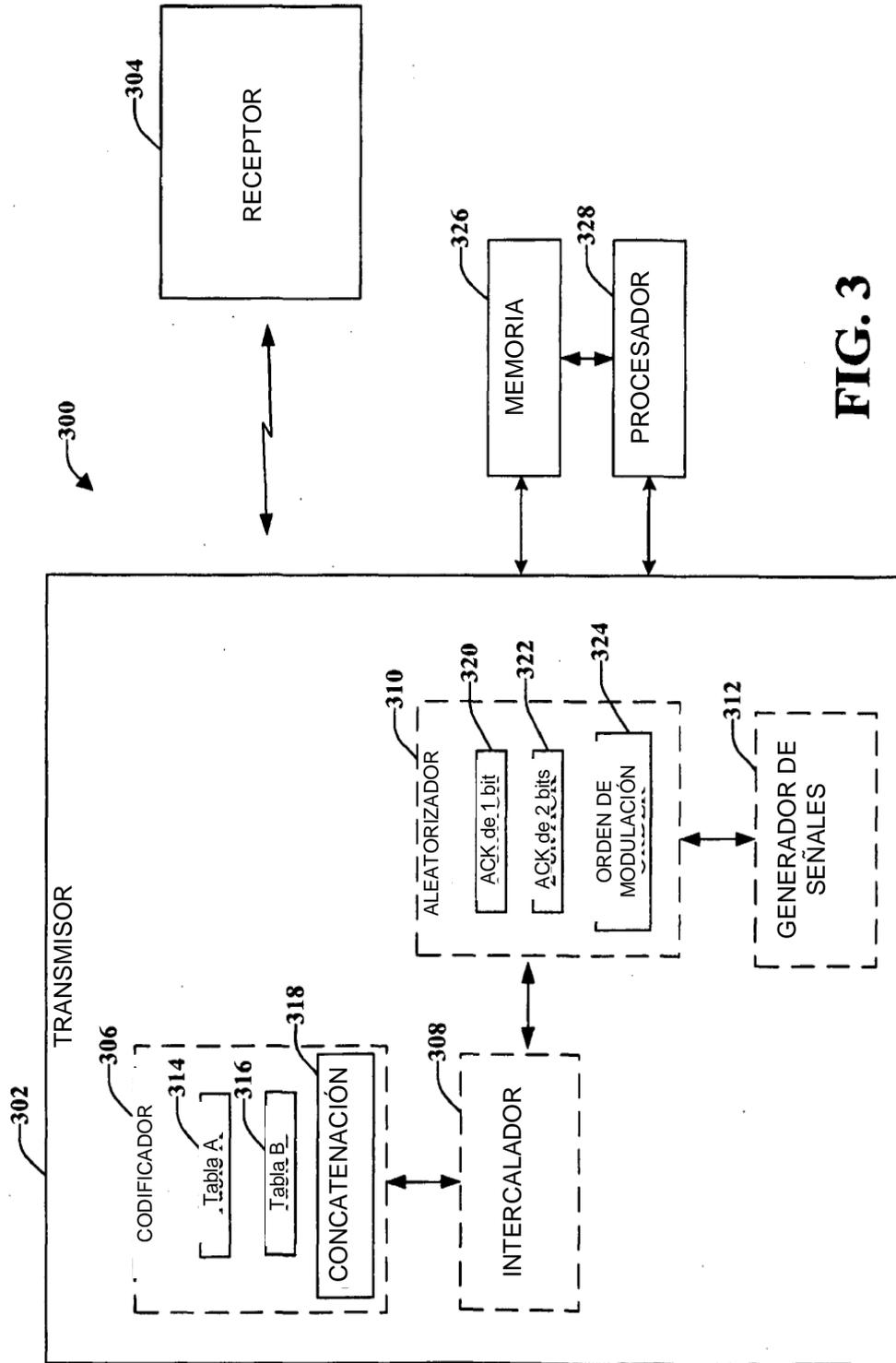
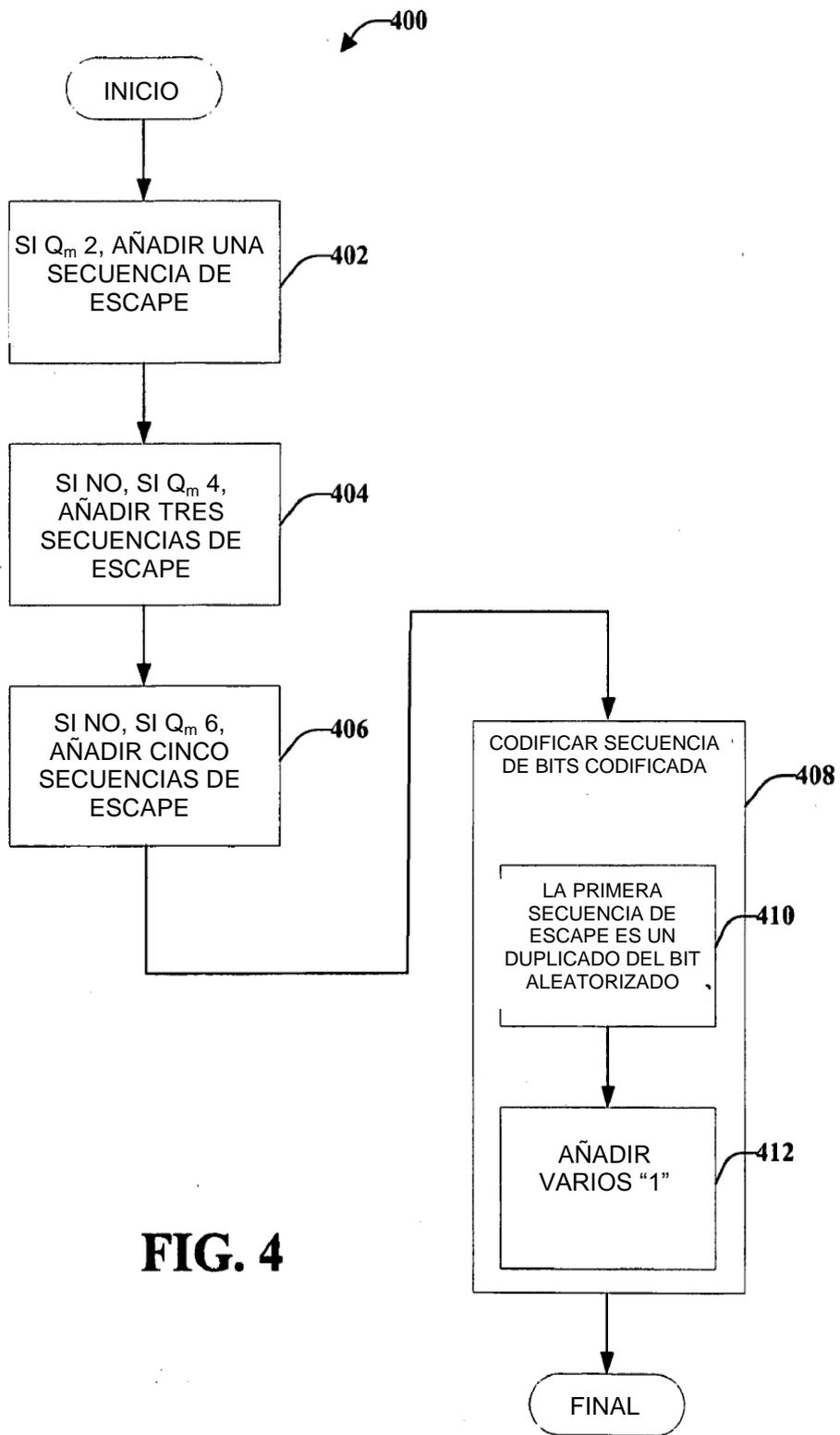
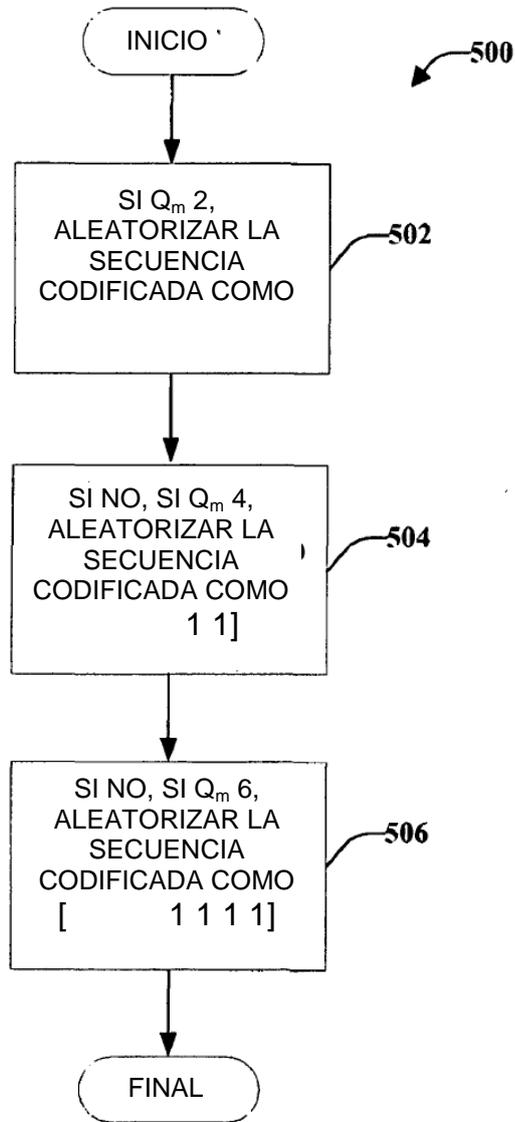


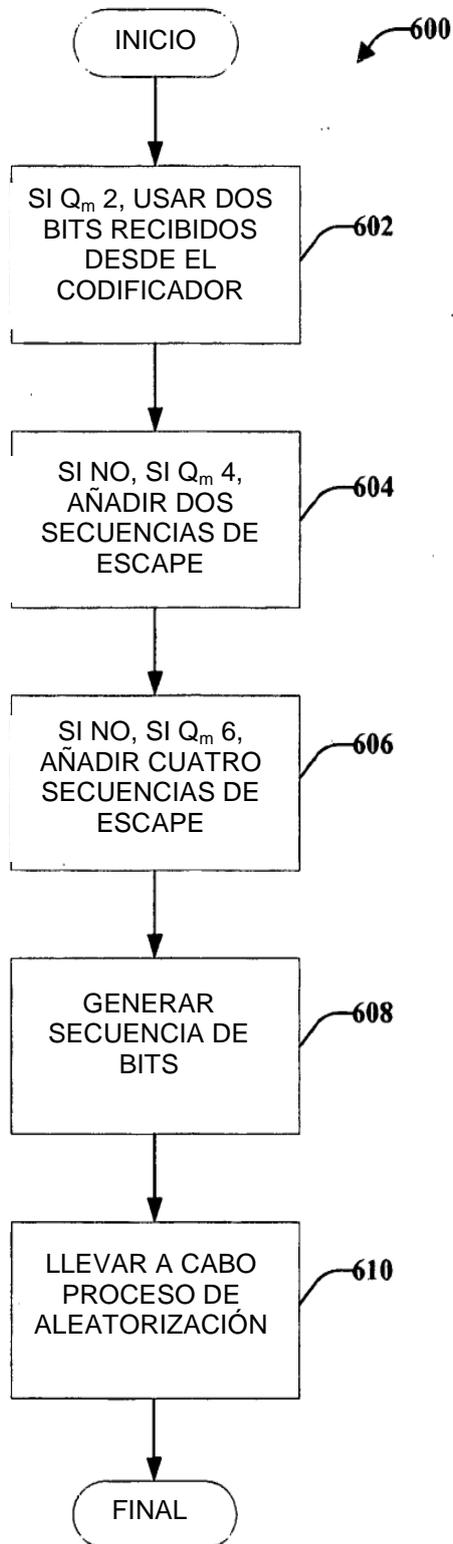
FIG. 3



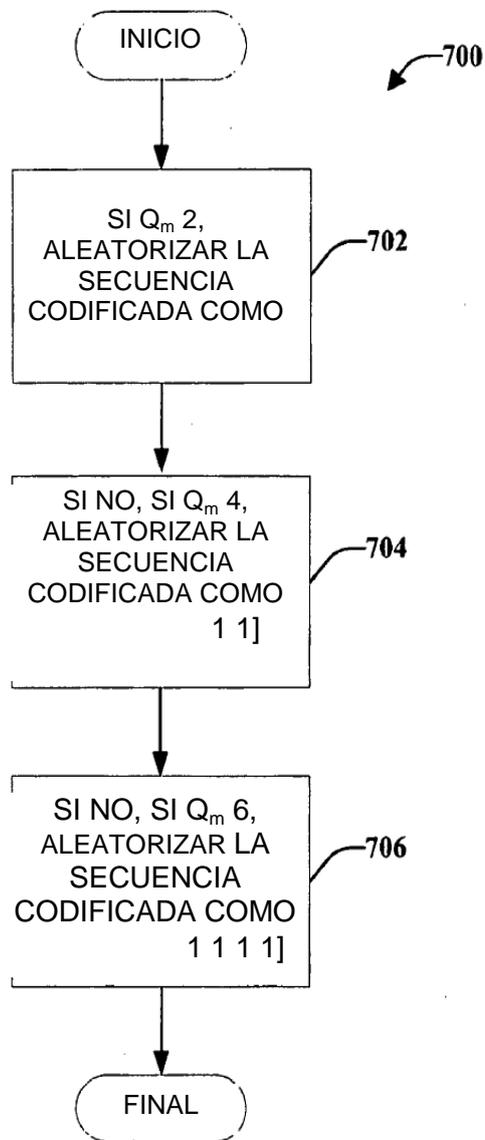
**FIG. 4**



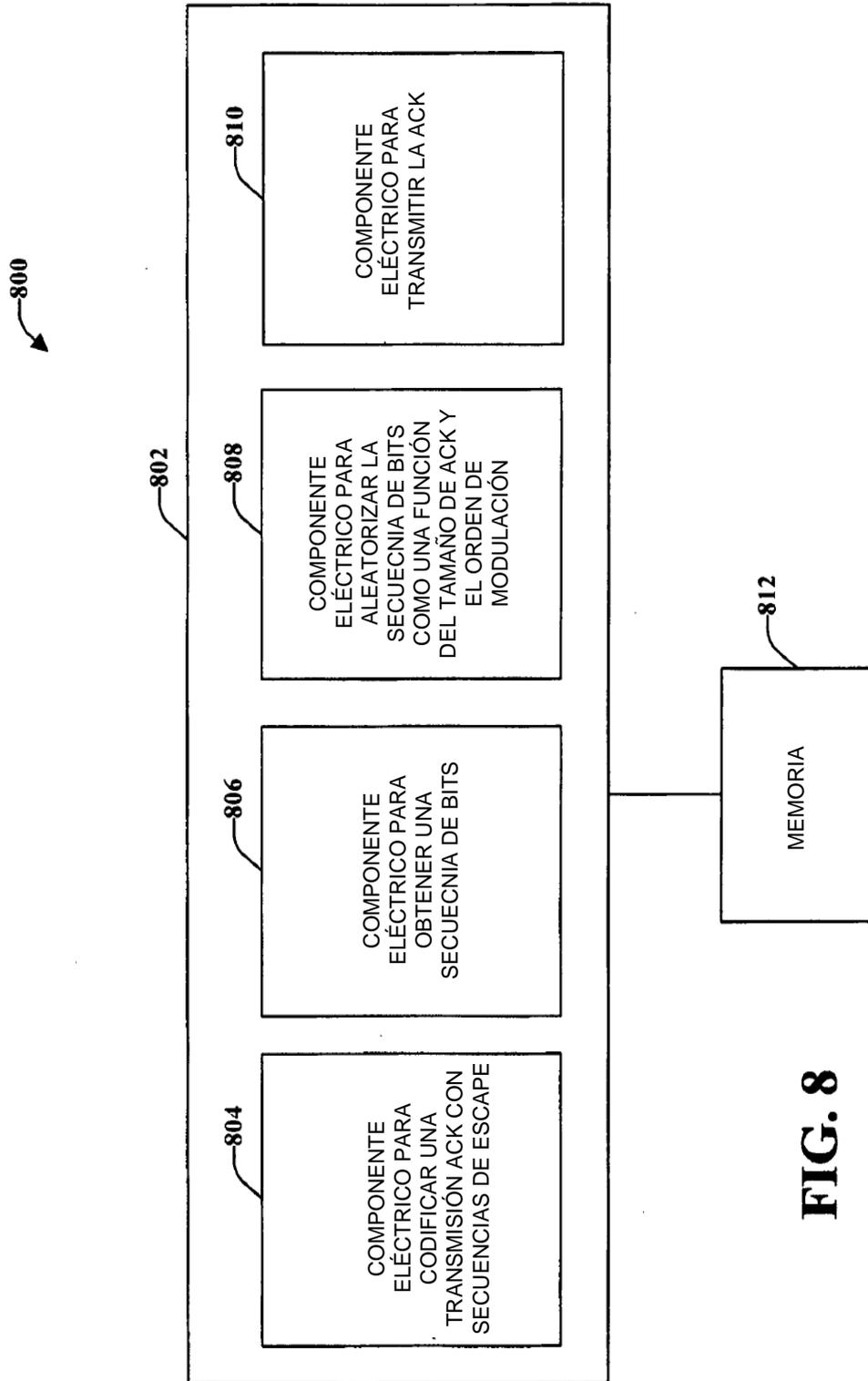
**FIG. 5**



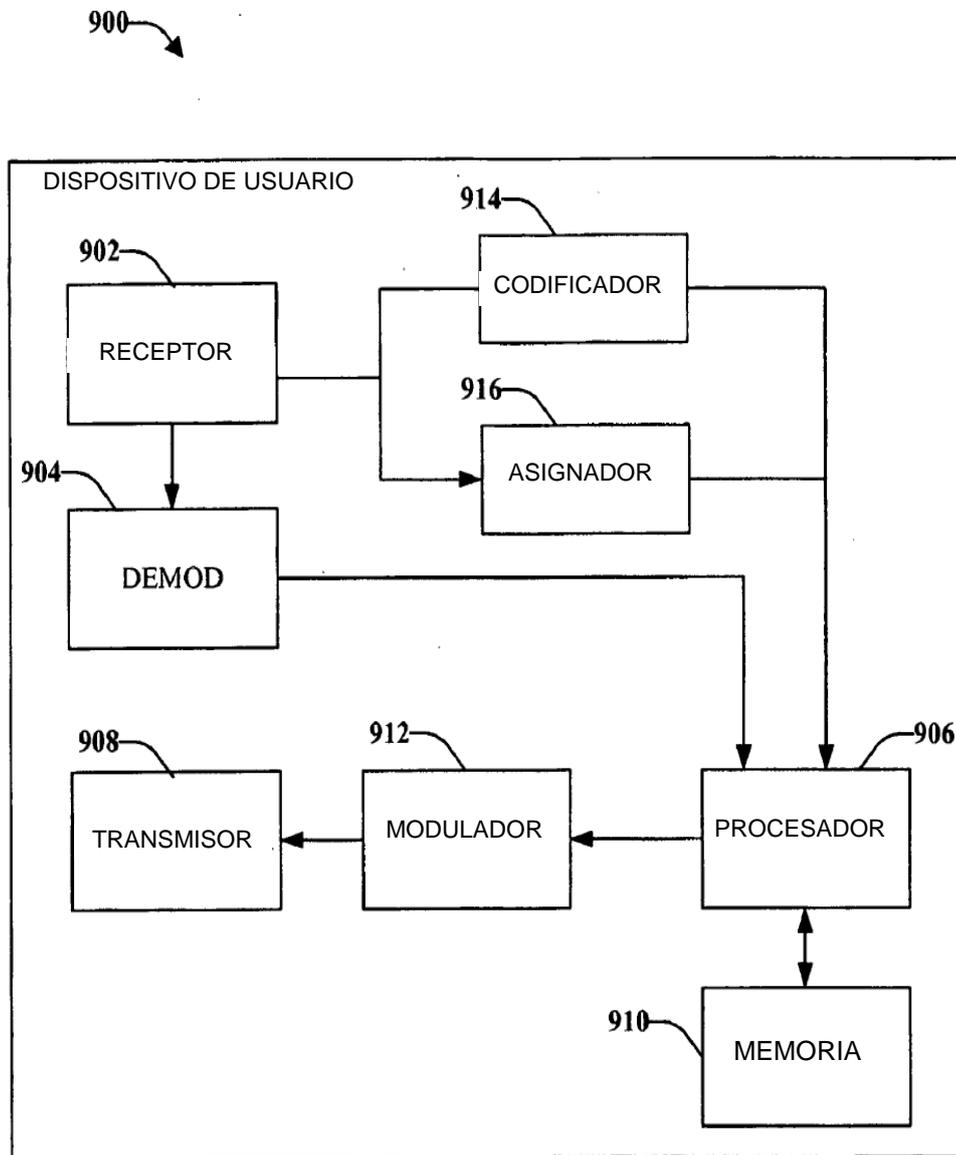
**FIG. 6**



**FIG. 7**



**FIG. 8**



**FIG. 9**

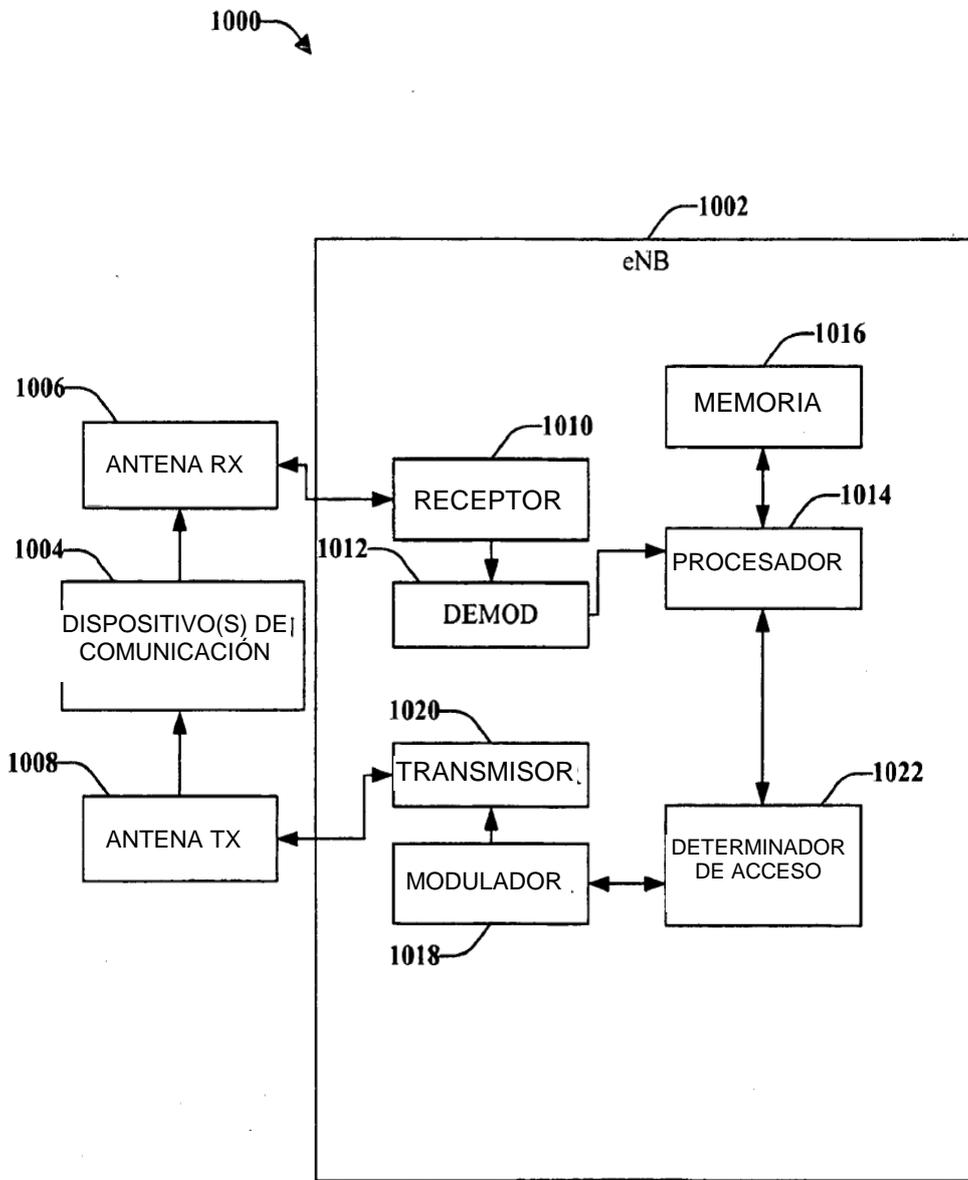


FIG. 10

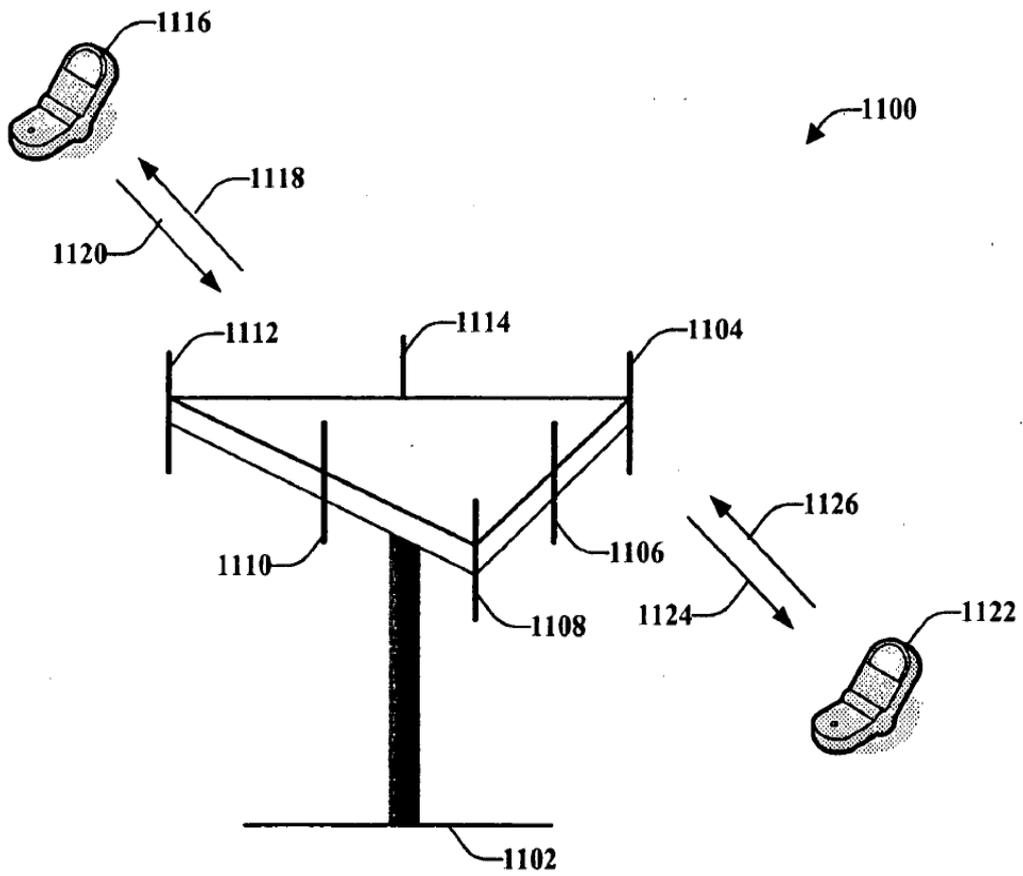


FIG. 11

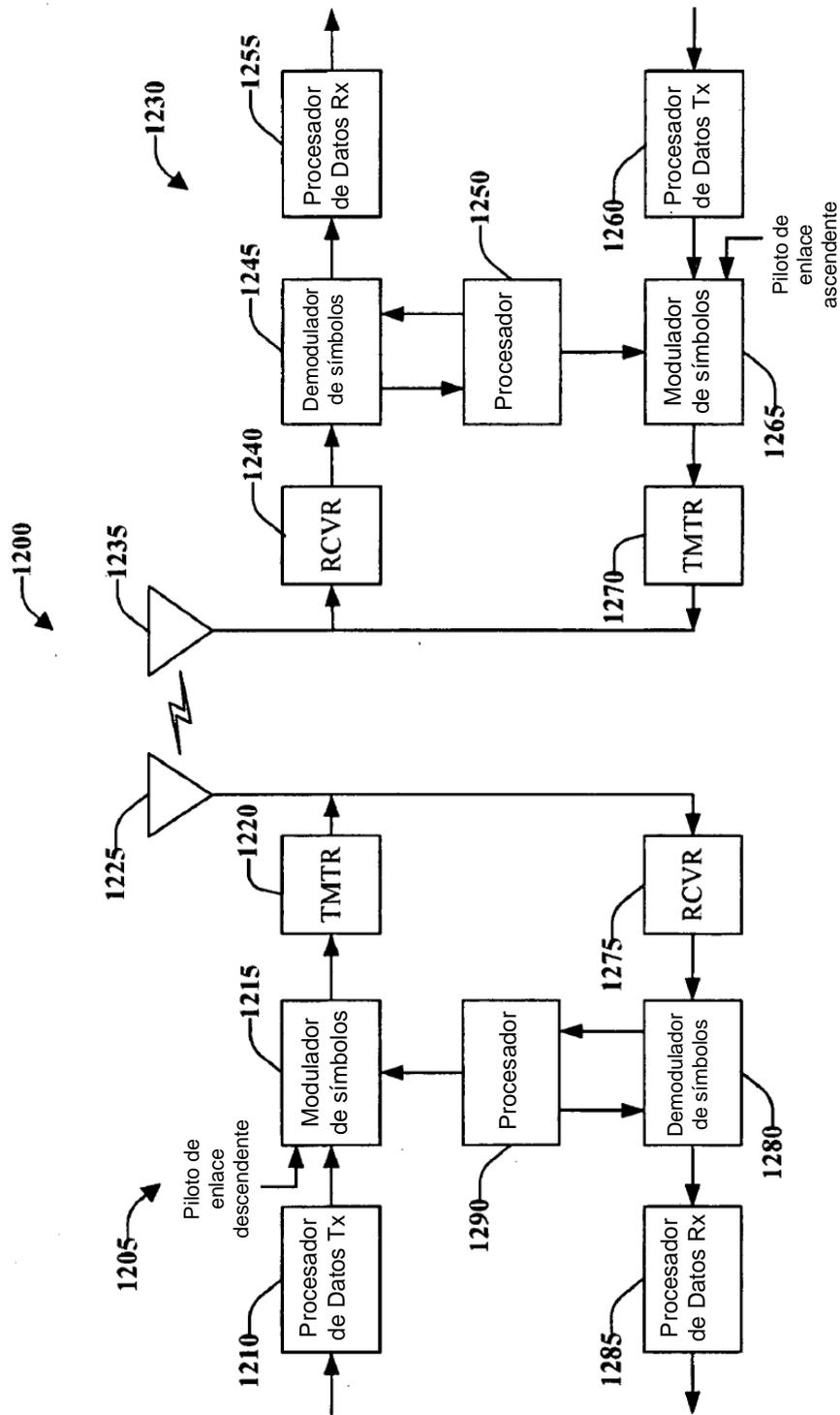


FIG. 12