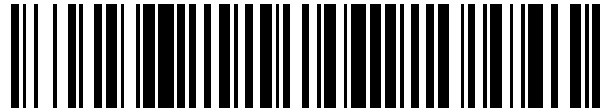


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 454 198**

51 Int. Cl.:

H04B 7/155 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **07.07.2006 E 06291127 (6)**

97 Fecha y número de publicación de la concesión europea: **01.01.2014 EP 1876728**

54 Título: **Procedimiento de sincronización de dos dispositivos electrónicos de un enlace inalámbrico, particularmente de una red de telefonía móvil y sistema de implementación de este procedimiento**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
09.04.2014

73 Titular/es:

**E-BLINK (100.0%)
3/5, RUE MARCEL PAGNOL Z.I. CLOS AUCHIN
91800 BOUSSY SAINT ANTOINE, FR**

72 Inventor/es:

**ROLLAND, ALAIN;
BLANC, STÉPHANE y
PLUMECOQ, JEAN-CHRISTOPHE**

74 Agente/Representante:

CARPINTERO LÓPEZ, Mario

ES 2 454 198 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento de sincronización de dos dispositivos electrónicos de un enlace inalámbrico, particularmente de una red de telefonía móvil y sistema de implementación de este procedimiento

5 La invención se refiere a un procedimiento de sincronización de dos dispositivos electrónicos de un enlace de transmisión de señales eléctricas, inalámbrico, particularmente de una red de telefonía móvil, según el cual la información de sincronización se transmite de un dispositivo al otro. La invención se refiere igualmente a un sistema para la implementación de este procedimiento.

10 Las normas en vigor para las redes de telefonía móvil no toleran más que un error de frecuencia inferior a algunas millonésimas de la frecuencia de las señales. Esta exigencia necesita una sincronización perfecta de los dos dispositivos. Es conocida la realización de la sincronización directamente sobre la trama de datos y la recuperación del reloj en la recepción. Pero se demuestra que la estabilidad de frecuencia obtenida de ese modo es insuficiente.

El documento US 2006/0105705 describe un procedimiento según el preámbulo de la reivindicación 1.

La invención tiene por objeto paliar este inconveniente.

15 Para conseguir este objeto, el procedimiento según la invención se caracteriza porque se transmite el reloj directamente de un dispositivo al otro y se utiliza este reloj, después de la recuperación, para la sincronización del dispositivo de recepción.

Según una característica de la invención, el procedimiento se caracteriza porque se transmite la señal de reloj en una forma digital.

20 Según otra característica de la invención, el procedimiento se caracteriza porque se establece en el dispositivo emisor el valor digital de la señal piloto, se modula el valor digital sobre esta señal piloto y se transmite esta última, modulada por su valor digital, al dispositivo receptor.

Según otra característica más de la invención, el procedimiento se caracteriza porque se modula sobre la señal piloto una trama que incluye, además del valor digital de la señal piloto, otras informaciones.

25 El sistema para la implementación del procedimiento según la invención se caracteriza porque el dispositivo receptor comprende esencialmente un componente oscilador local, generador de la frecuencia de referencia, que está controlada por unos medios comparadores de la señal de reloj recibida con dicha señal de referencia.

30 Según una característica de la invención, el sistema se caracteriza porque el dispositivo receptor incluye un convertidor analógico digital y porque el componente de control del oscilador local incluye unos contadores de la señal de reloj digital y de la señal de referencia y unos medios comparadores de los dos contadores, estando controlado el oscilador local por una señal establecida a partir del resultado del comparador.

Según otra característica de la invención, el sistema se caracteriza porque, en el caso de una señal de frecuencia de piloto elevada, el dispositivo receptor incluye un mezclador cuyo oscilador está controlado a partir del oscilador generador de la señal de referencia.

35 Según otra característica más de la invención, el sistema se caracteriza porque el dispositivo emisor incluye unos medios moduladores de la señal piloto de reloj por el valor digital de la señal de reloj y porque el dispositivo receptor comprende unos medios demoduladores.

Según otra característica más de la invención, el sistema se caracteriza porque los medios moduladores de la señal piloto están adaptados para modular sobre ésta una trama que incluye otras informaciones además del valor digital de la señal de reloj.

40 La invención se comprenderá mejor, y surgirán más claramente otros objetos, características, detalles y ventajas de la misma, en la descripción explicativa realizada a continuación con referencia a los dibujos esquemáticos adjuntos, dados únicamente a título de ejemplo ilustrativo de un modo de realización de la invención, y en los que:

- la figura 1 es una vista esquemática que ilustra la estructura de un sistema de comunicación inalámbrico al que es aplicable la invención;
- 45 - la figura 2 es una vista esquemática que ilustra la disposición de una frecuencia de reloj en el espectro de frecuencias de un enlace bidireccional del sistema de comunicación inalámbrico de la figura 1, de acuerdo con la invención;
- la figura 3 es una vista esquemática del primer modo de realización del dispositivo de sincronización de relojes según la invención;
- 50 - la figura 4 es una vista esquemática que ilustra un segundo modo de realización de un dispositivo de sincronización de relojes según la invención;
- la figura 5 es una vista esquemática que ilustra un tercer modo de realización de un dispositivo de sincronización de relojes según la invención, y

- la figura 6 es una vista esquemática que ilustra un cuarto modo de realización de un dispositivo de sincronización de reloj según la invención.

El procedimiento según la invención, en sus diferentes modos de realización y dispositivos de implementación de estos modos de procedimiento se puede utilizar ventajosamente en el marco de un sistema de transmisión inalámbrico tal como se representa, a título de ejemplo, en la figura 1. Esta figura ilustra un sistema de comunicación entre un teléfono 1 móvil un teléfono 2 fijo por medio de una red 3 de telefonía móvil y de una red fija. En el interior de la red 3 de telefonía móvil, la comunicación pasa por una antena 5 repetidora destinada a comunicar con el teléfono 1 móvil, un enlace 6 de transmisión de datos y una estación 7 de radiocomunicación denominada generalmente BTS (Base Transceiver System) de una estación base fija que incluye además una estación 8 de control de base denominada comúnmente BSC (Base Station Control) y un centro 9 de comunicación denominado MSC (Mobile Switching Center). El enlace inalámbrico entre la antena 5 y la estación 7 de BTS incluye un dispositivo electrónico en forma de una caja electrónica 12 asociada a la antena 5 repetidora y un dispositivo electrónico en forma de una caja electrónica 13 asociada a la estación BTS. La transmisión de las señales entre estas dos cajas se realiza mediante una señal de radiofrecuencia, es decir inalámbrica, como se ilustra por la de referencia 14. Un sistema de ese tipo se describe en el documento WO 2005/05107.

La invención se refiere a la sincronización de las dos cajas 12, 13 para asegurar una elevada estabilidad de frecuencia de las señales intercambiadas.

Como lo muestra la figura 2, un enlace bidireccional del tipo del enlace 6 incluye al menos una vía que comprende un canal EX de emisión y un canal RX de recepción y, de manera general, una pluralidad de vías bidireccionales de doble canal EX, RX. Como se ve en la figura, los canales EX de estas vías, por una parte, y los canales RX, por otra parte, están agrupados. De ese modo la figura muestra un grupo de tres canales EX1, EX2, EX3 y un grupo de tres canales RX1, RX2, RX3 de recepción.

De acuerdo con la invención, la sincronización de las cajas electrónicas 12 y 13 de la red 3 se realiza mediante la transmisión directa de la información de reloj H de una caja a la otra, por ejemplo de la caja 13 a la caja 12 y la recuperación del reloj en la recepción con el fin de sincronizar la caja del receptor sobre la caja del emisor. Esta transmisión directa del reloj se realiza mediante la disposición del reloj H entre los dos canales EX y RX del enlace en una vía y, en el caso de un enlace de varias vías mostrado en la figura 2, entre dos canales adyacentes de emisión.

Las figuras 3 a 6 ilustran varias posibilidades o modos de realización del procedimiento según la invención, consistiendo cada una en enviar directamente el reloj H de la caja emisora a la caja receptora y en recuperarla en la caja de recepción en la banda de RX.

Según un primer modo de implementación de la invención, ilustrado en la figura 3, la señal piloto de reloj H se emite por ejemplo mediante la caja 13, situada en la banda EX de emisión, de la manera ilustrada en la figura 2, y recibida en la caja 12 electrónica que incluye con este fin, en la entrada, un filtro 15 y, sucesivamente, llegado el caso, un divisor previo 16 destinado a efectuar una división de la frecuencia si ésta es demasiado alta y un bucle 17 de enclavamiento de fase con la salida 18 de la que se dispone la señal RS de referencia sincronizada por el reloj H y de una gran pureza espectral. El bucle 17 de enclavamiento incluye con este fin un oscilador de cristal y un control en tensión conocido bajo la denominación VCXO, que está controlado por un componente de bucle 20 de enclavamiento de fase que incluye dos entradas unidas respectivamente a un divisor previo 16 y a la salida 19 del oscilador, es decir al borne de salida 18 de la referencia RS.

El dispositivo según la figura 3 prevé un divisor previo porque la frecuencia de la referencia en el borne de salida 18 no debe sobrepasar algunos centenares de megahercios.

Un tercer modo de realización que mezcla las tecnologías digitales y analógicas se basa en el envío de una señal piloto H y en el conteo de la frecuencia. El dispositivo de implementación de este procedimiento, comprende, como lo muestra la figura 4, un filtro 22 de la señal piloto que proviene de la caja 13 electrónica y colocado en la banda de emisión, de la manera descrita más arriba, un convertidor 23 que acomete la conversión de la señal piloto de analógica a digital, un componente de lógica programable 24, denominado FPGA, que forma parte de un bucle que incluye además un componente oscilador 25 local del tipo VCXO, es decir cristal y control en tensión, está controlado mediante un componente de control 26 del tipo conocido bajo la denominación DAC. El componente recibe unas órdenes de un microprocesador 30 cuya entrada está unida a la salida del componente FPGA 24. Como se ve en la figura, este componente FPGA incluye un primer contador 27 destinado a contar las señales digitales procedentes del convertidor 23, un segundo contador 28 destinado a contar las señales procedentes del oscilador 25 VCXO así como un circuito 29 de comparación de los resultados de los dos contadores 27 y 28, del tipo de bucle de enclavamiento de frecuencia cuya señal de salida se aplica al microprocesador 30 que da unas órdenes al oscilador local a sincronizar 25, por medio del circuito 26, estando disponible la señal de referencia RS sincronizada a la salida 30 del oscilador 25 VCXO.

Este modo de realización presenta la ventaja de separar los campos de frecuencia del piloto y de la referencia. En el caso en que la velocidad de funcionamiento del componente FPGA 24 no permita más que un funcionamiento a

unas frecuencias inferiores a los gigahercios, se pasará por una frecuencia intermedia para incrementar la frecuencia de trabajo.

5 La figura 5 ilustra el dispositivo de recuperación de la referencia RS sincronizada en el caso de una frecuencia piloto elevada, es decir superior a la frecuencia típica de funcionamiento de un componente FPGA. Con este fin, el dispositivo incluye, suplementariamente al dispositivo según la figura 4, aguas arriba del filtro 22, un mezclador 32 de reducción de la frecuencia de la señal piloto H y, montado entre este mezclador 32 y el oscilador local 25 VCXO, un componente 33 que comprende un segundo oscilador del tipo VCO y un bucle de enclavamiento de fase.

10 El mezclador 32 permite, por una parte, un filtrado más fácil de las señales del piloto y, por otro lado, trabajar a una frecuencia compatible con el componente FPGA. Este procedimiento permite obtener una referencia de una gran pureza espectral y una estabilidad muy grande.

Otro modo de realización, representado en la figura 6 propone una arquitectura que permite a la vez sincronizar dos cajas electrónicas con una referencia de muy alta pureza espectral mientras se transmiten diferentes informaciones. Este procedimiento es puramente digital.

15 La figura 6 ilustra este procedimiento. Se constata que la arquitectura del dispositivo de la caja receptora corresponde a la del modo de realización según la figura 5. Pero, en la caja emisora 13, el piloto H se aplica al componente FPGA indicado por 35 y contado por el contador 36 y este valor del contador se modula sobre el piloto y por tanto se transmite digitalmente a la caja receptora 12 bajo la forma de la modulación en amplitud del piloto.

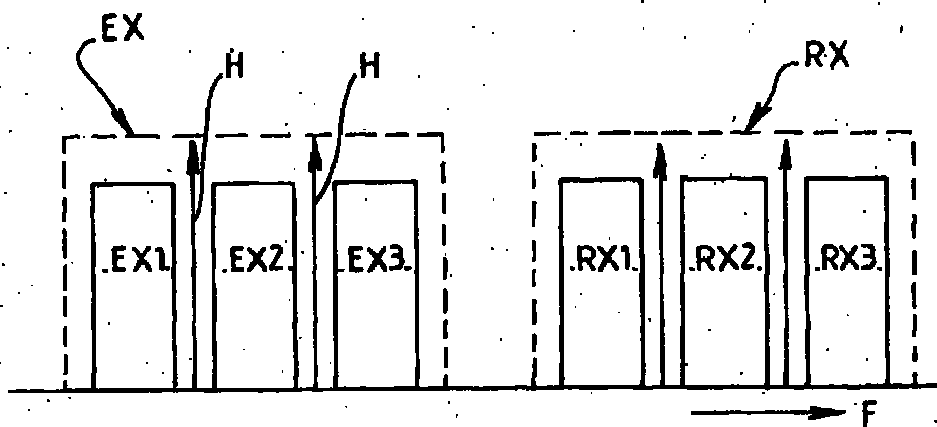
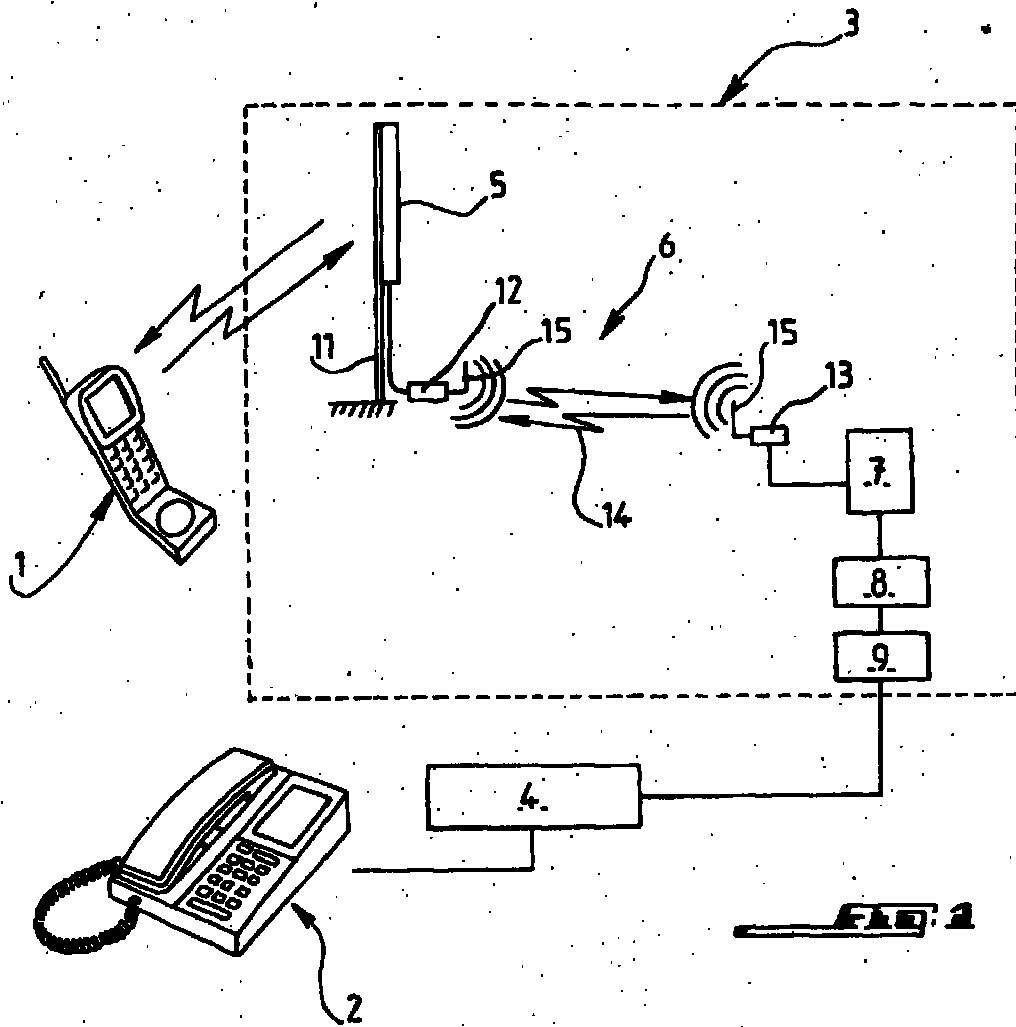
20 En la recepción, el piloto se traspone mediante el mezclador 32 a un nivel de frecuencia más baja, lo que sin embargo no es obligatorio en el caso de un calculador muy rápido. Posteriormente la señal modulante se recupera en el demodulador 38 y el valor del contador de la referencia de sincronización, es decir del piloto es comparado en el componente FPGA en el contador 28 de la referencia producida por el componente 25 VCXO. A partir de esta comparación, se establece y aplica una señal de control a este componente VCXO con el fin de corregir la frecuencia del oscilador local de éste.

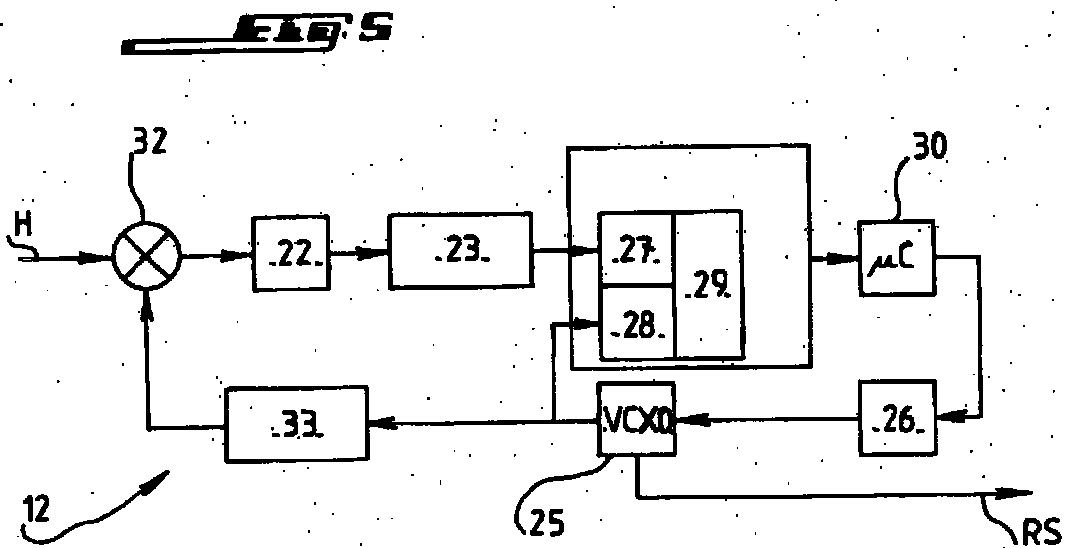
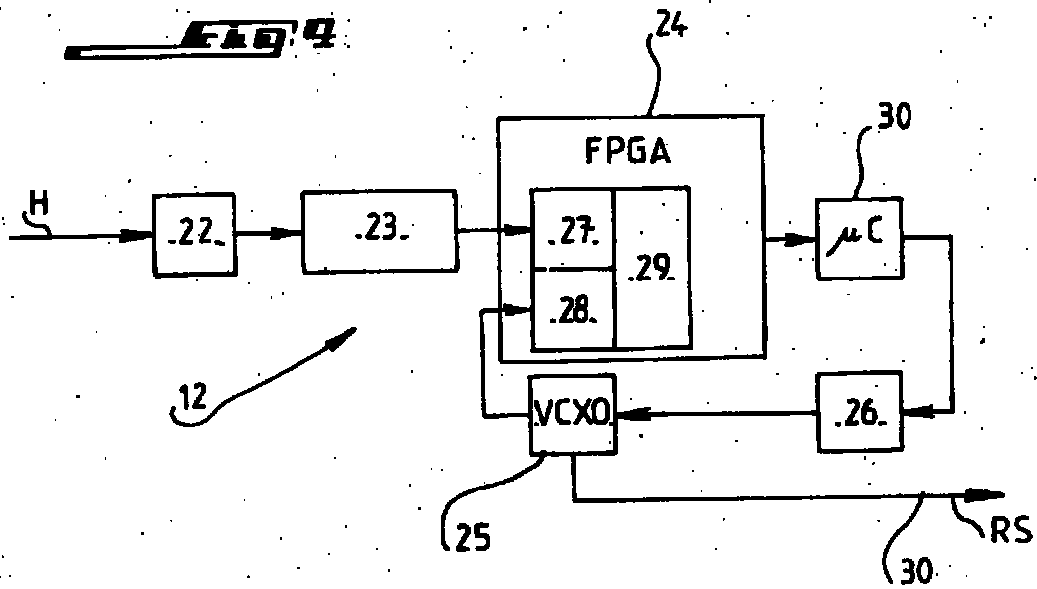
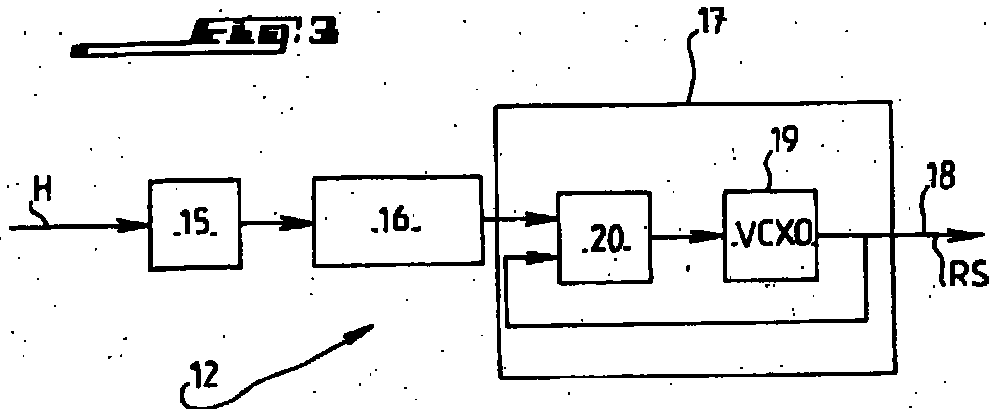
25 Este modo de realización de la invención permite transmitir además de la información de la cuenta de la referencia piloto de sincronización otras informaciones, incluyéndolas en el componente FPGA de la caja 13 emisora en una trama indicada en 37 además de un número de bits reservados a este resultado de cuenta, un número predeterminado de bits de otras informaciones. Estas informaciones de comunicación indicadas como IC se separan en 39 del valor digital del piloto H y están disponibles en el borne 40. De ese modo, es posible transmitir en la trama de comunicación unas informaciones tal como unas alarmas, unos datos de control, unos protocolos de comunicación entre la estación base y el equipo de antena o cualquier otro protocolo.

30 Este modo de realización del procedimiento permite liberarse completamente de la estabilidad del piloto y de una parte de los parásitos de la comunicación, en la medida en que la frecuencia del piloto no interviene en la sincronización. Sólo interviene el valor del contador resultado de la trama de comunicación. La transmisión de los datos de la trama no perturba en ningún caso el funcionamiento del sistema. Se debe tomar nota que incluso la pérdida de la señal de sincronización durante algunas tramas no entraña ninguna degradación de la estabilidad. Siendo la solución de naturaleza digital, es posible fácilmente la codificación para luchar contra la interferencia o el pirateo de los datos.

REIVINDICACIONES

1. Procedimiento de sincronización entre dos dispositivos electrónicos de un enlace (6) de transmisión inalámbrico de señales eléctricas y que incluye al menos una vía que comprende un canal (EX) de emisión y un canal (RX) de recepción, estando incluidos los dos dispositivos (12, 13) en una red, particularmente de telefonía móvil, comprendiendo dicha red una antena (5) repetidora y una estación (7) de radiocomunicación a cada una de las cuales se asocia uno de los dispositivos (12, 13), según el cual la información de sincronización se transmite de un dispositivo al otro, **caracterizada porque** se lleva a uno (13) de los dispositivos (12, 13) electrónicos a transmitir directamente la información de reloj (H) al otro dispositivo (12) bajo una forma digital de una señal piloto de reloj (H) dispuesta entre dichos canales, y se utiliza la información de reloj (H), después de la recuperación, para la sincronización de la frecuencia (RS) de referencia del dispositivo (12) receptor.
2. Procedimiento según la reivindicación 1, **caracterizado porque** se establece en el dispositivo (13) emisor el valor digital de la señal piloto (H), se modula el valor digital sobre esta señal piloto y se transmite esta última modulada por su valor digital al dispositivo (12) receptor.
3. Procedimiento según la reivindicación 2, **caracterizado porque** se modula sobre la señal piloto (H) una trama (37) que incluye además del valor digital de la señal piloto (H) otras informaciones.
4. Procedimiento según una de las reivindicaciones precedentes, **caracterizado porque** el enlace (6) de transmisión inalámbrico incluye una vía que comprende un canal (EX) de emisión y un canal (RX) de recepción y **porque** la transmisión directa del reloj (H) desde el dispositivo (13) emisor al dispositivo (12) receptor se realiza mediante la disposición del reloj (H) entre los dos canales (EX) de emisión y (RX) de recepción del enlace (6) en una vía.
5. Procedimiento según una de las reivindicaciones precedentes, **caracterizado porque** el enlace (6) de transmisión inalámbrico incluye varias vías que comprenden un canal (EX1; EX2; EX3) de emisión y un canal (RX1; RX2; RX3) de recepción, y **porque** la transmisión directa del reloj (H) del dispositivo (13) emisor al dispositivo (12) receptor se realiza mediante la disposición del reloj (H) entre los canales adyacentes de emisión.
6. Sistema para la implementación del procedimiento según una de las reivindicaciones 1 a 5, **caracterizado porque** incluye dos dispositivos (12, 13) electrónicos de un enlace (6) de transmisión inalámbrico de señales eléctricas que comprende al menos una vía que incluye un canal (EX) de emisión y un canal (RX) de recepción, estando dispuesto uno (13) de los dispositivos (12, 13) electrónicos de manera que transmita directamente la información de reloj (H) al otro dispositivo (12) bajo una forma digital y dispuesta la señal piloto de reloj (H) entre dichos canales, estando dispuesto el otro (12) de los dispositivos (12, 13) electrónicos de manera que recupere la información de reloj (H) para la sincronización de la frecuencia (RS) de referencia del dispositivo (12) receptor, comprendiendo, además, el dispositivo (12) receptor un componente (19, 25) oscilador local generador de la frecuencia (RS) de referencia, que está controlado por unos medios comparadores de la señal de reloj (H) recibida en dicha señal (RS) de referencia.
7. Sistema según la reivindicación 6, **caracterizado porque** el dispositivo (12) receptor incluye un convertidor (23) analógico digital y **porque** el componente de control del oscilador (25) local incluye unos contadores (27, 28) de la señal de reloj digital y de la señal de referencia y unos medios (29) comparadores de los dos contadores, estando controlado el oscilador (25) local por una señal establecida a partir del resultado del comparador.
8. Sistema según la reivindicación 7, **caracterizado porque**, en el caso de una señal de frecuencia de piloto elevada, el dispositivo (12) receptor incluye un mezclador (32) cuyo oscilador (33) está controlado a partir del oscilador (25) generador de la señal (RS) de referencia.
9. Sistema según la reivindicación 8, **caracterizado porque** el dispositivo (13) emisor incluye unos medios moduladores de la señal piloto de reloj (H) mediante el valor digital de la señal de reloj y **porque** el dispositivo (12) receptor incluye unos medios (38) demoduladores.
10. Sistema según la reivindicación 8 o 9, **caracterizado porque** los medios moduladores de la señal piloto están adaptados para modular sobre ésta una trama que incluye otras informaciones además del valor digital de la señal de reloj (H).





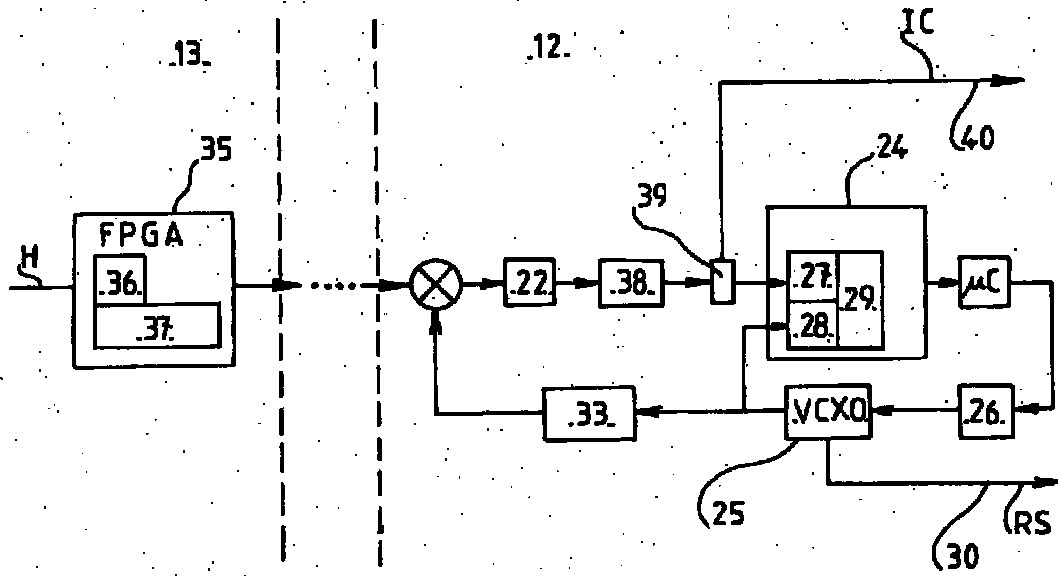


FIG. 6