

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 457 232**

51 Int. Cl.:

H01L 31/0224 (2006.01)

H01L 31/18 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **05.11.2010 E 10773103 (6)**

97 Fecha y número de publicación de la concesión europea: **08.01.2014 EP 2497118**

54 Título: **Conductor de célula fotovoltaica de dos partes serigrafiadas de alta y baja temperatura**

30 Prioridad:

06.11.2009 FR 0957870

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

25.04.2014

73 Titular/es:

**COMMISSARIAT À L'ÉNERGIE ATOMIQUE ET
AUX ÉNERGIES ALTERNATIVES (100.0%)
25, rue Leblanc, Bâtiment "Le Ponant D"
75015 Paris, FR**

72 Inventor/es:

**BETTINELLI, ARMAND y
VESCHETTI, YANNICK**

74 Agente/Representante:

LINAGE GONZÁLEZ, Rafael

ES 2 457 232 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Conductor de célula fotovoltaica de dos partes serigrafadas de alta y baja temperatura

5 La invención se refiere a un procedimiento de realización de una pista conductora sobre un material semiconductor así como al elemento semiconductor resultante. Se refiere concretamente a una célula fotovoltaica como tal, obtenida mediante este procedimiento.

10 Una célula fotovoltaica se fabrica a partir de una placa de material semiconductor, generalmente de silicio, conocida con la denominación inglesa "wafer" (oblea). Esta fabricación requiere en particular la formación de conductores eléctricos sobre la superficie de esta placa. Para ello, un método del estado de la técnica consiste en depositar una tinta conductora mediante serigrafía sobre la placa. Este método presenta la ventaja de su sencillez y de su bajo coste. El documento US 2009/0243111 describe pastas para realizar conductores.

15 Una primera técnica de metalización mediante serigrafía consiste en el uso de una tinta conductora que se presenta en forma de una pasta denominada "de alta temperatura" en referencia al procedimiento puesto en práctica que comprende una etapa final que consiste en llevar la pasta a alta temperatura después de su aplicación, por encima de 500°C, generalmente entre 700 y 800°C. Una pasta de alta temperatura de este tipo comprende en general plata y eventualmente aluminio, para tener su propiedad conductora, partículas de vidrio, cuya función es perforar una
20 capa aislante para poner un contacto eléctrico sobre el semiconductor, y componentes orgánicos, como resina disuelta en uno o más disolventes aditivos, cuya función es dotar a la pasta de una propiedad reológica satisfactoria. La etapa de calentamiento a alta temperatura de una pasta de este tipo permite densificar la plata, perforar una capa aislante para obtener finalmente un contacto eléctrico y una buena adherencia. Los componentes orgánicos se queman o se evaporan durante este calentamiento. Las pastas "de alta temperatura" se utilizan hoy en día sobre
25 células fotovoltaicas de silicio cristalino (excluyendo las células de heterounión).

Una segunda técnica de metalización mediante serigrafía consiste en el uso de una tinta conductora en forma de una pasta denominada "de baja temperatura" en referencia al procedimiento puesto en práctica que comprende una etapa final que consiste en llevar la pasta a baja temperatura después de su aplicación, por debajo de 500°C,
30 generalmente por debajo de 300°C. Una pasta de este tipo se utiliza para células que comprenden silicio amorfo, como las células denominadas de "capas finas" y las células cristalinas de heterounión, que no soportan las altas temperaturas. Una pasta de baja temperatura comprende partículas de plata, para tener su propiedad conductora, y componentes orgánicos para tener una buena reología. Una pasta de este tipo presenta una gran resistividad y por tanto una propiedad conductora mediocre.

35 El uso de las tintas conductoras existentes se restringe a aplicaciones limitadas debido a sus débiles propiedades conductoras.

40 Así, esta técnica no se explota por ejemplo hoy en día para las células de unión y contactos en la cara trasera sobre sustrato de silicio cristalino. Estas células presentan la ventaja de un rendimiento importante debido a la reducción de los sombreados al suprimir las metalizaciones generalmente presentes en la cara delantera de las células. El documento US2004/0200520 presenta una solución de este tipo. No obstante, la solución descrita en ese documento presenta el inconveniente de una gran complejidad porque los conductores se realizan mediante pulverización de tres metales y mediante una recarga de tipo electrolítico a base de cobre. Así, el ritmo de
45 producción de esta solución es limitada y su coste es elevado.

Así, un objetivo general de la invención es proponer una solución de realización de un conductor eléctrico mediante serigrafía que permite una mayor implementación.

50 De manera más precisa, la invención trata de alcanzar la totalidad o parte de los siguientes objetivos:

- Un primer objetivo de la invención es proponer una solución de realización de un conductor eléctrico mediante serigrafía sobre una célula fotovoltaica que permita obtener una buena conducción eléctrica y un buen rendimiento de la célula fotovoltaica debido a una superficie de puesta de contacto reducida.

55 - Un segundo objetivo de la invención es proponer una solución de realización de un conductor eléctrico mediante serigrafía sobre una célula fotovoltaica mediante un procedimiento de gran productividad, de alto rendimiento y económico.

60 Para ello, la invención se basa en un procedimiento de realización de al menos un conductor eléctrico sobre un material semiconductor, caracterizado porque comprende las siguientes etapas:

(E1) - depositar mediante serigrafía una primera pasta de alta temperatura;

65 (E2) - depositar mediante serigrafía una segunda pasta de baja temperatura al menos parcialmente superpuesta a la primera pasta de alta temperatura depositada durante la etapa anterior.

La primera etapa comprende calentar la primera pasta de alta temperatura serigrafiada a una temperatura superior a 500°C y la segunda etapa (E2) comprende calentar la segunda pasta de baja temperatura serigrafiada a una temperatura inferior a 500°C.

5 Según una variante ventajosa, la primera etapa puede comprender calentar la primera pasta de alta temperatura serigrafiada a una temperatura superior a 700°C y la segunda etapa puede comprender calentar la segunda pasta de baja temperatura serigrafiada a una temperatura inferior a 300°C.

10 La primera etapa puede comprender depositar una pasta de alta temperatura sobre una capa aislante situada en la superficie del material semiconductor de manera superpuesta a una zona dopada colocada bajo la capa aislante de modo que el calentamiento de la primera pasta de alta temperatura serigrafiada permite perforar esta capa aislante para obtener el contacto eléctrico con la zona dopada colocada bajo la capa aislante.

15 La segunda etapa puede comprender depositar la pasta de baja temperatura sobre la capa aislante situada en la superficie del material semiconductor, de modo que el calentamiento de la segunda pasta de baja temperatura serigrafiada no perfora la capa aislante.

20 La invención también se refiere a un material semiconductor que comprende al menos un conductor eléctrico caracterizado porque el conductor eléctrico comprende una primera parte que comprende una pasta serigrafiada de alta temperatura y una segunda parte que comprende una pasta serigrafiada de baja temperatura que recubre al menos parcialmente la primera parte.

25 La pasta serigrafiada de alta temperatura puede comprender una parte metálica que comprende plata y aluminio o plata sola, y la pasta serigrafiada de baja temperatura puede comprender uno o más metales, como plata, aluminio y/o cobre.

La pasta serigrafiada de alta temperatura puede comprender partículas de vidrio.

30 La primera parte del conductor que comprende la pasta serigrafiada de alta temperatura puede estar en contacto eléctrico con un compartimento dopado presente en el interior del material semiconductor recubierto de una capa aislante excepto bajo la primera parte.

35 La segunda parte del conductor que comprende la pasta serigrafiada de baja temperatura puede presentar una mayor anchura que la primera parte.

El conductor puede presentar una sección en forma de seta, cuya primera parte representa el pie y la segunda parte la cabeza. La anchura de la cabeza del conductor puede ser al menos dos veces mayor que la anchura del pie.

40 La primera parte del conductor que comprende una pasta serigrafiada de alta temperatura puede formar una o más banda(s) continua(s) o discontinua(s) por toda la anchura del material semiconductor.

El material semiconductor que comprende al menos un conductor eléctrico puede ser una célula fotovoltaica.

45 En este caso, puede comprender una cara trasera a nivel de la que están dispuestos dos compartimentos de dopado eléctrico opuesto, estando recubierta la cara trasera de una capa aislante, y puede comprender dos conductores que comprenden, cada uno, una primera parte con pasta serigrafiada de alta temperatura en contacto con un compartimento en el grosor de la capa aislante y que comprenden una segunda parte con pasta serigrafiada de baja temperatura en contacto con la primera parte del conductor y que descansa sobre la superficie de la capa aislante y que forma un cátodo y un ánodo.

50 El al menos un compartimento puede presentar una anchura igual a al menos dos veces la anchura de la primera parte del conductor.

55 Estos objetivos, características y ventajas de la presente invención se expondrán en detalle en la siguiente descripción de un modo de ejecución particular realizado a modo no limitativo en relación con las figuras adjuntas en las que:

60 - La figura 1 ilustra esquemáticamente una vista en sección lateral de una célula fotovoltaica con contactos traseros en una fase de fabricación antes de la formación de los conductores según un modo de ejecución de la invención.

- La figura 2 representa esquemáticamente una vista en sección lateral de la célula fotovoltaica con contactos traseros después de una primera etapa de formación de los conductores según el modo de ejecución de la invención.

65 - La figura 3 representa esquemáticamente una vista de la cara trasera de la célula fotovoltaica con contactos

traseros después de la primera etapa de formación de los conductores según el modo de ejecución de la invención.

- La figura 4 representa esquemáticamente una vista de la cara trasera de una célula fotovoltaica con contactos traseros después de una primera etapa de formación de los conductores según una primera variante del modo de ejecución de la invención.

- La figura 5 representa esquemáticamente una vista de la cara trasera de una célula fotovoltaica con contactos traseros después de una primera etapa de formación de los conductores según una segunda variante del modo de ejecución de la invención.

- La figura 6 representa esquemáticamente una vista en sección lateral de la célula fotovoltaica con contactos traseros después de una segunda etapa de formación de los conductores según el modo de ejecución de la invención.

- La figura 7 representa esquemáticamente una vista de la cara trasera de la célula fotovoltaica con contactos traseros después de la segunda etapa de formación de los conductores según el modo de ejecución de la invención.

- La figura 8 representa esquemáticamente una vista en sección lateral de la célula fotovoltaica con contactos traseros según una variante del modo de ejecución de la invención.

La invención se basa en el uso combinado de las dos pastas de alta y baja temperatura sobre un mismo componente semiconductor para obtener simplemente uno o más conductor(es) mediante serigrafía sin perjudicar la estructura global del componente semiconductor a la vez que se obtiene un conductor de propiedad conductora satisfactoria.

La invención va a ilustrarse a modo de ejemplo en el marco de una célula fotovoltaica con contactos traseros. No obstante, sigue estando adaptada para una implementación sobre cualquier tipo de célula fotovoltaica, y más generalmente para la fabricación de cualquier componente electrónico que requiera la formación de conductores sobre una estructura semiconductor.

La figura 1 representa una célula fotovoltaica en una fase de fabricación. Comprende una cara 2 delantera texturizada y una cara 3 trasera pulida. La cara 2 delantera presenta un tratamiento específico para limitar las pérdidas de energía por recombinación. La plaquita 1 de silicio que forma el sustrato semiconductor de la célula fotovoltaica puede ser de tipo P o N, preferiblemente monocristalino. Están distribuidos compartimentos 4, 5 de dopado de forma simétrica a nivel de la cara 3 trasera de la célula 1 fotovoltaica. El compartimento 4 tiene el mismo tipo de dopado que el sustrato 1 de la célula fotovoltaica mientras que el compartimento 5 presenta un dopado opuesto al del sustrato. Finalmente, se añade una o más capa(s) aislante(s) de dieléctricos que forman una capa 6 aislante que sirve de pasivación sobre la cara 3 trasera.

La finalización de la célula fotovoltaica representada en la figura 1 requiere la realización de conductores metálicos, concretamente para conectar eléctricamente los compartimentos 4 y 5 en el exterior.

Las figuras 2 y 3 representan una primera etapa E1 del procedimiento de realización de los conductores metálicos según el modo de ejecución de la invención. Esta etapa consiste en depositar mediante serigrafía una pasta de alta temperatura para formar primeros contactos 7, 8 que permiten alcanzar respectivamente los compartimentos 4, 5 a través de la capa 6 de dieléctricos. En efecto, después del tratamiento a alta temperatura de la pasta utilizada, por ejemplo mediante un horno de infrarrojos, penetra a través de la capa 6 aislante hasta alcanzar los compartimentos 4, 5.

Ventajosamente, la pasta de alta temperatura utilizada para poner en contacto los compartimentos dopados con boro (p+) estará compuesta por plata y aluminio (1-2%), y la pasta utilizada para poner en contacto los compartimentos dopados con fósforo (n+) estará compuesta por plata.

Los conductores 7, 8 serigrafiados resultantes consisten en bandas que ocupan toda la anchura de la célula fotovoltaica, tal como se representa en la figura 3, colocadas enfrentadas a la parte central de respectivamente los compartimentos 4, 5. Estas bandas también pueden no ocupar toda la anchura. Ventajosamente, las bandas 7, 8 de contactos presentan una anchura reducida con respecto a la anchura de los compartimentos 4, 5. Por ejemplo, para compartimentos de anchura comprendida entre 0,5 y 1,5 mm, las bandas 7, 8 de contactos pueden presentar una anchura comprendida entre 100 y 200 μm , y más generalmente inferior a 300 μm . Más generalmente, es ventajoso que la anchura de al menos un compartimento sea igual a al menos dos veces la anchura de una banda de contacto. En las figuras, las dimensiones de estas bandas de contacto se exageran voluntariamente por motivos de claridad de la representación.

Las figuras 4 y 5 representan variantes de realización de estos primeros contactos. Así, la figura 4 representa contactos en dos por dos bandas 7', 8' de contactos discontinuos. La figura 5 representa una segunda variante en la que cada contacto consiste en dos bandas 7'', 8'' continuas de menores dimensiones. Estas dos soluciones permiten

la reducción de la superficie de contacto.

En todos los casos, es óptimo para la puesta de contacto colocar los diferentes contactos en la zona central de los compartimentos 4, 5 de dopado, para limitar las pérdidas resistivas.

5 Las figuras 6 y 7 representan la segunda y última etapa E2 del procedimiento de realización de los conductores según el modo de ejecución de la invención. Consiste en depositar mediante serigrafía una pasta de baja temperatura para formar el ánodo 17 y el cátodo 18 de la célula fotovoltaica. Estos contactos 17, 18 se superponen naturalmente a los primeros contactos 7, 8 para obtener una conexión eléctrica desde respectivamente los
10 compartimentos 4, 5 hasta los contactos 17, 18.

15 La pasta de baja temperatura se lleva a una baja temperatura del orden de 200°C. Como esta pasta de baja temperatura no penetra en la capa 6 dieléctrica, es posible formar contactos 17, 18 de anchura importante con esta pasta, lo que es ventajoso para aumentar la conductividad de los conductores así formados. Esta pasta de baja temperatura puede comprender uno o más metales, como plata, aluminio y/o cobre. También puede presentarse en otra forma.

20 La pasta de baja temperatura utilizada en esta segunda etapa presenta por tanto el interés de no perforar la capa 6 dieléctrica, lo que permite prever que se aumente más su anchura y eventualmente incluso superar las dimensiones del compartimento que conecta. La figura 8 ilustra así una solución de este tipo, en la que los segundos contactos 18' presentan una anchura importante, muy superior a la del compartimento 4.

25 Así, el modo de ejecución descrito se basa por tanto en la realización de conductores cuya sección presenta una forma de seta, que comprende una primera parte estrecha o pie formado a partir de una serigrafía a alta temperatura y una segunda parte o cabeza formada a partir de una serigrafía a baja temperatura. La anchura de la cabeza del conductor puede ser ventajosamente al menos dos veces mayor que la anchura del pie. La combinación de estos dos tipos de serigrafía permite obtener un resultado óptimo: el procedimiento de fabricación es sencillo porque evita la etapa de apertura de la capa aislante y los conductores obtenidos presentan una propiedad conductora muy satisfactoria.
30

Además, la solución conservada permite obtener una superficie de contacto poco importante a nivel de los compartimentos, lo que es favorable para el rendimiento de la célula fotovoltaica al evitar los fenómenos de recombinación. Para ello, la anchura de los conductores de alta temperatura se elige de dimensión mínima de modo que se aseguren buenos contactos a la vez que se perfora lo mínimo la capa 6 aislante para conservar una gran
35 superficie pasiva. Además, esta pequeña anchura de las pistas realizadas a partir de una pasta de alta temperatura (por ejemplo de 100 a 200 µm) permite disminuir los efectos de curvaturas generadas durante el enfriamiento de estas pistas después de su densificación a alta temperatura. Además, esta pasta puede depositarse sobre un grosor reducido (de 1 a 5 µm) para reducir más el efecto de curvatura. No obstante, permite obtener una propiedad conductora satisfactoria debido al ensanchamiento del conductor a nivel de la cara exterior. Así, los contactos a base
40 de serigrafía a baja temperatura presentan en cambio una anchura máxima que minimiza la resistencia para obtener una propiedad conductora óptima. Esta solución presenta por tanto la ventaja de seguir siendo compatible con las dimensiones habituales de los compartimentos de dopado de células fotovoltaicas de anchura del orden de 1 mm.

45 En una opción complementaria, esta solución también es compatible con una recarga galvánica mediante contacto catódico de las zonas de contacto que están revestidas del mismo material, la pasta de baja temperatura polimerizada.

50 Naturalmente, el concepto de la invención puede ponerse en práctica en otras implementaciones que la descrita anteriormente.

La invención se refiere por tanto a cualquier procedimiento de realización de al menos un conductor eléctrico sobre un material semiconductor, que comprende las siguientes etapas esenciales:

55 E1 - depositar mediante serigrafía una primera pasta de alta temperatura;

E2 - depositar mediante serigrafía una segunda pasta de baja temperatura al menos parcialmente superpuesta a la primera pasta de alta temperatura depositada durante la etapa anterior.

Finalmente, la solución permite obtener las siguientes ventajas:

- 60 - la serigrafía de una pasta de baja temperatura sobre una pasta de alta temperatura permite disminuir la resistividad de pistas poco conductoras, concretamente las pistas conductoras obtenidas mediante las pastas de alta temperatura utilizadas para poner en contacto elementos dopados de tipo N+;
- 65 - la serigrafía de una pasta de baja temperatura sobre una pasta de alta temperatura que contiene aluminio permite obtener una superficie de contacto sin aluminio que se vuelve compatible con un procedimiento de recarga en

procedimientos galvánicos;

- 5 - cuando varias pastas de alta temperatura forman diferentes conductores, la serigrafía de una pasta de baja temperatura sobre estas diferentes pastas de alta temperatura que pueden ser diferentes permite obtener al final contactos que presentan una capa homogénea sobre el conjunto de la superficie de la célula, lo que es favorable para tratamientos eventuales posteriores como una recarga en procedimientos galvánicos.

REIVINDICACIONES

1. Procedimiento de realización de al menos un conductor eléctrico sobre un material (1) semiconductor, caracterizado porque comprende las siguientes etapas:
- 5 (E1) - depositar mediante serigrafía una primera pasta de alta temperatura y calentar la primera pasta de alta temperatura serigrafiada a una temperatura superior a 500°C;
- 10 (E2) - depositar mediante serigrafía una segunda pasta de baja temperatura al menos parcialmente superpuesta a la primera pasta de alta temperatura depositada durante la etapa anterior y calentar la segunda pasta de baja temperatura serigrafiada a una temperatura inferior a 500°C.
2. Procedimiento de realización de al menos un conductor eléctrico sobre un material semiconductor según la reivindicación anterior, caracterizado porque la primera etapa (E1) comprende calentar la primera pasta de alta temperatura serigrafiada a una temperatura superior a 700°C y porque la segunda etapa (E2) comprende calentar la segunda pasta de baja temperatura serigrafiada a una temperatura inferior a 300°C.
- 15 3. Procedimiento de realización de al menos un conductor eléctrico sobre un material semiconductor según una de las reivindicaciones anteriores, caracterizado porque la primera etapa (E1) comprende depositar una primera pasta de alta temperatura sobre una capa (6) aislante situada en la superficie del material semiconductor de manera superpuesta a una zona (4, 5) dopada colocada bajo la capa (6) aislante de modo que el calentamiento de la primera pasta de alta temperatura serigrafiada permite perforar esta capa (6) aislante para obtener el contacto eléctrico con la zona (4, 5) dopada colocada bajo la capa (6) aislante.
- 20 4. Procedimiento de realización de al menos un conductor eléctrico sobre un material semiconductor según la reivindicación anterior, caracterizado porque la segunda etapa (E2) comprende depositar la segunda pasta de baja temperatura sobre la capa (6) aislante situada en la superficie del material semiconductor, de modo que el calentamiento de la segunda pasta de baja temperatura serigrafiada no perfora la capa (6) aislante.
- 25 5. Material semiconductor que comprende al menos un conductor eléctrico, caracterizado porque el conductor eléctrico comprende una primera parte que comprende una pasta (7, 8) serigrafiada de alta temperatura serigrafiada a una temperatura superior a 500°C, y una segunda parte que comprende una pasta (17, 18) serigrafiada de baja temperatura, serigrafiada a una temperatura inferior a 500°C y que recubre al menos parcialmente la primera parte.
- 30 6. Material semiconductor según la reivindicación anterior, caracterizado porque la pasta (7, 8) serigrafiada de alta temperatura comprende una parte metálica que comprende plata y aluminio o plata sola, y porque la pasta (17, 18) serigrafiada de baja temperatura comprende uno o más metales, como plata, aluminio y/o cobre.
- 35 7. Material semiconductor según la reivindicación anterior, caracterizado porque la pasta (7, 8) serigrafiada de alta temperatura comprende partículas de vidrio.
- 40 8. Material semiconductor según una de las reivindicaciones 5 a 7, caracterizado porque la primera parte del conductor que comprende la pasta (7, 8) serigrafiada de alta temperatura está en contacto eléctrico con un compartimento (4, 5) dopado presente en el interior del material semiconductor recubierto de una capa (6) aislante excepto bajo la primera parte.
- 45 9. Material semiconductor según la reivindicación anterior, caracterizado porque la segunda parte del conductor que comprende la pasta (17, 18) serigrafiada de baja temperatura presenta una mayor anchura que la primera parte.
- 50 10. Material semiconductor según la reivindicación anterior, caracterizado porque el conductor presenta una sección en forma de seta, cuya primera parte representa el pie y la segunda parte la cabeza.
- 55 11. Material semiconductor según la reivindicación anterior, caracterizado porque la anchura de la cabeza del conductor es al menos dos veces mayor que la anchura del pie.
- 60 12. Material semiconductor según una de las reivindicaciones 6 a 11, caracterizado porque la primera parte del conductor que comprende una pasta (7, 8) serigrafiada de alta temperatura forma una o más banda(s) continua(s) o discontinua(s) por toda la anchura del material semiconductor.
- 65 13. Material semiconductor según una de las reivindicaciones 6 a 12, caracterizado porque el material semiconductor que comprende al menos un conductor eléctrico es una célula fotovoltaica.
14. Material semiconductor según la reivindicación anterior, caracterizado porque comprende una cara (3) trasera a nivel de la que están dispuestos dos compartimentos (4, 5) de dopado eléctrico opuesto, porque la cara trasera está recubierta de una capa (6) aislante, y porque comprende dos conductores que comprenden, cada uno, una primera parte con pasta (7, 8) serigrafiada de alta temperatura en contacto con un compartimento (4, 5) en el grosor de la

capa (6) aislante y que comprenden una segunda parte con pasta (17, 18) serigrafiada de baja temperatura en contacto con la primera parte (7, 8) del conductor y que descansa sobre la superficie de la capa (6) aislante y que forma un cátodo y un ánodo.

- 5 15. Material semiconductor según la reivindicación anterior, caracterizado porque al menos un compartimento (4, 5) presenta una anchura igual a al menos dos veces la anchura de la primera parte (7, 8) del conductor.

FIG.1

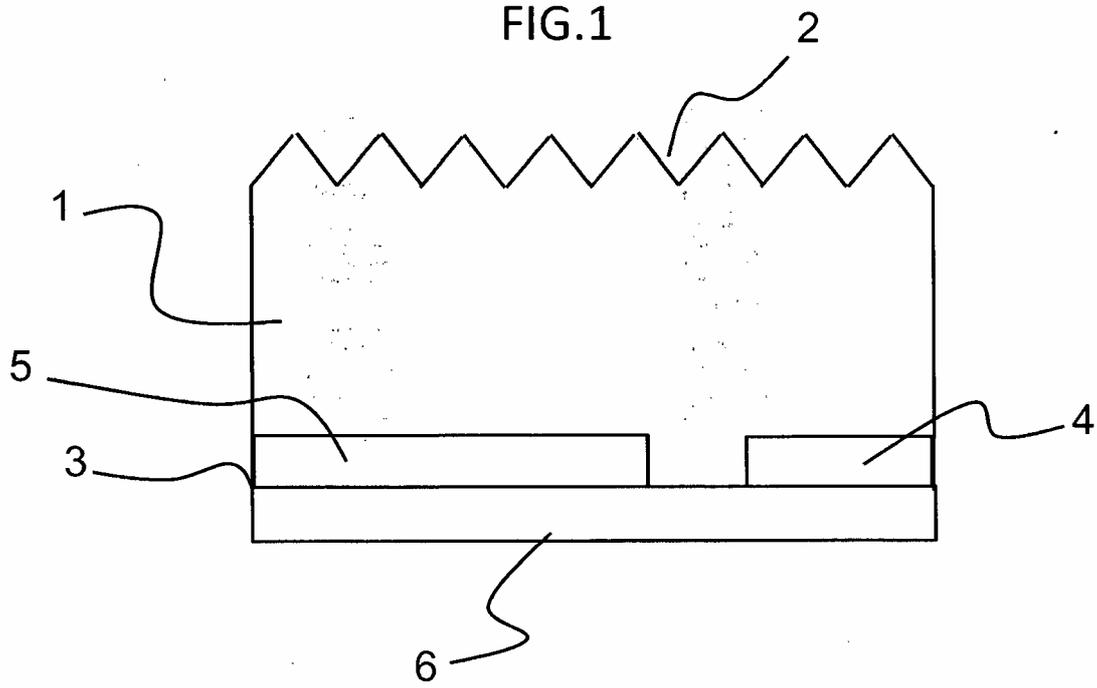


FIG.2

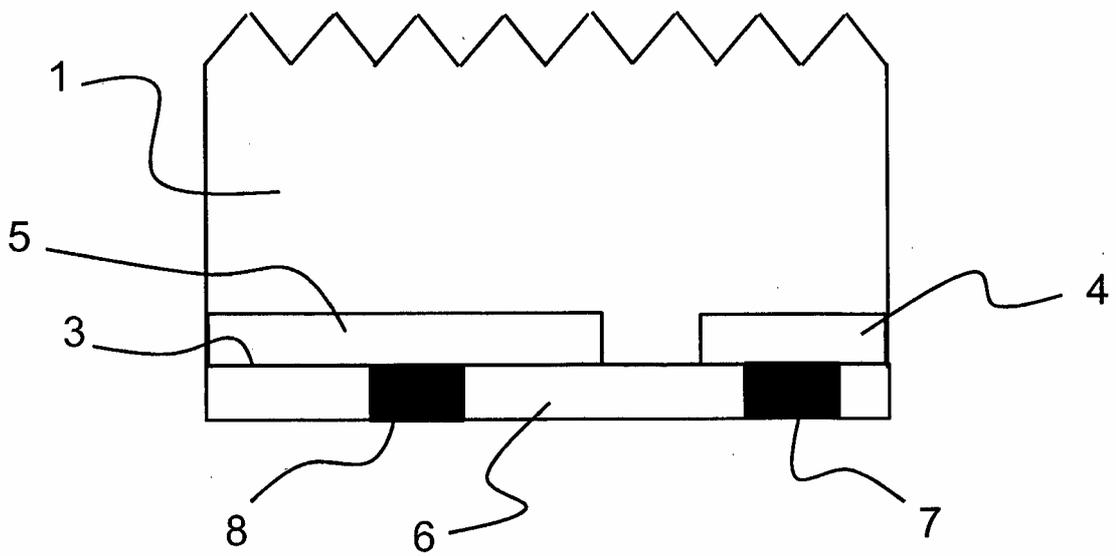


FIG.3

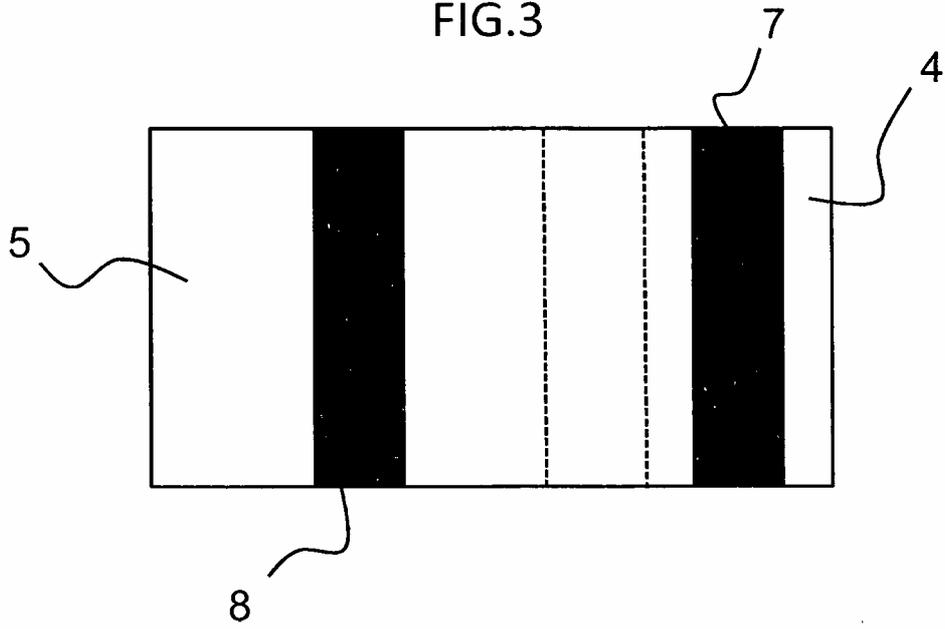


FIG.4

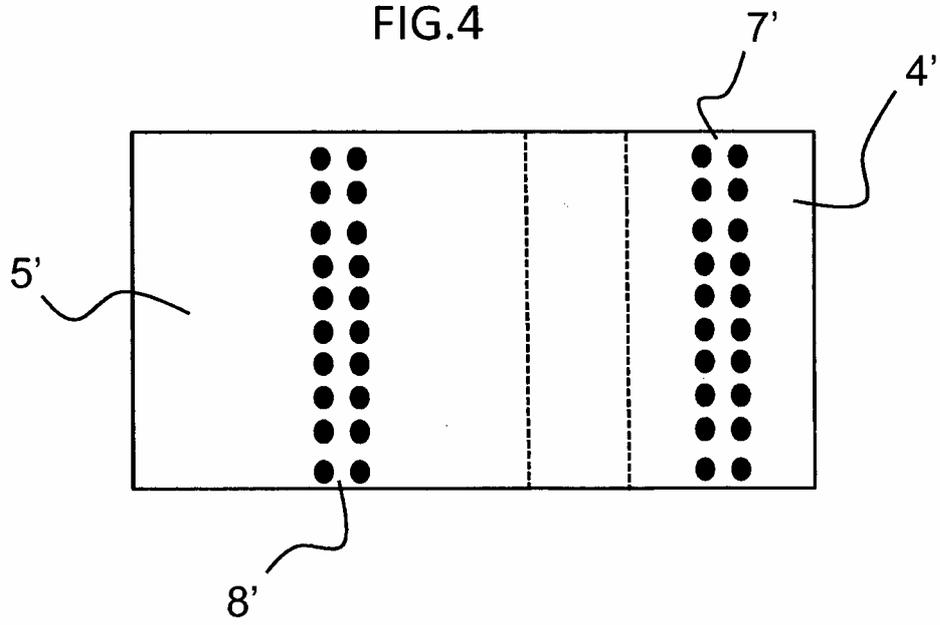


FIG.5

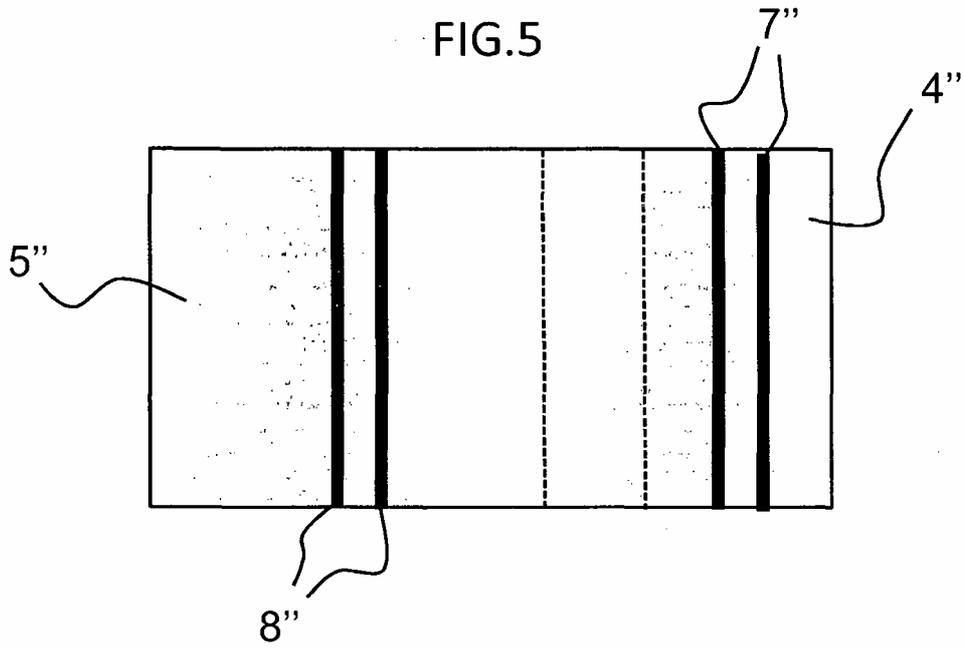


FIG.6

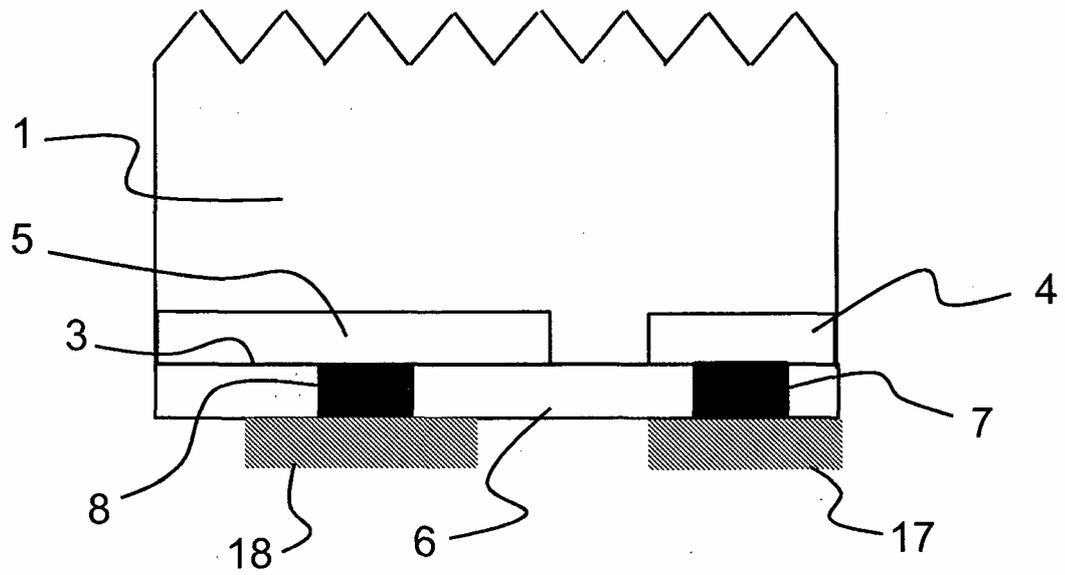


FIG.7

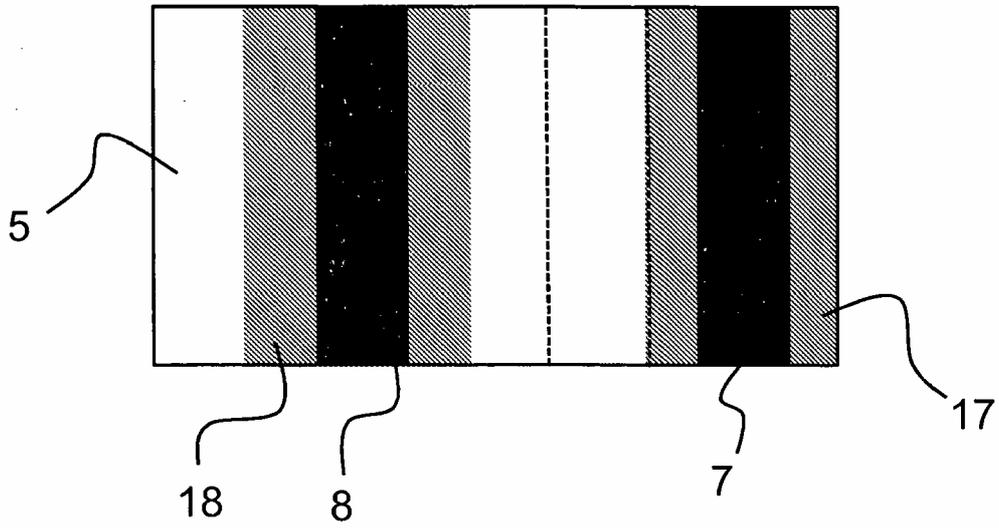


FIG.8

