(19) OFICINA ESPAÑOLA DE PATENTES Y MARCAS

ESPAÑA

(11) Número de publicación: **2 465 599**

(51) Int. CI.:

G01S 17/36 (2006.01)
G01S 7/481 (2006.01)
G01S 17/89 (2006.01)
G01S 7/486 (2006.01)

(12) TRADUCCIÓN DE PATENTE EUROPEA T3

(96) Fecha de presentación y número de la solicitud europea: **23.01.2012 E 12000403 (1)**

(97) Fecha y número de publicación de la concesión europea: **19.03.2014 EP 2618180**

(54) Título: **Dispositivo sensorial, procedimiento de producción y dispositivo de detección**

(45) Fecha de publicación y mención en BOPI de la traducción de la patente:
06.06.2014

(73) Titular/es:

ESPROS PHOTONICS AG (100.0%)
St. Gallerstrasse 135
7320 Sargans, CH

(72) Inventor/es:

DE COI, BEAT y
POPP, MARTIN, DR.

(74) Agente/Representante:

CARVAJAL Y URQUIJO, Isabel

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo sensorial, procedimiento de producción y dispositivo de detección

La invención se refiere a un dispositivo sensorial, en especial a un dispositivo sensorial Time-of-flight (TOF) y/o CCD para un sensor de cámara 3-D según el preámbulo de la reivindicación 1, a un procedimiento para producir el dispositivo sensorial según el preámbulo de la reivindicación 13 así como a un dispositivo de detección según el preámbulo de la reivindicación 15.

Mientras que por un lado existe una tendencia general hacia una miniaturización cada vez más intensa en el diseño de chips, por otro lado muchos chips y dispositivos sensoriales optoelectrónicos sólo pueden usarse de forma muy limitada y tienen que implementarse en parte de forma complicada, mediante la aportación de algunos aparatos periféricos en cámaras u otras instalaciones sensoriales. Pueden surgir dificultades en especial porque las instalaciones sensoriales son excesivamente grandes y complejas, pero también muchas veces falta la necesaria robustez con relación a los requisitos ligados a la aplicación.

Del estado de la técnica se conoce del documento US 7,636, 150 B1 un sistema TOF con control de frecuencia mejorado, en el que el temporizador dispone de un oscilador de alta velocidad y está acoplado a la unidad de detección del sistema TOF y al TOF-Timer; con ello el temporizador está acoplado a su vez a un llamado Delay-locked-loop, respectivamente a un phase-locked-loop. Asimismo se conocen del estado de la técnica diferentes sensores que ofrecen imágenes, como por ejemplo de los artículos de revistas técnicas de YOKOYAMA et al.: “Realtime Range Imaging using Adjustment-Free Photo-VLSI – Silicon Range Finder-“, Intelligent robots and sytems ’94 “advanced robotic systems and the real world” IROS ’94, proceedings of the ieee/rs/gi International Conference on Munich, Alemania 12 de septiembre de 1994, Nueva York, EE.UU., ieee, tomo 3, 12 de septiembre de 1994, páginas 1751 a 1758, DOI: 10.1109/IROS. 1994. 407621, ISBN:978-07803-1933-2 así como MASAAKI Sasaki et al.: A Wide-Dynamic-Range CMOS Image Sensor Based on Multiple Short Exposure-Time Readout With Multiple-Resolution Column-Parallel ADC”, ieee Sensors Journal, ieee Service Center, Nueva York, EE.UU., tomo 7, nº 1, 1.1.2007, páginas 151 – 158, ISSN: 1530-437X, DOI: 10.1109/JSEN. 2006. 888058.

La tarea de la invención consiste en proponer un dispositivo sensorial así como un procedimiento para su producción, que haga posible una mejor integración en instalaciones sensoriales, respectivamente dispositivos de detección, basados en aplicaciones.

La tarea es resuelta, partiendo de un dispositivo sensorial así como de un procedimiento para su producción, respectivamente de un dispositivo de detección de la clase citada al comienzo, mediante las particularidades características de la reivindicación 1, de la reivindicación 12 así como de la reivindicación 15.

Mediante las medidas citadas en las reivindicaciones subordinadas son posibles ejecuciones y perfeccionamientos ventajosos de la invención.

De forma correspondiente a esto un dispositivo sensorial conforme a la invención destaca porque los componente de circuito de conmutacións, incluyendo el convertidor analógico/digital, están integrados como circuito de conmutación integrado en un chip, en donde el chip está fabricado en tecnología 1-Poly.

En el dispositivo sensorial conforme a la invención se trata en especial de un dispositivo sensorial Time-of-flight (TOF) y/o CCD para un sensor de cámara 3-D En el caso del dispositivo sensorial conforme a la invención s etrata en especial de un dispositivo sensorial Time-of-flight (ToF) y/o CCD (inglés: Charge coupled device) para un sensor de cámara 3-D. Una aplicación industrial normal consiste por ejemplo en proporcionar un dispositivo de vigilancia para una puerta, un sistema de portal, etc. La invención hace posible poner a disposición un llamado System-on-chip (SoC) para una detección basada en pixels de un espacio 3-D, que sea adecuada en especial también para aplicaciones industriales. El dispositivo sensorial puede usarse como parte esencial de una cámara 3-D, también como sensor de cámara 3-D, en donde está configurado de forma preferida como dispositivo sensorial Time-of-flight, respectivamente CCD.

El dispositivo sensorial conforme a la invención comprende al menos un componente de circuito de conmutación analógico y uno digital así como un convertidor analógico/digital para convertir señales analógicas de los componentes de circuito de conmutación analógico en señales digitales para los componentes de circuito de conmutación digitales. Ambas clases de componentes de circuito de conmutación, precisamente componentes de circuito de conmutación analógicos y digitales, comprenden en cada caso unos llamados módulos, que hacen posible una ejecución electrónica de una función (por ejemplo tratamiento de datos, almacenamiento de datos, funciones de procesador, compensación de fase, amplificaciones, etc.). Un módulo del componente de circuito de conmutación analógico está configurado, en el caso del dispositivo sensorial conforme a la invención, como instalación sensorial para la detección de radiación electromagnética, en especial radiación IR. De forma preferida se consideran aplicaciones en el campo de los sensores ópticos, respectivamente optoelectrónicos (por ejemplo en

el campo visible (longitud de onda aproximada de 400 – 800 nm), margen ultravioleta (UV), respectivamente IR). Precisamente en el caso de sistemas de vigilancia puede tratarse regularmente de la detección de radiación infrarroja (radiación IR). Una función importante de módulos del componente de circuito de conmutación analógico es sobre todo la influencia que tiene lugar en el verdadero sensor (sensor ToF, CCD), respectivamente el transporte de portadores de carga libres (inglés: free-charge handling).

Al menos un módulo del componente de circuito de conmutación digital está configurado además como instalación de tratamiento de señales para tratar señales digitales, un llamado dominio digital para el tratamiento de señales. Otras funciones, que pueden ser ejecutadas por módulos adicionales del componente de circuito de conmutación digital, se refieren por ejemplo a la modulación de fase, medición y regulación de desplazamientos de fase, siempre que estas funciones se necesiten para mediciones Time-of-flight.

Mediante la medida de que el dispositivo sensorial esté integrado en un único chip y de este modo se proporcione una solución System-on-Chip, el dispositivo sensorial conforme a la invención puede integrarse especialmente bien en los más diversos sensores, dispositivos sensoriales, cámaras, dispositivos de vigilancia, etc. Aparte de la facilidad en el manejo que hace posible esta integración, el dispositivo conforme a la invención ofrece además ventajas de coste, ya que los módulos funcionales aislados, a veces caros, ya están integrados en uno de los chips. El dispositivo sensorial conforme a la invención, respectivamente el System-on-Chip conforme a la invención, ofrece en especial un ahorro de espacio especial, mediante el cual aumentan todavía más las posibilidades de integración en los más diversos sistemas aplicativos.

El dispositivo sensorial conforme a la invención en forma de un System-on-Chip hace posible, en consecuencia, la integración de módulos para todas las funciones importantes para un sensor, con lo que puede implementarse de forma especialmente ventajosa en los más diversos sistemas. Por medio de esto por ejemplo un dispositivo de detección, que utilice el dispositivo sensorial conforme a la invención, puede presentar una robustez especial con relación a lo más diferentes requisitos relacionados con la aplicación (luz ambiental, detección de objetos con diferentes características ópticas como por ejemplo capacidad de reflexión).

El dispositivo sensorial conforme a la invención, respectivamente el System-on-Chip conforme a la invención está fabricado en tecnología 1-poly (inglés: single-polysilicon technology). Todo el chip, en especial también el CCD, puede producirse conforme a la invención de forma correspondiente en técnica 1-Poly. Normalmente se producen los chips CCD en tecnología 2-Poly.

Especialmente preferida es la integración de una memoria no volátil (inglés: non-volatile memory) sobre el chip para almacenar parámetros de configuración, en especial de una EEPROM (inglés: Electrically erasable programmable readonly memory). Esto hace posible un paso decisivo hacia un System-on-Chip totalmente integrado, que no sólo posea una forma constructiva compacta y con ahorro de espacio, sino que también pueda integrarse por sí misma a su vez de forma sobresaliente en sensores y dispositivos de medición. Aparte de esto la robustez de una variante así totalmente integrada, conforme a la invención, puede aumentarse claramente con relación a dispositivos sensoriales habituales.

La EEPROM puede estar configurada en un perfeccionamiento ventajoso de la invención como FGFET (inglés: Floating gate field effect transistor). Una estructura FGFET de este tipo presenta en cada caso una conexión Source y Drain así como adicionalmente una conexión de control, la llamada Control gate. En la región de la Control-Gate se encuentra una región que recibe el nombre de Floating-Gate. En esta región de la Floating-Gate pueden “almacenarse” cargas de forma duradera. Según el estado de carga de la región de Floating-Gate el tramo Source-Drain es de alta o baja resistencia. Esta diferencia puede utilizarse por ejemplo para codificar la información a almacenar.

Un FGFET correspondiente está configurado después también como estructura 1-Poly. La Control-Gate no está configurada en consecuencia como estructura doble, en la que por debajo de la Control-Gate se encuentra la Floating-Gate, la cual se separa del restante material volumétrico a través de un óxido de Gate, sino que la Floating-Gate está configurada más bien como una capa que se extiende desde la región de Source hacia la Drain. La región del Control-Gate puede estar separada con ello de la región del tramo Source-Drain a través de otra región de óxido de campo. La Control-Gate puede estar dispuesta en la estructura volumétrica por fuera del tramo Source-Drain.

Debido a que la Floating-Gate en forma constructiva 1-Poly no forma una estructura apilada con la Control-Gate, la estructura de Gate puede comprender en especial también una Control-Gate en forma de una capa enterrada (inglés: buried control gate), que está dispuesta en el material volumétrico del propio semiconductor (ejecuciones: por ejemplo ETOX, FLOTOX). En el caso de esta forma constructiva propuesta puede ahorrarse además también material para la capa de óxido, que en caso contrario sería necesario en una estructura 2-Poly para aislamiento.

En una forma de ejecución preferida de la invención en el componente de circuito de conmutación analógico se configuran columnas subnominales, mientras que en el componente de circuito de conmutación digital se fabrican

líneas subnominales. El término “subnominal” significa por debajo de la dimensión crítica, es decir, por debajo de la mínima anchura estructural que puede producirse directamente. Como procedimiento de producción para estas líneas y columnas se usa el llamado procedimiento de cauterización bi-subnominal (inglés: bi-subnominal etching), que hace posible crear unas estructuras especialmente estrechas, que no pueden conseguirse con procedimientos de etching habituales y las máscaras correspondientes. Mediante este procedimiento pueden crearse estructuras que están por debajo de las mínimas dimensiones críticas, que pueden conseguirse habitualmente para un paso de máscara. Mediante estas estructuras estrechas se hace posible, en el caso de elementos estructurales semiconductores como EEPROMs o CCDs, influir en paquetes portadores de carga a través de campos, ya que las separaciones pueden configurarse de forma correspondiente reducida, sin que sean necesarios solapes estructurales o medidas similares. Este procedimiento de producción es de este modo especialmente adecuado para producir estructuras lo más pequeñas posibles, como es por ejemplo deseable muchas veces en CCDs, para conseguir una separación lo más reducida posible entre las estructuras de Gate.

Los componentes digitales del circuito de conmutación pueden comprender de forma correspondiente unas líneas estrechas, por ejemplo precisamente para transistores cortos, para hacer posible un empaquetamiento compacto en transistores y, de este modo, poder conseguir una potencia elevada para el tratamiento de señales.

Aparte de esto, los componentes de circuito de conmutación analógicos necesitan columnas estrechas para influir en y transportar portadores de carga libres a través de campos, así como para detectar paquetes de carga (el llamado free-charge handling).

El convertidor analógico-digital, por el contrario, presenta ventajosamente unas líneas anchas a causa de la tolerancia con respecto a tensiones elevadas.

Con relación a la estructura de la estructura semiconductora del dispositivo semiconductor es por lo demás concebible habitualmente que los componentes de circuito de conmutación analógicos y digitales estén separados mediante unos llamados anillos Guard. En el caso de estos anillos Guard se trata de estructuras anulares altamente dopadas, que circundan regiones estructurales semiconductoras a delimitar, de tal modo que de este modo las resistencias parasitarias pueden reducirse y por otro lado, a su vez, puedan capturarse mediante los anillos Guard portadores de carga vagabundos. Aparte de esto puede impedirse que puedan activarse estructuras semiconductoras a apantallar como consecuencia de efectos parasitarios. Asimismo pueden también separarse módulos aislados de los anillos Guard.

Puede integrarse una serie de módulos sobre el chip conforme a la invención. El componente de circuito de conmutación digital puede comprender además, en un ejemplo de ejecución, al menos uno de los siguientes módulos (aparte del dominio digital para el tratamiento de señales, del convertidor AD y de la memoria no volátil):

- un dispositivo para el control de un desplazamiento de fase, en especial un DLL (inglés: Delay-locked loop),

- un circuito oscilante de temporizador, en especial un PLL (inglés: Phase-locked-loop).

Adicionalmente el componente de circuito de conmutación analógico puede comprender al menos uno de los siguientes módulos (aparte del sensor y de los módulos para el llamado Free-charge Handling):

- un sensor para detectar radiación más estructura para el transporte de portadores de carga libres inducidos,

- un amplificador,

- un regulador de tensión,

- un convertidor de tensión,

- un sensor de temperatura.

En el caso de una forma especialmente preferida de la invención, sobre un dispositivo sensorial conforme a la invención pueden estar integrados juntos los siguientes módulos analógicos y digitales como System-on-Chip totalmente integrado: una matriz pixelada ToF para la detección óptica, una alimentación de tensión o regulación de tensión, la memoria no volátil para la configuración correspondiente, un procesador LED o un control LED para la iluminación activa a través del dispositivo sensorial, un interfaz SPI digital para la comunicación, el convertidor A/D, el PLL y otros componentes electrónicos de tratamiento de datos o que pueden utilizarse para el almacenamiento volátil de datos.

El DLL puede medir y regular por ejemplo autónomamente el desplazamiento de fase entre el LED y el procesador LED. El temporizador se estabiliza mediante un circuito oscilante de temporizador (PLL) correspondiente.

En el caso del sensor para la detección de radiación se trata por ejemplo de una matriz pixelada que está configurada como CCD y que influye en y transporta, a través de campos, portadores de carga libre inducidos por radiación. Para esto puede estar previsto a su vez un sensor de temperatura para llevar a cabo una corrección de la derivación de temperatura de todo el dispositivo sensorial, en donde por ejemplo para ello pueden utilizarse unos datos de calibración correspondientes, que están almacenados como parámetros de configuración en la EEPROM. Por medio de que todos estos modelos pueden unificarse en un único System-on-Chip, pueden ahorrarse además componentes periféricos caros y que ocupan espacio como FPGAs (inglés: field-programmable gate array) para la elaboración de componentes lógicos, convertidores A/D, componentes para alimentación de datos, etc.

Los componentes de circuito de conmutación digitales pueden fabricarse básicamente en procesos CMOS (inglés: complementary metal-oxide semiconductor).

En el caso presente se propone para un dispositivo sensorial conforme a la invención un proceso CMOS especial, que destaca por algunas ventajas, precisamente en el campo de la detección infrarroja, frente a procedimientos CMOS estándar. Los sensores CIS estándar comerciales (abreviatura de “CMOS Image Sensor”) comprenden de este modo fotodiodos con pines, cuyo margen de detección fotosensible comprende solo un grosor de unos pocos micrómetros, es decir, es menor que la longitud de absorción de luz de una longitud de onda de 850 nanómetros en silicio, precisamente de una longitud de absorción de aproximadamente 13 micrómetros. El elevado rendimiento cuántico en el caso de los componentes CMOS propuestos a partir de ahora se hace posible, por un lado mediante una iluminación de los componentes desde atrás (back-side illumination) así como los tiempos de detección extremadamente reducidos para los portadores de carga formados de una detección.

La instalación sensorial CCD puede estar estructurada por ejemplo de la manera siguiente: la estructura semiconductora para la fotodetección comprende un sustrato formado por un material semiconductor con un primer dopaje, una región de contacto que está aplicada al lado delantero del sustrato, una capa Bias formada por un material semiconductor con un segundo dopaje, que está dispuesta en el lado trasero del sustrato separada de la región de contacto, en donde la región de contacto está situada al menos en parte enfrente de la capa Bias, de tal modo que en dirección lateral se presenta una región de solape, una anillo Guard, que está dispuesto en el lado delantero del sustrato y circunda la región de contacto, en donde entre la región de contacto y el anillo Guard puede aplicarse una tensión de bloqueo, por medio de que la región de solape presenta una extensión lateral, que supone al menos un cuarto de la distancia entre la región de contacto y la capa Bias. Mediante esta relación de magnitudes no sólo puede influirse en el potencial en el material volumétrico mediante el potencial aplicado a la región de contacto, sino también en el potencial de la capa Bias. Se produce un canal de potencial, un canal de potencia entre la región de contacto y la capa Bias situada enfrente. El material volumétrico puede obtenerse para los dispositivos sensores en el procedimiento de embutición por zonas (inglés: float-zone silicon). Este material destaca por tener muy pocos puntos de fallo y una homogeneidad especial. La capacidad de conducción es de entre varios cientos de ohmios x centímetro (Ω cm) hasta varios kiloohmios x centímetro (k Ω cm). El dispositivo sensor conforme a la invención, respectivamente la forma de ejecución correspondiente, puede mediante estas medidas no sólo hacer posible una detección especialmente buena; estas medidas permiten también que el dispositivo sensor sea adecuado para las condiciones más diferentes, por ejemplo bajo la influencia de luz ambiente y con las características ópticas más diferentes de los objetos a detectar, que además también pueden moverse.

A causa de sus diferentes funciones, en un ejemplo de ejecución de la invención los componentes de circuito de conmutación, respectivamente los respectivos módulos de los componentes de circuito de conmutación, pueden estar diseñados para diferentes tensiones. Una función de módulos del componente de circuito de conmutación analógico consiste en la detección de y en la influencia en paquetes de carga (inglés: free-charge handling). El módulo de detección correspondiente forma parte por ejemplo del sensor TOF. Otros módulos del componente de circuito de conmutación analógico poseen como función entre otras cosas regulación de tensión y conversión de tensión, detección de temperatura, amplificación para suprimir interferencias de fondo, módulos con función de procesador para los diodos luminosos, etc. De forma correspondiente a esto es ventajoso que los módulos del componente de circuito de conmutación analógico estén diseñados para tensiones mayores que la del componente de circuito de conmutación digital.

Los componentes de circuito de conmutación analógicos y digitales comprenden elementos constructivos semiconductores, en los que se utilizan capas de óxido para un aislamiento eléctrico. Un ejemplo de esto es por ejemplo el óxido de Gate, que por ejemplo en un transistor aísla o separa la Gate del restante material volumétrico. Aparte de esto pueden estar también presentes otras capas de óxido, por ejemplo el óxido de campo u otras capas de óxido intermedias. Para de forma correspondiente, en el caso de componentes de circuito de conmutación analógicos, poder evitar una descarga disruptiva de la tensión, en un perfeccionamiento de la invención las capas de óxido de los componentes de circuito de conmutación analógicos están configuradas ventajosamente más gruesas que las de los componentes de circuito de conmutación digitales. Los grosores del óxido de Gate de la EEPROM pueden elegirse menores que los grosores de las capas de óxido de Gate de los módulos del componente de

circuito de conmutación analógico, pero a su vez mayores que los grosores de las capas de óxido de Gate en módulos del componente de circuito de conmutación digital, por ejemplo del dominio digital. De forma preferida las capas de óxido de Gate de los componentes de circuito de conmutación analógicos poseen un grosor de entre 9 y 15 nm, la capa de óxido de Gate de la EEPROM un grosor de entre 6 y 10 nm y la capa de óxido de Gate de los restantes componentes de circuito de conmutación digitales un grosor de 1,5 a 3 nm (en donde: nm: abreviatura de nanómetro).

En otra forma de ejecución de la invención el dispositivo sensorial comprende al menos un componente de circuito de conmutación analógico y digital, así como un convertidor analógico/digital para convertir señales analógicas de los componentes de circuito de conmutación analógicos en señales digitales para el componente de circuito de conmutación digital y a la inversa, es decir, el convertidor analógico/digital está configurado en especial adicionalmente como convertidor digital/analógico.

Además de esto se propone de forma correspondiente un procedimiento para producir un dispositivo sensorial conforme a la invención. Conforme a la invención al menos una parte del procedimiento para la producción puede comprender un procedimiento de fabricación 200-nm-CMOS. Con ello se trata de un procedimiento de fabricación que por una parte está establecido en la fabricación de semiconductores, pero que en cuanto a su precisión impone unos requisitos que siguen permitiendo una producción relativamente económica.

En un perfeccionamiento especialmente preferido de la invención las columnas y líneas de los elementos constructivos semiconductores se producen mediante procedimientos de cauterización bi-subnominales, que hacen posible crear estructuras especialmente estrechas, que no pueden conseguirse con procedimientos de etching habituales y las máscaras correspondientes. Estas medidas para la producción hacen posible en especial poder poner a disposición el dispositivo sensorial conforme a la invención como System-on-Chip totalmente integrado.

Un dispositivo de detección conforme a la invención destaca porque está previsto un dispositivo sensorial conforme a la invención. El dispositivo de detección puede usarse por ejemplo como instalación de vigilancia, que vigila el movimiento de un elemento de movimiento, por ejemplo de un portal o de una puerta. Con ello se pretende evitar colisiones con objetos, por ejemplo si unas personas encajan en una rendija de puerta y existe el riesgo de aplastamiento o se comprimen otros objetos, en donde también podría sufrir daños el accionamiento de la puerta.

El chip conforme a la invención puede soldarse por ejemplo sobre una placa de circuito impreso. La placa de circuito impreso puede estar equipada por ejemplo con la alimentación de tensión. En el caso de que sea necesaria una iluminación activa, la placa de circuito impreso puede soportar dado el caso también una fuente luminosa, como por ejemplo diodos luminosos. Básicamente es concebible una utilización del dispositivo sensor en las más diferentes instalaciones sensoriales.

Ejemplo de ejecución:

En los dibujos se ha representado un ejemplo de ejecución, que se explica a continuación con más detalle mediante la indicación de detalles y ventajas adicionales.

En detalle muestran:

la figura 1 una representación esquemática de un dispositivo sensorial (SoC) conforme a la invención;

la figura 2 una representación esquemática de la composición del dispositivo sensorial con PCB conforme a la invención;

la figura 3 una celda de memoria Flash 2-Poly comercial (EEPROM);

la figura 4 una representación esquemática (imaginaria) de la transición entre la celda Flash 2-Poly y la celda Flash uni-Poly;

la figura 5 una representación esquemática de una EEPROM 1-Poly;

las figuras 6 a 17 el desarrollo de un procedimiento de Etching bi-subnominal de elementos constructivos semiconductores sobre un sustrato con anchuras estructurales, que son inferiores a las dimensiones críticas, con base en imágenes de corte esquemáticas;

las figuras 18 a 29 una variante del procedimiento de cauterización conforme a las figuras 6 a 17.

La figura 1 muestra una representación esquemática de una vista en planta sobre un dispositivo sensorial 1 conforme a la invención, que está configurado como System-on-Chip totalmente integrado. Todo el chip 1, como se ha representado en la figura 1, posee un tamaño de 2,55 mm x 2,55 mm (en donde: mm: abreviatura de milímetro). En detalle sólo se han representado las regiones en las que están dispuestos módulos importantes; la electrónica, los circuitos impresos, etc. restantes, que de todos modos sólo pueden representarse con dificultad en detalle con el tamaño del dibujo, se han omitido en la figura 1. El plan de equipamiento representado esquemáticamente muestra entre otras cosas los siguientes módulos y componentes de circuito de conmutación, precisamente el dominio digital 2 para el tratamiento de señales, la matriz pixelada 3 para la detección, el convertidor de tensión (charge pump) 4, el procesador para el diodo luminoso (LED) 5, la EEPROM 6 para almacenar parámetros de configuración, un módulo 7, que comprende tanto un circuito oscilante (PLL, Phase-locked loop) como un dispositivo para medir y regular el desplazamiento de fase entre LED y procesador LED (DLL, Delay-locked loop).

Asimismo se ha representado un módulo, que presenta partes de componentes de circuito de conmutación analógicos y digitales, precisamente un convertidor A/D 8. Aparte de esto se han representado superficies de contacto 9. El System-on-Chip 1 representado en la figura 1, que está fabricado en tecnología 1-Poly, es la forma de ejecución especialmente preferida de la invención. Para fines de vigilancia la matriz pixelada puede comprender 8 x 8 pixels. Cada pixel puede trabajar con independencia uno del otro. Aparte de esto cada pixel tiene a su vez dos canales de salida, que pueden leerse y analizarse, para establecer el desplazamiento de fase relativo con relación a la fase de la luz emitida. En el caso del sensor de vigilancia es básicamente suficiente medir una distancia individual, de tal modo que es suficiente formar un valor medio de los píxeles existentes y sus informaciones leídas. Los pixeles individuales pueden también ponderarse de forma diferente.

Para la forma de ejecución representada del chip 1 es suficiente una única fuente de tensión, que pone a disposición una tensión de 8,5 V, ya que se proporcionan otras tensiones necesarias a través de convertidores de tensión integrados. Debido a que el sensor trabaja con una iluminación activa, es decir que dispone por sí mismo de una fuente luminosa que se usa para la detección, en el caso presente se necesitan como medios luminosos normalmente de 1 a 3 LEDs. La distancia puede leerse por ejemplo a través de PWM (Pulse-Width Modulation) o a través de un registro SPI. Las órdenes y el ajuste de los registros pueden realizarse a través de un protocolo SPI.

El uso de una estructura CCD hace posible en especial que los paquetes portadores de carga puedan influenciarse o detectarse en un breve espacio de tiempo. Esto es especialmente importante con relación al uso de sensores TOF, ya que estos normalmente tienen que realizar detecciones en un margen de algunos nanosegundos. Fundamentalmente se registra y mide con ello la respuesta a un breve impulso luminoso emitido. El chip sensorial 1 hace posible además, también, llevar a cabo mediciones de distancia con relación a objetos con diferente capacidad de reflexión. La distancia puede ser con ello de entre algunos centímetros a varios metros.

La figura 2 muestra una representación esquemática de un circuito sensorial 10 con un dispositivo sensorial como chip 11, que está aplicado sobre una placa de circuito impreso 12 (PCB, printed circuit board). Para contactar, el chip 11 está soldado directamente sobre la placa de circuito impreso 12. Sobre la placa de circuito impreso 12 se dispone de unas llamadas Pads 13 para contactar. Estas Pads 13 o manchas de contacto establecen la unión a otros circuitos impresos. El chip 11 se aplica a las Pads 13 a través de bolas de soldadura (solder balls) 14. En la región sensorial el chip 11 se ilumina desde el lado trasero del sensor. Los fotones incidentes 15 inciden en primer lugar en una capa de material filtrante y micro-lentes 16. Debajo de ésta se encuentra a su vez el material volumétrico 17, que se compone fundamentalmente de silicio obtenido en un procedimiento de embutición por zonas (inglés: float-zone silicon). Los circuitos de conmutación electrónicos 18, que entre otras cosas se usan para la detección, se encuentran en el lado no iluminado del sensor (el verdadero “lado delantero” del elemento constructivo semiconductor), que está vuelto hacia la placa de circuito impreso 12. La región del material volumétrico 17, en la que entran los fotones incidentes 15, se presenta como zona de empobrecimiento completa. Los fotones 15 crean a su vez portadores de carga 19 en el material volumétrico 17, que a su vez pueden ser detectados por los circuitos de conmutación 18 del sensor.

El rendimiento cuántico de un fotodetector depende en general de los cuatro factores siguientes:

- características de absorción del material volumétrico (es decir del silicio);

- del grosor de la capa no sensible, en la que imperan tiempos de recombinación cortos de los portadores de carga creados (estos tiempos de recombinación son en especial para el margen UV con longitudes de onda cortas del factor limitador);

- del grosor de la zona de empobrecimiento, que significa un acortamiento en el margen de onda larga;

- de las características de reflexión de la superficie.

En especial para aplicaciones en el margen de vigilancia se utiliza muchas veces una detección en el margen de infrarrojos. Una mejora en el margen UV puede realizarse por ejemplo por medio de que el post-tratamiento se optimice en el lado trasero para capas ultra-finas e insensibles. En el margen UV la longitud de absorción en el silicio es sólo de unos pocos nanómetros. Un paso de optimización así, sin embargo, no tiene nada que ver con el proceso CMOS utilizado. Lo mismo es aplicable a las características superficiales en el lado de detección, en el lado trasero de la estructura semiconductora, es decir en especial para la capacidad de reflexión de la ventana de detección. El sensor representado en la figura 2 posee en especial la ventaja de que, mediante la iluminación desde atrás, básicamente se dispone de una gran superficie. Como material volumétrico, respectivamente como componente básico, se utiliza el silicio obtenido en el procedimiento de embutición. En el componente de circuito de conmutación analógico puede trabajarse con tensiones en un orden de magnitudes de hasta 12 V.

El dispositivo sensorial propuesto hace posible un rendimiento cuántico, en un margen de longitudes de onda de entre 520 y 900 nm, superior al 80%. La precisión en el tiempo está situada con ello incluso en el margen de sub-nanosegundos. El dispositivo sensorial puede hacerse funcionar con una velocidad de hasta 100 Frames por segundo.

En una forma de ejecución actual todo el sensor posee, junto con la placa de circuito impreso, un tamaño de 17 mm x 28 mm, en donde en este caso ya están incluidos la alimentación de tensión, el control y dos LEDs para una iluminación activa. El sensor es adecuado de este modo especialmente también para aplicaciones en el margen de vigilancia, de tal modo que pueden usarse sensores de vigilancia pequeños y poco llamativos.

Aparte de esto el dispositivo sensorial posee un consumo de energía relativamente pequeño. Un factor especialmente crítico en cuanto al consumo de energía es la iluminación activa para medir distancias mediante un sensor TOF. Si la iluminación se elige excesivamente débil, se resiente con esto la precisión de la medición de distancias. En la presente ejecución es suficiente una energía de tan solo 30 fJ (femtojulios) por pixel para generar una señal de aproximadamente 100.000 electrones y, de este modo, con una longitud de onda de 850 nm de la luz incidente conseguir un rendimiento cuántico del 80%. En total los LEDs necesitan normalmente estar conectados sólo el 50% del tiempo de integración necesario.

Los sensores TOF destacan precisamente porque se hace posible reducir el fondo creado mediante la luz ambiente (por ejemplo luz solar). Esto hace posible por un lado una medición especialmente precisa, pero también a su vez reducir el consumo de energía, ya que la iluminación activa puede elegirse básicamente más débil.

Las figuras 3 y 5 muestran una memoria no volátil en forma de una EEPROM 20. La EEPROM 20 está fabricada en la figura 3 en primer lugar en tecnología 2-Poly. La estructura semiconductora posee las conexiones Source S, Drain D y como conexión de control una Control-Gate CG. La estructura doble de polisilicio comprende en la región de la Gate el contactado de la Control-Gate CG y, apilada debajo de la misma, una llamada Floating-Gate FG. Esta Floating Gate FG se usa para almacenar cargas y de este modo almacenar información. En el caso presente la estructura de Gate se encuentra sobre un material volumétrico 21 (aquí: sustrato p). La Floating-Gate FG está separa del material volumétrico 21 a través de un óxido de Gate 22. En la región marginal la celda de memoria está aislada mediante un llamado óxido de campo 23. Además de esto está previsto un óxido de túnel. En la carga, que se pretende almacenar en la Floating-Gate FG, puede influirse a través de un efecto túnel. Las conexiones en la región de Source S y Drain D están configuradas en cada caso como capa (n+) N+ altamente dopada (n: dopaje negativo, “+” significa dopaje alto).

La figura 4 muestra cómo se realiza imaginariamente la transición entre la estructura 2-Poly y la estructura 1-Poly. La estructura doble se “deshace” en cierta medida en la región de la Floating-Gate FG y se “rebate hacia un lado”. Por lo demás la estructura imaginaria de la figura 4 se corresponde en general con la estructura de la figura 3.

La figura 5 muestra por último la estructura 1-Poly de la EEPROM 25. Esta celda de memoria flash no posee ya una estructura de capa doble. Por fuera del tramo Source-Drain S-D está presente, a través de un óxido de campo 23 de la Control-Gate, como capa (n+) altamente dopada enterrada. La Control Gate CG se encuentra debajo de un óxido de Gate, en donde por encima de la misma está dispuesta a su vez por último la Floating-Gate FG. A través de la activación de la Control-Gate CG se realiza por último una influencia en la Floating-Gate FG, que por su lado es responsable de que el tramo Source-Drain S-D modifique su resistencia. La información a archivar puede codificarse de forma correspondiente.

Bi-subnominal Etching

Se trata con ello de un procedimiento para producir elementos constructivos semiconductores sobre un sustrato con pasos de estructuración fotolito-gráficos, en el que sobre el sustrato se aplican una primera capa a estructurar y una segunda capa, que se usa como capa de máscara para la primera capa a estructurar. Además de esto se aplica una tercera capa que sirve de máscara para la segunda capa y, consecutivamente, se llevan a cabo al menos dos procesos de estructuración fotolito-gráficos para la segunda capa, en donde en uno de los procesos de

estructuración después de la creación de una estructura a partir de una capa foto-sensible para proporcionar una capa de máscara para un proceso de estructuración sobre la tercera capa, se generan ángulos de rampa positivos en los bordes de estructuración de la tercera capa, con lo que las estructuras que quedan libres, en el caso de un grosor h de la tercera capa, se reducen en un valor D=-2*h/tanα, y en donde en otro de los procesos de estructuración, después de la creación de una estructura a partir de una capa foto-sensible para proporcionar una capa de máscara para un proceso de estructuración sobre la tercera capa, en los bordes de estructuración de la tercera capa se generan ángulos de rampa negativos β, en donde las estructuras que permanecen, en el caso de un grosor h de la tercera capa, se reducen en un valor W-2*h/tanβ, y en donde sobre la base de la tercera capa estructurada en cada caso se realiza una estructuración de la segunda capa.

El punto de partida es por ejemplo una Wafer 100 de silicio con regiones dopadas 101, estructuras cauterizadas 102, que por ejemplo se usan como regiones activas de un transistor, en el que los huecos entre las estructuras cauterizadas están rellenos de material aislante, en procesos como por ejemplo STI (Shallow Trench Isolation) o LOCOS (Local Oxidation of Silicon). Sobre la Wafer 100 puede estar aplicsdo un dieléctrico 103, que se usa como dieléctrico para estructuras de transistor. Por último sigue sobre esta capa aislante una capa por ejemplo de polisilicio, que después se usa para producir la Gate de los transistores, por ejemplo en un grosor de 200 nm. La capa de polisilicio lleva el símbolo de referencia 200 (véase la figura 6).

Sobre la capa 200 se aplica asimismo una capa aislante, en especial una capa oxídica de silicio 300. Esta capa debería presentar características químicas, que son diferentes a las de la capa 200 situada por debajo, y presenta por ejemplo un grosor de 50 mm. De este modo esta capa puede usarse después de su estructuración como máscara para la estructuración de la capa situada por debajo.

Encima de esto se aplica una pila de capas 400, que puede estar compuesta por diferentes capas, que presenta por ejemplo un recubrimiento anti-reflexión 401 así como una capa de foto-laca 402 (véase la figura 7).

La capa de fotolaca se estructura para obtener una primera máscara para la capa 401 situada debajo. Con ello sólo se materializan las estructuras en la capa de foto-laca, con las que deben crearse menores anchuras de columna que la dimensión crítica. Como es natural este paso de máscara también puede usarse para crear estructuras que sean mayores que la estructura mínima. Aparte de esto en este paso de máscara pueden producirse estructuras que posean un tamaño de las líneas mínimas con relación a su dimensión crítica. Básicamente durante el proceso fotolito-gráfico se mantiene el criterio de la mínima anchura estructural. Las anchuras estructurales menores que la anchura estructural mínima se obtienen mediante un subsiguiente paso de estructuración sobre la base de un proceso fotolito-gráfico, en el margen de las mínimas anchuras estructurales posibles.

Finalmente permanece una capa de fotolaca 402 estructurada con aberturas 403 (véase la figura 8). Con esta capa de fotolaca estructurada se estructura a continuación la capa 401. Un paso de cauterización preferido tiene lugar ventajosamente, de tal modo que en la capa 401 en los bordes de las estructuras se produce un ángulo de rampa positivo. De este modo en la capa 401 se crean unas aberturas 420, que fundamentalmente poseen un offset constante de D=2*h/tanα, en donde h es el grosor de la capa 401. El ángulo α es por definición el ángulo abarcado por el reborde oblicuo de la capa 401 y el plano de la Wafer. Esto significa que un ángulo α > 90º se corresponde con un ángulo de rampa positivo, con el que se obtienen aberturas 420 con un menor tamaño, mientras que con un ángulo α<90º se presenta un ángulo de rampa negativo, con el que las aberturas aumentan de dimensión. En la figura 9 se reducen en cualquier caso unas aberturas 420 en el presente paso. El ángulo de rampa es positivo (véase la figura 9).

Con la capa 401 estructurada se estructura la capa 300 situada por debajo. Por medio de esto se obtienen unas estructuras 320 (aberturas) en la capa 300, que se corresponden con las aberturas 420 en la capa 401 sobre su base de capa (véanse la figura 10 y la figura 11). En la figura 11 la capa 402, respectivamente 401, está totalmente extraída antes del siguiente paso de proceso.

Conforme a la figura 12 se aplica una capa 411, respectivamente 412, en donde la capa 411 se corresponde con la capa 401 y la capa 412 con la capa 402. La capa 412 es una capa de fotolaca, que está estructurada de forma correspondiente a las estructuras en las que se pretende conseguir una menor anchura de línea que una anchura de línea, que todavía es posible según la dimensión crítica (véase la figura 13). En la figura 13 pueden verse líneas 430. Estas líneas 430 son, mediante el uso de las posibilidades fotolito-gráficas, mayores o menores que la anchura de línea mínima.

Con la capa estructurada 412 con líneas 430 se estructura la capa 411 situada por debajo, de una forma tal que se producen ángulos de rampa negativos. Por medio de esto se reducen las restantes líneas 430 en cada caso en la región de ángulo de rampa, es decir, las líneas se hacen menores en el valor W=2*h/tanβ, en donde β es el ángulo entre la superficie de sustrato y el borde inclinado hacia dentro (véanse las figuras 14 y 15).

Con las líneas estructuradas 430 en la capa 411 se estructura de nuevo la capa 300 situada por debajo, en donde la anchura de las líneas sobre el borde inferior en la transición a la capa 300 se transfiere a la capa 300 situada por debajo. Se obtienen estructuras lineales subnominales, que son menores que la anchura de línea fotolito-gráfica.

Después de esto se extraen por completo las capas 412 y 411 y con la capa estructurada 300 se lleva a cabo un nuevo proceso de estructuración.

La capa 300 contiene a continuación anchuras de columna subnominales y anchuras de línea subnominales, en comparación con una dimensión crítica en los puntos prefijados. Como es natural la capa 300 puede contener estructuras mayores así como estructuras que se correspondan con la dimensión crítica.

Con la capa estucturada 300 se estructura la capa 200 situada por debajo con la que se produce las Gates de los transistores.

A continuación es posible extraer la capa 300 y permanece una capa de poli-silicio estructurada 200 con columnas subnominales 220 y líneas subnominales 230 (véase la figura 17).

A continuación puede llevarse a cabo un proceso CMOS habitual.

Para usar las estructuras mínimas, debería evitarse a partir de ahora una implantación para crear regiones de Source/Drain en las regiones de anchuras de columna subnominales.

En la variante del procedimiento de cauterización conforme a las figuras 18 a 29 se utilizan las mismas capas que en el procedimiento conforme a las figuras 6 a 17, por lo que para las capas y las estructuras se utilizan los mismos símbolos de referencia. Diferentes respecto al procedimiento de producción según las figuras 6 a 17 son, en el procedimiento de producción según las figuras 18 a 29, la secuencia de proceso y la secuencia de capa. El procedimiento de producción, que puede verse en las figuras 18 a 21, se corresponde con el de las figuras 6 a 9. A diferencia del procedimiento conforme a las figuras 6 a 17, sin embargo, mediante la capa estructurada 401 no se estructura la capa de máscara 300 situada por debajo después de la creación de las aberturas 420, sino que se extrae por completo la capa de fotolaca 402 (véase la figura 22) y se aplica una nueva capa de fotolaca (412). Como en el procedimiento conforme a las figuras 1 a 12, la capa 412 se estructura de forma correspondiente a las estructuras, en las que debe conseguirse una menor anchura de línea que una anchura de línea, que es todavía posible fotolito-gráficamente según la dimensión crítica. En la figura 24 pueden verse las líneas 430. Estas líneas 430 son mayores o menores que la anchura de línea mínima, usando las posibilidades fotolito-gráficas.

Con la capa estructurada 412 con líneas 430 se estructura la capa 400 situada por debajo, de una forma tal que se producen ángulos de rampa negativos. Por medio de esto se reducen las líneas 430 que permanecen en cada caso en la región de ángulo de rampa (véase la figura 25). A continuación se extrae la capa de fotolaca 412 (véase la figura 26), en donde permanece una capa estructurada 401, con la que se estructura la capa 300 situada por debajo (capa de máscara). De forma correspondiente a la anchura de las aberturas, respectivamente líneas, sobre la base de capa estas dimensiones en el proceso de estructuración se transfieren a la capa 300 y precisamente en un único paso de estructuración, mientras que en el procedimiento conforme a las figuras 6 a 17 se utilzan dos pasos de estructuración para la capa 300.

La capa estructurada 300 puede verse en al figura 22. El ulterior desarrollo de proceso conforme a las figuras 23 y 24 se corresponde después de nuevo con el desarrollo de proceso conforme a las figuras 16 y 17.

Lista de símbolos de referencia:

1	System-on-Chip
2	Dominio digital
3	Matriz pixelada
4	Convertidor de tensión
5	Procesador LED
6	EEPROM
7	Módulo PLL/DLL

8	Convertidor A/D
9	Superficie de contacto
10	Circuito sensorial
11	Chip
12	Placa de circuito impreso
13	Pad
14	Bola de soldadura
15	Luz
16	Capa filtrante con micro-lentes
17	Material volumétrico
18	Circuitos de conmutación electrónicos
19	Portador de carga
20	EEPROM 2-Poly
21	Sustrato p
22	Óxido de Gate
23	Óxido de campo
24	Óxido de túnel
25	EEPROM 1-Poly
100	Wafer
101	Regiones dopadas
102	Estructuras
103	Dieléctrico
200	Polisilicio
220	Columna subnominal
230	Línea subnominal
300	Capa de máscara
320	Estructuras
400	Pila de capas
401	Capa BARC
402	Fotolaca

403	Abertura
411	Capa BARC
412	Fotolaca
420	Abertura
430	Línea
CG	Control-Gate
D	Conexión Drain
FG	Floating-Gate
N+	Capa (n+)
S	Conexión Source

REIVINDICACIONES

1. Dispositivo sensorial (1, 11), en especial dispositivo sensorial Time-of-flight (TOF) y/o CCD para un sensor de cámara 3-D, que presenta al menos un componente de circuito de conmutación analógico y uno digital así como un convertidor analógico/digital (8) para convertir señales analógicas del componente de circuito de conmutación analógico en señales digitales para el componente de circuito de conmutación digital (2), en donde el componente de circuito de conmutación analógico así como el componente de circuito de conmutación digital comprenden en cada caso al menos un módulo para la ejecución electrónica de una función, y en donde uno del al menos un módulo del componente de circuito de conmutación analógico está configurado como instalación sensorial (3) para la detección de radiación electromagnética y uno del al menos un módulo del componente de circuito de conmutación digital como instalación de tratamiento de señales para el tratamiento de señales digitales, caracterizado porque los componentes de circuito de conmutación, incluyendo el convertidor analógico/digital, están integrados como circuito de conmutación integrado en un chip y el chip está fabricado como estructura semiconductora en tecnología 1-Poly.

2. Dispositivo sensorial según la reivindicación 1, caracterizado porque al menos uno de los módulos del componente de circuito de conmutación digital está configurado como memoria no volátil, en especial como EEPROM (6, 25) para almacenar parámetros de configuración.

3. Dispositivo sensorial según una de las reivindicaciones citadas anteriormente, caracterizado porque el componente de circuito de conmutación digital está fabricado en tecnología CMOS.

4. Dispositivo sensorial según la reivindicación 2 ó 3, caracterizado porque la EEPROM (6, 25) está configurada como FGFET.

5. Dispositivo sensorial según la reivindicación 4, caracterizado porque la FGFET comprende una estructura de Control-Gate con una capa enterrada.

6. Dispositivo sensorial según una de las reivindicaciones citadas anteriormente, caracterizado porque en el componente de circuito de conmutación analógico están configuradas columnas subnominales y/o en el componente de circuito de conmutación digital líneas subnominales.

7. Dispositivo sensorial según una de las reivindicaciones citadas anteriormente, caracterizado porque el componente de circuito de conmutación digital comprende al menos uno de los siguientes módulos:

- un dispositivo (7) para el control de un desplazamiento de fase, en especial un DLL,
- un circuito oscilante de temporizador (7), en especial un PLL.

8. Dispositivo sensorial según una de las reivindicaciones citadas anteriormente, caracterizado porque el componente de circuito de conmutación analógico comprende al menos uno de los siguientes módulos:

- un sensor para detectar radiación más estructura para el transporte de portadores de carga libres inducidos,
- un amplificador,
- un regulador de tensión,
- un convertidor de tensión (4),
- un sensor de temperatura.

9. Dispositivo sensorial según una de las reivindicaciones citadas anteriormente, caracterizado porque los componentes de circuito de conmutación analógicos están diseñados para tensiones mayores que las de los componentes de circuito de conmutación digitales.

10. Dispositivo sensorial según una de las reivindicaciones citadas anteriormente, caracterizado porque los componentes de circuito de conmutación analógicos y digitales comprenden elementos constructivos semiconductores con capas oxídicas para el aislamiento eléctrico, en especial con una capa de óxido de Gate, en donde al menos una de las capas de óxido de Gate de los componentes de circuito de conmutación analógicos está configurada más gruesa que la de los componentes de circuito de conmutación digitales.

11. Dispositivo sensorial según la reivindicación 10, caracterizado porque la capa de óxido de Gate del componente de circuito de conmutación analógico presenta un grosor de entre 9 y 15 nanómetros, la capa de óxido de Gate de la

EEPROM un grosor de entre 6 y 10 nanómetros y la capa de óxido de Gate de los restantes componentes de circuito de conmutación digitales un grosor de 1,5 a 3 nanómetros

12. Dispositivo sensorial según una de las reivindicaciones citadas anteriormente, caracterizado porque el convertidor analógico/digital (8) está configurado para convertir señales analógicas del componente de circuito de conmutación analógico en señales digitales para el componente de circuito de conmutación digital (2) y a la inversa, en especial adicionalmente como convertidor digital/analógico.

13. Procedimiento para producir un dispositivo sensorial según una de las reivindicaciones citadas anteriormente, caracterizado porque al menos una parte del procedimiento comprende un procedimiento de fabricación 200-nm-CMOS.

14. Procedimiento según la reivindicación 13, caracterizado porque se producen columnas subnominales y/o líneas subnominales mediante un procedimiento de cauterización bi-subnominal.

15. Dispositivo de detección (10), en especial dispositivo de vigilancia para vigilar el movimiento de un elemento de movimiento contra colisiones indeseadas con un objeto, caracterizado porque está previsto un dispositivo sensorial según una de las reivindicaciones 1 a 12 para detectar el objeto.

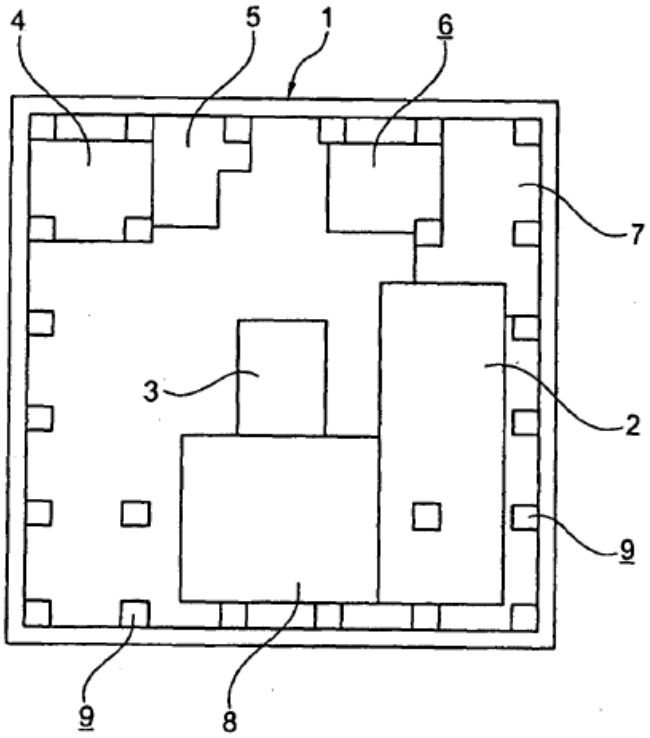

Fig. 1

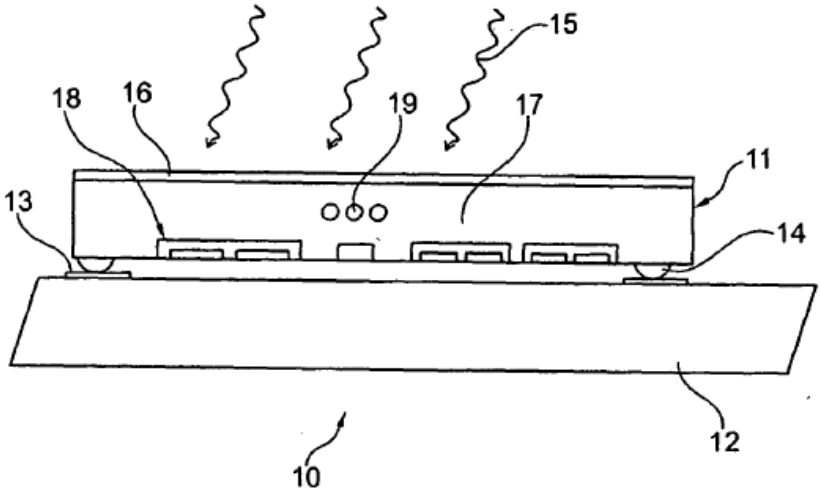

Fig. 2

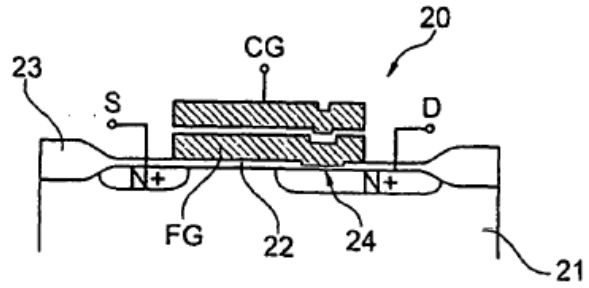

Fig. 3

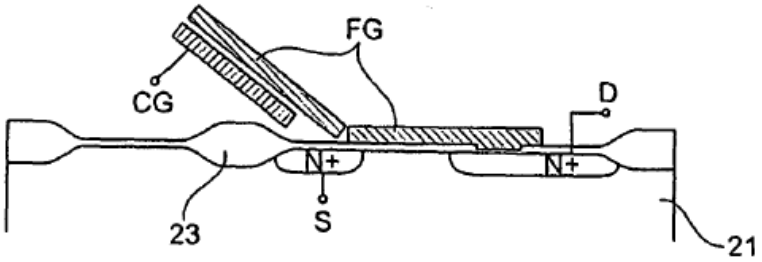

Fig. 4

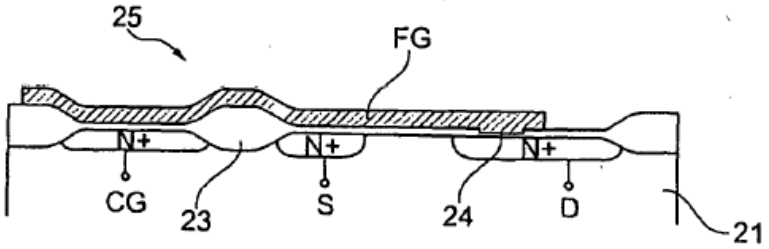

Fig. 5

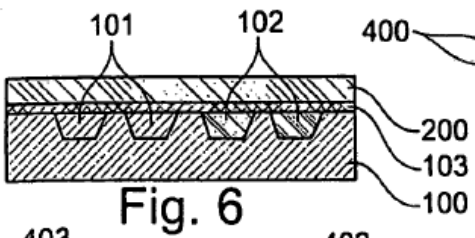

Fig. 6

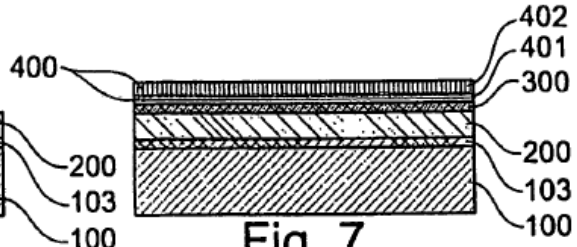

Fig. 7

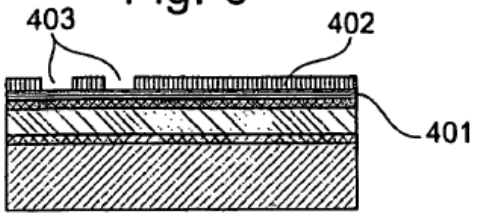

Fig. 8

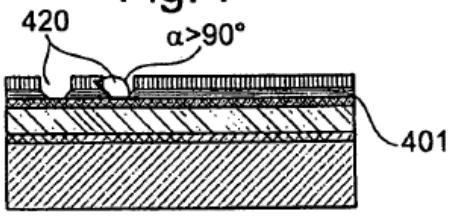

Fig. 9

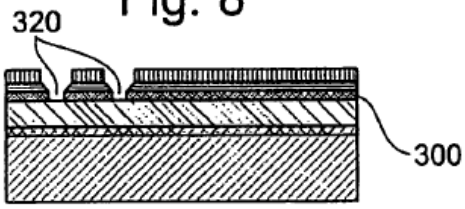

Fig. 10

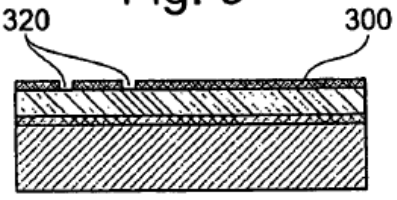

Fig. 11

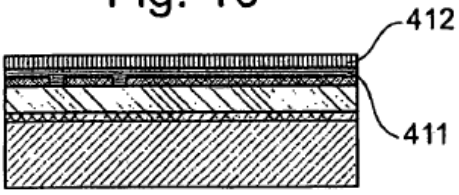

Fig. 12

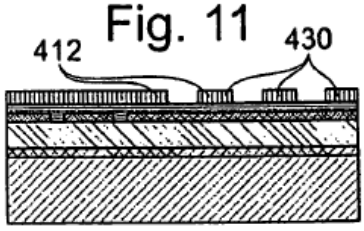

Fig. 13

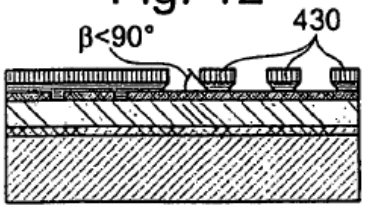

Fig. 14

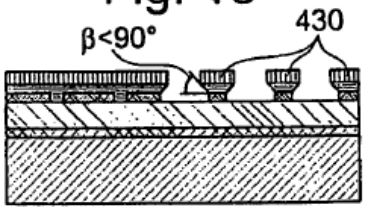

Fig. 15

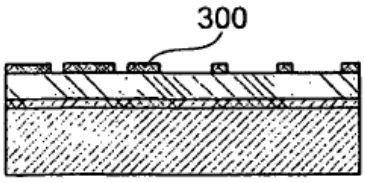

Fig. 16

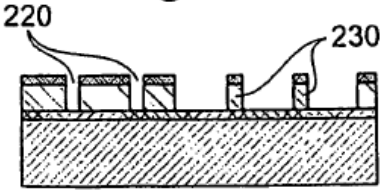

Fig. 17

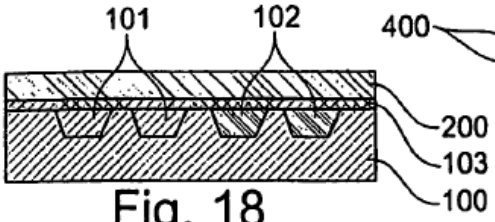

Fig. 18

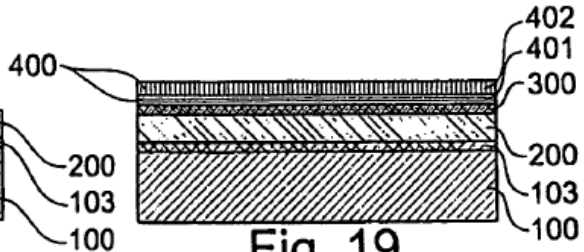

Fig. 19

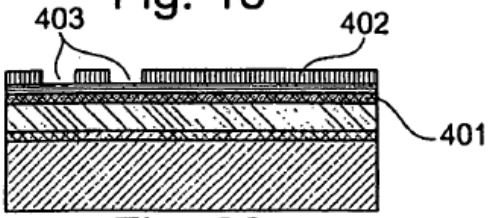

Fig. 20

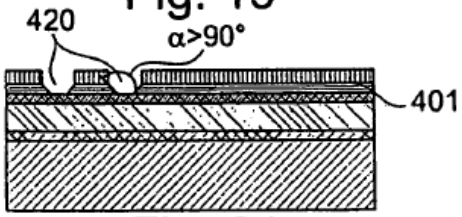

Fig. 21

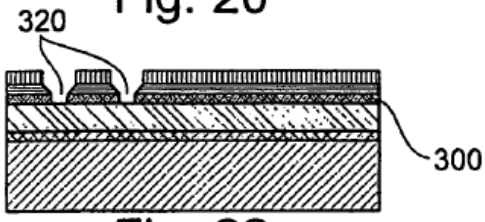

Fig. 22

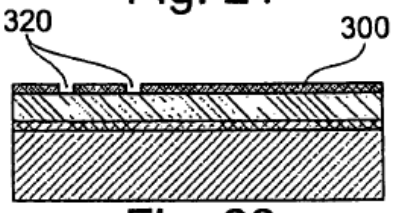

Fig. 23

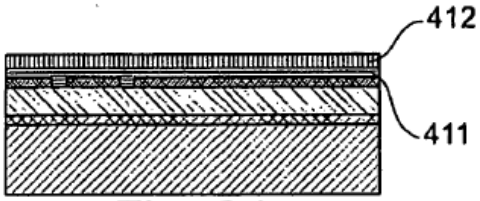

Fig. 24

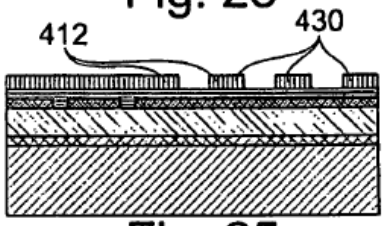

Fig. 25

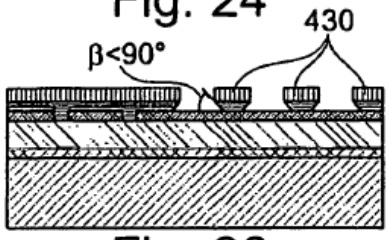

Fig. 26

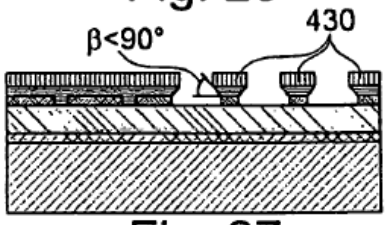

Fig. 27

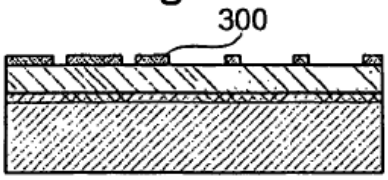

Fig. 28

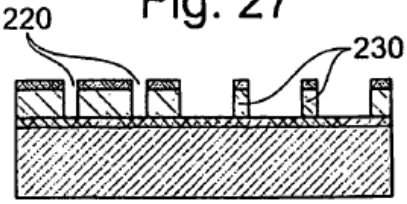

Fig. 29