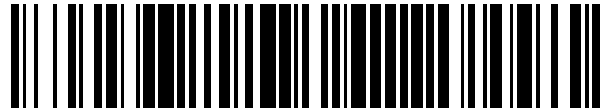


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 477 327**

51 Int. Cl.:

H04L 27/26 (2006.01)

H04L 7/04 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **30.09.2010 E 12170906 (7)**

97 Fecha y número de publicación de la concesión europea: **09.04.2014 EP 2498428**

54 Título: **Método, aparato y sistema para sincronización de horas**

30 Prioridad:

30.09.2009 CN 200910204972

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
16.07.2014

73 Titular/es:

**HUAWEI TECHNOLOGIES CO., LTD. (100.0%)
Huawei Administration Building Bantian
Longgang District, Shenzhen
Guangdong 518129, CN**

72 Inventor/es:

**FENG, RUZHOU;
LONG, GUOZHU y
XU, GUIJIN**

74 Agente/Representante:

LEHMANN NOVO, María Isabel

ES 2 477 327 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Método, aparato y sistema para sincronización de horas

5 Campo de la invención

La presente invención se refiere a una tecnología de comunicaciones y en particular, a un método, aparato y sistema para sincronización de horas.

10 Antecedentes de la invención

15 Con la aparición de las tecnologías de comunicaciones móviles de la tercera generación (3G) y tecnologías móviles digitales más avanzadas, son todavía mayores las necesidades de sincronización de horas. Para cumplir los requisitos de coste, seguridad y servicio, la sincronización de horas se hace más importante. Actualmente, la precisión de la sincronización de horas requerida por los servicios móviles es del orden de magnitud de microsegundos. Sin embargo, resulta difícil poner en práctica una sincronización de horas de alta precisión.

20 El protocolo de tiempos de precisión (PTP) de IEEE 1588 da a conocer un mecanismo básico para una sincronización de horas de precisión entre los denominados reloj maestro y reloj esclavo. El mecanismo necesita recoger suficiente información de marcas de tiempo enviada entre el reloj maestro y el reloj esclavo y ajustar la sincronización de horas entre el reloj maestro y el reloj esclavo en función de la información de marcas de tiempo recogida.

25 Durante la puesta en práctica de la presente invención, el inventor descubre los siguientes problemas en la técnica anterior: para la mayoría de los sistemas ópticos y de Ethernet, se puede utilizar una señal de pulsos de sincronización para iniciar operativamente la obtención de la información necesaria sobre marcas de tiempo. Por ejemplo, las marcas de tiempo se obtienen en el borde de una señal de trama transmitida y en el borde de una señal de trama recibida. Sin embargo, en los sistemas de transmisión de banda de paso que transmiten señales continuamente en unidades de símbolos, por ejemplo, sistemas basados en multitonos discretos (DMT) y sistemas basados en la multiplexación por división en frecuencias ortogonales (OFDM), no existe ninguna separación obvia entre símbolos y para el extremo receptor resulta difícil obtener la información de marca de tiempo, lo que dificulta la puesta en práctica de una sincronización de horas de precisión entre el reloj maestro y el reloj esclavo.

35 Hyuntae Cho et al: "Realización de un protocolo de tiempos de precisión a través de redes de área personal inalámbricas de baja tasa de transmisión" describe el diseño y puesta en práctica del protocolo de tiempos de precisión a través de redes de área personal inalámbrica de baja tasa de transmisión (LR-WPANs). Para conseguir una alta precisión en las redes LR-WPAN, se analizan los factores de latencia y de fluctuación en entornos inalámbricos y se establece como objetivo la reducción al mínimo de estos factores.

40 US 6 243 369 B1 describe un sistema de comunicación de datos bidireccional. "Existe un algoritmo que puede realizarse en un proceso de capas TC o MAC o en la lógica de inserción 340 de la Figura 8 para determinar la iniciación del punto de inserción, para una marca de tiempo. Este algoritmo está basado en la observación de que una trama FEQ en 64-QAM está constituida por 64 paquetes MPEG de 13 bytes y en 256-QAM, una trama FEQ está constituida por 50 paquetes MPEG de 6 bytes. Utilizando esta información, el algoritmo determina exactamente en dónde dentro del paquete de MPEG, en el que estará incorporado el mensaje de sincronización, insertar el mensaje de sincronización de modo que esté completamente encapsulado dentro del paquete de MPEG".

Sumario de la invención

50 Formas de realización de la presente invención dan a conocer un método, un aparato y un sistema para la sincronización de horas para poner en práctica la sincronización de horas entre el reloj maestro y el reloj esclavo en sistemas de comunicación que transmiten señales continuamente en unidades de símbolos.

55 Un método para sincronización de horas en un sistema de multiplexación por división de frecuencias ortogonales, OFDM, según cualquiera de las reivindicaciones 1 a 10.

Un aparato para sincronización de horas en un sistema de multiplexación por división de frecuencias ortogonales, OFDM, según cualquiera de las reivindicaciones 11 a 16.

60 Un sistema para sincronización de horas en un sistema de multiplexación por división de frecuencias ortogonales, OFDM, según cualquiera de las reivindicaciones 17 a 18.

65 En formas de realización de la presente invención, en sistemas de comunicación que transmiten señales en unidades de símbolos, una posición específica predeterminada de un símbolo específico se utiliza como el borde de iniciación operativa para obtener la información de marca de tiempo y la sincronización de horas se realiza entre el reloj maestro y el reloj esclavo en función de la información de marca de tiempo obtenida. De este modo, la sincronización de horas se

pone en práctica entre el reloj maestro y el reloj esclavo en sistemas de comunicación que transmiten señales continuamente en unidades de símbolos.

Breve descripción de los dibujos

5 Para un mejor conocimiento de la solución técnica dada a conocer en la presente invención o en la técnica anterior, los dibujos adjuntos para ilustrar las formas de realización de la presente invención o de la técnica anterior se proporcionan a continuación. Evidentemente, los dibujos adjuntos son solamente ejemplos y los expertos en esta técnica pueden deducir otros dibujos a partir de dichos dibujos adjuntos sin necesidad de esfuerzos creativos.

10 La Figura 1a ilustra un mecanismo básico para la sincronización de horas en un escenario operativo de aplicación en una forma de realización de la presente invención;

15 La Figura 1b es un diagrama de flujo de un método para sincronización de horas en una forma de realización de la presente invención;

La Figura 2 es un diagrama de flujo de otro método para sincronización de horas en una forma de realización de la presente invención;

20 La Figura 3 es un diagrama de flujo de otro método para sincronización de horas en una forma de realización de la presente invención;

La Figura 4a es un diagrama de flujo de otro método para sincronización de horas en una forma de realización de la presente invención;

25 La Figura 4b ilustra una primera instancia de aplicación de determinación de un desplazamiento temporal medio en una forma de realización de la presente invención;

30 La Figura 4c ilustra una segunda instancia de aplicación de determinación de un desplazamiento temporal medio en una forma de realización de la presente invención;

La Figura 5 es un primer diagrama esquemático que ilustra un sistema de línea de abonado digital (DSL) de transmisión de banda de paso en un escenario operativo de aplicación en una forma de realización de la presente invención;

35 La Figura 6 es un segundo diagrama esquemático que ilustra un sistema DSL de transmisión de banda de paso en un escenario operativo de aplicación en una forma de realización de la presente invención;

La Figura 7 representa una estructura de un aparato para sincronización de horas en una forma de realización de la presente invención;

40 La Figura 8 representa una estructura de otro aparato para sincronización de horas en una forma de realización de la presente invención y

45 La Figura 9 representa una estructura de un sistema para sincronización de horas en una forma de realización de la presente invención.

Descripción detallada de las formas de realización

50 La solución técnica dada a conocer por la presente invención se describe a continuación haciendo referencia a los dibujos adjuntos. Evidentemente, las formas de realización descritas a continuación son solamente ejemplos, sin cubrir todas las formas de realización de la presente invención. Los expertos en esta técnica pueden deducir otras formas de realización a partir de las formas de realización aquí dadas sin necesidad de realizar ningún esfuerzo creativo y todas dichas formas de realización están cubiertas en el alcance de protección de la presente invención.

55 La Figura 1a ilustra un mecanismo básico para sincronización de horas en un escenario operativo de aplicación en una forma de realización de la presente invención. Según se ilustra en la Figura 1a, el mecanismo básico para la sincronización de horas se puede describir brevemente como sigue:

60 El reloj maestro envía periódicamente un elemento de información de sincronización (Sync). Después de enviar la información Sync, el reloj maestro envía un elemento de información de seguimiento Follow_Up que incluye una marca de tiempo, en donde la marca de tiempo registra el tiempo real (en lo sucesivo referido como la marca de tiempo de envío maestra Tm1) del reloj maestro cuando el reloj maestro envía la información Sync. El reloj esclavo registra el tiempo (en adelante referido como la marca de tiempo de recepción esclava Ts1) del reloj esclavo cuando el reloj esclavo recibe la información Sync.

65

Después de recibir la información Sync, el reloj esclavo envía una solicitud de retraso (Delay_Req) que incluye una marca de tiempo al reloj maestro, en donde la marca de tiempo registra el tiempo (en adelante referido como la marca de tiempo de envío esclava Ts2) del reloj esclavo cuando el reloj esclavo envía la demanda Delay_Req 4. Después de recibir la demanda Delay_Req, el reloj maestro envía una respuesta de retraso (Delay_Resp) que incluye una marca de tiempo al reloj esclavo, en donde la marca de tiempo registra el tiempo (en adelante referido como la marca de tiempo de recepción maestra Tm2) del reloj maestro cuando el reloj maestro recibe el mensaje Delay_Req.

De este modo, cuando el reloj esclavo recibe el mensaje Delay_Resp, se obtiene cuatro marcas de tiempo, esto es, Tm1, Ts1, Ts2 y Tm2. El reloj esclavo puede calcular el desplazamiento entre el reloj maestro y el reloj esclavo y el retraso del enlace de transmisión en función de los valores de Tm1, Ts1, Ts2 y Tm2. El retraso del enlace de transmisión incluye un retraso del enlace de transmisión de enlace descendente (Delay1) y un retraso del enlace de transmisión de enlace ascendente (Delay2). El retraso del enlace de transmisión desde el reloj maestro al reloj esclavo es el Delay1 y el retraso del enlace de transmisión desde el reloj esclavo al reloj maestro es el Delay2. El desplazamiento temporal, el retraso Delay1 y el retraso Delay2 cumplen la relación siguiente:

$$\text{Desplazamiento} = Ts1 - Tm1 - \text{Delay1} \quad (1)$$

$$\text{Desplazamiento} = Ts2 - Tm2 - \text{Delay2} \quad (2)$$

Suponiendo que Delay1 es igual a Delay2, es decir Delay1 = Delay2, se puede obtener la fórmula siguiente:

$$\text{Desplazamiento} = (Ts1 + Ts2 - Tm1 - Tm2) / 2 \quad (3)$$

La hora de reloj del reloj esclavo se puede sincronizar con la hora de reloj del reloj maestro en función del desplazamiento calculado utilizando la fórmula (3).

En esta forma de realización, el mecanismo precedente se utiliza en sistemas de comunicación que transmiten señales en unidades de símbolos de sistemas OFDM. La separación entre símbolos es difícil de determinar porque los símbolos se transmiten continuamente en los sistemas OFDM. De este modo, para aplicar el mecanismo precedente a los sistemas OFDM, un borde de iniciación operativa para obtener información de marcas de tiempo necesita determinarse en estos sistemas de comunicación. En esta forma de realización, la posición específica de un símbolo específico se determina, en primer lugar, en el reloj maestro y en el reloj esclavo, es decir, la posición preestablecida del símbolo preestablecido se utiliza como el borde de iniciación operativa para obtener la información de marcas de tiempo.

La Figura 1 es un diagrama de flujo de un método para sincronización de horas en una forma de realización de la presente invención. En esta forma de realización, el método para la sincronización de horas se ejecuta por el dispositivo de reloj esclavo. Según se ilustra en la Figura 1a y en la Figura 1b, el método para la sincronización de horas en esta forma de realización incluye las etapas siguientes:

Etapa 11: Obtener una marca de tiempo de envío maestra, una marca de tiempo de recepción esclava, una marca de tiempo de envío esclava y una marca de tiempo de recepción maestra, en donde la marca de tiempo de envío maestra es la hora de reloj del reloj maestro que se recibe por el reloj esclavo y que es objeto de lectura por el reloj maestro en el momento del envío de una posición específica preestablecida de un primer símbolo específico, siendo la marca de tiempo de recepción esclava la hora de reloj del reloj esclavo que es objeto de lectura por el reloj esclavo en el momento de recibir la posición específica del primer símbolo específico, la marca de tiempo de envío esclava es la hora de reloj del reloj esclavo que es objeto de lectura por el reloj esclavo en el momento de envío de una posición específica de un segundo símbolo específico y la marca de tiempo de recepción maestra es la hora de reloj del reloj maestro que es objeto de lectura por el reloj maestro en el momento de recibir la posición específica del segundo símbolo específico.

En sistemas que transmiten señales continuamente en unidades de símbolos, la posición específica de un símbolo específico se puede preestablecer para iniciar operativamente la lectura de la hora de reloj local. La posición puede ser la posición inicial del símbolo. La posición inicial del símbolo puede ser la posición después del prefijo cíclico del símbolo. Durante la puesta en práctica real, la posición después de la protección de interferencia intersímbolos (ISI) es la posición inicial del símbolo. Además, el final del símbolo o cualquier posición intermedia del símbolo se puede utilizar como la posición específica para iniciar operativamente la obtención de la marca de tiempo.

Para realizar la sincronización de horas entre el reloj maestro y el reloj esclavo, la lectura de la marca de tiempo de envío maestra, marca de tiempo de recepción maestra, marca de tiempo de envío esclava y marca de tiempo de recepción esclava se inicia en las posiciones correspondientes del símbolo. Es decir, los Tm1, los Ts1, los Ts2 y los Tm2 ilustrados en la Figura 1a se obtienen en este momento. Los Tm1 y Tm2 que el reloj maestro lee en la posición específica del primer símbolo específico y el segundo símbolo específico puede transmitirse en mensajes relacionados ilustrados en la Figura 1a y los mensajes se envían al homólogo. De este modo, el reloj esclavo puede obtener los Tm1, Ts1, Ts2 y Tm2 en función de las posiciones específicas del reloj esclavo en el primer símbolo específico y el segundo símbolo específico, es decir, el Ts1 y el Ts2.

Etapa 12: Ajustar la hora de reloj del reloj esclavo en función de las marcas de tiempo obtenidas para sincronizar con la hora de reloj del reloj maestro.

5 Según T_{m1} , T_{s1} , T_{s2} y T_{m2} , el desplazamiento entre la hora de reloj del reloj maestro y la hora de reloj del reloj esclavo se pueden calcular utilizando la fórmula (3). La hora de reloj del reloj esclavo se ajusta en función del desplazamiento calculado, de modo que la hora de reloj del reloj esclavo esté sincronizada con la hora de reloj del reloj maestro.

10 En esta forma de realización, en sistemas de comunicación que transmiten señales en unidades de símbolos, se utiliza una posición específica predeterminada de un símbolo específico como el borde de iniciación operativa para obtener información de marcas de tiempo; cuando se alcanza la posición específica del símbolo específico, la acción de obtener la marca de tiempo de envío maestra, la marca de tiempo de recepción esclava, se inicia la marca de tiempo de envío esclava o la marca de tiempo de recepción maestra se inicia y el tiempo se sincroniza entre el reloj maestro y el reloj esclavo en función de la información de marca de tiempo obtenida. De este modo, la sincronización de horas se pone en práctica entre el reloj maestro y el reloj esclavo en el sistema que transmite señales continuamente en unidades de símbolos.

20 La Figura 2 es un diagrama de flujo de otro método para sincronización de horas en una forma de realización de la presente invención. En esta forma de realización, el método para la sincronización de horas se ejecuta por el dispositivo de reloj maestro. Según se indica en Figura 2, el método para sincronización de horas en esta forma de realización incluye las etapas siguientes:

25 Etapa 21: Obtener una marca de tiempo de envío maestra y una marca de tiempo de recepción maestra, en donde la marca de tiempo de envío maestra es la hora de reloj del reloj maestro que es objeto de lectura por el reloj maestro en el momento de enviar una posición específica preestablecida de un primer símbolo específico y la marca de tiempo de recepción maestra es la hora de reloj del reloj maestro que es objeto de lectura por el reloj maestro en el momento de recibir una posición específica preestablecida de un segundo símbolo específico.

30 Las posiciones específicas del primer símbolo específico y del segundo símbolo específico están preestablecidas para iniciar operativamente el reloj maestro o el reloj esclavo para efectuar la lectura de la hora de reloj local. Por ejemplo, la posición específica del primer símbolo específico se utiliza para iniciar operativamente el reloj maestro para efectuar la lectura de la hora de reloj local (es decir, el T_{m1}) en el momento de enviar la posición específica del primer símbolo específico y la posición específica del segundo símbolo específico se utiliza para iniciar operativamente el reloj maestro para efectuar la lectura de la hora de reloj local (es decir, T_{m2}) en el momento de la recepción de la posición específica del segundo símbolo específico. El primer símbolo específico es distinto del segundo símbolo específico pero las posiciones específicas de los dos símbolos específicos pueden ser las mismas. Por ejemplo, la posición inicial del primer símbolo específico y la posición inicial del segundo símbolo específico se pueden preestablecer para las posiciones específicas del primer símbolo específico y del segundo símbolo específico, respectivamente.

40 Etapa 22: Enviar la marca de tiempo de envío maestra y la marca de tiempo de recepción maestra al reloj esclavo, de modo que el reloj esclavo ajuste la hora de reloj del reloj esclavo para sincronizar la hora de reloj del reloj maestro.

45 La posición específica del primer símbolo específico se utiliza también para iniciar operativamente el reloj esclavo para efectuar la lectura de tiempo de reloj local (es decir, el T_{s1}) en el momento de la recepción de la posición específica del primer símbolo específico. La posición específica del segundo símbolo específico se utiliza también para iniciar operativamente el reloj esclavo para efectuar la lectura de la hora de reloj local (es decir, el T_{s2}) en el momento de enviar la posición específica del segundo símbolo específico.

50 El reloj esclavo puede ajustar la hora de reloj en el reloj esclavo en función de los valores T_{m1} , T_{s1} , T_{s2} y T_{m2} para sincronizar con la hora de reloj del reloj maestro. Los detalles correspondientes se proporcionan en la etapa 12 representada en la Figura 1b.

55 En esta forma de realización, en sistemas de comunicación que transmitan señales en unidades de símbolos, la posición específica predeterminada de un símbolo específico se utiliza como el borde del iniciador operativo para obtener la información de la marca de tiempo; cuando la posición específica del símbolo específico se alcanza, se inicia la acción de lectura de la marca de tiempo y el reloj maestro envía la marca de tiempo leída al reloj esclavo, de modo que el reloj esclavo se sincronice con el tiempo del reloj maestro. De este modo, en sistemas que transmiten señales en unidades de símbolos, la sincronización de horas se pone en práctica entre el reloj maestro y el reloj esclavo.

60 La Figura 3 es un diagrama de flujo de otro método para sincronización de horas en una forma de realización de la presente invención. En esta forma de realización, el símbolo de la marca de tiempo obtenida se corrige en función de la información de fase de sub-portadoras que forman el símbolo específico, por ejemplo, la información de fase de una portadora única. Según se ilustra en la Figura 3, el método para la sincronización de horas, en esta forma de realización, incluye las etapas siguientes:

65 Etapa 31: El reloj maestro realiza la lectura de la hora de reloj local (es decir, el T_{m1}) del reloj maestro en el momento de enviar una posición específica de un primer símbolo específico y envía el T_{m1} al reloj esclavo.

Etapa 32: El reloj esclavo realiza la lectura de la hora de reloj local (es decir, la marca de tiempo de recepción esclava $Ts1'$) del reloj esclavo en el momento de recibir la posición específica del primer símbolo específico.

En esta forma de realización, la posición específica del primer símbolo específico o un segundo símbolo específico puede ser la posición inicial del símbolo específico. Cuando el reloj maestro o el reloj esclavo es el extremo receptor que recibe la información de sincronización, se puede utilizar un algoritmo anterior para determinar la posición inicial del símbolo (es decir, el algoritmo de sincronización de símbolos) para calcular la posición inicial del símbolo específico y la marca de tiempo de recepción maestra o la marca de tiempo de recepción esclava se obtiene en la posición inicial del símbolo específico.

Sin embargo, debido a impactos de factores tales como ruido, no linealidad de canales y límite de la tasa de muestreo, la posición inicial del símbolo específico obtenido utilizando el algoritmo de sincronización de símbolos puede ser algo distinta de la posición inicial real del símbolo específico. En particular en bandas de enlace ascendente con bajas frecuencias, la linealidad de respuesta de frecuencia del canal, en estas bandas, es muy deficiente debido a la tasa de muestreo baja, lo que causa un gran error en el cálculo de la posición inicial. Si se utiliza el algoritmo de sincronización de símbolos para calcular la posición inicial del símbolo, se obtienen los valores de $Ts1'$ y $Tm2'$. El error de desplazamiento basado en $Ts1'$ o $Tm2'$ se puede incrementar, con lo que se reduce la precisión de la sincronización de horas entre el reloj esclavo y el reloj maestro. Para aumentar la precisión de la sincronización de horas entre el reloj esclavo y el reloj maestro, se puede realizar la corrección de símbolos en la posición específica del símbolo específico. En esta forma de realización, el símbolo de la marca de tiempo se corrige en función de la información de fase de sub-portadoras que forman el símbolo específico; por ejemplo, la información de fase de una portadora única.

Etapa 33: El reloj esclavo obtiene una diferencia de fase $\Delta\phi$ de cualquiera de las sub-portadoras que forman el primer símbolo específico relativo a la posición específica del símbolo específico en el reloj maestro y en el reloj esclavo.

El símbolo específico suele consistir en múltiples sub-portadoras. En esta etapa, la diferencia de fase es una diferencia de fase de cualquiera de las sub-portadoras relativas a la posición inicial del símbolo específico en el reloj maestro y en el reloj esclavo. La información de inicialización o información de ecualizador del dominio de la frecuencia (FEQ) del dispositivo receptor en el reloj maestro o en el reloj esclavo, transmite la diferencia de fase de la sub-portadora en el reloj maestro y en el reloj esclavo. De este modo, la diferencia de fase de cualquier sub-portadora relativa a la posición inicial del símbolo específico en el reloj maestro y el reloj esclavo se puede pre-obtener en función de la información de inicialización o la información de FEQ del dispositivo receptor en el reloj maestro o en el reloj esclavo.

Ahora bien, la diferencia de fase se puede obtener en función de la fase de la señal sub-portadora relativa a la posición inicial del símbolo en un lado y la fase de la señal sub-portadora relativa a la posición inicial calculada del símbolo en el otro lado. Más concretamente, la fase de la señal de sub-portadora relativa a la posición inicial del símbolo es ya conocida cuando el dispositivo de reloj maestro o el dispositivo de reloj esclavo envía algunas señales específicas durante la inicialización. Por ejemplo, si la fase de una señal de sub-portadora, relativa a la posición inicial del símbolo específico es cero grados, la fase de la señal sub-portadora relativa a la posición inicial calculada del símbolo específico en el reloj esclavo puede ser no cero grados, por ejemplo, 45 grados, puesto que existen algunos errores entre la posición inicial calculada del símbolo específico y la posición inicial real del símbolo específico. En este caso, la diferencia de fase de la señal de sub-portadora a la posición inicial del símbolo específico en el reloj maestro y en el reloj esclavo se puede obtener en esta forma de realización, por ejemplo, $\Delta\phi = 45^\circ$.

Para aumentar la fiabilidad y precisión en el proceso de corrección y para reducir los impactos negativos causados por factores tales como ruido selectivo de la frecuencia, una señal sub-portadora con una mejor relación señal/ruido se puede seleccionar para realizar la corrección de símbolos.

Etapa 34: El reloj esclavo determina el desplazamiento temporal Δt correspondiente a $\Delta\phi$.

Por ejemplo, la diferencia de fase obtenida ($\Delta\phi = 45^\circ$) se convierte en el Δt . De forma opcional, el Δt es igual a la diferencia de fase dividida por la velocidad angular.

Etapa 35: El reloj esclavo corrige el valor de $Ts1'$ en función del Δt y obtiene el $Ts1$.

El desplazamiento temporal calculado por el reloj esclavo en función de las sub-portadoras que forman el primer símbolo específico se utilizan para corregir el $Ts1'$. El desplazamiento temporal calculado por el reloj maestro en función de las sub-portadoras que forman el segundo símbolo específico se utiliza para corregir el $Tm2'$. La etapa de realizar la corrección de símbolos en el $Ts1'$ o el $Tm2'$ puede incluir: substrae el Δt desde el $Ts1'$ o el $Tm2'$ y obtener el $Ts1$ o el $Tm2$.

En esta etapa, los valores de $Ts1'$ y $Tm2'$ que se obtienen en la posición específica del símbolo específico con un gran error se corrigen para los $Ts1$ y $Tm2$ que se obtienen en la posición específica real del símbolo específico.

Etapa 36: El reloj esclavo efectúa la lectura de la hora de reloj local (es decir, el $Ts2$) del reloj esclavo en el momento de envío de la posición específica del segundo símbolo específico y envía el segundo símbolo específico al reloj maestro.

Etapa 37: El reloj maestro efectúa la lectura de la hora de reloj local (es decir, el $Tm2'$) del reloj maestro en el momento de recibir la posición específica del segundo símbolo específico.

5 Etapa 38: El reloj maestro determina un desplazamiento temporal correspondiente a la diferencia de fase de cualquiera de las sub-portadoras que forman el segundo símbolo específico relativo a la posición específica del símbolo específico en el reloj maestro y en el reloj esclavo, corrige el $Tm2'$ en función del desplazamiento temporal y obtiene el $Tm2$.

10 En esta etapa, el método para corregir el $Tm2'$ por el reloj maestro es similar al método para corregir el $Ts1'$ por el reloj esclavo en la etapa 33 a etapa 35 y no se describirá con más detalle a continuación.

Etapa 39: El reloj maestro envía el $Tm2$ al reloj esclavo.

15 Etapa 310: El reloj esclavo ajusta la hora de reloj del reloj esclavo en función del $Tm1$, $Ts2$, el $Ts1$ y el $Tm2$ para sincronizar con la hora de reloj del reloj maestro.

20 Si los valores de $Tm1$, $Ts2$, $Ts1$ y $Tm2$ se sustituyen en la fórmula (3) se obtiene el desplazamiento entre el reloj maestro y el reloj esclavo. La hora de reloj del reloj esclavo se ajusta en función del desplazamiento para sincronizar con la hora de reloj del reloj maestro.

25 En esta forma de realización, el $Tm2'$ y el $Ts1'$ se corrigen en función del desplazamiento temporal correspondiente a la diferencia de fase de una portadora única en el reloj maestro y el reloj esclavo, de modo que el $Tm2$ y el $Ts1$ son los más próximos a las marcas de tiempo que se obtienen por el extremo receptor en la posición específica real del símbolo específico. De este modo, el error del desplazamiento temporal entre el reloj maestro y el reloj esclavo se reduce y se mejora la precisión de la sincronización de horas entre el reloj esclavo y el reloj maestro.

30 La Figura 4a es un diagrama de flujo de otro método para la sincronización de horas en una forma de realización de la presente invención. En esta forma de realización, los símbolos de las marcas de tiempo obtenidas se corrigen en función de la información de fase de las sub-portadoras que forman los símbolos específicos. Por ejemplo, la información de fase de al menos dos portadoras. Según se ilustra en la Figura 4a, el método para la sincronización de horas, en esta forma de realización, incluye las etapas siguientes:

Las etapas 41 a 42 son similares a las etapas 31 a 32 y no se describirán con mayor detalle.

35 Etapa 43: El reloj esclavo obtiene diferencias de fase de al menos dos sub-portadoras que forman el primer símbolo específico relativo a la posición específica del símbolo específico en el reloj maestro y en el reloj esclavo.

40 Si el error entre la posición específica calculada del símbolo específico y la posición específica real del símbolo específico es mayor que un periodo de sub-portadora, el símbolo puede corregirse en función de la información de fase de un grupo de sub-portadoras (por ejemplo, dos o más sub-portadoras). El método para obtener la diferencia de fase de cualquiera de las sub-portadoras en esta etapa es similar a la etapa 33 y no se describe con más detalle a continuación.

45 Etapa 44: El reloj esclavo determina el desplazamiento temporal medio de cada diferencia de fase, corrige el $Ts1'$ en función del desplazamiento temporal medio y obtiene el $Ts1$.

50 La Figura 4b ilustra la primera instancia de aplicación de determinación del desplazamiento temporal medio en una forma de realización de la presente invención. La coordenada horizontal del subgráfico en la esquina superior izquierda de la Figura 4b se refiere al número de secuencia de sub-portadoras y la coordenada vertical se refiere a la fase. Para aumentar la precisión de la sincronización de horas de todas las sub-portadoras que forman símbolos, dos o más sub-portadoras con una mejor relación de señal a ruido y respuesta de frecuencia lineal se pueden seleccionar en esta disposición. Es decir, cada portadora que transmite este grupo de sub-portadoras tiene un desplazamiento temporal aproximadamente igual. El subgráfico en la esquina superior derecha de la Figura 4b muestra que un algoritmo de procesamiento de números se utiliza para ajustar la curva en la subgráfica en la esquina superior izquierda de la Figura 4b en una línea recta. Por ejemplo, el algoritmo de errores cuadráticos medios mínimos se puede utilizar para ajustar la subgráfica en la esquina superior izquierda de la Figura 4b en la línea recta representada en la subgráfica en la esquina superior derecha de la Figura 4b. La subgráfica en la esquina inferior derecha de la Figura 4b se refiere a la pendiente de la curva en la esquina superior de la Figura 4b. La subgráfica en la esquina superior izquierda de la Figura 4b se refiere al desplazamiento temporal de cada sub-portadora que está cubierta desde la pendiente mostrada en la subgráfica en la esquina inferior derecha de la Figura 4b. Si el grupo seleccionado de sub-portadoras tiene una buena linealidad de respuesta de frecuencia, el desplazamiento temporal correspondiente a la diferencia de fase de cada sub-portadora es aproximadamente igual, lo que se representa por una línea recta en la subgráfica en la esquina inferior izquierda de la Figura 4b. El desplazamiento temporal medio Δt se calcula en función de todos los desplazamientos temporales; la corrección de símbolos se realiza en la posición específica calculada del símbolo específico y la posición específica corregida del símbolo específico se obtiene de este modo.

65

La Figura 4c ilustra la segunda instancia de aplicación de la determinación del desplazamiento temporal medio en una forma de realización de la presente invención. Si cada sub-portadora en un grupo de sub-portadoras tiene una respuesta de frecuencia lineal deficiente, el método representado en la Figura 4c se puede utilizar para determinar el desplazamiento temporal medio correspondiente a la información de fase de cada sub-portadora para reducir el error corrección de símbolos. La diferencia entre el método en la Figura 4b y el método en la Figura 4c es como sigue: en la Figura 4c, la subgráfica en la esquina superior izquierda se convierte en la gráfica de pendiente en la esquina inferior derecha, el desplazamiento temporal de cada sub-portadora en la esquina inferior izquierda de la Figura 4c se obtiene en función del gráfico de la pendiente.

Una vez obtenido el desplazamiento temporal de cada portadora, el valor medio de todos los desplazamientos temporales se calcula y se obtiene el desplazamiento temporal medio Δt . Por ejemplo, se calcula el valor medio de cinco desplazamientos temporales mostrado en la subgráfica en la esquina inferior izquierda de la Figura 4c y se obtiene el desplazamiento temporal medio Δt . La corrección de símbolos se realiza en la marca de tiempo de recepción esclava o la marca de tiempo de recepción maestra en función del valor de Δt . Por ejemplo, el Δt se sustrae del valor de $Ts1'$ o del $Tm2'$ obtenido y se obtiene el $Ts1$ o el $Tm2$.

En esta etapa, el reloj esclavo corrige el $Ts1'$ que se obtiene por el reloj esclavo en la posición específica calculada del símbolo específico con un gran error para el $Ts1$ que se obtiene en la posición específica real del símbolo específico.

Las etapas 45 a 46 son similares a las etapas 36 a 37 y no se describen con más detalle en esta descripción.

Etapa 47: El reloj maestro determina un desplazamiento temporal medio correspondiente a la diferencia de fase de al menos dos sub-portadoras que forman el segundo símbolo específico relativo a la posición específica del símbolo específico en el reloj maestro y el reloj esclavo, corrige el valor de $Tm2'$ según el desplazamiento temporal medio y obtiene el $Tm2$.

En esta etapa, el método para corregir el $Tm2'$ por el reloj maestro es similar al método para corregir el $Ts1'$ por el reloj esclavo en la etapa 43 a la etapa 44 y no se describirá aquí con más detalle.

En esta etapa, el reloj maestro corrige el $Tm2'$ que se obtiene en la posición específica calculada del símbolo específico con un gran error para el $Tm2$ que se obtiene en la posición específica real del símbolo específico.

Las etapas 48 a 49 son similares a las etapas 39 a 310 y se no se describirán con más detalle.

En estas forma de realización, los valores de $Tm2'$ y de $Ts1'$ se corrigen en función al desplazamiento temporal medio correspondiente a la diferencia de fase de cada portadora en un grupo de al menos dos sub-portadoras que forman el primero segundo símbolo específico relativo al reloj maestro y al reloj esclavo, de modo $Tm2$ y $Ts1$ sean lo más próximo posible a la marca de tiempo obtenida en la posición específica real del símbolo específico. De este modo, el error de desplazamiento temporal entre el reloj maestro y el reloj esclavo se reduce y se mejora la precisión de la sincronización de horas entre el reloj esclavo y el reloj maestro. En esta forma de realización, el símbolo se puede corregir cuando el error entre la posición específica calculada del símbolo específico y la posición específica real del símbolo específico es mayor que un periodo de sub-portadora, con lo que se mejora la precisión de la sincronización de horas.

Las formas de realización precedentes, representadas en la Figura 1a a Figura 4c, se describen suponiendo que el retraso $Delay1$ es igual al $Delay2$. Si el retraso $Delay1$ no es igual al $Delay2$, la relación de mapeado de correspondencia entre el $Delay1$ y el $Delay2$ necesita determinarse para calcular el desplazamiento en función del mecanismo básico representado en la Figura 1a y la fórmula (1) y la fórmula (2). Es decir, el desplazamiento necesita calcularse en función de los valores de $Tm1$, $Ts1$, $Ts2$ y $Tm2$ y la relación de mapeado de correspondencia entre el retraso $Delay1$ y el $Delay2$. A continuación, el reloj esclavo ajusta la hora de reloj local utilizando el desplazamiento para sincronizar con la hora de reloj local del reloj maestro.

A continuación se describe la relación de mapeado de correspondencia entre el retraso $Delay1$ y el $Delay2$ con referencia a la línea de abonado digital (DSL) de la transmisión de banda de paso.

La tecnología de DSL es una tecnología de transmisión de alta velocidad que transmite datos a través de un cable de pares trenzados. La línea DSL de transmisión de banda de paso incluye una línea de abonado digital asimétrica (ADSL) y una línea de abonado digital de muy alta velocidad (VDSL). Varias líneas VDSLs de transmisión de banda de paso realizan la modulación y demodulación utilizando la tecnología de modulación de DMT.

La Figura 5 es el primer diagrama esquemático que ilustra un sistema de DSL de transmisión de banda de paso en un escenario operativo de aplicación en una forma de realización de la presente invención. Según se ilustra en la Figura 5, el sistema DSL de transmisión de banda de paso incluye una unidad de oficina central (CO) y un equipo de instalaciones del cliente (CPE). La unidad CO y el equipo CPE transmiten datos a través de un cable de pares trenzados. La unidad CO está situada en el reloj maestro y el equipo CPE está situado en el reloj esclavo. La hora de reloj del CPE necesita sincronizarse con la hora de reloj de la CO.

La CO o el CPE se pueden dividir en tres subcapas sobre un medio físico, esto es, subcapa de convergencia dependiente del protocolo de transporte, subcapa de TC dependiente de medios físicos (PMD-TC) y subcapa dependiente de medios físico (PMD). Puesto que el retraso de ruta causado por el cable de pares trenzados entre la CO y el CPE es pequeño, los dos extremos del cable de pares trenzados se pueden utilizar como puntos de referencia para la lectura de la información del reloj local bajo circunstancias similares, esto es, la obtención de las marcas de tiempo. Sin embargo, ambos extremos del cable de pares trenzados y el circuito híbrido que está adaptado para convertir una señal analógica en dos señales de línea telefónica no suelen soportar las funciones de lectura y de escritura. Por lo tanto, en esta forma de realización, las marcas de tiempo se obtiene en una subcapa cerca del cable de pares trenzados (es decir, la subcapa de PMD), con el fin de reducir el error de desplazamiento causado por el retraso del dispositivo y para mejorar la precisión de la sincronización de horas.

La Figura 6 es un segundo diagrama esquemático que ilustra un sistema DSL de transmisión de banda de paso en un escenario operativo de aplicación en una forma de realización de la presente invención. En la Figura 6, solamente se ilustra el dispositivo de subcapa de PMD en la CO y el CPE en el sistema DSL. El dispositivo de subcapa PMD en la CO incluye un circuito de envío de señal digital de CO, un circuito de envío de señal analógica de CO, un circuito de recepción de señal digital de CO y un circuito de recepción de señal analógica de CO. El dispositivo de subcapa de PMD en el CPE incluye un circuito de envío de señal digital de CPE, un circuito de envío de señal analógica de CPE, un circuito receptor de señal digital CPE y un circuito receptor de señal analógica de CPE. Los retrasos generados por el circuito de envío de señal digital de CO, el circuito de recepción de señal digital de CO, el circuito de envío de señal digital de CPE y el circuito de recepción de señal digital de CPE pueden obtenerse directamente utilizando la información de diseño del circuito existente, el método de prueba o el método de emulación. Los retrasos generados por estos circuitos se denominan información de retraso de dispositivos.

En el enlace descendente desde la CO al CPE, los retrasos generados incluyen el retraso Δt_1 del circuito de envío de señal digital de CO, el retraso Δt_2 del circuito de envío de señal analógica de CO, el retraso Δt_3 de la ruta de enlace descendente, el retraso $\Delta t_2'$ del circuito receptor de señal analógica de CPE y el retraso $\Delta t_1'$ del circuito receptor de señal digital de CPE. Δt_1 y Δt_2 se refieren a la información de retraso del dispositivo maestro. $\Delta t_2'$ y $\Delta t_1'$ se refieren a la información de retraso del dispositivo esclavo y Δt_3 se refiere a la información de retraso de ruta de enlace descendente. Por lo tanto, el retraso Delay1 cumple la fórmula siguiente:

$$Delay1 = \Delta t_1 + \Delta t_2 + \Delta t_3 + \Delta t_2' + \Delta t_1' \quad (4)$$

En el enlace ascendente desde el equipo CPE a la unidad CO, los retrasos generados incluyen el retraso Δt_4 del circuito receptor de señal digital de CO, el retraso Δt_5 del circuito receptor de señal analógica de CO, el retraso Δt_6 de la ruta de enlace ascendente, el retraso $\Delta t_5'$ del circuito de envío de señal analógica de CPE y el retraso $\Delta t_4'$ del circuito de envío de señal digital de CPE. Δt_4 y Δt_5 se refieren a la información de retraso del dispositivo maestro. $\Delta t_5'$ y $\Delta t_4'$ se refieren a la información de retraso del dispositivo esclavo y Δt_6 se refiere a la información de retraso de ruta de enlace ascendente. Por lo tanto, el retraso Delay2 cumple la fórmula siguiente:

$$Delay2 = \Delta t_4 + \Delta t_5 + \Delta t_6 + \Delta t_5' + \Delta t_4' \quad (5)$$

En general, el retraso Delay1 no es igual al retraso Delay2. La diferencia entre el Delay1 y el Delay2 suele ser mayor que $1 \mu\text{S}$, lo que afecta a la precisión de la sincronización de horas, en gran medida. En aplicaciones, la relación de mapeado de correspondencia entre el retraso Delay1 y el retraso Delay2 puede procesarse de forma aproximada y la relación de funciones entre el Delay1 y el Delay2 se establece. Por ejemplo:

$$Delay2 = f(Delay1) \quad (6)$$

En la fórmula (6), la función f puede ser una función lineal o no lineal. Posteriormente, f se cambia a una función lineal para simplificar el cálculo del desplazamiento.

Durante la puesta en práctica de la presente invención, el inventor mide y analiza los retrasos (mostrados en la fórmula (4)) en la Figura 6 utilizando el método de emulación de circuitos o medición. El inventor encuentra el resultado siguiente: los retrasos Δt_2 y Δt_5 que ocurren cuando el circuito de envío de la señal analógica de CO y el circuito de recepción de señal analógica de CO procesan diferentes sub-portadoras están próximos a un valor fijo; los retrasos $\Delta t_2'$ y $\Delta t_5'$, que se producen cuando el circuito de envío de señal analógica de CPE y el circuito receptor de señal analógica de CPE procesan diferentes sub-portadoras que están próximas a un valor fijo. Comprobando las características del cable de pares trenzados, el inventor encuentra que el retraso Δt_3 de ruta de enlace descendente y el retraso Δt_6 de la ruta de enlace ascendente del cable de pares trenzados tienen relaciones específicas en cada punto de frecuencia. Por ejemplo,

$$Delay(48 \pm 16 \times 4,3125 \text{ KHz}) \approx 1,07 \times Delay(96 \pm 16 \times 4,3125 \text{ KHz}) \quad (7)$$

Esta fórmula significa que el tiempo para transmitir la señal próxima de $48 \times 4,3125 \text{ KHz}$ de enlace ascendente, en el cable de pares trenzados, es 1,07 veces mayor que el necesario para transmitir la señal próxima de $96 \times 4,3125 \text{ KHz}$.

Basado en el análisis precedente, la fórmula (6) se puede simplificar como sigue:

$$Delay2 = a * Delay1 + b \quad (8)$$

5 En la fórmula (8), el retraso Delay1 puede ser un retraso de una señal de enlace descendente en el cable de pares trenzados y el retraso Delay2 puede ser el retraso de una señal de enlace ascendente en el cable de pares trenzados; a y b se refieren a coeficientes fijos, cuyos valores específicos pueden obtenerse en función de los retrasos de los dispositivos de enlace descendente y de enlace ascendente y de las características de retraso de las líneas de enlace ascendente y enlace descendente.

10

Si se combinan las fórmulas (1), (2) y (8), se puede calcular el desplazamiento.

Como alternativa, cada marca de tiempo puede pre-corrigerse en función del retraso del dispositivo con el fin de realizar la sincronización de horas en función de cada marca de tiempo corregida. Los valores Tm1, Ts1, Ts2 y Tm2, representados en la Figura 6, se refieren a las marcas de tiempo obtenidas a la entrada de la subcapa de PMD. En esta forma de realización, las marcas de tiempo obtenidas se pueden corregir en función de la información del retraso del dispositivo de la subcapa de PMD, de modo que las marcas de tiempo corregidas se obtienen en ambos extremos del cable de pares trenzados. Por ejemplo, las marcas de tiempo después de que se considere el retraso del dispositivo son como sigue:

15

$$Tm1'' = Tm1 + \Delta t1 + \Delta t2 \quad (9)$$

$$Ts1'' = Ts1 - (\Delta t1' + \Delta t2') \quad (10)$$

20

$$Tm2'' = Tm2 - (\Delta t4 + \Delta t5) \quad (11)$$

$$Ts2'' = Ts2 + (\Delta 4' + \Delta 5') \quad (12)$$

25

En este caso, los retrasos Delay2 y Delay1 son equivalentes a los retrasos Delay2' y Delay1' en ambos extremos del cable de pares trenzados, en donde los retrasos Delay2' y Delay1' se refieren al retraso de ruta de enlace ascendente y retrasos de ruta de enlace descendente del cable de pares trenzados. Según las fórmulas 1, 2, 4 y 5 y 9 a 12, se pueden obtener las fórmulas siguientes:

30

$$Delay2' = a * Delay1' \quad (13)$$

35

$$Desplazamiento = Ts1'' - Tm1'' - Delay1' \quad (14)$$

$$Desplazamiento = Ts2'' - Tm2'' + Delay2' \quad (15)$$

40

En la fórmula (13), a se refiere a un coeficiente fijo, cuyo valor específico puede obtenerse en función de las características del retraso de las líneas de enlace ascendente y de enlace descendente del cable de pares trenzados. En una forma de realización preferida, a puede ser cualquier valor que cumpla la relación $1 \leq a \leq 1.1$. El desplazamiento se puede calcular según las fórmulas (13) a (15). La hora de reloj del equipo CPE se puede ajustar en función del desplazamiento para sincronizar con la hora de reloj de la unidad CO. En esta forma de realización, las marcas de tiempo obtenidas se corrigen en función de la información de retraso del dispositivo de subcapa de PMD, de modo que se pueda simplificar la relación de mapeado de correspondencia entre el retraso de enlace ascendente y el retraso de enlace descendente como la relación de mapeado entre el retraso de ruta de enlace ascendente y el retraso de ruta de enlace descendente. De este modo, las marcas de tiempo corregidas se obtienen en ambos extremos del cable de pares trenzados. Por lo tanto, el error de desplazamiento entre la CO y el CPE se reduce y se mejora la precisión de la sincronización de horas.

50

Basándose en el sistema DSL ilustrado en la Figura 6, a continuación se describe el proceso de corregir las marcas de tiempo en el enlace descendente desde la CO al CPE y en el enlace ascendente desde el CPE a la CO con referencia al método de corrección de símbolos y al método para determinar la relación de mapeado de correspondencia entre el retraso de enlace ascendente y el retraso de enlace descendente.

55

1. Enlace descendente desde la CO al CPE: El circuito de envío de señal digital de CO efectúa la lectura de la hora local de la CO (es decir, obtiene el Tm1) en la posición específica del símbolo específico; cuando el símbolo específico se transmite al circuito receptor de señal digital de CPE a través del enlace descendente, el circuito receptor de señal digital de CPE efectúa la lectura de la hora local del CPE (es decir, obtiene el Ts1') en la posición específica precalculada del símbolo específico. A continuación, se corrigen los valores de Tm1 y de Ts1'. Este proceso de corrección incluye tres partes:

60

(1) Corrección de Ts1' por el CPE: El CPE corrige el Ts1' utilizando el método representado en la Figura 3 o Figura 4a en función del desplazamiento temporal correspondiente a la diferencia de fase de la sub-portadora. De este modo, el valor Ts1 es objeto de lectura en la posición específica real del símbolo específico.

5 (2) Corrección del Ts1 por el CPE: El CPE corrige el Ts1 utilizando el $\Delta t1'$ y $\Delta t2'$ pre-obtenidos aplicando la fórmula (10). De este modo, el Ts1'' se obtiene en un lado próximo al CPE del cable de pares trenzados.

(3) Corrección de Tm1 por la CO: La CO corrige el Tm1 utilizando el $\Delta t1$ y $\Delta t2$ pre-obtenidos en función de la fórmula (9). De este modo, el Tm1'' se obtiene en un lado en donde el cable de pares trenzados está próximo a la CO.

10

Sobre la base de la descripción precedente, se puede obtener la fórmula siguiente:

Desplazamiento = Ts1'' - Tm1'' - Delay1'

15
$$= (Ts1 - (\Delta t1' + \Delta t2')) - (Tm1 + \Delta t1 + \Delta t2) - Delay1' \quad (16)$$

2. Enlace ascendente desde el CPE a la CO: El circuito de envío de señal digital de CPE efectúa la lectura de la hora local del CPE (es decir, obtiene el Ts2) en la posición específica del símbolo específico; cuando el símbolo específico se transmite al circuito receptor de señal digital de CO a través del enlace ascendente, el circuito receptor de señal digital de CO efectúa la lectura de la hora local de la CO (es decir, obtiene el Tm2') en la posición específica precalculada del símbolo específico. A continuación, se corrigen Ts2 y Tm2'. Este proceso de corrección incluye también tres partes:

20

(1) Corrección del Tm2' por la CO: La CO corrige el Tm2' utilizando el método ilustrado en la Figura 3 o la Figura 4a en función del desplazamiento temporal correspondiente a la diferencia de fase de la sub-portadora. De este modo, el Tm2 se obtiene en la posición específica real del símbolo específico.

25

(2) Corrección del Tm2 por la CO: La CO corrige el Tm2 utilizando el $\Delta t4$ y $\Delta t5$ pre-obtenidos según la fórmula (11). De este modo, el valor Tm2'' se obtiene en un lado próximo a la CO del cable de pares trenzados.

30 (3) Corrección del Ts2 por el CPE: El CPE corrige el Ts2 utilizando $\Delta t4'$ y $\Delta t5'$ pre-obtenidos según la fórmula (12). De este modo, el Ts2'' se obtiene en un lado en donde el cable de pares trenzados está próximo al CPE.

Sobre la base de la descripción precedente, se puede obtener la fórmula siguiente:

35
$$Desplazamiento = Ts2'' - Tm2'' + Delay2'$$

$$= (Ts2 + (\Delta t4' + \Delta t5')) - (Tm2 - (\Delta t4 + \Delta t5)) + Delay2' \quad (17)$$

Puesto que $Delay2' = a * Delay1'$, el desplazamiento, $Delay1'$ y $Delay2'$ se pueden obtener. La hora de reloj de CPE se ajusta en función del desplazamiento con el fin de sincronizar con la hora de reloj de CO.

40

En esta forma de realización, la marca de tiempo se obtiene cuando el dispositivo de subcapa PMD recibe / envía la posición específica del símbolo específico; las marcas de tiempo obtenidas por el extremo receptor se corrigen en función de la diferencia de fase de la sub-portadora en la CO y en el CPE; la relación de mapeado de correspondencia entre el retraso de enlace ascendente y el retraso de enlace descendente se simplifica de esta manera; la corrección secundaria se realiza en la marca de tiempo en función de la información de retraso del dispositivo de subcapa PMD en CO y CPE. De este modo, el error del desplazamiento entre CO y CPE se reduce en gran medida y se mejora la precisión de la sincronización de horas.

45

50 La Figura 7 representa una estructura de un aparato para sincronización de horas en una forma de realización de la presente invención. Según se ilustra en la Figura 7, el aparato para sincronización de horas incluye un módulo de obtención de marcas de tiempo 71 y un módulo de ajuste de la hora 72.

El módulo de obtención de marcas de tiempo 71 está adaptado para obtener la marca de tiempo de envío maestra, la marca de tiempo de recepción, la marca de tiempo de envío esclava y la marca de tiempo de recepción maestra. La marca de tiempo de envío maestra es la hora de reloj del reloj maestro que se recibe por el reloj esclavo y efectúa la lectura por el reloj maestro en el momento de envío de una posición específica preestablecida de un primer símbolo específico; la marca de tiempo de recepción esclava es la hora de reloj del reloj esclavo que se lee por el reloj esclavo en el momento de recibir la posición específica del primer símbolo específico; la marca de tiempo de envío esclava es la hora de reloj del reloj esclavo que es objeto de lectura por el reloj esclavo en el momento de enviar una posición específica de un segundo símbolo específico y la marca de tiempo de recepción maestra es la hora de reloj del reloj maestro que es objeto de lectura por el reloj maestro en el momento de recepción de la posición específica del segundo símbolo específico.

60

El módulo de ajuste de la hora 72 está adaptado para ajustar la hora de reloj del reloj esclavo en función de las marcas de tiempo obtenidas para sincronizar con la hora de reloj del reloj maestro.

5 Sobre la base de la solución técnica precedente, de forma opcional, la marca de tiempo de recepción maestra se puede corregir por el reloj maestro en función de la información de fase de sub-portadoras que forman el segundo símbolo específico. El módulo de ajuste de la hora 72 puede incluir, además, una unidad correctora de marcas de tiempo de recepción esclava 721 y una primera unidad de ajuste de la hora 722. La unidad correctora de marcas de tiempo de recepción esclava 721 está adaptada para corregir la marca de tiempo receptora esclava en función de la información de fase de las sub-portadoras que forman el primer símbolo específico. La primera unidad de ajuste de la hora 722 está
10 adaptada para ajustar la hora de reloj del reloj esclavo en función de la marca de tiempo de envío maestra, la marca de tiempo de envío esclava, la marca de tiempo de recepción de esclava corregida y la marca de tiempo de recepción maestra corregida para sincronizar con la hora de reloj del reloj maestro.

15 De forma opcional, la unidad correctora de marca de tiempo de recepción esclava 721 está adaptada, además, para obtener una diferencia de fase de cualquiera de las sub-portadoras que forman el primer símbolo específico relativo a la posición específica del primer símbolo específico en el reloj maestro y en el reloj esclavo; determinar un desplazamiento temporal correspondiente a la diferencia de fase y corregir la marca de tiempo de recepción esclava en función del desplazamiento temporal. Ahora bien, la unidad correctora de marca de tiempo de recepción esclava 721 está adaptada, además, para: obtener diferencias de tiempo de al menos dos sub-portadoras que forman el primer símbolo específico,
20 en donde las diferencias de fase son diferencias de fase de cada sub-portadora relativa a la posición específica del primer símbolo específico en el reloj maestro y en el reloj esclavo; determinar desplazamientos temporales correspondientes a cada diferencia de fase; determinar un desplazamiento temporal medio de todos los desplazamientos temporales y corregir la marca de tiempo de recepción esclava en función del desplazamiento temporal medio.

25 De forma opcional, en la solución precedente, la marca de tiempo de envío maestra es la hora de reloj del reloj maestro que es objeto de lectura por un dispositivo PMD maestro en el reloj maestro en el momento del envío de la posición específica preestablecida de un primer símbolo específico; la marca de tiempo de recepción esclava es la hora de reloj del reloj esclavo que es objeto de lectura por un dispositivo PMD en el reloj esclavo en el momento de la recepción de la posición específica del primer símbolo específico; la marca de tiempo de envío esclava es la hora de reloj del reloj esclavo que es objeto de lectura por el dispositivo PMD en el reloj esclavo en el momento de envío de una posición específica de un segundo símbolo específico y la marca de tiempo receptora maestra es la hora de reloj del reloj maestro que es objeto de lectura por el dispositivo PMD en el reloj maestro en el momento de recibir la posición específica del
30 segundo símbolo específico.

35 Además, la marca de tiempo de envío maestra y la marca de tiempo de recepción maestra pueden ser marcas de tiempo correspondientes al tiempo de reloj del reloj maestro que se corrige por el reloj maestro en función de la información de retraso pre-obtenida del dispositivo PMD maestro. El módulo de ajuste de la hora 72 puede incluir una unidad de determinación de retraso de ruta 723, una unidad correctora de retrasos del dispositivo esclavo 724 y una segunda unidad de ajuste de la hora 725. La unidad de determinación de retraso de rutas 723 está adaptada para determinar la relación de mapeado de correspondencia entre el reloj maestro y el reloj esclavo y entre el retraso de ruta de enlace ascendente y el retraso de ruta de enlace descendente. La unidad correctora del retraso del dispositivo esclavo 724 está adaptada para corregir la marca de tiempo de envío esclava y la marca de tiempo de recepción de esclava en función de la información del retraso del dispositivo esclavo pre-obtenido del dispositivo PMD esclavo en el reloj esclavo. La segunda unidad de ajuste de la hora 725 está adaptada para ajustar la hora de reloj del reloj esclavo en función de las
40 marcas de tiempo corregidas y de la relación de mapeado entre el retraso de ruta de enlace ascendente y el retraso de ruta de enlace descendente.
45

50 En formas de realización de la presente invención, en sistemas de comunicación que transmiten señales en unidades de símbolos, la posición específica predeterminada de un símbolo específico se utiliza como el borde de iniciación operativa para obtener la información de la marca de tiempo y la sincronización de tiempo se realiza entre el reloj maestro y el reloj esclavo en función de la información de marca de tiempo obtenida. De este modo, la sincronización de horas se realiza entre el reloj maestro y el reloj esclavo en sistemas de comunicación que transmiten señales continuamente en unidades de símbolos. En esta forma de realización, la forma de realización específica del aparato para sincronización de horas no está limitada. Puede ser un dispositivo de reloj esclavo, por ejemplo, el equipo CPE. El mecanismo para poner en
55 práctica la sincronización de horas entre el reloj maestro y el reloj esclavo está ya ilustrada en la Figura 1a a la Figura 6.

La Figura 8 representa una estructura de otro aparato para sincronización de horas en una forma de realización de la presente invención. Según se ilustra en la Figura 8, el aparato para sincronización de horas incluye un módulo de obtención de marcas de tiempo 81 y un módulo de envío de marcas de tiempo 82.
60

65 El módulo de obtención de marcas de tiempo 81 está adaptado para obtener la marca de tiempo de envío maestra y la marca de tiempo de recepción maestra. La marca de tiempo de envío maestra es la hora de reloj del reloj maestro que es objeto de lectura por el reloj maestro en el momento del envío de una posición específica preestablecida de un primer símbolo específico. La marca de tiempo de recepción maestra es la hora de reloj del reloj maestro que es objeto de lectura por el reloj maestro en el momento de recibir una posición específica preestablecida de un segundo símbolo específico.

El módulo de envío de marcas de tiempo 82 está adaptado para enviar la marca de tiempo de envío maestra y la marca de tiempo de recepción maestra al reloj esclavo, de modo que el reloj esclavo ajuste la hora de reloj del reloj esclavo para sincronizar con la hora de reloj del reloj maestro.

5 Sobre la base de la solución técnica precedente, el módulo de envío de marcas de tiempo 82 puede incluir, además, una unidad correctora de marcas de tiempo de recepción maestra 821 y una unidad de envío de marcas de tiempo 822. La unidad correctora de marcas de tiempo de recepción maestra 821 está adaptada para corregir la marca de tiempo de recepción maestra en función de la información de fase de las sub-portadoras que forman el segundo símbolo específico.
10 En consecuencia, la unidad de envío de marcas de tiempo 822 está adaptada para enviar la marca de tiempo de envío maestra y la marca de tiempo de recepción maestra corregidas.

15 De forma opcional, la unidad correctora de marcas de tiempo de recepción maestra 821 está adaptada, además, para: obtener una diferencia de fase de cualquiera de las sub-portadoras relativas a la posición específica del segundo símbolo específico en el reloj maestro y en el reloj esclavo; determinar un desplazamiento temporal correspondiente a la diferencia de fase y corregir la marca de tiempo de recepción maestra en función del desplazamiento temporal. Ahora bien, la unidad correctora de marcas de tiempo de recepción maestra 821 está adaptada, además, para: obtener diferencias de fase de al menos sub-portadoras, en donde las diferencias de fase son diferencias de fase de cada sub-portadora relativa a la posición específica del segundo símbolo específico en el reloj maestro y en el reloj esclavo;
20 determinar los desplazamientos temporales correspondientes a cada diferencia de fase; determinar un desplazamiento temporal medio de todos los desplazamientos temporales y corregir la marca de tiempo de recepción maestra en función del desplazamiento temporal medio.

25 De forma opcional, la marca de tiempo de envío maestra es la hora de reloj del reloj maestro que es objeto de lectura por el dispositivo PMD maestro sobre el reloj maestro en el momento de envío de la posición específica del primer símbolo específico. La marca de tiempo de recepción maestra es la hora de reloj del reloj maestro que es objeto de lectura por el dispositivo PMD en el reloj maestro en el momento de recibir la posición específica del segundo símbolo específico.

30 Además, el módulo de envío de marcas de tiempo 82 puede incluir una unidad correctora de retrasos de dispositivos maestros 823. La unidad de correctora de retrasos de dispositivos maestros 823 se puede adaptar para corregir las marcas de tiempo de envío maestra y la marca de tiempo de recepción maestra en función de la información de retraso del dispositivo maestro pre-obtenida del dispositivo PMD maestro. En consecuencia, la unidad de envío de marca de tiempo 822 está adaptada, además, para enviar la marca de tiempo de envío maestra y la marca de tiempo de recepción maestra corregidas por la unidad correctora de retrasos de dispositivos maestros 823.

35 En esta forma de realización, en sistemas de comunicación que transmitan señales en unidades de símbolos, la posición específica predeterminada de un símbolo específico se utiliza como el borde de iniciación operativa para obtener la información de marcas de tiempo; cuando la posición específica del símbolo específico se alcanza, se inicia operativamente la acción de lectura de la marca de tiempo y la marca de tiempo leída se envía al reloj esclavo, de modo que el reloj esclavo sincroniza con la hora de reloj maestro. De este modo, en el sistema que transmita señales en unidades de símbolos, la sincronización del tiempo se realiza entre el reloj maestro y el reloj esclavo. En esta forma de realización, la forma de representación específica del aparato para sincronización de horas no está limitada. Puede ser un dispositivo de reloj maestro, por ejemplo, la CO. El mecanismo para poner en práctica la sincronización de horas entre el reloj maestro y el reloj esclavo está ya ilustrada en las Figuras 1a a la Figura 6.

45 La Figura 9 muestra una estructura de un sistema para sincronización de horas en una forma de realización de la presente invención. Según se ilustra en la Figura 9, el sistema para la sincronización de horas incluye un dispositivo de reloj maestro 91 y un dispositivo de reloj esclavo 92.

50 El dispositivo de reloj maestro 91 está adaptado para: obtener la marca de tiempo de envío maestra y la marca de tiempo de recepción maestra y enviar la marca de tiempo de envío maestra y la marca de tiempo de recepción maestra al dispositivo de reloj esclavo 92.

55 El dispositivo de reloj esclavo 92 está adaptado para: obtener la marca de tiempo de envío maestra, la marca de tiempo de recepción esclava, la marca de tiempo de envío esclava y la marca de tiempo de recepción maestra y para ajustar la hora de reloj del reloj esclavo, en función de las marcas de tiempo obtenidas para sincronizar con la hora de reloj del reloj maestro.

60 En la solución técnica precedente, la marca de tiempo de envío maestra es la hora de reloj del reloj maestro que es objeto de lectura por el dispositivo de reloj maestro en el momento de enviar una posición específica preestablecida de un primer símbolo específico; la marca de tiempo de recepción esclava es la hora de reloj del reloj esclavo, que es objeto de lectura por el dispositivo de reloj esclavo en el momento de recibir la posición específica del primer símbolo específico ; la marca de tiempo de envío esclava es la hora de reloj del reloj esclavo que se lee por el dispositivo de reloj esclavo en el momento del envío de una posición específica de un segundo símbolo específico y la marca de tiempo de recepción maestra es la hora de reloj del reloj maestro que es objeto de lectura por el dispositivo de reloj maestro en el momento de la recepción de la posición específica del segundo símbolo específico.
65

5 En el sistema para sincronización de horas en esta forma de realización, la posición específica predeterminada de un símbolo específico se utiliza como el borde de iniciación operativa para la obtención de la información de marcas de tiempo; cuando la posición específica del símbolo específico se alcanza, la acción de lectura de la marca de tiempo se dispara y la marca de tiempo leída se envía al reloj esclavo, de modo que el reloj esclavo sincronice con el tiempo del reloj maestro. De este modo, en sistemas que transmiten señales continuamente en unidades de símbolos, la sincronización de horas se pone en práctica entre el reloj maestro y el reloj esclavo. La Figura 8 representa una estructura detallada del dispositivo de reloj maestro en una forma de realización de la presente invención. La Figura 7 representa una estructura detallada del dispositivo de reloj esclavo en una forma de realización de la presente invención. 10 El mecanismo para poner en práctica la sincronización entre el reloj maestro y el reloj esclavo a través de interacciones entre el dispositivo de reloj maestro y el dispositivo de reloj esclavo está ya ilustrado en las Figuras 1a a 6.

15 Debe entenderse por los expertos en esta técnica que los dibujos adjuntos son simplemente vistas esquemáticas de formas de realización preferidas y los módulos o procesos en los dibujos adjuntos no son obligatorios en la puesta en práctica de la presente invención.

20 Además, los módulos en el aparato en la forma de realización de la presente invención se pueden distribuir en la forma aquí descrita o distribuirse en otra manera, por ejemplo, en uno o más aparatos de diferentes formas de realización. Los módulos en las formas de realización anteriores se pueden combinar en uno o dividirse en varios submódulos.

El número de serie de las formas de realización anteriormente dado es para claridad de descripción solamente y no representa el orden de preferencia.

25 Los expertos en esta técnica pueden entender que la totalidad o parte de las etapas del método, según las formas de realización de la presente invención, se pueden realizar mediante un hardware pertinente con instrucciones de programas. El programa se puede memorizar en un medio de almacenamiento legible por ordenador. Cuando se ejecuta el programa, se realizan las etapas del método en función de las formas de realización de la presente invención. El medio de memorización puede ser una memoria de sólo lectura (ROM), una memoria de acceso aleatorio (RAM), un disco magnético o un disco compacto de memoria de solamente lectura (CD-ROM). 30

35 Conviene señalar que las formas de realización anteriores se proporcionan simplemente para elaborar la solución técnica de la presente invención, pero no para limitar la presente invención. Aunque la presente invención ha sido descrita en detalle con referencia a las formas de realización anteriores, resulta evidente que los expertos en esta técnica pueden realizar modificaciones a las soluciones técnicas descritas en las formas de realización anteriores o pueden tener sustituciones equivalentes para algunas de las características técnicas sin hacer que la naturaleza de las soluciones técnicas correspondientes se separen del objeto de las formas de realización de la invención.

REIVINDICACIONES

1. Un método para sincronización de horas en un sistema de multiplexación por División de Frecuencias Ortogonales, OFDM, que comprende:

la obtención (11) de una marca de tiempo de envío maestra, una marca de tiempo de recepción esclava, una marca de tiempo de envío esclava y una marca de tiempo de recepción maestra;

en donde la marca de tiempo de envío maestra (21, 31, 41) es una hora de reloj de un reloj maestro que es objeto de lectura por el reloj maestro en el momento del envío de una posición específica preestablecida de un primer símbolo específico en el sistema OFDM;

la marca de tiempo de recepción esclava (32, 42) es una hora de reloj de un reloj esclavo que es objeto de lectura por el reloj esclavo en el momento de recepción de la posición específica del primer símbolo específico en el sistema OFDM;

la marca de tiempo de envío esclava (36, 45) es una hora de reloj del reloj esclavo que es objeto de lectura por el reloj esclavo en el momento del envío de una posición específica de un segundo símbolo específico en el sistema OFDM y

la marca de tiempo de recepción maestra (21, 37, 46) es una hora de reloj del reloj maestro que es objeto de lectura por el reloj maestro en el momento de recepción de la posición específica del segundo símbolo específico en el sistema OFDM; y

ajustar (12, 310, 49) una hora de reloj del reloj esclavo en función del desplazamiento calculado a partir de las marcas de tiempo para sincronizar con una hora de reloj del reloj maestro.

2. El método según la reivindicación 1, cuyo método comprende, además:

la corrección de las marcas de tiempo en función de una información de retardo de dispositivo de una subcapa dependiente del medio físico maestro, PMD.

3. El método según la reivindicación 2, en donde las marcas de tiempo corregidas se obtienen en ambos extremos de un cable de pares trenzados.

4. El método según cualquiera de las reivindicaciones 2-3, en donde la etapa de ajustar la hora de reloj del reloj esclavo en función de la compensación calculada a partir de las marcas de tiempo para sincronizar con la hora de reloj del reloj maestro comprende:

ajustar la hora de reloj del reloj esclavo en función de la compensación calculada a partir de las marcas de tiempo corregidas para sincronizar con la hora de reloj del reloj maestro.

5. El método según la reivindicación 1, cuyo método comprende, además:

corregir la marca de tiempo de recepción maestra en función de la información de fase de subportadoras en el sistema OFDM que forman el segundo símbolo específico;

corregir la marca de tiempo de recepción esclava en función de la información de fase de sub-portadoras en el sistema OFDM que forma el primer símbolo específico y

en donde la etapa de ajustar la hora de reloj del reloj esclavo en función del desplazamiento calculado a partir de las marcas de tiempo para sincronizar con la hora de reloj del reloj maestro comprende:

ajustar (310) la hora de reloj del reloj esclavo en función de la marca de tiempo de envío maestra, la marca de tiempo de envío esclava, la marca de tiempo de recepción esclava corregida y la marca de tiempo de recepción maestra corregida para sincronizar con la hora de reloj del reloj maestro.

6. El método según la reivindicación 5, en donde la etapa de corregir la marca de tiempo de recepción esclava en función de la información de fase de las sub-portadoras en el sistema OFDM que forman el primer símbolo específico comprende:

obtener (33) una diferencia de fase de cualquiera de las sub-portadoras en el sistema OFDM que forman el primer símbolo específico, en donde la diferencia de fase es la diferencia de fase de la sub-portadora relativa a la posición específica del primer símbolo específico en el reloj maestro y en el reloj esclavo;

determinar un desplazamiento temporal correspondiente a la diferencia de fase y

corregir la marca de tiempo de recepción esclava en función del desplazamiento temporal.

7. El método según la reivindicación 5, en donde la etapa de corregir la marca de tiempo de recepción maestra en función de la información de fase de las sub-portadoras en el sistema OFDM que forman el segundo símbolo específico comprende:

5 obtener (43) una diferencia de fase de cualquiera de las sub-portadoras en el sistema OFDM que forman el segundo símbolo específico, en donde la diferencia de fase es la diferencia de fase de la sub-portadora relativa a la posición específica del segundo símbolo específico en el reloj maestro y en el reloj esclavo;

10 determinar un desplazamiento temporal correspondiente a la diferencia de fase, y
corregir la marca de tiempo de recepción maestra en función del desplazamiento temporal.

15 8. El método según la reivindicación 5, en donde la etapa de corregir la marca de tiempo de recepción esclava en función de la información de fase de las sub-portadoras en el sistema OFDM que forman el primer símbolo específico comprende:

20 obtener diferencias de fase de al menos dos de las sub-portadoras que forman el primer símbolo específico, en donde las diferencias de fase son diferencias de fase de cada sub-portadora relativa a la posición específica del primer símbolo específico en el reloj maestro y en el reloj esclavo;

determinar los desplazamientos temporales correspondientes a cada diferencia de fase,
25 determinar un desplazamiento temporal medio de todos los desplazamientos temporales y
corregir la marca de tiempo de recepción esclava en función del desplazamiento temporal medio.

30 9. El método según la reivindicación 5, en donde la etapa de corregir la marca de tiempo de recepción maestra en función de la información de fase de las sub-portadoras en el sistema OFDM que forman el segundo símbolo específico comprende:

35 obtener diferencias de fase de al menos dos de las sub-portadoras que forman el segundo símbolo específico, en donde las diferencias de fase son diferencias de fase de cada sub-portadora relativa a la posición específica del segundo símbolo específico en el reloj maestro y en el reloj esclavo;

determinar los desplazamientos temporales correspondientes a cada diferencia de fase,
40 determinar un desplazamiento temporal medio de todos los desplazamientos temporales y
corregir la marca de tiempo de recepción maestra en función del desplazamiento temporal medio.

10. El método según cualquiera de las reivindicaciones 5-9, en donde:

45 la marca de tiempo de envío maestra es la hora de reloj del reloj maestro que es objeto de lectura por un dispositivo dependiente de medios físicos, PMD, maestro en el reloj maestro en el momento de envío de la posición específica del primer símbolo específico en el sistema OFDM y corregida por el dispositivo PMD maestro en función de la información de retraso del dispositivo maestro pre-obtenida del dispositivo PMD maestro;

50 la marca de tiempo de recepción esclava es la hora de reloj del reloj esclavo que es objeto de lectura por un dispositivo PMD esclavo en el reloj esclavo en el momento de recibir la posición específica del primer símbolo específico en el sistema OFDM;

55 la marca de tiempo de envío esclava es la hora de reloj del reloj esclavo que es objeto de lectura por el dispositivo PMD esclavo en el momento del envío de la posición específica del segundo símbolo específico en el sistema OFDM y

la marca de tiempo de recepción maestra es la hora de reloj del reloj maestro que es objeto de lectura por el dispositivo PMD maestro en el momento de recepción de la posición específica del segundo símbolo específico en el sistema OFDM y corregida por el dispositivo PMD maestro en función de la información de retraso del dispositivo maestro;

60 en donde la etapa de ajustar la hora de reloj del reloj esclavo en función de las marcas de tiempo obtenidas para sincronizar con la hora de reloj del reloj maestro comprende:

determinar una relación de mapeado de correspondencia entre un retraso de ruta de enlace ascendente y un retraso de
65 ruta de enlace descendente;

corregir la marca de tiempo de envío esclava y la marca de tiempo de recepción esclava en función de la información de retraso del dispositivo esclavo pre-obtenido del dispositivo PMD esclavo y

5 ajustar la hora de reloj esclavo en función de las marcas de tiempo corregidas y de la relación de mapeado de correspondencia entre el retraso de ruta de enlace ascendente y el retraso de ruta de enlace descendente para sincronizar con la hora de reloj del reloj maestro.

10 **11.** Un aparato para sincronización de horas en un sistema de multiplexación por división en frecuencias ortogonales, OFDM, que comprende: un módulo de obtención de marcas de tiempo (71), adaptado para obtener una marca de tiempo de envío maestra, una marca de tiempo de recepción esclava, una marca de tiempo de envío esclava y una marca de tiempo de recepción maestra;

15 la marca de tiempo de envío maestra es una hora de reloj de un reloj maestro que es objeto de lectura por el reloj maestro en el momento del envío de una posición específica preestablecida de un primer símbolo específico en el sistema OFDM;

la marca de tiempo de recepción esclava es una hora de reloj de un reloj esclavo que es objeto de lectura por el reloj esclavo en el momento de recepción de la posición específica del primer símbolo específico en el sistema OFDM;

20 la marca de tiempo de envío esclava es una hora de reloj del reloj esclavo que es objeto de lectura por el reloj esclavo en el momento del envío de una posición específica de un segundo símbolo específico en el sistema OFDM; y

25 la marca de tiempo de recepción maestra es una hora de reloj del reloj maestro que es objeto de lectura por el reloj maestro en el momento de recepción de la posición específica del segundo símbolo específico en el sistema OFDM; y

un módulo de ajuste de la hora (72), adaptado para ajustar una hora de reloj del reloj esclavo en función del desplazamiento calculado a partir de las marcas de tiempo para sincronizar con una hora de reloj del reloj maestro.

30 **12.** El aparato según la reivindicación 11, en donde las marcas de tiempo obtenidas se corrigen en función de una información de retardo de dispositivo de una subcapa dependiente del medio físico maestro, PMD.

35 **13.** El aparato según la reivindicación 11, en donde la marca de tiempo de recepción maestra se corrige por la información de fase de sub-portadoras en el sistema OFDM que forman el segundo símbolo específico y el módulo de ajuste de la hora (72) comprende:

una unidad correctora de marcas de tiempo de recepción esclava (721), adaptada para corregir la marca de tiempo de recepción esclava en función de la información de fase de sub-portadoras en el sistema OFDM que forman el primer símbolo específico y

40 una primera unidad de ajuste de la hora (722), adaptada para ajustar la hora de reloj del reloj esclavo en función de la marca de tiempo de envío maestra, de la marca de tiempo de envío esclava, de la marca de tiempo de recepción esclava corregida y de la marca de tiempo de recepción maestra corregida para sincronizar con la hora de reloj del reloj maestro.

45 **14.** El aparato según la reivindicación 13, en donde la unidad correctora de marcas de tiempo de recepción esclava (721) está adaptada, además, para:

50 obtener una diferencia de fase de cualquiera de las sub-portadoras en el sistema OFDM que forman el primer símbolo específico, en donde la diferencia de fase es la diferencia de fase de la sub-portadora relativa a la posición específica del primer símbolo específico en el reloj maestro y en el reloj esclavo;

determinar un desplazamiento temporal correspondiente a la diferencia de fase y

corregir la marca de tiempo de recepción esclava en función del desplazamiento del tiempo.

55 **15.** El aparato según la reivindicación 13, en donde:

la unidad correctora de marcas de tiempo de recepción esclava (721) está adaptada, además, para:

60 obtener diferencias de fase de al menos dos de las sub-portadoras en el sistema OFDM que forman el primer símbolo específico, en donde las diferencias de fase son diferencias de fase de cada sub-portadora relativa a la posición específica del primer símbolo específico en el reloj maestro y en el reloj esclavo;

determinar los desplazamientos temporales correspondientes a cada diferencia de fase; determinar un desplazamiento temporal medio de todos los desplazamientos temporales y

65 corregir la marca de tiempo de recepción esclava en función del desplazamiento temporal medio.

- 5 **16.** El aparato según cualquiera de la reivindicaciones 11-15, en donde: la marca de tiempo de envío maestra es la hora de reloj del reloj maestro que es objeto de lectura por un dispositivo dependiente de medios físicos maestro, PMD, del reloj maestro en el momento de envío de la posición específica del primer símbolo específico en el sistema OFDM y corregida por el dispositivo PMD maestro en función de la información de retraso del dispositivo maestro pre-obtenida del dispositivo PMD maestro;
- 10 la marca de tiempo de recepción esclava es la hora de reloj del reloj esclavo que es objeto de lectura por un dispositivo PMD esclavo del reloj esclavo en el momento de recibir la posición específica del primer símbolo específico en el sistema OFDM;
- 15 la marca de tiempo de envío esclava es la hora de reloj del reloj esclavo que es objeto de lectura por el dispositivo PMD esclavo en el momento del envío de la posición específica del segundo símbolo específico en el sistema OFDM y
- 20 la marca de tiempo de recepción maestra es la hora de reloj del reloj maestro que es objeto de lectura por el dispositivo PMD maestro en el momento de la recepción de la posición específica del segundo símbolo específico en el sistema OFDM y corregida por el dispositivo PMD maestro en función de la información de retraso del dispositivo maestro;
- 25 en donde el módulo de ajuste de la hora (72) comprende:
- una unidad de determinación de retraso de ruta (723), adaptada para determinar una relación de mapeado de correspondencia entre un retraso de ruta de enlace ascendente y un retraso de ruta de enlace descendente;
- 30 una unidad correctora de retraso de dispositivo esclavo (724), adaptada para corregir la marca de tiempo de envío esclava y la marca de tiempo de recepción esclava en función de la información del retraso del dispositivo esclavo pre-obtenida del dispositivo PMD esclavo y
- una segunda unidad de ajuste de la hora (725), adaptada para ajustar la hora de reloj del reloj esclavo en función de las marcas de tiempo corregidas y la relación de mapeado de correspondencia entre el retraso de ruta de enlace ascendente y el retraso de ruta de enlace descendente para sincronizar con la hora de reloj del reloj maestro.
- 35 **17.** Un sistema para sincronización de horas en un sistema de Multiplexación por División en Frecuencias Ortogonales, OFDM, que comprende:
- un dispositivo de reloj maestro (91), adaptado para obtener y enviar una marca de tiempo de envío maestra y una marca de tiempo de recepción maestra al dispositivo de reloj esclavo (92) y
- 40 un dispositivo de reloj esclavo (92) según cualquiera de las reivindicaciones 11-16.
- 18.** El sistema según la reivindicación 17, en donde:
- 45 el dispositivo de reloj maestro (91) está adaptado, además, para: corregir la marca de tiempo de recepción maestra en función de la información de fase de sub-portadoras en el sistema OFDM que forman el segundo símbolo específico y enviar la marca de tiempo de envío maestra y la marca de tiempo de recepción maestra corregida.

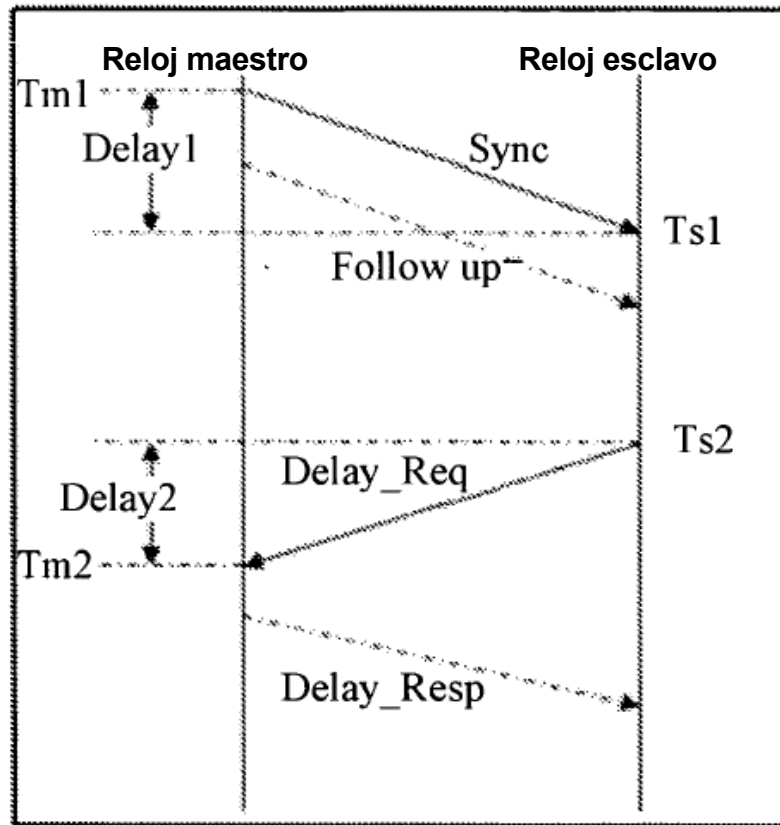


FIG. 1a

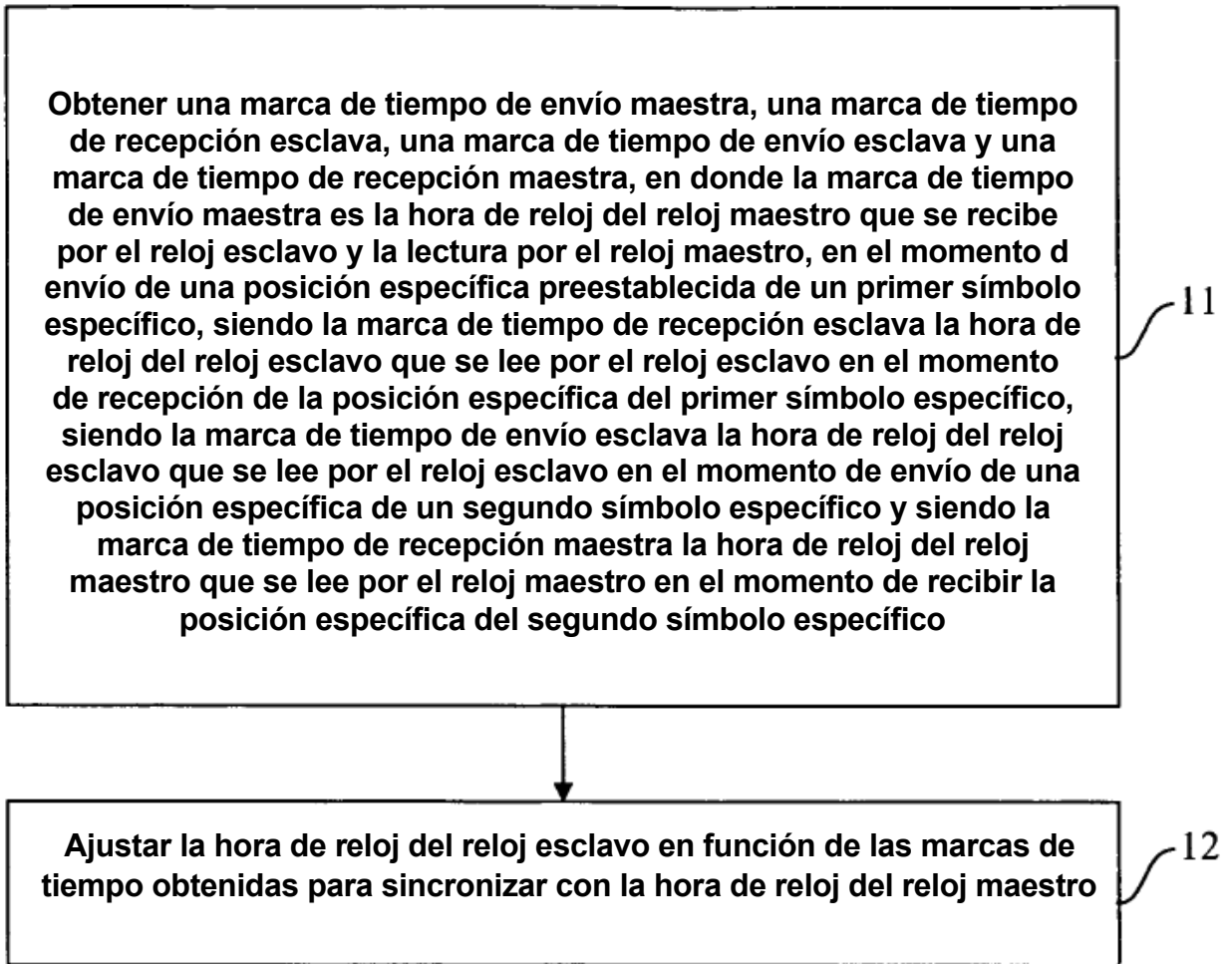


FIG. 1b

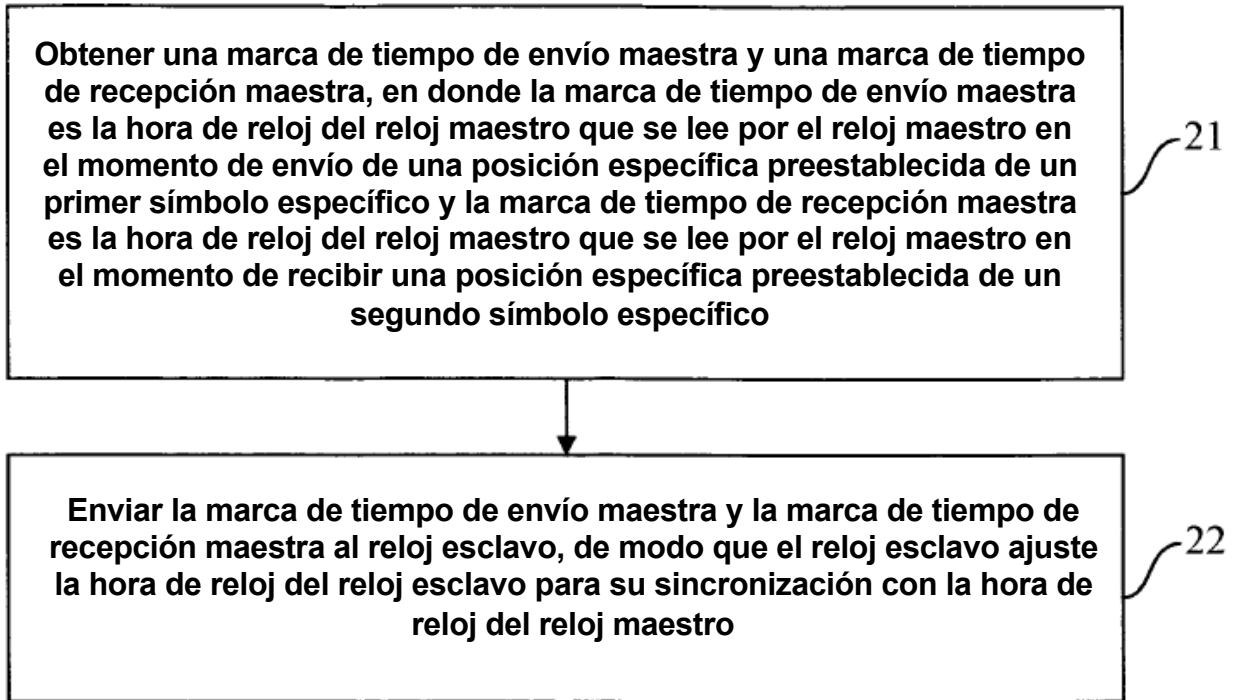


FIG. 2

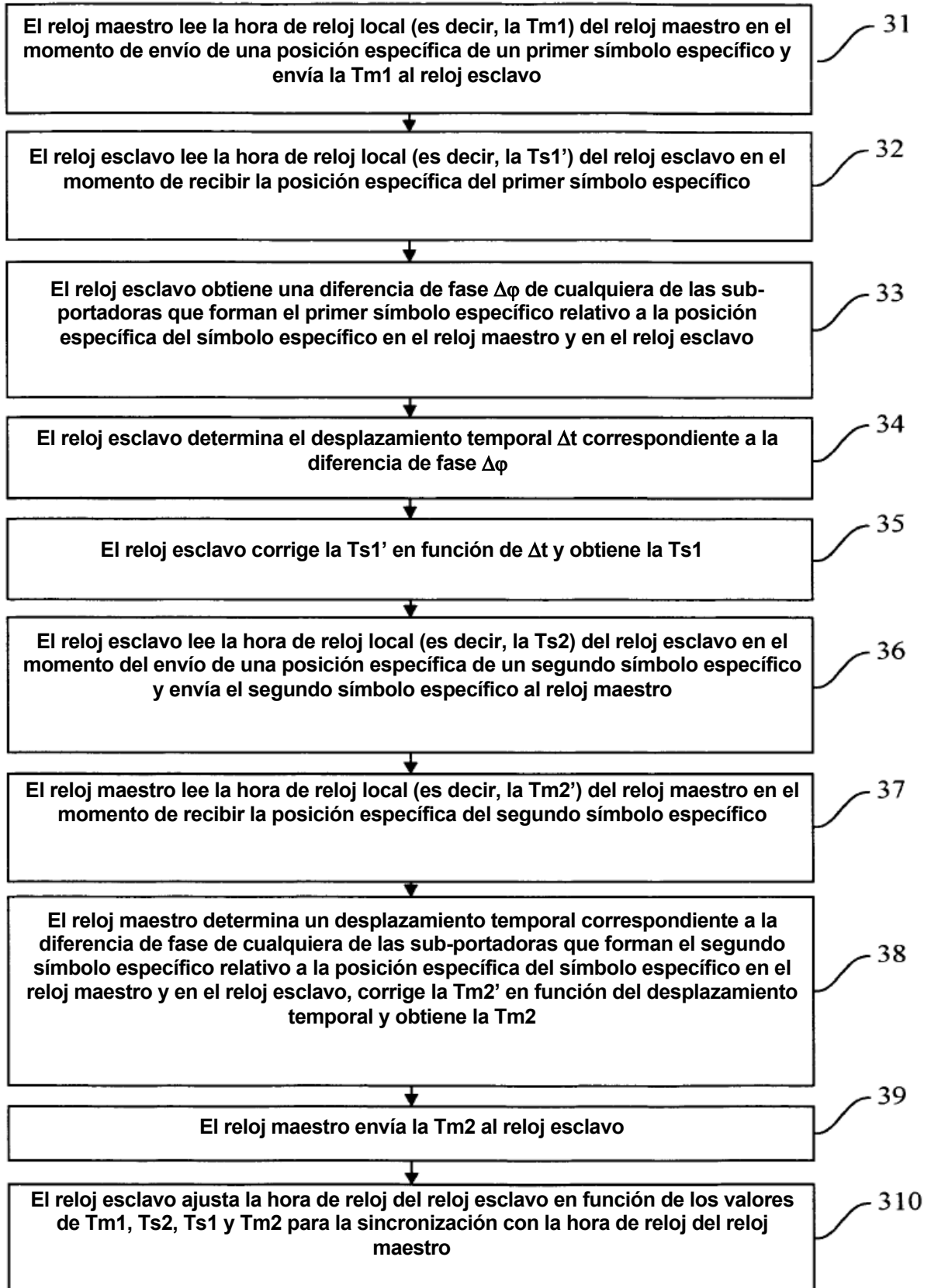


FIG. 3

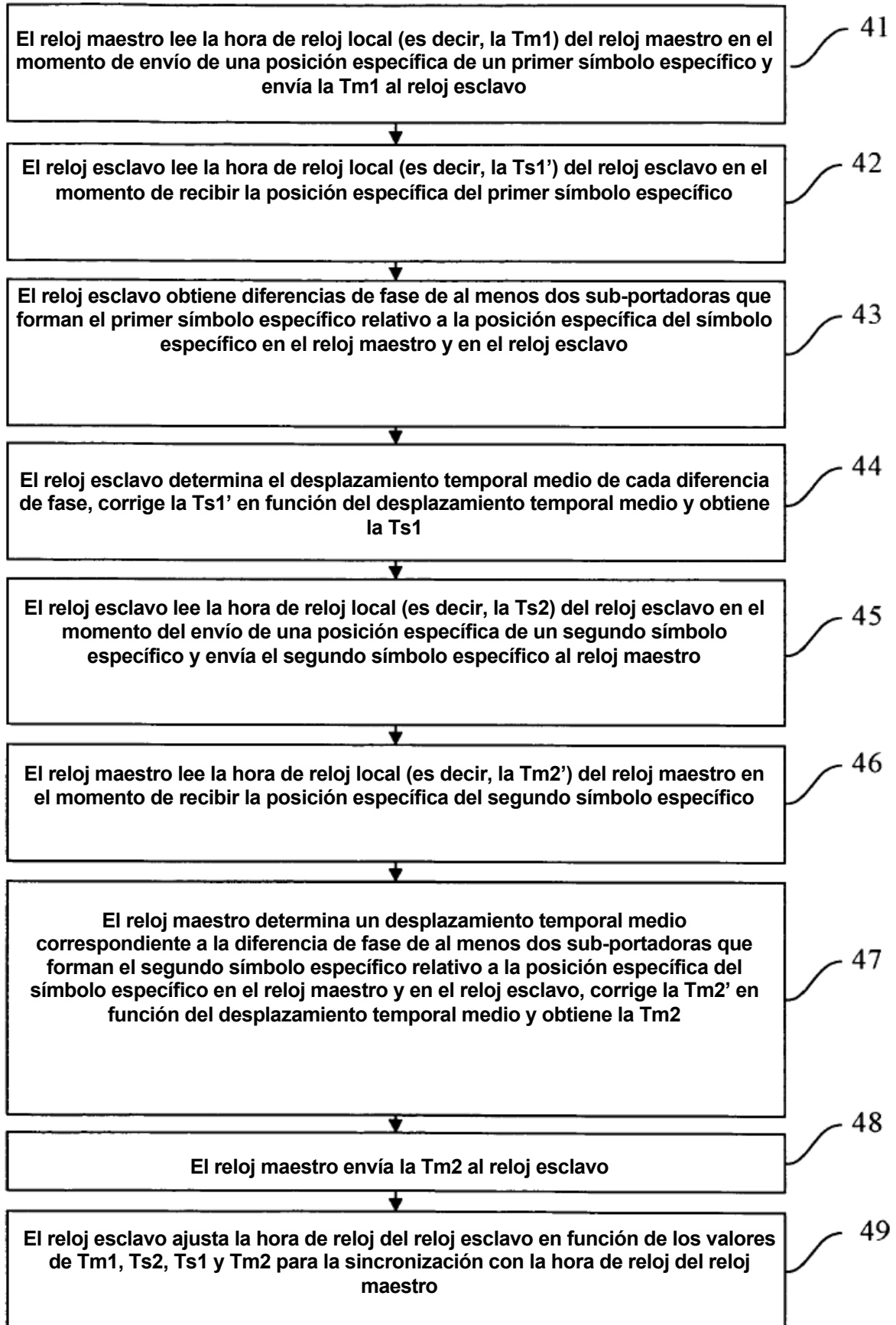


FIG. 4a

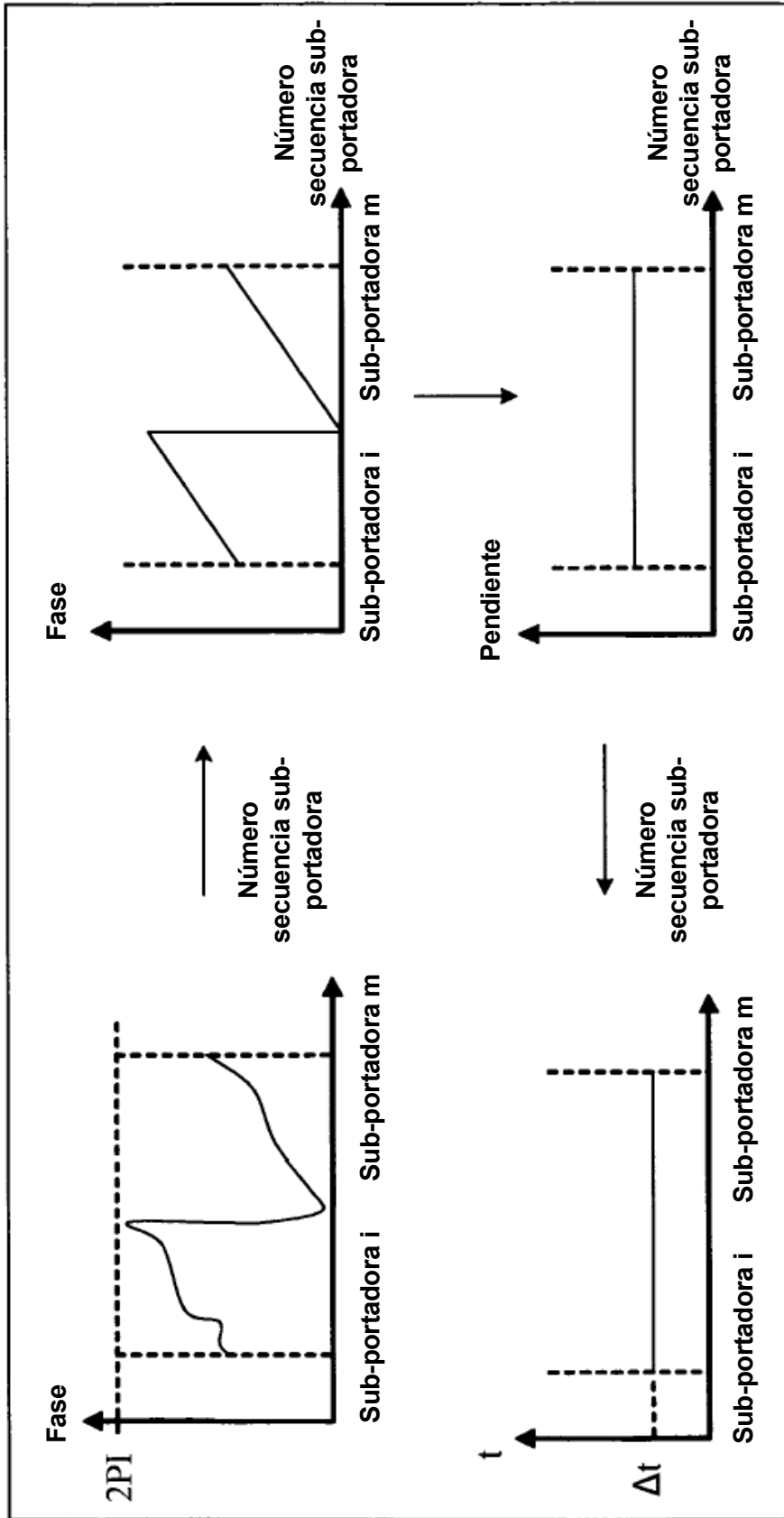


FIG. 4b

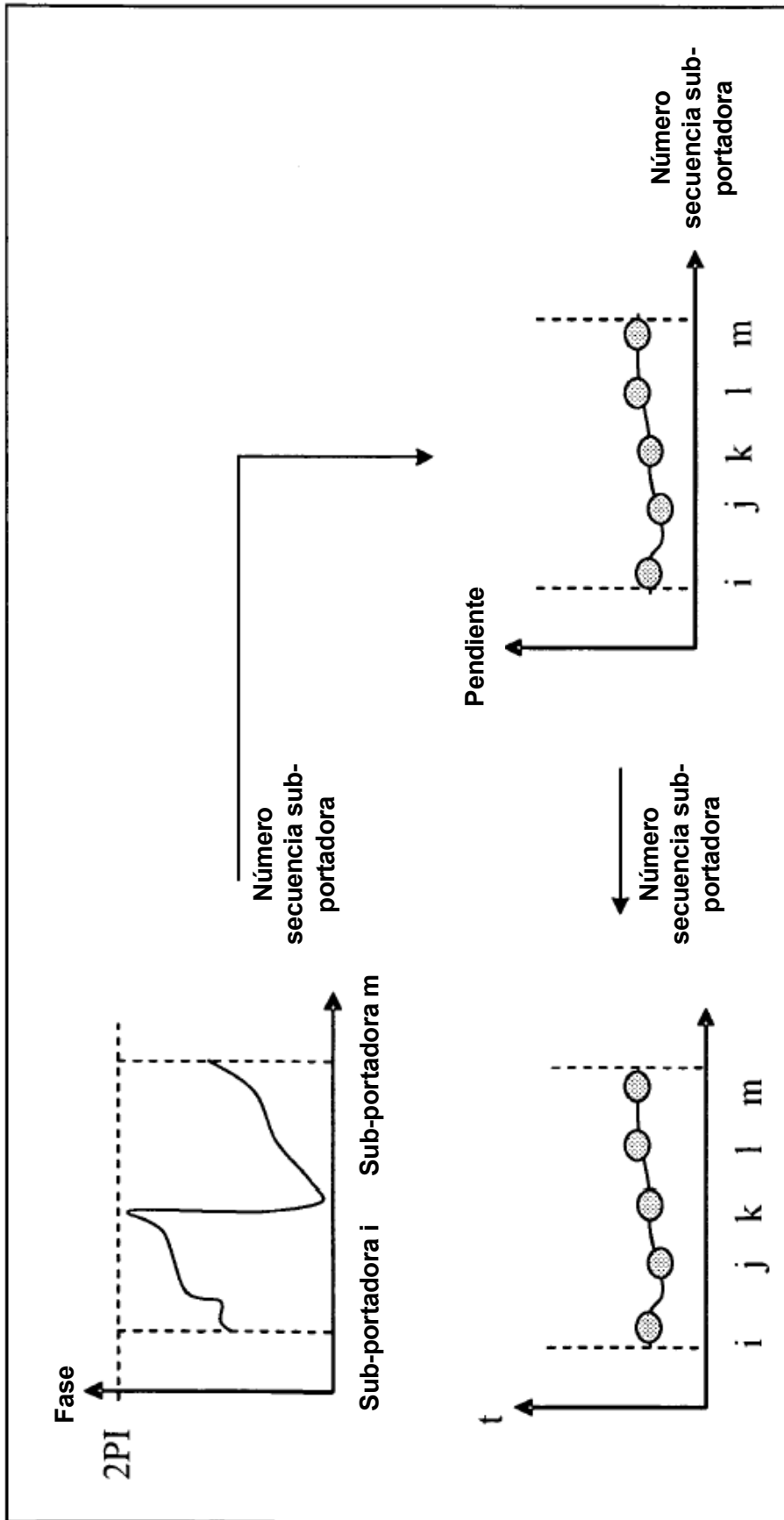


FIG. 4c

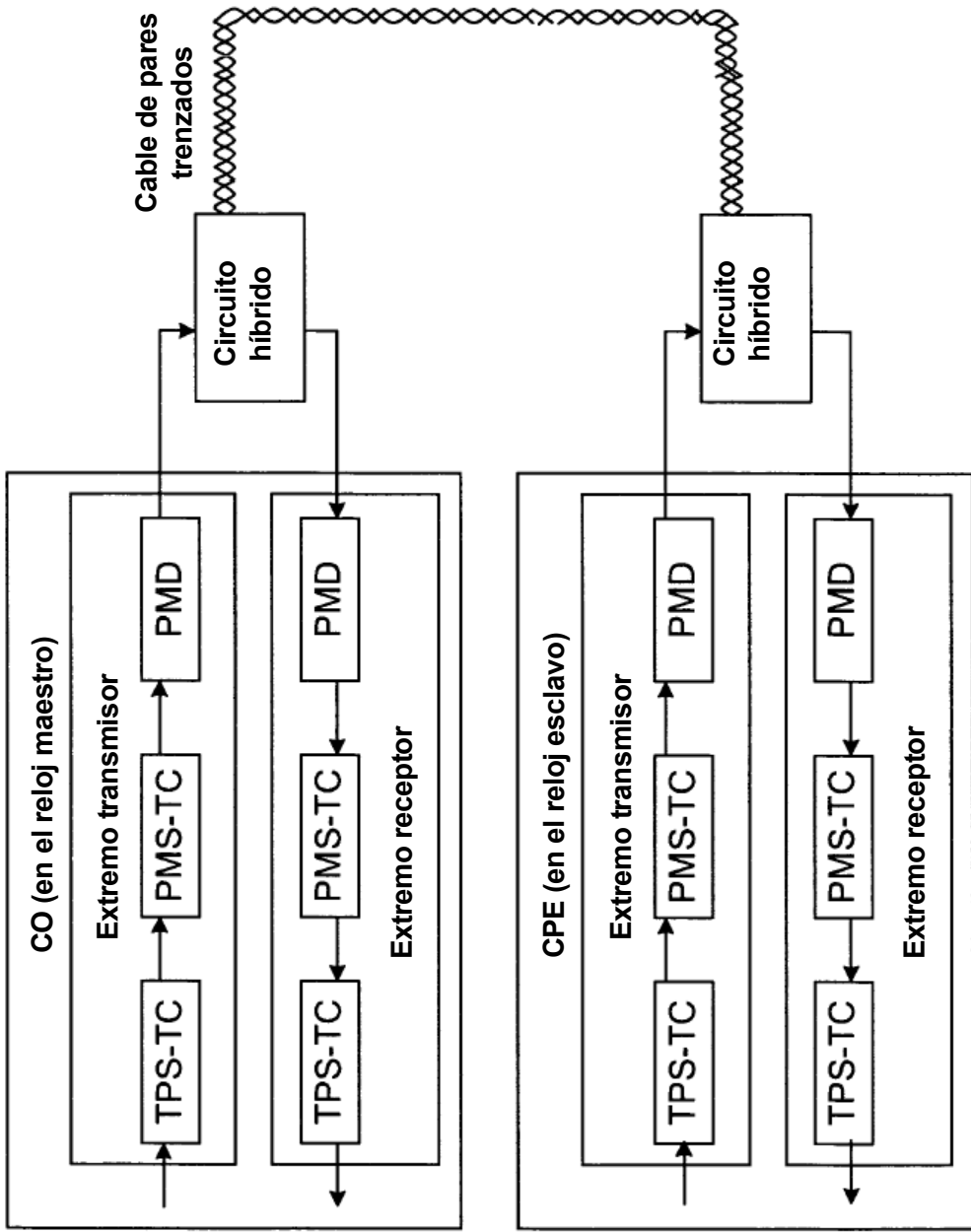


FIG. 5

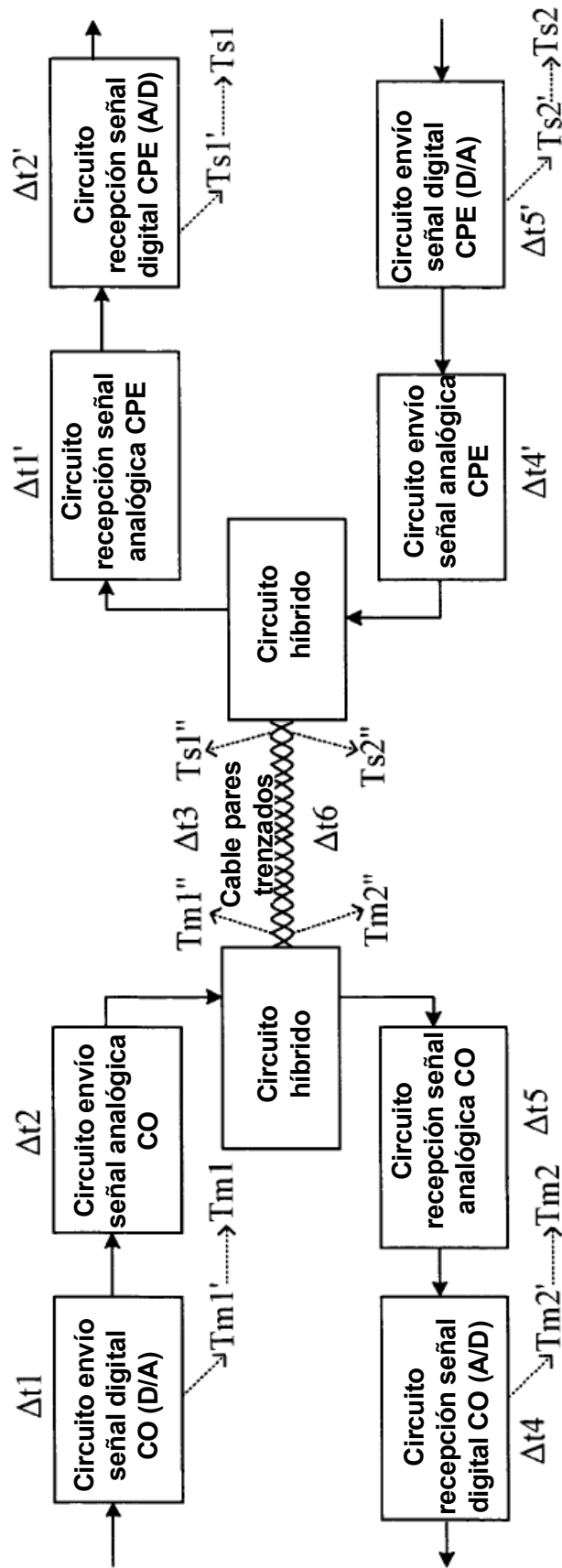


FIG. 6

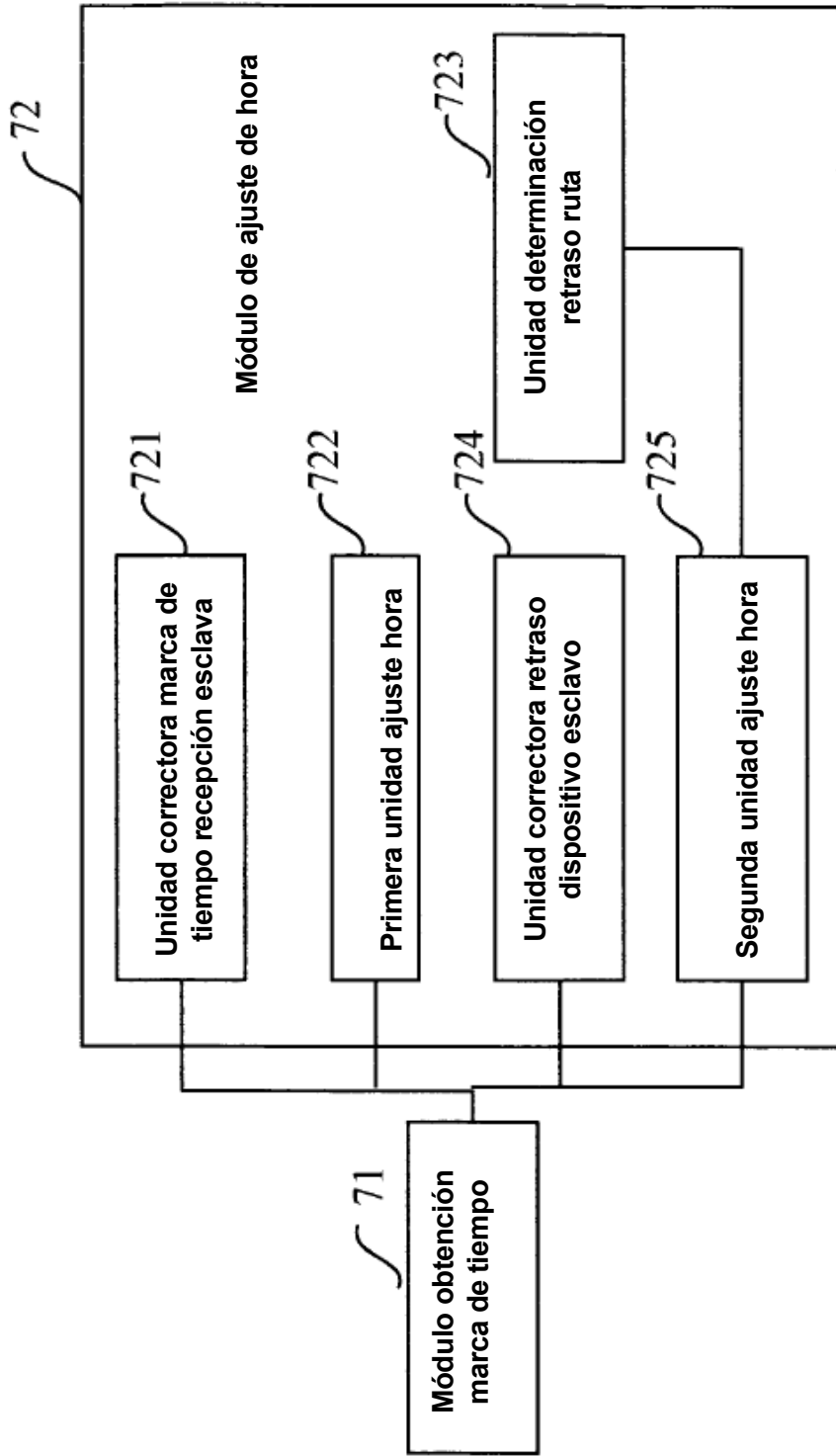


FIG. 7

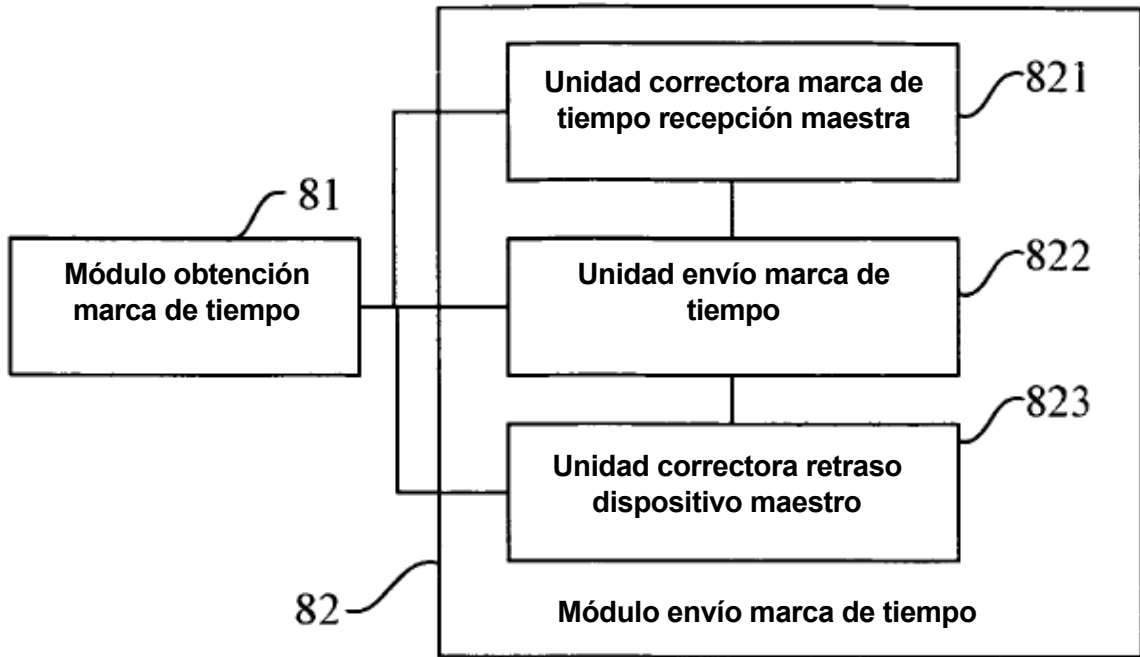


FIG. 8

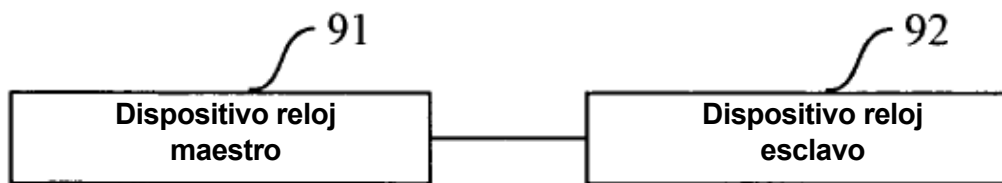


FIG. 9