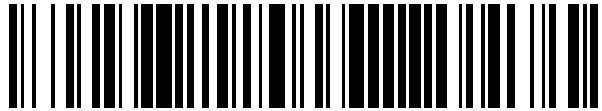


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 485 377**

51 Int. Cl.:

G01R 31/02 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **15.05.2012 E 12003838 (5)**

97 Fecha y número de publicación de la concesión europea: **25.06.2014 EP 2664933**

54 Título: **Dispositivo de prueba, sistema de prueba y procedimiento de prueba de un objeto de prueba de ingeniería eléctrica**

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
13.08.2014

73 Titular/es:

**OMICRON ELECTRONICS GMBH (100.0%)
Oberes Ried 1
6833 Klaus, AT**

72 Inventor/es:

KLAPPER, ULRICH

74 Agente/Representante:

ISERN JARA, Jorge

ES 2 485 377 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo de prueba, sistema de prueba y procedimiento de prueba de un objeto de prueba de ingeniería eléctrica

5 La invención se refiere a un dispositivo de prueba, a un sistema de prueba y a un procedimiento para probar un objeto de prueba de ingeniería eléctrica. En particular, la invención se refiere a un dispositivo de prueba, a un sistema de prueba y a un procedimiento para probar o inspeccionar recursos operativos en sistemas eléctricos de alta o media tensión, tales como transformadores de potencia, convertidores corriente-tensión, disyuntores, generadores, motores o sistemas de cableado, relés de protección, etc.

10 Los modernos dispositivos de prueba para un recurso operativo en sistemas de alta y media tensión normalmente tienen un procesador o controlador que calcula una forma de señal deseada para una señal de prueba, por ejemplo, una forma de señal de seno variable, un convertidor digital/análogo para convertir la forma de señal así generada en una señal analógica de prueba, así como un amplificador para amplificar la señal de prueba, para así obtener la señal de prueba con una amplitud deseada.

15 Sin embargo, dependiendo de la elección de los componentes utilizados en el respectivo dispositivo de prueba, cada margen de amplitud alcanzable está limitado. Por lo tanto, para aplicaciones específicas en entornos de prueba convencionales se utilizan amplificadores externos separados, a los que se suministra la respectiva señal de prueba y que emiten la señal de prueba así amplificada al respectivo objeto de prueba. Sin embargo, tales amplificadores separados, cuya función está limitada a la funcionalidad de amplificación, aumentan los costes relacionados con el sistema de prueba o el entorno de prueba.

20 Los documentos EP 0 258 023 A2 y GB 826 805 A dan a conocer un dispositivo de prueba de acuerdo con el preámbulo de la reivindicación 1.

25 El documento US 5.083.094 da a conocer un circuito con un acoplamiento de dos amplificadores. A través del acoplamiento de ambos amplificadores se dobla la potencia administrada a la salida del circuito en comparación con la potencia de un amplificador.

30 Por lo tanto, el problema subyacente a la presente invención es proporcionar la posibilidad de aumentar el margen de aplicación de un entorno de prueba a través de un medio sencillo, y poder probar un objeto de prueba de ingeniería eléctrica con un mayor margen de amplitud.

35 Este problema se resuelve de acuerdo con la presente invención mediante un dispositivo de prueba de acuerdo con la reivindicación 1 o la reivindicación 5, un sistema de prueba de acuerdo con la reivindicación 14 y un procedimiento de prueba de acuerdo con la reivindicación 16. Las reivindicaciones dependientes definen realizaciones ventajosas o preferidas de la invención.

40 De acuerdo con la presente invención se utiliza un dispositivo de prueba, que está configurado para probar un objeto de prueba de ingeniería eléctrica, en particular un recurso operativo de un sistema de alta o media tensión, para amplificar una señal de prueba de otro dispositivo de prueba. Así, el amplificador del dispositivo de prueba proporcionado en cualquier punto de la ruta de señal que sirve para generar una señal de prueba propia, se utiliza como amplificador adicional para la señal de prueba del otro dispositivo de prueba. La señal de prueba se desacopla de la correspondiente ruta de señal del otro dispositivo de prueba en una localización adecuada, y se suministra a la ruta de señal del dispositivo de prueba que sirve como amplificador adicional.

45 Ambos dispositivos de prueba pueden tener una estructura sustancialmente similar, tal como se ha descrito anteriormente. Solo se requiere que el dispositivo de prueba que sirve como amplificador adicional tenga una entrada para suministrarle la señal de prueba del otro dispositivo de prueba, al tiempo que el otro dispositivo de prueba tenga una salida separada para desacoplar o emitir la correspondiente señal de prueba. Preferiblemente ambos dispositivos de prueba están contruidos idénticamente, manteniéndose en desuso en cada caso la entrada de aquel dispositivo de prueba, que genera la señal de prueba real, y la salida adicional de aquel dispositivo de prueba que sirve de amplificador adicional.

50 Así, el dispositivo de prueba, al que puede suministrarse la señal de prueba del otro dispositivo de prueba, puede operarse opcionalmente como un dispositivo de prueba convencional para generar una señal de prueba propia o, en "modo amplificador", como un amplificador para la señal de prueba del otro dispositivo de prueba.

55 Si el dispositivo de prueba se utiliza como amplificador, la señal de prueba amplificada del otro dispositivo de prueba puede ser suministrada por este dispositivo de prueba al objeto de prueba en vez de la señal de prueba generada normalmente desde el dispositivo de prueba, mientras que la respuesta de prueba del objeto de prueba puede ser evaluada por uno o ambos dispositivos de prueba. En conjunto, el rango de amplitud o de potencia disponible para probar el objeto de prueba puede expandirse claramente a través de un medio sencillo en comparación con los dispositivos de prueba convencionales, pudiendo obtenerse generalmente la duplicación del rango de potencia por

medio del procedimiento descrito. Con este fin, se utiliza el otro dispositivo de prueba disponible en todo caso en el respectivo entorno de prueba. No se requiere un amplificador separado y costoso.

La señal de prueba a amplificar por medio del otro dispositivo de prueba puede suministrarse al dispositivo de prueba operado en el "modo amplificador" a través de una interfaz analógica o digital, p. ej. USB, Ethernet, EtherCat, IEC 61850. La transmisión de la señal de prueba se produce ventajosamente a través de una interfaz digital, dado que en este caso puede realizarse una compensación del tiempo de proceso de los datos digitales en un dispositivo de prueba con unas medidas relativamente sencillas, para asegurar en ambos dispositivos de prueba una salida sincronizada en el tiempo de los valores de muestra de la señal de prueba al objeto de prueba. Debido al tiempo de proceso de la señal de prueba a través de la interfaz implementada, pueden producirse en cada caso desfases no deseados entre la señal de prueba generada originalmente y la señal de prueba amplificada por el dispositivo de prueba operado en el "modo amplificador", que en el caso de una señal de prueba con una frecuencia del orden de 50 Hz puede suponer varios grados. Si el tiempo de proceso de la señal de prueba se compensa a través de la interfaz, puede conseguirse una precisión de fase teóricamente arbitraria.

La compensación del tiempo de proceso puede, por ejemplo, ser efectuada por un usuario por medio del ajuste de un valor de corrección del dispositivo de prueba operado en el "modo amplificador".

Sin embargo, dado que en general el tiempo de proceso no es una constante y por consiguiente tampoco es conocido, resulta ventajoso que, al utilizar una interfaz digital, los valores de muestra de la señal de prueba a amplificar estén provistos de información temporal en forma de un sello de tiempo y se transmitan de tal modo que el dispositivo de prueba que funciona como amplificador pueda emitir los valores de muestra individuales precisamente en el momento correcto en cada caso. Con este propósito, el dispositivo de prueba puede tener un reloj a tiempo real integrado.

Alternativamente, o adicionalmente, la compensación del tiempo de proceso se efectúa de acuerdo con una realización adicional de la invención utilizando un procedimiento descrito en el estándar IEEE 1588. De la misma manera, la compensación del tiempo de proceso puede simplificarse utilizando una interfaz digital EtherCat, dado que este transmisor puede generar una sincronía temporal del reloj con el transmisor, que puede utilizarse para sincronizar con este reloj los valores de muestra digitales individuales de la señal de prueba a amplificar.

A continuación se describe la invención por medio de realizaciones preferidas, con referencia a los dibujos.

La figura 1 muestra un diagrama de circuito esquemático de un sistema de prueba para probar un objeto de prueba de ingeniería eléctrica de acuerdo con una realización de la invención.

La figura 2 muestra un diagrama de circuito de un sistema de prueba para probar un objeto de prueba de ingeniería eléctrica de acuerdo con una realización de la invención.

La figura 1 muestra un diagrama de circuito de un sistema de prueba 1. El sistema de prueba 1 comprende un primer dispositivo de prueba 2 y un segundo dispositivo de prueba 3. Ambos dispositivos de prueba 2, 3 son dispositivos de prueba para probar recursos operativos en sistemas eléctricos de alta o media tensión, tales como transformadores de potencia, convertidores corriente-tensión, disyuntores, generadores, motores o sistemas de cableado, relés de protección, etc.

La estructura de ambos dispositivos de prueba 2, 3 es similar en virtud del hecho de que ambos dispositivos de prueba presentan un dispositivo de generación de señales de prueba 4 o 9, en conexión con un convertidor digital/analógico 5 o 10 y un amplificador 6 o 11. Los dispositivos de generación de señales de prueba 4, 9 pueden comprender un microprocesador o controlador, que para cada señal de prueba deseada calcule la forma de señal adecuada, por ejemplo en la forma de una señal de seno variable, a la que el convertidor digital/analógico 5, 10 según cada caso, situado corriente abajo, convierte en una señal de prueba analógica apropiada y emite esta última a través de una salida del respectivo dispositivo de prueba.

De esta manera, cada uno de los dos dispositivos de prueba 2, 3 puede generar una señal de prueba para probar un objeto de prueba 14 representado esquemáticamente en la figura 1, en el cual la respuesta del objeto de prueba 14 puede grabarse por medio de un dispositivo de evaluación 8 o 13, y puede evaluarse de manera adecuada.

Sin embargo, en el caso de la realización mostrada en la figura 1, el segundo dispositivo de prueba 3 no operará como un dispositivo de prueba "normal" similar al dispositivo de prueba 2, sino que el dispositivo de prueba 3 está acoplado con el dispositivo de prueba 2 de tal manera que funcione en un modo "amplificador" como amplificador para la señal de prueba generada por el primer dispositivo de prueba 2.

Con este fin el primer dispositivo de prueba 2 tiene una salida 7 separada para desacoplar, en una localización adecuada, la señal de prueba de la ruta de señal del dispositivo de prueba 2, mientras que el segundo dispositivo de prueba 3 tiene una entrada 12 separada, para suministrar la señal de prueba recibida por el primer dispositivo de prueba 2 a su propia ruta de señal con el amplificador 11. En el caso de la realización mostrada en la figura 1, el desacoplamiento de la señal de prueba se produce en el primer dispositivo de prueba 2 entre el dispositivo de

generación de señal de prueba 4 y el conversor digital/analógico 5, de tal modo que en consecuencia el suministro de la señal de prueba a la ruta de señal del segundo dispositivo de prueba 3 se produzca entre el dispositivo de generación de señales de prueba 9 (inactivo en el modo “amplificación”) y el conversor digital/analógico 10.

5 La señal de prueba del primer dispositivo de prueba 2 suministrado de esta manera al segundo dispositivo de prueba 3 es así convertida por el conversor digital/analógico 5, 10 del segundo dispositivo de prueba 3 en una señal analógica apropiada, y es amplificada por el amplificador 11 para ser emitida con la amplitud deseada al objeto de prueba 14.

10 Así, ambos dispositivos de prueba 2, 3 suministran la misma señal de prueba al objeto de prueba, funcionando el segundo dispositivo de prueba 3 meramente como amplificador para la señal de prueba generada por el primer dispositivo de prueba 2. La respuesta de señal de prueba del objeto de prueba 14 puede ser evaluada en principio por ambos dispositivos de prueba, sin embargo, de acuerdo con la figura 1, se asume que la evaluación de la respuesta de señal de prueba del objeto de prueba 14 la hace el dispositivo de evaluación 8 del primer dispositivo de prueba.

15 La señal de prueba a amplificar por medio del dispositivo de prueba 2 puede suministrarse al segundo dispositivo de prueba 3 operado en el “modo amplificador” a través de las conexiones 7 y 12 a través de una interfaz analógica o digital, por ejemplo una interfaz USB, una interfaz Ethernet, una interfaz EtherCat, o una interfaz de acuerdo con la norma IEC 61850. Ventajosamente, la transmisión de la señal de prueba se produce a través de una interfaz digital, dado que en este caso en el dispositivo de prueba 3 puede realizarse una compensación del tiempo de proceso de los datos digitales, con medidas relativamente sencillas, para asegurar una salida sincronizada en el tiempo de los valores de muestra de la señal de prueba al objeto de prueba 14 desde ambos dispositivos de prueba 2, 3.

20 Debido al tiempo de proceso de la señal de prueba a través de la interfaz implementada en cada caso con las conexiones 7, 12, pueden producirse desfases indeseables entre la señal de prueba generada originalmente del primer dispositivo de prueba 2 y la señal de prueba amplificada por el segundo dispositivo de prueba 3 operado en el “modo amplificador”. Si el tiempo de proceso de la señal de prueba se compensa a través de la interfaz, puede conseguirse una precisión de fase teóricamente arbitraria entre la señal de prueba del primer dispositivo de prueba 2 y la versión amplificada de esta señal de prueba generada por el segundo dispositivo de prueba 3.

25 Con este fin, el segundo dispositivo de prueba 3 está equipado con un dispositivo de compensación de tiempo de proceso 15, que en el caso de la realización mostrada en la figura 1 está dispuesto delante del conversor digital/analógico 5, 10, para llevar a cabo una compensación digital del tiempo de proceso. Alternativamente, es concebible una compensación analógica del tiempo de proceso, es decir entre el conversor digital/analógico 5, 10 y el amplificador 11.

30 Un usuario puede efectuar la compensación del tiempo de proceso por ejemplo ajustando un valor de corrección del segundo dispositivo de prueba 3 operado en el “modo amplificador”, pudiendo comprender el dispositivo de compensación de tiempo de proceso 15 un correspondiente actuador, por ejemplo un potenciómetro digital, para ajustar cada valor de corrección deseado para la compensación del tiempo de proceso. De la misma manera, el valor de corrección también puede aplicarse a la señal de prueba a través de un software. La señal de prueba suministrada con este valor de corrección se emite finalmente desde el amplificador 11 hasta el objeto de prueba 14. Sin embargo, dado que el tiempo de proceso en general no es una constante y por consiguiente tampoco es conocido, resulta ventajoso que, al utilizar una interfaz digital desde el primer dispositivo de prueba 2, los valores de muestra de las señales de prueba a amplificar en el segundo dispositivo de prueba 3 estén provistos de información temporal en forma de un sello de tiempo y sean transmitidos de tal modo que el segundo dispositivo de prueba 3, que funciona como un amplificador, pueda emitir los valores de muestra individuales precisamente en el momento correcto en cada caso. Con este propósito, el dispositivo de compensación de tiempo de proceso 15 del segundo dispositivo de prueba 3 puede tener integrado un reloj a tiempo real, de tal modo que el segundo dispositivo de prueba 3 pueda emitir los valores de muestra individuales de la señal de prueba al objeto de prueba 14, en base a este reloj a tiempo real integrado, precisamente en el momento correcto en cada caso.

35 La corrección del tiempo de proceso también puede efectuarse utilizando un procedimiento descrito en la norma IEEE 1588.

40 De acuerdo con una variante adicional, la corrección del tiempo de proceso puede simplificarse utilizando una interfaz digital EtherCat entre los dispositivos de prueba 2 y 3, dado que esta interfaz con el receptor genera una sincronía temporal del reloj con el transmisor, que el dispositivo de compensación del tiempo de proceso 15 puede utilizar para sincronizar con este reloj los valores de muestra digitales individuales de la señal de prueba a amplificar en el segundo dispositivo de prueba 3.

45 En la figura 2 se representa una realización adicional de un sistema de prueba de acuerdo con la presente invención.

65

5 La realización mostrada en la figura 2 difiere de la realización mostrada en la figura 1 meramente porque, de acuerdo con la figura 2, el desacoplamiento de la señal de prueba se produce a través de la salida 7 del primer dispositivo de prueba 2 entre el conversor digital/analógico 5 y el amplificador 6, y como resultado la señal de prueba desacoplada se suministra a través de la entrada 12 entre el conversor digital/analógico 10 y el amplificador 11 en la ruta de señal del segundo dispositivo de prueba 3.

10 En el caso del desacoplamiento analógico de la señal de prueba mostrado en la figura 2 a través de la salida 7 del dispositivo de prueba 2, que está conectado a la salida del conversor digital/analógico 5 del dispositivo de prueba 2, también puede omitirse el dispositivo de compensación de tiempo de proceso 15 mostrado en la figura 1, dado que en este caso, si resulta necesario, puede emitirse por medio de un desfase marginal entre ambos dispositivos de prueba, pudiendo ser adicionalmente el desfase igualmente amplio en los amplificadores 6, 11 de ambos dispositivos de prueba 2, 3. Sin embargo, alternativamente, la realización mostrada en la figura 2 también puede complementarse mediante una compensación del tiempo de proceso similar a la realización mostrada en la figura 1.

15 Por lo demás, con respecto a la figura 2 puede hacerse totalmente referencia a las anteriores afirmaciones referentes a la figura 1.

REIVINDICACIONES

1. Un dispositivo de prueba (2) para probar un objeto de prueba de ingeniería eléctrica (14), que comprende una ruta de señal que comprende un medio de generación de señal de prueba (4) para generar una señal de prueba, y un medio amplificador (6) para amplificar la señal de prueba para emitir la señal de prueba amplificada a través de una salida para probar el objeto de prueba de ingeniería eléctrica (14), y una salida adicional (7) para desacoplar la señal de prueba de la ruta de señal y para emitir la señal de prueba a un dispositivo de prueba adicional (3), caracterizado por que el dispositivo de prueba (2) está configurado de tal modo que emite valores de muestra de la señal de prueba, junto con una correspondiente información temporal, a través de la salida (7) adicional hasta el dispositivo de prueba adicional (3) para controlar la salida, referente al tiempo, de estos valores de muestra por medio del dispositivo de prueba adicional (3).
2. El dispositivo de prueba (2) de acuerdo con la reivindicación 1, caracterizado por que la ruta de señal del dispositivo de prueba (3) comprende un medio conversor digital/analógico (5) entre el medio de generación de señal de prueba (4) y el medio amplificador (6), siendo desacoplada la señal de prueba a través de la salida adicional (7) entre el medio de generación de señal de prueba (4) y el medio conversor digital/analógico (5).
3. El dispositivo de prueba (2) de acuerdo con la reivindicación 1, caracterizado por que la ruta de señal del dispositivo de prueba (2) comprende un medio conversor digital/analógico (5) entre el medio de generación de señal de prueba (4) y el medio amplificador (6), siendo desacoplada la señal de prueba a través de la salida adicional (7) entre el medio conversor digital/analógico (5) y el medio amplificador (6).
4. El dispositivo de prueba (2) de acuerdo con una cualquiera de las reivindicaciones 1-3, caracterizado por que la salida adicional (7) comprende una interfaz digital para desacoplar la señal de prueba del dispositivo de prueba adicional (3).
5. Un dispositivo de prueba (3) para probar un objeto de prueba de ingeniería eléctrica (14), que comprende una ruta de señal que comprende un medio de generación de señal de prueba (9) para generar una señal de prueba, y un medio amplificador (11) para amplificar la señal de prueba para emitir la señal de prueba amplificada a través de una salida para probar el objeto de prueba de ingeniería eléctrica (14), y una entrada (12) para suministrar a la ruta de señal una señal de prueba desacoplada de un dispositivo de prueba adicional (2) y para emitir a través de la salida esta señal de prueba amplificada por el medio amplificador (11) de la ruta de señal, para probar el objeto de prueba de ingeniería eléctrica (14), caracterizado por que el dispositivo de prueba (3) comprende un medio de compensación (15) para compensar un tiempo de proceso de señal de la señal de prueba desacoplada del dispositivo de prueba adicional (2) para emitir esta señal de prueba de manera sincronizada en el tiempo con la señal de prueba emitida al objeto de prueba de ingeniería eléctrica (14) por el dispositivo de prueba adicional (2).
6. El dispositivo de prueba (3) de acuerdo con la reivindicación 5, caracterizado por que la ruta de señal del dispositivo de prueba (3) comprende un medio conversor digital/analógico (10) entre el medio de generación de señal de prueba (9) y el medio amplificador (11), siendo suministrada la señal de prueba a través de la entrada (12) entre el medio de generación de señal de prueba (9) y el medio conversor digital/analógico (10).
7. El dispositivo de prueba (3) de acuerdo con la reivindicación 5, caracterizado por que la ruta de señal del dispositivo de prueba (3) comprende un medio conversor digital/analógico (10) entre el medio de generación de señal de prueba (9) y el medio amplificador (11), siendo suministrada la señal de prueba a través de la entrada (12) entre el medio conversor digital/analógico (10) y el medio amplificador (11).
8. El dispositivo de prueba (3) de acuerdo con una cualquiera de las reivindicaciones 5-7, caracterizado por que el medio de compensación (15) está configurado de tal modo que compense el tiempo de proceso de la señal de proceso por medio de un valor de corrección ajustable.
9. El dispositivo de prueba (3) de acuerdo con una cualquiera de las reivindicaciones 5-7, caracterizado por que el medio de compensación (15) está configurado de tal modo que produzca la salida de valores de muestra de la señal de prueba desacoplada del dispositivo de prueba adicional (2), y suministrada a la ruta de señal del objeto de

prueba de ingeniería eléctrica (14), en unos puntos temporales que correspondan a la información temporal transmitida junto con la señal de prueba por el dispositivo de prueba adicional (2).

5 10. El dispositivo de prueba (3) de acuerdo con una cualquiera de las reivindicaciones 5-7,
 5 caracterizado por que
 el medio de compensación (15) está configurado de tal modo que lleve a cabo la compensación del tiempo de
 proceso por aplicación de un procedimiento de acuerdo con la norma IEEE 1588, o emitiendo al objeto de prueba de
 ingeniería eléctrica (14) los valores de muestra de la señal de prueba desacoplada del dispositivo de prueba
 10 adicional (2), y suministrada a la ruta de señal de manera sincronizada en el tiempo con un reloj de una interfaz, a
 través de la cual el dispositivo de prueba adicional (2) transmite la señal de prueba al dispositivo de prueba adicional
 (3).

15 11. El dispositivo de prueba (3) de acuerdo con una cualquiera de las reivindicaciones 5-10,
 15 caracterizado por que
 la entrada (12) comprende una interfaz digital para suministrar la señal de prueba desde el dispositivo de prueba
 adicional (2) hasta la ruta de señal.

20 12. El dispositivo de prueba (2, 3) de acuerdo con la reivindicación 4 o la reivindicación 11,
 20 caracterizado por que
 la interfaz digital es una interfaz Ethernet, una interfaz USB, una interfaz Ethercat, o una interfaz de acuerdo con la
 norma IEC 61850.

25 13. El dispositivo de prueba (2, 3) de acuerdo con una cualquiera de las reivindicaciones precedentes,
 25 caracterizado por que
 el dispositivo de prueba (2, 3) está configurado para probar un recurso operativo de un sistema eléctrico de alta o
 media tensión.

30 14. Un sistema de prueba (1) para probar un objeto de prueba de ingeniería eléctrica (14), que comprende un primer
 30 dispositivo de prueba (2) para probar el objeto de prueba de ingeniería eléctrica (14), en el cual el primer dispositivo
 de prueba (2) comprende una ruta de señal (4-6) para generar una señal de prueba y emitir la señal de prueba
 amplificada a través de una salida para probar el objeto de prueba de ingeniería eléctrica (14), y en el cual el primer
 dispositivo de prueba (2) comprende una salida adicional (7) para desacoplar la señal de prueba de la ruta de señal
 (4-6) del primer dispositivo de prueba (2), en el cual el dispositivo de prueba (2) está configurado de tal modo que
 35 emita valores de muestra de la señal de prueba, junto con una correspondiente información temporal, a través de la
 salida adicional (7) hasta un segundo dispositivo de prueba (3) para controlar la salida relacionada con el tiempo de
 estos valores de muestra por medio del segundo dispositivo de prueba (3), y
 un segundo dispositivo de prueba (3) para probar el objeto de prueba de ingeniería eléctrica (14), en el cual el
 segundo dispositivo de prueba (3) comprende una ruta de señal (9-11) para generar una señal de prueba, amplificar
 40 la señal de prueba y emitir a través de una salida la señal de prueba amplificada para probar el objeto de prueba de
 ingeniería eléctrica (14), y en el cual el segundo dispositivo de prueba (3) comprende una entrada para suministrar la
 señal de prueba desacoplada a través de la salida adicional (7) del primer dispositivo de prueba (2) hasta la ruta de
 señal (9-11) del segundo dispositivo de prueba (3), para amplificar y emitir a través de la salida del segundo
 45 dispositivo de prueba (3) la señal de prueba del primer dispositivo de prueba (2) para probar el objeto de prueba de
 ingeniería eléctrica (14), en el cual el segundo dispositivo de prueba (3) comprende un medio de compensación (15)
 para compensar un tiempo de proceso de señal de la señal de prueba desacoplada del primer dispositivo de prueba
 (2), para emitir esta señal de prueba al objeto de prueba de ingeniería eléctrica (14) de manera sincronizada en el
 tiempo con la señal de prueba que también es emitida al objeto de prueba de ingeniería eléctrica (14) por el primer
 dispositivo de prueba (2).

50 15. El sistema de prueba (1) de acuerdo con la reivindicación 14,
 50 caracterizado por que
 el primer dispositivo de prueba (2) es un dispositivo de prueba de acuerdo con una cualquiera de las reivindicaciones
 1-4 o 11-13, en cuanto a que estas reivindicaciones dependen de las reivindicaciones 1-4, y
 el segundo dispositivo de prueba (3) es un dispositivo de prueba de acuerdo con una cualquiera de las
 55 reivindicaciones 5-10 o 11-13, en cuanto a que estas reivindicaciones dependen de las reivindicaciones 5-10.

60 16. Un procedimiento para probar un objeto de prueba de ingeniería eléctrica (14), que comprende generar una
 60 señal de prueba por medio de un primer dispositivo de prueba (2) que está configurado para probar el objeto de
 prueba de ingeniería eléctrica (14),
 desacoplar la señal de prueba de la ruta de señal (4-6) del primer dispositivo de prueba (2), suministrar la señal de
 prueba desacoplada del primer dispositivo de prueba (2) a una ruta de señal (9-11) de un segundo dispositivo de
 prueba (3) que está configurado para probar el objeto de prueba de ingeniería eléctrica (14),
 65 amplificar la señal de prueba suministrada a la ruta de señal (9-11) del segundo dispositivo de prueba (3), y
 emitir la señal de prueba amplificada a través de una salida del segundo dispositivo de prueba (3) para probar el
 objeto de prueba de ingeniería eléctrica (14),
 caracterizado por que

la señal de prueba es emitida por el segundo dispositivo de prueba (3) de manera sincronizada en el tiempo con la señal de prueba emitida por el primer dispositivo de prueba (2).

5 17. El procedimiento de acuerdo con la reivindicación 16, caracterizado por que la señal de prueba es amplificada en la ruta de señal (4-6) del primer dispositivo de prueba (2) y es emitida a través de una salida del primer dispositivo de prueba (2) para probar el objeto de prueba de ingeniería eléctrica (14).

10 18. El procedimiento de acuerdo con la reivindicación 17, caracterizado por que el primer dispositivo de prueba (2) es un dispositivo de prueba de acuerdo con una cualquiera de las reivindicaciones 1-4 o 11-13, en cuanto a que estas reivindicaciones dependen de las reivindicaciones 1-4, y el segundo dispositivo de prueba (3) es un dispositivo de prueba de acuerdo con una cualquiera de las
15 reivindicaciones 5-10 o 11-13, en cuanto a que estas reivindicaciones dependen de las reivindicaciones 5-10.

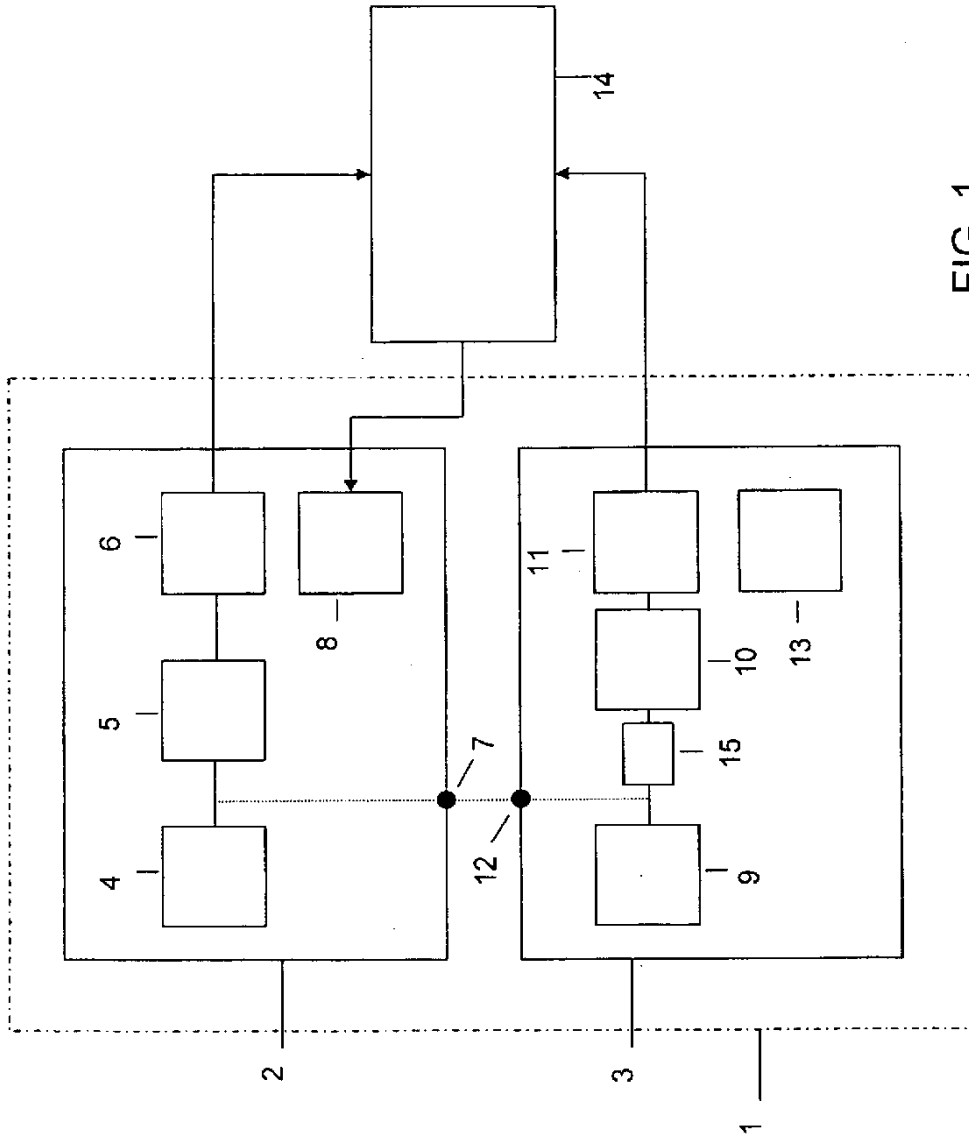


FIG. 1

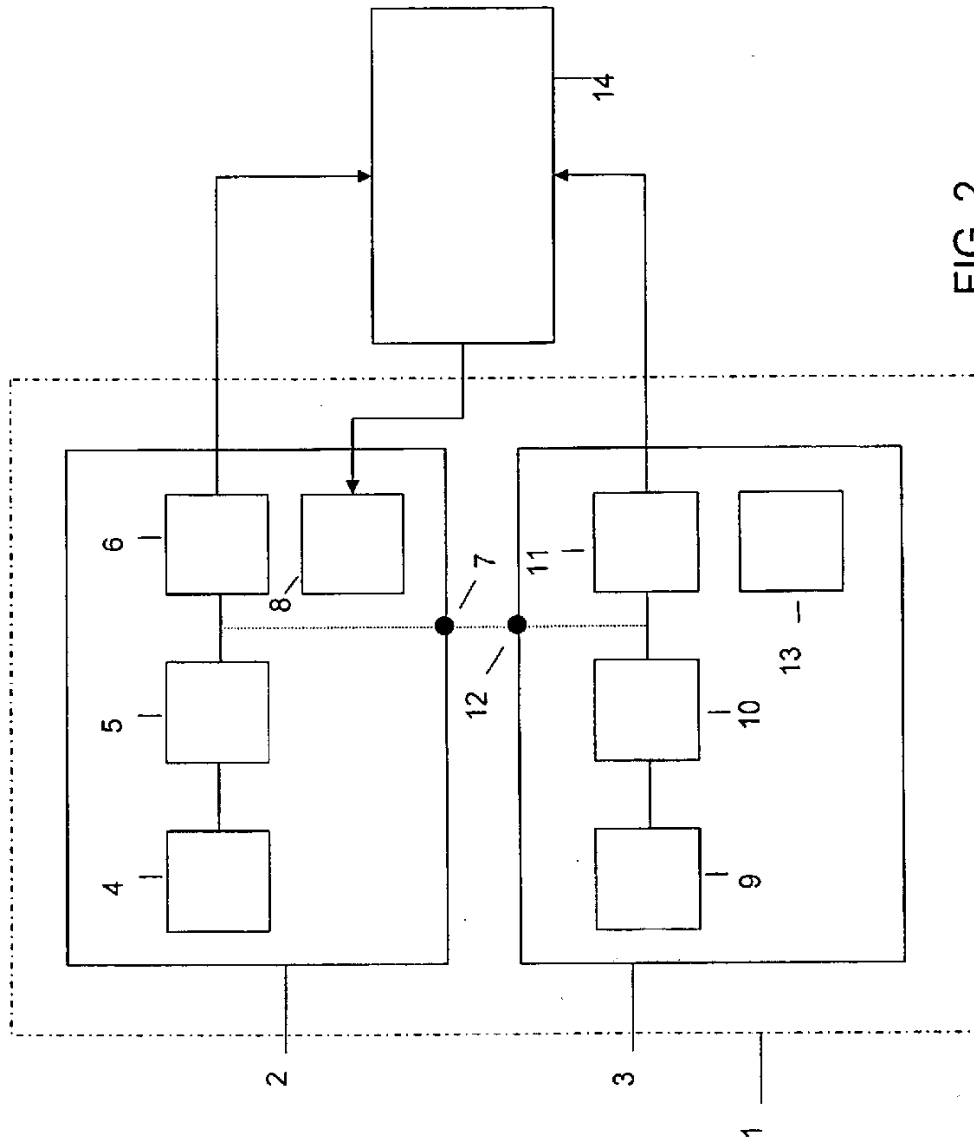


FIG. 2